

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ  
DEPARTAMENTO ACADÊMICO DE ELÉTRICA  
CURSO DE ENGENHARIA ELÉTRICA

LUCAS VAROTTO DA SILVA

**PROJETO E IMPLEMENTAÇÃO DE UM AMPLIFICADOR DE  
POTÊNCIA HÍBRIDO PARA CONTRABAIXO ELÉTRICO**

TRABALHO DE CONCLUSO DE CURSO

PATO BRANCO

2018

LUCAS VAROTTO DA SILVA

**PROJETO E IMPLEMENTAÇÃO DE UM AMPLIFICADOR DE  
POTÊNCIA HÍBRIDO PARA CONTRABAIXO ELÉTRICO**

Trabalho de Conclusão de Curso de graduação, apresentado à disciplina de Trabalho de Conclusão de Curso 2, do Curso de Engenharia Elétrica do Departamento Acadêmico de Elétrica – DAELE – da Universidade Tecnológica Federal do Paraná – UTFPR, Câmpus Pato Branco, como requisito parcial para obtenção do título de Engenheiro Eletricista.

Orientador: Everton Luiz de Aguiar

**PATO BRANCO**

**2018**

## **TERMO DE APROVAÇÃO**

O trabalho de Conclusão de Curso intitulado **PROJETO E IMPLEMENTAÇÃO DE UM AMPLIFICADOR DE POTÊNCIA HÍBRIDO PARA CONTRABAIXO ELÉTRICO**, do acadêmico **Lucas Varotto da Silva**, foi considerado **APROVADO** de acordo com a ata da banca examinadora **Nº 180** de **2018**.

Fizeram parte da banca os professores:

**Everton Luiz de Aguiar (orientador)**

**Carlos Marcelo de Oliveira Stein**

**Diogo Ribeiro Vargas**

**A Ata de Defesa assinada encontra-se na Coordenação do Curso de  
Engenharia Elétrica**

## RESUMO

DA SILVA, Lucas Varotto. PROJETO E IMPLEMENTAÇÃO DE UM AMPLIFICADOR DE POTÊNCIA HÍBRIDO PARA CONTRABAIXO ELÉTRICO. 122 f. Trabalho de conclusão de curso – Departamento Acadêmico de Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2018.

O presente trabalho apresenta o projeto e implementação de um amplificador de potência híbrido para adequação de sinais de áudio provenientes de um contrabaixo elétrico. Utilizando tanto válvulas termiônicas quanto dispositivos de estado sólido como elementos ativos (consistindo num amplificador híbrido), almejou-se manter as características de controle tonal associadas aos circuitos valvulados voltados para áudio, porém eliminando a necessidade de uso de válvulas de potência e transformador de acoplamento com a carga. Após revisão teórica, que visa subsidiar a compreensão das topologias utilizadas ao longo do circuito proposto, simulações computacionais utilizando o *software LTSpice* foram realizadas, permitindo a observação e validação do funcionamento do amplificador proposto. Os resultados obtidos na implementação prática do protótipo são apresentados e discutidos, levando à conclusão de que o amplificador híbrido proposto atingiu os objetivos especificados.

**Palavras-chave:** Amplificador de Potência, Amplificador Híbrido, Eletrônica de Áudio, Engenharia de Áudio, Instrumentos Musicais, Válvulas Termiônicas.

## ABSTRACT

DA SILVA, Lucas Varotto. DESIGN AND IMPLEMENTATION OF AN ELECTRIC BASS HYBRID POWER AMPLIFIER . 122 f. Trabalho de concluso de curso – Departamento Acadêmico de Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2018.

This monography presents the design and implementation of a hybrid power amplifier, used for management of signals provided by an electric bass guitar. Using both vacuum tubes and solid state components, the design seeked to maintain the tonal control characteristics attributed to a tube amplifier, but eliminating the necessity of use of power tubes and load coupling transformer. After theoretical analysis, the computational simulations using the LTSpice software were performed, allowing the observation and validation of the proposed amplifier's circuit. The results obtained with the practical implementation of the prototype are presented and dicussed, leading to the conclusion that of proposed hybrid amplifier has attained the objectives specified.

**Keywords:** Power Amplifier, Hybrid Amplifier, Audio Electronics, Audio Engineering, Musical Instruments, Vacuum Tubes.

## LISTA DE FIGURAS

Figura 1 -	Amplificador de potência inserido em um sistema de áudio. ....	12
Figura 2 -	Arquitetura de amplificador de potência composto por três estágios. .	14
Figura 3 -	Arquitetura de amplificador de potência composto por dois estágios. .	16
Figura 4 -	Amplificador classe A. ....	17
Figura 5 -	Amplificador (a) classe B; (b) classe AB. ....	18
Figura 6 -	Diagrama de blocos de um amplificador classe D. ....	19
Figura 7 -	Comparação dos sinais de saída de válvulas termiônicas, MOSFETs e BJT's quando colocados em regiões de operação além da região ativa. .	21
Figura 8 -	Comparação das harmônicas geradas entre um amplificador valvulado e um transistorizado quando colocados em THD de 5%. ....	21
Figura 9 -	Sistema amplificador de potência híbrido proposto. ....	23
Figura 10 -	Símbolo elétrico de um MOSFET de canal N. ....	26
Figura 11 -	Curva de corrente no dreno ( $i_d$ ) em função da tensão de entrada de um MOSFET, aplicada entre os terminais dreno e source (VGS). ....	26
Figura 12 -	Estágio de saída em classe AB utilizando MOSFETs como elemento ativo. ....	29
Figura 13 -	Circuito multiplicador de VBE. ....	31
Figura 14 -	Circuito fonte de corrente constante utilizando diodo zener. ....	32
Figura 15 -	Estágio de saída em classe AB com drivers de acionamento dos MOSFETs. ....	34
Figura 16 -	Gráfico de transcondutância por corrente dos MOSFETs do estágio de saída, usando IRFP240 (Canal N) e IRFP9240 (Canal P) sem uso de resistores de source. ....	36
Figura 17 -	Gráfico de transcondutância por corrente dos MOSFETs do estágio de saída, usando IRFP240 (Canal N) e IRFP9240 (Canal P) com resistores de source de 0,15 e 0,22 $\Omega$ , respectivamente. ....	38
Figura 18 -	Diagrama geral de um amplificador de potência com servo CC atuando na redução do nível de <i>offset</i> na saída. ....	39
Figura 19 -	Circuito integrador com amplificador operacional utilizado para implementação do servo CC. ....	40
Figura 20 -	Estágio de saída em classe AB do amplificador híbrido proposto. ....	43
Figura 21 -	Circuito multiplicador de VBE com os componentes projetados. ....	44
Figura 22 -	Fontes de corrente constante (a) superior e (b) inferior do estágio de saída com os componentes projetados. ....	46
Figura 23 -	Drivers dos MOSFETs do estágio de saída com os componentes projetados. ....	48
Figura 24 -	servo CC com os componentes projetados. ....	50
Figura 25 -	Esquema da construção de uma válvula termiônica do tipo triodo. ..	53
Figura 26 -	Símbolo elétrico de uma válvula termiônica do tipo triodo. ....	54
Figura 27 -	(a) Curvas características do anodo e (b) curvas de características	

	mútuas. ....	54
Figura 28 -	Curvas características do triodo. ....	55
Figura 29 -	Modelo de pequenos sinais do triodo em forma de (a) fonte de tensão controlada por tensão e (b) fonte de corrente controlada por tensão. ..	57
Figura 30 -	Circuito do tipo catodo comum utilizando válvula triodo. ....	58
Figura 31 -	Curvas de tensão e corrente para um sinal de entrada aplicado numa válvula ECC83. ....	59
Figura 32 -	Circuito catodo comum com adição de resistor de escoamento da grade e resistor de catodo para polarização CC do circuito. ....	61
Figura 33 -	Circuito da Figura 34 do triodo conectado em catodo comum, no domínio CA, utilizando modelo de pequenos sinais de fonte de corrente controlada por tensão. ....	62
Figura 34 -	Circuito catodo comum com adição de resistor de escoamento da grade e resistor de catodo para polarização CC do circuito. ....	63
Figura 35 -	Resposta em frequência de um circuito catodo comum para diferentes valores possíveis de capacitor de bypass inseridos entre terminal de catodo e terra. ....	64
Figura 36 -	Triodo conectado na configuração seguidor de catodo. ....	65
Figura 37 -	Modelo de pequenos sinais para o triodo conectado na configuração seguidor de catodo. ....	66
Figura 38 -	Circuito didático para exemplificar aplicação dos capacitores de acoplamento CA entre os estágios do amplificador. ....	68
Figura 39 -	Diagrama de blocos do estágio de ganho de tensão do amplificador híbrido proposto. ....	69
Figura 40 -	Circuito completo do estágio de ganho de tensão (VAS) do amplificador híbrido proposto. ....	72
Figura 41 -	Curvas características do triodo com a inserção de retas de carga para diversos valores do resistor de anodo. ....	73
Figura 42 -	Circuito catodo comum para implementação da primeira etapa de ganho do VAS, correspondendo ao bloco Ganho 1. ....	74
Figura 43 -	Circuito catodo comum para implementação da primeira etapa de buffer do VAS, correspondendo ao bloco Buffer 1. ....	77
Figura 44 -	Circuito catodo comum para implementação da segunda etapa de ganho do VAS, correspondendo ao bloco Ganho 2. ....	78
Figura 45 -	Circuito seguidor catodo para implementação da segunda etapa de buffer do VAS, correspondendo ao bloco Buffer 2. ....	81
Figura 46 -	Sinais de tensão de entrada do amplificador ( $v_{in}$ ) e de saída da etapa Ganho 1 ( $v_{a1}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação virtual do circuito amplificador híbrido proposto. ....	85
Figura 47 -	Sinais de tensão de entrada ( $v_{a1}$ ) e saída ( $v_{k2}$ ) da etapa Buffer 1, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional	

	do circuito amplificador híbrido proposto. ....	86
Figura 48-	Sinais de tensão de entrada (vctrl) e saída (va3) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente, para resistor de anodo de 150 kΩ. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. ....	86
Figura 49-	Sinais de tensão de entrada (vctrl) e saída (va3) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente, para resistor de anodo de 220 kΩ. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. ....	88
Figura 50-	Sinais de tensão de entrada (vg4) e saída (vVAS) da etapa Buffer 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. ....	88
Figura 51 -	Sinais de tensão de entrada do amplificador (vin) e de saída do estágio de ganho de tensão (vvas), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. ...	89
Figura 52-	Sinais de tensão de entrada (vvas) e saída (vout) do estágio de saída do amplificador híbrido proposto, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto.	90
Figura 53-	Sinais de tensão entrada (vin) e saída (vout) do amplificador híbrido proposto, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. ....	91
Figura 54-	Curvas de correntes nos MOSFETs da etapa de potência. Resultados obtidos por meio da simulação computacional do amplificador híbrido proposto. ....	91
Figura 55-	Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem, em função da frequência, aferidas no sinal de tensão proveniente do VAS (vvas). Resultados obtidos por meio de simulação computacional. ....	93
Figura 56-	Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem em função da frequência. Dados do sinal de saída do amplificador (vout), com o estágio de saída operando de maneira isolada em tensão nominal. Resultados obtidos por meio de simulação computacional. ....	94
Figura 57-	Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem, aferidas no sinal de saída do amplificador completo	



	(vout), operando em regime nominal. Resultados obtidos por meio de simulação computacional. ....	95
Figura 58-	Resposta em frequência do amplificador de potência híbrido. Curva de magnitude obtida por meio da simulação computacional do circuito proposto. ....	96
Figura 59-	Resposta em frequência do amplificador de potência híbrido. Curva de fase obtida por meio da simulação computacional do circuito proposto. ....	96
Figura 60-	Sinais de tensão de entrada do amplificador (vin) e de saída da etapa Ganho 1 (va1), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática circuito amplificador de potência híbrido proposto. ....	100
Figura 61-	Sinais de tensão de saída da etapa Ganho 1 (va1) e de saída da etapa Buffer 1 (vk2), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação do circuito amplificador de potência híbrido proposto. ....	101
Figura 62-	Sinais de tensão de entrada (vctrl) e de saída (va3) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto. ....	101
Figura 63-	Sinais de tensão de entrada da etapa Buffer 2 (vg4) e de saída do VAS (vvas), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto. ....	102
Figura 64-	Curvas de corrente nos MOSFETs do estágio de saída, Q1 e Q2, em comparação com uma amostra da tensão de saída vout. Dados obtidos na implementação prática do amplificador de potência híbrido proposto, com valor sinal de tensão de 20 V pico a pico aplicado à entrada do estágio de saída. ....	103
Figura 65-	Sinais de tensão de saída do VAS (vvas) e do amplificador completo (vout), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto. ....	104
Figura 66-	Sinais de tensão de entrada (vin) e saída (vout) do amplificador híbrido completo, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto. ....	105
Figura 67-	Gráfico das taxas de distorção das harmônicas de tensão de segunda a vigésima ordem, calculadas com base no sinal de saída do VAS (vvas). Resultados obtidos na implementação prática do amplificador híbrido proposto, operando em regime nominal. ....	106

Figura 68 -	Gráfico das taxas de distorção das harmônicas de tensão de segunda a vigésima ordem, calculadas com base no sinal de saída do amplificador completo (vout), operando em regime nominal. Resultados obtidos na implementação prática do amplificador de potência híbrido proposto. .	107
Figura 69 -	Resposta em frequência do amplificador de potência híbrido. Curva de magnitude gerada a partir dos dados obtidos na implementação prática do amplificador híbrido proposto. ....	107
Figura 70-	Resposta em frequência do amplificador de potência híbrido. Curva de fase gerada a partir dos dados obtidos na implementação prática do amplificador híbrido proposto. ....	108
Figura 71-	Respostas de magnitude (em dB) em função da frequência do amplificador de potência híbrido proposto, comparando resultados de simulação computacional e obtidos na implementação prática do protótipo. ....	114
Figura 72-	Respostas de fase (em graus) em função da frequência (dada em Hz) do amplificador de potência híbrido proposto, comparando resultados de simulação computacional e obtidos na implementação prática do protótipo. ....	116
Figura 73-	Vista frontal do gabinete utilizado para acomodação dos circuitos utilizados no amplificador, evidenciando o uso de válvulas termiônicas 12AX7, sendo estas duplas (dois triodos no mesmo invólucro de vidro). Os três potenciômetros centrais não foram utilizados, apenas conectados caso haja interesse na implementação de filtros passivos em estudos futuros. ....	121
Figura 74-	Vista interna do gabinete metálico do protótipo, mostrando a conexão elétrica das válvulas termiônicas do estágio de amplificação de tensão, numa ligação ponto a ponto (sem uso de placas de circuito impresso). .	122
Figura 75-	Circuito correspondente ao estágio de saída do amplificador. O servo CC foi implementado em uma protoboard, consistindo em uma medida corretiva para o estágio de saída previamente proposto. Os MOSFETs são fixados em um dissipador térmico. Duas saídas adicionais fazem parte do layout da PCI para permitir implementação de pares de MOSFETs paralelos em estudos futuros. ....	122

## SUMÁRIO

<b>1 INTRODUÇÃO</b>	<b>11</b>
1.1 OBJETIVOS	12
1.1.1 Objetivo Geral	12
1.1.2 Objetivos Específicos	12
1.2 ESTRUTURA DO TRABALHO	13
<b>2 AMPLIFICAÇÃO DE SINAIS DE ÁUDIO</b>	<b>14</b>
2.1 ARQUITETURAS E ESTÁGIOS BÁSICOS	14
2.2 ESTÁGIOS DE SAÍDA E CLASSES DE AMPLIFICADORES	17
2.3 CONTROLE TONAL E RESPOSTA EM FREQUÊNCIA	19
2.4 INFLUÊNCIA DA ESCOLHA DOS ELEMENTOS ATIVOS	20
2.5 O AMPLIFICADOR DE POTÊNCIA HÍBRIDO	22
2.6 ESCOLHA DO ELEMENTO ATIVO DO ESTÁGIO DE SAÍDA	23
<b>3 ESTÁGIO DE SAÍDA (OUT)</b>	<b>25</b>
3.1 OPERAÇÃO BÁSICA DOS MOSFETS	25
3.2 REQUISITOS GERAIS DO AMPLIFICADOR	27
3.3 TOPOLOGIAS UTILIZADAS	29
3.4 POLARIZAÇÃO CC DO ESTÁGIO DE SAÍDA: MULTIPLICADOR DE VBE	30
3.5 FONTES DE CORRENTE	31
3.6 DRIVERS DE ACIONAMENTO DOS MOSFETS DE SAÍDA E NÓ DE REFERÊNCIA ARTIFICIAL	33
3.7 RESISTORES DE SOURCE	35
3.8 SERVO CC	38
3.9 ESTÁGIO DE SAÍDA COMPLETO	41
3.10 PROJETO DA FONTE DE POLARIZAÇÃO CC VBIAS	42
3.11 PROJETO DAS FONTES DE CORRENTE CONSTANTE	45
3.12 PROJETO DOS DRIVERS DE CORRENTE	47
3.13 PROJETO DO SERVO CC	49
3.14 CONCLUSÃO DO CAPÍTULO	50
<b>4 ESTÁGIO DE AMPLIFICAÇÃO DE TENSÃO (VAS)</b>	<b>52</b>
4.1 OPERAÇÃO BÁSICA DAS VÁLVULAS TERMIÔNICAS	52
4.2 PARÂMETROS E MODELOS DE PEQUENOS SINAIS DO TRIODO	54
4.3 TOPOLOGIAS BÁSICAS	57
4.3.1 Catodo comum	57
4.3.2 Seguidor de catodo	65
4.3.3 Capacitores de acoplamento	67
4.4 IDEALIZAÇÃO E REQUISITOS DO VAS	69
4.5 PROJETO DA ETAPA GANHO 1	73
4.5.1 Escolha do resistor de anodo	73
4.5.2 Escolha do resistor de catodo	75
4.5.3 Escolha do capacitor de bypass	75
4.5.4 Escolha do resistor de parada da grade	75
4.5.5 Escolha do resistor de escoamento da grade	76
4.5.6 Ganho de tensão e impedâncias de entrada e saída	76
4.6 PROJETO DA ETAPA BUFFER 1	76

4.7 PROJETO DA ETAPA GANHO 2 .....	78
4.8 PROJETO DA ETAPA BUFFER 2 .....	80
4.8.1 Capacitores de acoplamento .....	81
4.9 FILTRO RC DA FONTE DE ALIMENTAÇÃO DO VAS .....	82
4.9.1 Conclusão do capítulo .....	83
<b>5 SIMULAÇÕES COMPUTACIONAIS .....</b>	<b>84</b>
5.1 SIMULAÇÕES COMPUTACIONAIS NO DOMÍNIO DO TEMPO .....	84
5.2 SIMULAÇÕES COMPUTACIONAIS NO DOMÍNIO DA FREQUÊNCIA .....	92
5.2.1 Análise de distorção harmônica por meio dos resultados das simulações computacionais .....	92
5.2.2 Resposta em frequência do amplificador híbrido simulado .....	93
5.3 CONCLUSÃO DO CAPÍTULO .....	94
<b>6 PROTÓTIPO, RESULTADOS E DISCUSSÕES .....</b>	<b>97</b>
6.1 NORMA .....	97
6.2 RESULTADOS NO DOMÍNIO DO TEMPO .....	99
6.3 RESULTADOS NO DOMÍNIO DA FREQUÊNCIA .....	105
6.3.1 Análises de distorção harmônica dos sinais por meio dos resultados práticos	105
6.3.2 Resposta em frequência do amplificador híbrido implementado .....	106
6.4 DISCUSSÃO DOS RESULTADOS .....	108
<b>7 CONCLUSÕES .....</b>	<b>117</b>
7.1 SUGESTÕES PARA TRABALHOS FUTUROS .....	118
<b>REFERÊNCIAS .....</b>	<b>119</b>
<b>Apêndice A – IMAGENS DO PROTÓTIPO REAL IMPLEMENTADO .....</b>	<b>121</b>

## 1 INTRODUÇÃO

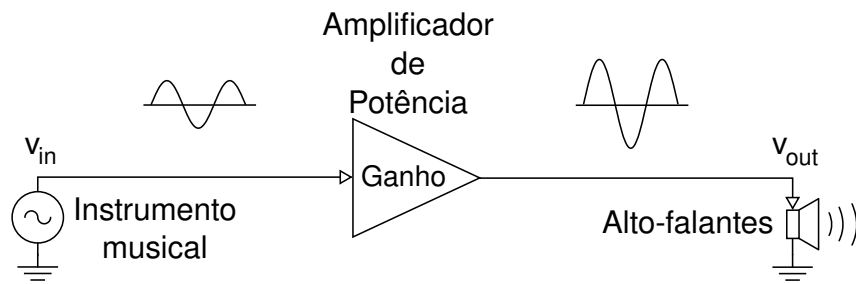
Ondas sonoras podem ser descritas como variações de pressão em um meio físico (YOUNG; FREEDMAN, 2011). O som pode ser absorvido pelo canal auditivo do ser humano e compreendido de acordo com a intensidade da onda (característica de volume e associada à energia), frequência (afinação ou altura, definindo uma nota) e duração (o tempo pelo qual a onda sonora é absorvida) (LOY, 2006).

Uma nota é determinada de acordo com a frequência fundamental do som, enquanto o restante do espectro harmônico define o timbre da fonte de áudio (LAHDEVAARA, 2012). O timbre permite que seja percebida a diferença entre um violino e a voz humana, por exemplo, mesmo que ambos se encontrem emitindo ondas sonoras de mesma frequência fundamental (HELMHOLTZ, 1954).

Os instrumentos musicais de cordas estabelecem um sistema simples de vibração mecânica, variando a pressão no ar e tornando-se fontes de ondas sonoras (LAHDEVAARA, 2012). É possível converter o movimento ondulatório das cordas em sinais elétricos, permitindo a modificação de suas propriedades (intensidade e timbre, por exemplo) por meio de circuitos elétricos específicos (BLENCOWE, 2009). O processo de conversão mecânico-elétrico é feito por transdutores conhecidos comumente por captadores (LAHDEVAARA, 2012).

De forma a obter uma onda de magnitude audível após a manipulação do sinal, é necessário converter o sinal elétrico de volta ao domínio acústico utilizando alto-falantes (LAHDEVAARA, 2012). Os alto-falantes demandam uma potência mais elevada que a proveniente dos captadores atrelados aos instrumentos para ser acionados, tornando-se necessário o uso de circuitos elétricos capazes de fornecer valores de tensão e corrente elétrica suficientes. Tais circuitos são conhecidos como amplificadores de potência (CORDELL, 2011).

Na Figura 1 é possível observar o posicionamento de um amplificador de potência em um sistema simples de áudio, aplicando ganho e permitindo que o sinal de origem ( $v_{in}$ ) (gerado pelos captadores de um instrumento musical, por exemplo) adquira potência suficiente para acionar a carga (alto-falantes).



**Figura 1: Amplificador de potência inserido em um sistema de áudio.**

**Fonte: Adaptado de Cordell (2011).**

As topologias utilizadas para implementar um amplificador de potência são abordadas ao longo do presente trabalho, cujo objetivo é descrito na Seção 1.1.

## 1.1 OBJETIVOS

### 1.1.1 OBJETIVO GERAL

O objetivo geral do trabalho proposto é desenvolver um amplificador de potência híbrido com etapa de saída classe AB capaz de fornecer 175 W a uma carga de  $8 \Omega$  e que apresente controle tonal capaz de adequar sinais provenientes de contrabaixos elétricos.

Na Seção 1.1.2 são apresentados os objetivos específicos do presente trabalho.

### 1.1.2 OBJETIVOS ESPECÍFICOS

- Analisar a arquitetura geral de amplificadores de potência para aplicações em áudio;
- Estudar topologias de circuitos com uso de válvulas termiônicas;
- Estudar topologias de circuitos com uso de elementos ativos em estado sólido;
- Analisar circuitos de controle tonal para aplicações em áudio;
- Selecionar o elemento semiconductor mais adequado para o estágio de saída do amplificador;
- Modelar, analisar e projetar as etapas do amplificador de potência híbrido, considerando controle tonal e provendo acoplamento entre etapas valvuladas e transistorizadas;

- Realizar simulações computacionais dos circuitos projetados, considerando resposta temporal e em frequência, utilizando o *software* LTSpice;
- Implementar o amplificador de potência híbrido projetado;
- Testar o circuito implementado de acordo com a norma NBR IEC 60268-3:2010;
- Comparar os resultados de testes práticos com os de simulações computacionais.

## 1.2 ESTRUTURA DO TRABALHO

O texto foi organizado visando permitir a compreensão dos circuitos e fenômenos apresentados ao longo do trabalho. A seguir, estão descritos os capítulos que compõem o texto.

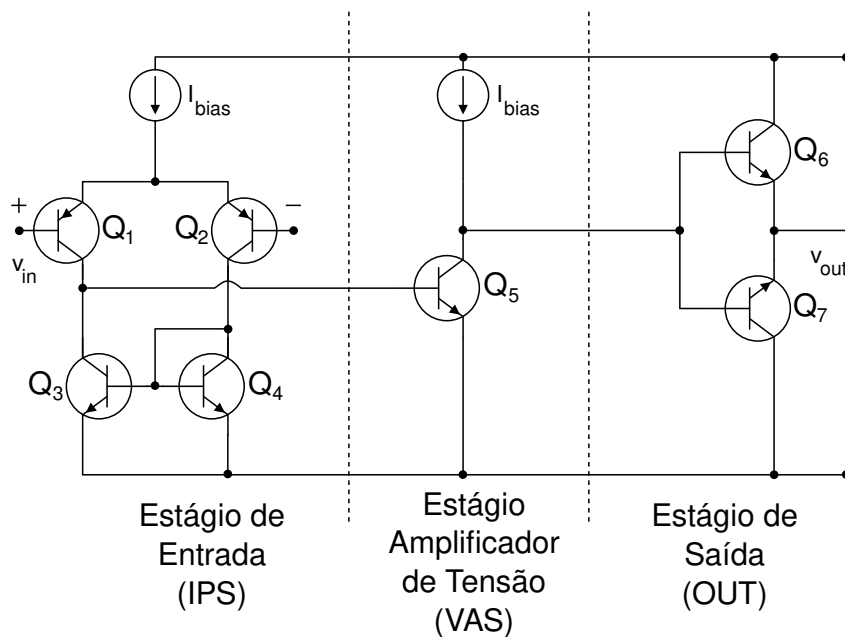
- **Capítulo 2** - Apresenta os requisitos fundamentais de um amplificador de potência voltado à aplicações de áudio, com base nas arquiteturas presentes na literatura;
- **Capítulo 3** - Aborda as topologias básicas e dimensionamento dos circuitos relativos ao estágio de saída (OUT), implementado com elementos de estado sólido, do amplificador híbrido proposto;
- **Capítulo 4** - Aborda as topologias básicas e dimensionamento dos circuitos relativos ao estágio de amplificação (ou ganho) de tensão (VAS), implementado com válvulas termiônicas como elementos ativos, do amplificador híbrido proposto;
- **Capítulo 5** - Apresenta as simulações computacionais utilizadas para análise da operação dos circuitos projetados;
- **Capítulo 6** - Apresenta os principais resultados obtidos a partir da implementação prática do amplificador híbrido proposto;
- **Capítulo 7** - Aponta as principais conclusões obtidas ao término do trabalho, com base nos resultados e discussões apresentadas.

## 2 AMPLIFICAÇÃO DE SINAIS DE ÁUDIO

No presente capítulo são apresentadas as arquiteturas básicas de amplificadores de sinais de áudio, visando determinar os requisitos necessários para equipamentos desse tipo. Ainda, são apresentadas as motivações e justificativas para implementação de um estágio valvulado acionando um estágio de saída em estado sólido.

### 2.1 ARQUITETURAS E ESTÁGIOS BÁSICOS

Um amplificador de potência pode ser implementado fazendo uso de diversas arquiteturas gerais. A Figura 2 compreende um diagrama básico da topologia mais usual em amplificadores de áudio (SELF, 2009), composta por três estágios. As fontes de corrente  $I_{bias}$  representam a polarização em corrente contínua (CC) de cada etapa e os elementos ativos  $Q_1$  a  $Q_7$  representam transistores bipolares de junção (do inglês *Bipolar Junction Transistors* - BJTs), componentes ativos do circuito.



**Figura 2: Arquitetura de amplificador de potência composto por três estágios.**

Fonte: Adaptado de Self (2009).



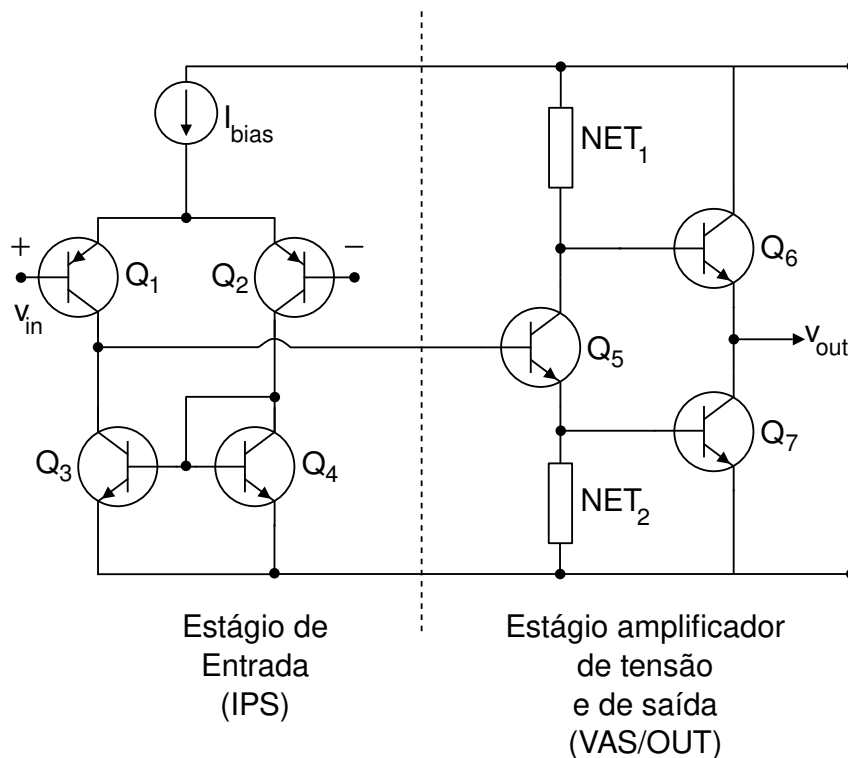
Apesar de a Figura 2 utilizar simbolicamente BJTs, cada uma das etapas pode ser implementada fazendo uso de outros elementos ativos, como transistores de efeito de campo de óxido metálico semiconductor (do inglês *Metal-Oxide-Semiconductor Field-Effect Transistors* - MOSFETs) e válvulas termiônicas, por exemplo, de acordo com os requisitos do projeto.

Os três estágios da arquitetura apresentada na Figura 2 são:

- Estágio de Entrada (do inglês *Input Stage* - IPS): procura elevar a impedância de entrada, permitindo que o sinal de origem alcance o amplificador e não seja dissipado em sua maior parte na impedância de saída da fonte do sinal de áudio (SEDRA; SMITH, 2010). Possibilita subtrair uma fração do sinal de saída ( $v_{OUT}$ ) do sinal de entrada ( $v_{IN}$ ), implementando um sistema em malha fechada (com *feedback*) (CORDELL, 2011) e amplificando a diferença entre os sinais. O IPS não é capaz de aplicar o ganho de potência suficiente para acionar a carga, sendo necessário outro estágio que realize tal função.
- Estágio Amplificador de Tensão (do inglês *Voltage Amplifier Stage* - VAS): responsável por fornecer valores de tensão suficientes para que a carga seja acionada (SELF, 2009). Os circuitos que implementam o VAS costumam apresentar alta impedância de saída (maior que a das cargas comuns para sistemas de áudio), fazendo com que não haja máxima transferência de potência à carga caso essa seja acoplada diretamente. Torna-se necessário o uso de uma etapa que reduza a impedância de saída do amplificador (SEDRA; SMITH, 2010).
- Estágio de saída (do inglês *Output* - OUT): ajusta a impedância de saída (reduzindo-a) do amplificador em relação a da carga. Além disso, é implementado em topologias capazes de fornecer a corrente demandada pela carga (SEDRA; SMITH, 2010).

Outra arquitetura que pode ser abordada é a de dois estágios, mostrada na Figura 3, na qual os ganhos de tensão e corrente são aplicados na mesma etapa, presente na saída do amplificador (SELF, 2009). Os blocos NET<sub>1</sub> e NET<sub>2</sub> representam as redes de polarização CC do estágio de saída, a fonte de corrente  $I_{bias}$  equivale à polarização CC do estágio de entrada e os BJTs Q<sub>1</sub> a Q<sub>7</sub> denotam os elementos ativos do circuito.

Empregando a arquitetura de dois estágios da Figura 3, o circuito se torna mais compacto, porém é possível que surjam limitações de desempenho,



**Figura 3: Arquitetura de amplificador de potência composto por dois estágios.**  
**Fonte: Adaptado de Self (2009).**

especialmente se tratando da distorção total do sinal de saída em relação ao de entrada (SELF, 2009).

Analisando as duas arquiteturas apresentadas, nota-se que o amplificador deve levar o nível de potência do sinal de entrada ao desejado na saída, inserindo etapas de ganho de tensão e corrente elétrica que podem ser mescladas entre si, independente da arquitetura escolhida.

Realimentar a entrada do amplificador com uma fração do sinal de saída, como pode ser feito utilizando arquiteturas como as das Figuras 2 e 3, estabelece sistema com *feedback* (SELF, 2009). O uso de *feedback* permite melhorar as características de estabilidade térmica e proporciona uma saída mais linear em relação ao sinal de entrada, apresentando maior grau de invariância perante as variações paramétricas dos componentes ativos e passivos do amplificador. Por outro lado, o ganho do sistema realimentado é menor em relação ao do sistema em malha aberta (SEDRA; SMITH, 2010).

Algumas arquiteturas com mais de três estágios visam elevar o ganho de malha fechada reduzindo a proporção de realimentação global por meio da inserção de diversas realimentações locais ao longo do circuito, porém elevando a complexidade de projeto e implementação do amplificador (LOHSTROH; OTALA, 1973).

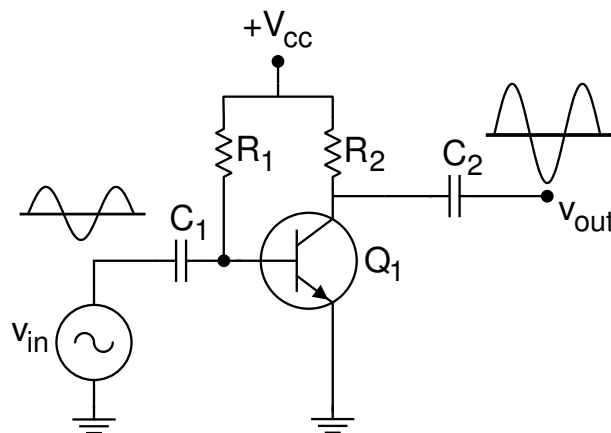
No estágio de saída também há a possibilidade de serem utilizados diferentes

circuitos, que podem ser denominados amplificadores de grandes sinais, abordados na Seção 2.2.

## 2.2 ESTÁGIOS DE SAÍDA E CLASSES DE AMPLIFICADORES

De acordo com o percentual do ciclo do sinal periódico de entrada que cada elemento ativo está conduzindo, os amplificadores de grandes sinais são tipicamente categorizados em classes (BOYLESTAD; NASHELSKY, 2004).

Amplificadores da classe A, representados na Figura 4, permitem que a totalidade do sinal de entrada seja conduzido pelo dispositivo ativo (DUNCAN, 1996). Justamente por este fato, é a classe com resposta mais linear (menos distorcida) (LAHDEVAARA, 2012). Porém possuem limitações que tornam essa classe de difícil implementação para aplicações de maior escala (100 W ou mais), uma vez que podem atingir grandes dimensões físicas e exigir sistemas de dissipação de calor que tornam o produto economicamente inviável (DUNCAN, 1996). Os amplificadores classe A costumam apresentar baixa eficiência em relação às outras classes, com os valores máximos teóricos oscilando tipicamente entre 25% e 50% (BOYLESTAD; NASHELSKY, 2004).

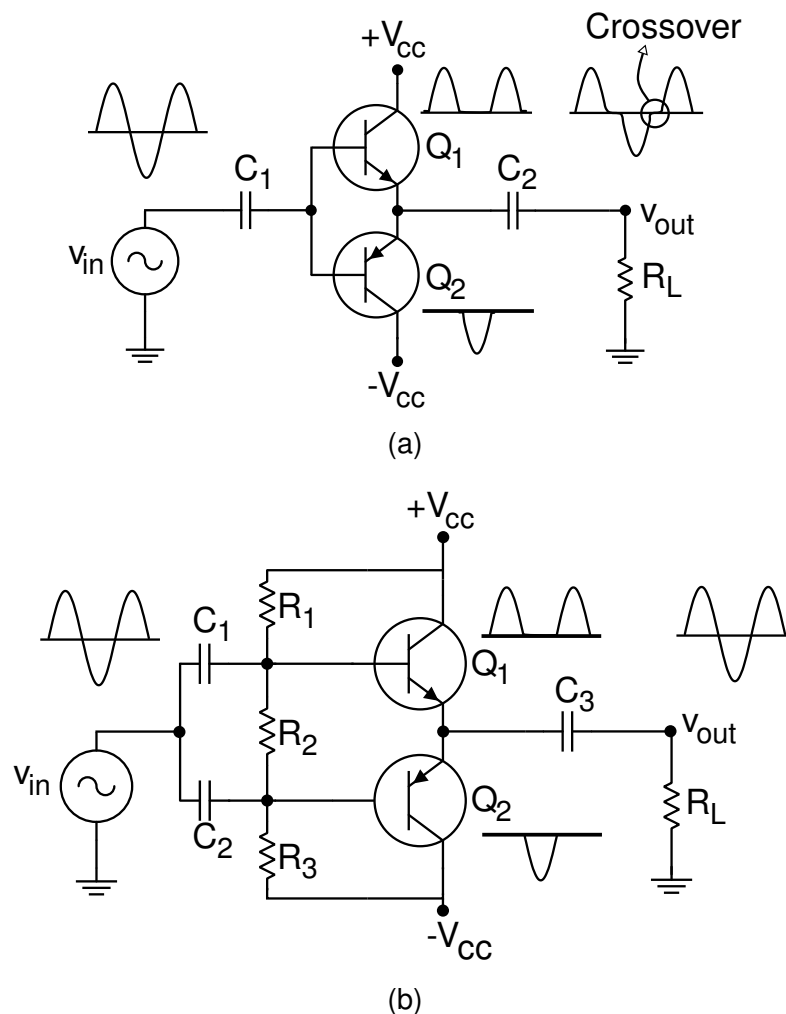


**Figura 4: Amplificador classe A.**  
**Fonte: Adaptado de Boylestad e Nashelsky (2004).**

Na classe B, o circuito é construído de forma com que cada um dos elementos ativos conduza por apenas metade do período do sinal de entrada, não simultaneamente. Apesar de possuir uma eficiência elevada em relação aos classe A, possuindo valor máximo teórico em torno dos 78%, parte do sinal de entrada tem de ser utilizado para polarizar os componentes ativos e não se torna amplificado pela etapa, gerando a chamada distorção de *crossover* (cruzamento) (BOYLESTAD; NASHELSKY, 2004). Tais distorções não devem estar presentes em sinais de áudio, visto que são percebidas pelo ouvinte de forma desagradável (SEDRA; SMITH, 2010).

É possível visualizar um amplificador classe B na Figura 5(a), assim como a forma de onda resultante quando há presença de distorção de *crossover*.

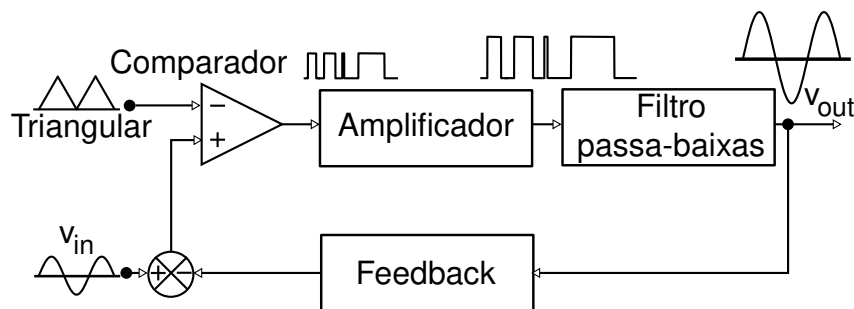
Amplificadores da classe AB, representados na Figura 5(b), são derivações do classe B muito abordadas em aplicações de áudio, utilizando uma topologia semelhante, porém fornecendo um ponto de operação (através dos resistores  $R_1$  a  $R_3$ ) no qual os elementos ativos já estejam polarizados, eliminando a distorção por *crossover* (LAHDEVAARA, 2012). Sendo assim, são unidos os benefícios do classe A quanto ao alcance dinâmico do sinal e da classe B no que diz respeito à eficiência, que na classe AB pode variar de 25% a 78% (BOYLESTAD; NASHELSKY, 2004).



**Figura 5: Amplificador (a) classe B; (b) classe AB.**  
**Fonte: Adaptado de Boylestad e Nashelsky (2004).**

Nas Figuras 4 e 5 o sinal de entrada é representado por  $v_{in}$  e o de saída é dado por  $v_{out}$ , enquanto as tensões  $+V_{CC}$  e  $-V_{CC}$  correspondem às fontes de alimentação CC (corrente contínua). Os transistores  $Q_1$  e  $Q_2$  denotam os elementos ativos dos amplificadores de grandes sinais e os componentes  $C_1$  a  $C_3$  representam capacitores de desacoplamento. Os resistores  $R_1$  a  $R_3$  são responsáveis pela polarização CC dos elementos ativos e o resistor  $R_L$  simboliza a carga.

Nos amplificadores de classe D, apresentada na Figura 6, a operação segue princípios diferentes em relação às demais classes, neste caso havendo chaveamento de semicondutores (SELF, 2009). O sinal de entrada é comparado a uma onda triangular de forma a gerar uma onda pulsada. A largura de pulso da onda resultante é proporcional ao sinal de entrada  $v_{in}$ . Tal onda pulsada é amplificada e então novamente convertida para a forma senoidal visando recuperar o sinal da entrada (BOYLESTAD; NASHELSKY, 2004). Eficiências elevadas podem ser atingidas, de 85% a 95%, resultando em amplificadores que requerem pequenos espaços físicos e cujos componentes atingem menores temperaturas em comparação às outras classes (CORDELL, 2011). Apesar da alta eficiência, o processo de conversão do sinal e controle do acionamento das chaves, para que haja fidelidade ao sinal de entrada, é complexo e envolve interfaces digitais, não sendo esse o foco do presente trabalho (CORDELL, 2011).



**Figura 6: Diagrama de blocos de um amplificador classe D.**  
**Fonte: Adaptado de Boylestad e Nashelsky (2004).**

Como já citado anteriormente, além da manipulação de intensidade do sinal, também é possível utilizar o amplificador de potência para realizar o controle de timbre da fonte, de forma a alterar a percepção das onda sonoras resultantes, como é apresentado na Seção 2.3.

### 2.3 CONTROLE TONAL E RESPOSTA EM FREQUÊNCIA

O processo de controle tonal é realizado alterando a somatória de frequências que compõem o sinal (harmônicas), por meio do uso de filtros equalizadores (LAHDEVAARA, 2012) e distorção controlada (BLENCOWE, 2009).

A banda passante de um amplificador de potência deve se estender ao longo da faixa de áudio, geralmente considerada em torno de 20Hz a 20kHz, limites comuns de sensibilidade auditiva da população em geral (CORDELL, 2011). Os circuitos de controle tonal podem ser utilizados de forma a alterar a resposta em frequência do amplificador (SELF, 2010), podendo ser incorporados ao longo das etapas ou possuir uma etapa exclusiva no amplificador com essa finalidade (BLENCOWE, 2009).

Dependendo da fonte do sinal que se deseja manipular, diferentes frequências podem receber maior ganho a partir dos circuitos de controle tonal visando atingir boa sonoridade, compensando debilidades da fonte ou dos alto-falantes em relação à suas respectivas respostas em frequência (LANGFORD-SMITH, 1953).

O projeto dos circuitos de controle tonal deve levar a aplicação e tipo da fonte sonora em consideração. Sinais provenientes de um contrabaixo elétrico, por exemplo, usualmente apresentam notas situadas em frequências fundamentais baixas para o espectro de áudio (abaixo de 300 Hz), sendo importante que o amplificador de potência, com auxílio dos circuitos de controle tonal, leve tais frequências para um nível audível (BLENCOWE, 2009).

O ponto de operação de cada um dos elementos ativos do amplificador pode ser devidamente projetado para resultar em distorções diferentes, alterando o timbre de maneira controlada e de acordo com as preferências do usuário (BLENCOWE, 2009). Quando alta fidelidade ao sinal de origem é desejada no estágio, o ponto quiescente (ponto de operação dos elementos ativos) pode ser escolhido em uma região de operação linear levando em conta a excursão do sinal de entrada (SELF, 2009).

No âmbito de projeto de amplificadores para instrumentos musicais, a distorção do sinal de maneira controlada é buscada com recorrência, tornando possível que cada usuário do equipamento torne seu timbre peculiar (LAHDEVAARA, 2012).

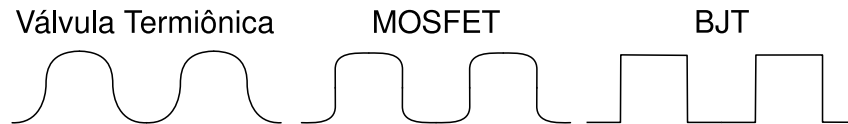
Além dos circuitos de controle tonal, a resposta em frequência do amplificador de potência depende da escolha dos componentes ativos que o compõem. O impacto dos elementos ativos utilizados é abordado na Seção 2.4.

## 2.4 INFLUÊNCIA DA ESCOLHA DOS ELEMENTOS ATIVOS

A escolha dos componentes ativos que compõem o amplificador de potência é incisiva, dado que cada elemento possui uma família de curvas características e responde de forma distinta quando um sinal aplicado excursiona entre as regiões de operação, resultando em distorções diferentes (BUTLER, 2003). Logo, os componentes possuem influência no timbre resultante do amplificador (BLENCOWE, 2009).

A Figura 7 ilustra os sinais resultantes quando o sinal de entrada excursiona além da região ativa em três componentes ativos, os mais usuais em sistemas eletrônicos de áudio: válvula termiônica, MOSFET e BJT. Como é possível notar,

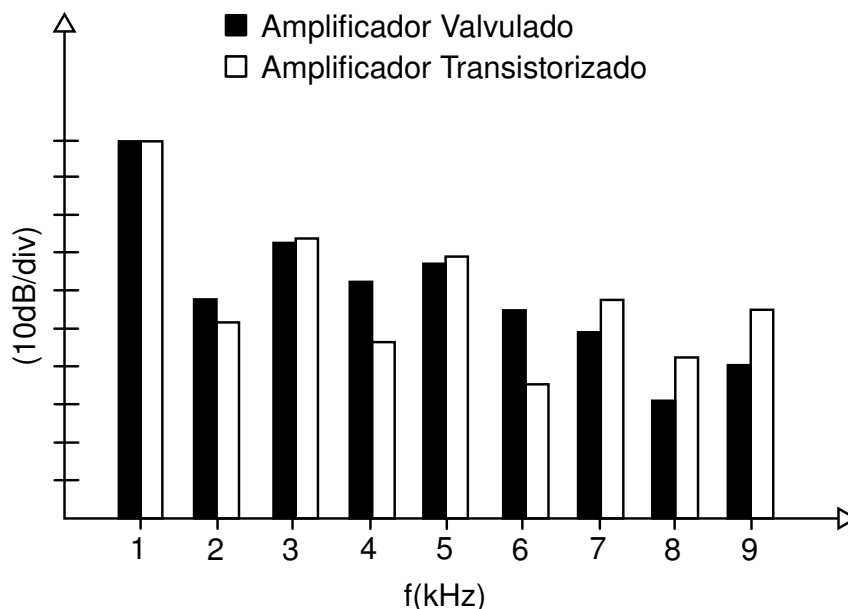
a saturação de válvulas termiônicas resulta em uma onda com bordas mais arredondadas em relação aos outros dois componentes analisados, enquanto os BJTs produzem uma onda de forma mais quadrada. Os MOSFETs respondem de maneira intermediária entre BJTs e válvulas. As formas de onda distintas indicam que diferentes frequências compõem o espectro harmônico para cada caso quando o sinal de entrada excursiona por regiões de operação além da região ativa (BLENCOWE, 2009).



**Figura 7: Comparação dos sinais de saída de válvulas termiônicas, MOSFETs e BJTs quando colocados em regiões de operação além da região ativa.**

Fonte: Adaptado de Butler (2003).

A Figura 8 compara o espectro de frequências do sinal de saída de um amplificador valvulado (válvulas termiônicas como elementos ativos) com a gerada por um amplificador transistorizado (nesse caso composto por BJTs) quando um sinal senoidal de frequência 1 kHz é inserido na entrada. Ambos os amplificadores foram colocados em uma taxa de 5% de distorção harmônica total (DHT) (BUSSEY; HAIGLER, 1981).



**Figura 8: Comparação das harmônicas geradas entre um amplificador valvulado e um transistorizado quando colocados em THD de 5%.**

Fonte: Adaptado de Bussey e Haigler (1981).

É possível vislumbrar, com auxílio da Figura 8, a maior inserção de harmônicas pares por parte das válvulas quando comparadas aos transistores, que

por sua vez inserem maior quantia de harmônicas ímpares. Sendo assim, cada amplificador resulta em timbres diferentes.

Embora as válvulas termiônicas tenham sido substituídas pelos transistores em uma extensa parcela da indústria, ainda são requisitadas em algumas aplicações, especialmente em circuitos voltados à amplificação de sinais de instrumentos musicais. Esse fenômeno ocorre devido à sonoridade diferenciada que proporcionam em relação a outros elementos ativos (LAHDEVAARA, 2012), por características operacionais como as mostradas nas Figuras 7 e 8.

Em contrapartida amplificadores puramente valvulados requerem um transformador de acoplamento na saída para casamento de impedância com a carga. O transformador é um componente que torna o sistema fisicamente mais volumoso e com custo mais elevado (HOOD, 1989), além de as válvulas apresentarem maior custo em relação aos dispositivos de estado sólido (BUTLER, 2001), além de apresentarem menor eficiência (HAMM, 1973).

O presente trabalho propõe a união entre amplificadores valvulados e transistorizados, podendo ser denominado amplificador de potência híbrido.

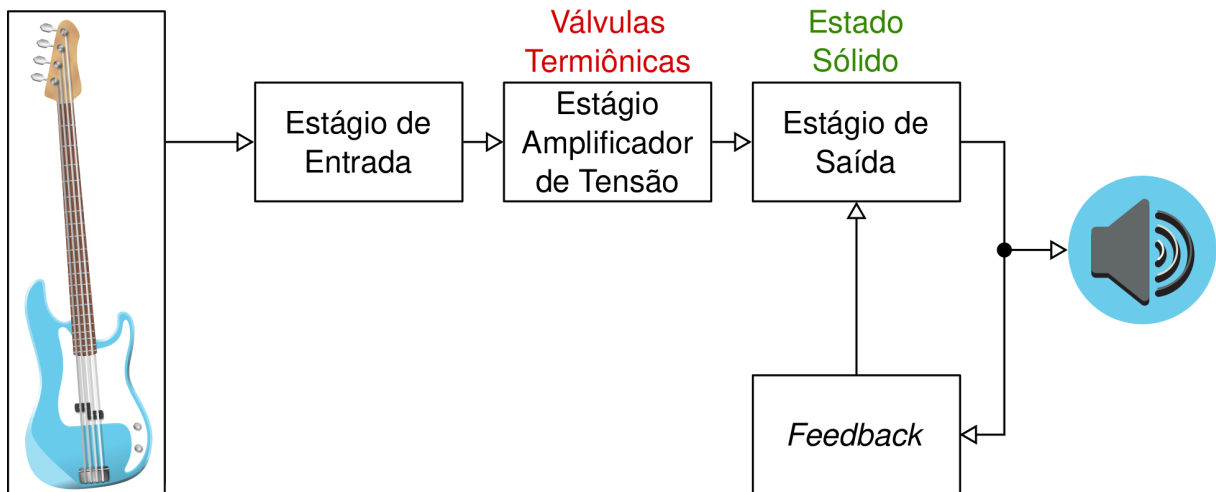
## 2.5 O AMPLIFICADOR DE POTÊNCIA HÍBRIDO

Por meio do uso de válvulas termiônicas na etapa de ganho de tensão, pretende-se manter as características de distorção e controle tonal dos circuitos à válvula. Implementando o estágio de saída com dispositivos em estado sólido (MOSFETs ou BJTs, por exemplo), almeja-se fornecer potência suficiente à carga ao mesmo tempo em que se elimina a necessidade de um transformador de acoplamento, reduzindo o custo e espaço físico necessários em relação a um amplificador de potência inteiramente valvulado.

Um diagrama básico do circuito proposto é mostrado na Figura 9. Evidencia-se o uso de válvulas termiônicas como elementos ativos do estágio de amplificação de tensão e de dispositivos em estado sólido como elementos ativos da etapa de saída. O estágio de entrada e a malha de realimentação, assim como circuitos de polarização CC das etapas, podem ser implementados a partir de amplificadores operacionais, elementos semicondutores, válvulas termiônicas e/ou redes passivas.

A malha de realimentação (*feedback*) da Figura 9 teve sua implementação necessária para controlar o nível de tensão CC observado na carga, composta por um circuito denominado por servo CC. Tal circuito tem sua operação abordada na Seção 3.8.





**Figura 9: Sistema amplificador de potência híbrido proposto.**  
**Fonte: Autoria Própria.**

## 2.6 ESCOLHA DO ELEMENTO ATIVO DO ESTÁGIO DE SAÍDA

Pelas motivações apresentadas ao longo da Seção 2.4, os elementos ativos do estágio de saída do amplificador proposto escolhidos são transistores, componentes de estado sólido. Dentro desse grande grupo destacam-se, para aplicações em áudio, os BJTs, MOSFETs e JFETs (CORDELL, 2011). Considerando o nível de potência no estágio de saída, ao qual é submetido o componente escolhido, a escolha típica se reduz entre BJTs e MOSFETs, sendo que JFETs são mais aplicáveis para pequenos sinais (SELF, 2009).

O objetivo principal é determinar um componente cujas características compatibilizem com a operação das válvulas termiônicas e suportem as tensões e correntes necessárias para acionamento da carga. Considerando a posição em que o dispositivo se encontra na cadeia do sinal, torna-se evidente a necessidade de que o elemento escolhido possa ser acionado com facilidade pelo estágio valvulado.

As principais considerações sobre a operação das válvulas que impactam na escolha do elemento ativo do estágio de saída são:

- válvulas termiônicas são dispositivos de tensão controlados por tensão;
- válvulas termiônicas trabalham com baixas correntes (de 0,5 a 3 mA).

Uma vantagem notável dos MOSFETs em relação aos BJTs consiste no seu acionamento. Uma vez que são dispositivos de corrente controlados por tensão e com corrente de entrada praticamente nula, são relativamente simples de serem colocados em condução, bastando elevar o nível de tensão nos terminais de entrada de modo a atingir a tensão de polarização do componente (HART, 2010). Assim, exigem

menos etapas de *drive* que apliquem ganho de corrente no sinal advindo das válvulas, reduzindo a complexidade do circuito. Na Seção 3.1 é apresentada a operação dos MOSFETs com maior profundidade.

Self (2009) cita algumas vantagens de cada um dos componentes. Para os BJTs, destaca-se a linearidade (menor nível de distorção harmônica), menor tensão necessária para polarização CC (tipicamente de 0,6 a 0,8 V contra 4 a 6 V dos MOSFETs) e menor custo. Considerando que as taxas de distorção visadas (máximo 1%) são atingíveis com MOSFETs (SELF, 2009), os BJTs não apresentam vantagens que justifiquem sua utilização no estágio de saída.

Pelos dados apresentados ao longo desta Seção, acredita-se que MOSFETs sejam os dispositivos mais adequados para operar na condição de elemento semiconductor do estágio de saída do amplificador híbrido proposto.

### 3 ESTÁGIO DE SAÍDA (OUT)

Neste capítulo são apresentadas as topologias utilizadas para implementação do estágio de saída do amplificador proposto. Na Seção 3.1 é apresentada uma breve abordagem sobre a operação básica dos MOSFETs, visando dar subsídio teórico para melhor compreensão do estágio de saída do amplificador proposto. Em seguida, na Seção 3.2, são definidos os requisitos (em termos de grandezas elétricas) necessários para que o amplificador atinja os objetivos estipulados (resumidos na Tabela 1).

Conforme abordado na Seção 2.2, a topologia escolhida para o estágio de saída foi a classe AB por sua viabilidade técnica na aplicação em áudio na potência de operação escolhida. O estágio de saída foi tomado como ponto de partida para que fosse possível realizar compensações de ganho e/ou resposta em frequência no estágio de ganho de tensão.

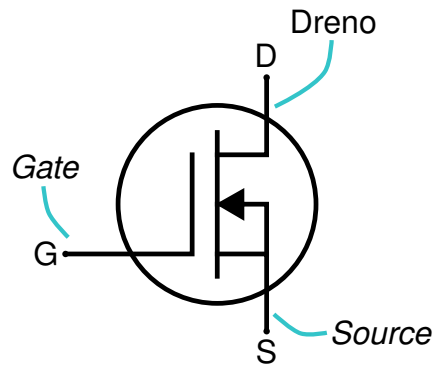
#### 3.1 OPERAÇÃO BÁSICA DOS MOSFETS

Os MOSFETs podem ser divididos em duas categorias: de depleção e de intensificação. Cada uma das categorias é definida com base nos aspectos construtivos internos dos dispositivos (BOYLESTAD; NASHELSKY, 2004). Enquanto MOSFETs do tipo depleção costumam ser utilizados para aplicações de chaveamento e acionamento em nível lógico de tensão, para amplificação de sinais (como no caso de amplificadores de áudio), o tipo comumente utilizado é o de intensificação (CORDELL, 2011). Sendo assim, o presente trabalho aborda apenas MOSFETs do tipo intensificação, tanto no referencial teórico quanto dos dispositivos utilizados na implementação do amplificador híbrido proposto.

O controle de corrente em um MOSFET é realizado aplicando uma tensão elétrica positiva de entrada, entre os terminais *gate* (G) e *source* (S), no caso dos dispositivos de canal N. No caso de MOSFETs de canal P, uma tensão negativa de entrada deve ser aplicada. A classificação do tipo do elemento quanto seu canal (N ou P), é dada pela construção das junções de semicondutores no interior do dispositivo, definindo assim o sentido do fluxo de elétrons (SEDRA; SMITH, 2010). Em dispositivos

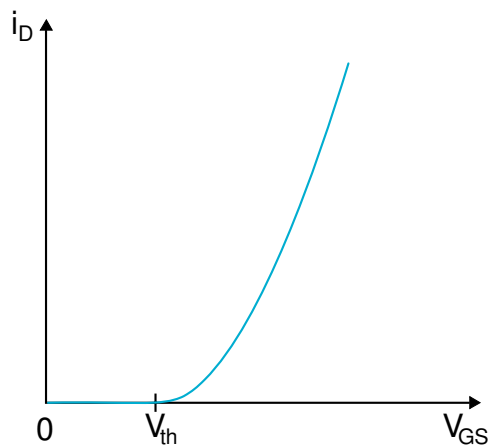
de canal N, o sentido convencional de corrente é dado a partir do terminal dreno (D) em direção ao *source* (S). Já em dispositivos de canal P, a corrente flui de S em direção a D.

Na Figura 10 é possível observar o símbolo elétrico de um MOSFET de canal N, com seus três terminais acessíveis *gate* (G), dreno (D) e *source* (S) evidenciados (BOYLESTAD; NASHELSKY, 2004).



**Figura 10: Símbolo elétrico de um MOSFET de canal N.**  
**Fonte: Adaptado de Boylestad e Nashelsky (2004).**

Na Figura 11, é possível observar a curva da corrente no dreno ( $i_D$ ) em função da tensão de entrada aplicada no MOSFET ( $V_{GS}$ ).



**Figura 11: Curva de corrente no dreno ( $i_D$ ) em função da tensão de entrada de um MOSFET, aplicada entre os terminais dreno e source ( $V_{GS}$ ).**  
**Fonte: Adaptado de Sedra e Smith (2010).**

Nota-se, com auxílio da Figura 11, que a corrente de dreno é nula até que a tensão  $V_{GS}$  ultrapasse um determinado valor, denominado  $V_{th}$ . Tal nível de tensão que provoca elevação da corrente  $i_D$  é denotado por  $V_{th}$  e denominado tensão de limiar (do inglês *threshold*). Colocar uma tensão elétrica de magnitude igual a  $V_{th}$

na entrada de um MOSFET consiste no procedimento comumente denominado por polarização CC (BOYLESTAD; NASHELSKY, 2004). Posteriormente, na Seção 3.3, é abordado o impacto da tensão de limiar na operação de um amplificador de potência.

O terminal *gate* dos MOSFETs permanece eletricamente isolado do restante dos terminais, devido à estrutura física interna do componente (SEDRA; SMITH, 2010). Dessa maneira, a corrente de entrada (no terminal G) demandada por transistores desse tipo é idealmente nula. Em MOSFETs reais, ocorre o surgimento de capacitâncias entre os terminais, sendo necessária uma corrente não nula (geralmente em torno dos 10  $\mu\text{A}$ ) para carregamento desses elementos parasíticos. Caso as capacitâncias de entrada não sejam carregadas, o dispositivo não é capaz de entrar em estado de condução de corrente (BOYLESTAD; NASHELSKY, 2004).

### 3.2 REQUISITOS GERAIS DO AMPLIFICADOR

O amplificador de potência proposto deve acionar uma carga composta por um conjunto de alto-falantes, cuja impedância típica para aplicação em instrumentos musicais pode ser considerada 8  $\Omega$  puramente resistivos (CORDELL, 2011). O amplificador é projetado para fornecer uma potência de saída de 175 W.

A potência pode ser relacionada com a tensão e impedância fazendo-se uso da expressão

$$P_{\text{out}} = \frac{V_{\text{out}}^2}{R_L}, \quad (1)$$

na qual  $P_{\text{out}}$  é a potência média de saída (175 W),  $V_{\text{out}}$  é a tensão de saída em valor eficaz e  $R_L$  a impedância de carga (considerada 8  $\Omega$ ) (BOYLESTAD; NASHELSKY, 2004).

Resolvendo em função da tensão, obtém-se um valor necessário de aproximadamente 37,42 V aplicados à carga para que se atinja a potência determinada. Considerando o sinal de saída como uma senoidal pura, o valor de tensão de pico necessário na carga ( $V_{\text{out(pk)}}$ ) pode ser obtido multiplicando o valor eficaz por  $\sqrt{2}$  (BOYLESTAD; NASHELSKY, 2004), resultando em aproximadamente 52,92 V.

A corrente elétrica que deve ser fornecida à carga ( $I_{\text{out}}$ ) pode ser determinada por meio da Equação

$$V_{\text{out}} = R_L I_{\text{out}}. \quad (2)$$

Resolvendo a Equação 2 em função da corrente de saída, obtém-se um valor eficaz de 4,68 A. De forma análoga à tensão, multiplicando o valor eficaz por  $\sqrt{2}$ , o

valor da corrente de pico ( $I_{out(pk)}$ ) na carga pode ser calculado obtendo-se 6,61 A.

O projeto de todos os estágios do amplificador é realizado considerando o sinal de entrada como sendo uma senoide pura com valor eficaz de 0,5 V e frequência de 1 kHz, sendo essa uma consideração válida e comum para este tipo de aplicação (SELF, 2009).

A Tabela 1 apresenta as grandezas nominais para as quais o amplificador de potência híbrido deve ser projetado.

**Tabela 1:** Resumo dos parâmetros nominais de operação do amplificador.

Parâmetro	Simbologia	Magnitude
Tensão eficaz na entrada	$V_{in}$	0,5 V
Tensão eficaz na saída	$V_{out}$	37,42 V
Ganho de tensão	$A_V$	74,84
Impedância da carga	$R_L$	8 $\Omega$
Frequência do sinal de entrada	f	1 kHz
Tensão de pico na entrada	$V_{in(pk)}$	0,71 V
Tensão de pico na saída	$V_{out(pk)}$	52,92 V
Corrente eficaz na carga	$I_{out}$	4,68 A

**Fonte:** Autoria Própria.

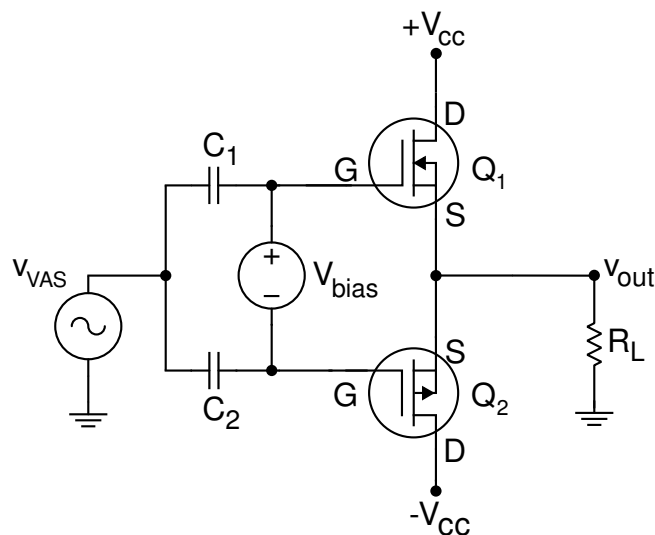
Na aplicação real do amplificador, cuja entrada se encontra conectada aos captadores de um contrabaixo elétrico, o sinal não é puramente senoidal (contendo distorção harmônica), além de possuir oscilações de magnitude de tensão (juntamente às variações na vibração mecânica das cordas). Porém aproximar o sinal de entrada a uma senoide pura de intensidade e frequência constantes viabiliza de forma suficiente a realização do projeto (BLENCOWE, 2009).

A resposta em frequência esperada do amplificador é de no mínimo -3 dB para a faixa de 20 Hz a 20 kHz (limiars típicos da audição humana), tornando-se adequado para aplicações de áudio. Ainda que sinais provenientes de contrabaixos elétricos operem tipicamente em frequências fundamentais menores que 300 Hz, o sinal de 1 kHz é utilizado para teste por usualidade na literatura e como sugestão da norma NBR IEC 60268-3:2010.

### 3.3 TOPOLOGIAS UTILIZADAS

Conforme descrito na Seção 2.2, o estágio de saída do amplificador proposto é projetado na classe AB, apresentando viabilidade para a potência escolhida. Ao longo desta Seção é apresentada a topologia classe AB proposta e são adicionados gradualmente elementos complementares ao funcionamento do circuito. Por fim, é descrito e apresentado o procedimento de dimensionamento dos componentes.

Na Figura 12 é possível visualizar a arquitetura básica de um amplificador classe AB utilizando MOSFETs como elemento ativo (BOYLESTAD; NASHELSKY, 2004). O transistor  $Q_1$  é de canal N, no qual a corrente circula do terminal D para S e  $Q_2$  é de canal P, no qual a corrente flui de S para D. A forma de ligação dos transistores apresentada na Figura 12, na qual o sinal de entrada chega ao terminal *gate* (G) e o sinal de saída é coletado no *source*, é comumente referida como seguidor de *source* (SEDRA; SMITH, 2010).



**Figura 12: Estágio de saída em classe AB utilizando MOSFETs como elemento ativo.**  
Fonte: Adaptado de Boylestad e Nashelsky (2004).

Com tal topologia, no semiciclo positivo do sinal  $v_{VAS}$  (proveniente do estágio de ganho de tensão)  $Q_1$  é polarizado e entra em condução enquanto no semiciclo negativo  $Q_2$  é que passa a conduzir o sinal. Assim é fornecido o sinal de saída  $v_{out}$ , com intensidade próxima a do sinal  $v_{VAS}$  (considerando ganho próximo ao unitário), mas capaz de fornecer a corrente necessária para acionar a carga  $R_L$ , fornecendo a potência nominal estipulada (BOYLESTAD; NASHELSKY, 2004). Além disso, o estágio deve prover impedância de saída menor ao amplificador do que caso o último estágio não fosse um seguidor de *source* (SEDRA; SMITH, 2010).

Os elementos  $C_1$  e  $C_2$  são denominados capacitores de desacoplamento, necessários uma vez que o sinal advindo da etapa de ganho de tensão à válvula

possui grande nível CC que não pode ser transferido aos alto-falantes (carga), podendo danificá-los (SELF, 2009).

Também é possível notar, na Figura 12, a presença de uma fonte CC denotada  $V_{bias}$ . Esta fonte representa a tensão necessária para polarização CC dos transistores  $Q_1$  e  $Q_2$  que devem colocar o estágio de saída em classe AB, reduzindo a distorção por *crossover* e a queda de intensidade no sinal inserido no estágio. A seguir é apresentada a topologia escolhida para implementar a fonte  $V_{bias}$ .

### 3.4 POLARIZAÇÃO CC DO ESTÁGIO DE SAÍDA: MULTIPLICADOR DE VBE

Em aplicações reais de amplificadores classe AB, é necessário encontrar maneiras aplicáveis para que seja implementada a fonte  $V_{bias}$ . A forma mais intuitiva seria projetar uma fonte linear capaz de fornecer tensão suficiente para colocar os transistores em estado de condução, porém demandaria um enrolamento do transformador de potência e o projeto de um circuito retificador e filtragem capacitiva que mantivesse a tensão constante. Sendo assim, nitidamente seria elevado o tamanho físico e a complexidade do amplificador.

Outra alternativa seria o uso de pilhas ou baterias, não exigindo demais circuitos auxiliares para polarização e ocupando reduzido tamanho físico. Porém naturalmente haveria a necessidade de se realizar a troca da bateria eventualmente, ocasionando um custo adicional ao usuário do equipamento. Alguns equipamentos para áudio profissional, que visam alta fidelidade, utilizam baterias para polarização, porém não é comum no âmbito de instrumentos musicais.

Um circuito usual nos equipamentos de áudio (CORDELL, 2011), conhecido por multiplicador de  $V_{BE}$ , é apresentado na Figura 13.

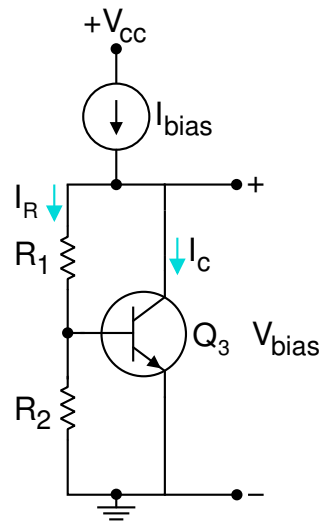
A fonte de corrente  $I_{bias}$  da Figura 13 representa uma corrente constante que deve ser fornecida ao circuito multiplicador de  $V_{BE}$  para alimentá-lo (SEDRA; SMITH, 2010) e é projetada posteriormente.

Considera-se que a corrente no terminal de base do transistor  $Q_3$  é desprezível em relação à corrente de coletor ( $I_C$ ) e da que circula pelos resistores  $R_1$  e  $R_2$ , denotada por  $I_R$ . A corrente  $I_R$  pode ser calculada fazendo uso da expressão

$$I_R = \frac{V_{BE}}{R_2}, \quad (3)$$

na qual  $V_{BE}$  é a tensão de junção base emissor do transistor  $Q_3$ . Assim, a tensão entre os terminais de coletor e emissor de  $Q_3$ , a própria tensão  $V_{bias}$  desejada, é





**Figura 13: Circuito multiplicador de VBE.**  
**Fonte: Adaptado de Sedra e Smith (2010).**

dada por:

$$V_{\text{bias}} = I_R (R_1 + R_2). \quad (4)$$

Substituindo a Equação 3 nessa expressão, obtém-se a expressão

$$V_{\text{bias}} = V_{\text{BE}} \left( 1 + \frac{R_1}{R_2} \right). \quad (5)$$

A Equação 5 mostra que a tensão de polarização CC  $V_{\text{bias}}$  é múltipla, em termos dos resistores  $R_1$  e  $R_2$ , da tensão de junção  $V_{\text{BE}}$ , fato que justifica a denominação de multiplicador de  $V_{\text{BE}}$  (SEDRA; SMITH, 2010). O arranjo de resistores pode ser alterado de acordo com a tensão CC demandada ou, ainda, utilizar um potenciômetro para ajuste da tensão em uma faixa de valores (conforme apresentado posteriormente). Tal versatilidade justifica a escolha do multiplicador de  $V_{\text{BE}}$  como circuito de polarização CC do estágio de saída em amplificadores de áudio (CORDELL, 2011).

O circuito utilizado para implementar a fonte de corrente  $I_{\text{bias}}$  da Figura 13 é apresentado em sequência.

### 3.5 FONTES DE CORRENTE

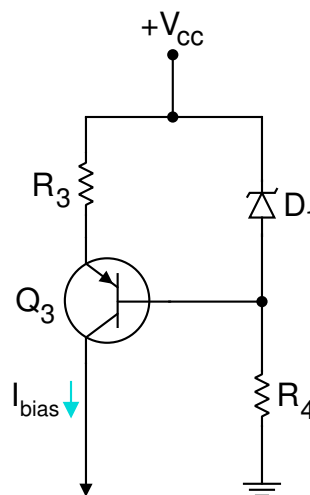
O transistor do multiplicador de  $V_{\text{BE}}$  deve receber uma corrente CC em seu coletor de modo a ser polarizado. Caso contrário, não haverá tensão  $V_{\text{BE}}$  induzida e, conseqüentemente, o circuito não fornecerá a tensão  $V_{\text{bias}}$  necessária

para polarização dos MOSFETs do estágio de saída (SEDRA; SMITH, 2010).

É preciso fornecer um caminho para que a corrente da fonte de tensão  $V_{CC}$  alcance o transistor  $Q_3$  da Figura 13. O modo mais simples possivelmente seria inserir um resistor, em vez da fonte de corrente constante, entre a fonte de tensão e o multiplicador de  $V_{BE}$ . Entretanto, de tal maneira, a corrente de polarização de  $Q_3$  sofreria oscilações de acordo com a variação do sinal de entrada e possíveis variações da tensão da fonte  $V_{CC}$ , resultando em uma tensão de polarização  $V_{bias}$  não constante (SELF, 2009).

É importante salientar a importância da manutenção de um valor constante na tensão  $V_{bias}$ , uma vez que as oscilações poderiam resultar em maior distorção do sinal de saída (saturando o valor de pico a ser fornecido), assim como podendo danificar os transistores do estágio de saída caso o aumento de tensão de polarização atingisse valores maiores que o suportado pelos componentes (KYTTALA, 2008). Sendo assim, nota-se a importância de manter um valor constante de corrente fornecida ao multiplicador de  $V_{BE}$ .

Um circuito capaz de fornecer correntes constantes é apresentado na Figura 14 e tem uso corriqueiro na eletrônica de áudio (CORDELL, 2011).



**Figura 14: Circuito fonte de corrente constante utilizando diodo zener.**  
**Fonte: Adaptado de Sedra e Smith (2010).**

Para cumprir com o objetivo de manter a corrente fornecida em um valor constante, independente das oscilações de tensão imposta aos elementos, realiza-se a fixação de uma tensão conhecida em um resistor (no caso,  $R_3$  na Figura 14) que, pela lei de ohm, resultará em uma corrente também conhecida.

Utilizando um diodo zener ( $D_1$ ) para grampear a queda de tensão entre a fonte

$V_{CC}$  e o terminal de base do transistor  $Q_3$ , é possível determinar o valor da tensão aplicado ao resistor  $R_3$ . Considerando que a corrente de coletor de  $Q_3$  é igual à corrente de emissor, a corrente constante fornecida pelo circuito pode ser determinada fazendo uso da expressão

$$I_{bias} = \frac{V_Z - V_{BE}}{R_3}, \quad (6)$$

na qual  $V_{BE}$  é a tensão de junção base-emissor do transistor  $Q_3$  e  $V_Z$  é a tensão de polarização do diodo zener.

O resistor  $R_4$  serve como limitador de corrente para que os limites de operação do diodo zener escolhido sejam obedecidos.

O resultado do circuito também pode ser obtido fazendo uso de diodos comuns diretamente polarizados ou diodos emissores de luz, em vez do diodo zener utilizado, contando que seja fixada uma tensão de valor conhecido, permitindo cálculo da corrente fornecida.

Posteriormente, após a abordagem e cálculo de outros parâmetros do circuito (como valor da fonte  $V_{CC}$  e corrente  $I_{bias}$  necessária) os componentes da fonte apresentada na Figura 14 são projetados.

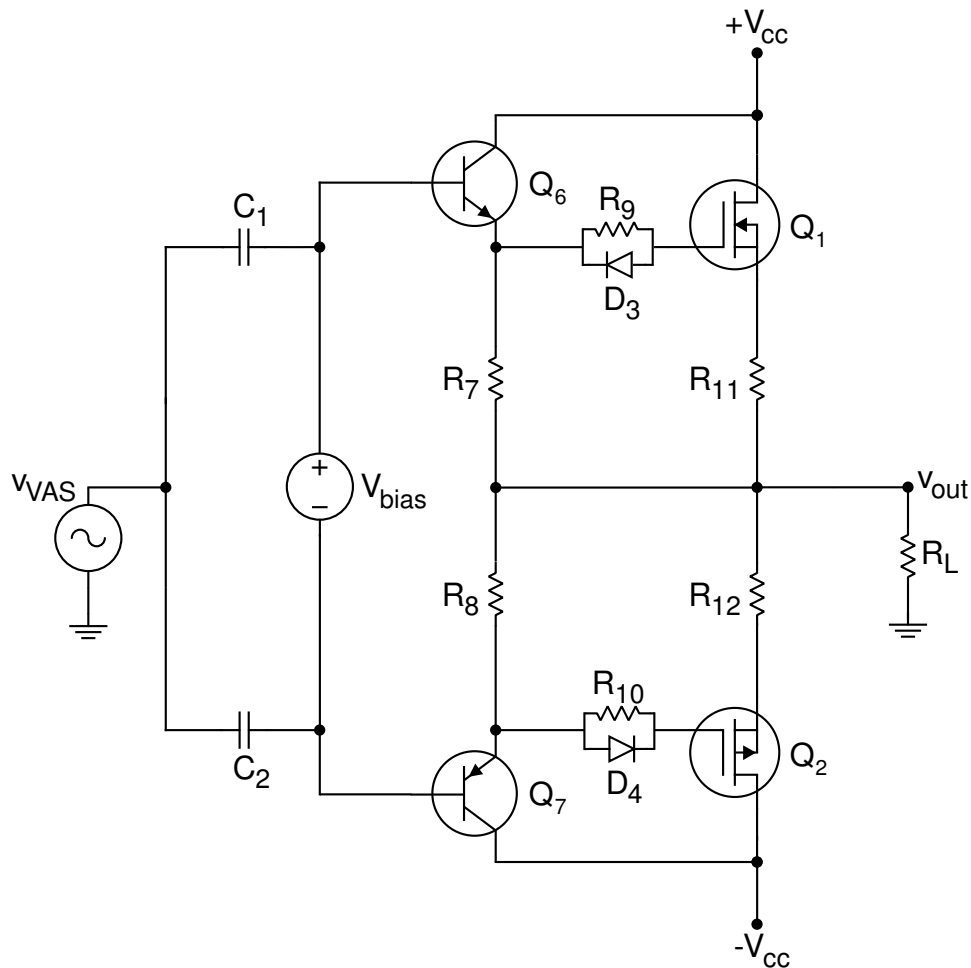
Outro circuito utilizado para complementar o estágio de saída é conhecido por *driver* de corrente e é apresentado na Seção 3.6.

### 3.6 DRIVERS DE ACIONAMENTO DOS MOSFETS DE SAÍDA E NÓ DE REFERÊNCIA ARTIFICIAL

Como já citado anteriormente, MOSFETs tendem a ser mais simples de serem colocados em condução do que BJTs. Isso se deve à elevada impedância de entrada que possuem, requerendo menor corrente de acionamento. Basta aplicar um sinal de tensão suficiente para polarizar o componente que o sinal de entrada passa a ser conduzido (HART, 2010).

Todavia, a capacitância de entrada (entre *gate* e *source*) dos MOSFETs de potência não é desprezível e pode gerar um efeito de carga no estágio antecedente quando um sinal CA (corrente alternada) for aplicado (CORDELL, 2011). O tempo necessário para carregar e descarregar o capacitor de entrada também pode prejudicar a velocidade de comutação entre os estados de condução ou não, caso os MOSFETs sejam acionados diretamente (HART, 2010). Além disso, a operação das válvulas termiônicas em baixas correntes (de 0,5 a 3 mA) pode se tornar insuficiente para carregar a capacitância de entrada dos MOSFETs e, portanto, é interessante buscar maneiras de otimizar o acionamento dos transistores do estágio de saída.

O circuito apresentado na Figura 15 busca uma otimização do estágio de saída em termos de carga e descarga dos capacitores de entrada intrínsecos aos MOSFETs  $Q_1$  e  $Q_2$ , utilizando os BJTs  $Q_6$  e  $Q_7$  em uma topologia de *driver* de acionamento (HART, 2010).



**Figura 15: Estágio de saída em classe AB com drivers de acionamento dos MOSFETs.**

**Fonte: Autoria própria.**

Os transistores  $Q_6$  e  $Q_7$  são ligados em configuração seguidor de emissor aos terminais de entrada dos MOSFETs  $Q_1$  e  $Q_2$ , fornecendo ganho de corrente ao sinal de entrada (ganho  $\beta$  inerente aos BJTs) permitindo carregar com mais facilidade os capacitores de entrada dos MOSFETs (SELF, 2009). Tal operação é comumente conhecida como *buffer* (DUNCAN, 1996).

Os resistores  $R_9$  e  $R_{10}$  são conhecidos por resistores de *gate* e são necessários para limitar o pico de corrente inicial durante a carga dos capacitores dos MOSFETs que, uma vez descarregados, são vistos pelo *driver* como um curto circuito em corrente alternada (INFINEON, 2017). Além disso são úteis para amortecer oscilações parasíticas em altas frequências da capacitância de entrada dos MOSFETs (SELF, 2009). Visando realizar a descarga dos capacitores dos MOSFETs de maneira mais rápida, foram inseridos os diodos  $D_3$  e  $D_4$ , que permitem passagem de corrente

durante o período de descarga oferecendo um caminho de menor resistência que os resistores de *gate* (INFINEON, 2017).

É importante notar que o estágio de saída apresenta-se simétrico em torno do nó de saída, podendo ser denotado como um nó de referência artificial (não sendo o terra do circuito) para os componentes do estágio (KYTTALA, 2008). Esse nó deverá apresentar o menor nível CC de tensão quanto possível (na prática, até 15 mV é um valor aceitável para amplificadores de áudio), uma vez que podem causar danos à carga e aos elementos do estágio de saída, demandando uma corrente adicional que não será transmitida em áudio, sendo inútil ao amplificador (DUNCAN, 1996).

O *offset* CC, como é usualmente referido esse nível de tensão CC na saída, pode ser causado por diferenças na polarização ou em parâmetros dos componentes que não concedem um circuito totalmente simétrico (em termos de grandezas elétricas como impedância e transcondutância) em torno do nó de referência artificial, resultando em divergências de corrente entre as partes superior e inferior do circuito e ocasionando a tensão CC residual (SELF, 2009).

Os resistores  $R_7$  e  $R_8$  inseridos no circuito da Figura 15 contribuem para a redução do *offset* CC oferecendo um caminho de corrente independente para as partes superior e inferior, permitindo que a diferença de tensão possa ser reduzida e sendo úteis para manter a referência artificial sem nível CC de tensão, embora ainda não suficientes (KYTTALA, 2008). Um circuito complementar para redução do *offset* CC é apresentado na Seção 3.8. Os resistores  $R_7$  e  $R_8$  também permitem a polarização dos transistores do *driver* pela passagem de corrente (SELF, 2009).

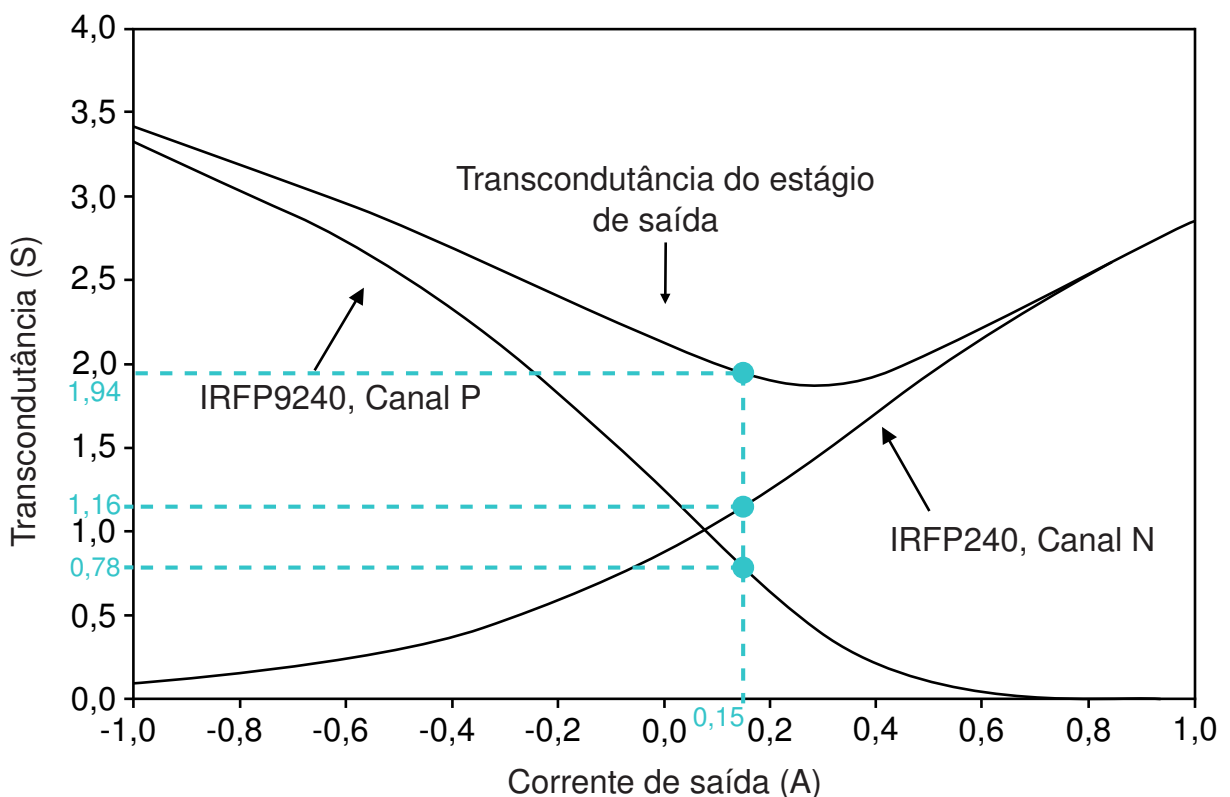
Os resistores  $R_{11}$  e  $R_{12}$  mostrados no circuito da Figura 15 são conhecidos por resistores de *source* e são justificados a seguir.

### 3.7 RESISTORES DE SOURCE

O estágio de saída poderia operar sem que se fizesse uso dos resistores de *source*, porém a adição de tais elementos culmina em alguns benefícios. O primeiro encontra-se na possibilidade de aferir de maneira mais cômoda a corrente em cada um dos transistores de saída (KYTTALA, 2008). Considerando o pequeno valor (tipicamente de 0,10 a 0,33  $\Omega$ ) dos componentes em relação à carga (8  $\Omega$ ), os resistores de *source* operam como resistores *shunt* e, aferindo a tensão em cima de cada um, pode se estimar a corrente fornecida por cada MOSFET de saída sem que haja necessidade de uma ponteira de corrente (CORDELL, 2011). O uso de resistores de *source* também fornecem proteção dos transistores de saída, limitando a corrente

no caso de sobreaquecimento dos MOSFETs (proteção térmica) (SELF, 2009).

Entretanto a maior contribuição dos resistores de *source* se apresenta no quesito distorção por *crossover*. Realizando a análise do estágio de saída de um amplificador classe AB utilizando MOSFETs, a exata topologia utilizada no presente trabalho, Cordell (2011) obteve as curvas apresentadas na Figura 16, que permite observar a transcondutância de cada transistor de potência e seu impacto na transcondutância total do estágio de saída. Os MOSFETs utilizados foram o IRFP240 (canal N) e IRFP9240 (canal P) sem resistores de *source* inseridos. Posteriormente na Seção 3.9, são mostrados os motivos pelos quais os MOSFETs escolhidos para o amplificador híbrido proposto foram justamente os do par utilizado nesta análise de transcondutância.



**Figura 16: Gráfico de transcondutância por corrente dos MOSFETs do estágio de saída, usando IRFP240 (Canal N) e IRFP9240 (Canal P) sem uso de resistores de source.**  
 Fonte: Adaptado de Cordell (2011).

Nota-se, observando as curvas da Figura 16, que há uma queda na curva de transcondutância do estágio de saída (somatória das curvas individuais de cada transistor) com a diminuição da corrente de saída do amplificador. A impedância de saída do amplificador de potência ( $Z_O$ ) permanece em série com a carga. Portanto, o arranjo pode ser compreendido como um divisor de tensão, capaz de aplicar um ganho de tensão  $G_V$  dado pela expressão

$$G_V = \frac{Z_L}{Z_L + Z_O}, \quad (7)$$

na qual  $Z_L$  é a impedância de carga e  $Z_O$  é a impedância de saída do amplificador.

Por sua vez, impedância de saída do amplificador pode ser dada pela expressão

$$Z_O = \frac{1}{g_m}, \quad (8)$$

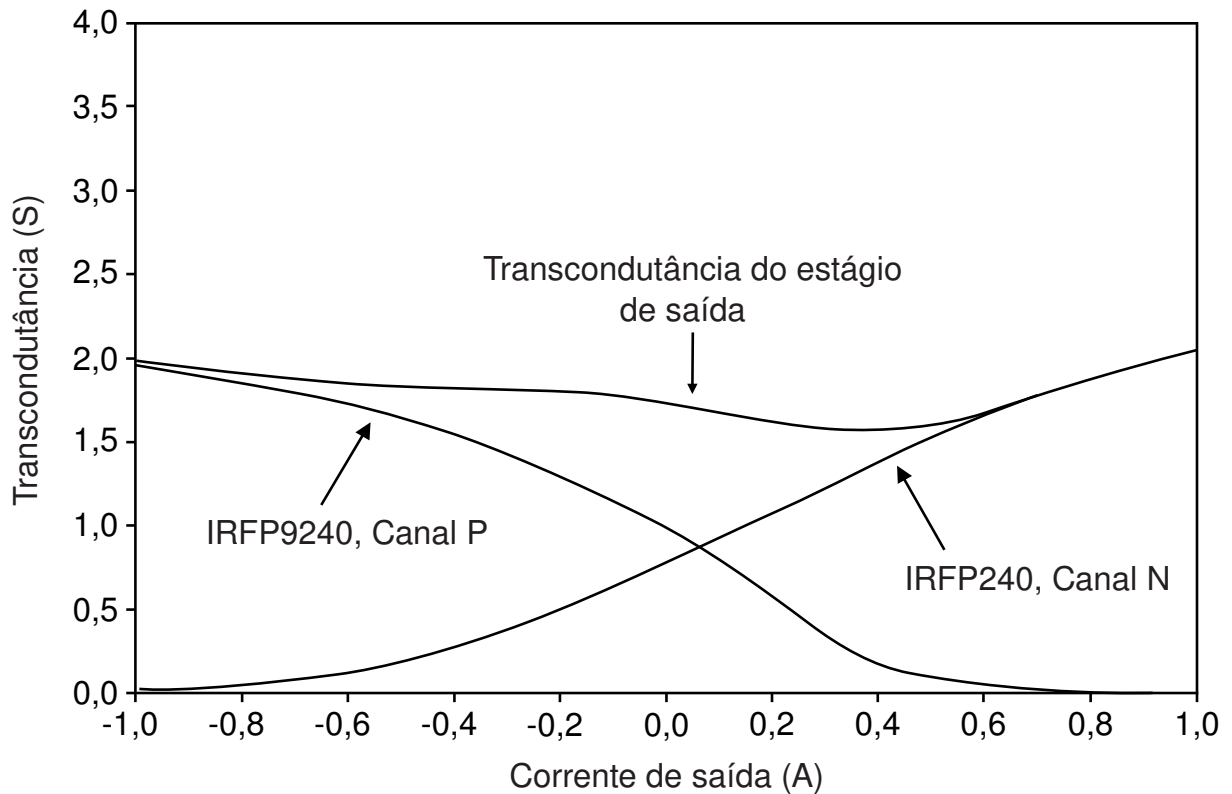
que a coloca em termos da transcondutância  $g_m$  total do estágio de saída. O parâmetro de transcondutância representa uma taxa de variação da corrente no dreno ( $i_D$ ) em função da tensão de entrada ( $V_{GS}$ ) do MOSFET analisado, sendo um indicador adequado do sinal de resposta do dispositivo em função do sinal de entrada (SEDRA; SMITH, 2010).

Portanto, considerando as Equações 7 e 8, e que para correntes próximas ao zero (região de *crossover*), conclui-se que o afundamento da transcondutância observado na Figura 16 tem por consequência a redução do ganho no estágio de saída (ao longo dessa região), resultando em distorção por *crossover* mais acentuada (CORDELL, 2011).

O uso de resistores de *source* possui influência no ganho de tensão pois seu valor é somado ao denominador da Equação 7, sendo interpretado como uma carga pelos MOSFETs de saída.

Na Figura 17, as curvas foram obtidas analisando o mesmo estágio de saída da Figura 16 com a adição de resistores de *source* de 0,15  $\Omega$  para o MOSFET de canal N e 0,22  $\Omega$  para o MOSFET de canal P. O objetivo da assimetria nos valores é compensar o ganho que se altera com a variação de transcondutância. O autor da análise realizou a polarização do estágio de forma a verificar uma corrente quiescente de 150 mA (CORDELL, 2011). Uma vez que a transcondutância é maior para o IRFP240 (canal N, aproximadamente 1,2 S para uma corrente de 150 mA no ponto quiescente) utiliza-se um resistor de *source* com menor valor (0,15  $\Omega$ ). No caso do IRFP9240 (canal P) a transcondutância no ponto quiescente é de aproximadamente 0,8 S, menor que do transistor de canal N, tornando interessante o uso de um resistor maior (0,22  $\Omega$ ) para balancear o ganho seguindo a Equação 7 (CORDELL, 2011). Dentro da faixa típica de valores (entre 0,15 a 0,33  $\Omega$ , valores reduzidos para que dissipem a menor potência quanto possível), são usualmente realizadas simulações computacionais com diferentes combinações de resistores de *source*, analisando a DHT resultante do amplificador de modo a definir os valores a serem utilizados.

É possível observar na Figura 17 que a curva de transcondutância apresenta-se com menor oscilação de magnitude em função da variação da corrente de saída e notável redução no afundamento ao longo região de *crossover*, demonstrando a eficácia da utilização de resistores de *source* no balanceamento da transcondutância



**Figura 17: Gráfico de transcondutância por corrente dos MOSFETs do estágio de saída, usando IRFP240 (Canal N) e IRFP9240 (Canal P) com resistores de source de 0,15 e 0,22  $\Omega$ , respectivamente.**

Fonte: Adaptado de Cordell (2011).

e, conseqüentemente, do ganho do estágio de saída ao longo da excursão do sinal que acionará a carga.

Comparando as curvas apresentadas nas Figuras 16 e 17 é possível verificar que houve uma redução da transcondutância em termos gerais e, conseqüentemente, o ganho do estágio de saída é reduzido. Considerando que tal fator pode ser compensado na etapa de ganho de tensão e que há redução de distorção no estágio de saída pelo uso dos resistores de *source* com valores diferentes, o uso desse recurso foi considerado válido.

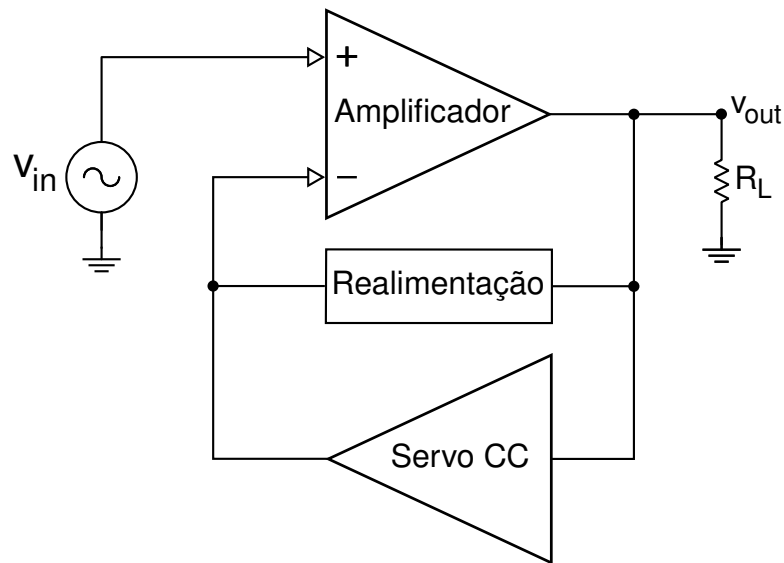
O último circuito complementar para otimização do estágio de saída, projetado para reduzir o nível de tensão CC na saída do amplificador é apresentado a seguir.

### 3.8 SERVOS CC

Como citado anteriormente, na Seção 3.6, pode ser gerado um nível de tensão CC indesejado na saída, caso haja diferença nos parâmetros elétricos dos componentes das partes superior e inferior (em relação ao nó de saída) do circuito. Uma alternativa apresentada por Self (2009), Cordell (2011) e Kyttala (2008) para eliminação do *offset* CC na saída é uma topologia conhecida por servo CC,



apresentada na Figura 18.



**Figura 18: Diagrama geral de um amplificador de potência com servo CC atuando na redução do nível de *offset* na saída.**  
**Fonte: Adaptado de Self (2009).**

Na Figura 18 pode ser observado um diagrama que consiste no amplificador de potência, um bloco de realimentação (malha de *feedback* comum em amplificadores de áudio) e o bloco onde está inserido o servo CC, entre a saída geral e a entrada negativa do par diferencial de entrada.

O conceito de um sistema operando como servo pode ser entendido como um circuito automático que atua de forma contínua. Um servo CC, em eletrônica de áudio, visa anular o *offset* na saída fornecendo um sinal de correção de erro por um caminho de realimentação que forneça ganho elevado em corrente contínua ou frequências próximas aos 0 Hz (SELF, 2009).

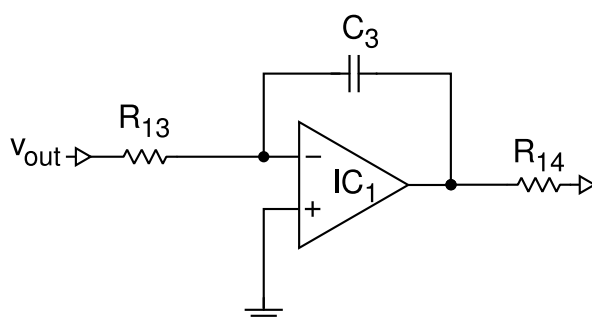
No diagrama apresentado na Figura 18, o amplificador a ser implementado é totalmente transistorizado, com par diferencial na entrada e acoplamento direto entre os estágios (sem capacitores de desacoplamento, como é comum em amplificadores de potência puramente transistorizados). Nesse caso, a maneira mais conveniente de se estabelecer o caminho de realimentação para atuação do servo CC é diretamente na entrada negativa do par diferencial, na qual o sinal advindo da saída e amplificado pelo servo se torna responsável por subtrair o nível CC de tensão excedente no amplificador, reduzindo e/ou anulando o *offset* na saída (CORDELL, 2011). Caso o amplificador em questão não possua um par diferencial, é necessário encontrar outras maneiras de se estabelecer o caminho de realimentação.

Para o amplificador híbrido proposto no presente trabalho, não encontrou-se necessidade da implementação de um par diferencial no estágio de entrada

e de *feedback* global, devido à etapa de ganho de tensão utilizar válvulas termiônicas, componentes que já provêm a impedância de entrada necessária para um acoplamento direto com a fonte de sinal de áudio (captadores de um contrabaixo elétrico) (BLENCOWE, 2009). Além disso, considerando que a redução da distorção harmônica total não é foco principal do trabalho, fator que poderia ser otimizado por um par diferencial na entrada e malha de *feedback*, não há necessidade para operação do circuito de se inserir um par diferencial transistorizado na entrada do amplificador. Sendo assim, o servo CC deve ser implementado por meio de outro caminho de realimentação que não o par diferencial, mas que cumpra o mesmo papel de inserir um sinal que reduza o *offset* CC na saída.

A maneira escolhida para o amplificador híbrido proposto, apresentada por Kyttala (2008), permite que o servo CC seja colocado entre a saída do amplificador e a(s) fonte(s) de corrente constante para polarização CC do estágio de saída. Assim, elimina-se a necessidade de um par diferencial de entrada. Além disso, a presença de capacitores de desacoplamento necessários entre os estágios valvulados não permitiria que um nível CC de correção de erro tivesse efetividade em alcançar a saída do amplificador, anulando a atuação do servo CC e não eliminando o *offset*, o que torna a realimentação diretamente na(s) fonte(s) de corrente uma opção viável. O servo CC atua controlando a corrente de polarização e, conseqüentemente, a tensão CC  $V_{bias}$ , que é variada de forma a compensar o nível CC que esteja sendo aferido na saída do amplificador.

Para que seja implementado o sistema servo CC, geralmente utiliza-se um circuito integrador com amplificador operacional (amp-op), mostrado na Figura 19 (SELF, 2009), composto pelos resistores  $R_{13}$  e  $R_{14}$ , amplificador operacional  $IC_1$  e capacitor de realimentação  $C_1$ .



**Figura 19: Circuito integrador com amplificador operacional utilizado para implementação do servo CC.**  
**Fonte: Adaptado de Boylestad e Nashelsky (2004).**

O amplificador operacional operando como integrador realiza uma comparação entre a entrada inversora, conectada à saída do amplificador por

meio do resistor  $R_{13}$ , ao sinal da entrada não-inversora, conectado ao terra, aplicando um determinado ganho a esta diferença e gerando um sinal resultante em sua saída. Considerando que o integrador trabalha como um filtro passa-baixas, possuindo ganho maior em baixas frequências, o sinal de correção de erro fica restrito a sinais abaixo das frequências de áudio, justamente a região na qual o nível CC indesejado se encontra (KYTTALA, 2008).

O ganho de tensão do integrador ( $A$ ) é dado em função dos componentes do circuito da Figura 19 pela expressão

$$A = -\frac{1}{2\pi f R_{13} C_3}. \quad (9)$$

Os elementos  $R_{13}$  e  $C_3$  são tipicamente projetados para fornecer ganho unitário em uma frequência de 1 a 2 Hz (SELF, 2009).

O resistor  $R_{14}$  da Figura 19 pode ser denominado resistor de injeção, uma vez que é o caminho do sinal de correção de *offset* gerado pelo servo CC e fornecido ao amplificador. O resistor de injeção é capaz de controlar a impedância vista, do ponto de referência do servo CC, das fontes de corrente. Quanto maior for o resistor, maior a quantidade de sinal de correção de erro injetada no amplificador, uma vez que eleva a impedância de entrada das fontes de corrente, propriedade que pode ser denominada por autoridade do servo CC (CORDELL, 2011).

Para aplicações nas quais o servo é inserido no par diferencial de entrada, faz-se necessária a implementação de um integrador não-inversor (ou de um circuito inversor após o integrador), de forma a inserir o sinal com a fase correta na entrada negativa (SELF, 2009).

A escolha de componentes do servo CC é apresentada na Seção 3.9, juntamente com o projeto das demais otimizações apresentadas.

### 3.9 ESTÁGIO DE SAÍDA COMPLETO

Na Figura 20 é apresentado estágio de saída do amplificador proposto, consistindo numa expansão da Figura 12 (que apresenta o amplificador classe AB genérico, sendo realizada a inserção das seguintes melhorias:

- fonte de tensão de polarização  $V_{bias}$  (utilizando o transistor  $Q_3$  e resistores  $R_1$  e  $R_2$ );
- fonte de corrente constante superior (transistor  $Q_4$ , resistores  $R_3$  e  $R_4$  e diodo

- zener  $D_1$ );
- fonte de corrente constante inferior (transistor  $Q_5$ , resistores  $R_5$  e  $R_6$  e diodo zener  $D_2$ );
- *drivers* de corrente (transistores  $Q_6$  e  $Q_7$ , resistores de gate  $R_9$  e  $R_{10}$  e diodos  $D_3$  e  $D_4$ );
- servo CC (utilizando o amplificador operacional  $IC_1$ , capacitor  $C_3$  e resistores  $R_{13}$ ,  $R_{14}$  e  $R_{15}$ ).

O projeto dos componentes do estágio de saída é apresentado no restante da presente seção. Ao final, na tabela 2, podem ser visualizados os valores para cada componente da Figura 20.

### 3.10 PROJETO DA FONTE DE POLARIZAÇÃO CC VBIAS

Para que se realize o projeto dos resistores da fonte  $V_{bias}$  é preciso conhecer a tensão requisitada pelos transistores do estágio de saída, com base na folha de dados dos referidos componentes. Surge a necessidade de se especificar quais MOSFETs comerciais são utilizados no amplificador.

Um par de transistores de potência encontrado na literatura da eletrônica de áudio, abordado por Self (2009) e Cordell (2011) como uma escolha usual em amplificadores, é o par IRFP240 (canal N) e IRFP9240 (canal P). Investigando a aplicabilidade dos MOSFETs citados no circuito proposto (grandezas elétricas suportadas pelos componentes), disponibilidade para aquisição no mercado nacional e dos modelos *SPICE* para simulação (conforme apresentado no Capítulo 5), optou-se por utilizar o referido par de MOSFETs no estágio de saída. As informações sobre os transistores utilizados são apresentadas ao longo da presente seção.

Segundo as folhas de dados dos MOSFETs, tanto o IRFP240 (VISHAY, 2011a) quanto o IRFP9240 (VISHAY, 2011b), necessita de 2 a 4 V entre os terminais gate e *source* ( $V_{GS}$ ) para que entrem em estado de condução e, portanto, o multiplicador de  $V_{BE}$  deve ser projetado de forma a abranger essa faixa de valores de tensão. Além disso, é necessário levar em consideração a queda de tensão nos transistores de *driver*.

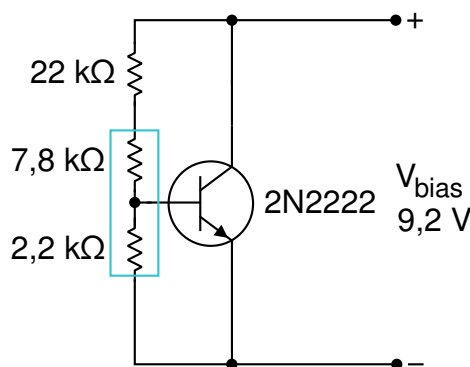
A Equação 5 foi utilizada visando determinar o valor dos resistores  $R_1$  e  $R_2$  da Figura 20.



$$V_{\text{bias}} = V_{\text{BE}} \left( 1 + \frac{R_1}{R_2} \right). \quad (5)$$

A tensão  $V_{\text{BE}}$  foi considerada como 0,6 V, uma estimativa condizente segundo Sedra e Smith (2010). Além disso, também considera-se 0,6 V como queda de tensão na junção base-emissor dos transistores de *drive*. O mínimo de tensão  $V_{\text{bias}}$  necessária é de 5,2 V (2 V para cada um dos MOSFETs e 1,2 para os transistores de *driver*). O máximo de tensão necessária é de 9,2 V (4 V para cada um dos MOSFETs e 1,2 para os transistores de *driver*). Substituindo os dados na Equação 5 e resolvendo em função do fator  $R_1/R_2$ , obtém-se que a faixa mínima para os componentes é:  $7,67 \leq \frac{R_1}{R_2} \leq 14,32$ .

O valor do resistor  $R_1$  foi escolhido 22 k $\Omega$  como ponto de partida do projeto. Optou-se por utilizar um *trimpot* na posição do resistor  $R_2$ , permitindo correto ajuste da tensão  $V_{\text{bias}}$  para diferentes transistores utilizados no estágio de saída e necessidade de variações de polarização CC. Foi utilizado um potenciômetro de 10 k $\Omega$ , permitindo que o fator  $R_1/R_2$  atinja os valores necessários. Para 9,2 V, maior tensão que se espera ser necessário para polarização, o potenciômetro se encontra posicionado de forma a fornecer um valor de aproximadamente 7,8 k $\Omega$  entre o resistor  $R_1$  e a junção de base e 2,2 k $\Omega$  entre base e emissor, conforme mostra a Figura 21.



**Figura 21: Circuito multiplicador de VBE com os componentes projetados.**  
**Fonte: Autoria própria.**

Como é possível notar na Figura 21, o transistor escolhido para implementar o multiplicador de  $V_{\text{BE}}$  é o BJT NPN 2N2222, com capacidade de tensão  $V_{\text{CE}}$  de 40 V $_{\text{CC}}$ , suficiente uma vez que deve suportar apenas a tensão  $V_{\text{bias}}$ . A corrente contínua de coletor suportada pelo dispositivo é de 600 mA, valor também suficiente para aplicação no multiplicador de  $V_{\text{BE}}$  (ONSEMI, 2013).

É importante atentar, no momento de colocar o circuito em funcionamento, para que não se exceda a tensão máxima  $V_{\text{GS}}$  dos MOSFETs, sendo esta de 20 V

(VISHAY, 2011a), considerando que o arranjo de resistores implementado permite que tal valor seja extrapolado. Salienta-se a importância do multiplicador de  $V_{BE}$  para operação do amplificador, uma vez que possui a capacidade e responsabilidade de colocar o estágio de saída em classe AB.

### 3.11 PROJETO DAS FONTES DE CORRENTE CONSTANTE

De forma a manter a simetria em torno do nó de saída, optou-se por utilizar duas fontes de corrente constante, na parte superior e inferior do circuito. Dessa maneira, o balanço de corrente no nó de referência artificial pode ser mantido.

Na literatura de eletrônica de áudio, encontra-se valores de corrente de polarização ( $I_{bias}$ ) de 2 a 10 mA. Cada uma das fontes de corrente da Figura 20 foi projetada para fornecer aproximadamente 6 mA ao multiplicador de  $V_{BE}$ , valor sugerido por Self (2009). Reiterando, a Equação 6 determina a corrente de polarização das fontes:

$$I_{bias} = \frac{V_Z - V_{BE}}{R_3}. \quad (6)$$

Um diodo com tensão zener ( $V_Z$ ) de 3,3V foi escolhido para grampear a tensão de polarização das fontes de corrente. Considerando  $V_{BE}$  0,6 V,  $I_{bias}$  6 mA e resolvendo em função do resistor  $R_3$  obtém-se que:

$$R_3 = \frac{3,3 - 0,6}{6 \cdot 10^{-3}} = 450 \, \Omega.$$

Optou-se por utilizar o valor comercial de 470  $\Omega$  para os resistores  $R_3$  e  $R_5$  (que possui o projeto análogo ao do resistor  $R_3$ ), fazendo com que cada fonte possua, na prática, um valor de 5,74 mA para  $I_{bias}$ .

O diodo zener escolhido foi o de modelo 1N4728, com tensão zener de 3,3 V e potência de 1 W, por disponibilidade e por atender os requisitos necessários à operação das fontes de corrente. Realizando uma análise nodal do ramo direito do circuito da Figura 14, que mostra a fonte de corrente constante utilizada, obtém-se a seguinte expressão para definição do resistor  $R_4$ :

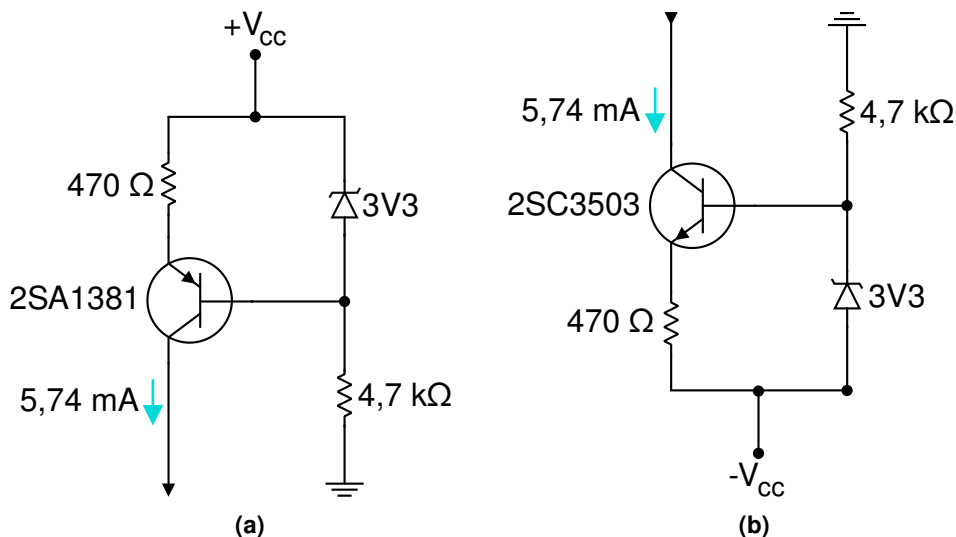
$$R_4 = \frac{V_{CC} - V_Z}{I_Z}, \quad (12)$$

na qual  $V_{CC}$  representa a magnitude de tensão da fonte simétrica de alimentação do

estágio de saída,  $V_Z$  denota a tensão zener (3,3 V), e  $I_Z$  a corrente que circula pelo diodo zener.

Considerando os valores de 300 mA para corrente máxima suportada e 1 mA como corrente mínima necessária para operação do diodo zener (FARNELL, 2006) e substituindo-os na Equação 12, obtém-se que o resistor  $R_4$  deve possuir valor nominal dentro da faixa de aproximadamente 200  $\Omega$  e 62,7 k $\Omega$ . A corrente de base do transistor da fonte de corrente foi desprezada na análise. Os resistores  $R_4$  e  $R_6$  (com projeto de maneira análoga a  $R_4$ ) foram escolhidos em 4,7 k $\Omega$  pois, segundo (KYTTALA, 2008), são adequados e suficientes para limitar a corrente no diodo zener. Como os valores encontram-se dentro da faixa calculada anteriormente e os resultados de simulação foram satisfatórios, conforme é abordado no Capítulo 5, os valores foram mantidos.

As fontes de corrente superior e inferior estão dispostas na Figura 22 (a) e (b), respectivamente, nas quais também é possível observar os valores dos componentes e da corrente de cada fonte, juntamente com o sentido no qual cada uma flui.



**Figura 22: Fontes de corrente constante (a) superior e (b) inferior do estágio de saída com os componentes projetados.**

**Fonte: Autoria própria.**

As fontes de alimentação ( $\pm V_{CC}$ ) devem possuir magnitude suficiente para atingir o valor de pico necessário para fornecer potência nominal à carga (52,92 V para 175 W em uma carga de 8  $\Omega$ ). Deve ser levado em consideração o valor CC da fonte  $V_{bias}$  (aproximadamente 9,2 V no caso crítico), que deslocará o sinal CA de entrada para que não haja saturação da fonte. Ainda, os 3,3 V necessários para os diodos zener devem ser somados, para evitar que haja eventual perda da polarização das fontes de corrente em regime nominal de potência. Assim, um valor  $V_{CC}$  de 65,42 V foi obtido. A magnitude utilizada para  $V_{CC}$  foi de 66 V, valor inteiro maior mais próximo.

Considerando o posicionamento de  $Q_4$  e  $Q_5$  no circuito da Figura 20, uma



estimativa segura para o valor de tensão que devem suportar entre coletor e emissor é a diferença entre  $V_{CC}$  e a magnitude do vale do sinal de entrada (-52,92 V), totalizando aproximadamente 118 V. A corrente suportada deve ser o mesmo valor de  $I_{bias}$ , 5,74 mA. Um par de transistores julgado adequado para operar em tais condições é composto por: 2SA1381 (PNP) e 2SC3503 (NPN), implementados nas posições de  $Q_4$  e  $Q_5$ , respectivamente. Os transistores citados admitem até 300 V<sub>CC</sub> de V<sub>CE</sub> e correntes de coletor até 100 mA (FAIRCHILD, 2008a, 2008b). Optou-se pelo referido par por também se tornarem adequados ao uso como transistores de *driver* no amplificador de potência proposto, conforme abordado na Seção 3.12, facilitando a aquisição dos componentes.

### 3.12 PROJETO DOS DRIVERS DE CORRENTE

A determinação da tensão que deve ser suportada pelos transistores de *driver* se dá de maneira análoga à dos transistores das fontes de corrente, uma vez que as tensões aplicadas em ambos pares são muito próximas. As correntes demandadas nos *gates* dos MOSFETs são irrisórias, algumas centenas de  $\mu A$  para carga dos capacitores de entrada e, portanto, os transistores de *driver* não necessitam suportar correntes elevadas. Assim, optou-se por utilizar o par 2SC3503 (NPN) e 2SA1381 (PNP), assim como nas fontes de corrente, como transistores de *driver* ( $Q_6$  e  $Q_7$  da Figura 20).

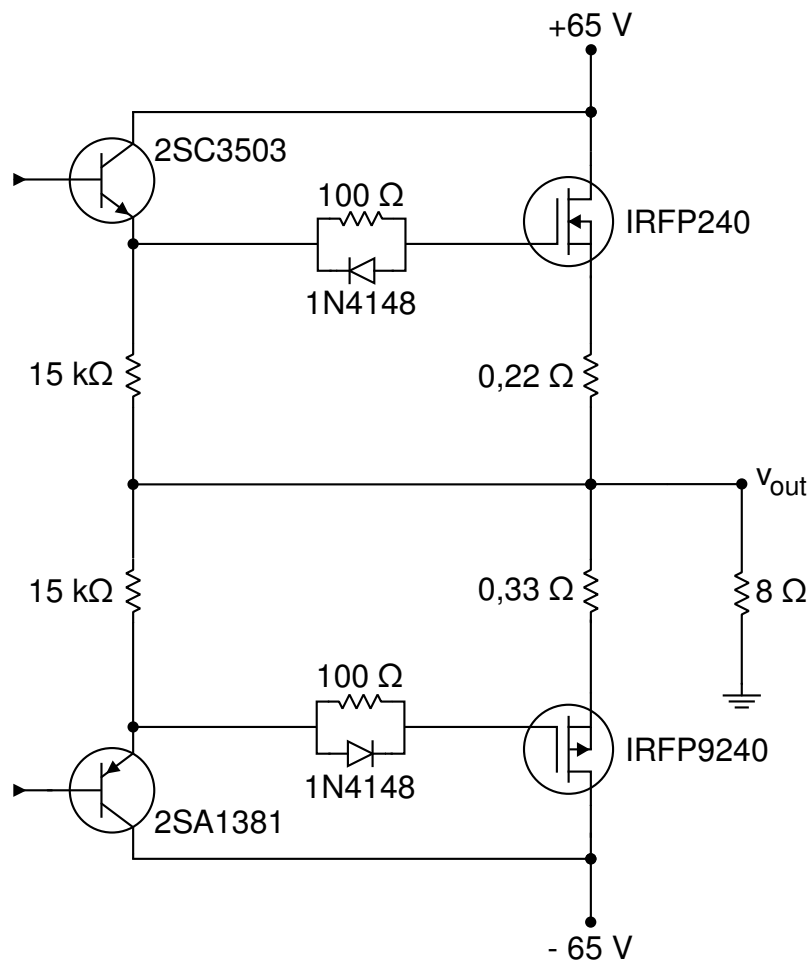
Os resistores de *gate*,  $R_9$  e  $R_{10}$  da Figura 20 geralmente assumem valores na faixa de 10 a 500  $\Omega$ . O valor é projetado de acordo com o período de carga e descarga necessário (INFINEON, 2017). Hart (2010) sugere, para aplicações em frequências elevadas (200 kHz, consideravelmente acima da faixa de frequências audíveis) um resistor de 100  $\Omega$  em série com o *gate* dos MOSFETs acionados. Este valor foi julgado adequado para o estágio de saída do amplificador híbrido proposto, uma vez que torna-se capaz de atuar de forma rápida o suficiente para frequências de áudio.

O diodo de silício 1N4148 foi escolhido para operação na posição de  $D_3$  e  $D_4$ , uma vez que possui tempo de recuperação reversa (intervalo necessário para comutação entre os estados de bloqueio e condução) de 8 ns, sendo aplicável em frequências de até 125 MHz, suficiente para a faixa de operação do amplificador proposto (VISHAY, 2017). O diodo escolhido suporta até 100 V e 150 mA, corrente e tensão suficientes para suportar a operação na entrada dos terminais de *gate*.

Os resistores  $R_7$  e  $R_8$  da Figura 20, que auxiliam a manter a referência artificial nula no nó de saída, foram escolhidos em 15 k $\Omega$ , suficientes para tal aplicação segundo Kyttala (2008).

Os resistores de *source*  $R_{11}$  e  $R_{12}$  da Figura 20, conforme abordado na Seção 3.7, podem possuir valores diferentes entre si, visando compensar a divergência das transcondutâncias dos transistores de saída visando reduzir a distorção por *crossover*, sendo  $R_{11}$  menor que  $R_{12}$ . Um semiciclo da corrente de carga circula por cada resistor de *source*, de acordo com qual transistor de saída se encontra em condução, portanto resistores de potência devem ser utilizados (5 W são seguramente suficientes). Por disponibilidade e por estar de acordo com os valores típicos sugeridos por Cordell (2011), além de suportarem a potência necessária, resistores de 0,22  $\Omega$  e 0,33  $\Omega$  foram escolhidos para  $R_{11}$  e  $R_{12}$ . Salienta-se que simulações computacionais foram realizadas, incluindo varreduras paramétricas dos valores dos resistores de *source*, visando encontrar a operação adequada do amplificador e validar a escolha os componentes escolhidos.

A Figura 23 ilustra os componentes projetados ao longo da presente seção, resumindo o projeto dos *drivers* e permitindo a visualização dos valores dos componentes do restante do estágio de saída.



**Figura 23: Drivers dos MOSFETs do estágio de saída com os componentes projetados.**  
**Fonte: Autoria própria.**

### 3.13 PROJETO DO SERVO CC

Conforme apresentado na Seção 3.8, a Equação 9 pode ser usada para determinar o ganho do servo CC, que tipicamente é projetado para fornecer ganho unitário em frequências de 1 a 2 Hz.

$$A = -\frac{1}{2\pi f R_{13} C_3}. \quad (9)$$

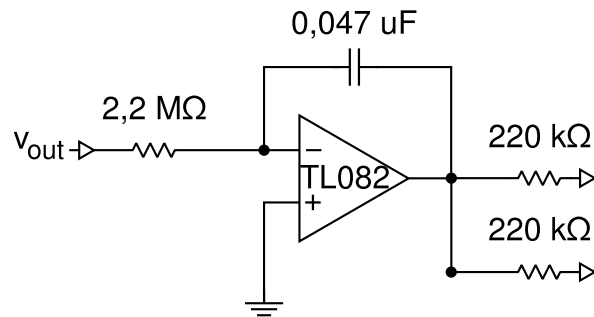
O valor do resistor  $R_{13}$  da Figura 20 costuma ser relativamente elevado (na ordem dos  $M\Omega$ ) visando reduzir o valor da capacitância para atingir um dado ganho e evitar que a qualidade sonora do amplificador seja reduzida pela injeção de ruído ou distorção no servo CC (CORDELL, 2011). Um valor de  $2,2 M\Omega$  foi então escolhido para  $R_{13}$  como ponto de partida do projeto do servo.

Optou-se por aplicar ganho unitário em uma frequência de 1,5 Hz. Fazendo  $A = 1$ , assim como substituindo o valor de  $R_{13}$  na Equação 9 e resolvendo em função do capacitor  $C_3$ , obtém-se que  $C_3 = 48,29 \text{ nF}$ . O valor comercial de  $47 \text{ nF}$  ( $0,047 \mu\text{F}$ ) foi escolhido para  $C_3$ , levando ao ganho unitário para a frequência de 1,54 Hz, valor suficientemente próximo aos 1,5 Hz.

Os resistores de injeção ( $R_{14}$  e  $R_{15}$  da Figura 20), que conectam a saída do servo às fontes de corrente do amplificador (inferior e superior, respectivamente) possuem valor tipicamente 10 vezes menor que o resistor  $R_{13}$  do integrador. Tal valor se mostra grande o suficiente para compensar o *offset* CC na saída de maneira efetiva, levando para próximo de 0 V, mas ainda pequeno o bastante para que não sobrecarregue o estágio de saída com um sinal de erro muito elevado (SELF, 2009). Sendo assim, o valor de  $R_{14}$  e  $R_{15}$  é escolhido como  $220 \text{ k}\Omega$ .

Considerando a aplicação em baixas frequências e que o servo CC não é implementado no caminho do sinal de áudio, mas sim em uma realimentação diretamente na polarização CC do estágio de saída, o amplificador operacional de custo acessível TL082 foi escolhido para implementação do servo. Caso o servo fosse inserido no caminho do sinal de áudio, tornaria-se interessante a escolha de um componente de maior precisão e menor ruído, como amplificadores operacionais de instrumentação, por exemplo.

Na Figura 24 é possível observar os valores dos componentes projetados para o servo CC, permitindo uma visualização mais clara deste circuito.



**Figura 24: servo CC com os componentes projetados.**

**Fonte: Aatoria própria.**

### 3.14 CONCLUSÃO DO CAPÍTULO

A Tabela 2 resume os valores de componentes utilizados no estágio de saída, seguindo nomenclatura da Figura 20. O projeto dos capacitores de acoplamento  $C_1$  e  $C_2$  é apresentado na Seção 4.3.3.

Para fins de projeto, o ganho do estágio de saída é considerado unitário, como qualquer classe AB ideal convencional (SEDRA; SMITH, 2010). Na eletrônica de áudio tal consideração é abordada por Self (2009), Duncan (1996) e Cordell (2011), demonstrando a usabilidade do recurso visando viabilizar o projeto, reduzindo a complexidade e tempo demandados.

A amplitude do sinal trabalhado não permite que uma análise por modelos de pequenos sinais forneça valores precisos, levando à necessidade da construção de uma curva de ganho em função da magnitude da tensão do sinal de entrada, utilizando as curvas típicas dos componentes disponíveis nos *datasheets*, considerando que a transcondutância do elemento varia de acordo com a amplitude do sinal. Além disso, os MOSFETs do estágio de saída não entram em condução simultaneamente, mas sim de forma alternada dependendo do semi-ciclo (positivo ou negativo) no qual se encontra a tensão de entrada e, como o dispositivo de Canal N possui transcondutância diferente da encontrada no dispositivo de Canal P, naturalmente há variação natural do ganho dependendo do instante de tempo analisado.

Sabe-se também que, mesmo tratando-se de implementações práticas, o ganho de um classe AB é próximo ao unitário, na maioria dos casos apresentando valores em torno de 0,96 (SELF, 2009). Outros exemplos de topologias (com variações nos circuitos auxiliares como *drivers*, por exemplo) de classe AB menos convencionais, apresentados por Self (2009) podem atingir ganhos menores como 0,83 ou 0,84. Independente do caso, a rotina usual, mais viável e que foi seguida para este projeto, se torna realizar uma análise por meio de *softwares* de simulação computacional de

**Tabela 2:** Relação de componentes do estágio de saída do amplificador híbrido proposto, conforme Figura 20.

<b>Componente</b>	<b>Descrição</b>	<b>Valor</b>
+V <sub>CC</sub> /-V <sub>CC</sub>	Fonte simétrica	+/- 66 V
Q <sub>1</sub>	MOSFET Canal N	IRFP240
Q <sub>2</sub>	MOSFET Canal P	IRFP9240
Q <sub>3</sub>	BJT NPN	2N2222
Q <sub>4</sub> , Q <sub>7</sub>	BJT PNP	2SA1381
Q <sub>5</sub> , Q <sub>6</sub>	BJT NPN	2SC3503
R <sub>1</sub>	Resistor 1/4 W	22 kΩ
R <sub>2</sub>	Trimpot	10 kΩ
R <sub>3</sub> , R <sub>5</sub>	Resistor 1/4 W	470 Ω
R <sub>4</sub> , R <sub>6</sub>	Resistor 1 W	4,7 kΩ
R <sub>7</sub> , R <sub>8</sub>	Resistor 1/4 W	15 kΩ
R <sub>9</sub> , R <sub>10</sub>	Resistor 1/4 W	100 Ω
R <sub>11</sub>	Resistor 5 W	0,22 Ω
R <sub>12</sub>	Resistor 5 W	0,33 Ω
R <sub>13</sub>	Resistor 1/4 W	2,2 MΩ
R <sub>14</sub> , R <sub>15</sub>	Resistor 1/4 W	220 kΩ
C <sub>1</sub> , C <sub>2</sub>	Capacitor Poliéster	27 nF
C <sub>3</sub>	Capacitor Cerâmico	47 nF
D <sub>1</sub> , D <sub>2</sub>	Diodo Zener 3,3 V	1N4728
D <sub>3</sub> , D <sub>4</sub>	Diodo Silício	1N4148
IC <sub>1</sub>	Amplificador operacional	TL082

**Fonte:** Autoria própria.

circuitos, fornecendo uma estimativa mais precisa para o valor do ganho do estágio de saída e que pode ser considerado no projeto do estágio de ganho de tensão. As simulações computacionais realizadas para o presente trabalho são apresentadas no Capítulo 5.

## 4 ESTÁGIO DE AMPLIFICAÇÃO DE TENSÃO (VAS)

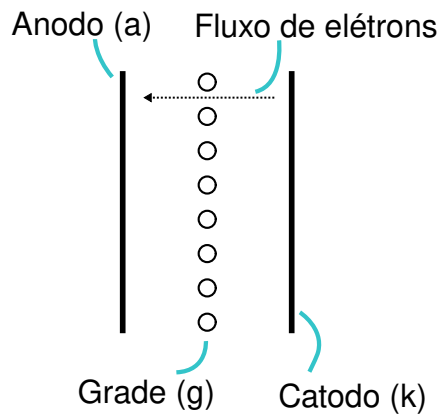
No presente capítulo apresenta-se o dimensionamento dos componentes do estágio amplificador de tensão (ou estágio de ganho de tensão - VAS) valvulado, abordando as topologias gerais utilizadas em sua implementação. A Seção 4.1, a seguir, tem por objetivo subsidiar o projeto do VAS apresentando a operação básica de válvulas termiônicas. Ao final, na Seção 4.9.1, é apresentada uma tabela que sumariza os componentes projetados ao longo do capítulo, utilizados para simulação computacional e implementação prática do circuito do VAS, apresentado na Figura 40.

### 4.1 OPERAÇÃO BÁSICA DAS VÁLVULAS TERMIÔNICAS

As válvulas termiônicas são componentes ativos antecessores aos transistores, servindo também para amplificação de sinais, porém com divergências quanto à operação e distorção harmônica do sinal de entrada, conforme abordado na Seção 2.4.

Na Figura 25 é possível observar um esquema da construção de uma válvula termiônica do tipo triodo, assim denominadas por apresentar três terminais: grade (g), anodo (a) e catodo (k) (LAHDEVAARA, 2012). Existem outros tipos menos usuais, como a válvula diodo (apenas dois terminais, sem uso de grade) e válvula pentodo (5 terminais), porém não são aqui abordados visto que seu uso não é aplicável no presente trabalho. A citar, a válvula pentodo possui adição de outros terminais de grade e é usualmente aplicada em estágios de saída de amplificadores valvulados (BLENCOWE, 2009) e, considerando que o amplificador híbrido proposto consiste em estágio de saída transistorizado, não é utilizada. Portanto, no presente trabalho, o termo válvula termiônica sempre se refere às do tipo triodo.

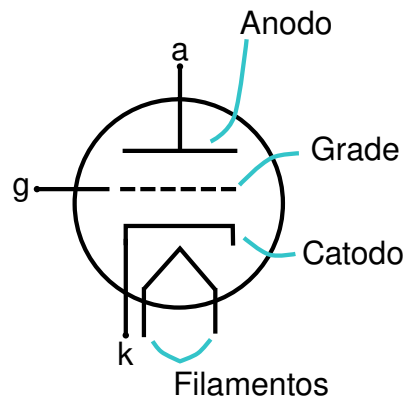
A operação das válvulas termiônicas consiste em aplicar uma diferença de potencial em duas placas, criando um fluxo de elétrons saindo da placa negativa (catodo) para a placa positiva (anodo). Pela convenção usual de corrente elétrica, esta flui no sentido contrário ao dos elétrons, sendo então do anodo para o catodo (SMITH, 1953).



**Figura 25: Esquema da construção de uma válvula termiônica do tipo triodo.**  
**Fonte: Adaptado de Millman (1958).**

O terminal de grade consiste em fios paralelos equidistantes. O diâmetro de tais fios é considerado desprezível em relação à distância entre eles, embora na Figura 25 tal proporção não tenha sido aplicada para melhor visualização das características construtivas da válvula. A inserção do terminal de grade entre anodo e catodo permite controlar a magnitude da corrente elétrica, por meio da diferença de potencial entre grade e catodo ( $v_{gs}$ ) (MILLMAN, 1958). Quanto mais positiva a tensão aplicada à grade, maior quantidade de elétrons é atraída para esse terminal, não atingindo o anodo e reduzindo a corrente elétrica que flui através do triodo (SMITH, 1953). O caminho e sentido do fluxo de elétrons também pode ser visualizado na Figura 25. É importante notar que a grade deve se tornar mais negativa que o catodo, ou seja  $v_g \leq 0$  para que se eleve a magnitude da corrente no anodo. O terminal de grade não possui conexão elétrica interna à válvula com os demais terminais e apresenta uma impedância de entrada idealmente infinita (MILLMAN, 1958), assim como os MOSFETs.

Na Figura 26 é possível observar o símbolo elétrico de uma válvula termiônica do tipo triodo. Além disso, há a adição dos chamados filamentos. Ao aplicar uma determinada tensão nos filamentos (tipicamente 6,3 V em corrente alternada), tais terminais são aquecidos e, por estarem fisicamente muito próximos aos catodos, o aquecem consecutivamente, fazendo com que energia térmica seja absorvida pelos elétrons, que por sua vez irão se ejetar da placa do catodo e fluir com maior facilidade em direção ao anodo (SMITH, 1953). Caso os filamentos não sejam aquecidos, corrente não flui pelas válvulas e, logo, não haverá amplificação do sinal de entrada (BLENCOWE, 2009). O princípio térmico de ionização (perda de elétrons) dá origem à denominação "termiônica".

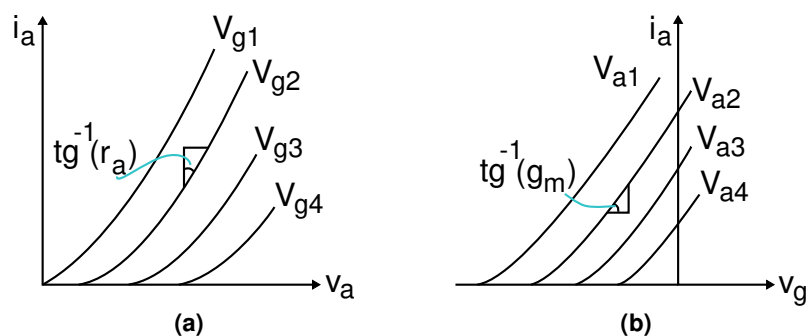


**Figura 26: Símbolo elétrico de uma válvula termiônica do tipo triodo.**  
**Fonte: Adaptado de Kyttala (2008).**

## 4.2 PARÂMETROS E MODELOS DE PEQUENOS SINAIS DO TRIODO

Para fins de análise de um circuito que utiliza válvulas termiônicas, os três parâmetros mais importantes são: resistência do anodo ( $R_a$ ), transcondutância ( $g_m$ ) e fator de amplificação ( $\mu$ ) (KYTTALA, 2008). Tais parâmetros permitem uma descrição completa das características intrínsecas aos triodos (MILLMAN, 1958).

A Figura 27(a) mostra a família de curvas conhecidas por características do anodo, permitindo observar a variação de corrente no anodo ( $i_a$ ) em função da tensão entre anodo e catodo ( $v_a$ ) para diversos valores de tensão entre grade e catodo ( $V_g$ ). Tornar a tensão  $V_g$  mais negativa (sendo que  $V_{g1} > V_{g2} > V_{g3} > V_{g4}$  na Figura 27(a)) desloca as curvas para a direita sem afetar a inclinação consideravelmente (MILLMAN, 1958).



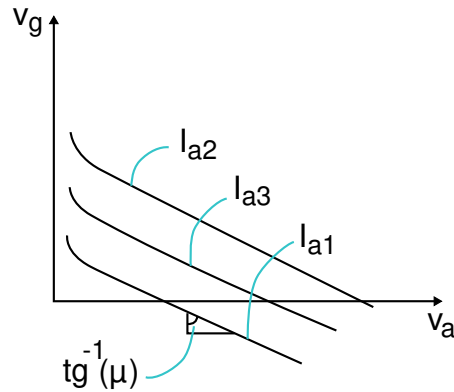
**Figura 27: (a) Curvas características do anodo e (b) curvas de características mútuas.**  
**Fonte: Adaptado de Millman (1958).**

Caso a tensão na grade seja tornada a variável independente e  $V_a$  for tomada como parâmetro constante, é possível gerar a família de curvas mostrada na Figura 27(b), sendo este gráfico conhecido como de características mútuas ou de transferência (MILLMAN, 1958). Tornar a tensão no anodo menos positiva,



considerando que  $V_{a1} > V_{a2} > V_{a3} > V_{a4}$  na Figura 27(b), desloca as curvas para a direita, novamente mantendo a inclinação aproximadamente constante.

A variação simultânea de tensão no anodo e na grade, de forma a manter a corrente no anodo constante, dá origem a uma terceira família de curvas, conhecidas como características de corrente constante e é mostrada na Figura 28 (MILLMAN, 1958).



**Figura 28: Curvas características do triodo.**  
**Fonte: Adaptado de Millman (1958).**

Para que se realize a obtenção dos parâmetros das válvulas, as inclinações das curvas características apresentadas nas Figuras 27 e 28 podem ser utilizadas (SMITH, 1953).

O parâmetro  $\mu$  é definido como a taxa de variação da tensão no anodo ( $v_a$ ) em função da variação da tensão na grade ( $v_g$ ), conforme a expressão

$$\mu = - \left( \frac{\delta v_a}{\delta v_g} \right)_{I_a} \quad (14)$$

Na Equação 14, o subscrito  $I_a$  representa que a tensão de anodo deve ser mantida constante. Ou seja,  $\mu$  representa uma taxa entre sinal de saída e sinal de entrada, induzindo ao termo "fator de amplificação". A tangente do ângulo de inclinação das curvas da Figura 28 equivale ao fator de amplificação (MILLMAN, 1958).

O sinal negativo da Equação 14 é aplicado apenas para que o fator de amplificação se torne um valor positivo, visto que é preciso tornar a tensão  $v_g$  mais negativa de modo a obter uma variação positiva em  $v_a$ .

O parâmetro  $r_a$  é dado pela taxa de variação da tensão no anodo ( $v_a$ ) em

função da variação da corrente do anodo ( $i_a$ ), conforme representa a expressão

$$r_a = \left( \frac{\delta v_a}{\delta i_a} \right) V_g \quad (15)$$

Por se tratar de um fator de proporcionalidade entre corrente e tensão no anodo, o parâmetro  $r_a$  é denominado resistência do anodo. A tangente do ângulo de inclinação das curvas da Figura 27(a) equivale à resistência do anodo.

Já o parâmetro  $g_m$  é dado pela taxa de variação da corrente no anodo ( $i_a$ ) em função da variação da tensão na grade ( $v_g$ ), conforme a expressão

$$g_m = \left( \frac{\delta i_a}{\delta v_g} \right) V_a \quad (16)$$

A grandeza  $g_m$  se trata de um fator de proporcionalidade de corrente por tensão (o inverso de uma resistência) entre dois terminais da válvula, sendo assim denominado transcondutância ou condutância mútua. A unidade de  $g_m$  é Siemens (S). A tangente do ângulo de inclinação das curvas da Figura 27(b) equivale à transcondutância da válvula.

Os três parâmetros abordados podem ser correlacionados utilizando a expressão

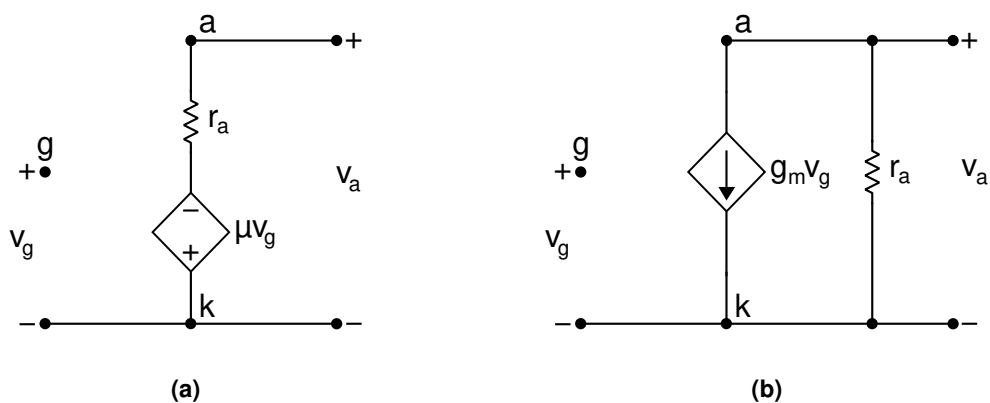
$$\mu = r_a g_m, \quad (17)$$

apresentada por Millman (1958).

Tipicamente, para uma válvula do tipo ECC83/12AX7, os parâmetros  $\mu$  e  $r_a$  possuem valores de 100 e 62 k $\Omega$ , respectivamente, enquanto  $g_m$  vale 1,6 S (MILLMAN, 1958).

Definidos os parâmetros para descrição da operação de uma válvula termiônica do tipo triodo, é possível esquematizá-la em modelos de pequenos sinais, visando sua representação no domínio CA. Na Figura 29(a) apresenta-se um modelo típico da válvula, no formato de uma fonte de tensão controlada por tensão (LAHDEVAARA, 2012).

Nota-se, com auxílio da Figura 29(a), que a fonte de tensão na saída é controlada pela tensão de entrada ( $v_g$ ), sendo esta multiplicada pelo fator de amplificação  $\mu$ . A fonte controlada é colocada em série com a resistência do anodo  $r_a$ . Também pode ser notado que o terminal de grade permanece em aberto no modelo de pequenos sinais, representando a impedância infinita de entrada das válvulas termiônicas.



**Figura 29: Modelo de pequenos sinais do triodo em forma de (a) fonte de tensão controlada por tensão e (b) fonte de corrente controlada por tensão. Fonte: Adaptado de Lahdevaara (2012).**

De forma a facilitar uma análise nodal, caso necessária, o modelo de pequenos sinais do triodo também pode ser escrito em formato de uma fonte de corrente controlada por tensão, conforme pode ser visualizado na Figura 29(b). A variável de controle continua sendo a tensão  $v_g$ , mas dessa vez é multiplicada pela transcondutância  $g_m$ , dando origem à uma fonte de corrente em paralelo com a resistência  $r_a$  (LAHDEVAARA, 2012).

As informações apresentadas nessa seção permitem uma compreensão básica da operação de válvulas termiônicas do tipo triodo. Sua aplicabilidade e projeto são abordadas com maior profundidade ao longo do restante deste capítulo.

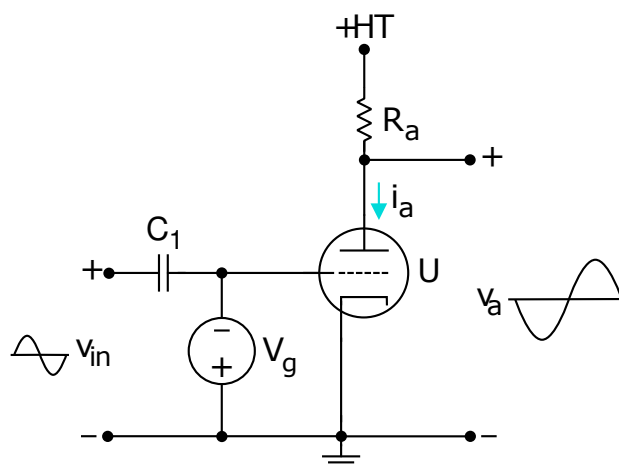
### 4.3 TOPOLOGIAS BÁSICAS

As topologias de circuitos valvulados mais usuais e aplicáveis no presente trabalho são apresentadas, fornecendo melhor visualização da operação das válvulas e dando subsídio ao projeto dos componentes utilizados no estágio de amplificação de tensão (VAS).

#### 4.3.1 CATODO COMUM

Na Figura 30 encontra-se o circuito valvulado mais básico e usual na eletrônica de áudio, tipicamente utilizado para aplicar ganho em sinais de tensão (BLENCOWE, 2009).

O circuito catodo comum da Figura 30 é composto por uma válvula triodo (denotada por U), um resistor  $R_a$  inserido entre a fonte de alimentação (+HT) e o anodo e um resistor  $R_k$  inserido entre o catodo e o terra. O sinal CA  $v_{in}$  é aplicado na grade, modulando a corrente  $i_a$  e o circuito, devido à queda de



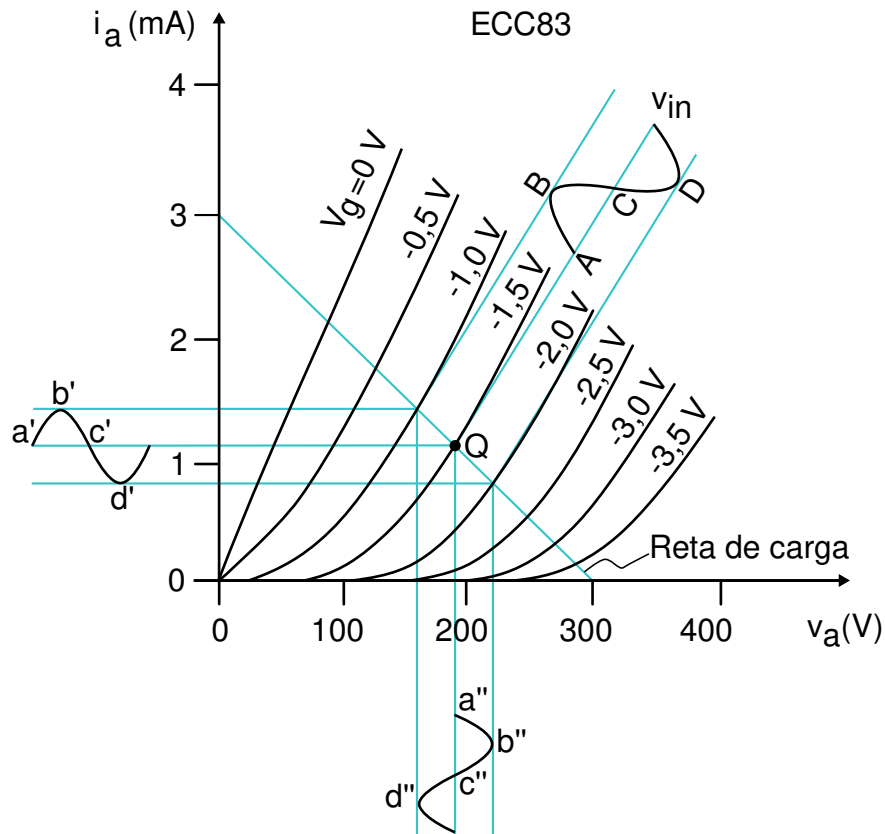
**Figura 30: Circuito do tipo catodo comum utilizando válvula triodo.**  
**Fonte: Adaptado de Blencowe (2009).**

tensão em  $R_a$ , apresenta um sinal de saída  $v_a$  no anodo. A fonte de tensão CC  $V_g$  fornece polarização CC à grade do triodo. O elemento  $C_1$  é um capacitor de desacoplamento de nível CC, cuja função é apresentada com maior detalhe na Seção 4.8.1 É importante salientar que os sinais  $v_g$  e  $v_a$  são diferenças de potencial sempre em relação ao terminal de catodo, não necessariamente ao terra do circuito. Com auxílio da Figura 31 é possível ampliar a compreensão do circuito.

Na Figura 31, são apresentadas as curvas características do anodo para uma válvula ECC83 em configuração catodo comum, permitindo visualizar a resposta de corrente  $i_a$  em termos da tensão  $v_a$  para diversos valores de tensão  $v_g$ . A fonte +HT foi colocada em 300 V e o resistor  $R_a$  é de 100 k $\Omega$  para o exemplo. Outras considerações iniciais são de que a fonte  $V_g$  possui magnitude de 1,5 V e a amplitude do sinal CA  $v_{in}$  é de 1 V pico a pico.

A nomenclatura ECC83 (também referida por 12AX7) é determinada pela faixa de valores dos parâmetros da válvula e suas características construtivas. Válvulas ECC83/12AX7 são largamente utilizadas em eletrônica de áudio para instrumentos musicais em estágios de ganho, devido ao seu fator de amplificação relativamente elevado (em torno de 100) (BLENCOWE, 2009).

Para iniciar a análise utilizando a Figura 31, é fundamental que se desenhe uma reta de carga (JONES, 2003). Primeiramente, encontra-se um ponto onde o triodo estará totalmente bloqueado. Como  $i_a$  é nula para essa condição, não há queda de tensão em  $R_a$  e  $v_a = HT$ . Em seguida, esse ponto deve ser ligado a outro que represente um estado de condução total do triodo, com tensão nula e o máximo de corrente que pode ser observada idealmente. Utilizando a lei de ohm e os valores dos



**Figura 31: Curvas de tensão e corrente para um sinal de entrada aplicado numa válvula ECC83.**  
**Fonte: Adaptado de Jones (2003).**

componentes do circuito tem-se que:

$$I_a = \frac{HT}{R_a} = \frac{300}{100 \cdot 10^3} = 3 \text{ mA.}$$

Obtém-se desta forma a reta de carga apresentada na Figura 31.

O ponto de encontro entre a reta de carga e a curva de  $V_g = -1,5$  determina o ponto quiescente Q, que define a posição inicial dos sinais de entrada ( $v_g$  - ponto A) e corrente e tensão resultantes ( $i_a$  e  $v_a$ , pontos a' e a'', respectivamente). No ponto Q,  $i_a = 1,15$  mA e  $v_a = 190$  V.

À medida em que o sinal de entrada se torna mais positivo, levando  $v_g$  do ponto A até B,  $i_a$  se desloca do ponto a' até b', indo de 1,15 mA até 1,45 mA. Simultaneamente,  $v_a$  move-se do ponto a'' até b'', indo de 190 V até 160 V. Tais valores são condizentes com a operação do circuito, uma vez que quanto maior seja  $i_a$ , maior é a queda de tensão em  $R_a$  e, consecutivamente menor é a magnitude de  $v_a$ . Tal fenômeno demonstra que o catodo comum é um circuito inversor, apresentando ganho negativo. Ou seja, para variações positivas do sinal de entrada, haverá variações negativas de tensão na saída.

Conforme  $v_{in}$  passa a decrescer, indo do ponto B até C,  $i_a$  e  $v_a$  são levados

para os pontos c' e c'', colocando o circuito novamente no ponto quiescente Q.

No semi-ciclo negativo de  $v_{in}$ , do ponto C até D, ocorre o decréscimo da corrente  $i_a$ , de 1,15 mA (em c') a 0,85 mA (em d'). Consecutivamente há o acréscimo de  $v_a$ , indo de 190 V (em c'') a 218 V. É possível então que se calcule o ganho do circuito catodo comum utilizando a expressão

$$A_V = \frac{\Delta v_a}{\Delta v_{in}} = \frac{218 - 160}{-2 - (-1)} = -58, \quad (18)$$

analisando a taxa de proporcionalidade entre amplitude do sinal de saída e do sinal de entrada.

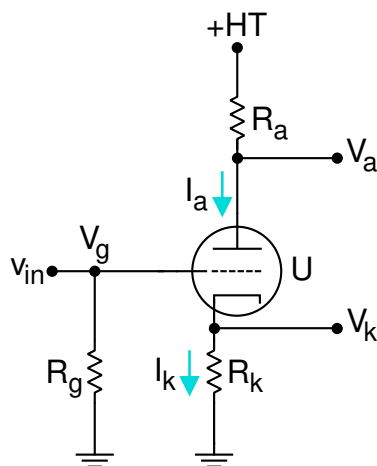
O resultado apresentado na Equação 18 evidencia o fato de o ganho de uma etapa catodo comum possuir ganho negativo, realizando inversão do sinal de entrada. Nota-se então que o circuito foi capaz de promover um sinal 58 vezes maior na saída, demonstrando que pode (e comumente de fato é) utilizado em estágios de ganho de tensão (BLENCOWE, 2009).

Também é possível observar, utilizando a análise realizada, a característica de dispositivo de corrente controlado por tensão atribuída às válvulas termiônicas, uma vez que a tensão  $v_g$  foi efetiva em controlar a corrente  $i_a$ . A queda de tensão em  $R_a$  permitiu a obtenção de um sinal  $v_a$  proporcional a  $v_{in}$ .

Em circuitos reais, caso a diferença de potencial entre grade e catodo se torne nula ( $V_g=0$  V) ou positiva, há a ocorrência de um fenômeno denominado limitação de corrente da grade. Tal termo diz respeito a quando a grade, por estar demasiadamente positiva, passa a atrair parte do fluxo de elétrons que se deslocariam para o anodo, uma vez que a grade está mais próxima fisicamente. Ou seja, passa a haver circulação de corrente pela grade, causando dissipação de tensão na impedância de saída na fonte de sinal do estágio e menos tensão efetivamente alcança o triodo. Logo, pode ser inferido que a impedância de entrada do triodo foi reduzida, caindo da ordem de dezenas de  $M\Omega$  para dezenas de  $k\Omega$ , representando uma carga de maior impacto no estágio anterior (ou, caso seja a primeira etapa do amplificador, na fonte do sinal de áudio) (BLENCOWE, 2009).

Salienta-se que, no âmbito da eletrônica de áudio para instrumentos musicais, é comum que se realize a distorção do sinal, por meio da aplicação de grandes sinais de tensão na entrada de determinados estágios, de maneira controlável pelo usuário, visando controlar o timbre do sinal resultante. Portanto, o fenômeno de limitação de corrente na grade deve ser previsto ao longo do projeto de circuitos para essa aplicação. Posteriormente, na Seção 4.3.2 é abordado um circuito capaz de realizar o acionamento de etapas valvuladas que sofram da limitação de corrente na grade.

Como citado ao longo dessa seção, deve se escolher um ponto quiescente para operação do catodo comum, tornando a grade mais negativa que o catodo ( $V_g - V_k = V_{gk} < 0$ ). A Figura 32 apresenta uma maneira de se realizar a polarização CC do catodo comum, por meio da inserção do resistor  $R_k$ .



**Figura 32: Circuito catodo comum com adição de resistor de escoamento da grade e resistor de catodo para polarização CC do circuito.**

**Fonte: Adaptado de Blencowe (2009).**

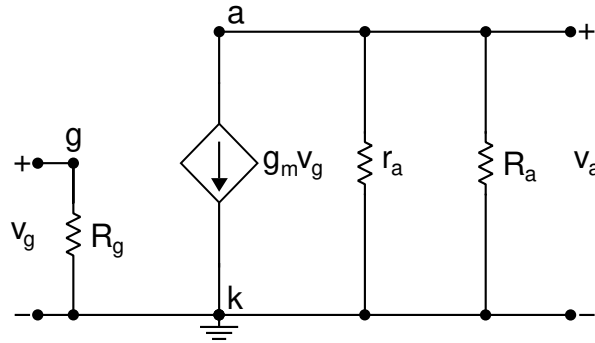
No ponto quiescente do catodo comum, a corrente CC de anodo circulará pelo triodo. Idealmente, a corrente de catodo terá a mesma magnitude, caso o circuito subsequente tenha impedância de entrada infinita, podendo ser inferido que  $I_a = I_k$ . Conseqüentemente, haverá uma queda de tensão em  $R_k$  que elevará o potencial do catodo, o tornando mais positivo que a grade, obtendo  $V_{gk} < 0$  e polarizando o circuito (JONES, 2003).

Outro elemento adicionado ao catodo comum, conforme pode ser visualizado na Figura 32, é o resistor  $R_g$  pode ser denominado resistor de escoamento da grade. Durante a operação nominal do triodo, o terminal de grade pode se aquecer naturalmente, por se encontrar fisicamente próximo ao catodo. O aquecimento pode fazer com que elétrons fiquem suficientemente excitados para que se desprendam da grade, que acabará se tornando mais positiva. Caso se permita que esse fenômeno ocorra, tornando a tensão da grade mais positiva, a corrente de anodo conseqüentemente se elevará, aquecendo mais a válvula e agravando o problema. Visando frear esse ciclo danoso ao triodo, insere-se  $R_g$ , que promove um caminho de escoamento dos elétrons livres da grade, podendo ser entendido como um resistor de *pull down* (BLENCOWE, 2009).

O valor de  $R_g$  deve ser relativamente elevado, na ordem dos  $M\Omega$ , de modo a não representar uma carga significativa ao estágio anterior, o que reduziria o ganho do sistema levando sinal útil para o terra. O limite recomendado para a resistência de

$R_g$  pode ser encontrado no *datasheet* da válvula utilizada. No caso das ECC83, o máximo tipicamente se encontra em 2 M $\Omega$ . A maioria dos amplificadores utiliza 1 M $\Omega$ , uma vez que resistências demasiadamente elevadas podem causar mais ruído audível no circuito enquanto oferecem pouco benefício em contrapartida (BLENCOWE, 2009).

Para obter uma Equação que represente o ganho do catodo comum da Figura 32 em função dos parâmetros do triodo, é possível levar o circuito para o domínio CA utilizando o modelos de pequenos sinais da Figura 29(b), obtendo o circuito mostrado na Figura 33.



**Figura 33: Circuito da Figura 34 do triodo conectado em catodo comum, no domínio CA, utilizando modelo de pequenos sinais de fonte de corrente controlada por tensão. Fonte: Autoria própria.**

Após uma análise do circuito e utilização da Equação 17, obtém-se a Equação

$$A_V = \frac{v_a}{v_g} = -\mu \frac{R_a}{R_a + r_a} \quad (19)$$

para cálculo do ganho de tensão do catodo comum.

A impedância de entrada ( $Z_{in}$ ), conforme pode ser visualizado na Figura 29, se torna simplesmente o resistor  $R_g$ . A impedância de saída ( $Z_O$ ) do catodo comum, por sua vez, é um paralelo das resistências  $r_a$  e  $R_a$ , obedecendo a expressão

$$Z_O = \frac{R_a r_a}{R_a + r_a}. \quad (20)$$

Utilizando valores usuais para um triodo do tipo ECC83 conectado em configuração catodo comum, considerando  $R_a = 100$  k $\Omega$  e  $r_a = 62$  k $\Omega$ , obtém-se por meio da Equação 20 uma impedância de saída típica de 38,27 k $\Omega$  para esse circuito.

Conforme abordado nessa presente seção, a função de  $R_k$  é promover polarização CC do catodo comum, utilizando a própria corrente de catodo para que se obtenha uma tensão  $V_{gk} < 0$ . Porém, as variações de corrente  $i_a$ , no domínio CA, também provocarão oscilações na tensão  $V_k$ . Esse fenômeno, que pode ser referido



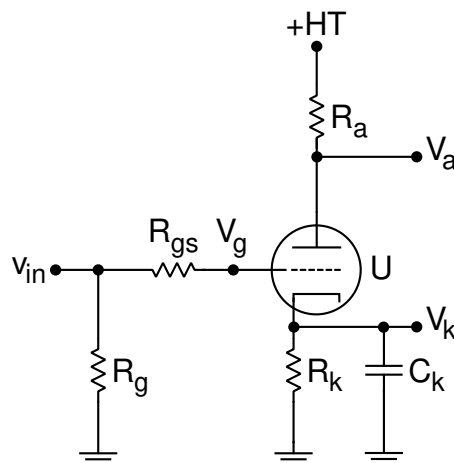
por *feedback* de corrente do catodo, ocasiona um deslocamento do ponto Q de acordo com o sinal de entrada em vez de fornecer um ponto Q fixo. A consequência é uma redução no ganho efetivo (entre saída e entrada) do circuito e elevação da distorção não linear da etapa catodo comum (BLENCOWE, 2009).

Um triodo amplifica qualquer diferença de potencial elétrico entre grade e catodo. Do ponto de vista do terminal de anodo, qualquer impedância inserida em série com o catodo (como no caso de  $R_k$ ) também é amplificada, nesse caso por um fator igual a  $\mu+1$ . A expressão

$$A_v = -\mu \frac{R_a}{R_a + r_a + R_k(\mu + 1)} \quad (21)$$

leva tal fator em consideração, permitindo avaliar matematicamente a influência do *feedback* de corrente do catodo no ganho do circuito por meio da inserção do termo  $R_k(\mu+1)$  na Equação 19 (SMITH, 1953). O termo  $r_a + R_k(\mu+1)$  é também referido por resistência efetiva do anodo (JONES, 2003).

Caso se deseje a obtenção do máximo ganho possível do circuito, é possível inserir o capacitor  $C_k$ , também conhecido por capacitor de *bypass* apresentado na Figura 34. O componente  $C_k$  opera como um filtro passa baixas, permitindo que apenas o sinal CC (ou baixas frequências) se mantenham no catodo, anulando o efeito do *feedback* de corrente do catodo (SMITH, 1953). A Figura 34 também apresenta a inserção do resistor  $R_{gs}$ , que é abordado posteriormente.



**Figura 34: Circuito catodo comum com adição de resistor de escoamento da grade e resistor de catodo para polarização CC do circuito.**

**Fonte: Adaptado de Blencowe (2009).**

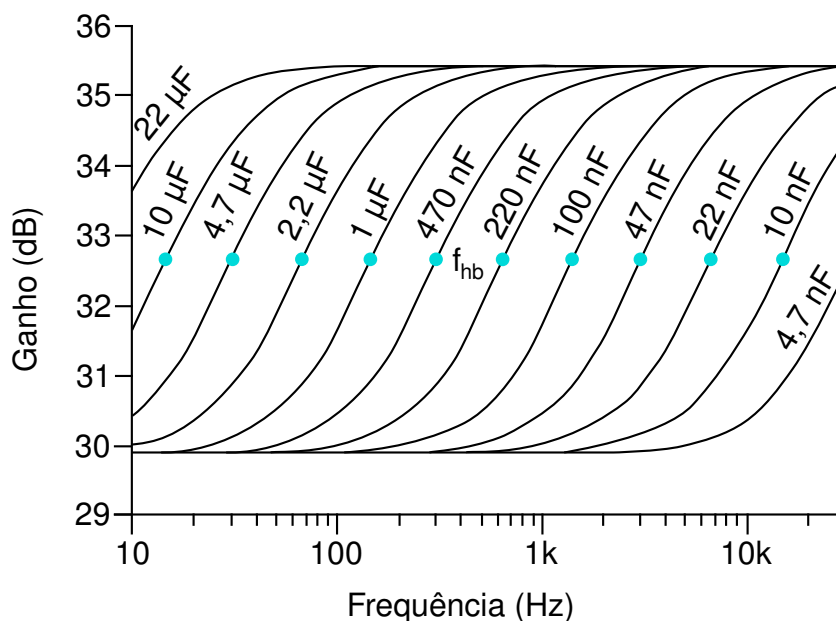
Capacitores permitem maior passagem de sinais com frequências mais elevadas que com frequências menores, representando um curto-circuito em altas frequências e um circuito aberto para sinais CC. Caso se deseje que ganho máximo seja obtido em frequências audíveis, a capacitância de  $C_k$  deve ser grande o suficiente

para atenuar a variação de  $V_k$  nas mais baixas frequências de interesse. A expressão

$$f_{hb} = \frac{1}{2\pi R_k C_k} \quad (22)$$

fornece um método aproximado de cálculo da chamada frequência de meio-ganho ( $f_{hb}$ , do inglês *half-boost*) (BLENCOWE, 2009).

A frequência de meio-ganho é definida como o valor no ponto médio entre o ganho mínimo e máximo da etapa catodo comum. A Figura 35 apresenta as curvas de ganho para diferentes valores do capacitor  $C_k$  em um circuito catodo comum, permitindo visualização do impacto da escolha de  $C_k$  e do ponto no qual pode ser aferido o valor da frequência  $f_{hb}$  (BLENCOWE, 2009).



**Figura 35: Resposta em frequência de um circuito catodo comum para diferentes valores possíveis de capacitor de bypass inseridos entre terminal de catodo e terra.**

Fonte: Adaptado de Blencowe (2009).

Salienta-se que o uso do capacitor de *bypass* é opcional, não sendo estritamente necessário ao funcionamento satisfatório de um circuito conectado em catodo comum. Como já citado, esse recurso é utilizado quando se deseja obter ganho máximo da etapa. Sua ausência acarreta em redução do ganho aparente obtido e aumento da distorção harmônica, inserindo harmônicas pares e conferindo bordas mais arredondadas ao sinal de tensão, atribuindo uma distorção sonoramente mais suave em relação a um estágio distorcido que utilize capacitor de *bypass* (BLENCOWE, 2009).

O capacitor de *bypass*, portanto, possui impacto na resposta em frequência do amplificador, sendo capaz de alterar o espectro harmônico do sinal de entrada. Ou seja, pode ser utilizado como elemento de controle tonal, uma vez que altera o timbre

do sinal de áudio.

Por sua vez, o elemento  $R_{gs}$  da Figura 34 é conhecido como resistor *grid-stopper* (resistor "de parada da grade", do inglês), inserido diretamente em série com o terminal de grade. Esse resistor é tipicamente utilizado na entrada (primeiro estágio) de um amplificador valvulado (BLENCOWE, 2009). Sua função é criar, juntamente com a capacitância intrínseca de entrada do triodo (pode ser visualizada como um capacitor inserido entre grade e catodo), um filtro passa baixas que atenuie frequências elevadas e não interessantes para o áudio (acima de 20 kHz). O resistor  $R_{gs}$  pode ser calculado utilizando a Equação

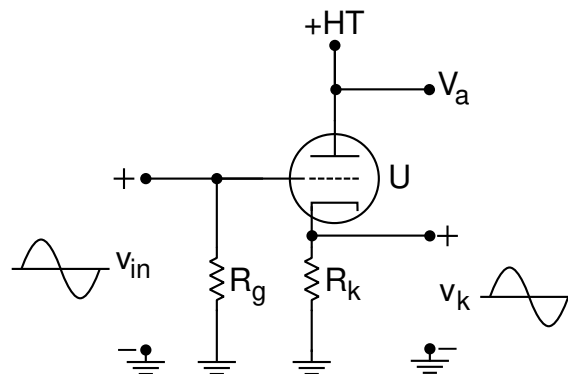
$$R_{gs} = \frac{1}{2\pi f_c C_{in}}, \quad (23)$$

na qual  $f_c$  representa a frequência de corte do filtro e  $C_{in}$  a capacitância de entrada do triodo (JONES, 2003).

O circuito catodo comum, conforme abordado na presente seção, é eficaz como etapa de ganho maior que 1, amplificando a tensão do sinal de entrada. Porém, em alguns casos, surge a necessidade de etapas que funcionem como *buffer*, fornecendo maior impedância de entrada e menor impedância de saída (JONES, 2003). Uma solução é apresentada na Seção 4.3.2.

#### 4.3.2 SEGUIDOR DE CATODO

O circuito da Figura 36 é conhecido como seguidor de catodo (MILLMAN, 1958). O sinal de entrada  $v_{in}$  é aplicado à grade do triodo enquanto o sinal de saída agora é coletado no catodo (tensão  $v_k$ ), em vez do anodo como realizado em um circuito catodo comum.



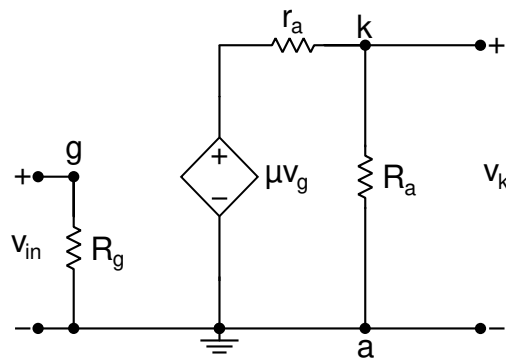
**Figura 36: Triodo conectado na configuração seguidor de catodo.**

**Fonte: Adaptado de Millman (1958).**

Um princípio básico de operação do seguidor de catodo é que, conforme

o sinal de entrada se torna mais positivo, mais corrente deve fluir pelo triodo e, conseqüentemente maior é a tensão resultante no resistor  $R_k$ , justamente o nó no qual coleta-se o sinal de saída. Sendo assim, o circuito seguidor de catodo é não-inversor, uma vez que o sinal de saída se encontra em fase com o de entrada, ao contrário do catodo comum abordado na Seção 4.3.1 (SMITH, 1953).

Para que se obtenha uma Equação para o ganho de tensão do seguidor de catodo da Figura 36, pode ser utilizado o modelo de pequenos sinais da Figura 29(a), em formato de fonte de tensão controlada por tensão, obtendo-se o circuito apresentando na Figura 37.



**Figura 37: Modelo de pequenos sinais para o triodo conectado na configuração seguidor de catodo. Fonte: Autoria própria.**

Realizando uma análise da malha de saída do circuito da Figura 37, nota-se a configuração de um divisor resistivo de tensão entre  $r_a$  e  $R_a$ . Reitera-se que a tensão  $v_g$ , por definição da notação, corresponde à diferença de potencial entre grade e anodo ( $v_g - v_k$ ), não tendo mesma magnitude, no caso do seguidor de emissor, que a tensão  $v_{in}$ . Realizando tais considerações e a análise do circuito, é possível obter a expressão

$$A_v = \frac{\mu}{\mu+1} \frac{R_k}{R_k + r_a/(\mu+1)} \quad (24)$$

para o ganho de tensão do circuito seguidor de catodo (MILLMAN, 1958).

Como citado na Seção 4.3.1, toda impedância em série com o catodo quando observada do ponto de vista do anodo é amplificada por um fator  $\mu+1$ . De maneira análoga, observando do ponto de vista do catodo, uma impedância inserida no anodo (como no caso da resistência  $r_a$ ) é dividida pelo mesmo fator  $\mu+1$ . Logo, a impedância efetiva do anodo, observada do catodo é  $r_a/(\mu+1)$ . Realizando tais considerações na análise do circuito da Figura 37, é possível obter a Equação

$$Z_o = \frac{r_a R_k}{r_a + R_k(\mu+1)}, \quad (25)$$

que determina a impedância de saída do circuito seguidor de catodo (SMITH, 1953).

A impedância de entrada, como no caso do circuito catodo comum, é equivalente ao resistor  $R_g$ .

Com a finalidade de comparar o ganho de tensão e impedância de saída de um circuito seguidor de catodo em relação a um circuito catodo comum, pode ser realizado o cálculo das grandezas citadas com  $R_k=100\text{ k}\Omega$  e  $r_a=62\text{ k}\Omega$ . O parâmetro  $\mu$  pode ser considerado 100, novamente. Obtém-se, utilizando as equações 24 e 25, um ganho de 0,984 e impedância de saída de  $610\ \Omega$ .

O ganho do seguidor de catodo é tipicamente próximo ao unitário, como o valor de 0,984 encontrado no exemplo. Por sua vez, a impedância de saída do seguidor de catodo apresentou um valor típico de  $610\ \Omega$ , consideravelmente menor que os  $38,27\text{ k}\Omega$  do circuito catodo comum típico apresentado na Seção 4.3.1. O ganho próximo ao unitário e a baixa impedância de saída justificam o uso do seguidor de catodo como *buffer*, permitindo que sejam acionados estágios com baixa impedância de entrada com a mínima atenuação do sinal quanto possível (MILLMAN, 1958).

Dentre as aplicações típicas do seguidor de catodo em amplificadores valvulados, destaca-se o acionamento de (BLENCOWE, 2009):

- circuitos equalizadores passivos, geralmente arranjos de resistores e capacitores. Apresentam baixa impedância de entrada;
- estágios valvulados cujo sinal de entrada possui amplitude muito grande, o suficiente para gerar o fenômeno de limite de corrente na grade, uma vez que apresentarão relativamente baixa impedância de entrada (conforme abordado na Seção 4.3.1).

Antes de iniciar a apresentação do projeto dos componentes do estágio de ganho de tensão, é necessário o conhecimento de um elemento crucial para a operação de circuitos valvulados, denominado capacitor de acoplamento.

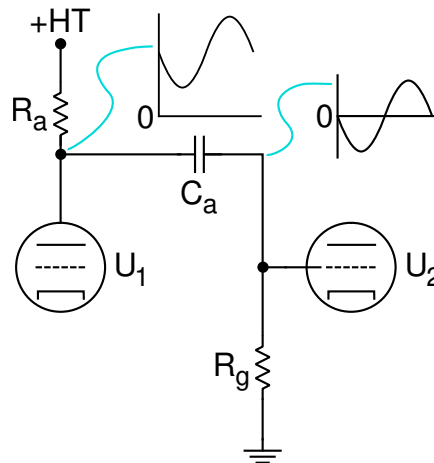
#### 4.3.3 CAPACITORES DE ACOPLAMENTO

Conforme pôde ser visualizado na análise gráfica por meio da Figura 31, o sinal de tensão de saída de uma circuito conectado na configuração catodo comum corresponde a um sinal CA superposto a um sinal CC equivalente a tensão do anodo no ponto quiescente. No exemplo didático apresentado, um sinal de 1 V de pico a pico foi capaz de prover um sinal de 58 V pico a pico, indo de 160 a 218 V, oscilando

em torno dos 190 V do ponto Q. Caso seja necessário aplicar este sinal de saída em outro estágio, seja para aplicar ganho ou o estágio de saída do amplificador, o nível CC citado deve ser filtrado, fazendo com que apenas sinal CA atinja a próxima etapa (BLENCOWE, 2009).

Uma forma de realizar a filtragem do sinal CC é por meio de um elemento conhecido por capacitor de acoplamento, inserido entre os estágios conforme representa o capacitor  $C_a$  da Figura 38.

A Figura 38 apresenta um circuito didático, apenas para exemplificação da utilidade do capacitor de acoplamento em um amplificador de potência. O triodo  $U_1$  seria ligado em catodo comum, permitindo coleta de um sinal de tensão em seu terminal de anodo e acionando o triodo  $U_2$ , que poderia ser ligado em catodo comum ou outras topologias. O restante dos elementos foi omitido para maior clareza na visualização da imagem.



**Figura 38: Circuito didático para exemplificar aplicação dos capacitores de acoplamento CA entre os estágios do amplificador.**

**Fonte: Adaptado de Blencowe (2009).**

A funcionalidade do capacitor de acoplamento se dá por operar como um filtro passa-altas de primeira ordem, em conjunto com a impedância de entrada do estágio subsequente, permitindo que apenas frequências de interesse possam atingir a grade do próximo estágio, eliminando o nível CC do sinal, conforme está representado nas curvas da Figura 38.

O valor de  $C_a$  pode ser encontrado utilizando a expressão

$$C_a = \frac{1}{2\pi f_c R'}, \quad (26)$$

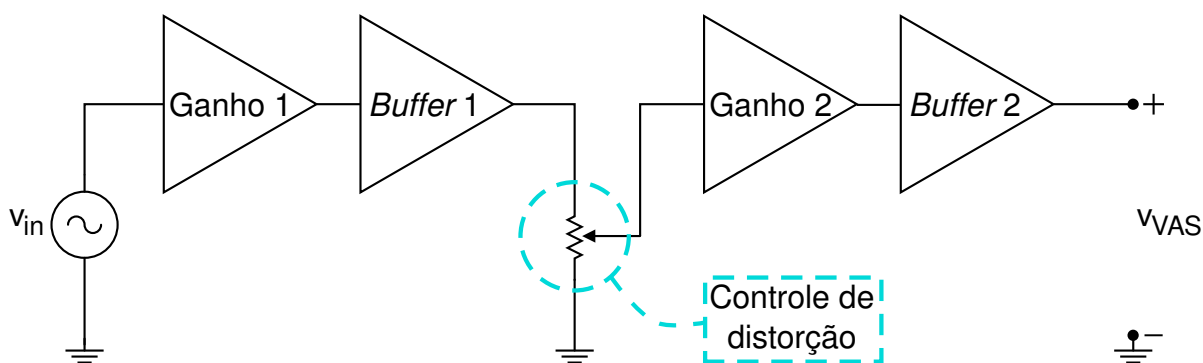
na qual  $f_c$  é a frequência de corte do filtro (-3 dB), enquanto  $R'$  é a resistência total

vista pelo filtro (soma da impedância de saída do primeiro estágio com a de entrada do segundo) (BLENCOWE, 2009).

A seguir, na Seção 4.4 são abordados os procedimentos de projeto e dimensionamento dos componentes do estágio de ganho de tensão valvulado do amplificador híbrido proposto, assim como as respectivas aplicações das topologias básicas apresentadas na Seção 4.3.

#### 4.4 IDEALIZAÇÃO E REQUISITOS DO VAS

A Figura 39 apresenta um diagrama de blocos da operação do estágio valvulado de ganho de tensão.



**Figura 39: Diagrama de blocos do estágio de ganho de tensão do amplificador híbrido proposto.**

**Fonte: Adaptado de Blencowe (2009).**

Conforme abordado na Seção 2.1, o principal objetivo do VAS é aplicar um ganho ao sinal de entrada, fazendo com que adquira magnitude de tensão suficiente para fornecer a potência nominal do amplificador à carga. Uma etapa valvulada em configuração catodo comum se tornaria suficiente (bloco de ganho 1, da Figura 39, por exemplo). Porém demais topologias podem se fazer necessárias visando ampliar a gama de recursos do amplificador e otimizar a operação do circuito. O controle de distorção e os blocos *Buffer 1*, *Buffer 2* e Ganho 2 representam tais otimizações que foram implementadas no estágio de ganho de tensão e terão suas respectivas funções apresentadas a seguir.

O primeiro bloco, Ganho 1, da Figura 39 representa a aplicação de um ganho de tensão ao sinal de entrada  $v_{in}$ , proveniente da fonte de sinal de áudio. Conforme abordado na Seção 4.3.1, a configuração catodo comum é a topologia usual escolhida para realizar tal função. Porém, o circuito catodo comum é uma etapa inversora. Visando manter o sinal de saída do VAS ( $v_{VAS}$ ) em fase com  $v_{in}$  se torna necessária a utilização de outro circuito catodo comum, que compense a inversão

de fase realizada pelo Ganho 1. O segundo estágio catodo comum que se torna necessário é representado pelo bloco Ganho 2.

Além disso, visando promover acoplamento eficaz com o estágio de saída, uma etapa com a função de *buffer* (com alta impedância de entrada, baixa impedância e saída e ganho próximo ao unitário) pode ser inserida. Tal etapa é representada pelo bloco *Buffer 2*, e foi implementado utilizando a configuração seguidor de catodo, abordada na Seção 4.3.2.

Um circuito de controle de distorção foi adicionado ao VAS, considerando que a distorção controlável pelo usuário é um recurso recorrente na eletrônica de áudio para instrumentos musicais. Tal controle é realizado por um potenciômetro que determina a quantidade do sinal resultante da primeira etapa valvulada que atinge a entrada do segundo estágio de ganho. Sendo assim, permite-se controle gradual da distorção harmônica do sinal de entrada.

Como citado na Seção 4.3.1, uma etapa catodo comum altamente distorcida pode sofrer do fenômeno de limitação de corrente na grade. A consequência é a queda da impedância de entrada da etapa distorcida, fazendo-se necessária a inserção de um *buffer* na saída do circuito antecedente. Tal função é realizada por um circuito seguidor de catodo e é representada pelo bloco *Buffer 1*.

Espera-se que o estágio de ganho de tensão, portanto, aplique o ganho necessário ao sinal de entrada, sem que ocorra inversão de fase e permita controle tonal, por meio dos capacitores de *bypass*, de acoplamento e/ou devido ao circuito de controle de distorção.

A tensão eficaz de sinais provenientes de captadores elétricos de instrumentos musicais pode variar, tipicamente, de 0,25 V a 1,5 V (BLENCOWE, 2009). Para o amplificador híbrido proposto, uma tensão eficaz nominal de entrada de 0,5 V foi selecionada. O valor escolhido se encontra dentro da faixa típica e permite uma margem satisfatória de sinal a ser aplicado sem que haja demasiada distorção harmônica.

Conforme especificado na Seção 3.14, o valor esperado para o ganho do estágio de saída foi aferido utilizando simulações computacionais, uma vez que o modelo de pequenos sinais seria pouco preciso para a amplitude de sinal aplicada no referido estágio. As simulações computacionais, apresentadas no Capítulo 5 resultaram em um valor de 0,96 para o ganho do estágio de saída.

A expressão

$$A_{V(\text{total})} = \frac{v_{\text{out}}}{v_{\text{in}}}, \quad (27)$$



na qual  $v_{out}$  representa a tensão de saída total do amplificador e  $v_{in}$  a tensão do sinal de áudio aplicado à entrada, determina o ganho total de tensão ( $A_{V(total)}$ ) que o amplificador deve aplicar ao sinal de entrada. Considerando que a tensão eficaz nominal de saída do amplificador foi especificada em 37,42 V e a de entrada em 0,5 V, a Equação 27 resulta em  $A_{V(total)}=37,42/0,5=74,84$ .

Visando considerar o ganho do estágio de saída no projeto do estágio de ganho de tensão, a expressão

$$A_{V(vas)} = \frac{A_{V(total)}}{A_{V(out)}}, \quad (28)$$

foi utilizada. O ganho de tensão do VAS ( $A_{V(vas)}$ ), utilizando a Equação 28, deve ser de 77,92.

A Figura 40 apresenta o circuito completo proposto para o estágio de ganho de tensão do amplificador híbrido, compreendendo os elementos:

- triodo  $U_1$  na configuração catodo comum. Juntamente ao resistor de escoamento da grade  $R_{16}$ , o resistor de parada da grade  $R_{17}$ , o resistor de anodo  $R_{18}$ , o resistor de catodo  $R_{19}$  e o capacitor de *bypass*  $C_4$ , implementa o bloco Ganho 1;
- triodo  $U_2$  na configuração seguidor de catodo. Em conjunto com o resistor de escoamento da grade  $R_{20}$  e o resistor de catodo  $R_{19}$ , implementa o bloco *Buffer* 1;
- capacitor de acoplamento CA entre estágios  $C_5$ ;
- potenciômetro  $R_{22}$ , implementando o controle de distorção da segunda etapa de ganho;
- triodo  $U_3$  na configuração catodo comum. Juntamente ao resistor de escoamento da grade  $R_{23}$ , o resistor de parada da grade  $R_{24}$ , o resistor de anodo  $R_{25}$  e o resistor de catodo  $R_{26}$ , implementa o bloco Ganho 1.
- potenciômetro  $R_{27}$ , operando como controle de volume (*master*) do amplificador, permitindo ao usuário manipular a quantidade de sinal proveniente do VAS que é inserida no estágio de saída.
- triodo  $U_4$  na configuração seguidor de catodo. Juntamente ao resistor de catodo  $R_{28}$ , implementa o bloco *Buffer* 2;
- capacitores  $C_6$ ,  $C_7$  e resistor  $R_{29}$ , conjunto que implementa um filtro passa baixas RC aplicado na fonte de tensão CC +HT, resultando no sinal filtrado +HT'.

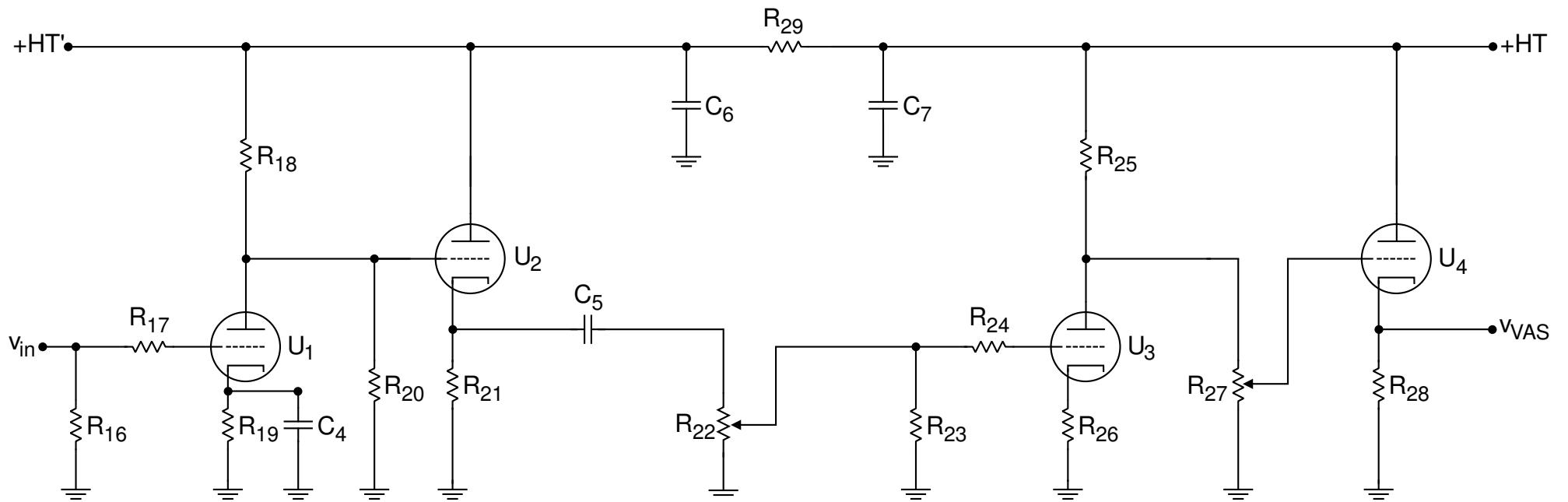


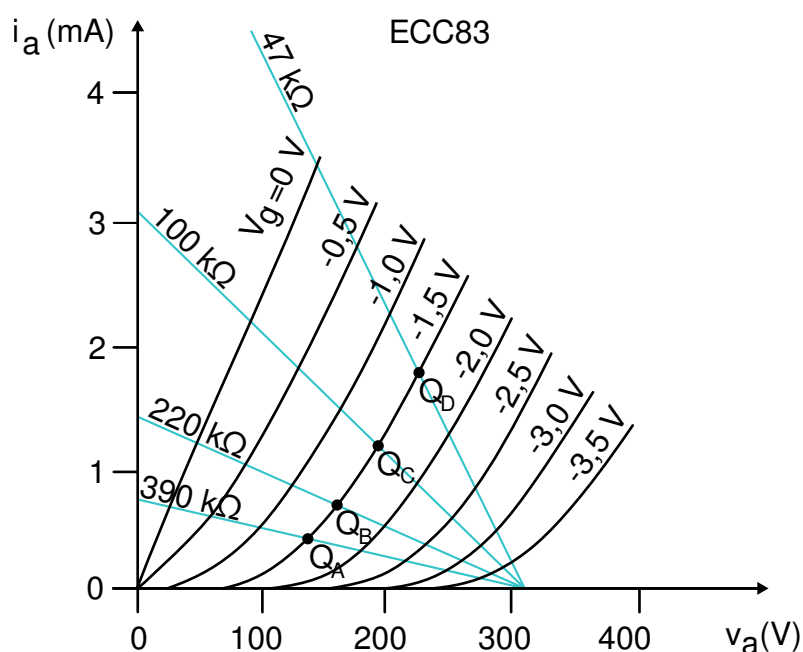
Figura 40: Circuito completo do estágio de ganho de tensão (VAS) do amplificador híbrido proposto.  
 Fonte: Autoria própria.

A seguir cada etapa descrita tem seus requisitos individuais apresentados e o dimensionamento de seus respectivos componentes realizado.

## 4.5 PROJETO DA ETAPA GANHO 1

### 4.5.1 ESCOLHA DO RESISTOR DE ANODO

O projeto de uma etapa de ganho convencional, na configuração catodo comum, se inicia tipicamente pela escolha do resistor de anodo ( $R_a$ ). Como abordado na Seção 4.3.1, o resistor  $R_a$  contribui para a definição de um ponto de operação, tendo influência direta no ganho do circuito catodo comum. A Figura 41 apresenta novamente as curvas de corrente por tensão no anodo de uma válvula ECC83, porém com retas de carga traçadas para diversos valores típicos de  $R_a$ .



**Figura 41: Curvas características do triodo com a inserção de retas de carga para diversos valores do resistor de anodo.**  
Fonte: Autoria própria.

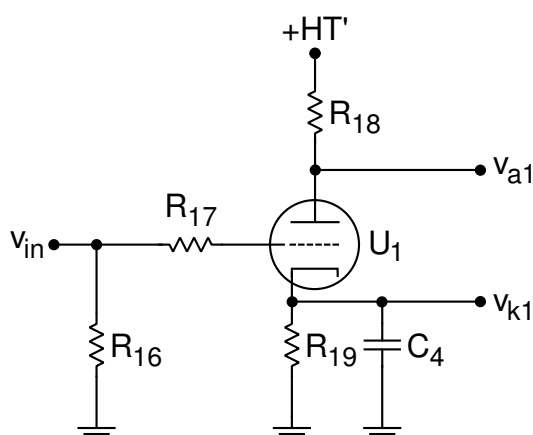
Nota-se, com auxílio da Figura 41 que, quanto maior o valor de  $R_a$ , maior a inclinação da reta de carga. As consequências diretas são a redução da corrente de anodo e aumento da amplitude do sinal de saída que pode ser fornecida para um mesmo valor de distorção harmônica total (BLENCOWE, 2009). Como exemplo, os valores de ganho obtidos utilizando as retas de carga da Figura 41 foram de aproximadamente 48, 62, 73 e 79 para os resistores de 47 kΩ, 100 kΩ, 220 kΩ e 390 kΩ, respectivamente. O valor de  $V_g$  escolhido para a análise foi de -1,5 V e um sinal de entrada de 2 V de pico a pico foi considerado.

Os valores típicos para  $R_a$  oscilam de 47 kΩ a 470 kΩ, dependendo da

aplicação e ganho requisitados. Valores acima disso inclinam a reta de carga em demasia e passam a reduzir o ganho novamente. Além disso, valores muito elevados para  $R_a$  podem levar a operação do circuito para uma região na qual as curvas do triodo se encontram muito próximas, podendo tornar o circuito instável. A amplitude que o sinal de saída de saída pode apresentar mantendo os limites de distorção satisfatórios para a etapa pode ser denominado *headroom* (BLENCOWE, 2009).

O sinal de entrada do amplificador ( $v_{in}$ ), apresentando valor nominal de 0,5 V, é aplicado ao primeiro estágio de ganho. Uma vez que o VAS compreende duas etapas de ganho, o objetivo da primeira (Ganho 1) não é, necessariamente, fornecer a tensão nominal de saída, uma vez que um determinado ganho ainda pode ser aplicado pela segunda etapa (Ganho 2). Sinais provenientes de captadores elétricos de instrumentos musicais possuem relativa baixa magnitude, tornando-se mais suscetíveis a ruídos audíveis e interferências eletromagnéticas. Um dos objetivos da primeira etapa de ganho é elevar a magnitude do sinal de entrada, para que este circule pelo amplificador com menor risco de sofrer interferências externas. Tais interferências poderiam prejudicar a qualidade sonora do sinal resultante inserindo ruídos audíveis.

Na Figura 42 é possível visualizar o circuito catodo comum responsável pela implementação da etapa Ganho 1. Considerando que valores elevados de  $R_a$  proporcionam alto ganho e baixa distorção (em relação a valores menores de  $R_a$ ), o resistor de anodo da primeira etapa de ganho foi escolhido em  $R_{18} = 390k\Omega$ . Assim, nessa etapa, almeja-se amplificar o sinal de entrada para evitar interferências audíveis com baixa distorção harmônica total. Além disso, devido à maior excursão do sinal de saída da primeira etapa, o valor escolhido para  $R_a$  permite maior amplitude do controle de distorção da segunda etapa de ganho.



**Figura 42: Circuito catodo comum para implementação da primeira etapa de ganho do VAS, correspondendo ao bloco Ganho 1.**

**Fonte: Autoria própria.**

#### 4.5.2 ESCOLHA DO RESISTOR DE CATODO

A tensão entre grade e anodo  $V_G$  foi escolhida em  $-1,5$  V, colocando o ponto quiescente em  $Q_A$  da Figura 41. Tal valor de tensão permite um *headroom* satisfatório para tal sinal de entrada (BLENCOWE, 2009). Realizando uma análise gráfica por meio da reta de carga, é possível inferir que a corrente quiescente de anodo da primeira etapa de ganho apresenta valor de  $I_{a1}=0,43$  mA. Para colocar a tensão de catodo ( $V_K$ )  $1,5$  V acima da tensão da grade, resultando em  $V_G=-1,5$  V, projeta-se um resistor de catodo ( $R_{19}$  no caso da primeira etapa de ganho) que forneça tal queda de tensão no ponto quiescente. A expressão

$$R_K = \frac{V_K}{I_K}, \quad (29)$$

derivada da lei de ohm, fornece o valor desejado para  $R_K$ . Considera-se que a corrente de catodo  $I_K=I_a=0,43$  mA e  $V_K=1,5$  V. Aplicando tais valores na Equação 29 obtém-se que  $R_K=3,51$  k $\Omega$ . O valor comercial de  $3,6$  k $\Omega$  foi utilizado, provendo em teoria um valor de  $V_G=-1,55$  V, sendo este satisfatório.

#### 4.5.3 ESCOLHA DO CAPACITOR DE BYPASS

O capacitor de *bypass* da etapa Ganho 1,  $C_4$ , pode ser dimensionado isolando  $C_K$  na Equação 22, resultando na expressão

$$C_K = \frac{1}{2\pi R_K f_{hb}}. \quad (30)$$

Utilizou-se uma frequência de meio ganho,  $f_{hb}$ , de  $1$  Hz. Almeja-se que o capacitor de *bypass* projetado com uso de tal frequência forneça o valor de ganho máximo para o estágio dentro da faixa de frequências audíveis, de  $20$  Hz a  $20$  kHz, conforme abordado na Seção 4.3.1. Substituindo  $R_K=3,5$  k $\Omega$  e  $f_{hb}=1$  Hz na Equação 30 obtém-se que o capacitor de *bypass* da primeira etapa de ganho,  $C_4$  da Figura 42, deve ser de  $45,47$   $\mu$ F. O valor comercial de  $47$   $\mu$ F foi utilizado, fornecendo idealmente  $f_{hb}=0,97$  Hz.

#### 4.5.4 ESCOLHA DO RESISTOR DE PARADA DA GRADE

O resistor  $R_{17}$  da Figura 42 é o resistor de parada da grade da etapa Ganho 1 e é definido pela Equação 23, conforme abordado na Seção 4.3.1. Ou seja, por meio da expressão

$$R_{gs} = \frac{1}{2\pi f_c C_{in}}. \quad (23)$$

A frequência de corte do filtro  $f_c$  foi tomada em 20 kHz, visando atenuar ruídos de alta frequência (em relação às frequências audíveis) indesejáveis no sinal de saída. Segundo a folha de dados das válvulas escolhidas para uso no VAS, a capacitância de entrada ( $C_{in}$ ) esperada para os triodos é de 120 pF (HARMONIX, 2006). Substituindo tais valores na Equação 23, obtém-se que o valor de  $R_{17}$  deve ser de 66,31 k $\Omega$ . O valor comercial de 68 k $\Omega$  foi utilizado, levando a uma frequência de corte de 19,26 kHz. O valor foi considerado aceitável uma vez que, de qualquer forma, um contrabaixo elétrico (fonte do sinal de áudio) não emite ondas sonoras em tais frequências e, portanto, podem ser atenuadas.

#### 4.5.5 ESCOLHA DO RESISTOR DE ESCOAMENTO DA GRADE

O resistor  $R_{16}$  da Figura 42, resistor de escoamento da grade da etapa Ganho 1 é escolhido em 1 M $\Omega$  por usualidade (BLENCOWE, 2009) e recomendação do fabricante (HARMONIX, 2006).

#### 4.5.6 GANHO DE TENSÃO E IMPEDÂNCIAS DE ENTRADA E SAÍDA

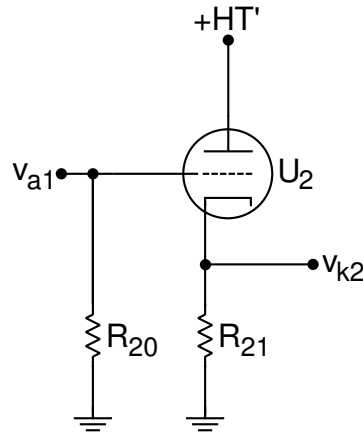
A Equação 19 pode ser utilizada para obter o ganho de tensão esperado da etapa Ganho 1 ( $A_{V1}$ ), uma vez que o estágio possui capacitor de *bypass* e não apresenta *feedback* de corrente no catodo. Os parâmetros do triodo foram considerados  $\mu=92$  e  $r_a=54,1$  k $\Omega$ , valores estabelecidos na folha de dados da válvula utilizada (HARMONIX, 2006). Obtém-se dessa maneira um ganho esperado de  $A_{V1}=80,79$ . Sendo assim, para a tensão eficaz de 0,5 V aplicada na entrada, uma tensão eficaz de 40,40 V pode ser obtida na saída (com 114,26 V de pico a pico). O nível CC da tensão de anodo dessa etapa equivale à a magnitude observada no ponto quiescente, aproximadamente 138 V.

A Equação 20 pode ser utilizada para cálculo da impedância de saída da primeira etapa de ganho ( $Z_{O1}$ ), levando a um valor de  $Z_{O1}=47,51$  k $\Omega$ . A impedância de entrada da etapa ( $Z_{in1}$ ), conforme abordado na Seção 4.3.1 é definida pelo resistor de escoamento da grade e, portanto,  $Z_{in1}=1$  M $\Omega$ .

#### 4.6 PROJETO DA ETAPA BUFFER 1

Sucedendo a etapa Ganho 1, se encontra o seguidor de emissor utilizado para implementação da etapa *Buffer* 1, que pode ser visualizado na Figura 43. O sinal de saída da primeira etapa de ganho, coletado no anodo de  $U_1$  da Figura 42, é inserido

diretamente na grade do triodo  $U_1$  da Figura 43.



**Figura 43: Circuito catodo comum para implementação da primeira etapa de buffer do VAS, correspondendo ao bloco Buffer 1.**  
**Fonte: Autoria própria.**

Conforme abordado na Seção 4.5.6, o nível CC da saída da etapa Ganho 1 é de aproximadamente 138 V. O resistor de catodo é projetado de modo que se obtenha  $V_g = -1,5$  V, resultando numa tensão no catodo de  $V_{k2} = 139,5$  V. Assim como no dimensionamento da etapa Ganho 1, almeja-se que tal diferença de tensão entre os terminais forneça *headroom* satisfatório.

Para que se obtenha  $V_{k2} = 139,5$  V, a tensão  $V_a$  do triodo  $U_2$  equivale à diferença entre a fonte de tensão CC +HT' e  $V_k$ , ou seja:

$$V_{a2} = +HT' - V_k = 310 - 139,5 = 170,5 \text{ V.} \quad (32)$$

Realizando uma análise gráfica, por meio das curvas do triodo apresentadas na Figura 31, infere-se que para  $V_{a2} = 170,5$  V, a corrente quiescente do triodo  $U_2$  é de  $I_{a2} = 0,81$  mA. Realizando essas considerações, a expressão

$$R_{21} = \frac{V_{k2}}{I_{k2}} = \frac{139,5}{0,81 \cdot 10^{-3}} = 172,22 \text{ k}\Omega, \quad (33)$$

define o valor do resistor de catodo  $R_{21}$ . O valor comercial 180 k $\Omega$  foi utilizado.

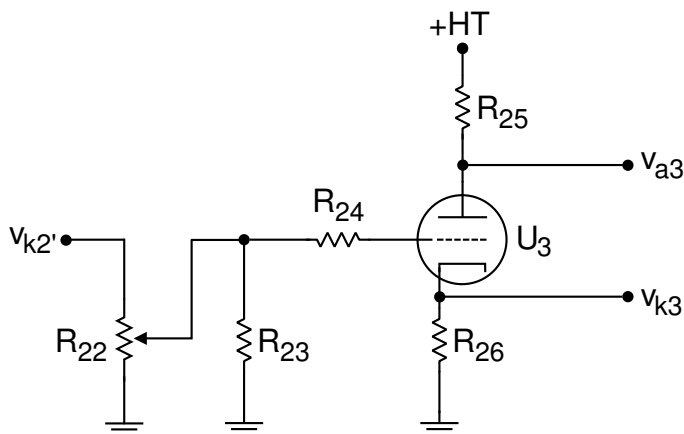
Utilizando a Equação 24, com  $\mu = 92$  e  $r_a = 54,1$  k $\Omega$ , obtém-se que o ganho de tensão esperado para o seguidor de catodo da etapa *Buffer* 1 é de  $A_{v2} = 0,986$ .

A impedância de saída do seguidor de catodo é definida pela Equação 25. Substituindo os parâmetros do triodo e o resistor de catodo projetado, obtém-se que a impedância de saída da etapa *Buffer* 1 possui valor de  $Z_{o2} = 579,85$   $\Omega$ . Nota-se uma queda considerável na impedância de saída em relação aos 47,51 k $\Omega$  esperados da etapa Ganho 1, demonstrando a aplicabilidade do seguidor de catodo.

O resistor de escoamento da grade  $R_{20}$  de  $1\text{ M}\Omega$  foi escolhido e define a impedância de entrada da etapa *Buffer* 1, por motivos análogos aos do projeto da etapa Ganho 1.

#### 4.7 PROJETO DA ETAPA GANHO 2

A segunda etapa de ganho, na configuração catodo comum, pode ser visualizada na Figura 44.



**Figura 44: Circuito catodo comum para implementação da segunda etapa de ganho do VAS, correspondendo ao bloco Ganho 2.**  
Fonte: Autoria própria.

Conforme especificado na Seção 4.4, o potenciômetro  $R_{22}$  permite o controle da quantidade do sinal de tensão  $V_{k2}$ , proveniente da saída da etapa *Buffer* 1 (após filtragem capacitiva por meio do capacitor  $C_5$ ), que atinge a grade da etapa Ganho 2. Um potenciômetro com resistência total de  $1\text{ M}\Omega$  foi utilizado para implementar o controle de distorção. O circuito foi idealizado para que, em regime nominal, o potenciômetro  $R_{22}$  seja colocado em uma posição na qual apresente uma resistência de  $47\text{ k}\Omega$  em paralelo com o resistor  $R_{23}$ . O excedente,  $953\text{ k}\Omega$  é encontrado entre a saída do *buffer* 1 e a entrada da etapa Ganho 2. Dessa forma, o controle de distorção provê um ganho de tensão de  $0,047$  no regime nominal do amplificador ( $A_{V(\text{ctrl})}=0,047$ ).

O potenciômetro  $R_{22}$  pode ser regulado de forma a elevar o ganho de tensão na faixa de  $0,047$  até  $1$ , resultando em maior distorção harmônica do sinal de entrada, controlando o timbre do áudio resultante de acordo com a preferência do usuário. O restante do projeto do VAS e os resultados de simulação e implementação prática apresentados, terão como base o valor de  $0,047$  como ganho do controle de distorção, sendo esse considerado o regime nominal do amplificador.



O resistor  $R_{23}$  da Figura 44 representa o resistor de escoamento da grade da etapa Ganho 2 e possui resistência de  $1 \text{ M}\Omega$ . O elemento  $R_{24}$  é o resistor de parada da grade e implementa, junto à capacitância de entrada do triodo  $U_3$ , um filtro passa-baixas. O resistor  $R_{24}$  é projetado da mesma maneira descrita na Seção 4.5.4 e resulta no valor de  $68 \text{ k}\Omega$ , mesmo do resistor de parada da grade da etapa Ganho 1 ( $R_{17}$ ).

Conforme projetado, os ganhos de tensão das etapas Ganho 1 e *Buffer* 1 são de 80,790 e 0,986, respectivamente. Em regime nominal, o ganho de tensão do potenciômetro de controle de distorção é de 0,047. A tensão  $V_{k2}$  representa o sinal puramente CA (tensão  $V_k$  filtrada por  $C_5$ ) que atinge a etapa Ganho 2. Considerando tensão eficaz de 0,5 V na entrada do amplificador e aplicando os ganhos das etapas Ganho 1, *Buffer* 1 e controle de distorção, o sinal de tensão esperado, em regime nominal, na entrada do triodo  $U_3$  é de aproximadamente 1,87 V (2,64 V de pico).

Segundo Blencowe (2009), a ausência de capacitor de *bypass* em um estágio catodo comum resulta em distorções menos acentuadas. O motivo é que a tensão de catodo, conforme abordado na Seção 4.3.1, não permanece fixa sem ausência do capacitor de *bypass*, mas sim oscila junto ao sinal de entrada (fenômeno de *feedback* de corrente no catodo). A distorção resultante resulta em uma onda senoidal com bordas mais arredondadas, resultando no timbre característico associado ao uso de válvulas termiônicas, conforme abordado na Seção 2.4. Como na etapa Ganho 2 é na qual pode haver distorção controlada do sinal de entrada, ou seja, parte do controle tonal (de timbre) do amplificador, optou-se por não utilizar capacitor de *bypass* de modo a promover as características de distorção harmônica típicas de um amplificador valvulado.

A etapa ganho 2 é também responsável por levar a amplitude do sinal para um valor capaz de fornecer potência nominal à carga, após passar pelo estágio de saída do amplificador. Para que tal valor seja atingido, conforme definido na Seção 4.4 com uso da Equação 28, o ganho de tensão necessário a ser aplicado no VAS é de  $A_{V(\text{vas})}=77,92$ . Considerando o ganho de tensão da etapa Ganho 1 ( $A_{V1}=80,790$ ), o ganho do controle de distorção ( $A_{V(\text{ctrl})}=0,047$ ) e que o ganho da etapa *Buffer* 2 é idêntico ao da etapa *Buffer* 1 ( $A_{V4}=A_{V4}=0,986$ ), como estimativa inicial realizada visando viabilizar o projeto, o módulo do ganho de tensão necessário para a etapa Ganho 2 ( $A_{V3}$ ) equivale a

$$A_{V3} = \frac{A_{V(\text{vas})}}{A_{V1} A_{V2} A_{V(\text{ctrl})} A_{V4}} = \frac{77,92}{80,790 \cdot 0,986 \cdot 0,047 \cdot 0,986} = 21,108. \quad (34)$$

Utilizando a Equação 21, com  $\mu=92$ ,  $r_a=62 \text{ k}\Omega$ ,  $R_k=4,7 \text{ k}\Omega$  e  $A_V=21,108$ ,

obteve-se que o resistor de anodo da etapa Ganho 2 deve possuir valor de 146,25 k $\Omega$ . O valor comercial mais próximo de 150 k $\Omega$  foi utilizado.

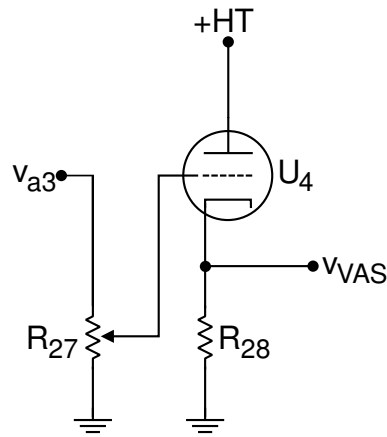
Entretanto, na simulação computacional do circuito no domínio do tempo, a etapa Ganho 2 apresentou desempenho insatisfatório, uma vez que não foi capaz de aplicar o ganho de tensão almejado (-21,108), mas sim de apenas -17,921. Por meio de simulação com valores comerciais mais elevados na função de resistor de anodo da etapa Ganho 2, obteve-se uma operação satisfatória com um resistor de 220k, que promoveu ganho de tensão de -24,498 na etapa Ganho 2. A análise e justificativa da alteração do resistor de anodo desta etapa é abordada com maior detalhe na Seção 5.1. O excedente de ganho pode ser atenuado no elemento R<sub>27</sub> da Figura 40, denominado potenciômetro de volume, uma vez que controla a magnitude da tensão de saída do VAS que adentra o estágio de saída do amplificador e, logo, a magnitude da tensão de saída do amplificador híbrido.

Sem o uso de capacitor de *bypass* na etapa Ganho 2, a tensão de polarização do triodo U<sub>3</sub> se torna volátil, gerando o fenômeno de *feedback* de corrente de catodo, conforme abordado na Seção 4.3.1. Pela amplitude do sinal de entrada da etapa, cerca de 5 V de pico a pico, a análise de pequenos sinais utilizada para dedução da Equação 21, que define o ganho de tensão de uma etapa catodo comum, torna-se pouco precisa. Realizando simulações computacionais, foi possível observar que quanto menor o sinal de tensão aplicado na entrada da etapa Ganho 2, maior é a efetividade da Equação 21 em prever precisamente o ganho de tensão aplicado pela etapa. Assim, a divergência de ganho em relação ao valor teórico esperado é justificável e as medidas corretivas apresentaram-se efetivas.

#### 4.8 PROJETO DA ETAPA BUFFER 2

Sucedendo a etapa Ganho 2, se encontra o circuito seguidor de emissor utilizado para implementação da etapa *Buffer 2*, que pode ser visualizada com maior detalhe na Figura 43.

O potenciômetro R<sub>27</sub> controla a magnitude do sinal que adentra a etapa *Buffer 2*. Considerando que a etapa *Buffer 2* realiza o acoplamento do VAS com o estágio de saída do amplificador, por permitir o controle da magnitude do sinal de saída do VAS resulta em influência direta na magnitude do sinal de saída do amplificador. O potenciômetro R<sub>27</sub> pode ser utilizado para atenuar os excedentes nos valores de ganhos de tensão, em relação aos valores nominais almejados, observados nas etapas Ganho 1 e Ganho 2. O resistor R<sub>28</sub> foi escolhido em 180 k $\Omega$  enquanto R<sub>27</sub> possui valor total de 1 M $\Omega$ , possuindo seu projeto análogo ao *Buffer 1* projetado na



**Figura 45: Circuito seguidor catodo para implementação da segunda etapa de buffer do VAS, correspondendo ao bloco Buffer 2. Fonte: Autoria própria.**

Seção 4.8.

#### 4.8.1 CAPACITORES DE ACOPLAMENTO

O dimensionamento dos capacitores de acoplamento, que visam reduzir o nível CC presente no sinal de tensão entre as etapas do amplificador, foi realizado com base na expressão 26, apresentada e justificada na Seção 4.8.1. Ou seja, por meio da expressão

$$C_a = \frac{1}{2\pi f_c R'} \quad (26)$$

A impedância de saída da etapa precedente ao capacitor considerada foi de 579,85  $\Omega$ , conforme calculado na Seção 4.6. A impedância da etapa subsequente foi considerada como 1 M $\Omega$ . Segundo Blencowe (2009), as frequências de corte utilizadas para dimensionamento dos capacitores de acoplamento, em aplicações de circuitos valvulados para instrumentos musicais, costumam ser escolhidas em frequências de 1 a 10 Hz. A frequência utilizada foi de 5 Hz, levando a um valor de 31,82 nF, utilizando a Equação 26. O valor comercial mais próximo, de 27 nF, foi utilizado para todos os capacitores de acoplamento do amplificador híbrido proposto ( $C_1$  e  $C_2$  da Figura 20 e  $C_5$  da Figura 40). A utilização do valor comercial de 27 nF leva a frequência de corte do filtro implementado a partir dos capacitores de acoplamento para, na realidade, 5,89 Hz, valor considerado satisfatório.

#### 4.9 FILTRO RC DA FONTE DE ALIMENTAÇÃO DO VAS

Visando filtrar a tensão utilizada na alimentação dos triodos que compõem o VAS, foi implementado um filtro resistivo-capacitivo (RC), por meio dos capacitores  $C_6$  e  $C_7$  e do resistor  $R_{29}$  da Figura 40. A tensão +HT, advinda de uma fonte linear não regulada com valor médio de tensão de aproximadamente 330 V, é aplicada no filtro. O sinal filtrado resultante é a grandeza +HT' da Figura 40.

O processo de filtragem do sinal +HT tem por objetivo reduzir oscilações observadas na tensão da fonte de alimentação, uma vez que podem possuir impacto negativo do sinal de áudio resultante do amplificador, inserindo ruídos audíveis. Sendo assim, o filtro RC busca levar a tensão da fonte para o nível mais constante quanto desejado. Tal recurso é comumente implementado em amplificadores valvulados, os quais são tipicamente alimentados por uma cadeia de filtros RC capazes de atenuar o nível CA da fonte de tensão (JONES, 2003).

O filtro RC, por apresentar um resistor em série com a fonte de alimentação, ocasiona uma queda na magnitude dessa última. Pelo fato de válvulas termiônicas trabalharem em baixas correntes, a queda de tensão observada não é comprometedora para a operação do circuito. Segundo Blencowe (2009), um triodo 12AX7 pode ter seu consumo de corrente considerado em 1 mA, para finalidades de projeto.

A capacitância do filtro RC,  $C_f$ , pode ser obtida utilizando a expressão

$$C_f = \frac{1}{2 \cdot \pi \cdot R_{RC} \cdot f_{RC}}, \quad (36)$$

na qual  $R_{RC}$  denota o valor do resistor série e  $f_{RC}$  a frequência de corte do filtro RC (JONES, 2003).

Segundo Blencowe (2009), a frequência de corte deve ser tão baixa quanto possível, sendo idealmente igual a 0 Hz, o que é inviável em circuitos reais. Um valor e 1 Hz é julgado adequado como definição de projeto. Utilizando um valor comum de resistor para essa aplicação, de 10 k $\Omega$ , obtém-se utilizando a Equação 36, um valor de capacitância de 34 uF. O valor comercial utilizado deve ser o maior mais próximo, visando atenuar tanto quanto possível as oscilações da fonte de tensão. Sendo assim, o valor escolhido para os capacitores  $C_6$  e  $C_7$  da Figura 40 é de 47 uF.

O filtro RC dimensionado é implementado a partir da saída do estágio valvulado em direção à entrada. Considera-se que o desempenho, em termos de abstenção de ruídos audíveis, das etapas iniciais do amplificador seja crucial para o sinal de áudio resultante, uma vez que ruídos em tais etapas podem ser amplificados

pelas etapas subsequentes (BLENCOWE, 2009). Considerando o resistor série com valor de  $10\text{ k}\Omega$  e  $1\text{ mA}$  de corrente para cada triodo, a tensão filtrada  $+HT'$  que atinge as etapas Ganho 1 e *Buffer* 1 (implementadas a partir dos triodos  $U_1$  e  $U_2$ , respectivamente), deve possuir valor médio de  $310\text{ V}$ .

#### 4.9.1 CONCLUSÃO DO CAPÍTULO

No presente capítulo foi apresentado o projeto, com base no referencial teórico encontrado na literatura, do circuito do estágio de ganho de tensão (VAS) do amplificador de potência híbrido proposto. Na Tabela 3, é possível encontrar um resumo dos componentes dimensionados ao longo do capítulo, denotados e dispostos conforme o circuito apresentado na Figura 40.

**Tabela 3:** Relação de componentes do estágio de saída do amplificador híbrido proposto, denotados conforme Figura 40.

Componente	Descrição	Valor
$+HT$	Tensão de alimentação	$330\text{ V}$
$+HT'$	Tensão filtrada de alimentação	$310\text{ V}$
$U_1$ a $U_4$	Válvulas do tipo triodo	ECC83/12AX7
$R_{16}, R_{20}, R_{23}$	Resistor $1/4\text{ W}$	$1\text{ M}\Omega$
$R_{17}, R_{24}$	Resistor $1/4\text{ W}$	$68\text{ k}\Omega$
$R_{18}$	Resistor $1/4\text{ W}$	$390\text{ k}\Omega$
$R_{19}$	Resistor $1/4\text{ W}$	$3,6\text{ k}\Omega$
$R_{21}, R_{28}$	Resistor $1/4\text{ W}$	$180\text{ k}\Omega$
$R_{22}, R_{27}$	Potenciômetro	$1\text{ M}\Omega$
$R_{25}$	Resistor $1/4\text{ W}$	$220\text{ k}\Omega$
$R_{26}, R_{29}$	Resistor $1/4\text{ W}$	$4,7\text{ k}\Omega$
$C_4, C_6, C_7$	Capacitor Eletrolítico	$47\text{ }\mu\text{F}$
$C_5$	Capacitor Poliéster	$27\text{ nF}$

Fonte: Autoria própria.

## 5 SIMULAÇÕES COMPUTACIONAIS

No presente capítulo são apresentados os resultados obtidos por meio da simulação virtual do amplificador de potência híbrido proposto. O *software* escolhido foi o *LTSpice*, da empresa *Linear Technology*, por se tratar de um programa gratuito e possuir os modelos reais para simulação virtual dos componentes utilizados no amplificador proposto.

As simulações virtuais foram realizadas utilizando o circuito completo do estágio de ganho de tensão (VAS), apresentado na Figura 40, conectado ao circuito completo do estágio de saída (OUT), apresentado na Figura 20, formando assim o amplificador de potência híbrido proposto.

Todas as curvas de tensão e corrente apresentadas ao longo desse capítulo foram geradas exportando os pontos da simulação para o *software MATLAB*, visando permitir melhor visualização gráfica e cálculos utilizando as grandezas elétricas que venham a ser necessários.

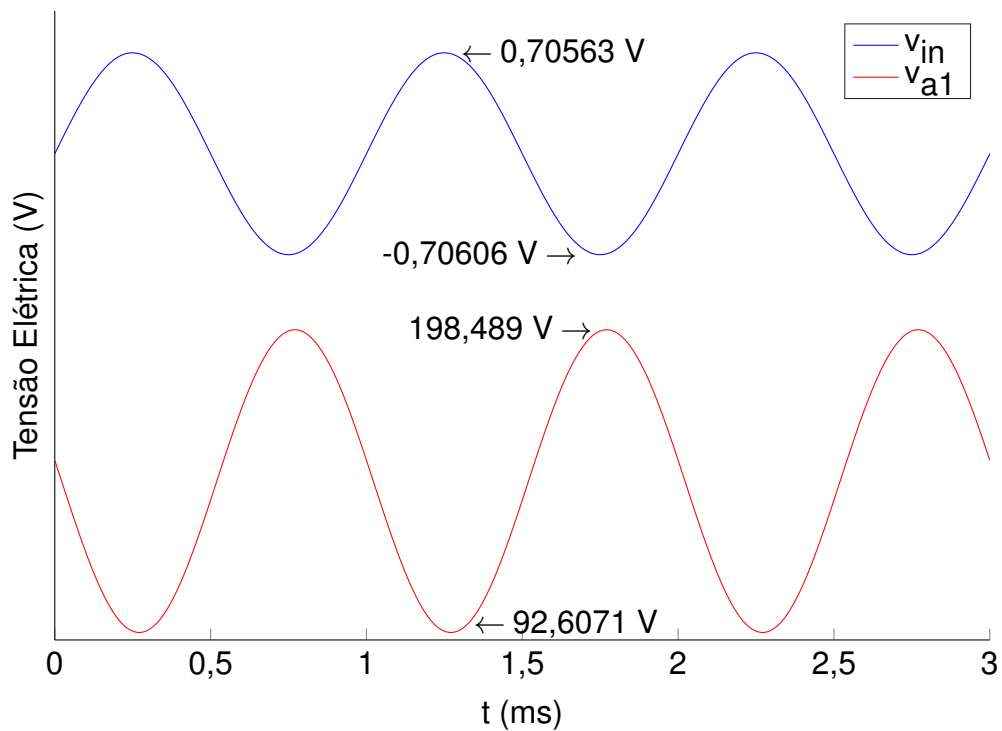
As comparações mais relevantes entre grandezas simuladas e esperadas com base na teoria são apresentadas posteriormente na Seção 6.4, após apresentação dos resultados práticos obtidos com a implementação do protótipo simulado.

### 5.1 SIMULAÇÕES COMPUTACIONAIS NO DOMÍNIO DO TEMPO

O sinal de tensão aplicado na entrada do amplificador simulado,  $v_{in}$ , pode ser visualizado na Figura 46, na curva superior (em azul).

A tensão  $v_{in}$  possui valor mínimo de -0,70606 V e máximo de 0,70563. Comparado ao valor teórico estipulado (mínimo e máximo de 0,70711), há uma divergência pequena, de 0,21%, associada à precisão dos pontos exportados pelo *LTSpice* e da fonte de sinal utilizada no programa. A diferença foi considerada irrelevante para os resultados apresentados. O valor eficaz do sinal  $v_{in}$  simulado foi de 0,4999 V.

O sinal  $v_{in}$  foi aplicado à etapa Ganho 1, descrita na Seção 4.5, composta pelo



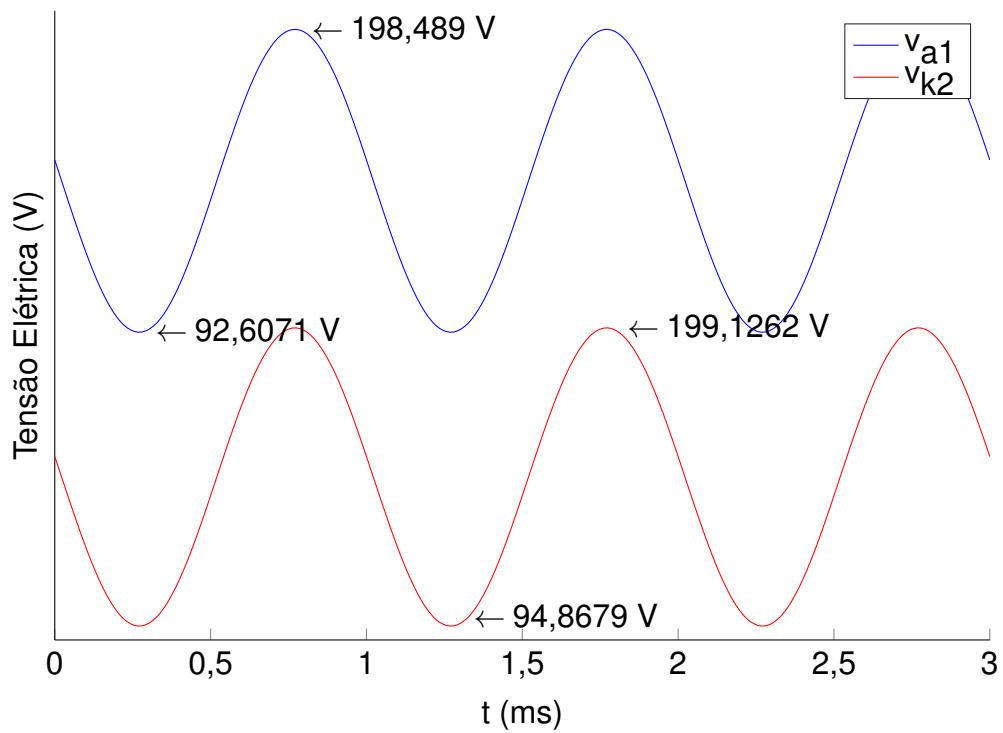
**Figura 46:** Sinais de tensão de entrada do amplificador ( $v_{in}$ ) e de saída da etapa Ganho 1 ( $v_{a1}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação virtual do circuito amplificador híbrido proposto.  
**Fonte:** Autoria própria.

triodo  $U_1$  na configuração catodo comum. O sinal de saída de tal etapa ( $v_{a1}$ ), que pode ser visualizado na Figura 46, apresentou valor mínimo de 92,6071 V e máximo de 198,4890 V, com valor médio de 149,17 V. O valor eficaz da componente CA de  $v_{a1}$  foi observado em 36,28 V. Sendo assim, a etapa Ganho 1 foi capaz de prover um ganho de tensão de -72,649. Reitera-se que o sinal negativo do ganho representa a inversão do sinal de entrada, conforme esperado em uma etapa na configuração catodo comum.

A saída da etapa Ganho 1 foi conectada ao *Buffer* 1, descrito na Seção 4.6, composto pelo triodo  $U_2$  na configuração seguidor de catodo. Na Figura 47, é possível visualizar os sinais de entrada e saída da etapa *Buffer* 1,  $v_{a1}$  (curva superior, em azul) e  $v_{k2}$  (curva inferior, em vermelho), respectivamente.

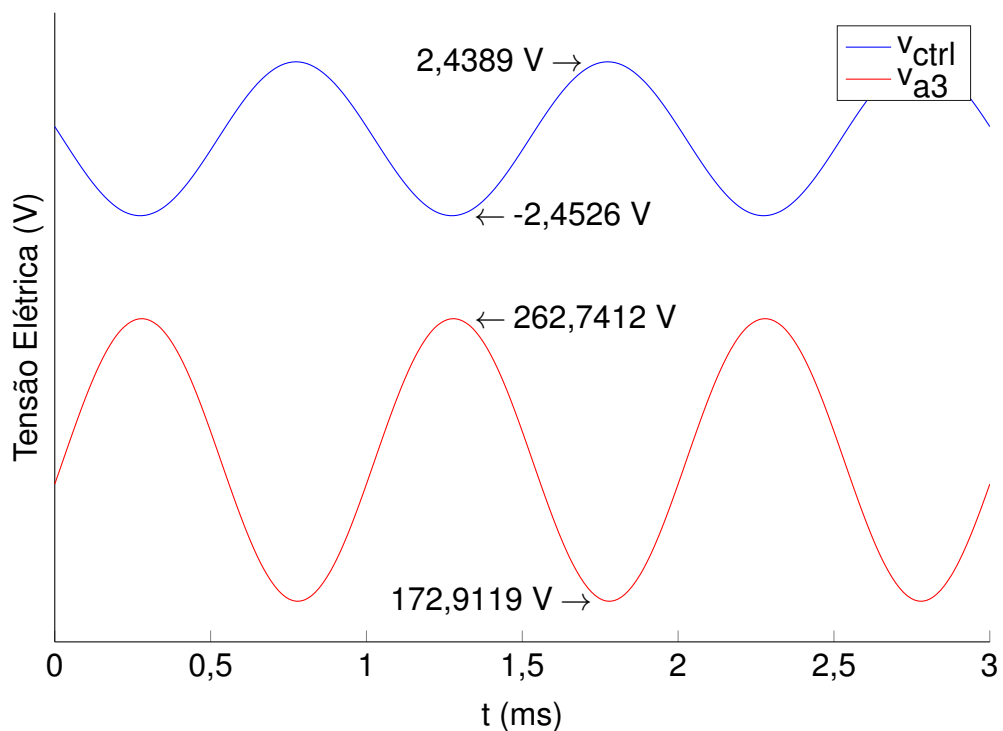
O ganho de tensão da etapa *Buffer* 1 foi de 0,990, fornecendo um valor eficaz na sua saída, considerando a componente CA do sinal  $v_{k2}$ , com valor de 35,927 V. O sinal  $v_{k2}$  obteve valor mínimo de 94,8679 V, máximo de 199,1262 V e médio de 146,96.

A tensão  $v_{k2}$ , após passar por um dos capacitores de acoplamento ( $C_5$  da Figura 40), foi aplicada ao potenciômetro de controle de distorção que, na simulação, aplicou um ganho de tensão de 0,0457. O sinal resultante após essa atenuação,  $v_{ctrl}$ ,



**Figura 47:** Sinais de tensão de entrada ( $v_{a1}$ ) e saída ( $v_{k2}$ ) da etapa Buffer 1, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto.  
Fonte: Autoria própria.

é apresentado na Figura 48 na curva superior (em azul).



**Figura 48:** Sinais de tensão de entrada ( $v_{ctrl}$ ) e saída ( $v_{a3}$ ) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente, para resistor de anodo de  $150\text{ k}\Omega$ . Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto.  
Fonte: Autoria própria.



O sinal  $v_{ctrl}$  apresentou valor médio de 0,1620 V, demonstrando a eficácia do capacitor de acoplamento ao eliminar quase a totalidade do valor CC presente no sinal  $v_{k2}$ , de 146,96 V segundo a simulação virtual. O sinal  $v_{ctrl}$  oscila entre -2,4526 V e 2,4389 V, possuindo valor eficaz de 1,42 V.

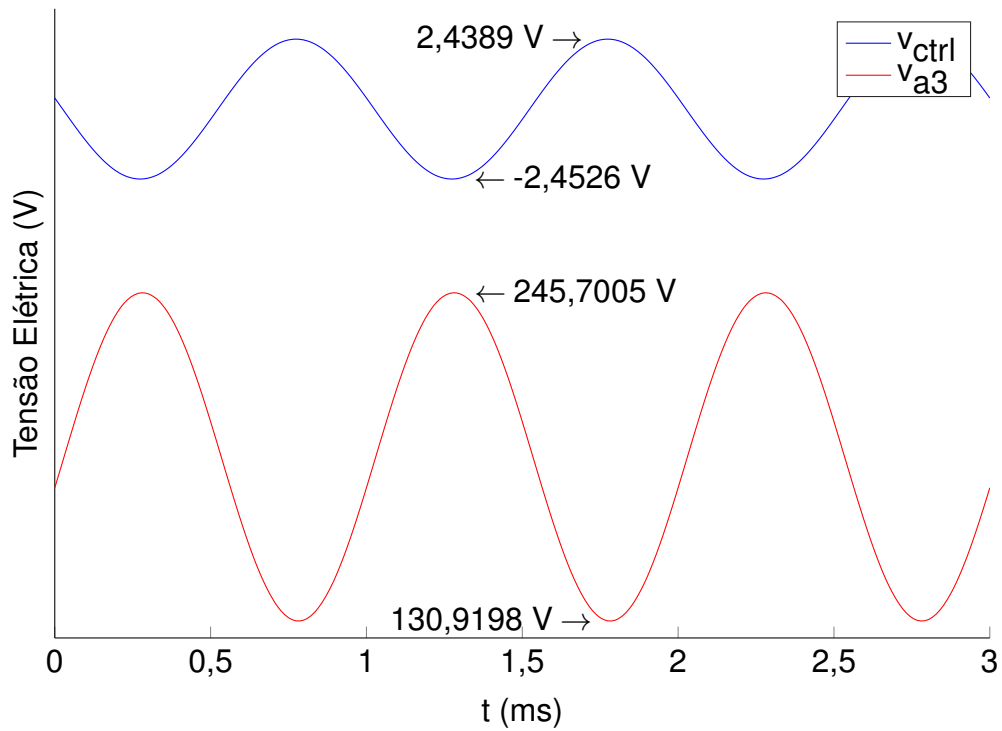
O sinal  $v_{ctrl}$  foi aplicado à entrada da etapa Ganho 2, abordada na Seção 4.7. Conforme citado em tal Seção, o dimensionamento inicial da etapa Ganho 2 previu que um resistor de anodo com valor de 150 k $\Omega$  seria suficiente para prover o ganho de tensão necessário para a etapa (-21,108). O sinal de saída da etapa Ganho 2 ( $v_{a3}$ ), obtido simulação inicial com o resistor de 150 k $\Omega$ , é apresentado na curva inferior, em vermelho, da Figura 48.

O ganho de tensão aferido para a etapa Ganho 2, com uso do resistor de 150k $\Omega$  foi de -17,921. Esse valor se encontra abaixo, em módulo, dos -21,108 esperados para o ganho de tensão da etapa. Portanto, o amplificador não seria capaz de atingir a tensão nominal especificada, caso a etapa Ganho 2 fosse implementada com resistor de 150 k $\Omega$  e os resultados práticos fossem condizentes com a simulação virtual. Sendo assim, o valor do resistor de anodo da etapa foi elevado, visando aumentar o ganho de tensão promovido. Após simulações com valores de resistores comerciais maiores e mais próximos a 150 k $\Omega$ , concluiu-se que um valor de 220 k $\Omega$  seria capaz de aplicar ganho de tensão suficiente. Uma nova simulação foi realizada, com o valor atualizado do resistor. O sinal de saída da etapa Ganho 2 passou então a ser o sinal  $v_{a3}$  apresentado na Figura 49 na curva inferior em vermelho.

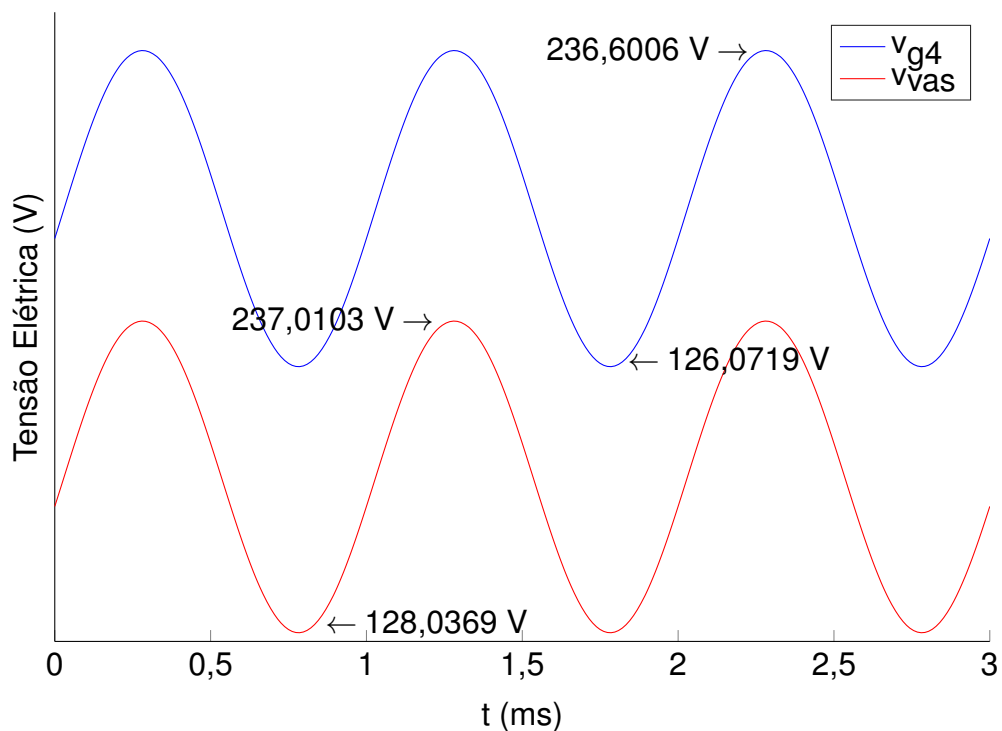
Com o resistor de anodo atualizado para 220 k $\Omega$ , a etapa Ganho 2 tornou-se capaz de aplicar ganho de tensão de -24,498. O excedente de ganho, em relação aos -21,108, foi atenuado posteriormente utilizando o potenciômetro de volume. O sinal  $v_{a3}$  possui valor mínimo de 130,9198 V, máximo de 245,7005 V, médio de 188,52 V. Sua componente CA possui valor eficaz de 42,35 V.

O potenciômetro de volume foi posicionado de modo a aplicar um ganho de 0,916, visando ajustar o valor de tensão de saída para o nominal estabelecido. O sinal de tensão resultante dessa atenuação,  $v_{g4}$ , que é aplicado na entrada da etapa *Buffer* 2 (descrita na Seção 4.8), é apresentado na Figura 50 na curva superior, em azul.

O sinal de saída da etapa *Buffer* 2, presente na saída do VAS ( $v_{vas}$ ), também é apresentado na Figura 50, na curva inferior (em vermelho). A tensão  $v_{vas}$  apresentou valor mínimo de 128,0369 V, máximo de 237,0103 V, médio de 188,52 V. Sua componente CA apresentou valor eficaz de 38,55 V. A etapa *Buffer* 2 apresentou ganho de tensão de 0,9931, com magnitude maior em comparação aos 0,986 supostos no dimensionamento dos componentes do VAS (Capítulo 4).

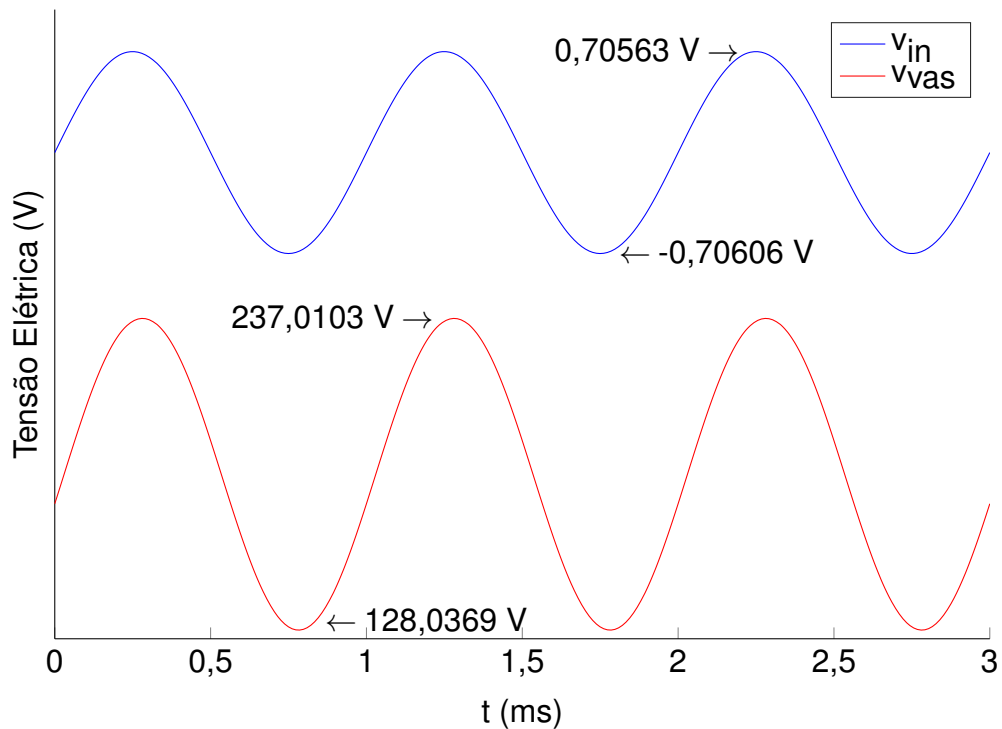


**Figura 49:** Sinais de tensão de entrada ( $v_{ctrl}$ ) e saída ( $v_{a3}$ ) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente, para resistor de anodo de  $220\text{ k}\Omega$ . Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. Fonte: Autoria própria.



**Figura 50:** Sinais de tensão de entrada ( $v_{g4}$ ) e saída ( $v_{VAS}$ ) da etapa Buffer 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. Fonte: Autoria própria.

A Figura 51 permite uma comparação entre o sinal de entrada do amplificador ( $v_{in}$ ) e de saída do VAS ( $v_{vas}$ ), apresentados nas curvas superior (em azul) e inferior (em vermelho).

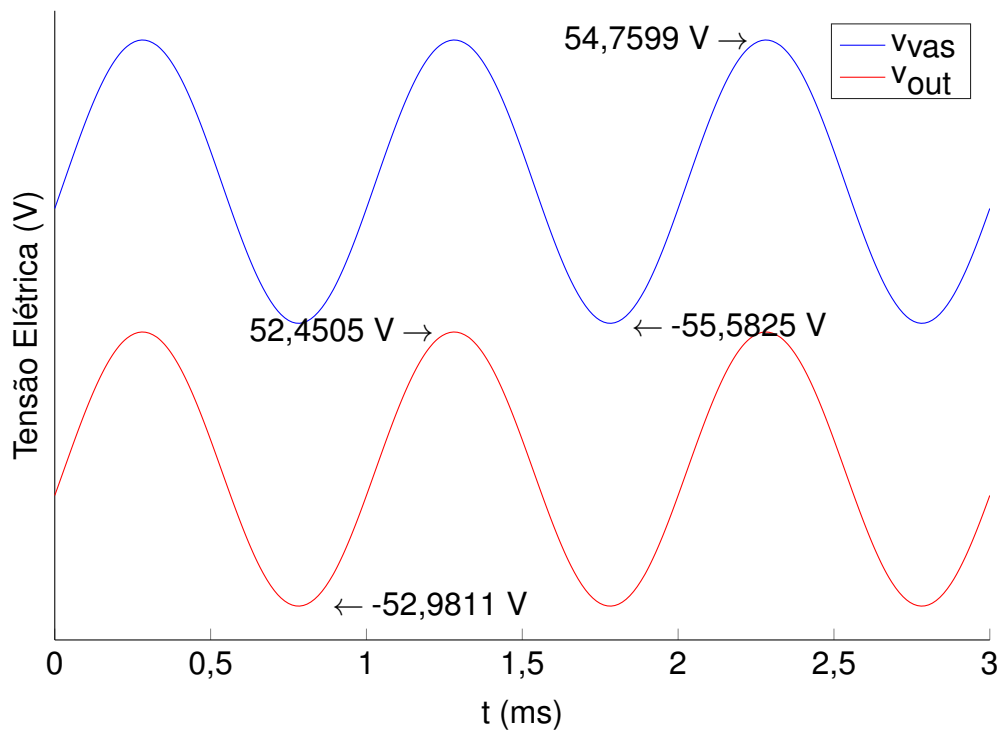


**Figura 51: Sinais de tensão de entrada do amplificador ( $v_{in}$ ) e de saída do estágio de ganho de tensão ( $v_{vas}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. Fonte: Autoria própria.**

O ganho de tensão do VAS ( $A_{V(vas)}$ ), de acordo com os dados obtidos na simulação virtual, foi de 77,948, uma divergência de 6,98% em relação aos 74,830 esperados com base no dimensionamento apresentado na Seção 4.4.

O sinal proveniente do VAS foi então inserido no estágio de saída (OUT) do amplificador híbrido proposto, cujo circuito é apresentado na Figura 20. Na Figura 52 é possível visualizar o sinal  $v_{vas}$  em acoplamento CA, tendo subtraído seu valor médio, na curva superior (em azul), visando fornecer uma melhor comparação gráfica com o sinal de saída do amplificador ( $v_{out}$ ), que é apresentado na curva inferior (em vermelho).

O sinal  $v_{out}$ , apresentado na Figura 52, possui valor mínimo de -52,9811 V, máximo de 52,4505 V, valor médio de 6,36 mV e eficaz de 37,42 V. O valor médio do sinal de saída é o *offset* CC abordado na Seção 3.8, apresentado-se menor que 15 mV, especificado por Self (2009) como adequado para um amplificador de potência. O baixo *offset* representa a eficácia dos capacitores de acoplamento e do servo CC projetados ao reduzir a componente CC da tensão de saída.

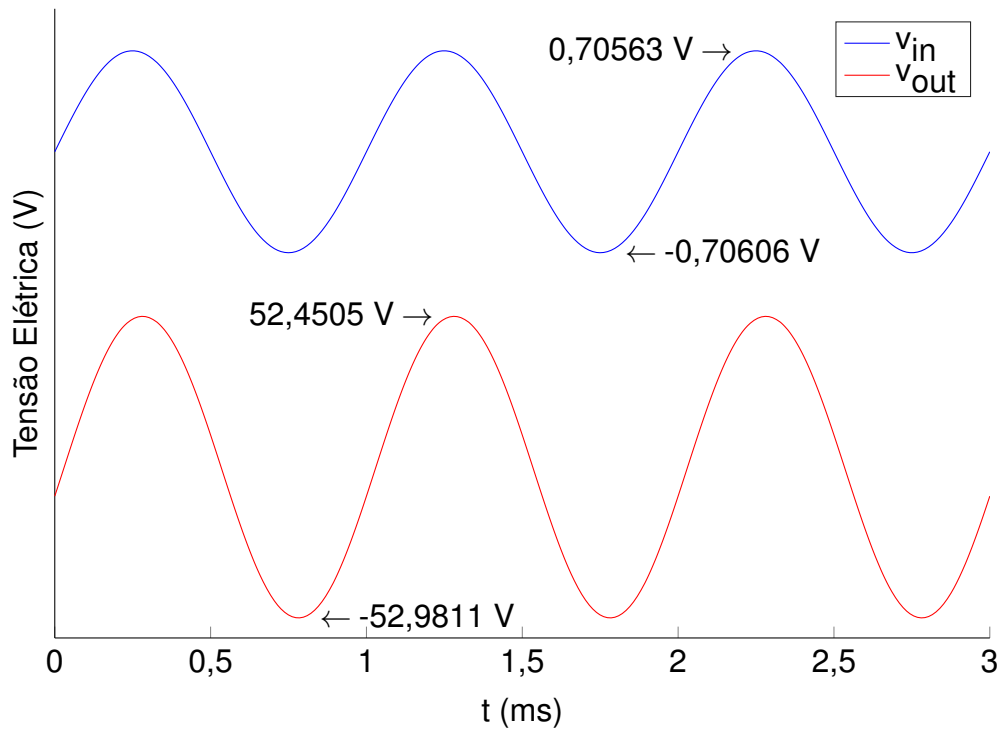


**Figura 52: Sinais de tensão de entrada ( $v_{vas}$ ) e saída ( $v_{out}$ ) do estágio de saída do amplificador híbrido proposto, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto. Fonte: Autoria própria.**

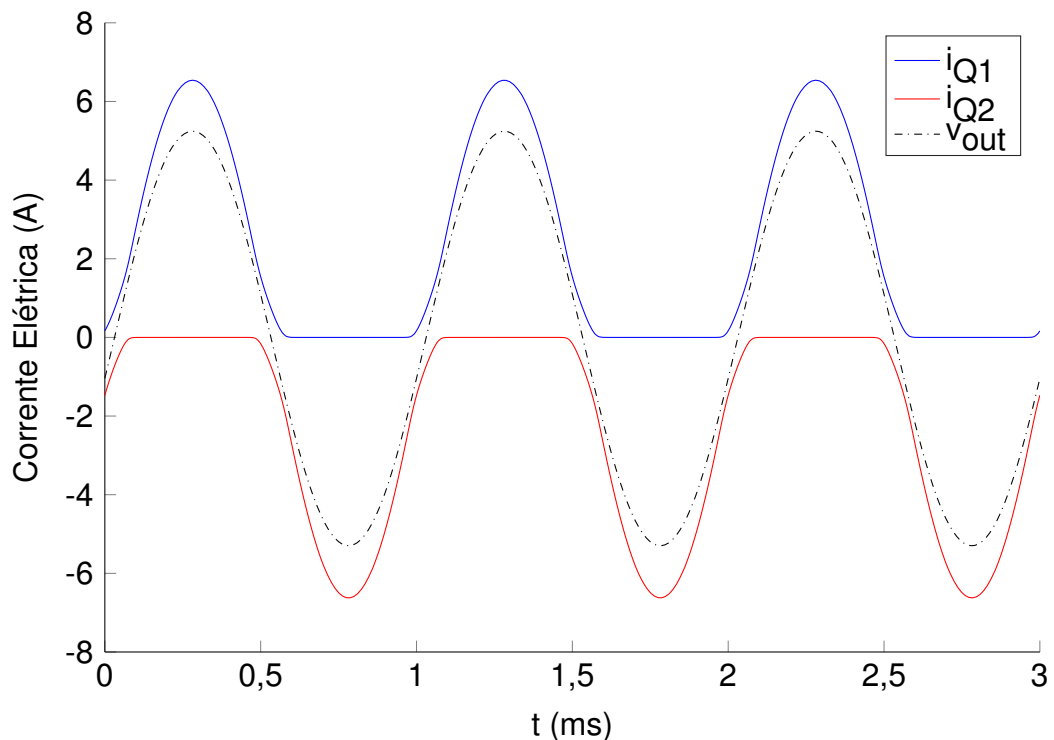
Com base nos valores obtidos na simulação computacional, verificou-se que o ganho de tensão aplicado pelo estágio de saída foi de 0,96, considerado satisfatório uma vez que se encontra próximo ao valor unitário, esperado para um estágio de saída ideal.

Na Figura 53, é possível visualizar os sinais de entrada ( $v_{in}$ ) e saída ( $v_{out}$ ) do amplificador híbrido simulado, nas curvas superior (em azul) e inferior (em vermelho), respectivamente. O ganho total aplicado pelo circuito, na simulação virtual, foi de 78, , apresentando erro de apenas 0,0053% em relação ao ganho teórico esperado de 78,840. Assim, o valor eficaz da tensão de saída atingiu os 37,42 V esperados na operação nominal. A potência medida na carga foi de 175,05 W, suficientemente próxima à potência de 175 W definida como nominal na Seção 3.2.

Na Figura 54 é possível visualizar as curvas de corrente para  $Q_1$ ,  $i_{Q1}$  (na curva superior, em azul) e para  $Q_2$ ,  $i_{Q2}$  (na curva inferior, em vermelho), além de uma amostra (atenuação de 10 vezes) da tensão de saída do amplificador ( $v_{out}$ , em preto). Conforme abordado na Seção 2.2, em um amplificador da classe AB, no semiciclo positivo da senoide de entrada, o MOSFET  $Q_1$  do estágio de saída é colocado em condução. Já no semiciclo negativo, o MOSFET  $Q_2$  entra em condução. Assim, é possível verificar a correta operação do amplificador, situando-se na classe AB.



**Figura 53:** Sinais de tensão entrada ( $v_{in}$ ) e saída ( $v_{out}$ ) do amplificador híbrido proposto, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da simulação computacional do circuito amplificador híbrido proposto.  
 Fonte: Autoria própria.



**Figura 54:** Curvas de correntes nos MOSFETs da etapa de potência. Resultados obtidos por meio da simulação computacional do amplificador híbrido proposto.  
 Fonte: Autoria própria.

Também é possível notar na Figura 54 que, na região de *crossover*, há um período de tempo no qual ambos os transistores de saída entram em condução. Isso se deve à operação não ideal dos MOSFETs simulados, podendo ser verificado sinal na saída do estágio antes de que a operação atinja a região de saturação dos componentes. A tensão de polarização  $V_{bias}$  foi colocada em 9,53 V para obtenção de tal operação.

## 5.2 SIMULAÇÕES COMPUTACIONAIS NO DOMÍNIO DA FREQUÊNCIA

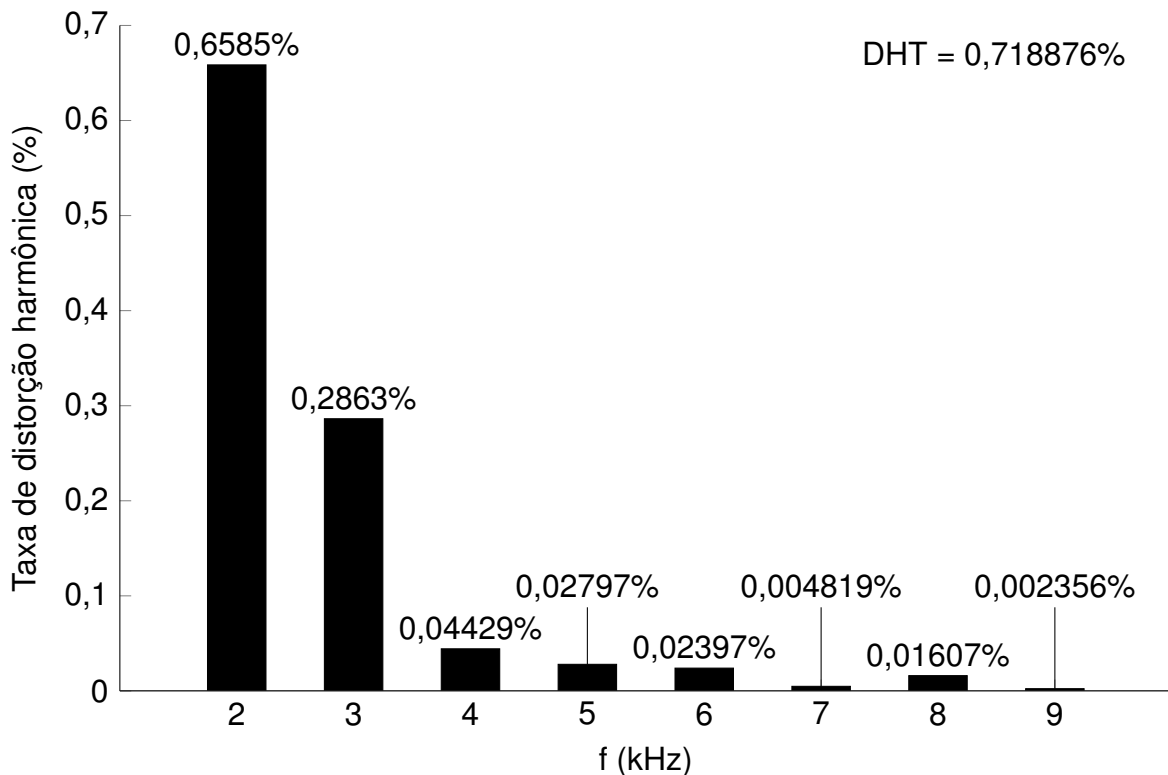
### 5.2.1 ANÁLISE DE DISTORÇÃO HARMÔNICA POR MEIO DOS RESULTADOS DAS SIMULAÇÕES COMPUTACIONAIS

O *software* LTSpice é capaz de fornecer uma tabela das componentes harmônicas presentes nos sinais de tensão e corrente resultantes das simulações. Na Figura 55, é possível visualizar um gráfico das taxas de distorção harmônica de tensão (dadas em percentuais em relação à componente fundamental) das harmônicas de segunda a nona ordem (frequência  $f$  de 2 a 9 kHz), para o sinal  $v_{VAS}$  presente na saída do VAS. As componentes situadas em frequências maiores a 9 kHz foram omitidas, por apresentar magnitude considerada desprezível, todas menores quando comparadas à magnitude da nona harmônica.

Nota-se, com auxílio da Figura 55, que as harmônicas de segunda e terceira ordem apresentaram maior amplitude, representado 0,6585% e 0,2863% da magnitude da frequência fundamental, situada em 1 kHz. A distorção harmônica total (DHT) foi medida em aproximadamente 0,7189%. O cálculo da DHT foi realizado considerando 20 harmônicas, assim como para o restante das taxas de distorção apresentadas ao longo do presente capítulo.

Em seguida, o estágio de saída do amplificador foi simulado de maneira isolada, com uma fonte ideal de tensão em sua entrada, configurada com a magnitude da tensão  $v_{VAS}$  em regime nominal. Tal simulação computacional foi realizada para averiguar o comportamento, em termos de distorção do sinal de tensão, do estágio de saída de maneira isolada. A Figura 56 apresenta as taxas de distorção harmônica resultantes.

A DHT, para o estágio de saída operando isolado do VAS, foi de aproximadamente 0,1097%, valor significativamente menor que os 0,7189% aferidos no estágio valvulado, operando conforme esperado. Nota-se, com auxílio da Figura 56 que houve predominância da harmônica de terceira ordem em relação à de segunda ordem.



**Figura 55: Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem, em função da frequência, aferidas no sinal de tensão proveniente do VAS (vvas). Resultados obtidos por meio de simulação computacional. Fonte: Autoria própria.**

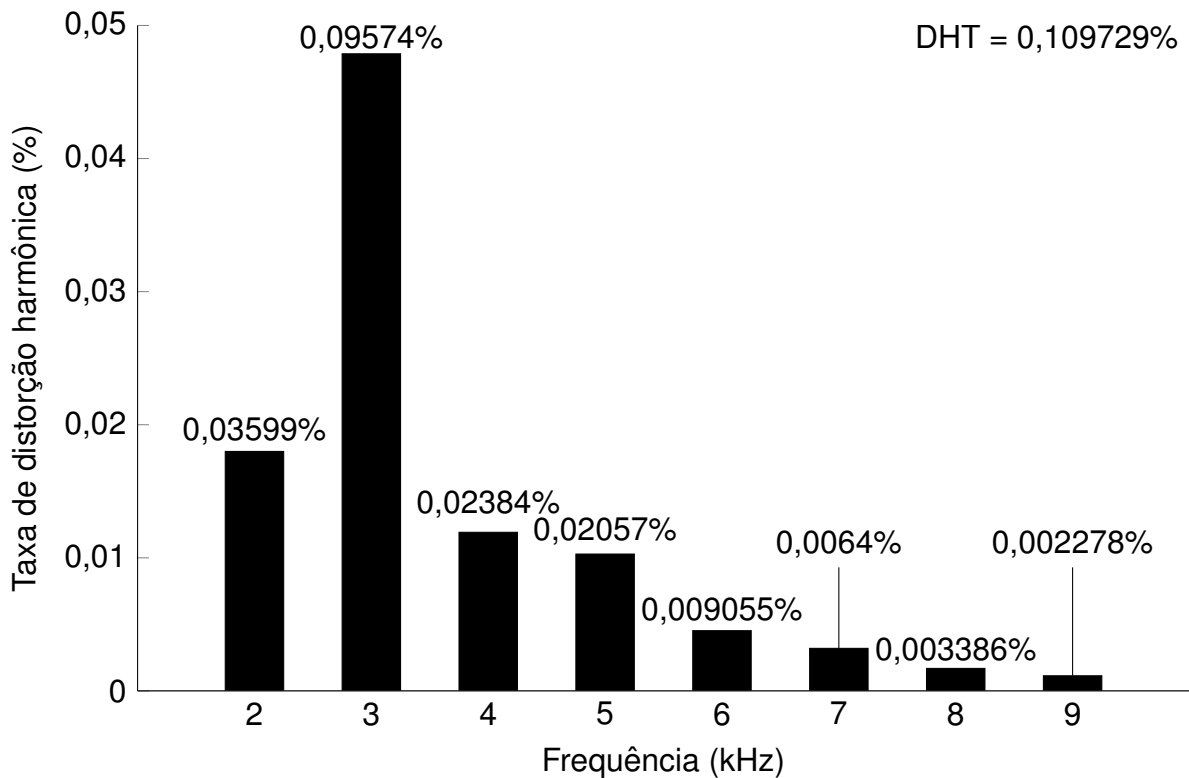
Na Figura 57, é possível visualizar as taxas de distorção harmônicas do sinal de tensão na saída do amplificador, quando este foi colocado em operação nominal. A DHT total do amplificador, segundo os dados da simulação computacional, foi de aproximadamente 0,8248%.

### 5.2.2 RESPOSTA EM FREQUÊNCIA DO AMPLIFICADOR HÍBRIDO SIMULADO

Visando obter a resposta de magnitude e fase do amplificador em função da frequência do sinal de tensão na entrada foi realizada uma última simulação, com o LTSpice configurado no modo de análise CA. A curva de magnitude (em dB) em função da frequência (em Hz) resultante de tal análise pode ser visualizada na Figura 59.

Conforme é possível observar na Figura 69, na frequência de 20 Hz o amplificador foi capaz de aplicar um ganho de 38,6460 dB. Já em 20 kHz, o ganho aferido foi de 31,4278 dB. Na frequência do sinal utilizado para teste do amplificador, 1 kHz, o ganho aplicado foi de 37,4711 dB.

A Figura 59 apresenta a resposta da fase (dada em graus) em função da frequência (em Hz) do circuito amplificador de potência híbrido proposto, obtida por meio de simulação computacional.



**Figura 56: Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem em função da frequência. Dados do sinal de saída do amplificador (vout), com o estágio de saída operando de maneira isolada em tensão nominal. Resultados obtidos por meio de simulação computacional.**

**Fonte: Autoria própria.**

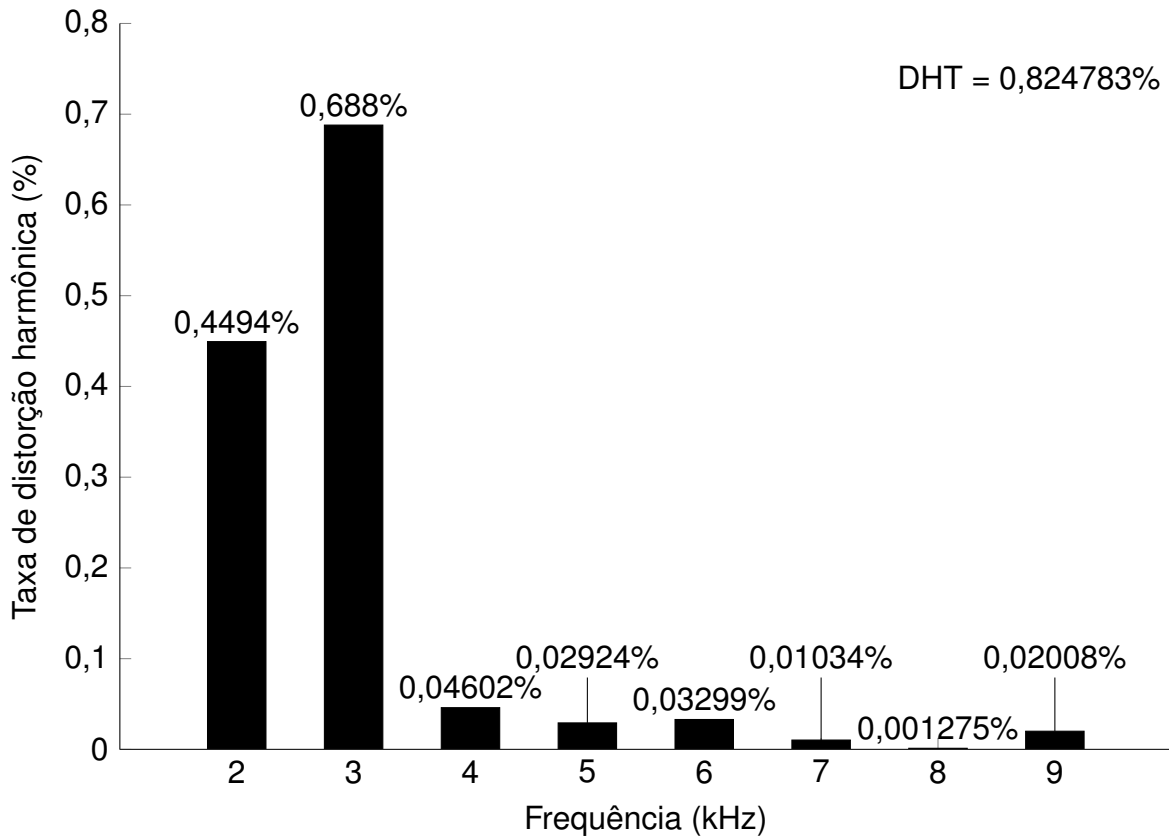
Nota-se, com auxílio da Figura 59 que há um atraso de aproximadamente  $22^\circ$  na fase do amplificador no início da banda passante desejada, em 20 Hz. Ao final da banda passante limite das frequências audíveis, em 20 kHz, espera-se um adiantamento de fase de  $126,9338^\circ$ . Na frequência do sinal de teste, em 1 kHz, espera-se um adiantamento de fase de  $11,4992^\circ$ . As causas e consequências da resposta em frequência do amplificador são discutidas na Seção 6.4.

### 5.3 CONCLUSÃO DO CAPÍTULO

Nesse capítulo foram apresentados os resultados obtidos por meio da simulação computacional do circuito amplificador de potência híbrido proposto, projetado ao longo das seções 3 e 4. O circuito utilizado na simulação do estágio de ganho de tensão (VAS) é o apresentado na Figura 40, enquanto o circuito do estágio de saída (OUT) é apresentado na Figura 20. Ambos circuitos foram conectados para que as análises do amplificador híbrido completo fossem realizadas.

As simulações computacionais se mostraram de suma importância para o desenvolvimento do trabalho, sendo realizadas em paralelo às etapas de idealização e dimensionamento dos circuitos propostos, uma vez que foram capazes de subsidiar

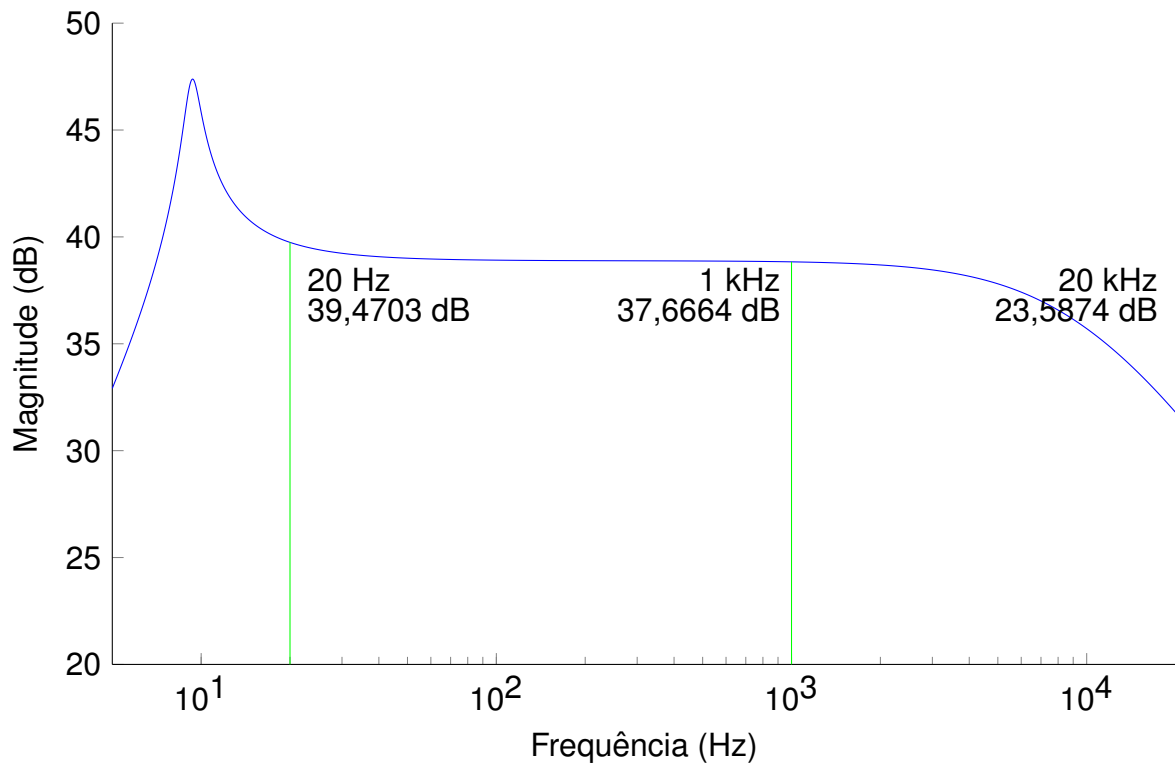




**Figura 57:** Gráfico das taxas de distorção das harmônicas de tensão de segunda a nona ordem, aferidas no sinal de saída do amplificador completo (vout), operando em regime nominal. Resultados obtidos por meio de simulação computacional.

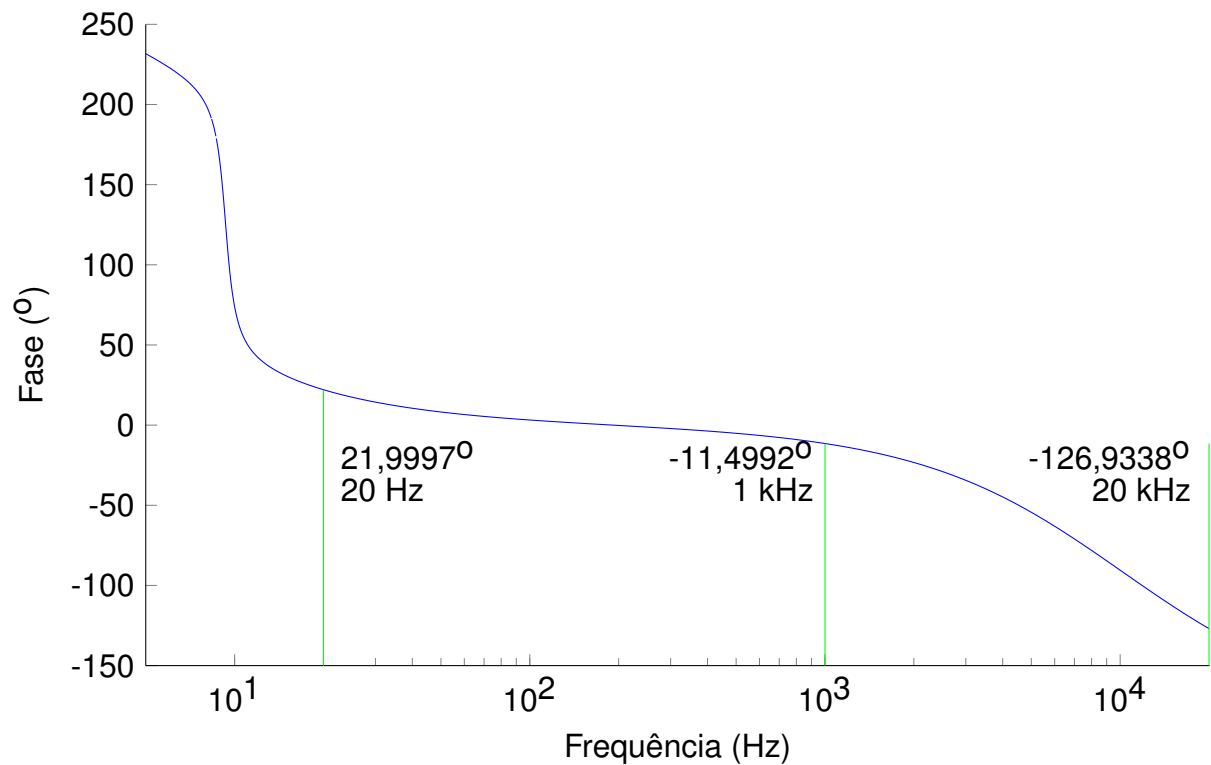
Fonte: Autoria própria.

alterações e permitir verificações da correta operação do amplificador. As discussões consideradas mais relevantes são apresentadas na Seção 6.4, juntamente com a análise dos resultados práticos obtidos na implementação do protótipo e das comparações com os resultados teóricos esperados.



**Figura 58:** Resposta em frequência do amplificador de potência híbrido. Curva de magnitude obtida por meio da simulação computacional do circuito proposto.

Fonte: Autoria própria.



**Figura 59:** Resposta em frequência do amplificador de potência híbrido. Curva de fase obtida por meio da simulação computacional do circuito proposto.

Fonte: Autoria própria.

## 6 PROTÓTIPO, RESULTADOS E DISCUSSÕES

O circuito do estágio de amplificação de tensão (VAS) é o apresentado na Figura 40, enquanto o circuito utilizado para implementação do estágio de saída (OUT) é o apresentado na Figura 20.

Inicialmente, na Seção 6.1, é apresentada uma norma que serviu como base para definição dos parâmetros a serem aferidos no amplificador implementado. Ao longo do restante do presente capítulo são apresentados os resultados obtidos por meio da implementação prática do amplificador de potência híbrido proposto, tanto no domínio no tempo (Seção 6.2), quanto no domínio da frequência (Seção 6.3.2). Ainda, uma análise da taxa de distorção harmônica em relação ao sinal de entrada é apresentada na Seção 6.3.1. Ao final do capítulo, na Seção 6.4, os principais resultados obtidos na implementação prática são analisados e discutidos. Algumas imagens do protótipo real implementado podem ser observadas no Apêndice A.

### 6.1 NORMA

O projeto de circuitos eletrônicos para aplicações em sinais audíveis é, em alguns aspectos, subjetivo. Conforme abordado por Hamm (1973), que compara amplificadores puramente valvulados com puramente transistorizados, é complexa a obtenção de uma conclusão definitiva sobre a qualidade tonal dos circuitos eletrônicos para áudio. Frequentemente na literatura, como abordado por Self (2009), Jones (2003), Blencowe (2009) e Duncan (1996), a título de exemplo, é colocada em pauta o real impacto de parâmetros como resposta em frequência e, especialmente, distorção harmônica do sinal, na percepção do sinal audível por usuários de amplificadores de sinais de áudio.

Visando minimizar a subjetividade dos resultados do presente trabalho, natural por se tratar de uma aplicação em áudio, buscou-se a obtenção de uma norma nacional que fosse capaz de determinar quais parâmetros devem ser aferidos em um equipamento desse tipo. A norma utilizada foi a parte 3 da ABNT NBR IEC 60268-3, do ano de 2010, intitulada "Equipamentos de sistemas de som - Parte 3:

Amplificadores”(ABNT, 2010).

Como definido na norma ABNT (2010), esta ”especifica as características que convém que sejam incluídas em especificações de amplificadores, assim como os métodos de medição correspondentes”. Tal norma não tem por objetivo apresentar limites máximos e mínimos para amplificadores comercializados em território nacional, mas sim é tratada com caráter sugestivo quanto aos parâmetros cabíveis a serem especificados. São eles, tal qual apresentados na norma ABNT (2010):

- tensão nominal de alimentação de energia;
- impedância nominal da fonte;
- tensão nominal de entrada;
- impedância nominal de carga;
- distorção harmônica total ou tensão ou potência nominal de saída;
- condições mecânicas e climáticas nominais.

Os primeiros dois itens citados, tensão e impedância nominal da fonte de alimentação de energia, tem sua especificação justificada para amplificadores que seriam comercializados. Considera-se que o presente trabalho tem finalidades acadêmicas e, além disso, não possui como foco propor e implementar topologias de fontes de alimentação. Também por se tratar de um protótipo experimental, o parâmetro ”condições mecânicas e climáticas nominais”também não foi considerado cabível de justificação. Os três parâmetros aqui citados permanecerão sem suas respectivas especificações, o que não foi considerado danoso à relevância acadêmica do presente trabalho.

Entretanto, por meio da análise da literatura especializada em eletrônica de áudio (a citar, Self (2009), Cordell (2011), Duncan (1996), Kyttala (2008) e Lahdevaara (2012)), notou-se a comum especificação dos parâmetros restantes da lista apresentada. São eles: tensão nominal de entrada, impedância nominal de carga e DHT ou tensão ou potência nominal de saída. Portanto, tais parâmetros são especificados ao longo do presente trabalho.

Conforme abordado na Seção 3.2, a tensão nominal de entrada do amplificador foi especificada como 0,5 V (valor eficaz), sendo essa uma consideração comum e válida para a aplicação do circuito (SELF, 2009). A impedância nominal de carga foi especificada em  $8 \Omega$ , sendo esse um valor comum na indústria observado em alto-falantes (individuais ou arranjos) voltados para a aplicação do trabalho

(instrumentos musicais em geral). A potência nominal de saída do amplificador foi especificada, por definição de projeto, em 175 W, valor julgado adequado para a aplicação. Por consequência, das especificações de potência e impedância de carga nominais, resultou-se na necessidade de uma tensão eficaz nominal na saída do amplificador de 37,42 V. A distorção harmônica total (DHT) observada no sinal de saída do amplificador, em relação ao sinal aplicado em sua entrada, foi aferida em um valor de 1,2214% na potência nominal. O cálculo e discussão da DHT medida no amplificador implementado são apresentados na Seção 6.3.1.

A seguir, se encontra a apresentação dos resultados obtidos na implementação prática do amplificador híbrido proposto pelo presente trabalho, com objetivo de comprovar a obtenção dos parâmetros nominais especificados. As discussões consideradas relevantes são abordadas na Seção 6.4.

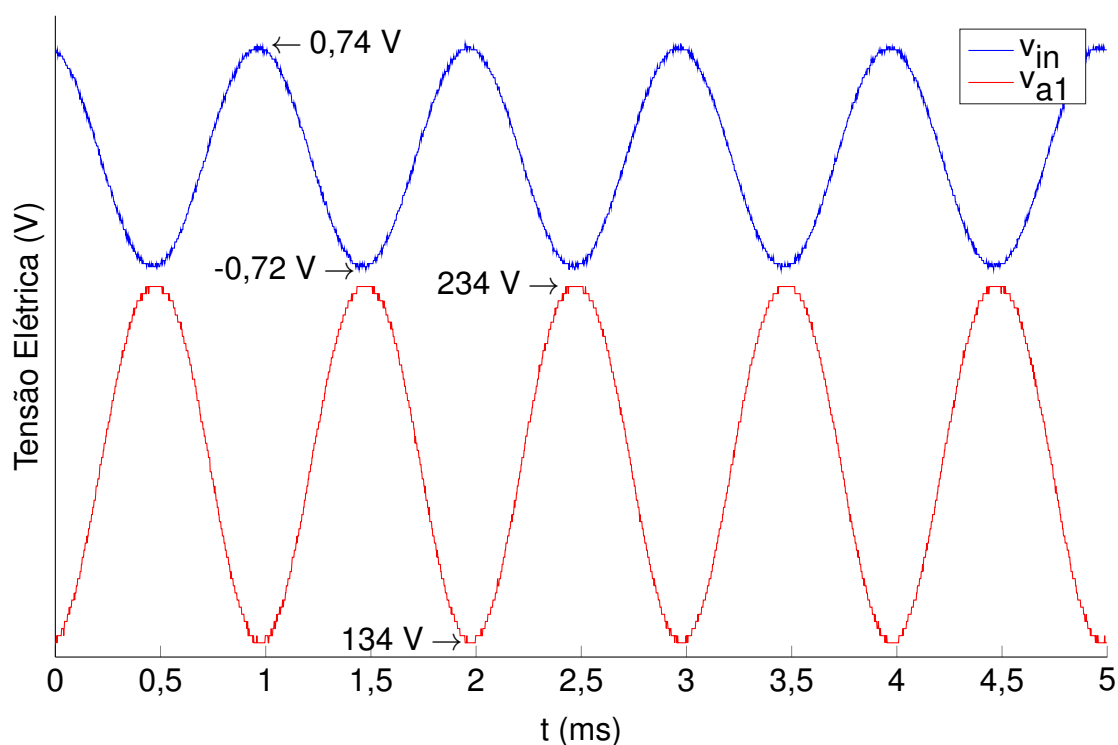
## 6.2 RESULTADOS NO DOMÍNIO DO TEMPO

O circuito do estágio de ganho de tensão (valvulado) foi alimentado a partir de uma fonte linear de tensão CC de confecção própria, a qual foi capaz de fornecer o valor de nominal de  $+HT=330$  V. Já o estágio de saída teve sua tensão nominal de  $\pm V_{CC}=\pm 66$  V fornecida por meio de uma associação de fontes de tensão CC da marca *Instrutherm* disponíveis nos laboratórios de eletrônica analógica da UTFPR - Câmpus Pato Branco.

O amplificador de potência híbrido foi então colocado em operação, com o sinal de entrada  $v_{iN}$  sendo fornecido por meio de um gerador de funções arbitrárias da marca Rigol. O sinal de tensão  $v_{iN}$ , obtido na implementação prática do protótipo, pode ser visualizado na Figura 60, na curva superior (em azul). A tensão  $v_{iN}$  apresentou valor mínimo de 0,72 V e máximo de 0,74 V, além de valor médio de 6,8 mV e eficaz de 0,4997 V.

Também é possível observar, na Figura 60, a curva de tensão  $v_{a1}$  (curva inferior, em vermelho), aferida na saída da etapa Ganho 1 (anodo do triodo  $U_1$ ). O sinal de tensão  $v_{a1}$  apresentou magnitude mínima de 134 V, máxima de 234 V e valor médio de 185,67 V. O valor eficaz da componente CA de  $v_{a1}$  foi de 35,76 V. O ganho de tensão verificado na etapa Ganho 1 foi de -71,411, com o sinal negativo denotando inversão do sinal de entrada, conforme esperado para um estágio na configuração catodo comum.

A tensão  $v_{a1}$  foi inserida na entrada da etapa *Buffer* 1 implementada, composta pelo triodo  $U_2$  na configuração seguidor de catodo. O sinal  $v_{k2}$  resultante



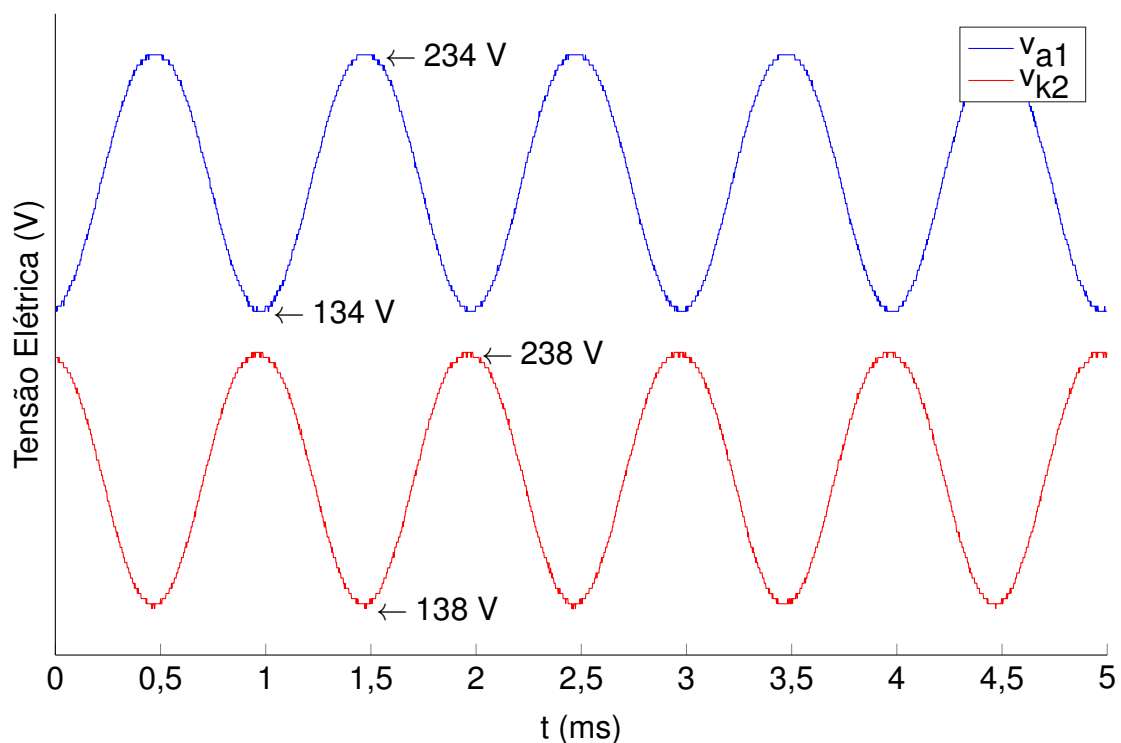
**Figura 60:** Sinais de tensão de entrada do amplificador ( $v_{in}$ ) e de saída da etapa Ganho 1 ( $v_{a1}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática circuito amplificador de potência híbrido proposto.  
**Fonte:** Autoria própria.

de tal etapa, coletado no catodo de  $U_2$ , pode ser observado na Figura 61, na curva inferior (em vermelho). Também na Figura 61, a tensão  $v_{a1}$  pode ser visualizada, na curva superior (em azul), permitindo comparação gráfica entre sinais de entrada e saída da etapa *Buffer* 1.

O sinal  $v_{k2}$  apresentou valor mínimo de 138 V, máximo de 238 V, médio de 190,24 V e eficaz de 35,06 V. O ganho de tensão aplicado pela etapa *Buffer* 1, na implementação prática do protótipo, foi de 0,9847.

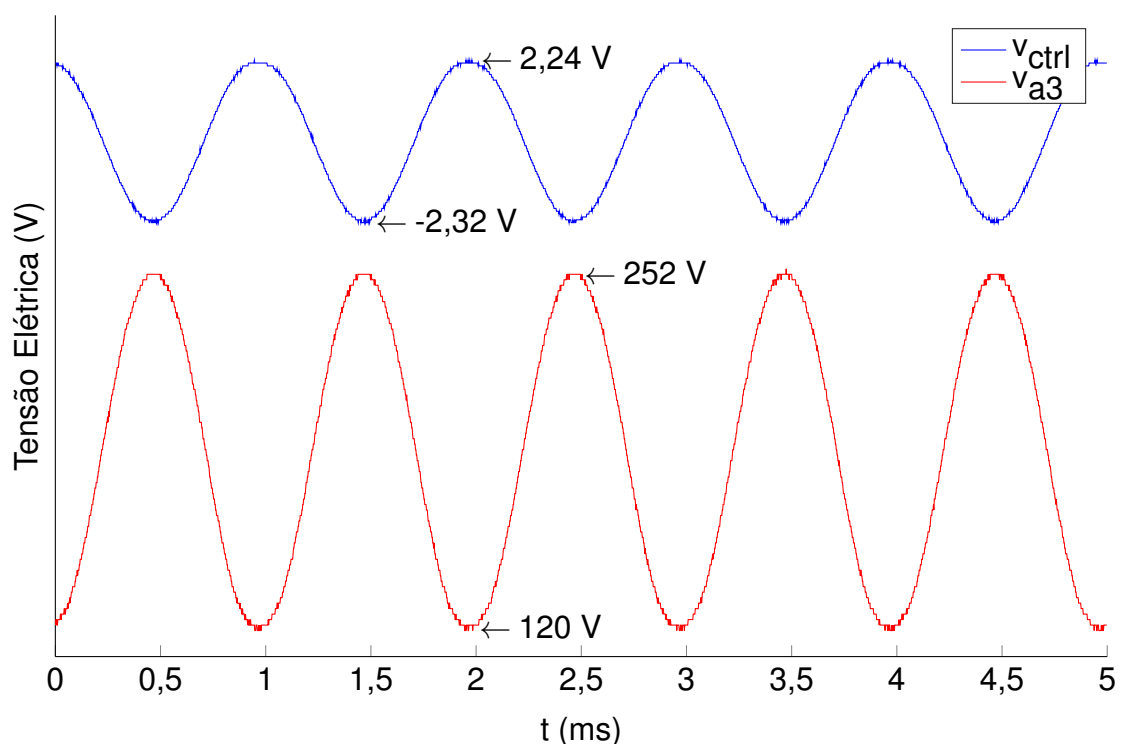
Após passar pelo capacitor de acoplamento  $C_5$ , o sinal  $v_{k2}$  foi atenuado pelo potenciômetro de controle de distorção do amplificador, conforme abordado na Seção 4.4. O ganho do circuito de controle de distorção foi de 0,04574, resultando no sinal  $v_{ctrl}$  apresentado na Figura 62 na curva superior (em azul). O sinal de tensão  $v_{ctrl}$  apresentou valor mínimo de -2,32 V, máximo de 2,24 V, médio de 41,4 mV e eficaz de 1,6035 V.

A tensão  $v_{ctrl}$  foi então inserida na etapa Ganho 2, implementada utilizando um triodo na configuração catodo comum, com resistor de anodo de valor 220 k $\Omega$ , conforme abordado na Seção 4.7. O sinal de saída da etapa Ganho 2,  $v_{a3}$ , coletado no anodo do triodo  $U_3$ , pode ser observado na Figura 62, na curva inferior (em vermelho). O sinal de tensão  $v_{a3}$  apresentou valor mínimo de 120 V, máximo de



**Figura 61:** Sinais de tensão de saída da etapa Ganho 1 ( $v_{a1}$ ) e de saída da etapa Buffer 1 ( $v_{k2}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação do circuito amplificador de potência híbrido proposto.

Fonte: Autoria própria.

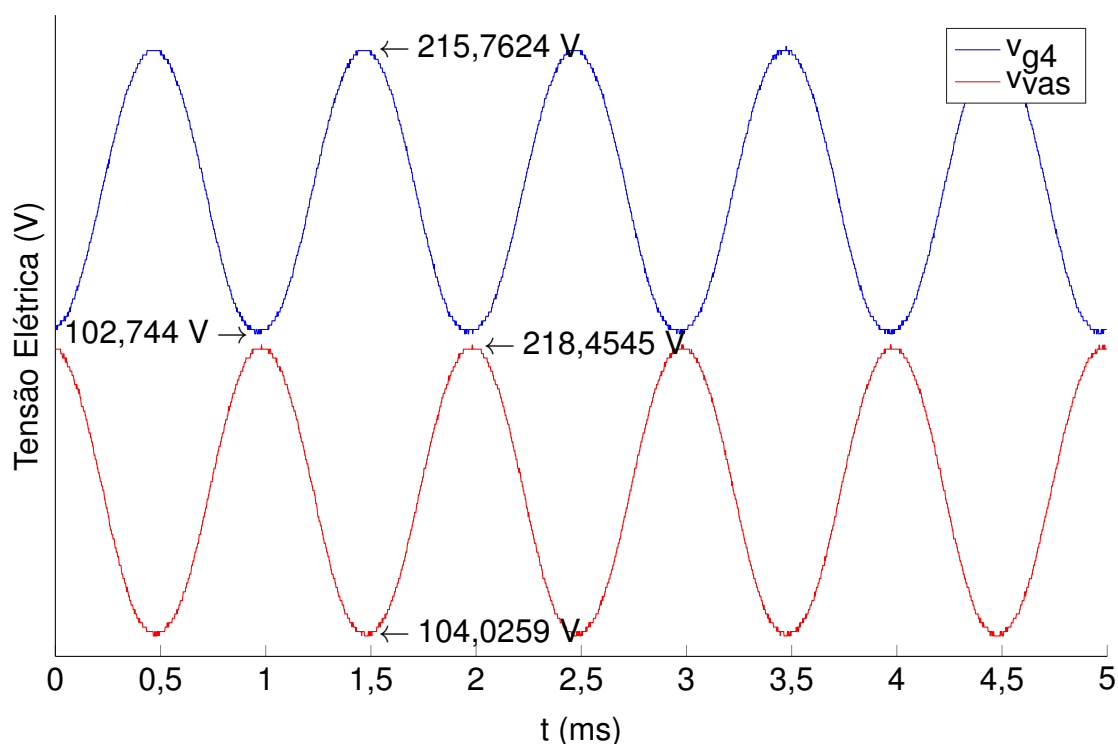


**Figura 62:** Sinais de tensão de entrada ( $v_{ctrl}$ ) e de saída ( $v_{a3}$ ) da etapa Ganho 2, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto.

Fonte: Autoria própria.

252 V, médio de 184,51 V e sua componente CA teve valor eficaz de 46,54 V. O ganho de tensão aplicado pela etapa Ganho 2 foi de -29,019.

O sinal  $v_{a3}$  foi aplicado ao potenciômetro de volume, que teve de ser ajustado de modo a prover um ganho de tensão de 0,869. Este procedimento foi realizado visando compensar o ganho de tensão de -29,019 aplicado pela etapa Ganho 2, acima (em módulo) do ganho de -21,108 esperado em tal etapa segundo os procedimentos teóricos realizados. Desta forma, o sinal de saída do amplificador passou a apresentar o valor nominal esperado. O sinal de entrada da etapa *Buffer 2* ( $v_{g4}$ , coletado na saída do potenciômetro de volume), é apresentado na Figura 63 na curva superior (em azul).



**Figura 63: Sinais de tensão de entrada da etapa *Buffer 2* ( $v_{g4}$ ) e de saída do VAS ( $v_{vas}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto.**

Fonte: Autoria própria.

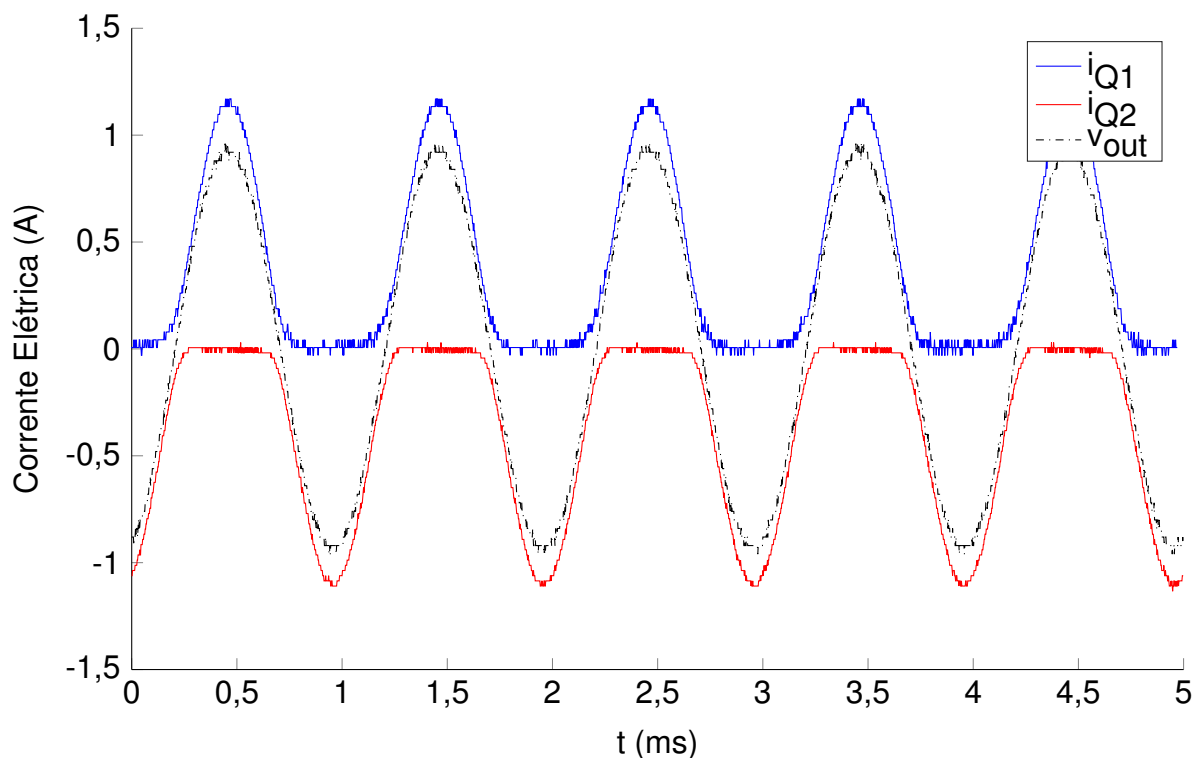
Na Figura 63, também é possível observar o sinal de saída do VAS,  $v_{vas}$ , na curva inferior (em vermelho). A tensão  $v_{vas}$  é coletada na saída da etapa *Buffer 2* e, portanto, a Figura 63 permite comparação gráfica entre os sinais de entrada e saída de tal etapa. O ganho de tensão aferido na etapa *Buffer 2* foi de 0,9893.

A tensão  $v_{vas}$  apresentou valor mínimo de 104,0259 V, máximo de 218,4545 V e médio de 184,6768 V, enquanto sua componente CA teve valor eficaz de 40,44 V. Sendo assim, o ganho de tensão total do VAS,  $A_V(VAS)$ , foi de 80,050.

Em seguida, o estágio de saída foi polarizado de maneira a operar em classe AB. O VAS foi desacoplado e substituído por um gerador de funções arbitrárias para



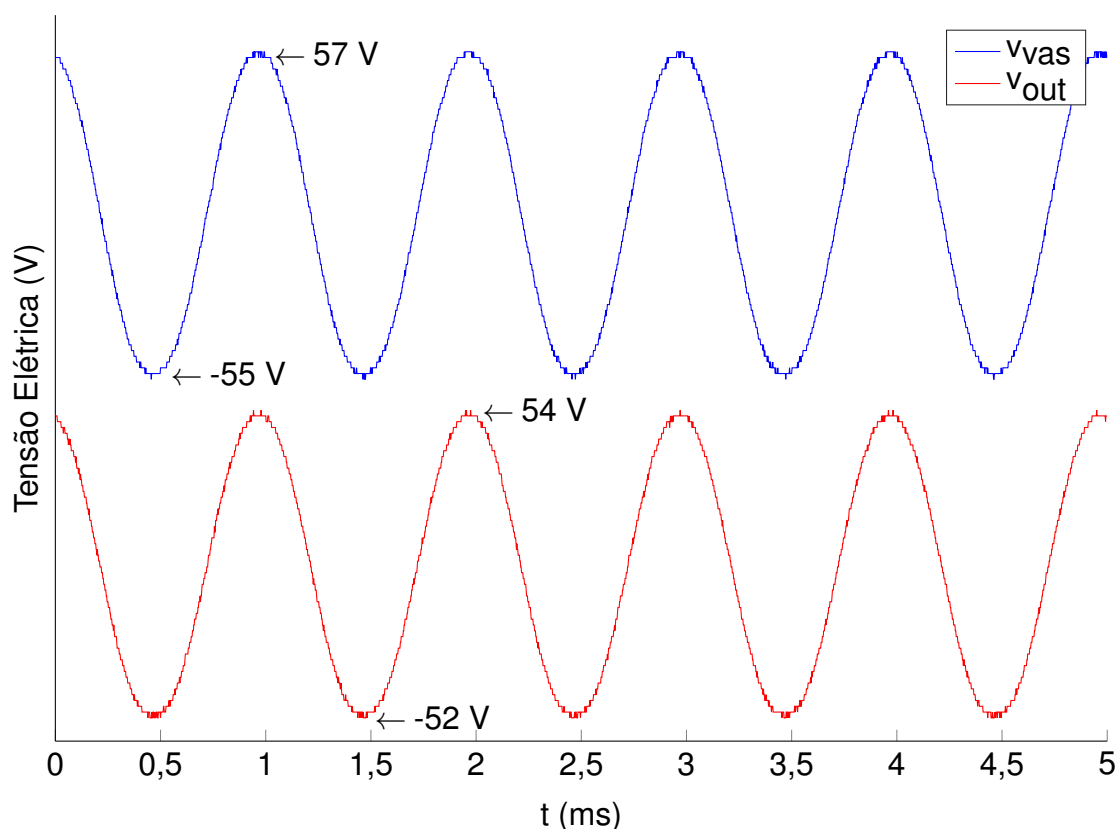
que essa operação fosse realizada. O gerador foi configurado de modo a fornecer um sinal de tensão de 20 V de pico a pico (máximo sinal de tensão que o equipamento é capaz de fornecer). Na Figura 64, é possível visualizar as formas de onda das correntes nos MOSFETs de saída  $Q_1$  e  $Q_2$ ,  $i_{Q1}$  na curva superior (em azul) e  $i_{Q2}$  na curva inferior (em vermelho), respectivamente. As tensões nos resistores de *source* relativos a cada MOSFET foram aferidas e, posteriormente no *software* MATLAB, tiveram suas respectivas magnitudes divididas pelo valor nominal de cada resistência, visando obter o valor de corrente estimado em cada um dos ramos de saída.



**Figura 64:** Curvas de corrente nos MOSFETs do estágio de saída,  $Q_1$  e  $Q_2$ , em comparação com uma amostra da tensão de saída  $v_{out}$ . Dados obtidos na implementação prática do amplificador de potência híbrido proposto, com valor sinal de tensão de 20 V pico a pico aplicado à entrada do estágio de saída. Fonte: Autoria própria.

Uma amostra da tensão de saída  $v_{out}$ , com atenuação de 10 vezes, também foi inserida na Figura 64. Assim, torna-se possível visualizar que o MOSFET  $Q_1$  entra em condução no semiciclo positivo do sinal de entrada, enquanto  $Q_2$  passa a conduzir apenas no semiciclo negativo do sinal de entrada do estágio, correspondendo à operação esperada de um amplificador de classe AB. A fonte de polarização CC do estágio de saída,  $v_{bias}$ , teve sua magnitude gradualmente elevada, com manutenção do sinal de 20 V pico a pico na entrada do estágio. Com um valor de  $v_{bias}=8,685$  V, o amplificador passou a operar de maneira julgada adequada, sem apresentar distorção por *crossover* em amplitude visível graficamente, atingindo a esperada operação em classe AB.

Em seguida, foi possível acoplar novamente o VAS ao estágio de saída, visando colocar o amplificador de potência híbrido completo em operação nominal. Gradualmente, o potenciômetro de volume ( $R_{27}$  da Figura 40) foi rotacionado até que se obtivesse tensão nominal na carga. O sinal de tensão observado na saída do amplificador,  $v_{out}$ , é apresentado na Figura 65, na curva inferior (em vermelho). A Figura 65 também apresenta o sinal de saída do VAS em acoplamento CA,  $v_{vas}$ , visando facilitar a comparação gráfica entre tensões de entrada e saída do OUT.

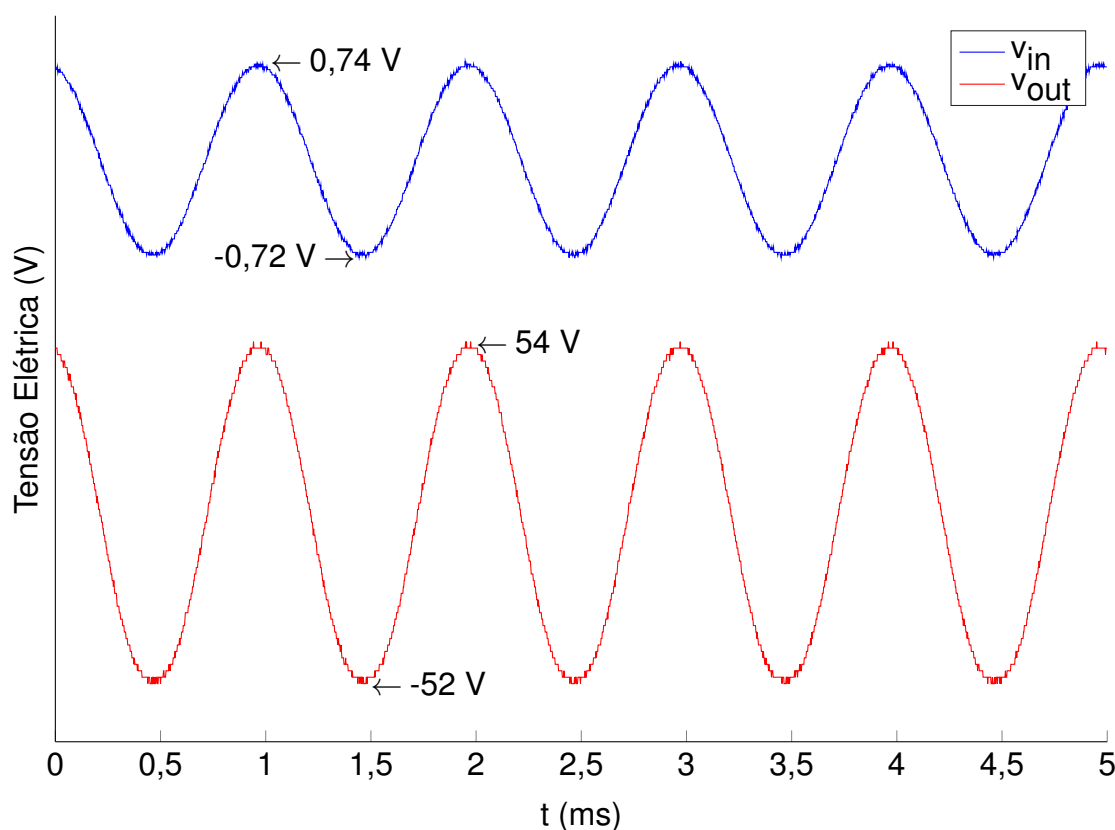


**Figura 65:** Sinais de tensão de saída do VAS ( $v_{vas}$ ) e do amplificador completo ( $v_{out}$ ), representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto.

Fonte: Autoria própria.

A tensão  $v_{out}$  apresentou valor mínimo de -52 V, máximo de 54 V e eficaz de 37,38 V. O *offset* CC encontrado na saída foi de -3,6 mV. Em regime nominal, o ganho de tensão do estágio de saída foi de 0,934.

Na Figura 66, é possível observar os sinais de tensão de entrada ( $v_{in}$ ) e saída ( $v_{out}$ ) do amplificador híbrido completo, em regime nominal. O ganho de tensão total aplicado pelo amplificador foi de 74,77. Logo após o intervalo das medições, a carga resistiva utilizada para aferição dos resultados teve seu valor medido em 7,92  $\Omega$ .



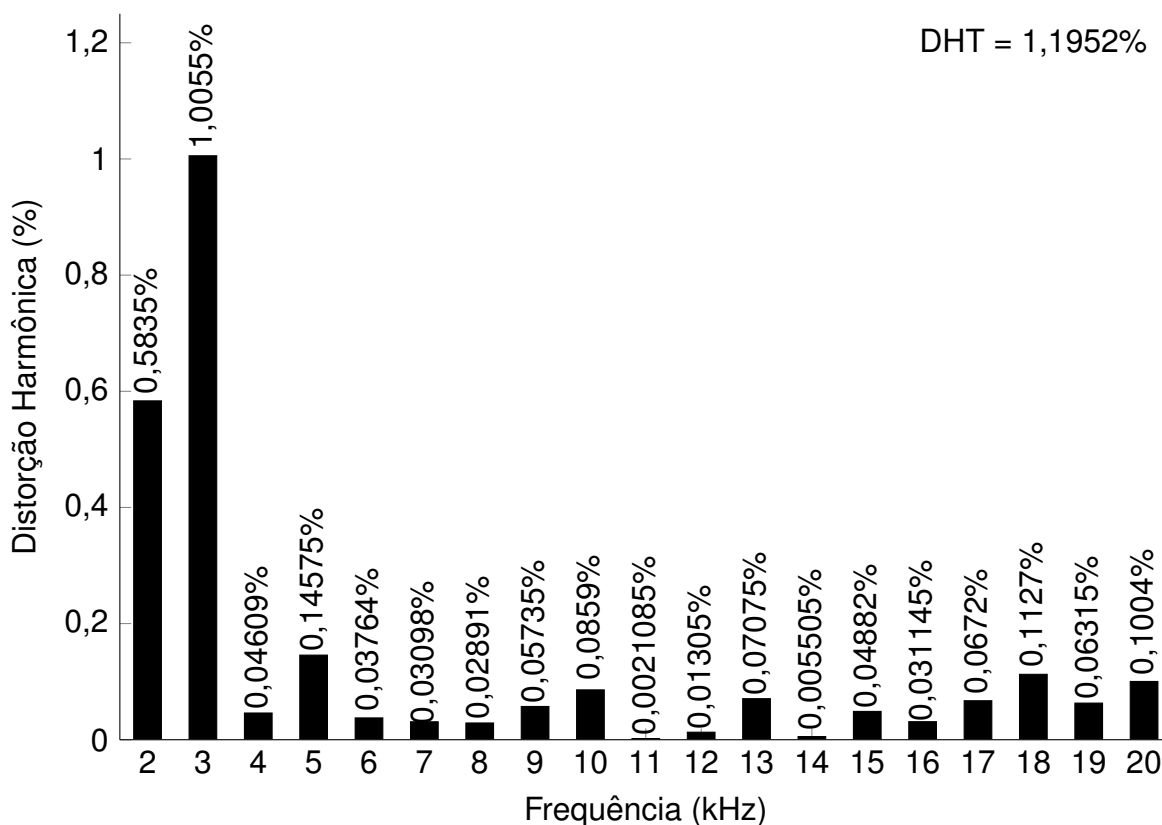
**Figura 66:** Sinais de tensão de entrada ( $v_{in}$ ) e saída ( $v_{out}$ ) do amplificador híbrido completo, representados nas curvas superior (em azul) e inferior (em vermelho), respectivamente. Curvas obtidas por meio da implementação prática do circuito amplificador de potência híbrido proposto.  
 Fonte: Autoria própria.

### 6.3 RESULTADOS NO DOMÍNIO DA FREQUÊNCIA

#### 6.3.1 ANÁLISES DE DISTORÇÃO HARMÔNICA DOS SINAIS POR MEIO DOS RESULTADOS PRÁTICOS

Os sinais de tensão obtidos na implementação prática do amplificador híbrido foram importados para o *software* LTSpice. Uma fonte de tensão, com os dados do sinal cuja análise é desejada, foi inserida no esquemático do *software*, permitindo assim que o LTSpice fornecesse uma tabela dos valores de distorção harmônica do sinal analisado. O procedimento é o mesmo que o realizado na Seção 5.2.1, porém com os dados obtidos na implementação prática e não mais com os simulados computacionalmente pelo *software* LTSpice. O osciloscópio digital utilizado foi da marca Tektronix, modelo TDS2012C, capaz de exportar 2500 pontos com um período de amostragem de  $2 \mu s$ .

O primeiro sinal analisado foi o de tensão de saída do VAS,  $v_{vas}$ . Na Figura 67, é possível observar as taxas de distorção harmônica de tal sinal, nas harmônicas de segunda a vigésima ordem (operando de 2 kHz a 20 kHz).



**Figura 67:** Gráfico das taxas de distorção das harmônicas de tensão de segunda a vigésima ordem, calculadas com base no sinal de saída do VAS (vvas). Resultados obtidos na implementação prática do amplificador híbrido proposto, operando em regime nominal.

Fonte: Autoria própria.

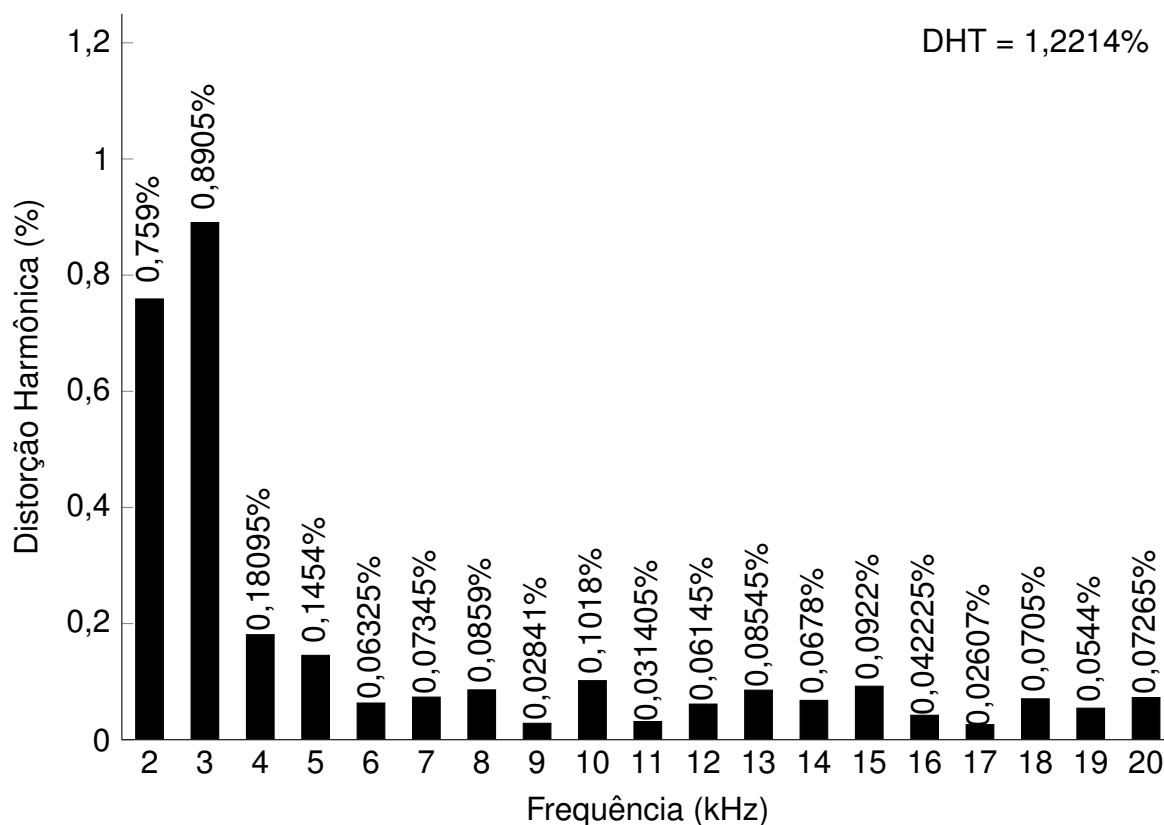
A distorção harmônica total (DHT), foi medida em 1,1952%. Nota-se presença considerável da segunda e terceira harmônicas, representando 0,5832% e 1,0055% da componente fundamental, respectivamente.

Em seguida, a mesma análise de distorção foi realizada com base no sinal de tensão coletado na saída do amplificador,  $v_{out}$ . As taxas de distorção harmônica resultantes são apresentadas no gráfico da Figura 68.

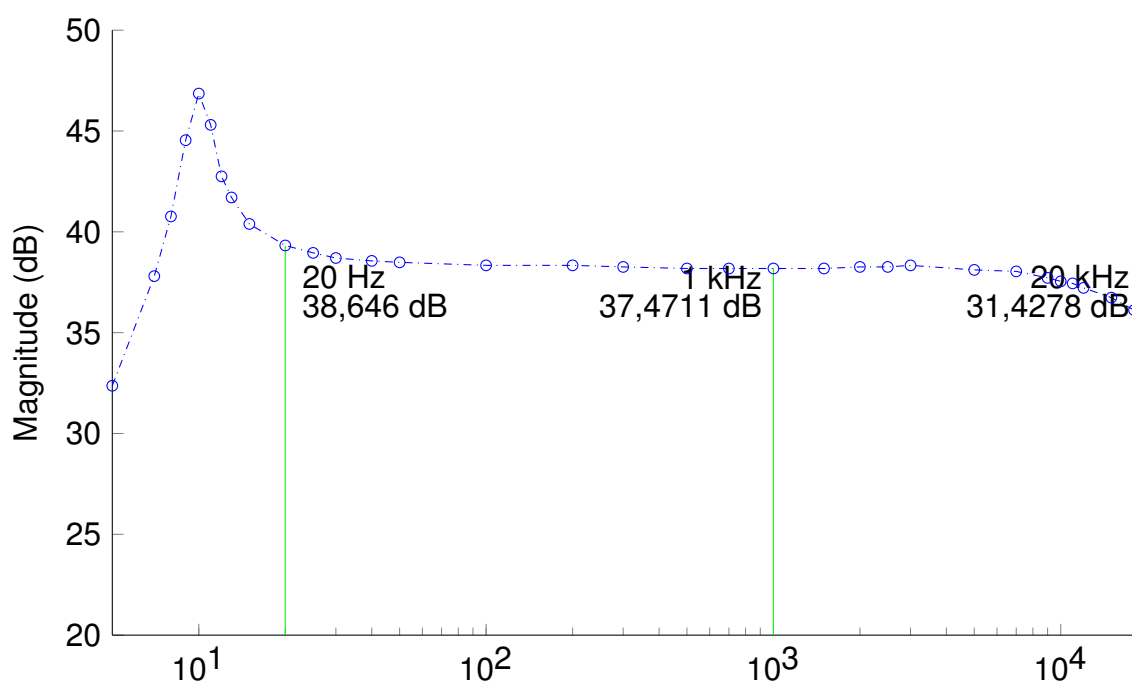
A DHT foi calculada em 1,2214%. A segunda harmônica passou a representar 0,759% da componente fundamental, enquanto a terceira harmônica apresentou distorção harmônica de 0,8905%. A discussão dos valores obtidos ao longo das análises de distorção harmônica é abordada na Seção 6.4.

### 6.3.2 RESPOSTA EM FREQUÊNCIA DO AMPLIFICADOR HÍBRIDO IMPLEMENTADO

Na Figura 69 é possível visualizar a curva de resposta da magnitude em função da frequência, gerada a partir dos dados obtidos na implementação prática do amplificador híbrido completo.



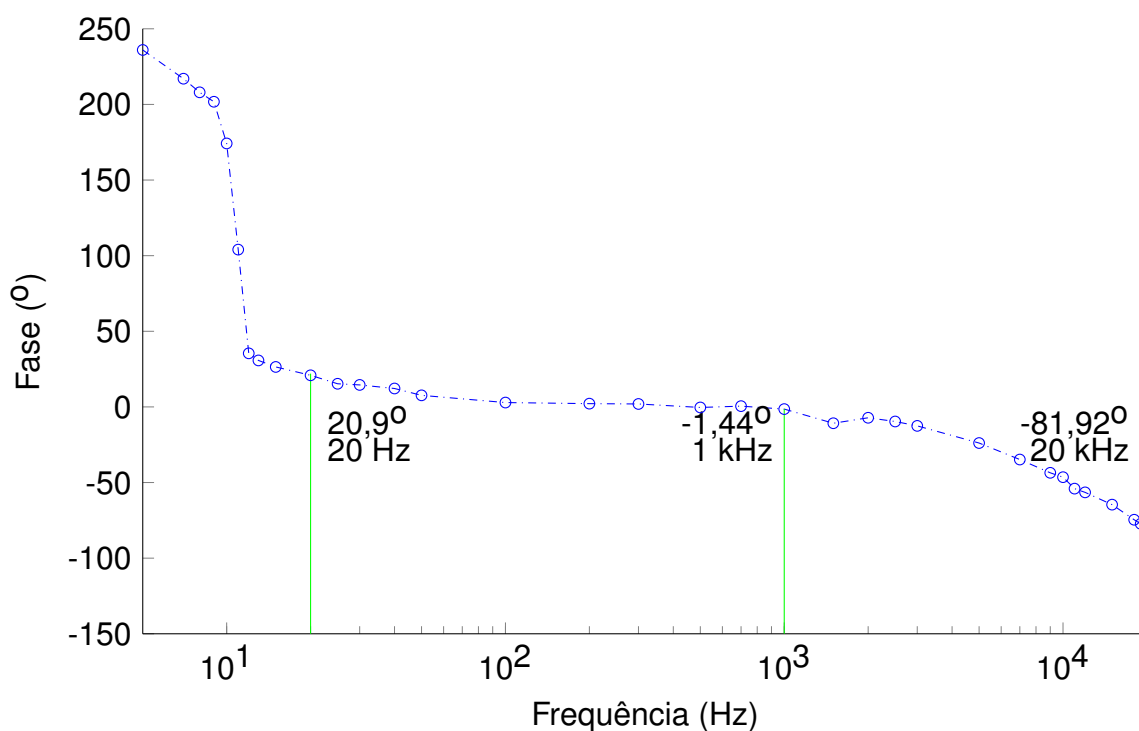
**Figura 68:** Gráfico das taxas de distorção das harmônicas de tensão de segunda a vigésima ordem, calculadas com base no sinal de saída do amplificador completo (vout), operando em regime nominal. Resultados obtidos na implementação prática do amplificador de potência híbrido proposto.  
Fonte: Autoria própria.



**Figura 69:** Resposta em frequência do amplificador de potência híbrido. Curva de magnitude gerada a partir dos dados obtidos na implementação prática do amplificador híbrido proposto.  
Fonte: Autoria própria.

Conforme é possível observar na Figura 69, na frequência de 20 Hz o amplificador foi capaz de aplicar um ganho de 38,6460 dB. Já em 20 kHz, o ganho aferido foi de 31,4278 dB. Na frequência do sinal utilizado para teste do amplificador, 1 kHz, o ganho aplicado foi de 37,4711 dB. A curva apresentada na Figura 69 foi obtida variando a frequência do sinal de entrada do amplificador de maneira discreta, de 5 a 20000 Hz, totalizando 35 pontos.

Já a resposta de fase do amplificador de potência híbrido, em função da frequência, pode ser observada na Figura 70. Nota-se que há um atraso de  $20,9^\circ$  na fase do amplificador no início da banda passante, em 20 Hz. Ao final da banda passante desejada, na frequência de 20 kHz, há um adiantamento de  $81,92^\circ$ . Na frequência do sinal de teste, em 1 kHz, foi aferido um adiantamento de fase de  $1,44^\circ$ . As causas e consequências da resposta em frequência do amplificador são discutidas na Seção 6.4.



**Figura 70: Resposta em frequência do amplificador de potência híbrido. Curva de fase gerada a partir dos dados obtidos na implementação prática do amplificador híbrido proposto.**

Fonte: Autoria própria.

## 6.4 DISCUSSÃO DOS RESULTADOS

Para que seja realizada a análise dos resultados obtidos na implementação do amplificador de potência híbrido, é interessante observar os ganhos de tensão aplicados ao longo do circuito. Assim, permite-se compreender a manipulação

**Tabela 4:** Valores de ganhos de tensão em cada etapa do amplificador de potência híbrido proposto, comparando resultados entre teoria, simulação computacional e implementação prática.

Grandeza	Valor do ganho de tensão			
	Teórico	Simulação	Prática	Erro
$A_{V1}$	-80,790	-72,649	-71,567	-11,42%
$A_{V2}$	0,986	0,990	0,980	-0,57%
$A_{V(ctr1)}$	0,04700	0,04881	0,04572	-2,72%
$A_{V3}$	-21,108	-24,498	-29,029	37,53%
$A_{V(master)}$	0,960	0,916	0,869	-9,49%
$A_{V4}$	0,986	0,993	0,989	0,33%
$A_{V(vas)}$	74,830	78,272	80,050	6,98%
$A_{V(out)}$	1	0,960	0,934	-6,60%
$A_{V(total)}$	74,84	74,74	74,77	-0,09%

Fonte: Autoria própria.

do sinal, em termos da magnitude de tensão, realizada pelo amplificador. Na Tabela 4, é possível encontrar um resumo dos ganhos de tensão de cada etapa do amplificador, visando comparação entre dados teóricos, da simulação computacional e da implementação prática.

O ganho de tensão esperado para a etapa Ganho 1,  $A_{V1}$ , conforme o dimensionamento dos componentes abordado na Seção 4.5, era de -80,790. O sinal negativo denota inversão do sinal de entrada da etapa. Entretanto, com base nos resultados obtidos na implementação prática, foi calculado um ganho de tensão real de -71,567, aproximadamente 11,42% abaixo do valor teórico esperado. Na simulação computacional, a grandeza  $A_{V1}$  foi calculada em -72,649, valor mais próximo (cerca de 1,49% menor) do obtido na prática. Sendo assim, os resultados práticos obtidos foram considerados satisfatórios, especialmente ao se considerar que a segunda etapa de ganho (Ganho 2), pode compensar a debilidade de ganho de tensão observada na etapa Ganho 1.

As divergências apontadas entre os ganhos de tensão esperados e medidos, são atribuídas à diferença dos valores dos parâmetros do triodo em questão (transcondutância e resistência do anodo). O valor teórico foi calculado com base na folha de dados do componente, porém tanto os modelos computacionais do triodo inseridos no LTSpice quanto o triodo real utilizado na implementação podem apresentar diferenças em relação aos valores especificados no *datasheet*.

A etapa *Buffer* 1, projetada na Seção 4.6, apresentou ganho de tensão  $A_{V2}$

de 0,980 na implementação prática, valor 0,57% menor que os 0,986 esperados no dimensionamento teórico. O valor calculado na simulação computacional foi de 0,990. O desempenho da etapa *Buffer* 1 foi julgado adequado, se mantendo suficientemente próximo ao valor unitário, o que seria considerado ideal para uma etapa valvulada na configuração seguidor de catodo.

O ganho de tensão do circuito de controle de distorção,  $A_{V(\text{ctrl})}$ , esperado no dimensionamento teórico, era de 0,04700. Na simulação computacional, com base na comparação entre sinais de saída e entrada do controle de distorção, o ganho de tensão calculado foi de 0,04881. Já na implementação prática, o ganho  $A_{V(\text{ctrl})}$  foi medido em 0,04572, valor 2,72% menor que o esperado com base na teoria. A divergência pode ser atribuída à precisão do potenciômetro utilizado, em relação a seu valor nominal (de 1 M $\Omega$ ) e não foi considerada prejudicial ao desempenho geral do amplificador. Tendo em vista a pequena amplitude do valor de ganho, a divergência entre os valores obtido e esperado ainda pode ter sido influenciada pela precisão do instrumento de medição (osciloscópio).

Após o circuito de controle da distorção, o sinal passa pela terceira etapa do amplificador, denominada Ganho 2. O ganho de tensão da etapa ( $A_{V3}$ ), esperado com base no dimensionamento teórico apresentado na Seção 4.7, era de -21,108. Já na simulação computacional, foi obtido um ganho  $A_{V3}$  de -24,4982, cerca de 16% maior que o valor teórico. Na implementação prática, a etapa Ganho 2 apresentou ganho de tensão de -29,029, valor 37,53% maior que o valor teórico e 18,50% maior que o obtido na simulação. A amplitude do sinal de entrada da etapa, conforme abordado na Seção 4.7 faz com que a análise de pequenos sinais seja pouco precisa e, portanto, é esperado distanciamento do valor de ganho real em relação ao valor esperado, especialmente na implementação prática. Como o percentual adicional de ganho de tensão pode ser atenuado no potenciômetro de volume, não houve necessidade de se realizar alteração no circuito da etapa Ganho 2. A medida corretiva seria reduzir o valor do resistor de anodo, decrescendo o ganho de tensão do circuito implementado. O sinal negativo demonstra que a etapa foi eficaz ao realizar uma inversão do sinal aplicado em sua entrada, visando retornar a fase do sinal de tensão à fase do sinal de entrada do amplificador.

Os resistores de catodo e anodo das etapas Ganho 1 e Ganho 2 foram implementados utilizando o valor comercial maior mais próximo em relação às resistências obtidas no dimensionamento dos componentes. Tal procedimento levou os valores de ganho de tensão das etapas citadas a se apresentarem ligeiramente mais elevados já no dimensionamento teórico. O ganho de tensão aplicado pelo potenciômetro de volume ( $A_{V(\text{master})}$ ), conforme abordado na presente seção, foi



utilizado para atenuar excedentes de ganho de tensão provenientes das etapas anteriores do VAS. Desta maneira, o valor teórico esperado para  $A_{V(\text{master})}$  era de 0,960. Já simulação computacional, o ganho calculado foi de 0,916, enquanto o ganho de tensão real do circuito implementado foi de 0,869 (9,49% menor que o valor teórico). Assim, foi possível equalizar o ganho total do amplificador entre teoria, simulação e prática, buscando atingir os valores nominais especificados. Tanto na simulação computacional quanto na implementação prática, o potenciômetro de volume foi gradualmente ajustado, enquanto o sinal de saída do amplificador permanecia sob observação, para que o ganho total do amplificador fosse equalizado com o nominal esperado.

O ganho de tensão da última etapa do VAS ( $A_{V4}$ ), denominada *Buffer 2*, apresentou valor teórico esperado de 0,986. Na simulação computacional, o valor foi medido em 0,9931. Já na implementação prática do amplificador, um valor de 0,9893 foi observado para o ganho  $A_{V4}$ , representando 0,33% a mais que o valor teórico esperado. A operação da etapa *Buffer 2*, correspondeu satisfatoriamente ao esperado para um circuito seguidor de catodo, abordado na Seção 4.3.2, realizando efetivo acoplamento com o estágio de saída do amplificador e aplicando ganho de tensão próximo ao unitário.

Consequência dos ganhos individuais de cada etapa do estágio de ganho de tensão, o ganho total do VAS ( $A_{V(\text{vas})}$ ), teve seu valor real calculado em 80,050. Tal valor é 6,98% mais elevado que os 74,83 esperados com base no dimensionamento teórico dos componentes. Na simulação computacional, o ganho  $A_{V(\text{vas})}$  foi mensurado em 74,272. Considerando que o circuito do VAS foi ajustado, por meio do potenciômetro de volume, visando atingir tensão nominal da saída total do amplificador, é natural que o ganho de tensão  $A_{V(\text{vas})}$  seja mais elevado na simulação e na implementação prática, uma vez que o ganho de tensão do estágio de saída ( $A_{V(\text{out})}$ ) é menor nestas situações quando comparado ao valor teórico.

O valor do ganho de tensão  $A_{V(\text{out})}$  foi suposto como sendo unitário no dimensionamento dos componentes, visando evitar uma análise de grandes sinais, considerada não justificável para o presente trabalho, conforme abordado na Seção 3.9. Na simulação computacional, obteve-se um valor de 0,960 para  $A_{V(\text{out})}$ , enquanto foi calculado um valor de 0,934 com base nos dados da implementação prática. A principal causa para a queda do ganho de tensão, foi considerada a polarização CC dos elementos semicondutores do estágio de saída. Na simulação computacional, é possível regular a fonte de polarização CC  $V_{\text{bias}}$ , abordada na Seção 3.3, de maneira a colocar o estágio no limiar de operação de um amplificador classe AB. No circuito prático, a eficácia dessa operação é limitada pela precisão do instrumento de medição

(osciloscópio) e ao ajuste físico do potenciômetro  $R_2$  da Figura 20, responsável pela determinação da tensão  $V_{bias}$ . Assim, é possível que o circuito esteja operando em uma região menos otimizada, em termos de polarização, que o circuito simulado computacionalmente. O resultado é a diminuição do ganho, pois uma fração maior do sinal proveniente do VAS passa a ser utilizado para complementar a polarização dos MOSFETs de saída, resultando em maior distorção harmônica do sinal (consequência do efeito *crossover*).

Por fim, o ganho de tensão total do amplificador de potência híbrido implementado ( $A_{V(total)}$ ), foi calculado em 74,77, valor 0,09% menor que o teórico esperado, de 74,84. Salienta-se que a adequação do ganho de tensão do VAS, por meio do potenciômetro de volume, foi fundamental para que o ganho nominal do amplificador fosse obtido, tanto na simulação computacional quanto na implementação prática. Caso não houvesse o recurso da utilização de tal potenciômetro, seria necessária a adequação dos circuitos individuais de cada etapa de ganho, visando reduzir o ganho de tensão total aplicado pelo circuito implementado.

Na Tabela 5, é possível encontrar parâmetros nominais especificados para o amplificador, comparando-os com os valores obtidos nas simulações computacionais e na implementação prática do circuito.

**Tabela 5:** Comparação entre parâmetros nominais especificados, obtidos com base na simulação computacional e por meio dos resultados da implementação prática do amplificador.

Parâmetro	Simbologia	Valor teórico	Simulação	Prática
Tensão eficaz de entrada	$v_{in}$	0,5 V	0,4994 V	0,4997 V
Tensão eficaz de saída	$v_{out}$	37,42 V	37,42 V	37,38 V
Ganho de tensão total	$A_{V(total)}$	74,84	74,74	74,77
Impedância da carga	$R_L$	8 $\Omega$	8 $\Omega$	7,92 $\Omega$
Potência na carga	$P_{out}$	175 W	175,05 W	176,45 W
Distorção harmônica total	DHT	-	0,8247%	1,2214%

**Fonte:** Autoria própria.

Com a tensão eficaz de entrada em seu valor nominal, de 0,5 V, a tensão eficaz de saída foi medida com valor de 37,38 V. A resistência de carga ( $R_L$ ) foi medida em 7,92  $\Omega$ , logo após extração dos dados apresentados na Seção 6.2. Sendo assim, utilizando a Equação 1, a potência de saída do amplificador foi calculada em 176,45 W. O valor obtido, cerca de 0,83% maior que a potência nominal, foi julgado satisfatório, uma vez que atinge as especificações de carga do amplificador de potência híbrido implementado.

Com base resultados das simulações computacionais, era esperada uma

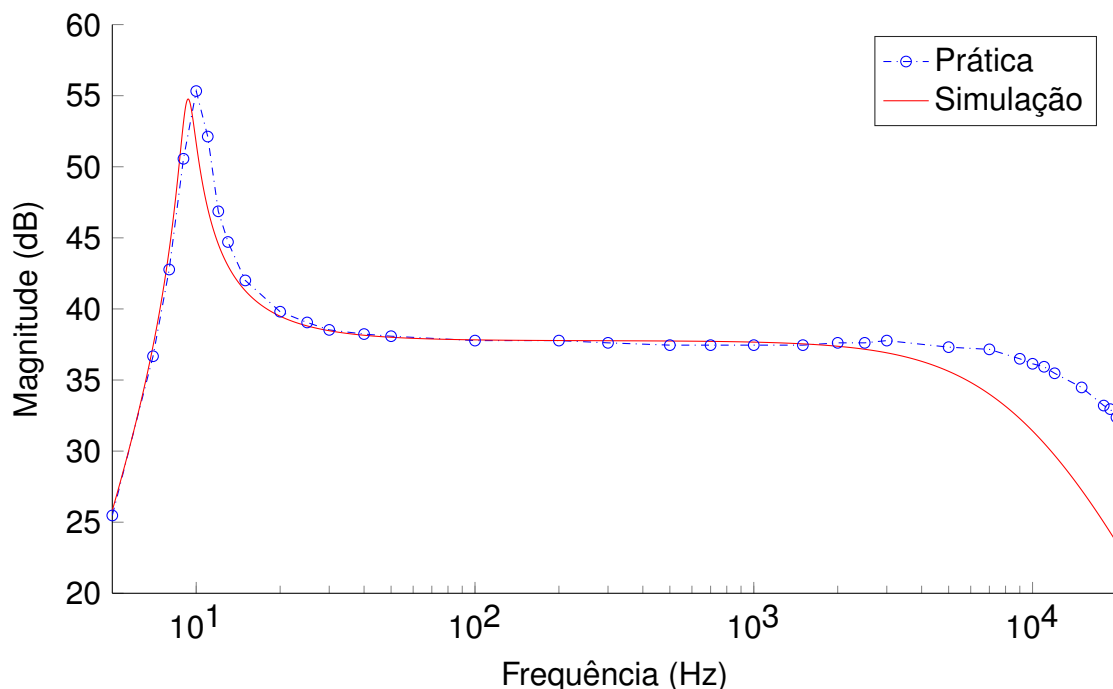
distorção harmônica total (DHT) de tensão de 0,8247% (conforme Figura 57), medida no sinal de saída do amplificador em relação ao sinal de entrada. A taxa de distorção ocasionada pelo estágio valvulado de ganho de tensão, antes de ser inserida no estágio transistorizado de saída, foi calculada em 0,7189% (conforme Figura 55) na simulação computacional. Sendo assim, após passagem do sinal pelo estágio de saída, houve um aumento de 0,1058% na DHT. Já no amplificador real implementado, o sinal de tensão de saída apresentou DHT de 1,2214%, valor cerca de 32,5% maior que o esperado. Entretanto, a distorção proveniente do VAS apresentou taxa de 1,1952%, ou seja, o estágio de saída acrescentou 0,0260%. Reitera-se que o objetivo da utilização de elementos de estado sólido no estágio de saída foi permitir acionamento da carga juntamente com a manutenção das características de controle tonal (logo, distorção harmônica) do estágio valvulado de ganho de tensão. Sendo assim, considerando o baixo impacto do estágio de saída no sinal, o desempenho do amplificador híbrido, em termos de distorção harmônica de tensão, foi considerado satisfatório.

Conforme apresentado na Seção 5.2.1, nas simulações computacionais não foram observadas distorções significativas nas harmônicas de ordem superior à nona. Nos resultados obtidos na implementação do amplificador, conforme apresentado na Figura 68, foram verificadas componentes harmônicas acima de tal ordem. A causa principal deste fenômeno foi atribuída ao desempenho térmico dos componentes envolvidos. O estágio de saída foi implementado utilizando apenas um par de MOSFETs de potência, o que é considerado sub-otimizado em termos de dissipação térmica (DUNCAN, 1996), elevando a temperatura dos transistores do estágio de saída podendo contribuir para a presença de distorção harmônica em ordens elevadas conforme verificado. O par único de saída se mostrou satisfatório ao permitir atendimento dos requisitos nominais de potência na carga. Para que o amplificador operasse em regime nominal por maiores períodos de tempo de maneira não danosa aos MOSFETs de saída, sugere-se a utilização de mais pares em paralelo, possivelmente resultando também na redução da taxa de distorção harmônica em ordens elevadas.

O cálculo das taxas de distorção harmônica foi gerado a partir da importação, pelo *software* LTSpice, dos dados obtidos na implementação prática do protótipo. Pelos dados serem exportados pelo osciloscópio em valores discretos (não contínuos no tempo, 2500 pontos com um período de amostragem de 2  $\mu$ s), o *software* pode interpretar como distorção em relação a uma senoide pura, o que também pode ocasionar aumento da DHT calculada e das taxas individuais para cada harmônica.

Na Figura 71, é realizada uma comparação gráfica entre as curvas de

magnitude em função da frequência, entre resultados da implementação prática e das simulações computacionais.



**Figura 71: Respostas de magnitude (em dB) em função da frequência do amplificador de potência híbrido proposto, comparando resultados de simulação computacional e obtidos na implementação prática do protótipo.**

**Fonte: Autoria própria.**

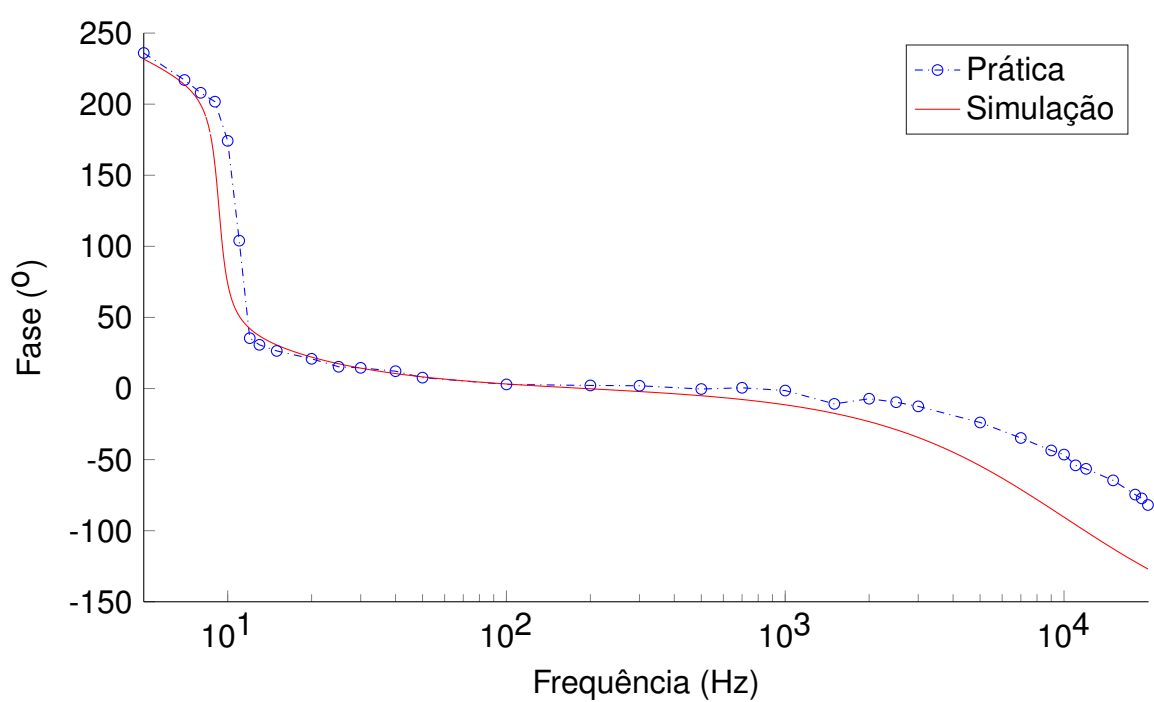
Na frequência do sinal utilizados para testes, em 1 kHz, a magnitude na implementação prática foi de 37,4711 dB, correspondendo ao ganho de tensão de 74,74 que permitiu obtenção do valor nominal de tensão eficaz na saída do amplificador. Conforme pode ser observado na Figura 71, as curvas de magnitude possuem similaridade satisfatória. Entretanto, a taxa de decrescimento da magnitude em função da frequência para os dados da implementação prática é menor que em relação aos dados da simulação computacional. Conforme abordado na Seção 4.5, tal atenuação depende dos filtros RC implementados pelos resistores de parada da grade em conjunto com as capacitâncias de entrada dos triodos de cada etapa de ganho do VAS. Desta maneira, o projeto dos referidos filtros RC se mostrou ineficaz, uma vez que, possivelmente, as capacitâncias dos triodos reais não condizem com o esperado com base na folha de dados de tais componentes. O desempenho em altas frequências observado não impede a operação do amplificador e obtenção dos valores nominais especificados, porém o amplificador pode apresentar ruídos audíveis em altas frequências, indesejáveis quando uma fonte real de áudio for inserida na entrada. Caso esse fenômeno se consolide, a medida corretiva se torna elevar o valor de resistência dos resistores de parada da grade, visando antecipar a frequência de corte dos filtros de modo a atenuar os ruídos audíveis observados.

Quanto a resposta em frequência, almejava-se, por definição de projeto um ganho de -3 dB para frequências de 20 Hz a 20 kHz, limiares da audição humana. Na simulação computacional, a faixa de frequências para a qual a magnitude se encontra acima de -3 dB foi de 2,5 Hz a 66,69 kHz. Pela similaridade entre as respostas em frequência observada na Figura 71, supõe-se que, nos resultados práticos, a faixa de resposta do amplificador esteja suficientemente próxima à faixa citada. Sendo assim, a resposta de magnitude do amplificador em função da frequência foi julgada adequada em termos gerais, com ressalva da possibilidade de ruídos em altas frequências.

Também na Figura 71, é possível observar uma elevação na magnitude em baixas frequências, tanto nos dados obtidos a partir da simulação computacional quanto da implementação prática. O valor de frequência no qual o pico é observado é de 9,32 Hz para a simulação e de 10 Hz para os dados reais. A causa do pico de magnitude é atrelada à resposta em frequência do servo CC. Entretanto, o servo CC foi implementado como medida corretiva no amplificador e se faz fundamental para sua correta operação. Nas implementações iniciais, sem o uso de tal circuito para correção do *offset* CC, foi observada uma tensão contínua na carga que impossibilitava a operação do amplificador, mesmo com amplitudes reduzidas nas tensões de alimentação e de entrada do circuito. A simulação computacional sem o uso de servo CC não apontou o *offset* CC observado na prática e, portanto, considera-se que o fenômeno possivelmente esteja atrelado a não linearidades inerentes aos componentes reais utilizados, em especial os MOSFETs do estágio de saída.

A comparação da resposta de fase do amplificador em função da frequência entre dados da simulação computacional e da implementação prática, também pode ser visualizada, com auxílio da Figura 72.

Duncan (1996) apresenta como limite aceitável de deslocamento angular um valor de  $10^0$ , seja de adiantamento ou atraso, nas frequências de interesse. A faixa de frequências na qual o amplificador implementado responde de tal maneira varia de aproximadamente 45 Hz a 2500 kHz. Considerando as frequências fundamentais de operação de um contrabaixo elétrico, em média de 40 Hz a 300 Hz, o desempenho angular do amplificador implementado foi julgado adequado. Caso se deseje obter um maior controle da resposta em frequência do circuito, tanto em termos de magnitude quanto de fase, julga-se adequada a implementação de filtros de frequência no amplificador híbrido, sendo ativos ou passivos, em trabalhos futuros. Filtros desempenhando tal função são comuns em amplificadores de áudio, sendo comumente referidos na literatura por equalizadores.



**Figura 72: Respostas de fase (em graus) em função da frequência (dada em Hz) do amplificador de potência híbrido proposto, comparando resultados de simulação computacional e obtidos na implementação prática do protótipo.**  
Fonte: Autoria própria.

## 7 CONCLUSÕES

O presente trabalho abordou o projeto e implementação de um amplificador de potência híbrido, implementando o estágio de ganho de tensão com válvulas termiônicas e o estágio de saída com elementos de estado sólido (MOSFETs), dimensionado para ser capaz de adequar sinais de áudio provenientes dos captadores de um contrabaixo elétrico.

No Capítulo 2, foram apresentadas as arquiteturas básicas de amplificadores de sinais de áudio, visando determinar os requisitos necessários para equipamentos desse tipo. Ainda, foram apresentadas as motivações e justificativas para implementação de um estágio valvulado acionando um estágio de saída em estado sólido.

Ao longo dos capítulos 3 e 4, foram apresentados os subsídios teóricos, assim como as topologias básicas, utilizados para compreensão e projeto dos estágios de saída (OUT) e de amplificação de tensão (VAS) do amplificador de potência híbrido, respectivamente.

Após o dimensionamento das etapas do amplificador, as simulações computacionais apresentadas no Capítulo 5 foram realizadas, com intuito de observar a operação dos circuitos propostos. As simulações computacionais se mostraram de suma importância para o desenvolvimento do trabalho, sendo realizadas em paralelo às etapas de idealização e dimensionamento dos circuitos propostos, uma vez que foram capazes de subsidiar alterações e permitir verificações da correta operação do amplificador.

Um amplificador de potência híbrido foi implementado com base nos circuitos dimensionados e simulados computacionalmente. Os resultados obtidos nesse procedimento são apresentados e discutidos ao longo do Capítulo 6. O estágio de amplificação de tensão foi efetivo ao levar a magnitude do sinal de entrada para os valores nominais especificados. O estágio de saída, implementado utilizando MOSFETs, foi efetivo ao manter as propriedades de controle tonal características do estágio valvulado, ao mesmo tempo que eliminou a necessidade do uso de válvulas de potência e de transformador de acoplamento com a carga. Isso se deve ao fato

de que o estágio em estado sólido aplicou distorção harmônica satisfatória no sinal proveniente do estágio de ganho de tensão, tendo reduzida influência tonal no sinal de entrada do amplificador. Sendo assim, o circuito proposto acionou uma carga resistiva de aproximadamente  $8 \Omega$  a uma potência de 175 W, conforme especificações de projeto apresentadas na Seção 3.2.

Conclui-se, com base nos resultados obtidos na implementação prática do amplificador de potência híbrido proposto (apresentados ao longo do Capítulo 6), e em especial na discussão desenvolvida ao longo da Seção 6.4, que o amplificador de potência híbrido proposto atingiu os objetivos especificados.

## 7.1 SUGESTÕES PARA TRABALHOS FUTUROS

- Utilizar outros recursos de controle tonal como equalizadores passivos no estágio valvulado ou ativos antecedendo a entrada do amplificador, permitindo maior domínio da resposta em frequência do circuito;
- Implementar circuitos de proteção no estágio de saída, especialmente contra sobretensão de entrada dos MOSFETs de potência utilizados;
- Dimensionar e implementar o uso de pares paralelos de MOSFETs no estágio de saída do amplificador, visando aliviar a dissipação de potência. Como consequência, almeja-se a redução da distorção harmônica total e aumento do intervalo de tempo pelo qual o amplificador é capaz de fornecer potência nominal à carga;
- Considerar o modelo real de um alto-falante, com parcelas capacitivas e indutivas, visando avaliar a interação do amplificador com elementos não resistivos em sua saída;
- Utilizar analisadores de rede como recurso de instrumentação. Tais equipamentos permitiriam maior precisão na obtenção da resposta em frequência do amplificador. Além disso, permitiriam avaliação da relação sinal/ruído e das impedâncias reais de entrada e saída do amplificador de potência híbrido, assim como cálculos de eficiência energética.



## REFERÊNCIAS

- ABNT. Equipamentos de sistemas de som - parte 3: Amplificadores. p. 60, 2010.
- BLENCOWE, Merlin. **Designing Tube Preamps for Guitar and Bass**. UK: Wem Publishing, 2009. 300 p.
- BOYLESTAD, Robert L.; NASHELSKY, Louis. **Dispositivos Eletrônicos e Teoria de Circuitos**. São Paulo: Prentice Hall, 2004. 675 p.
- BUSSEY, W.; HAIGLER, R. Tubes versus transistors in electric guitar amplifiers. p. 800–803, 1981.
- BUTLER, Brent K. Patent for hybrid audio amplifier. Foxfield - CO, USA, n. US6507240 B2, fev 2001.
- BUTLER, Brent K. Patent for tube sound solid-state amplifier. Foxfield - CO, USA, n. US4987381 A, Jan 2003.
- CORDELL, Bob. **Designing Audio Power Amplifiers**. USA: McGraw Hill, 2011. 641 p.
- DUNCAN, Ben. **High Performance Audio Power Amplifiers**. London, England: Newnes, 1996. 463 p.
- FAIRCHILD. **2SA1381/KSA1381 PNP Epitaxial Silicon Transistors Datasheet**. 2008.
- FAIRCHILD. **2SC3503/KSC3503 NPN Epitaxial Silicon Transistors Datasheet**. 2008.
- FARNELL. **MCC 1N4728 THRU 1N4761 Silicon Planar Zener Diodes Datasheet**. 2006.
- HAMM, Russel O. Tubes versus transistors - is there any audible difference? New York, NY, p. 267 – 273, 1973.
- HARMONIX, Electro. **EHX 12AX7EH Vacuum Tube Datasheet**. 2006.
- HART, Daniel W. **Power Electronics**. USA: McGraw Hill, 2010. 494 p.
- HELMHOLTZ, H. **On the Sensations of Tone**. 2. ed. London, England: Dover Publications, 1954. 501 p.
- HOOD, John Linsley. Evolutionary audio: Solid state audio power. p. 1042 – 1048, 1989.
- INFINEON. **Application Note AN2015-6: EiceDRIVER - Gate resistors for power devices**. 2017.
- JONES, Morgan. **Valve Amplifiers**. 3. ed. Oxford: Newnes - Elsevier, 2003. 633 p.
- KYTTALA, Teemu. **Solid-State Guitar Amplifiers**. Finland: [s.n.], 2008. 419 p.

LAHDEVAARA, Jarmo. **The Science of Electric Guitars and Guitar Electronics**. 1. ed. Helsinki, Finland: BoD - Books On Demand, 2012. 596 p.

LANGFORD-SMITH, F. **Radio Designer's Handbook**. 4. ed. London: Inliffe and Sons Ltd, 1953. 1540 p.

LOHSTROH, J.; OTALA, M. An audio power amplifier for ultimate quality requirements. p. 545–551, 1973.

LOY, Gareth. **Musimathics: the mathematical foundations of music**. Cambridge, Massachusetts: The MIT Press, 2006. 501 p.

MILLMAN, Jacob. **Vacuum-tube and Semiconductor Electronics**. 1. ed. [S.I.]: McGraw-Hill, 1958.

ONSEMI. **P2N2222A NPN Silicon Amplifier Transistors Datasheet**. 2013.

SEDRA, Adel S.; SMITH, Kenneth C. **Microelectronic Circuits**. 6. ed. [S.I.]: Oxford University Press, 2010.

SELF, Douglas. **Audio Power Amplifier Design Handbook**. Oxford, UK: Elsevier Ltd, 2009. 641 p.

SELF, Douglas. **Small Signal Audio Design**. Oxford, UK: Elsevier Ltd, 2010. 577 p.

SMITH, F. Langford. **Radiotron Designer's Handbook**. 1. ed. [S.I.]: Wireless Press for: Almagamated Wireless Valve Company, 1953.

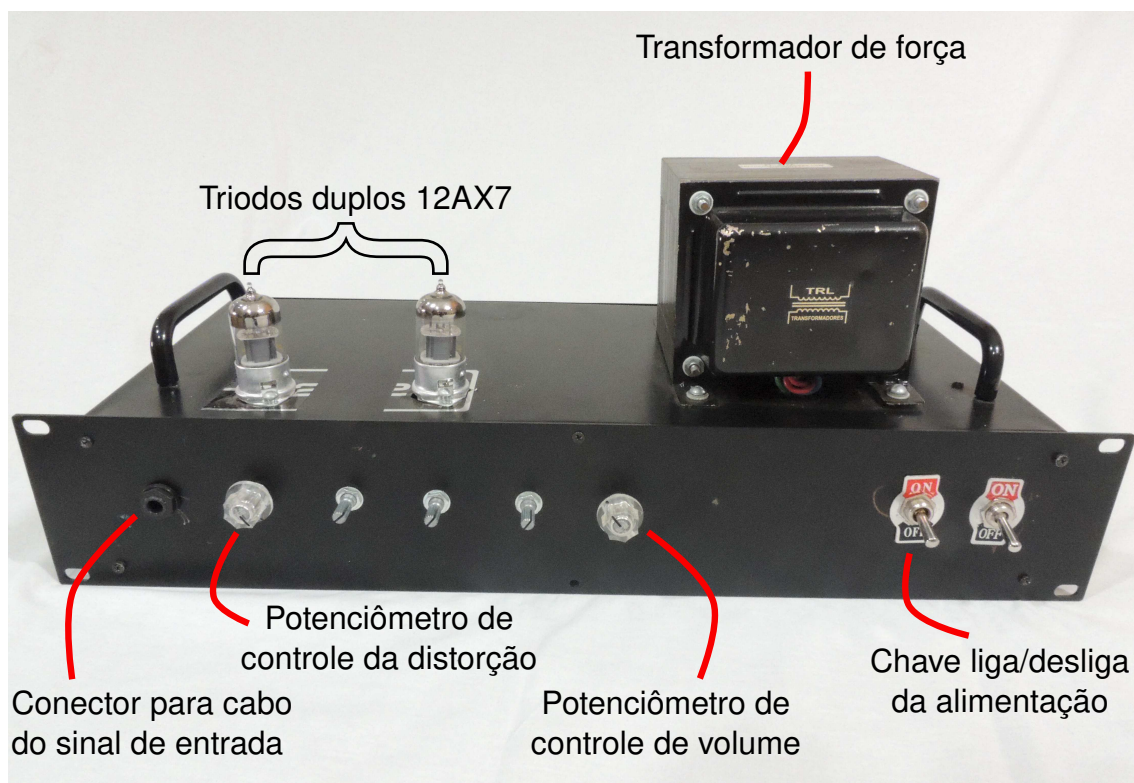
VISHAY. **IRFP240/SiHFP240 Power MOSFET Datasheet**. 2011.

VISHAY. **IRFP9240/SiHFP9240 Power MOSFET Datasheet**. 2011.

VISHAY. **1N4148 Small Signal Fast Switching Diodes Datasheet**. 2017.

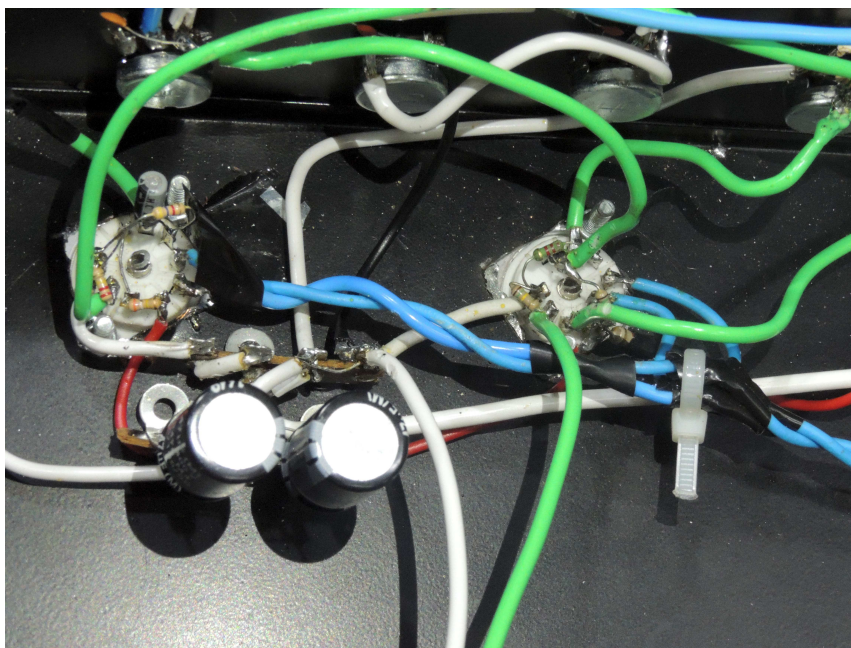
YOUNG, Hugh D.; FREEDMAN, Roger A. **Sears and Zemansky's University Physics: with modern physics**. 13. ed. San Francisco, USA: Addison-Wesley, 2011. 1600 p.

## APÊNDICE A – IMAGENS DO PROTÓTIPO REAL IMPLEMENTADO

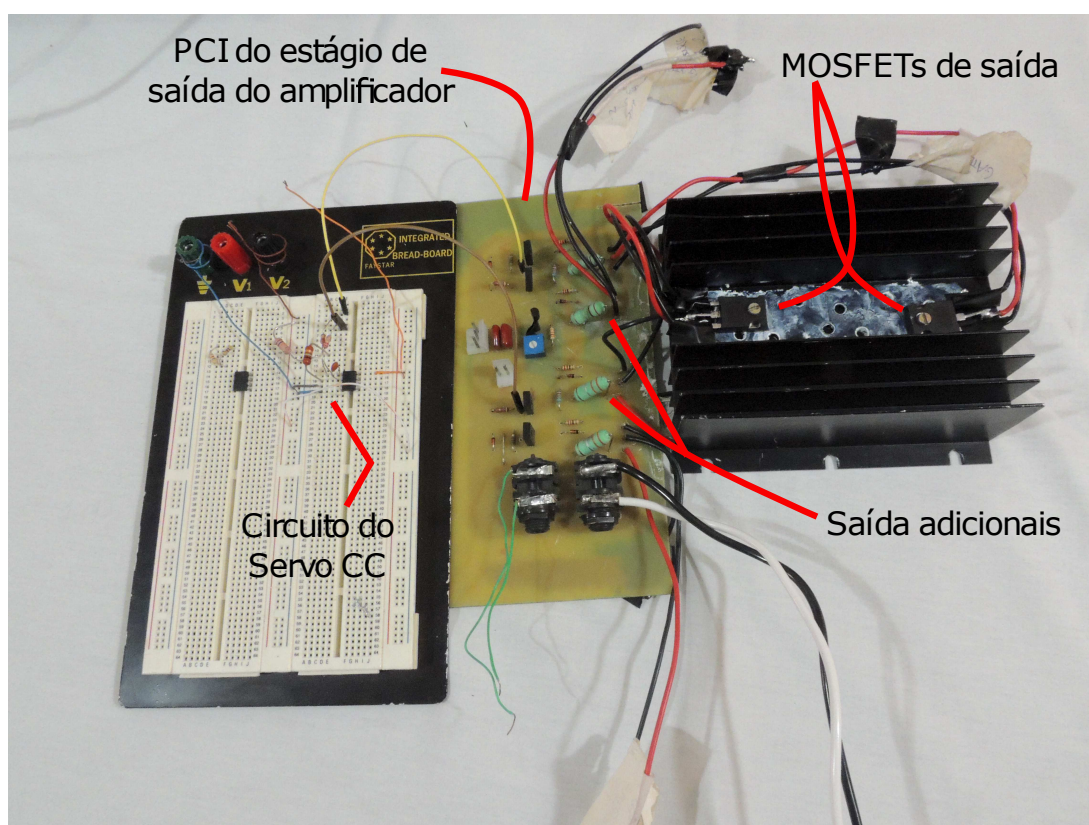


**Figura 73: Vista frontal do gabinete utilizado para acomodação dos circuitos utilizados no amplificador, evidenciando o uso de válvulas termiônicas 12AX7, sendo estas duplas (dois triodos no mesmo invólucro de vidro). Os três potenciômetros centrais não foram utilizados, apenas conectados caso haja interesse na implementação de filtros passivos em estudos futuros.**

**Fonte: Autoria própria.**



**Figura 74:** Vista interna do gabinete metálico do protótipo, mostrando a conexão elétrica das válvulas termiônicas do estágio de amplificação de tensão, numa ligação ponto a ponto (sem uso de placas de circuito impresso).  
Fonte: Autoria própria.



**Figura 75:** Circuito correspondente ao estágio de saída do amplificador. O servo CC foi implementado em uma protoboard, consistindo em uma medida corretiva para o estágio de saída previamente proposto. Os MOSFETs são fixados em um dissipador térmico. Duas saídas adicionais fazem parte do layout da PCI para permitir implementação de pares de MOSFETs paralelos em estudos futuros.  
Fonte: Autoria própria.