

**UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO ACADÊMICO DE ELETROTÉCNICA
CURSO DE ENGENHARIA INDUSTRIAL ELÉTRICA**

WILLIAN TEIXEIRA LUIZ

**DESENVOLVIMENTO DE UMA ESTRUTURA DE POTÊNCIA DE ESTÁGIO ÚNICO
APLICADO EM MÓDULOS INTEGRADOS PARA GERAÇÃO DISTRIBUÍDA DE
ENERGIA COM A UTILIZAÇÃO DA ENERGIA FOTOVOLTAICA.**

TRABALHO DE CONCLUSÃO DE CURSO

**CURITIBA
2014**

WILLIAN TEIXEIRA LUIZ

**DESENVOLVIMENTO DE UMA ESTRUTURA DE POTÊNCIA DE ESTÁGIO ÚNICO
APLICADO EM MÓDULOS INTEGRADOS PARA GERAÇÃO DISTRIBUÍDA DE
ENERGIA COM A UTILIZAÇÃO DA ENERGIA FOTOVOLTAICA.**

Trabalho de Conclusão de Curso de Graduação, apresentado à disciplina de Trabalho de Conclusão de Curso 2, do curso de Engenharia Industrial Elétrica – Ênfase em Eletrotécnica do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR), como requisito parcial obtenção do título de Engenheiro Eletricista.

Orientador: Prof. Roger Gules, Dr.

Co-orientador: Prof. Guilherme Luiz Moritz, Me.

**CURITIBA
2014**

WILLIAN TEIXEIRA LUIZ

Desenvolvimento de uma estrutura de potência de estágio único aplicado em módulos integrados para geração distribuída de energia com a utilização da energia fotovoltaica.

Este Trabalho de Conclusão de Curso de Graduação foi julgado e aprovado como requisito parcial para a obtenção do Título de Engenheiro Eletricista, do curso de Engenharia Elétrica do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR).

Curitiba, 15 de agosto de 2014.

Prof. Emerson Rigoni, Dr.
Coordenador de Curso
Engenharia Elétrica

Profa. Annemarlen Gehrke Castagna, Me.
Responsável pelos Trabalhos de Conclusão de Curso
de Engenharia Elétrica do DAELT

ORIENTAÇÃO

Roger Gules, Dr.
Universidade Tecnológica Federal do Paraná
Orientador

Guilherme Luiz Moritz, Me.
Universidade Tecnológica Federal do Paraná
Co-orientador

BANCA EXAMINADORA

Alceu André Badin, Dr.
Universidade Tecnológica Federal do Paraná

Eduardo Félix Ribeiro Romaneli, Dr.
Universidade Tecnológica Federal do Paraná

Guilherme Luiz Moritz, Me.
Universidade Tecnológica Federal do Paraná

A folha de aprovação assinada encontra-se na Coordenação do Curso de Engenharia Elétrica.

Dedico este trabalho aos meus pais, que me apoiaram durante esses anos todos. Aos mestres, que difundiram em mim o conhecimento e a motivação pela pesquisa.

“Posso todas as coisas naquele que me fortalece”

Filipenses 4:13

AGRADECIMENTOS

Primeiramente ao Deus supremo, que nos criou, concedeu forças, saúde, sabedoria e sempre iluminando meu caminho.

Ao meu professor orientador Dr. Eng. Roger Gules, pelo tempo despendido, mostrando a solução correta para cada problema enfrentado e sempre propondo idéias para o melhor desempenho do projeto. Agradeço também pela confiança a mim dada para o desenvolvimento deste trabalho e por disponibilizar o laboratório B207 da UTFPR para a realização das pesquisas.

Ao professor Guilherme Moritz, que sempre me ajudou na solução dos problemas encontrados com relação à programação e configurações do microcontrolador.

Aos meus queridos e amados pais que sempre me incentivaram, apoiaram e acreditam no meu sucesso, me ensinando e mostrando valores que certamente levarei para vida toda.

A minha irmã, meus familiares e amigos pela paciência e compreensão nos momentos que estive ausente.

RESUMO

LUIZ, Willian Teixeira. Desenvolvimento de uma estrutura de potência de estágio único aplicado em módulos integrados para a geração distribuída de energia com a utilização da energia fotovoltaica. 2014. 102f. Trabalho de conclusão de curso (Engenharia Industrial Elétrica, ênfase em Eletrotécnica) – Universidade Tecnológica Federal do Paraná, 2014

Este trabalho apresenta o desenvolvimento de um protótipo de um micro inversor aplicado em sistema de geração tipo modulo integrado. Este inversor é composto de dois estágios de conversão de energia. O primeiro estágio possui um conversor CC-CC e o segundo estágio um circuito inversor comutado com a frequência da rede de distribuição. Um meio para aumentar e estimular o uso de energias renováveis provenientes da geração solar é facilitar a implantação com sistemas *plug and play* e módulos inversores de baixa potência. É apresentado um estudo teórico sobre o tema, simulação do circuito, projeto e justificativa do uso de alguns componentes, implementação do controle digital e instrumentação eletrônica dos sinais.

Palavras-Chave: Micro inversor, geração distribuída, conversor *boost*, geração fotovoltaica.

ABSTRACT

LUIZ, Willian Teixeira. Development of a structure single-stage power applied integrated modules for distributed generation energy with the use of photovoltaic energy. 2014. 102f. Trabalho de conclusão de curso (Engenharia Industrial Elétrica, ênfase em Eletrotécnica) – Universidade Tecnológica Federal do Paraná, 2014.

This paper presents the development of a prototype of a micro inverter applied in system generation type integrated module. This inverter has two stages of energy conversion. The first stage has a DC-DC converter and the second stage an inverter circuit switched to the frequency of the distribution grid. A means to increase and stimulate the use of renewable energy from solar generation is to facilitate the deployment systems with plug and play inverter modules and low power. It is presented a theoretical study on the topic, circuit simulation, project and rationale for use of some components, implementation of electronic instrumentation and digital control signals is presented.

Keywords: Micro inverter, distributed generation, boost converter, photovoltaic generation.

LISTA DE FIGURAS

Figura 1 - Sistema de geração tipo módulo integrado.....	6
Figura 2 - Sistema módulo integrado composto por dois estágios com eliminação da perda de comutação.....	8
Figura 3 - Topologia implementada.....	9
Figura 4 - Diagrama de um SFCR.....	13
Figura 5 - Modelo Célula fotovoltaica de Silício Cristalino.....	15
Figura 6 - Modelo equivalente de uma célula solar de silício.	15
Figura 7 - Curva típica de Tensão x Corrente para um diodo.....	17
Figura 8 - Parâmetros de Potência máxima.	19
Figura 9 - Gráfico V_{xl} , pela quantidade de irradiação.	20
Figura 10 - Sistema de Geração Fotovoltaica tipo inversor central.	21
Figura 11 - Topologia Inversor String.	22
Figura 12 - Topologia de inversor <i>Multi-string</i>	23
Figura 13 - Inversor Monofásico de único estágio.....	27
Figura 14 - Duplo processamento.	27
Figura 15 - Inversor comum ao estágio de processamento.	28
Figura 16 - Locais onde é colocado o capacitor de dissociação.	28
Figura 17 - Exemplo do uso de transformador em inversor. (a) Transformador de frequência de linha. (b) Transformador de alta frequência. (c) Transformador HF para <i>link CC</i>	30
Figura 18 - Topologias de inversores conectados a rede. (a), (b) comutação com o dobro da frequência de linha. (c), (d) comutação em alta frequência.....	31
Figura 19 - Conversor Ćuk	32
Figura 20 - Conversor Meia ponte.....	33
Figura 21 - Conversor Ponte completa.....	33
Figura 22 - Estrutura em ponte completa com indutores de entrada para cada braço.	34
Figura 23 - Etapas de operação	35
Figura 24 - Estágios de operação. Itens i ao h apresentam as etapas 11 a 14 de operação.	37
Figura 25 - Retificador com dois secundários	38

Figura 26 - Retificador com um secundário.....	39
Figura 27 - Inversor em ponte completa integrado a um retificador com um secundário.....	39
Figura 28 - Passos da conversão A/D.....	41
Figura 29 - Estrutura do controlador PID digital	42
Figura 30 - Controle da corrente média.....	47
Figura 31 - Conversor CC-CC em ponte completa.....	48
Figura 32 - Secundário integrado a ponte retificadora.	48
Figura 33 - Circuito de controle e comando das chaves 1a, 2a, 1b e 2b.....	50
Figura 34 - (A) comparação dos sinais corrente de saída amplificada em 100 vezes com o sinal absoluto da rede. (B) Resultado da comparação.	50
Figura 35 - Sinais de comando para as chaves S3, S4, S5 e S6.....	51
Figura 36 - Sinal Vrampa para o primeiro braço e Vrampb para o segundo braço ...	51
Figura 37 - Circuito detector de cruzamento por zero	51
Figura 38 - Comando das chaves na passagem por zero	52
Figura 39 - Razão cíclica das chaves inferiores aumentando.	52
Figura 40 - Razão cíclica máxima nas chaves inferiores	53
Figura 41 - Tensão no capacitor de filtro do barramento CC.	54
Figura 42 - a) Tensão do lado primário. b) Tensão ampliada do lado primário. c) Corrente do lado primário. d) Corrente ampliada do lado primário.....	54
Figura 43 - a) Tensão do lado secundário. b) Tensão ampliada do lado secundário. c) Corrente do lado secundário. d) Corrente ampliada do lado secundário.	55
Figura 44: Correntes nos Indutores de entrada.....	55
Figura 45 - Corrente injetada na rede.	56
Figura 46 - Detector de passagem por zero para disparo dos MOSFETs.....	64
Figura 47 – Comando dos MOSFETs S3 e S6 (canal1); Comando dos MOSFETS S4 e S5 (canal2); referência da tensão da rede (canal4).	65
Figura 48 - Comando chaves S3 (canal 1), S4 (canal 2), S5 (canal 3) e S6 (canal 4).	65
Figura 49 - Circuito do opto acoplador	66
Figura 50 - Circuito típico para o <i>driver</i> IR2110.....	67
Figura 51 - Kit microcontrolador Tiva LaunchPad C series TM4C123G	68
Figura 52 - Sensor Hall	69
Figura 53 - Amplificador diferencial	69

Figura 54 - Modulação assimétrica	71
Figura 55 - Corrente nos indutores La e LB desbalanceadas.	71
Figura 56 - Corrente nos indutores La e Lb balanceadas, circuito sem carga	72
Figura 57 - Corrente nos indutores La e Lb balanceadas, circuito sem carga	72
Figura 58 - Formas de onda de corrente no primário (3) e no secundário (4) do transformador	73
Figura 59 - Tensão na ponte H (indutor ressonante transformador).	73
Figura 60 - Tensão entre dreno e source, chave S1a (canal 1) e S2a (canal 2).	74
Figura 61 - Tensão nos diodos Do1 e Do3.....	74
Figura 62 - Sinal de comando dos MOSFTs (canal1 e canal3); Sinal de tensão para o A/D (canal 2) e corrente de saída (canal 4).....	75
Figura 63 - Operações realizadas pelo microcontrolador.....	76
Figura 64 - Leitura do A/D (canal 2); Corrente de saída (canal 4).....	77
Figura 65 - Circuito para leitura da tensão de referência.	77
Figura 66 - Sinal de referência para o controle	78
Figura 67 - Referência da rede elétrica (canal 2); Corrente de saída (canal 4).....	78
Figura 68 - Tensão no capacitor do barramento CC.	79
Figura 69 - Tensão da rede elétrica (canal 3); Corrente injetada na rede (canal 4). .	79

LISTA DE TABELAS

Tabela 1 - Parâmetros para dimensionamento dos elementos magnéticos.....	57
Tabela 2 - Dimensões de núcleos de ferrite.....	59
Tabela 3 - Dimensões de condutores AWG.....	60
Tabela 4 - Dimensionamento dos indutores.....	61

LISTA DE ABREVIATURAS E SIGLAS

AD	Analógico-Digital
ANEEL	Agência Nacional de Energia Elétrica
CAPES	Coordenação de Aperfeiçoamento de Pessoal de Nível Superior
CC	Corrente Contínua
CA	Corrente Alternada
CRESESB	Centro de Referência de Energia Solar e Eólica Sérgio de Salvo Britto
EPE	Empresa de Pesquisa Energética
GD	Geração Distribuída
IEC	<i>International Electrotechnical Commission</i>
MATLAB®	<i>Matrix Laboratory Software</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
MPPT	Maximum power Point Tracking
PWM	<i>Pulse-width modulation</i>
SFCR	Sistema Fotovoltaico Conectado à Rede
TCC	Trabalho de Conclusão de Curso

SUMÁRIO

1 INTRODUÇÃO	3
1.1 TEMA 4	
1.1.1 Delimitação do Tema	4
1.2 PROBLEMAS E PREMISSAS	5
1.3 OBJETIVOS	6
1.3.1 Objetivo Geral	6
1.3.2 Objetivos Específicos	7
1.4 JUSTIFICATIVA	7
1.5 PROCEDIMENTOS METODOLÓGICOS	9
1.6 ESTRUTURA DO TRABALHO	10
2. SISTEMAS FOTOVOLTAICOS	12
2.1 INTRODUÇÃO	12
2.2 MÓDULOS FOTOVOLTAICOS	13
2.2.1 Modelo Elétrico de uma Célula Fotovoltaica	15
2.2.2 Características Elétricas dos Módulos Fotovoltaicos	18
2.3 PONTO DE MÁXIMA POTÊNCIA	19
2.4.1 Inversor Centralizado	20
2.3.2 Inversor <i>String</i>	21
2.3.3 Inversor Multi <i>string</i>	22
2.3.4 Inversor Módulo Integrado	23
3. INVERSORES	25
3.1 INTRODUÇÃO	25
3.2 TOPOLOGIAS E CLASSIFICAÇÃO	26
3.2.1 Número de estágios de processamento de energia	26
3.2.2 Desacoplamento de Potência	28

3.2.3 Transformadores e tipos de interconexões	29
3.2.4 Tipos de interface com a rede	30
3.3.1 Conversor em Ponte Completa	32
3.3.1 OPERAÇÃO DO CIRCUITO	34
3.3.2 Integração do inversor de baixa frequência com o retificador	38
4. SISTEMAS DE CONTROLE DIGITAL.....	40
4.1 INTRODUÇÃO	40
4.2 AMOSTRAGEM	40
4.3 CONTROLADORES DIGITAIS	42
4.3.1 Equação do PID discreto.....	43
4.3.4 Controle da Corrente Média	46
4.4.1 Controle e sinal de comando para as chaves.....	48
5 DESENVOLVIMENTO DO PROTÓTIPO	57
5.1 INTRODUÇÃO	57
5.2.1 Dimensionamento dos indutores	58
5.2.2 Dimensionamento do Transformador	62
5.2.3 Circuito grampeador.....	63
5.2.4 Inversor	64
5.3 CIRCUITOS DE CONTROLE E CONDICIONAMENTO DE SINAIS	66
5.3.1 Isolação dos sinais do PWM	66
5.3.2 <i>Driver</i> de acionamento das chaves	67
5.3.3 Circuito de Controle.....	67
5.3.4 Sensor <i>hall</i>	68
5.3.5 Medição da corrente de saída	69
5.4 ANÁLISES DOS RESULTADOS.....	70
5.4.1 Formas de onda conversor CC-CC	70
5.4.3 Corrente de saída do conversor CC-CC.....	76
5.4.4 Sincronismo da corrente de referência.....	77

6. CONSIDERAÇÕES FINAIS	80
REFERÊNCIAS BIBLIOGRÁFICAS	81
APÊNDICE A – ESQUEMÁTICO DO CONVERSOR	83
APÊNDICE B – LISTA DE MATERIAIS	84
APÊNDICE C – <i>Firmware</i>	86

1 INTRODUÇÃO

Nas últimas décadas o Brasil vem se desenvolvendo significativamente na área industrial e também na elevação da posição social da sua população. Embora o desenvolvimento traga consigo uma série de benefícios, este também exige planejamento da matriz energética brasileira. O investimento em fontes renováveis alternativas, por outro lado, poderia ampliar a produção de eletricidade, aumentar a segurança e a complementaridade do sistema e diminuir impactos ambientais e sociais da expansão do sistema de geração e de distribuição de energia. Neste sentido em abril de 2012, a ANEEL publicou a resolução normativa Nº 482, que estabelece as condições gerais para o acesso de micro geração e minigeração distribuída aos sistemas de distribuição de energia elétrica, isto é, *net-metering* mecanismo de compensação que permite que consumidores possam gerar energia em suas próprias edificações e injetar o excedente gerado na rede de distribuição. A energia injetada na rede gerará créditos de eletricidade que serão deduzidos das faturas dos consumidores, com prazo de validade de 36 meses.

As fontes elegíveis para esse tipo de geração são energia hidráulica, solar, eólica, biomassa ou cogeração qualificada, com potência máxima de 1 MW. A partir de janeiro de 2013, as distribuidoras de energia elétrica devem começar a atender as solicitações dos consumidores de acesso à rede de distribuição (WWF Brasil, 2012a).

Neste cenário a geração de energia fotovoltaica tornou-se uma das principais alternativas para o desenvolvimento sustentável. Também se verificou uma redução no custo dos módulos fotovoltaicos à medida que o volume de produção cresceu nestes últimos anos, aumentando a viabilidade da utilização deste tipo de energia e reduzindo a dependência de incentivos governamentais para a sua expansão. Em função do grande interesse na utilização da energia fotovoltaica, diversas pesquisas têm sido desenvolvidas tanto na área de concepção de novas células fotovoltaicas, quanto na área dos conversores estáticos que fazem o processamento da energia gerada, permitindo adaptar a energia gerada pelos módulos fotovoltaicos às necessidades de diferentes aplicações. Na área de sistemas conectados a rede, a etapa de conversão de energia é de fundamental importância para o sistema de geração, pois influencia de forma decisiva no custo

total da instalação, no rendimento global, na qualidade da energia gerada, sendo também responsável pela implementação das proteções e por permitir a coordenação da operação do sistema.

1.1 TEMA

Desenvolvimento de uma estrutura de potência de estágio único e alto rendimento para injetar potência no barramento CA através de módulos integrados, obedecendo aos critérios de GD estabelecidos pela ANEEL.

1.1.1 Delimitação do Tema

A demanda por energia elétrica está em grande crescimento ao longo dos anos. O segundo Plano Decenal de Expansão de Energia – PDE 2020 fornecido pela empresa de Pesquisa Energética - EPE (2011, p. 2), prevê que o aumento na demanda de energia elétrica terá um crescimento de 60% até 2020.

A maior parte da eletricidade gerada no Brasil é proveniente de usinas hidrelétricas, segundo a EPE no PDE 2020 (2011, p. 3), as usinas hidrelétricas representam 76% da geração do Sistema Interligado Nacional. Entretanto, atualmente a possibilidade de expansão deste tipo de geração está limitada por não haverem mais locais com bom potencial para a geração hidráulica. Os maiores potenciais para a expansão do sistema de geração hídrica encontram-se concentrados na região norte, a qual está afastada dos maiores centros consumidores. Além disto, nesta região existe a predominância de áreas indígenas ou de preservação permanente que restringem a sua exploração, assim como o impacto ambiental ocasionado pelo alagamento de grandes áreas de florestas na região amazônica seria um importante fator limitante. Portanto, a realidade brasileira atual insere-se no contexto mundial na busca de novas fontes de energia para possibilitar o crescimento sustentável.

No cenário atual e projeções futuras, é necessário o estudo e implementação de uma nova matriz energética, como novas fontes de energia. Essa nova matriz é a geração distribuída, porém esta exige que a fonte de geração esteja próxima a unidade consumidora. Neste contexto, a geração através de módulos fotovoltaicos é mais viável.

Segundo Farret (1999, p. 96), a transformação da luz solar em energia elétrica ocorre através de células compostas por semicondutores. Estas são capazes de transformar a irradiação incidente sobre elas em corrente contínua e com eficiência dependente da intensidade da radiação solar. Devido a várias linhas de pesquisa, este tipo de geração vem sendo cogitada para assumir uma parte da matriz energética, tendo em vista a diminuição do seu custo nos últimos anos. Do ponto de vista da flexibilidade, esta tecnologia apresenta-se como solução para os sistemas de geração distribuída.

A partir desse contexto, pretende-se desenvolver uma nova topologia de conversor CC-CA, que seja de fácil aplicação, baixo custo e, principalmente um elevado rendimento.

1.2 PROBLEMAS E PREMISSAS

A energia elétrica provenientes dos módulos fotovoltaicos é gerada em corrente contínua (CC), no contexto da geração distribuída, é necessária a utilização de um equipamento complementar para a conversão da corrente contínua (CC) gerada pelos módulos fotovoltaicos em corrente alternada (CA), de forma compatível com a rede elétrica de distribuição. Este equipamento deve atender a diversos requisitos tais como adaptar os níveis de tensão, fazer a sincronização com a frequência da rede, injetar uma corrente senoidal com baixa distorção harmônica, e dispor de sistema de proteção e dispositivos de segurança. Portanto, a etapa de potência é parte fundamental na utilização da energia fotovoltaica e impacta diretamente no custo, na viabilidade de implementação, no rendimento e na qualidade da energia gerada.

No que concerne à geração distribuída, um sistema tipo módulo integrado, figura 1, é o que apresenta maior crescimento, uma vez que este permite a expansão do sistema além de apresentar estabilidade na operação.

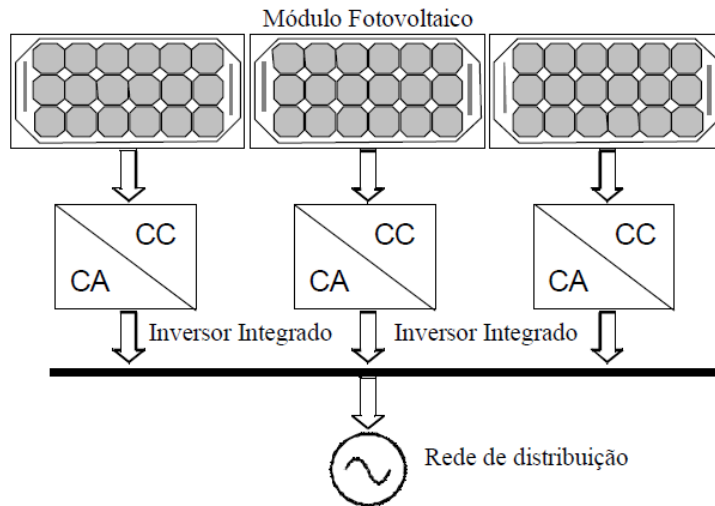


Figura 1 - Sistema de geração tipo módulo integrado.
Kjaer; Pedersen; Blaabjerg (2013).

Este sistema traz como vantagem a grande simplicidade de instalação, pois não é necessária uma estrutura específica para a conexão de cada elemento. Para a expansão do sistema de geração, basta a instalação de módulos integrados adicionais. Esta tecnologia é chamada de “*plug and play*”, pois basta conectar na rede de distribuição e o funcionamento é automático.

1.3 OBJETIVOS

1.3.1 Objetivo Geral

Desenvolver uma estrutura de potência de elevado desempenho, para implementação de sistema de geração fotovoltaica conectado à rede de distribuição de energia, utilizando a técnica de módulos integrados.

1.3.2 Objetivos Específicos

- Fazer uma revisão bibliográfica sobre a geração distribuída de energia, as principais tecnologias empregadas e as principais normas que definem a instalação e operação destes sistemas;
- Realizar a análise teórica da topologia selecionada para a aplicação em questão, com foco na operação com elevado rendimento;
- Desenvolver um procedimento de projeto do conversor proposto;
- Simular os circuitos de potência e de controle da estrutura proposta;
- Construir um protótipo operacional do conversor de forma a realizar testes experimentais para, validar o estudo e caracterização do desempenho da estrutura desenvolvida;
- Estruturar as contribuições resultantes deste projeto de forma, a divulgar os avanços tecnológicos obtidos através da submissão de artigos técnicos para periódicos e congressos científicos qualificados na área.

1.4 JUSTIFICATIVA

O sistema de geração tipo módulo integrado apresenta melhores adaptações ao sistema de geração distribuída, pois caso haja uma falha em um dos conversores, somente o módulo associado irá deixar de operar e não um conjunto inteiro de módulos como em outros sistemas. Em função destas características, este tipo de sistema é considerado mais adequado para sistemas de geração distribuída de pequeno porte como no uso residencial e é considerada uma tendência futura para sistemas fotovoltaicos conectados a rede (KJAER; PEDERSEN; BLAABJERG, 2005).

Por se tratar de uma tecnologia recente, algumas limitações devem ser superadas. Com relação à operação com elevado rendimento em função da baixa potência e baixa tensão de operação de um módulo fotovoltaico. Tipicamente, um módulo opera com até 300 W de potência, com uma tensão em torno de 24 V. A operação da interface de conexão com baixa potência, baixa tensão de entrada e

elevada tensão de saída são condições que dificultam de forma significativa a obtenção de elevado rendimento.

Portanto pretende-se desenvolver uma topologia de um conversor CC-CA com estágio único operando em baixa frequência, com baixas perdas de condução e chaveamento, utilizando MOSFTs de baixa resistência de condução e operando em modo de comutação suave.

Na figura 2 é apresentado um diagrama de blocos com as etapas de funcionamento do sistema em estudo. O conversor CC/CC eleva a tensão do módulo fotovoltaico e fornece uma corrente senoidal retificada. A corrente retificada modulada pelo conversor CC/CC é injetada no inversor. O inversor sincronizado com a rede inverte a corrente injetando-a na rede.

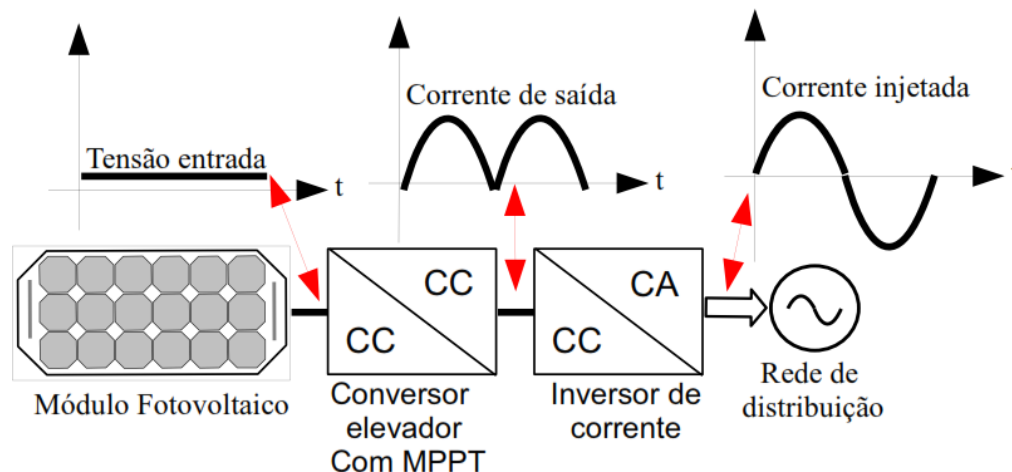


Figura 2 - Sistema módulo integrado composto por dois estágios com eliminação da perda de comutação.

A topologia proposta, figura 3, mostra um conversor CC/CC *boost* em ponte completa. Este conversor eleva o nível de tensão do módulo fotovoltaico, fornecendo em seu barramento CC uma senoide retificada. No lado secundário existe um retificador em ponte para a integração com o inversor em ponte completa que opera em baixa frequência.

Com a topologia de potência implementada, foi realizado um estudo sobre o desenvolvimento das estruturas de controle. Esta etapa foi de fundamental importância, pois nela definimos algoritmos de controle que permitiram o correto funcionamento da estrutura que atenderam as especificações de projeto e parâmetros que possibilitaram a conexão do conversor com o barramento CA.

As simulações de cada etapa: a topologia de potência, sistema de controle e o sistema completo foram realizados através de softwares simuladores como: *Proteus, MatLab e Pspice*

Com a finalização do projeto e verificação por simulação, procedeu-se a construção do protótipo em laboratório com o desenvolvimento da placa de circuito impresso, soldagem dos componentes eletrônicos, construção dos elementos magnéticos tais como indutores e transformador de alta frequência. Após a montagem foi realizada uma sequência de testes preliminares para a verificação da correta operação de todos os sistemas eletrônicos montados.

Na última etapa de desenvolvimento foram realizados os ensaios experimentais para a comprovação da eficiência da estrutura proposta, comprovação da correta operação e atendimento dos requisitos necessários para a injeção de energia na rede de distribuição de baixa tensão a partir de um módulo fotovoltaico. Nesta fase foi utilizado o Laboratório de Processamento Eletrônico de Energia o qual dispõem de todos os equipamentos necessários para a aquisição das formas de onda experimentais, medição de rendimento e análise da operação do sistema.

1.6 ESTRUTURA DO TRABALHO

Este trabalho é constituído de 5 capítulos, sendo estes organizados da seguinte maneira.

No Capítulo 1 é apresentado o cenário energético atual, justificando o uso e investimentos em pesquisas em fontes alternativas de energia com foco na energia solar e principalmente no desenvolvimento de novas estruturas de potência com maior rendimento. Sendo estes dispositivos fundamentais no processamento de

energia. Neste capítulo também é apresentado o contexto deste trabalho e seus objetivos.

O Capítulo 2 apresenta uma descrição sobre os sistemas fotovoltaicos bem como, o princípio construtivo e de funcionamento de uma célula fotovoltaica e topologia de inversores conectados à rede descrevendo as principais características de cada sistema.

A abordagem teórica sobre o modo pelo qual os inversores são classificados, a análise da topologia do conversor utilizado e a operação da estrutura em estudo são apresentadas no capítulo 3.

No Capítulo 4, é realizada uma breve revisão sobre controle digital. Neste capítulo são apresentados também os resultados de simulações do funcionamento do circuito.

No Capítulo 5, são abordadas questões referentes ao procedimento do protótipo como: dimensionamento dos elementos magnéticos, escolha e justificativa dos componentes e apresentação dos resultados.

E no último capítulo as considerações finais do projeto e sugestão para trabalhos futuros.

2. SISTEMAS FOTOVOLTAICOS

2.1 INTRODUÇÃO

Segundo Rüther (2004, p.20), em uma edificação solar fotovoltaica o módulo solar, ou seja, o painel fotovoltaico é o elemento básico e fundamental desse sistema. O arranjo desses módulos pode ser em série ou em paralelo. A quantidade de módulos conectados em série irá determinar a tensão de operação do sistema em CC. A corrente é definida conectando os módulos individualmente em paralelo. O conjunto de módulos conectados em série é chamado de *string*. A soma das potências individuais de cada módulo define a potência de operação do sistema.

Um sistema fotovoltaico utilizado para alimentar uma edificação consiste basicamente dos seguintes elementos:

- Módulo fotovoltaico: Necessário para captar a energia solar transformando a energia luminosa através de reações químicas que ocorrem nesses módulos em energia elétrica;
- Banco de baterias: Em sistemas fotovoltaicos isolados, onde a fonte primária são as células solares, é necessário um banco de baterias para garantir o fornecimento de energia ao sistema nele acoplado em horários onde as células não geram energia;
- Inversor: Responsável em converter a energia CC proveniente da geração fotovoltaica em energia CA;
- Quadro de conexões: Barramentos onde estão conectadas as cargas.

Em SFCR (Sistemas fotovoltaicos conectados a rede) é necessário inserir alguns elementos ao sistema como:

- Interruptor CA – Permite bloquear o fluxo de energia proveniente da concessionária;
- Medidor Bidirecional – Gira em um dado sentido quando a unidade consumidora utiliza a energia da concessionária e gira em sentido contrário quando o sistema fotovoltaico da instalação fornece energia à rede.

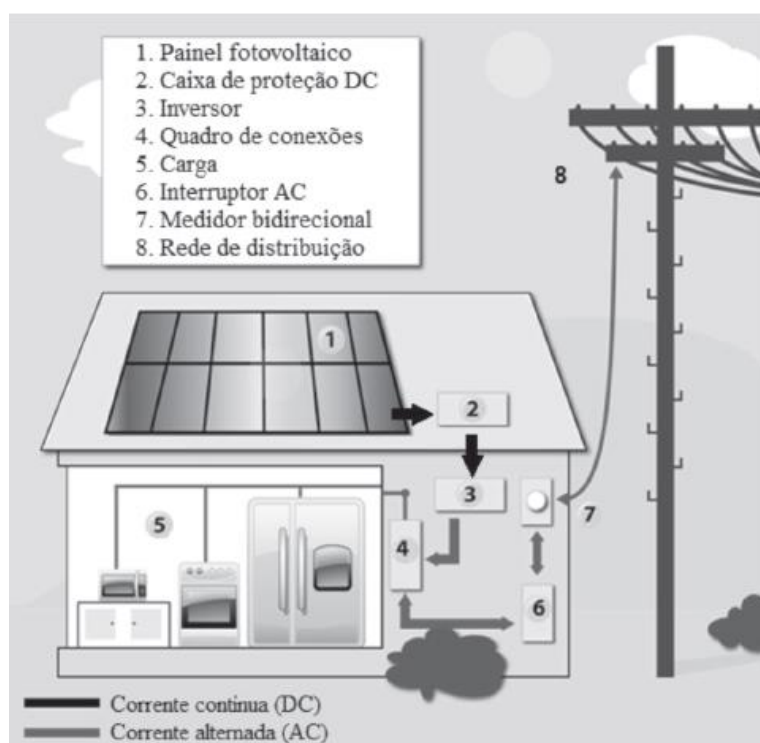


Figura 4 - Diagrama de um SFCR.

Fonte: Benedito e Zilles (2010).

Na figura 4 é apresentada uma das formas de conectar o sistema ao barramento de CA da concessionária, mas os elementos nele apresentados são comuns em todas as topologias de SFCR.

2.2 MÓDULOS FOTOVOLTAICOS

Os módulos fotovoltaicos são dispositivos capazes de converter a energia luminosa proveniente de raios solares em energia elétrica. Vários elementos

semicondutores podem ser utilizados para a fabricação de células solares como: silício, telureto de cádmio, disselenato de cobre (gálio) e índio.

O material mais utilizado é o silício, podendo este ser constituído de: silício-cristalino (c-Si), silício amorfo hidrogenado (a-Si:H). Além de ser menos tóxico o silício é um dos elementos mais abundantes.

Em células fotovoltaicas de silício, este material é obtido através da solidificação do mineral dióxido de silício, porém para funcionar como condutor é necessário dopar este material. Semicondutores a zero Kelvin possuem basicamente duas bandas – a banda de valência que é preenchida por vários elétrons e a banda de condução com poucos elétrons. Entre essas bandas existe um *gap* onde não possui elétrons. Uma determinada quantidade de energia, que varia conforme o material - é necessária ser aplicada para que o elétron salte da camada de valência para a camada de condução, quando ocorre esse deslocamento são formados dois tipos de carga: elétrons na camada de condução e uma lacuna positiva na camada de valência (SEGUEL, 2009).

Elementos do grupo IV da tabela periódica como: silício e germânio, possuem 4 elétrons na camada de valência que se ligam entre si em ligações covalentes, formando uma rede cristalina. Ao adicionar átomos pentavalentes, um elétron ficara em excesso para a formação das ligações covalentes. Nesta situação é necessária apenas uma pequena quantidade de energia para liberar este elétron para a banda de condução. Portanto o fósforo é um dopante doador do tipo N. Quando elementos do grupo III forem introduzidos, haverá uma falta de elétrons, que é denominada buraco ou lacuna, neste caso o dopante doador é do tipo P (SEGUEL, 2009).

Quando os cristais do tipo P e N se unem, uma junção PN é formada, nesta região de junção devido ao elevado gradiente de concentração existe uma difusão de elétrons do lado N para P. Tornando o lado N mais positivo e P negativo. Com o acúmulo de cargas positivas de um Lado (N) e negativas do outro (P), um campo elétrico é formado na região de junção. O equilíbrio nessa região é alcançado quando o campo elétrico se opõe a passagem de elétrons remanescentes do lado N. Esta tensão de difusão é aproximadamente 1 V (SEGUEL, 2009).

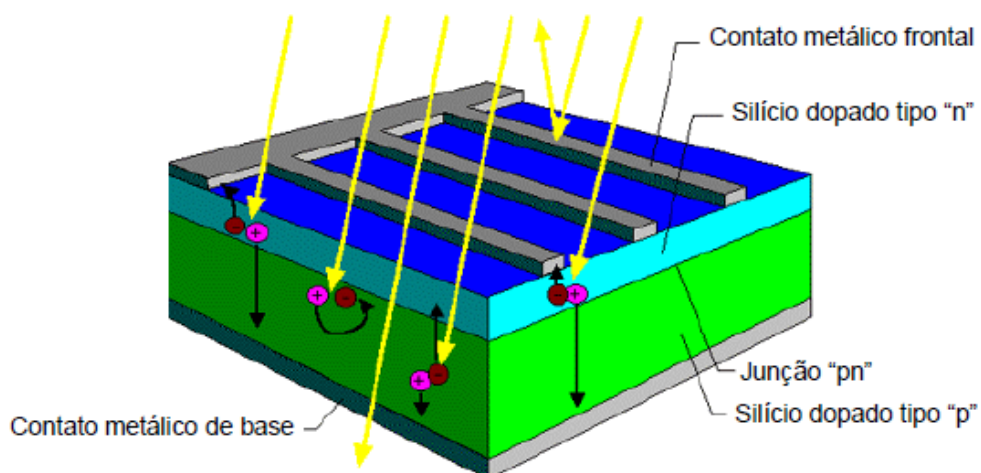


Figura 5 - Modelo Célula fotovoltaica de Silício Cristalino.

Fonte: CRESESB (2006).

2.2.1 Modelo Elétrico de uma Célula Fotovoltaica

O comportamento eletrônico de uma célula fotovoltaica é melhor compreendido quando esta é representada por um circuito elétrico equivalente. O circuito pode ser exemplificado por uma fonte de corrente em paralelo com um diodo *bypass*. As perdas ôhmicas do semicondutor e nos contatos metálicos são representadas por R_s . R_p são as perdas devido as perturbações elétricas.

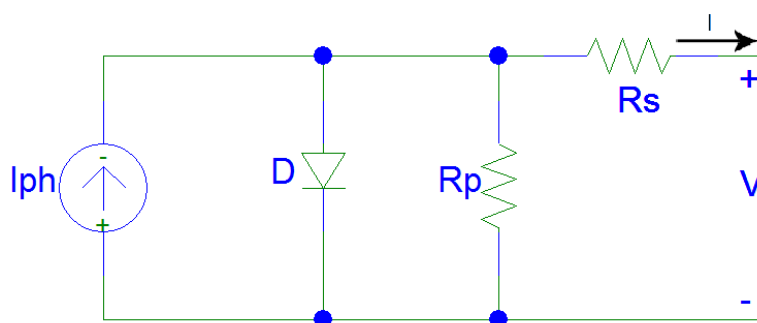


Figura 6 - Modelo equivalente de uma célula solar de silício.

I_{ph} é a corrente gerada a uma determinada incidência solar, I é a corrente fornecida ao sistema interligado ao painel e V a tensão nos terminais de saída.

Segundo Gow e Manning (1999, p. 193-200), a corrente fornecida ao circuito conectado ao módulo é dado pela equação (1).

$$I = I_{ph} - I_r \left[e^{\frac{q(V+I.R_s)}{n.k.T}} - 1 \right] - \frac{V + I.R_s}{R_p} \quad (1)$$

Onde:

I_r = é a corrente de saturação reversa;

n = fator de idealidade da junção;

q = é a carga do elétron;

k = a constante de Boltzmann;

T = a temperatura da célula.

De acordo com Cavalcanti, Azevedo e Neves (2007, p. 163-171), a corrente de saturação reversa é dada pela equação (2).

$$I_r = I_{rr} \left(\frac{T}{T_r} \right)^3 \cdot e^{\left[\frac{q.E_g}{T.k} \left(\frac{1}{T_r} - \frac{1}{T} \right) \right]} \quad (2)$$

Onde:

T_r = Temperatura de referência;

I_{rr} = Corrente de saturação reversa em uma dada temperatura de referencia;

E_g = Energia na região de junção.

A corrente gerada a partir da célula fotovoltaica em função da irradiação incidente por (3), conforme (CAVALCANTI; AZEVEDO; NEVES, 2007).

$$I_{ph} = [I_{sc} + k_1 \cdot (T - T_r)] \cdot S \frac{S}{1000} \quad (3)$$

Onde I_{sc} é a corrente de curto circuito da célula na temperatura de radiação em mW/cm^2 e S a área em cm^2 .

Uma célula fotovoltaica é um diodo concebido para promover o efeito elétrico (LINDEGREN, 2000). Quando uma célula fotovoltaica é exposta a completa escuridão, suas características de tensão e corrente podem ser descritas pela equação (4), na figura 7 é apresentada a curva típica de tensão e corrente.

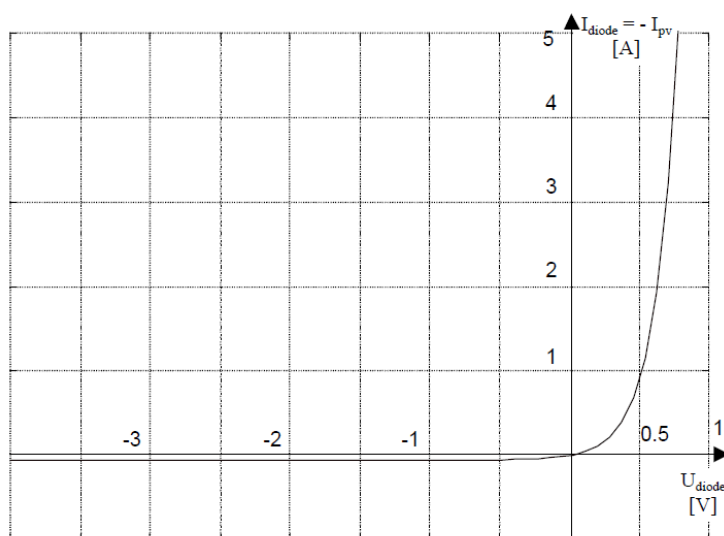


Figura 7 - Curva típica de Tensão x Corrente para um diodo.
Fonte: LINDEGREN (2000).

Lindgren (2000, p. 5) a corrente no diodo é expressa por (4).

$$i_{diodo} = C_{diodo} \cdot T^{\frac{3}{n}} \cdot e^{-\frac{qU_g}{nkT}} \cdot (e^{\frac{qU_{diodo}}{nkT}} - 1) \quad (4)$$

Onde:

C_{diodo} = Constante do diodo;

T = Temperatura;

K = Constante de Boltzmann;

U_{diodo} = Tensão no diodo;

U_g = Banda do gap do semicondutor;

q = Carga do elétron.

A corrente gerada é proporcional à irradiação $G [W / m^2]$, ou seja, na medida em que a célula é iluminada a curva da figura 7 se desloca no eixo das ordenadas. Um aumento de irradiação solar provoca um aumento de corrente.

2.2.2 Características Elétricas dos Módulos Fotovoltaicos

Uma única célula possui uma capacidade de produção reduzida de energia elétrica, entre 1 W e 2 W, correspondendo uma tensão de 0,5 V e uma corrente entre 2 e 4 A. Para atingir determinados níveis de tensão faz-se necessário associar várias células, através de ligação série e paralelo, formando os módulos fotovoltaicos.

As especificações dos principais parâmetros de um módulo solar considerando a condição padrão de teste, definida por norma IEC 61215 é $1000 W / m^2$ de potência luminosa incidente e temperatura de $25\text{ }^\circ\text{C}$ (SEGUEL, 2009).

Os parâmetros definidos na IEC 61215 são:

- Corrente de Curto Circuito (I_{sc}) – é o valor máximo da corrente de carga, igual, portanto, à corrente gerada por efeito fotovoltaico;
- Tensão de circuito aberto (V_{oc}): é o máximo valor da tensão nos terminais do módulo fotovoltaico;
- Ponto de Máxima Potência (MPP): Para uma dada condição climática, só existe um ponto da curva I-V onde a potência máxima pode ser alcançada;
- Tensão de máxima potência $V_{m\acute{a}x}$: Corresponde a tensão no ponto de máxima potência;
- Corrente de máxima potência $I_{m\acute{a}x}$: Corresponde a corrente no ponto de máxima potência;

- Temperatura normal de operação (NOCT): Como o módulo trabalha exposto ao sol, o fabricante fornece também a temperatura de operação normal da célula (*normal operating cell temperature*), medida com 800 W/m^2 de potência luminosa incidente total, temperatura ambiente de $20 \text{ }^\circ\text{C}$ e vento de 1 m/s ;
- Fator de Forma (FF): é definido como a relação entre a potência no MPP e o produto da corrente de curto circuito vezes a tensão de circuito aberto. Essa grandeza expressa quando a curva característica se aproxima de um retângulo no diagrama I-V.

Na figura 8 é apresentada a curva característica de uma célula fotovoltaica, pode-se observar a relação entre corrente de curto circuito e potência com a tensão de circuito aberto.

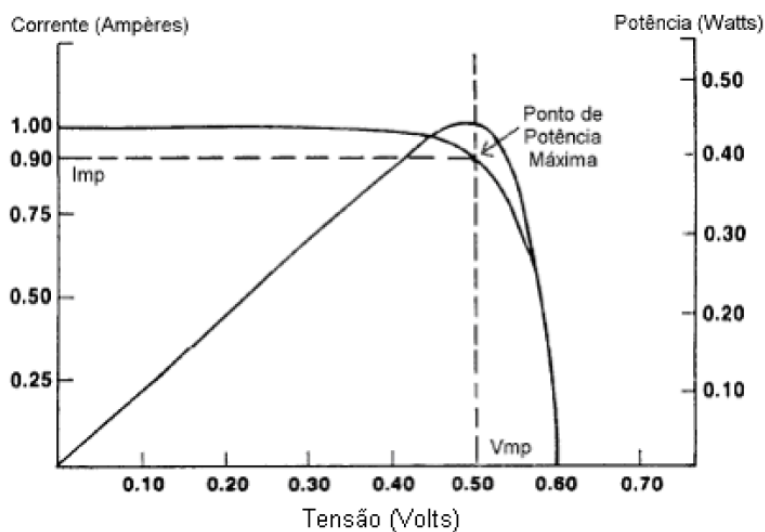


Figura 8 - Parâmetros de Potência máxima.

Fonte: CRESEB (2008).

2.3 PONTO DE MÁXIMA POTÊNCIA

O máximo aproveitamento da capacidade de energia elétrica de um módulo solar é obtido quando este sempre é operado no ponto de máxima potência. Como a

corrente da célula fotovoltaica depende da incidência de raios solares, este ponto depende da irradiância e temperatura em que foi exposto. A eficiência pode ser atingida se o painel operar o máximo de tempo possível. Para que este objetivo possa ser atingido faz-se necessária o uso da técnica que procure o ponto de máxima potência, mesmo com variações meteorológicas (SEGUEL, 2009).

Na figura 9, é apresentada a quantidade de irradiância com a potência de saída do módulo.

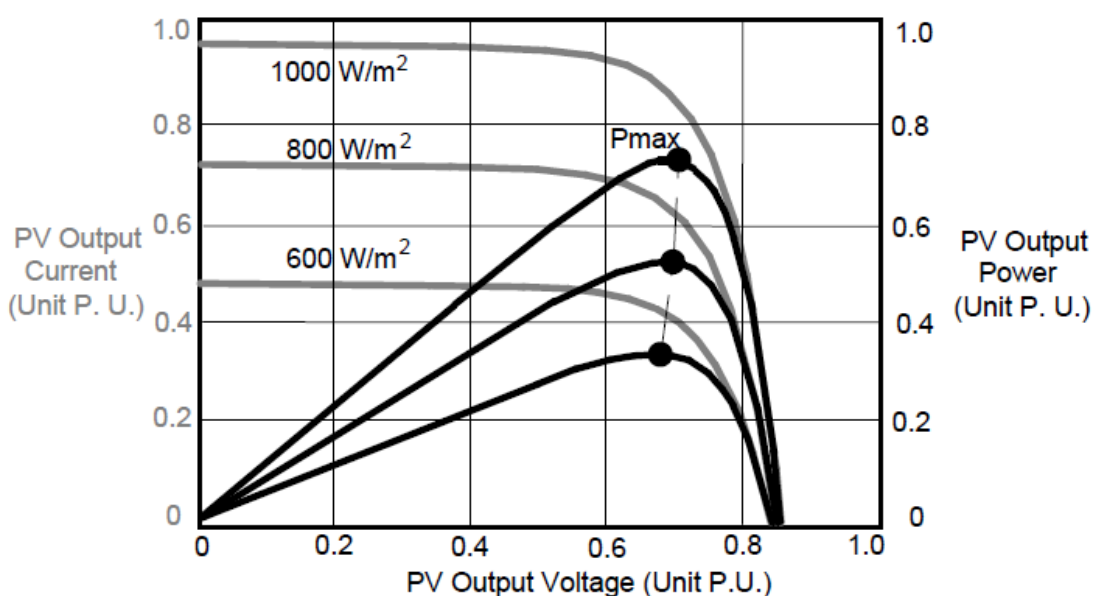


Figura 9 - Gráfico VxI, pela quantidade de irradiação.

2.4 ESTRUTURAS DE GERAÇÃO

2.4.1 Inversor Centralizado

Esta estrutura é uma das mais antigas e a mais utilizada em função do baixo custo e alto rendimento do conversor. Os módulos fotovoltaicos foram divididos em conexões em série, gerando uma tensão elevada suficiente a fim de evitar maiores amplificações. O conjunto de painéis em série é ligado em paralelo, conforme apresentado na figura 10.

A desvantagem desse sistema está na confiabilidade, no caso de falha desse inversor toda instalação fica comprometida. Esta configuração não permite que o MPPT seja independente para cada série de módulos.

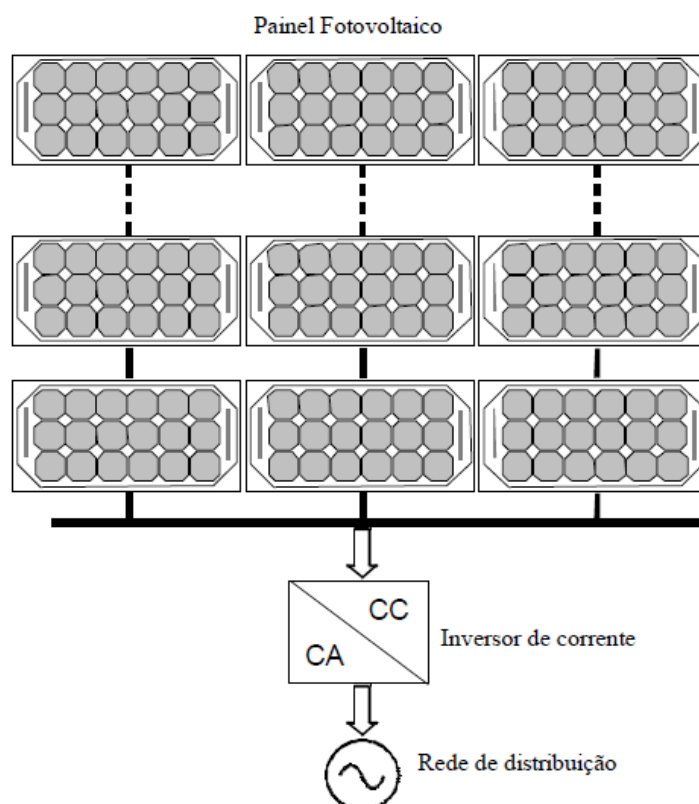


Figura 10 - Sistema de Geração Fotovoltaica tipo inversor central.
 Fonte: Kjaer; Pedersen; Blaabjerg (2013).

2.3.2 Inversor *String*

Um conjunto de painéis fotovoltaicos é conectado em série, formando uma seqüência de até 2 kW. A tensão do conjunto deve ser suficientemente alta para evitar o estágio amplificador. Na Europa, por exemplo, onde são requeridos 16 módulos fotovoltaicos em série a tensão pode atingir até 720 V, exigindo MOSFET/IGBT de 1000 V (KJAER; PEDERSEN; BLAABJERG, 2005). Mas a tensão de operação normal é aproximadamente entre 450 V a 510 V. A vantagem dessa topologia está no MPPT, onde existe um MPPT para cada conjunto de módulos.

Porém se um dos módulos de um determinado conjunto estiver defeituoso a *string* estará comprometida. Como operam com altas potências o preço do watt diminui e a eficiência é 3% melhor comparada a topologia de inversor central (CRAMER; TOENGS, 1997).

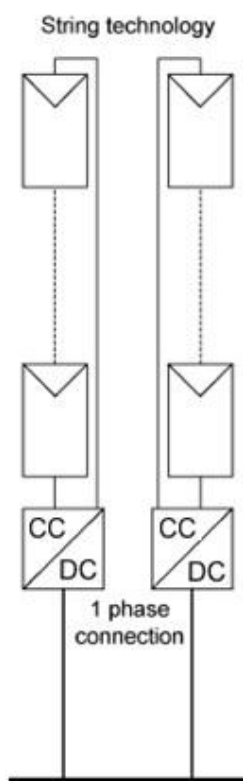


Figura 11 - Topologia Inversor String.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

2.3.3 Inversor Multi *string*

O inversor multi-*string*, foi desenvolvido para combinar a vantagem de um maior rendimento de energia de um inversor *string* com os baixos custos do inversor central (CALAIS; MYRZIK; SPOONER; AGELIDIS, 2002). Nesta topologia não é necessário um arranjo de vários painéis fotovoltaicos em série para atingir uma tensão alta suficiente para realizar a conversão. Antes de se conectar em um inversor as *strings* possuem um processamento de energia a partir de um conversor CC-CC que são conectados individualmente para cada *string* conforme apresentado na figura 12.

A função desses conversores, além de elevar a tensão dos módulos para um nível ideal de operação do inversor, é também polarizar o painel ou arranjo em seu ponto de máxima potência. O Inversor *multi-string* é capaz de suportar cargas assimétricas e responsável por fazer a conversão da corrente contínua em corrente alternada. Como a busca pela máxima potência é individual, este sistema é ideal para instalações onde os painéis fotovoltaicos possuem diferentes posicionamentos angulares e direções diferentes.

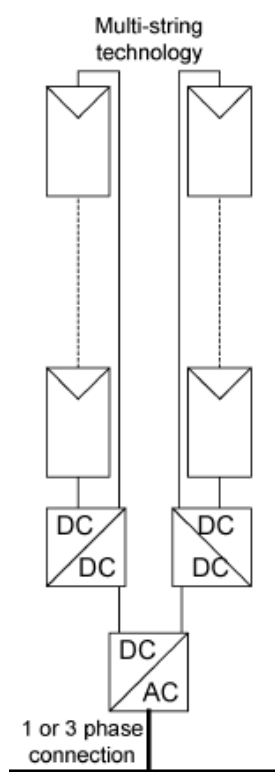


Figura 12 - Topologia de inversor *Multi-string*.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

2.3.4 Inversor Módulo Integrado

Em estruturas do tipo módulo integrado ou simplesmente módulo CA, cada módulo possui uma interface de potência para conexão com a rede – figura 1. É também eliminado problemas de perdas e incompatibilidade entre os módulos fotovoltaicos, já que existe apenas um módulo fotovoltaico conectados diretamente a

estrutura de potência. Devido o aumento de pesquisas nas áreas de GD, este sistema pode ser considerado promissor. Comparado as demais topologias apresentadas anteriormente, o grande diferencial desse sistema é a fácil conexão e ampliação de mais módulos à estrutura de geração já existente. De modo semelhante à estrutura *multi-string* onde o MPPT é realizado para uma cadeia de módulos, esta topologia permite trabalhar com o MPPT individual.

O primeiro desafio é com relação à operação com elevado rendimento em função da baixa potência e a baixa tensão de operação de um módulo fotovoltaico. Tipicamente um módulo opera com até 300W de potência, com uma tensão em torno de 24V. A operação da interface de conexão com baixa potência, baixa tensão de entrada e elevada tensão de saída são condições que dificultam de forma significativa a obtenção de elevado rendimento. Alguns trabalhos recentes mostram implementações de módulos integrados com rendimentos abaixo de 90% (KJAER; PEDERSEN; BLAABJERG, 2005), o que pode ser considerado um rendimento inadequado tratando se de uma aplicação fotovoltaica onde o custo de aquisição da fonte geradora é elevado.

3. INVERSORES

3.1 INTRODUÇÃO

Um conversor CC/CA, também chamado de inversor é um dispositivo que converte a potência em corrente contínua de sua entrada em corrente alternada na saída. Esse sinal de saída deve possuir valor médio nulo, simetria em amplitude e frequência constante. Essas características devem ser atendidas para que seja possível a interconexão da corrente CA gerada com a rede de distribuição de energia elétrica.

Com o desenvolvimento da tecnologia de semicondutores, foi possível melhorar a qualidade de energia gerada por estes dispositivos. A alta frequência de chaveamento permitiu reduzir o conteúdo harmônico das formas de onda de saída em muitos casos reduzido significativamente, utilizando técnicas específicas de modulação e filtragem (BARBI; MARTINS, 2008).

Segundo Rampinelli (2010, p. 13) os inversores utilizados atualmente em SFCR incorporam funções de controle, tais como: seguidor do ponto de máxima potência, conexão ou desconexão da rede em função das condições meteorológicas (irradiância e sombreamento).

Inversores estáticos utilizam semicondutores para realizar a comutação funcionando em dois modos: modo de corte ou modo de saturação. Por este motivo o sinal de saída é quadrado. O sinal quadrado pode ser transformado em um sinal senoidal com a implementação de filtros de potência. Esse processo de filtragem, com o objetivo de filtrar os harmônicos próximos da fundamental requer o uso de grandes capacitores o que, conseqüentemente, reduz a eficiência do sistema. Outro meio para se obter uma forma de onda de menor distorção harmônica é através da implementação de técnicas de modulação.

Os inversores podem ser de dois tipos:

- Inversores comutados pela rede utilizam o sinal da rede de distribuição para sincronizar o inversor. Este inversor pode ser

implementado através de uma ponte retificadora a tiristores ou uma ponte com MOSFETs comandados por um detector de passagem por zero. Além de ser uma topologia antiga, apresenta como desvantagem alta distorção harmônica.

- Inversores autocomutados: um circuito de controle junto ao inversor sincroniza o sinal gerado com o sinal da rede. A comutação ocorre em alta frequência, desse modo o sinal senoidal de saída tem baixa distorção harmônica e alto fator de potência.

3.2 TOPOLOGIAS E CLASSIFICAÇÃO

As topologias são classificadas com base no número de estágio de processamento de energia, localização dos capacitores de potência e de processamento, se é utilizado transformadores ou não e tipos de interface com a rede (KJAER; PEDERSEN; BLAABJERG, 2005).

3.2.1 Número de estágios de processamento de energia

Na figura 13, mostra a topologia em cascata, este é um inversor monofásico que deve: realizar o controle da rede adequando o nível do sinal gerado, amplificação do sinal CC proveniente do módulo fotovoltaico se este estiver em nível incompatível para a transformação e MPPT. Esta configuração é típica para um inversor centralizado. O inversor deve ser projetado para lidar com uma potência de pico duas vezes a potência nominal.

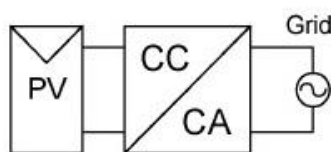


Figura 13 - Inversor Monofásico de único estágio.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

Em um inversor de duplo-estágio, o controle do nível de tensão e obtenção da máxima potência não concentra somente no inversor. O MPPT é agora realizado no conversor CC-CC bem como uma possível amplificação de tensão se necessário. Dependendo do controle do inversor, a saída dos conversores CC-CC é um sinal CC puro e neste caso o conversor CC-CC é projetado para operar com a potência nominal. Ou a corrente de saída é modulada para seguir uma senoidal retificada e neste caso o conversor é projetado para lidar com uma potência de pico duas vezes a potência nominal.

Na figura 14 o conversor CC-CC é responsável pelo MPPT e o inversor CC-CA controla a corrente na rede.

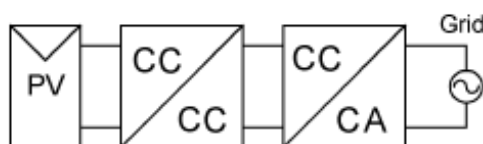


Figura 14 - Duplo processamento.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

A figura 15 mostra a solução para o inversor *multi-string*. A função de cada conversor CC-CC é realizar o MPPT e se necessário a amplificação da tensão. Os conversores CC-CC são conectados ao barramento CC do inversor CC-CA que controla a rede. Este sistema tem um melhor controle de cada módulo fotovoltaico.

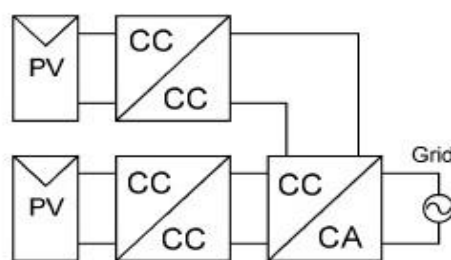


Figura 15 - Inversor comum ao estágio de processamento.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

3.2.2 Desacoplamento de Potência

O desacoplamento de potência é conseguido através de um capacitor eletrolítico, este tem a função de minimizar ondulações da corrente e tensão nos módulos fotovoltaicos. O fator limitante deste componente é a vida útil, deste modo a capacitância deve ser a menor possível e, preferencialmente substituída por capacitores de filme (KJAER; PEDERSEN; BLAABJERG, 2005).

Conforme apresentado na figura 16, o capacitor de desacoplamento pode ser aplicado em diferentes locais. O capacitor é colocado em paralelo com os módulos fotovoltaicos se o inversor utilizado for monofásico (ver figura 16 item a).

Quando o sistema possui duas etapas de processamento de energia, ou seja, quando possui um conversor CC-CC é aplicado dois capacitores, um em paralelo com o módulo fotovoltaico e outro em paralelo com o conversor CC-CC (ver figura 16 item b).

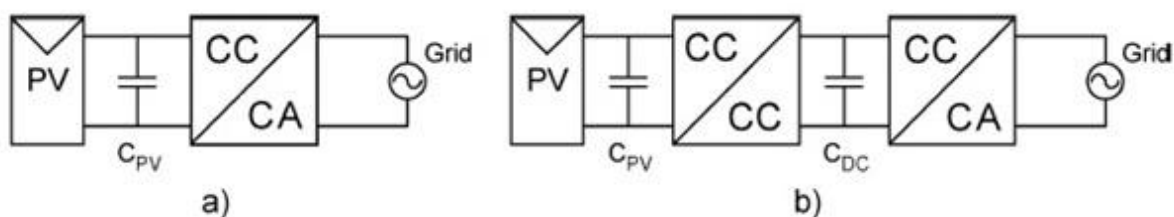


Figura 16 - Locais onde é colocado o capacitor de dissociação.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

O tamanho do capacitor de desacoplamento é dado pela equação (5).

$$C = \frac{P_{PV}}{2 \cdot \omega_{grid} \cdot U_C \cdot \mu_c} \quad (5)$$

Onde:

P_{PV} - Potência nominal do módulo fotovoltaico;

U_C - Tensão no capacitor;

μ_c - Amplitude do *ripple* da tensão;

ω_{grid} - Frequência angular da tensão.

A equação 5 presume que a corrente a partir dos módulos fotovoltaicos é puramente CC (KJAER; PEDERSEN; BLAABJERG, 2005).

3.2.3 Transformadores e tipos de interconexões

Em alguns inversores, é incorporado um transformador de alta frequência ou de baixa frequência, sendo este na frequência da rede. E alguns inversores não fazem o uso de transformadores.

Por questões de segurança os primeiros sistemas fotovoltaicos conectados à rede eram projetados para trabalharem em baixas tensões, sendo necessário o uso de transformadores na saída do inversor. Estes transformadores devem possuir a mesma frequência de rede, ou seja, transformadores de baixa frequência além de serem pesados, grandes dimensões e caros sempre foram um obstáculo para os fabricantes conseguirem aumentar a eficiência (RAMPINELLI, 2010).

Em sistemas fotovoltaicos que trabalham com tensões superiores, não é necessário a utilização de transformadores. Neste caso o rendimento do sistema é melhor. Por outro lado a amplificação de tensão em alta eficiência é difícil de conseguir sem o transformador, quando a tensão de entrada se encontra na faixa de 15 a 45 V.

Na figura 17, são apresentadas três maneiras de como o transformador pode ser utilizado.

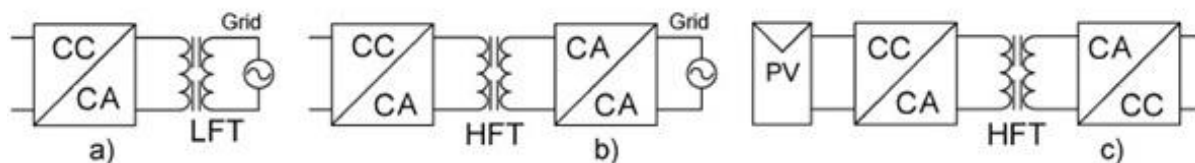


Figura 17 - Exemplo do uso de transformador em inversor. (a) Transformador de frequência de linha. (b) Transformador de alta frequência. (c) Transformador HF para *link* CC.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

3.2.4 Tipos de interface com a rede.

Somente inversores operando no modo fonte de corrente são incluídos nesta classificação, uma vez o seu objetivo é injetar corrente senoidal na rede elétrica (KJAER; PEDERSEN; BLAABJERG, 2005).

Na figura 18 mostra quatro exemplos dentre outros vários existentes de topologias de inversores conectados à rede. Os itens (a) e (b) a corrente na fase já é modulada e controlada para seguir uma onda senoidal retificada, a função do circuito é recriar a onda senoidal e injetá-la na rede. O circuito aplica a comutação por detecção do cruzamento por zero da tensão e corrente. Na figura 18 item (c) é um padrão de ponte completa em três níveis, que pode criar uma corrente senoidal aplicando através do CC *link* uma tensão positiva/ negativa ou zero na rede. No item (d) é uma topologia em meia ponte que pode criar diferentes níveis de tensão através do indutor de rede. Uma vantagem dessa topologia é que a frequência de comutação de cada transistor pode ser reduzida, assegurando boa qualidade de energia.

O sinal de comando para os transistores é baseado na detecção de passagem por zero com referencia na tensão da rede. Em resumo as topologias dos itens (c) e (d) transformam uma corrente contínua em corrente alternada.

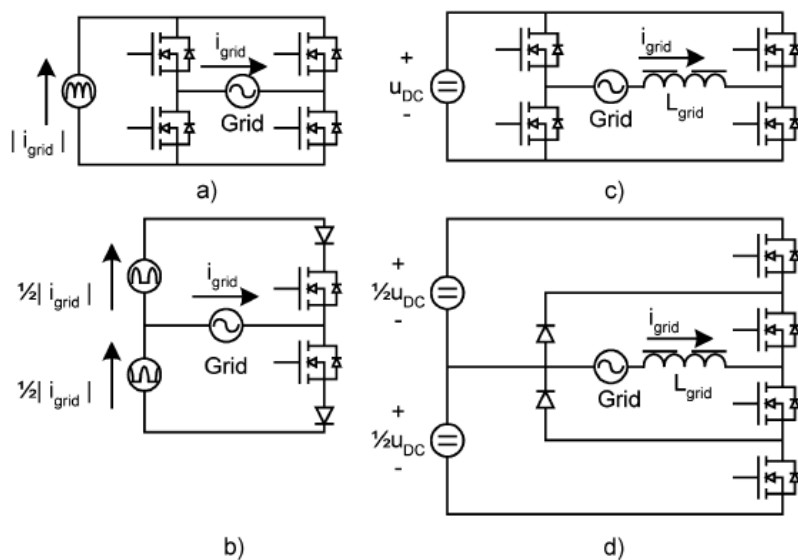


Figura 18 - Topologias de inversores conectados a rede. (a), (b) comutação com o dobro da frequência de linha. (c), (d) comutação em alta frequência.

Fonte: Kjaer, Pedersen, Blaabjerg (2005).

3.3 ESTRUTURA DA TOPOLOGIA EM ESTUDO

3.3.1 Conversor em Ponte Completa

Uma importante etapa na conversão de energia CC/CA é a elevação da tensão de saída do módulo fotovoltaico para possibilitar a operação do inversor. Essa conversão é realizada com a implementação de um conversor CC-CC elevador de tensão. Neste trabalho optou-se pelo uso de um conversor em ponte completa derivado da topologia Ćuk e Ćuk em meia ponte.

A topologia desenvolvida por Romaneli e Barbi (2001, p. 237), pode operar com maiores potências e com baixo nível de tensão CC. Esta topologia foi derivada do conversor Ćuk em meia ponte e este do Ćuk, figura 19.

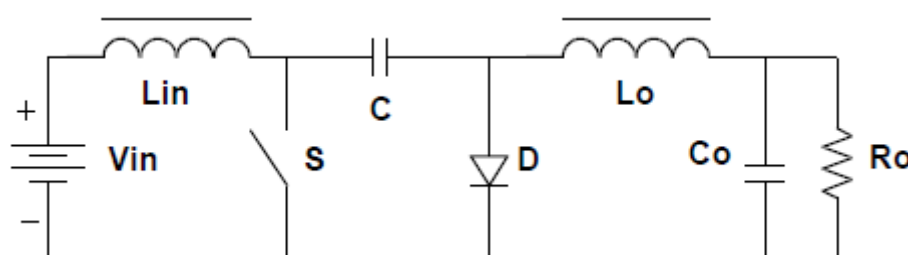


Figura 19 - Conversor Ćuk

Fonte: Romaneli e Barbi (2001).

O conversor em meia ponte, figura 20, comparado ao conversor Ćuk, possui as seguintes vantagens:

- Isolamento da saída;
- Comutação suave.

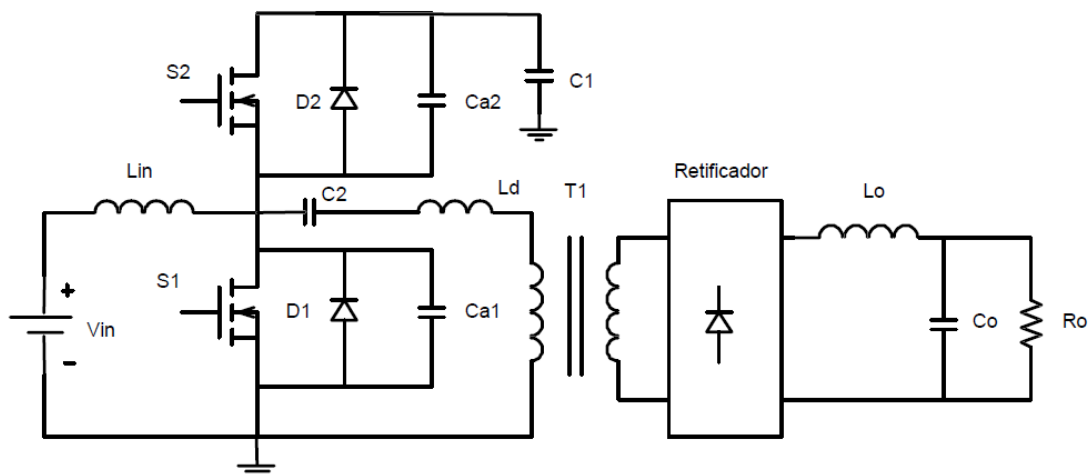


Figura 20 - Conversor Meia ponte

Fonte: Romaneli e Barbi (2001).

Porém, apresenta algumas desvantagens como tensão reversa variável em cada chave e assimetria de operação entre as chaves. A fim de melhorar estes problemas foi desenvolvida a topologia em ponte completa, figura 21, (BARBI; ROMANELI, 2001).

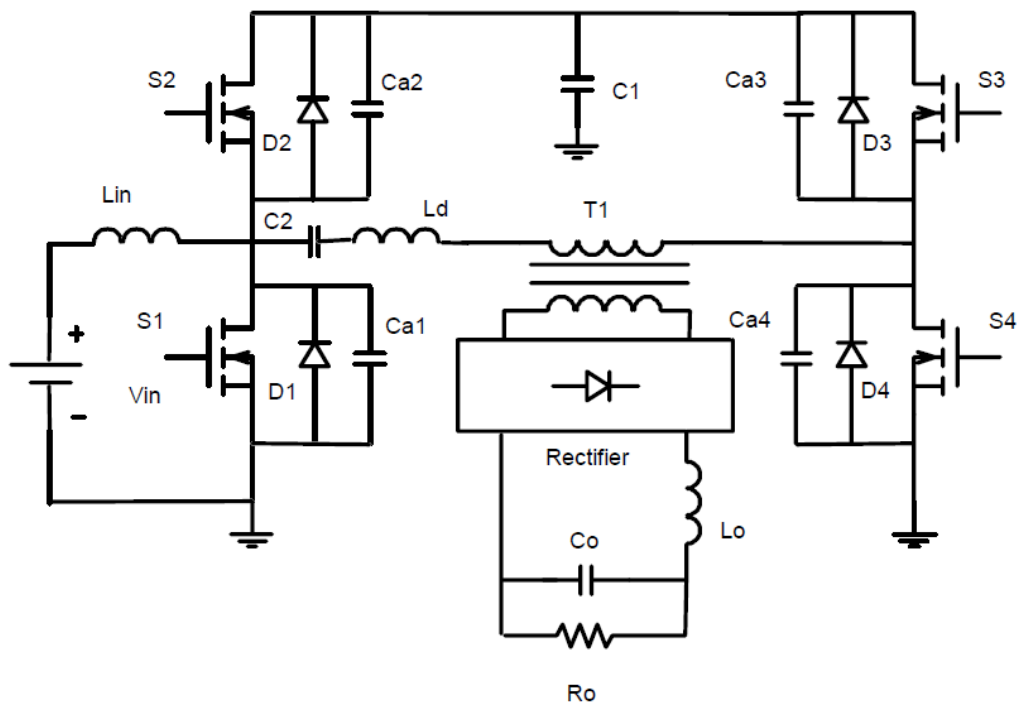


Figura 21 - Conversor Ponte completa

Fonte: Romaneli e Barbi (2001).

Além de possuir comutação suave e isolamento da saída, também possui as seguintes vantagens:

- Melhor simetria entre as chaves;
- Tensão reversa constante sob carga variável.

3.3.1 OPERAÇÃO DO CIRCUITO

Para este projeto foi utilizada a topologia da figura 22, sendo esta derivada da topologia apresentada anteriormente, figura 21. A diferença fica na adição de um indutor para cada braço de comutação. Os indutores L_{in1} e L_{in2} operam em modo contínuo, os capacitores $Ca1$, $Ca2$, $Ca3$ e $Ca4$ em conjunto com a indutância L_d proporcionam uma comutação suave, eliminando as perdas de comutação e tensão nula nas chaves (BARBI; ROMANELI, 2001).

A operação das chaves se dá por *phase-shift*, onde dois módulos PWM simétricos operam com defasagem variável e razão cíclica em 50%. O funcionamento do circuito pode ser descrito em 14 etapas (BARBI; ROMANELI, 2001).

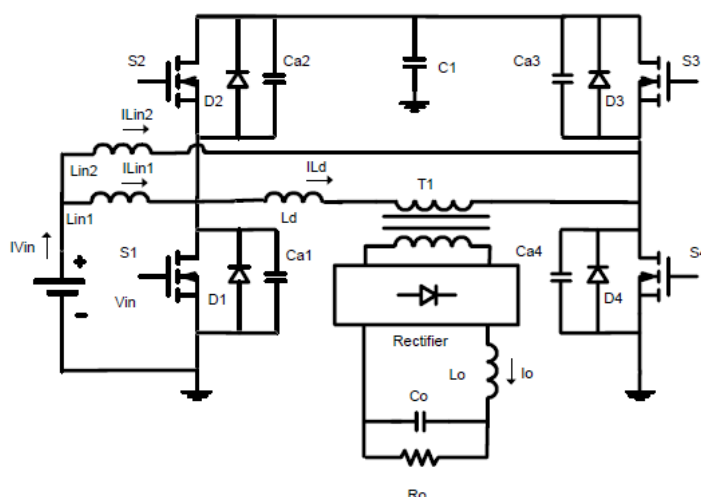


Figura 22 - Estrutura em ponte completa com indutores de entrada para cada braço.

Fonte: Romaneli e Barbi (2001).

As etapas de operação são descritas em 14 etapas, sendo 8 etapas na figura 23 e figura 24.

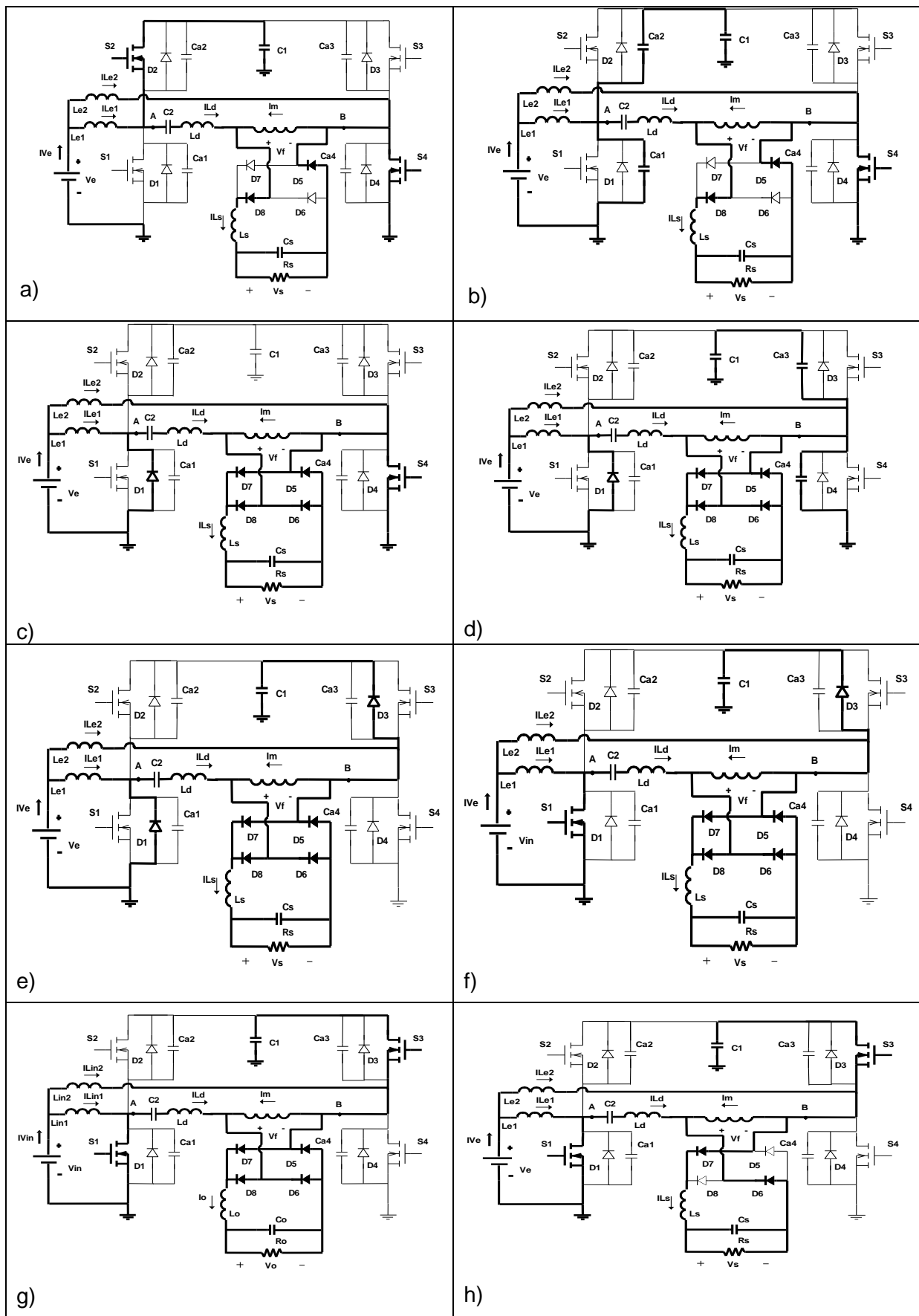


Figura 23 - Etapas de operação

Fonte: Romaneli e Barbi (2001).

A figura 23, apresenta 8 etapas de operação da topologia em estudo. Em a) as chaves S2 e S4 estão saturadas. Durante esta fase, a energia armazenada em C1 é transferida para carga. Tensão VAB é igual $V_{in}/(1-D)$, é completamente absorvida pelo filtro de saída. Ele termina quando S2 é bloqueada.

No segundo estágio, item b, quando S2 está bloqueada, a tensão através de Ca2 cresce linearmente de zero até $V_{in} / (1 - D)$, enquanto que a tensão através de Ca1 diminui de $V_{in} / (1 - D)$ até zero. VAB é positiva, D8 e D5 estão conduzindo. Esta etapa é concluída quando VAB é igual a zero. No item c a polaridade VAB é invertida. D1 conduz e permite S1 conduzir sob tensão nula. D6 e D7 conduzem deixando a ponte retificadora em curto-circuito. VAB é igual a zero. Do ponto de vista do conversor, ramo AB é reduzido a um indutor (Ld) o qual está carregado com $(I_o - I_m)$. Este estágio dura até S4 ser desligada.

Quarto estágio, mostrado na figura 23 item d, começa quando S4 é bloqueada, a tensão em Ca4 aumenta de zero até $V_{in} / (1 - D)$, enquanto a tensão sobre Ca3 diminui de $V_{in} / (1-D)$ até zero. Ele termina quando D3 conduz. No item e, pode se observar a chave S3 é acionada. Tensão VAB torna se negativa igual a $-V_{in} / (1 - D)$. A corrente ILd diminui de $I_o - I_m$ até alcançar I_{Lin1} . No sexto estágio mostrado no item f, a corrente ILd diminui até $-I_{Lin2}$. No sétimo estágio, item g, S3 já está conduzindo e a corrente ILd diminui até $-(I_o + I_m)$. Oitavo estágio, item h,ILD torna-se igual a $-(I_o + I_m)$, D8 e D5 estão bloqueados. A tensão no filtro de saída C1 é igual a $V_{in} / (1 - D)$. A energia é armazenada em Lin1. Durante esta fase ocorre transferências de energia de C1 para a saída. Esta etapa termina quando S1 é bloqueada.

Nono estágio, figura 24 item i. Quando S1 é desligado sob tensão zero, a tensão através Ca1 aumenta linearmente de zero até $V_{in} / (1-D)$, enquanto a tensão através Ca2 diminui de $V_{in}/(1-D)$ até zero. VAB é negativo, D6 e D7 estão diretamente polarizados. Esta etapa termina quando VAB é igual a zero.

Décimo estágio, apresentado no item j a tensão VAB tornar-se positiva. D5 e D8 conduzem, mas o sentido da corrente ILd coloca a ponte retificadora em condição de curto-circuito. VAB ainda é igual a zero. Do ponto de vista do conversor, o ramo AB é reduzida a um indutor (Ld) conduzindo corrente igual a $-(I_o + I_m)$. Esta etapa termina quando S3 é bloqueada.

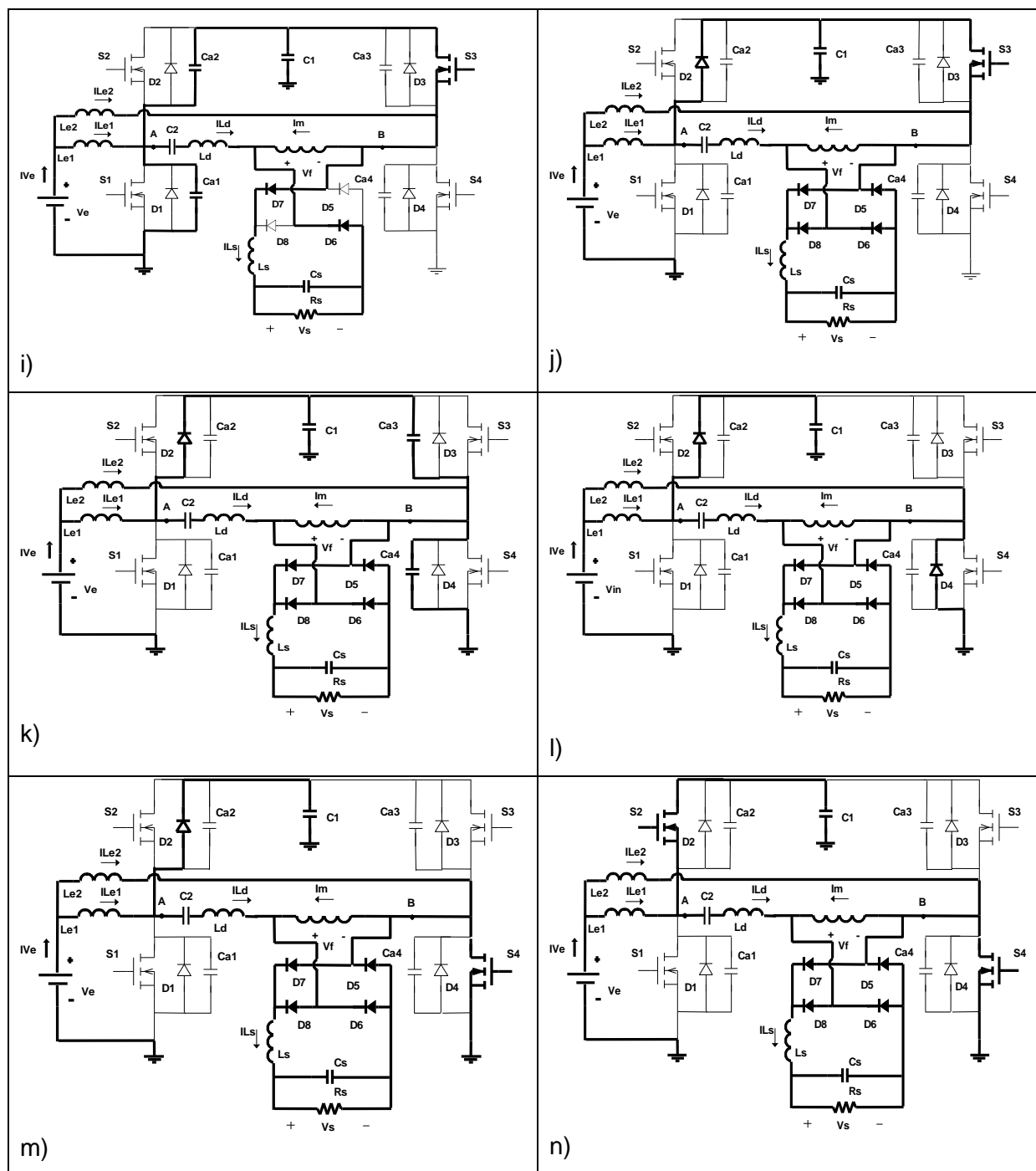


Figura 24 - Estágios de operação. Itens i ao h apresentam as etapas 11 a 14 de operação.

Fonte: Romaneli e Barbi (2001).

O décimo primeiro estágio inicia quando S3 é bloqueado. A tensão em Ca3 cresce desde zero até $V_{in}/(1-D)$, ao passo que a tensão através Ca4 diminui de $V_{in}/(1-D)$ até zero. Ele termina quando D4 está ligado. Ver figura 24, item k.

Décimo segundo estágio, figura 24 item l. Nesta etapa S4 deve ser acionada. A tensão entre os pontos A e B tornar-se positivo e igual a $V_{in}/(1-D)$. A

corrente que circula por L_d diminui de $-(I_o + I_m)$ até I_{Lin2} . Quando isso acontece o estágio é encerrado. No décimo terceiro estágio, item n . A corrente I_{Ld} ainda diminui até que o seu sentido seja invertido tornando positivo atingido I_{Lin1} .

A última etapa ocorre quando S_2 é ligado. I_{LD} ainda aumenta até atingir $(I_o - I_m)$, ver figura 24 item n .

3.3.2 Integração do inversor de baixa frequência com o retificador

A integração do inversor de baixa frequência ao secundário do conversor será por meio de uma ponte retificadora. Esta ponte retificadora pode ser construída das três maneiras a seguir.

Um retificador com dois secundários, ou seja, cada secundário ligado em um retificador em ponte completa, conforme a figura 25, nesta topologia cada retificador é dedicado a um semi-ciclo. As principais vantagens dessa topologia é a redução dos esforços em cada diodo e menor nível de tensão em cada secundário, além de possuir uma relação de transformação menor. Porém o custo pode ser relativamente alto comparado com as topologias apresentadas adiante, uma vez que nesta estrutura são utilizados oito diodos.

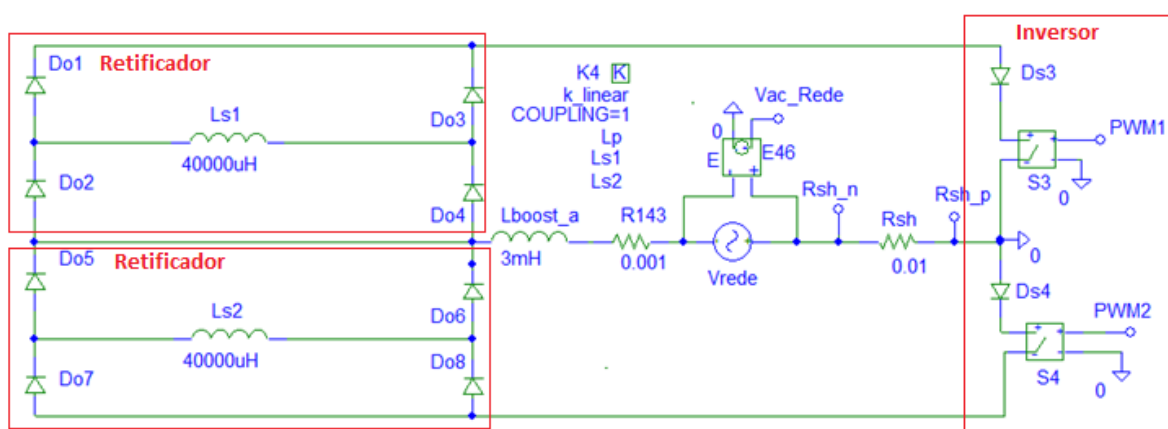


Figura 25 - Retificador com dois secundários

Na figura 26, o retificador com dois dobradores de corrente, apresenta apenas um secundário e a metade do número de diodos comparado a topologia anterior. Porém o a relação de transformação deverá ser elevada.

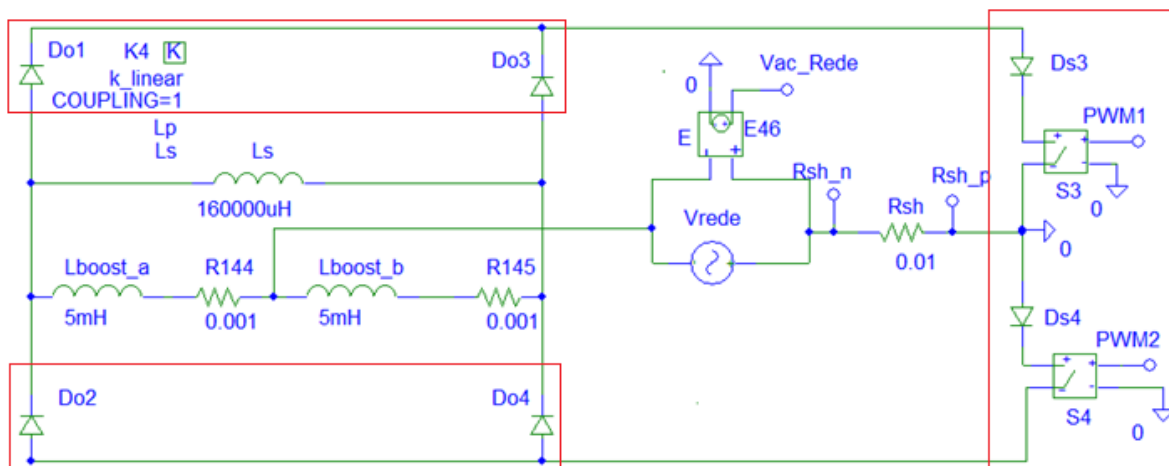


Figura 26 - Retificador com um secundário.

Na figura 27, mostra a estrutura do retificador com o inversor de baixa frequência em ponte completa. A estrutura é integrada a um inversor em ponte completa.

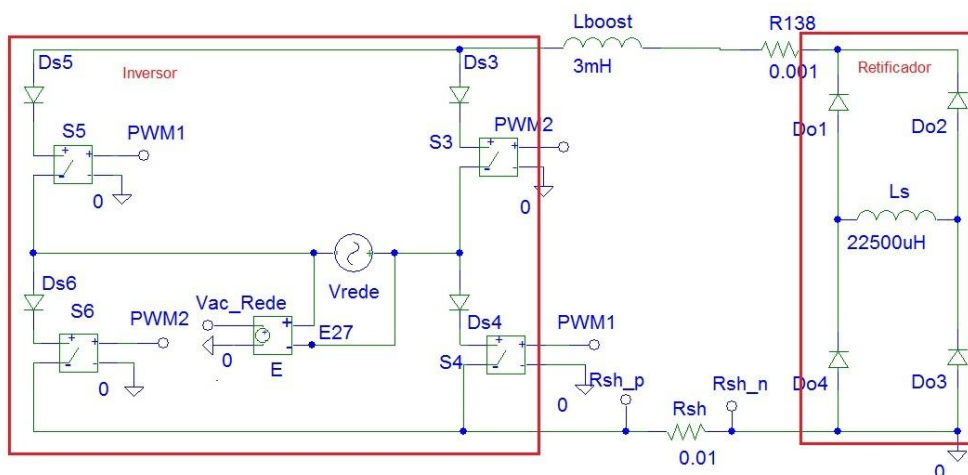


Figura 27 - Inversor em ponte completa integrado a um retificador com um secundário.

4. SISTEMAS DE CONTROLE DIGITAL

4.1 INTRODUÇÃO

Controladores digitais podem controlar sistemas não lineares envolvendo computações complexas ou operações lógicas. Comparado aos controladores analógicos são muito mais versáteis. Possuem uma classe muito maior de leis de controle, possibilitando modelos de controle que são inconcebíveis no controle analógico.

Utilizando os controladores digitais, tem-se maior facilidade para mudanças no controle. Comparado aos sistemas de controle analógico o controle digital possui as seguintes vantagens:

- Custo Reduzido;
- Flexibilidade na resposta a alterações de projeto;
- Imunidade a ruído.

Com apenas pequenas mudanças na programação, consegue-se obter mudanças expressivas nos resultados. São capazes de realizar cálculos e operações de alta complexidade com uma grande precisão e uma alta velocidade.

Em sistemas que possuem ambos os sinais, analógicos e digitais, deve-se ter um dispositivo para realizar a conversão de uma forma para outra, este dispositivo é chamado de conversor analógico-digital (A/D).

4.2 AMOSTRAGEM

No processo de conversão analógico-digital, o sinal analógico é convertido em um sinal amostrado. A taxa de amostragem deve ser pelo menos o dobro da taxa de passagem do sinal, caso contrário haverá uma distorção do sinal real. A frequência mínima de amostragem é chamada de taxa de amostragem de Nyquist.

A amostragem é realizada por um dispositivo chamado de amostrador de ordem zero e segurador de ordem zero (*z.o.h – zero-order sample-and-hold*) que aproxima o sinal analógico em degraus, sendo a largura dos degraus proporcional a taxa de amostragem.

Na figura 28, item (a) apresenta o sinal analógico e item (b) sinal analógico amostrado e (c) a conversão das amostras em números binários.

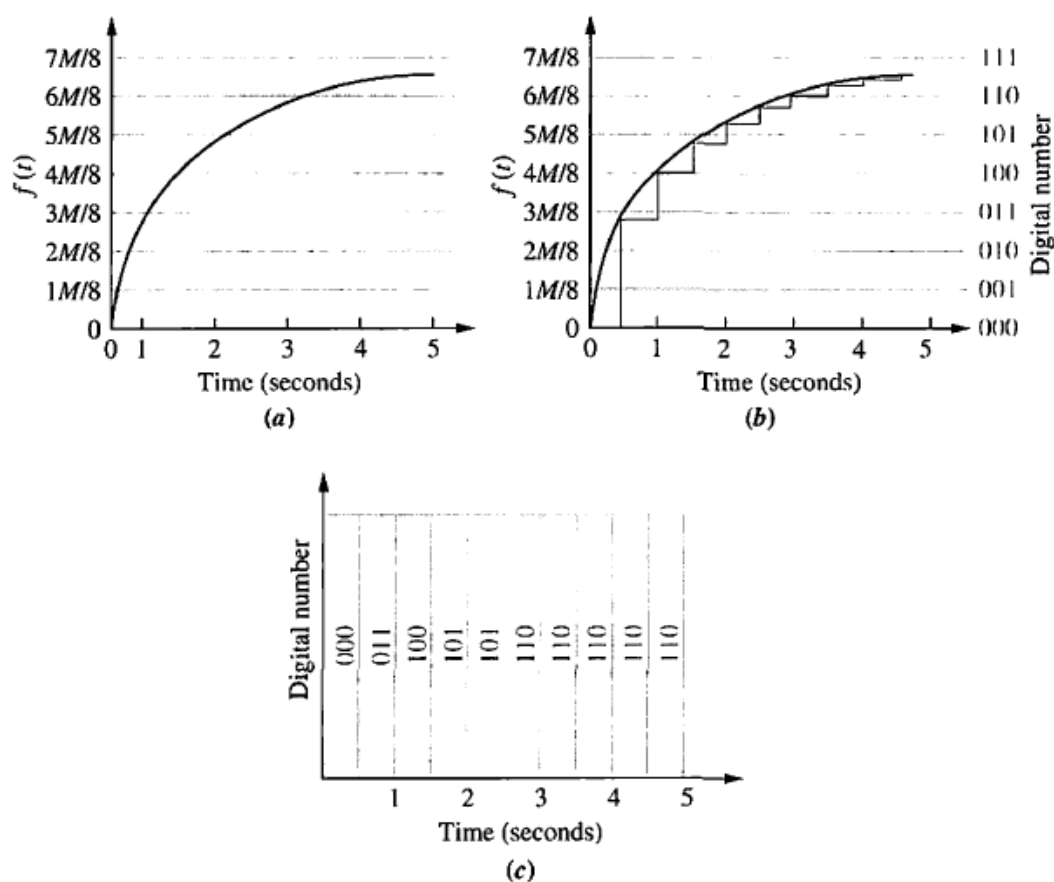


Figura 28 - Passos da conversão A/D

Fonte: Norman Nise (2013).

Analisando a figura 28, item (c) no processo de conversão sempre haverá um erro associado a cada valor analógico. O erro é chamado de erro de quantização, neste processo ocorre o arredondamento da tensão analógica para um nível superior ou inferior. Um sistema que utiliza o arredondamento o erro de quantização será dado por (6) (NISE, 2013).

$$\frac{1}{2} \cdot \left(\frac{M}{2^n} \right) = \frac{M}{2^{n+1}} \quad (6)$$

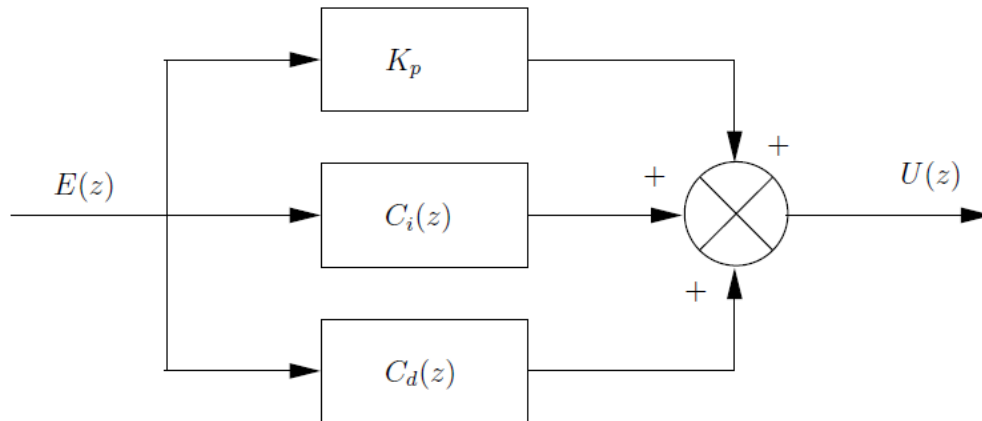
O projeto de um compensador digital está diretamente relacionado com a modelagem do amostrador, uma vez que a taxa de amostragem do sinal interfere no desempenho do sistema e conseqüentemente no controle podendo tornar o sistema instável. Para obter resultados satisfatórios é necessário obter uma representação matemática do amostrador e segurador.

4.3 CONTROLADORES DIGITAIS

O projeto dos controladores digitais pode ser realizado de diversas maneiras, porém três são as mais conhecidas. A primeira é projetar o controlador no plano s, ou seja, faz o projeto no domínio do tempo contínuo e depois realiza a discretização para o plano z. O segundo método é projetar o controle digital no plano z (lugar das raízes). E o terceiro modo é realizar o projeto diretamente no plano W, ou seja, no domínio da frequência.

O controlador PID digital apresenta a seguinte estrutura, conforme a equação (7) e representada em diagrama de blocos na figura 33:

$$C(z) = K_p + C_i(z) + C_d(Z) \quad (7)$$



4.3.1 Equação do PID discreto

Um controlador digital pode ser obtido através do projeto no domínio do tempo. Para este método realiza-se o mesmo procedimento de projeto para controlador analógico, podendo inserir o atraso devido ao amostrador ZOH. A partir do controlador no domínio do tempo converte em um controlador no domínio Z por meio de um método de discretização. O método de discretização escolhido deve manter as características de resposta transitória e a resposta em frequência do controlador analógico.

Os métodos de discretização são:

- Forward;

•Backward;

•Tustin ou

transformação bilinear

$$C_i(z) = K_i \cdot \frac{T}{z-1} = K_p \cdot \frac{T}{T_i(z-1)} = K_p \cdot \frac{1}{\tau_i(z-1)}, \tau_i = \frac{T_i}{T}$$

$$C_d(z) = K_d \cdot \frac{z-1}{T} = K_p \cdot T_d \cdot \frac{z-1}{T} = K_p \cdot \tau_d \frac{1}{\tau_i(z-1)}, \tau_d = \frac{T_d}{T}$$

$$C(z) = K_p + K_p \frac{1}{\tau_i(z-1)} + K_p \cdot \tau_d (z-1)$$

$$C(z) = K_p \frac{\tau_i(z-1) + 1 + \tau_i \tau_d (z-1)^2}{\tau_i(z-1)}$$

$$C(z) = K_p \frac{\tau_i(z-1) + 1 + \tau_i \tau_d (z^2 - 2z + 1)}{\tau_i(z-1)}$$

$$C(z) = K_p \frac{\tau_i \tau_d z^2 + (\tau_i - 2\tau_i \tau_d)z + 1 + \tau_i \tau_d - \tau_i}{\tau_i(z-1)}$$

$$C(z) = K_p \tau_d \frac{z^2 + \left(\frac{1}{\tau_d} - 2 \right) z + \frac{\tau_i \tau_d - \tau_i + 1}{\tau_i \tau_d}}{z-1}$$

O desenvolvimento abaixo mostra a discretização pelo método de forward:

(8)

A função de transferência, equação (8), possui um pólo em $z=1$, dois zeros complexos. Nesta equação existe mais zeros finitos do que pólos finitos dificultando a implementação, portanto é preferível utilizar outra aproximação que não apresente este problema. Se uma função $D(s)$ é estável, $D(Z)$ não é necessariamente, podendo gerar instabilidade ao sistema.

A seguir é apresentada a equação e o desenvolvimento da função de transferência do controlador pelo método de Euler tipo *Backward*.

$$C_i(z) = K_i \cdot \frac{T}{z-1} = K_p \cdot \frac{T}{T_i(z-1)} = K_p \cdot \frac{1}{\tau_i(z-1)}, \tau_i = \frac{T_i}{T}$$

$$C_d(z) = K_d \cdot \frac{z-1}{T} = K_p \cdot T_d \cdot \frac{z-1}{T} = K_p \cdot \tau_d \frac{1}{\tau_i(z-1)}, \tau_d = \frac{T_d}{T}$$

$$C(z) = K_p + K_p \frac{1}{\tau_i(z-1)} + K_p \cdot \tau_d \frac{(z-1)}{z}$$

$$C(z) = K_p \frac{\tau_i(z-1) + z^2 + \tau_i \tau_d (z-1)^2}{\tau_i z (z-1)}$$

$$C(z) = K_p \frac{\tau_i(z^2 - z) + z^2 + \tau_i \tau_d (z^2 - 2z + 1)}{\tau_i z (z-1)}$$

$$C(z) = K_p \frac{(\tau_i + 1 + \tau_i \tau_d)z^2 - (\tau_i - 2\tau_i \tau_d)z + \tau_i \tau_d}{\tau_i z (z-1)}$$

$$C(z) = K_p \left(1 + \frac{1}{\tau_i} + \tau_d \right) \frac{z^2 - \frac{1+2\tau_d}{1+\frac{1}{\tau_i}+\tau_d} z + \frac{\tau_d}{1+\frac{1}{\tau_i}+\tau_d}}{z(z-1)}$$

(9)

A função de transferência, equação (9), apresenta dois zeros reais ou imaginários e um pólo em $z=0$ e em $z=1$. Neste método se $D(s)$ é estável, $D(z)$ também é estável.

O método de Tustin, também chamado de transformação bilinear, nos dá a capacidade de aplicar as técnicas de análise e projeto no plano s . Após projetar no plano s , é possível aplicar esta transformação para converter em resultados para um sistema digital (NISE, 2013).

O objetivo é ter uma transformação simples, resultando em argumentos lineares ao fazer a conversão do planos s para z ou vice-versa.

$$C_i(z) = K_i \cdot \frac{T}{2} \frac{z+1}{z-1} = K_p \cdot \frac{T}{2T_i} \frac{z+1}{(z-1)} = K_p \cdot \frac{T}{2T\tau_i} \frac{z+1}{(z-1)}, \tau_i = \frac{T_i}{T}$$

$$C_d(z) = K_d \frac{2}{T} \frac{z-1}{z+1} = K_p T_d \frac{2}{T} \frac{z-1}{z+1} = K_p \tau_d 2 \frac{z-1}{z+1}, \tau_d = \frac{T_d}{T}$$

$$C(z) = K_p + K_p \frac{1}{2\tau_i} \frac{z+1}{(z-1)} + K_p \tau_d 2 \frac{(z-1)}{z+1}$$

$$C(z) = K_p \frac{2\tau_i(z+1)(z-1) + (z+1)^2 + 4\tau_i\tau_d(z-1)^2}{2\tau_i(z+1)(z-1)}$$

$$C(z) = K_p \frac{2\tau_i(z^2-1) + (z^2+2z+1) + 4\tau_i\tau_d(z^2-2z+1)}{2\tau_i(z+1)(z-1)}$$

$$C(z) = K_p \frac{(2\tau_i+1+4\tau_i\tau_d)z^2 - (2-8\tau_i\tau_d)z + 1 + 4\tau_i\tau_d - 2\tau_i}{2\tau_i(z+1)(z-1)}$$

$$C(z) = K_p \left(1 + \frac{1}{2\tau_i} + 2\tau_d \right) \frac{z^2 + \frac{\frac{1}{\tau_i} - 4\tau_d}{1 + \frac{1}{2\tau_i} + 2\tau_d} z + \frac{\frac{1}{2\tau_i} + 2\tau_d - 1}{1 + \frac{1}{2\tau_i} + 2\tau_d}}{(z+1)(z-1)} \quad (10)$$

A função de transferência do PID digital, equação (10), apresenta dois pólos e dois zeros. Os pólos estão localizados em $z = -1$ e $z = 1$ e a posição do zero é determinada pelos parâmetros do controlador.

4.3.4 Controle da Corrente Média

O controle através da corrente média é implementado com o uso da corrente de entrada de um retificador de baixa distorção harmônica. Esta abordagem funciona nos modos de condução contínua e descontínua e e podem produzir ondas de corrente de alta qualidade em diferentes níveis de tensão de entrada e potência da carga.

A figura 30 mostra um esquemático do controle no circuito de potência. A tensão através do resistor shunt é amplificada por um circuito com amplificador operacional. Este circuito *amp op* contém uma característica de filtro passa-baixa que atenua os harmônicos de comutação de alta frequência. A tensão de saída V_{sensor} equação (11), do circuito de amplificador operacional é proporcional ao valor médio em baixa frequência de $i_g(t)$. A leitura do amplificador operacional pe convertida em escala de corrente. Este sinal é comparado com a corrente de referência I_{ref} para produzir um sinal de erro que aciona a rede de compensador e modulador de largura de pulso.

$$V_{sensor} = R_s \left\langle i_g(t) \right\rangle_{T_s} \quad (11)$$

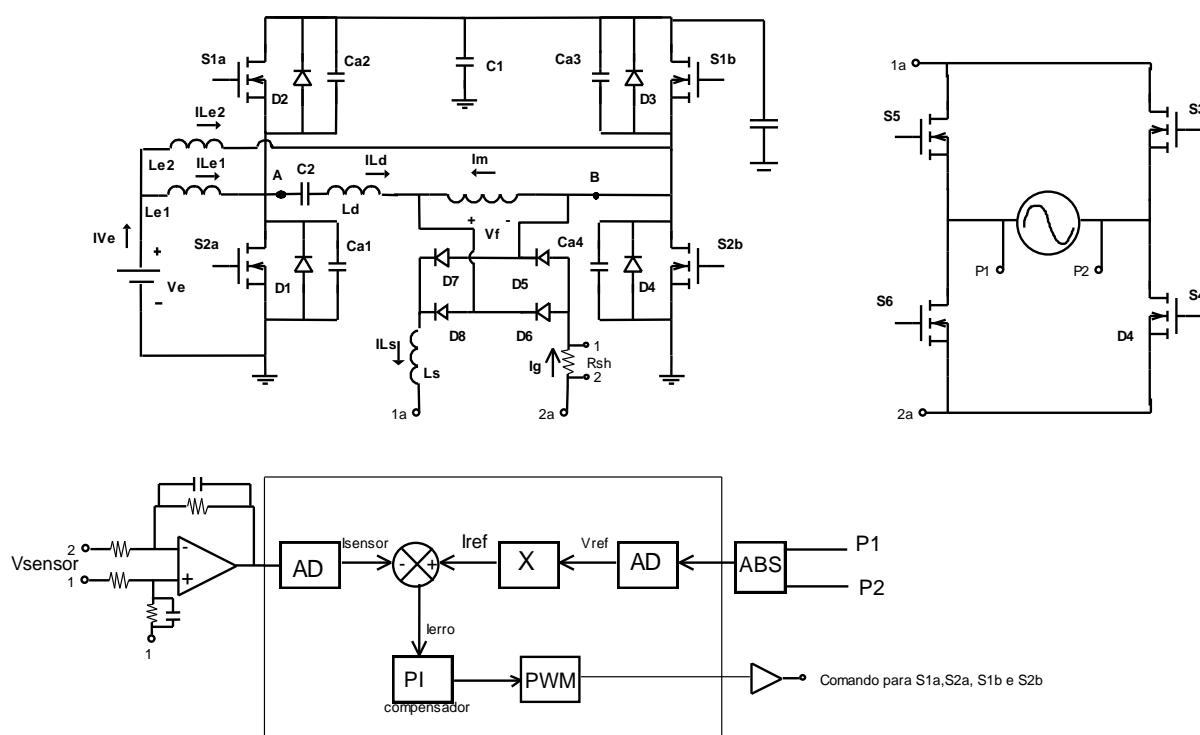


Figura 30 - Controle da corrente média.

Fonte: Autoria própria.

4.4 SIMULAÇÕES

Para entender melhor o comportamento e o funcionamento da topologia em questão, o circuito foi simulado no software Microsim versão 8.0. Primeiramente o circuito foi simulado funcionando apenas como um conversor *boost*, a fim de verificar as formas de onda de tensão e corrente. Nesta etapa fixou-se uma razão cíclica próxima a 20% para as chaves inferiores, com o objetivo de limitar a tensão de saída do barramento CC e correntes menores em cada braço. Além disso, o comando de cada braço é defasado em 180°.

O conversor *boost* simulado é mostrado na figura 31. O comando na chave S2a é complementar ao PWM da chave S1a. Nos MOSFETs S1b e S2b também operam com sinal do PWM e o complemento respectivamente, porém o sinal é defasado em 180° em relação ao primeiro braço conectado ao indutor série ressonante.

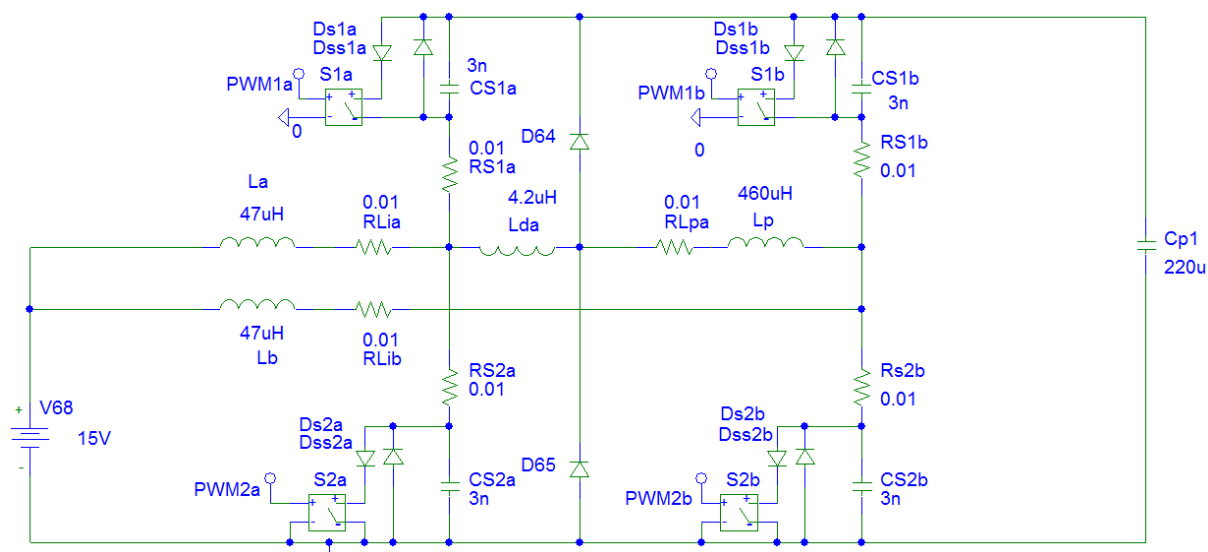
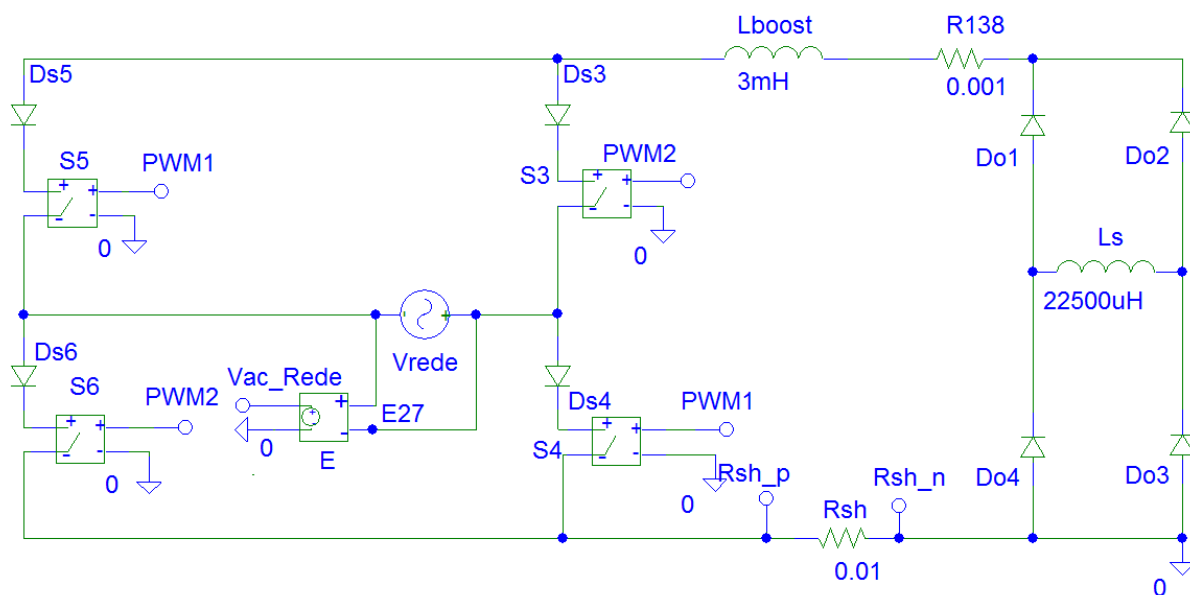


Figura 31 - Conversor CC-CC em ponte completa.



No lado secundário do conversor CC-CC, é integrado um retificador em ponte completa e uma ponte a inversora, onde o comando se da no cruzamento por zero, o lado secundário é a apresentado na figura 32.

4.4.1 Controle e sinal de comando para as chaves

Figura 32 - Secundário integrado a ponte retificadora.

O circuito de controle e chaveamento das chaves S1a, S2a, S1b e S2b são mostrados na figura 33. Onde o sinal da corrente injetada é comparado com o sinal absoluto da senoide da rede, figura 34. O resultado dessa comparação é uma senoide retificada com uma frequência de 120 Hz. Para cada braço existe uma portadora triangular defasada em 180° em uma em relação à outra. O sinal triangular apresentado na figura 35, é comparada com a senoide retificada.

Para as chaves S3, S4, S5 e S6 da figura 32 o disparo é realizado através do cruzamento por zero, ou seja, é realizada a comparação da senoide da rede com o zero. A figura 36 mostra o circuito simulado para detecção do cruzamento por zero e as formas de onda são apresentadas na figura 37.

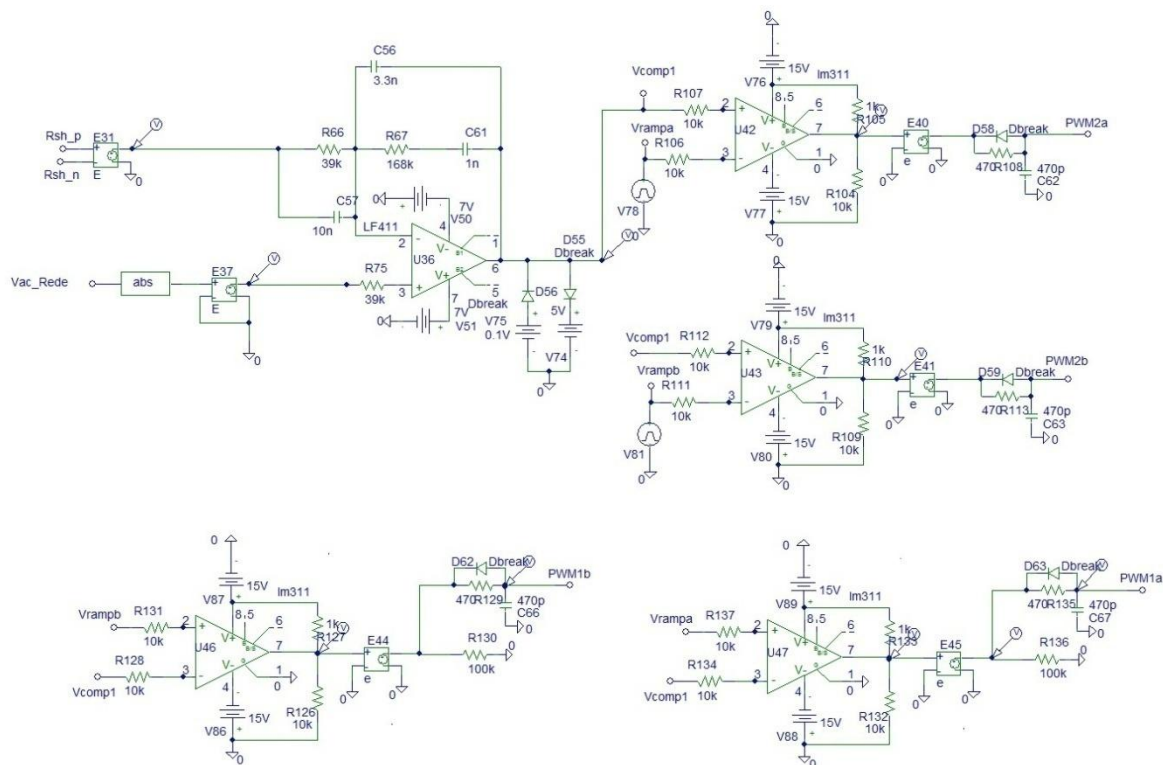


Figura 33 - Circuito de controle e comando das chaves 1a, 2a, 1b e 2b.

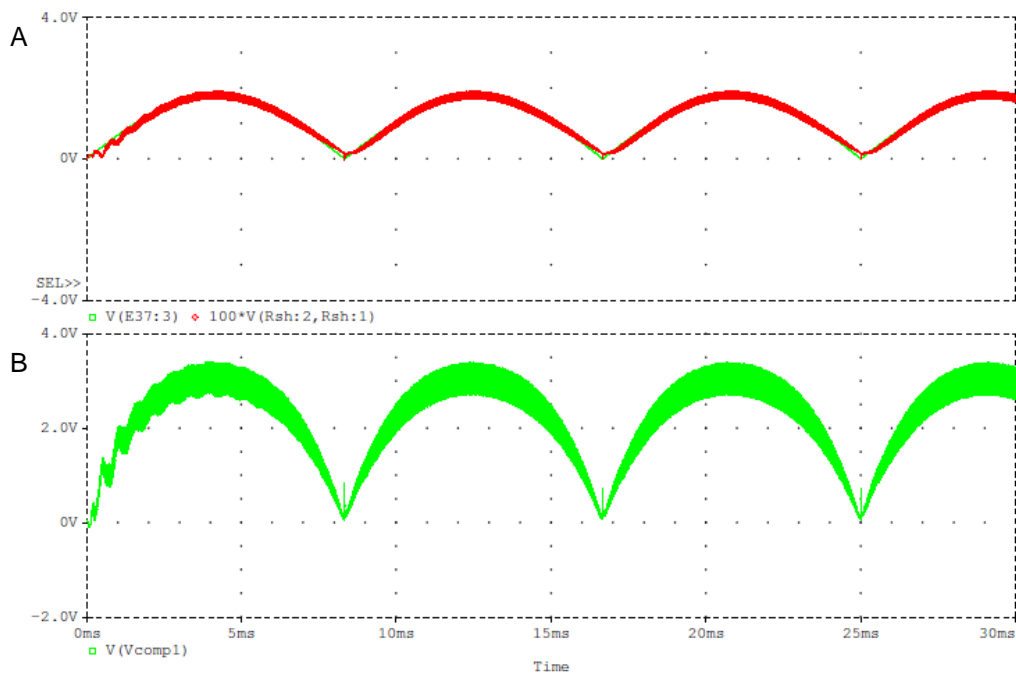


Figura 34 - (A) comparação dos sinais corrente de saída amplificada em 100 vezes com o sinal absoluto da rede. (B) Resultado da comparação.

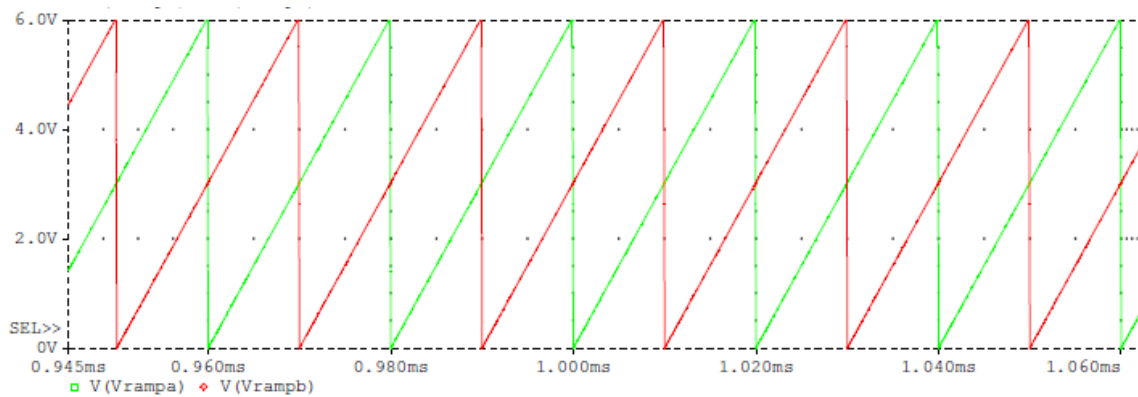


Figura 36 - Sinal Vrampa para o primeiro braço e Vrampb para o segundo braço

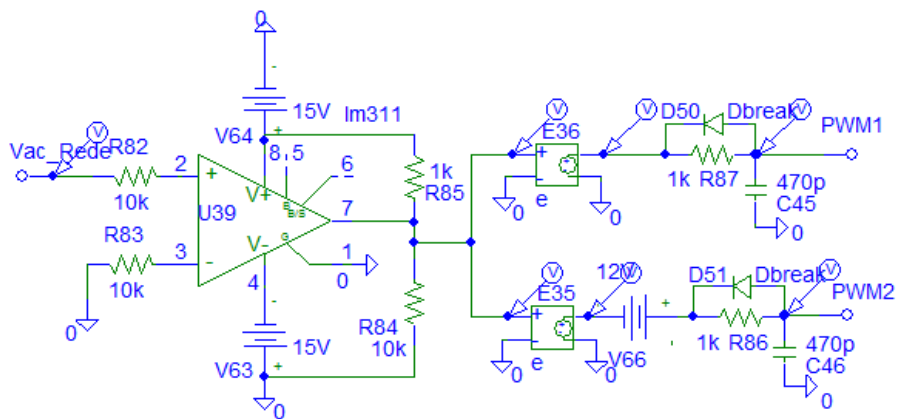


Figura 37 - Circuito detector de cruzamento por zero

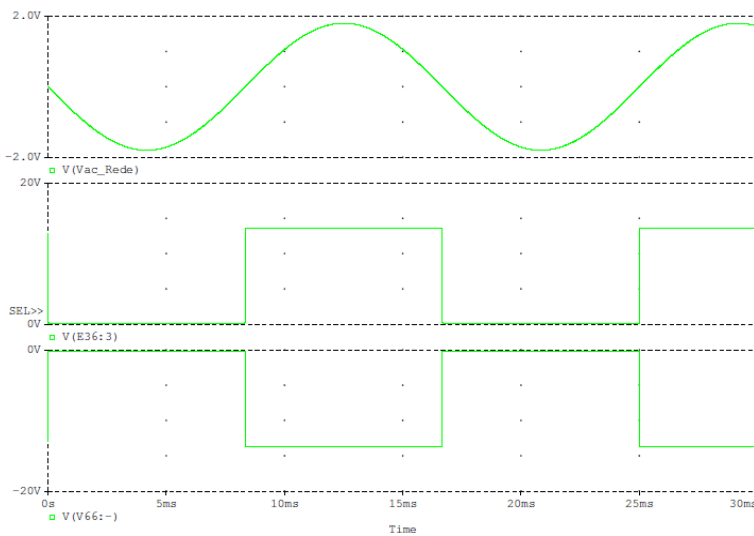


Figura 35 - Sinais de comando para as chaves S3, S4, S5 e S6

A razão cíclica das chaves S2a e S2b não podem ser superiores a 50%, uma vez que essas chaves são responsáveis pela tensão no barramento CC. Uma razão cíclica superior a 50% tem como consequência um nível elevado de tensão no barramento CC, causando correntes elevadas.

Quando a corrente injetada está passando por zero, a razão cíclica das chaves S2a e S2b é mínima, figura 38. Nesse instante inicia a recarga do capacitor Cp1.

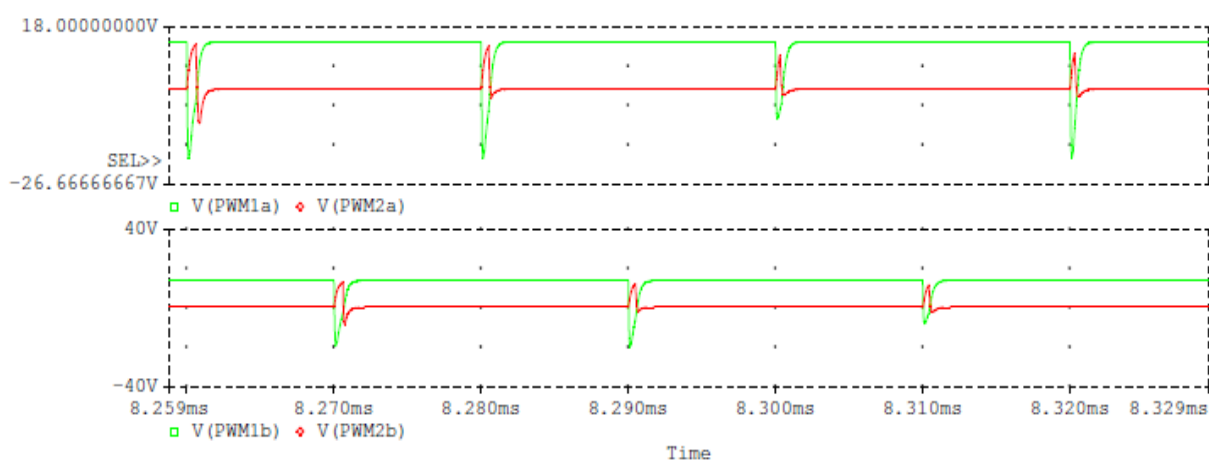


Figura 38 - Comando das chaves na passagem por zero

A partir do momento em que a corrente começa a se afastar do ponto zero a razão cíclica das chaves inferiores começam a abrir, figura 39.

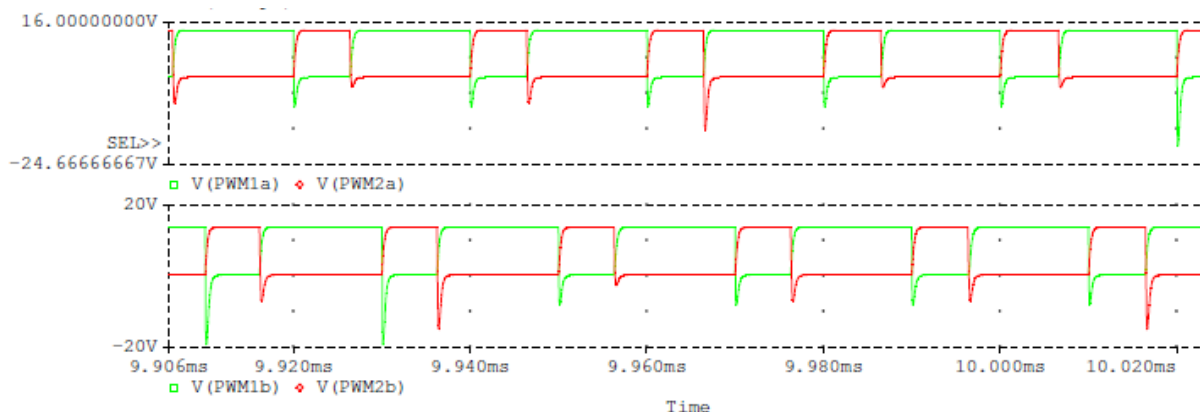


Figura 39 - Razão cíclica das chaves inferiores aumentando.

Nos picos mínimos e máximos da corrente injetada a razão cíclica nas chaves inferiores assume seu valor máximo, figura 40.

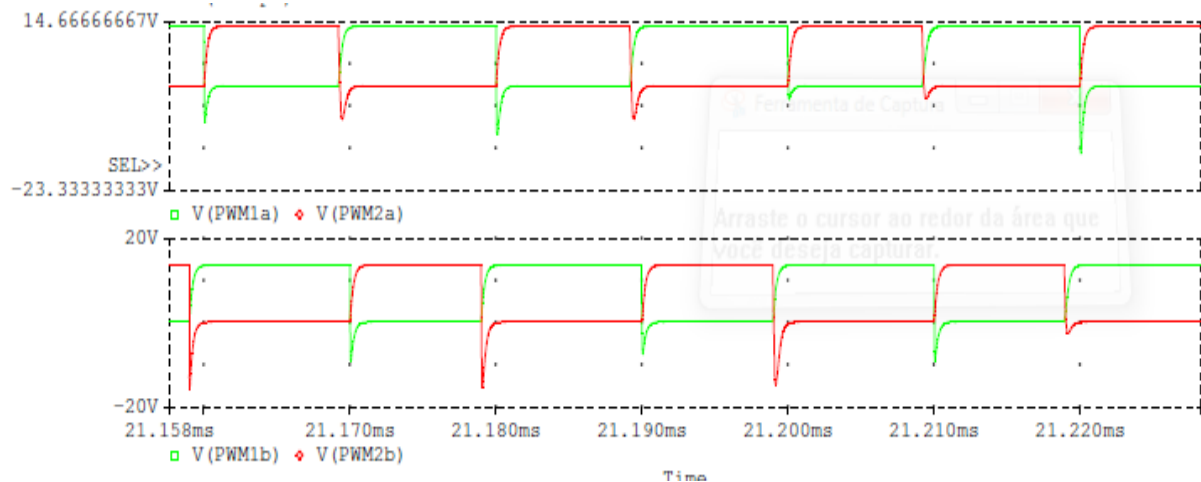


Figura 40 - Razão cíclica máxima nas chaves inferiores

4.4.2 Formas de onda no capacitor do barramento CC e no transformador

A forma de onda de tensão no capacitor C_{p1} da figura 31 é uma senoide retificada conforme a figura 41. A energia é transferida a carga quando S_{1a} e S_{2b} estão conduzindo e em outra etapa quando S_{1b} e S_{2a} estão conduzindo. A figura 42 mostra as formas de onda de tensão e corrente no lado primário do transformador. A tensão e corrente do lado primário são refletidas para o lado secundário do transformador conforme a figura 43. A partir das figuras 42 e 43, nota-se que a tensão e corrente possui ciclos positivos e negativos devido à inversão no sentido de corrente no lado primário quando apenas uma das chaves inferiores está conduzindo.

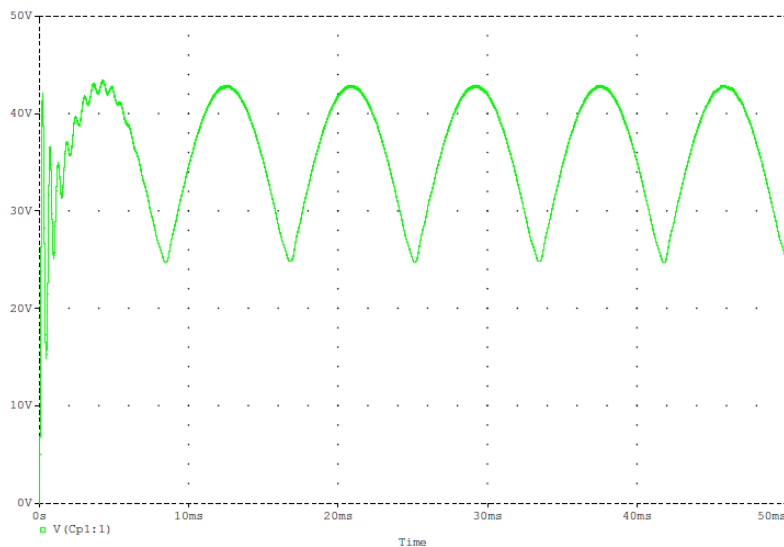


Figura 41 - Tensão no capacitor de filtro do barramento CC.

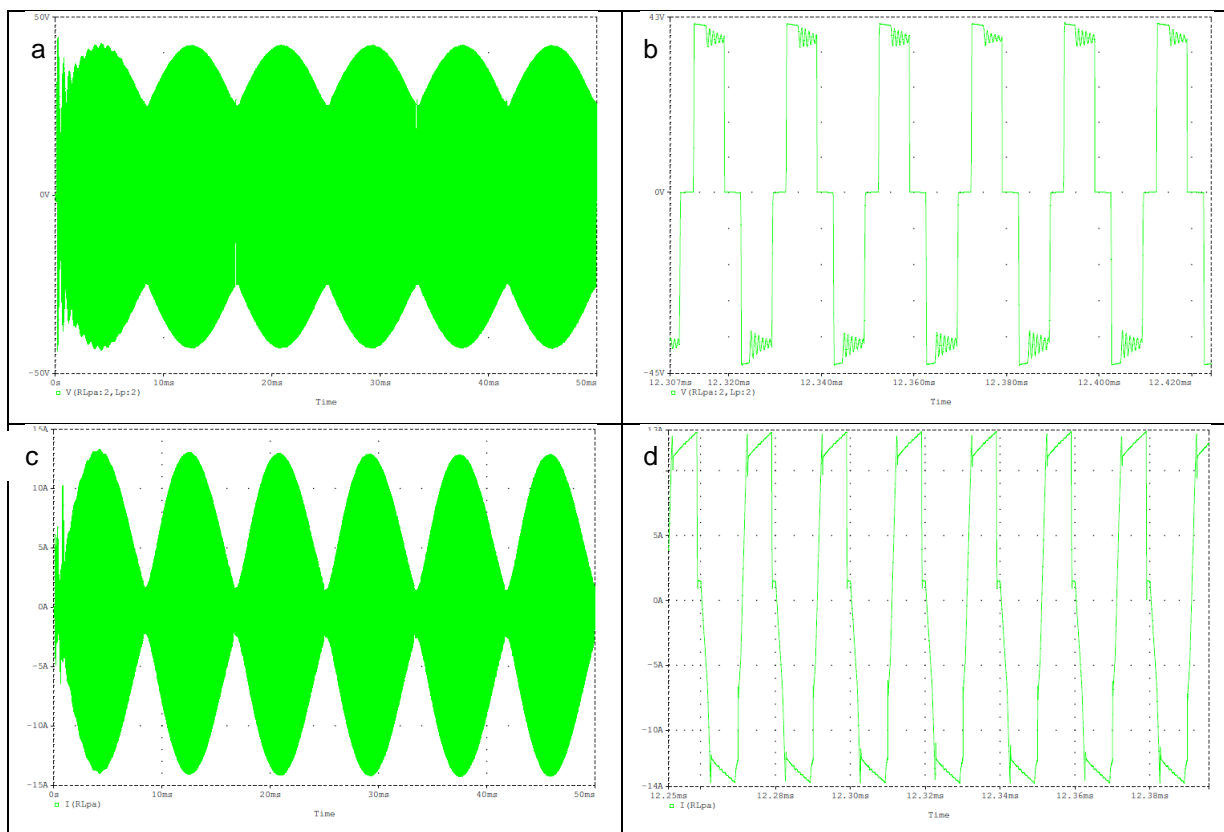


Figura 42 - a) Tensão do lado primário. b) Tensão ampliada do lado primário. c) Corrente do lado primário. d) Corrente ampliada do lado primário.

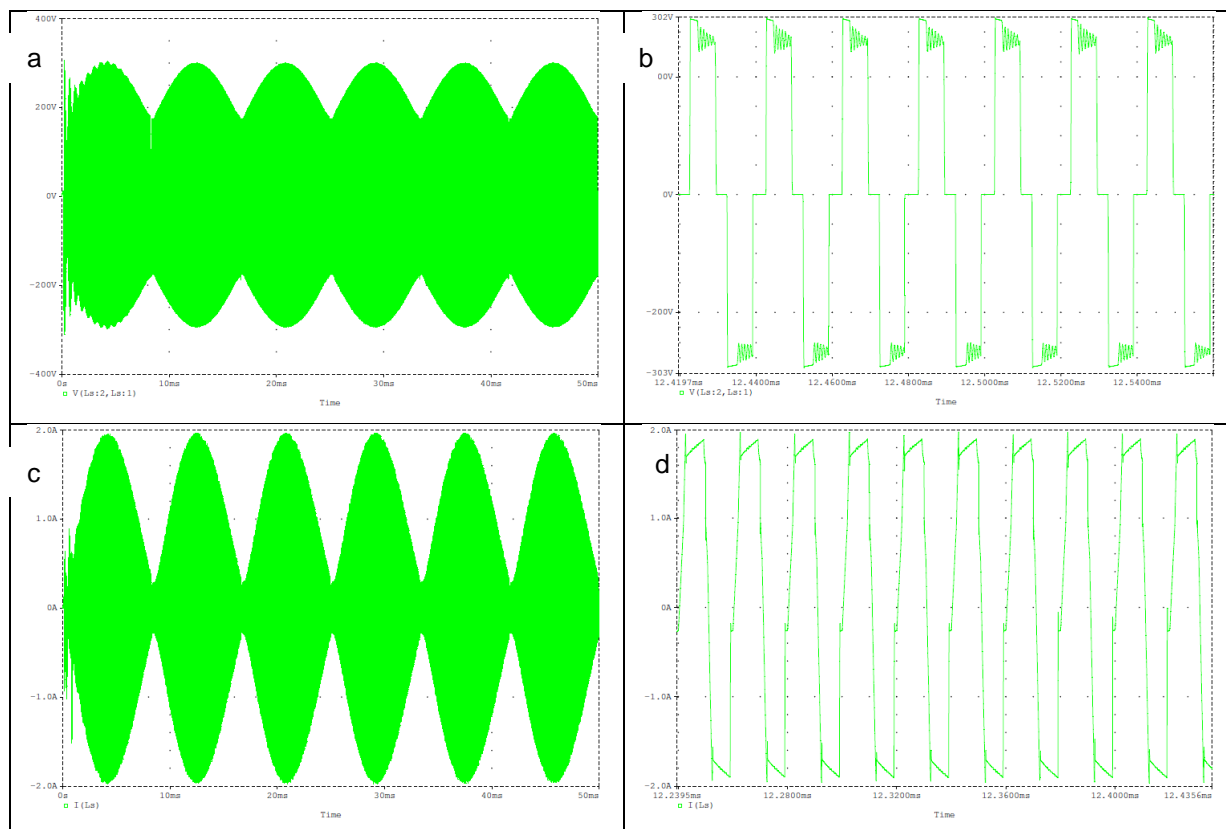


Figura 43 - a) Tensão do lado secundário. b) Tensão ampliada do lado secundário. c) Corrente do lado secundário. d) Corrente ampliada do lado secundário.

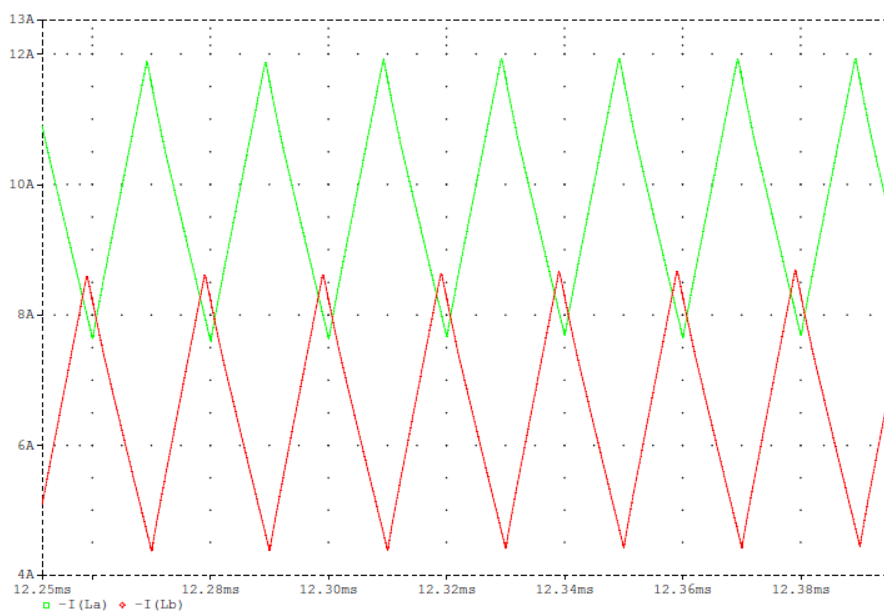


Figura 44: Correntes nos Indutores de entrada.

Na figura 44, é apresentada as correntes nos indutores La e Lb. Existe um desbalanceamento de corrente entre os braços. O braço do indutor La que possui o

indutor de dispersão em série possui uma corrente de pico maior, em ambos os indutores a corrente possui uma condução contínua com valores sempre positivos. Se na implementação for observado esse desbalanceamento, será desenvolvida uma malha de equilíbrio para que estas correntes tenham um valor médio igual ou muito próximo.

Como já explicado anteriormente o sistema de inversão de um dos semi-ciclos da corrente do lado secundário, será uma senoide sincronizada com a frequência da rede elétrica. A figura 45 mostra a corrente injetada na rede.

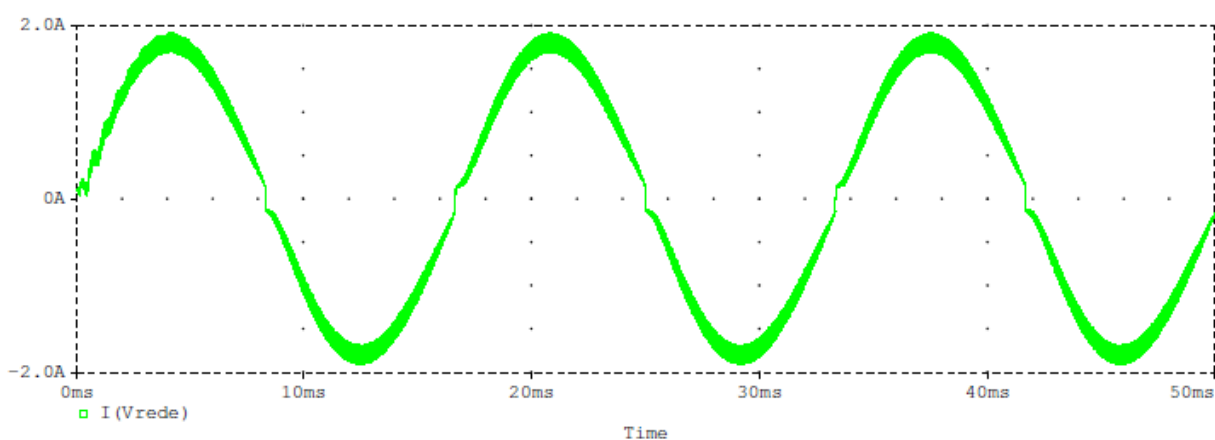


Figura 45 - Corrente injetada na rede.

5 DESENVOLVIMENTO DO PROTÓTIPO

5.1 INTRODUÇÃO

Este capítulo descreve as etapas de projeto do micro inversor. Incluindo o sistema de aquisição de sinais e escolha de componentes.

O protótipo consiste basicamente em 2 partes.

- Circuito de Potência;
- Circuito de controle e condicionamento de sinais;

As premissas base para o desenvolvimento desse micro inversor são apresentadas na tabela 1. Foi considerada também para o dimensionamento dos elementos magnéticos uma ondulação da corrente de entrada de 20% do valor da corrente média. A Tensão E é proveniente de uma fonte CC, a qual simula um painel fotovoltaico. O esquemático do protótipo desenvolvido está no APÊNDICE A.

Tabela 1 - Parâmetros para dimensionamento dos elementos magnéticos

Parâmetros de projeto		
Parâmetro	Valor	Descrição
E	24 V – 30 V	Tensão CC de entrada no conversor
f	50 kHz	Frequência de chaveamento
P	200W	Potência de saída

5.2 CIRCUITO DE POTÊNCIA

Este circuito tem por objetivo realizar o processamento da energia proveniente do módulo fotovoltaico, transferindo potência para a rede elétrica. Este circuito pode ser dividido em duas partes, uma conectada ao primário do transformador e outra no secundário.

O circuito conectado ao primário do transformador é o conversor *boost* da figura 31. Este injeta uma corrente senoidal retificada para o circuito inversor com uma frequência de 120 Hz. O conversor possui 4 elementos magnéticos, sendo 3 indutores e um transformador. Os valores das indutâncias foram obtidos com base nos valores estipulados em simulação.

No secundário do transformador é integrado um circuito retificador em ponte completa, *snubber*, e uma ponte inversora comutada com a frequência da rede.

5.2.1 Dimensionamento dos indutores

Para dimensionar esses elementos, alguns parâmetros são necessários além de possuir o valor da indutância, como: corrente média e corrente de pico.

Para os indutores L_a e L_b , têm-se os seguintes dados:

$$L_a = 47 \mu H$$

$$I L_{a_{pk}} = 12 A$$

$$I L_{a_{rms}} = 7,27 A$$

$$B_{max} = 0,3 T$$

$$J_{max} = 400 A / cm^2$$

$$f_s = 50 kHz$$

Para dimensionamento do núcleo, é utilizada a equação 12.

$$AeAw = \frac{L \cdot I L_{pk} \cdot I L_{rms} \cdot 10^4}{B_{max} \cdot J_{max}} \quad (12)$$

$$AeAw = 0,949 cm^4$$

Tabela 2 - Dimensões de núcleos de ferrite.

<i>Núcleo</i>	$A_e[cm^2]$	$A_w[cm^2]$	$l_e[cm]$	$l_t[cm]$	$V_e[cm^3]$	$A_e A_w[cm^4]$
E-20	0,312	0,26	4,28	3,8	1,34	0,08
E-30/7	0,60	0,80	6,7	5,6	4,00	0,48
E-30/14	1,20	0,85	6,7	6,7	8,00	1,02
E-42/15	1,81	1,57	9,7	8,7	17,10	2,84
E-42/20	2,40	1,57	9,7	10,5	23,30	3,77
E-55	3,54	2,50	11,2	11,6	42,50	8,85

Fonte: Thorton (2008).

Optou-se pelo uso do Núcleo E-42/15, uma vez que conforme descrito a seguir, foram utilizados 6 condutores em paralelo aumentando a taxa de ocupação se utilizado o núcleo E-30/14.

A partir da equação 13, é calculado o número de espiras do indutor. E o resultado encontrado foi de 10 espiras

$$N = \frac{L \cdot I_{pk}}{B_{max} \cdot A_e} \quad (13)$$

A Seção do condutor é dada pela equação 14.

$$S = \frac{I_{rms}}{J_{max}} \quad (14)$$

$$S = 0,0181 \text{ cm}^2$$

Considerando o efeito pelicular, é calculado o diâmetro máximo para o condutor por meio da equação 15.

$$diam = 2 \cdot \frac{6,2}{\sqrt{f_s}} \quad (15)$$

$$diam = 0,055 \text{ cm}$$

Comparando o resultado obtido com os dados da tabela 3, o condutor AWG23 é o mais adequado, porém optou-se pelo AWG22 devido à disponibilidade.

Tabela 3 - Dimensões de condutores AWG

<i>AWG</i>	<i>Diâmetro Cobre [cm]</i>	<i>Área Cobre [cm²]</i>	<i>Diâmetro Isolamento [cm]</i>	<i>Área Isolamento [cm²]</i>	<i>Resistividade 20°C [Ohms.m]</i>	<i>Resistividade 100°C [Ohms.m]</i>	<i>Corrente [A] 450.A/cm²</i>
10	0,259	0,052620	0,273	0,058572	0,000033	0,000044	23,679
11	0,231	0,041729	0,244	0,046738	0,000041	0,000055	18,778
12	0,205	0,033092	0,218	0,037309	0,000052	0,000070	14,892
13	0,183	0,026243	0,195	0,029793	0,000066	0,000080	11,809
14	0,163	0,020811	0,174	0,023800	0,000083	0,000111	9,365
15	0,145	0,016504	0,156	0,019021	0,000104	0,000140	7,427
16	0,129	0,013088	0,139	0,015207	0,000132	0,000176	5,890
17	0,115	0,010379	0,124	0,012164	0,000166	0,000222	4,671
18	0,102	0,008231	0,111	0,009735	0,000209	0,000280	3,704
19	0,091	0,006527	0,100	0,007794	0,000264	0,000353	2,937
20	0,081	0,005176	0,089	0,006244	0,000333	0,000445	2,329
21	0,072	0,004105	0,080	0,005004	0,000420	0,000561	1,847
22	0,064	0,003255	0,071	0,004013	0,000530	0,000708	1,465
23	0,057	0,002582	0,064	0,003221	0,000668	0,000892	1,162
24	0,051	0,002047	0,057	0,002586	0,000842	0,001125	0,921
25	0,045	0,001624	0,051	0,002078	0,001062	0,001419	0,731

Como a seção do condutor calculado é maior, que a seção do condutor especificado pela corrente de penetração, utiliza-se condutores em paralelo de AWG 22 conforme a equação 16.

$$n = \frac{S}{S\Delta} \quad (16)$$

$n = 6,381$ condutores

$n = 6$ condutores

Para o indutor de dispersão, conforme os dados simulados possuem os seguintes parâmetros:

$$L_a = 4,4 \mu H$$

$$IL_{d_{pk}} = 16 A$$

$$IL_{d_{rms}} = 9 A$$

$$B_{max} = 0,3 T$$

$$J_{max} = 400 A/cm^2$$

$$f_s = 50 kHz$$

O indutor de filtro L_s :

$$L_s = 3,3 mH$$

$$IL_{s_{pk}} = 1,97 A$$

$$IL_{s_{rms}} = 1,3 A$$

$$B_{max} = 0,3 T$$

$$J_{max} = 380 A/cm^2$$

$$f_s = 50 kHz$$

Seguindo a mesma metodologia de cálculo apresentada para os indutores L_a e L_b , foram dimensionados o indutor de dispersão e indutor de filtro no lado secundário. As características de cada indutor com especificação do núcleo e fio utilizado são mostradas na tabela 4.

Tabela 4: Dimensionamento dos indutores

Indutância	Núcleo	Condutor	Nº espiras
$L_b = L_a = 47 \mu H$	E- 42/15	6 X AWG22	15
$L_d = 4,4 \mu H$	E-30/7	8 X AWG22	10
$L_s = 3,3 mH$	E-42/15	AWG22	109

5.2.2 Dimensionamento do Transformador

A janela do transformador é dado pela equação 17.

$$AeAW = \frac{Ps \cdot 10^4}{Kp \cdot Ku \cdot fs \cdot B_{\max} \cdot J_{\max}} \quad (17)$$

Onde:

Ae = Área da secção transversal do núcleo

AW = Área da janela do carretel

Ps = Potência de saída [W]

J_{\max} = Densidade de corrente [A/cm^2]

B_{\max} = Fluxo magnético [T]

Kp = Fator de utilização do primário

Ku = Fator de utilização da área do enrolamento

O transformador deve possuir os seguintes parâmetros:

$$Ps = 200 \text{ W}$$

$$Ku = 0,4$$

$$Kp = 0,41$$

$$n = 7,5$$

$$fs = 50 \text{ kHz}$$

$$B_{\max} = 0,25 \text{ T}$$

$$J_{\max} = 3,8 \cdot 10^6 \text{ A/cm}^2$$

$$Ip_{rms} = 8 \text{ A}$$

$$Isrms = 1,06 \text{ A}$$

$$V_{\min} = 28 \text{ V}$$

Substituindo na equação 17, o núcleo adequado é o E-42/15. O número de espiras para o transformador é obtido por meio da equação 18.

$$Np = \frac{V_{\min}}{2 \cdot B_{\max} \cdot Ae \cdot fs} \quad (18)$$

$$N_p = 6,18$$

$$N_p = 6 \text{ espiras}$$

A seção do condutor é obtida por meio da equação 14, apenas substituindo os termos conforme as especificações para este elemento. Foi considerado o efeito pelicular, dessa forma foi utilizado condutores em paralelo do fio AWG22 seguindo o mesmo procedimento de cálculo já apresentado.

O dimensionamento do número de espiras do lado secundário foi obtido através da equação 19, sendo o principal parâmetro relação de transformação. A relação foi obtida em simulação, igual a 7,5.

$$N_s = n.N_p \tag{19}$$

$$N_s = 46,4$$

$$N_s = 46 \text{ espiras}$$

O núcleo de ferrite utilizado foi o E-42/15, sendo o enrolamento primário com 6 espiras e 8 condutores em paralelo do fio AWG22. O enrolamento secundário possui 46 espiras e foi utilizado o AWG22. A indutância apresentada no enrolamento primário foi de 39 uH e no enrolamento secundário 2 mH, ou seja, a relação de transformação de 7,2 aproximadamente.

5.2.3 Circuito grampeador

O indutor de dispersão auxilia na comutação suave dos MOSFETs, mas a energia nele armazenada tende a ser descarregada na capacitância das chaves do primeiro braço quando estas estão abertas. Esta descarga pode gerar sobre tensões nos terminais dessas chaves podendo danificá-las.

Na figura 31, os diodos D64 e D65 são os grampeadores. Quando S1a está conduzindo o diodo D64 está reversamente polarizado impedindo a passagem de corrente do indutor de dispersão. Quando S1a é bloqueado o diodo D64 conduz transferindo a energia ao capacitor Cp1. O capacitor é descarregado quando S2a está bloqueado, e a corrente circula pelo diodo D65 polarizado diretamente.

5.2.4 Inversor

O circuito inversor tem como principal objetivo inverter um dos semi-ciclos da senoide retificada injetada no barramento secundário. Este circuito é composto por quatro MOSFETs IRF-740 operando em baixa frequência. O comando de cada MOSFET ocorre através do opto acoplador que recebe o sinal de um detector de passagem por zero. No detector é comparado o sinal da rede com a referência do circuito. Na Figura 46, as chaves S3 e S6 possuem a mesma referência no opto acoplador, disparando no semi ciclo negativo. Para os MOSFETs S4 e S5 a referência do opto acoplador é invertida, sendo estas chaves comandadas no semi ciclo positivo. Os sinais de comando são apresentados na Figura 47.

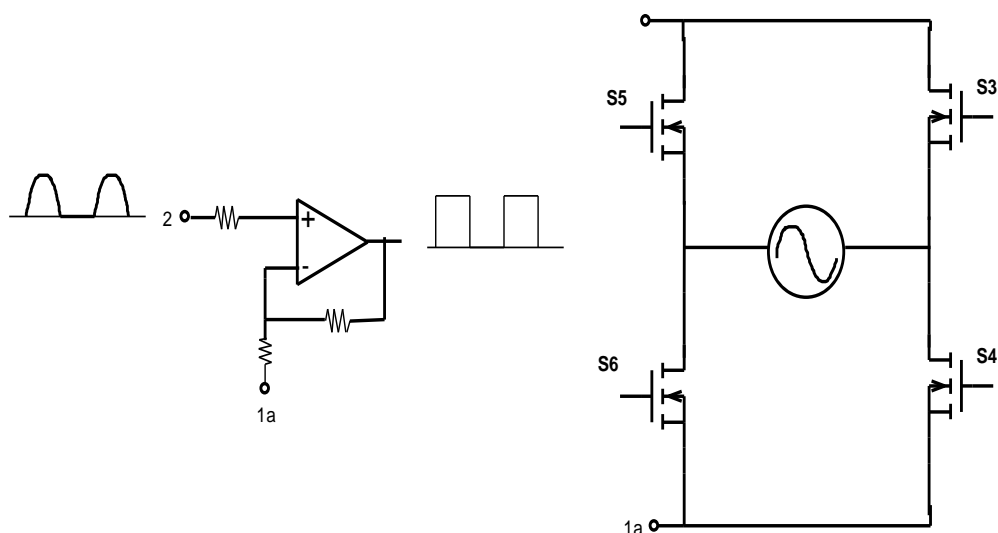


Figura 46 - Detector de passagem por zero para disparo dos MOSFETs.

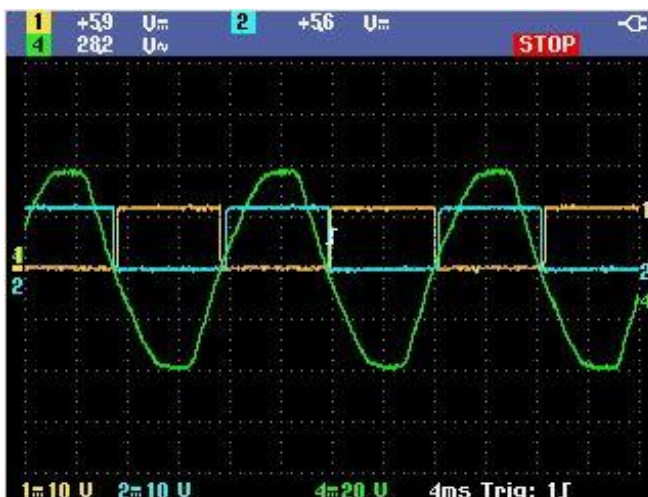


Figura 47 – Comando dos MOSFETs S3 e S6 (canal1); Comando dos MOSFETS S4 e S5 (canal2); referência da tensão da rede (canal4).

Na figura 48, mostra os sinais de comando para todas as chaves. Nota-se um atraso no disparo de cada chave a fim de evitar curto circuito entre os braços.

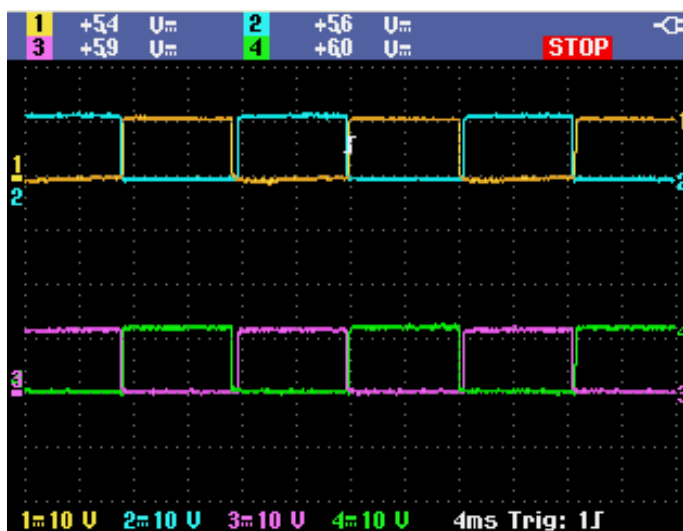


Figura 48 - Comando chaves S3 (canal 1), S4 (canal 2), S5 (canal 3) e S6 (canal 4).

5.3 CIRCUITOS DE CONTROLE E CONDICIONAMENTO DE SINAIS

Alguns critérios foram estabelecidos para esta etapa. A principal delas foi referente à aquisição do sinal de corrente de saída. Para evitar problemas de interferência e ruídos, optou-se que o circuito de controle fique no lado secundário do transformador. Dessa forma foi necessária a implementação de circuitos adicionais para manter o isolamento.

A fim de evitar perdas por condução, assim evitando o efeito Joule optou-se pelo uso de MOSFETs de menor resistência entre dreno e source. Portanto o MOSFET escolhido foi o IRFP-4768, este apresenta uma $R_{DS} = 14,5 \text{ m}\Omega$ evitando maior dissipação de potência.

5.3.1 Isolação dos sinais do PWM

Como o circuito de comando e controle está no lado secundário e o sinal dos MOSFETs a serem controlados estão no lado primário foi utilizado um opto acoplador para cada MOSFET a fim de manter a isolação do sinal, conforme a Figura 49. O opto utilizado foi o 6N136, este possui a característica de resposta rápida, assim evita atraso do sinal.

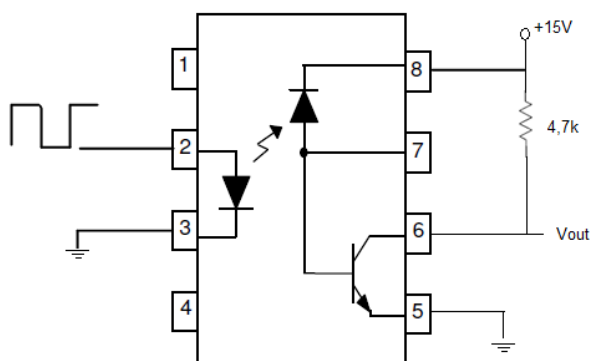


Figura 49 - Circuito do opto acoplador

Fonte: Adaptado de Everlight *Datasheet* (2010).

5.3.2 *Driver* de acionamento das chaves

Para acionar os MOSFETs é necessário um nível mínimo de tensão aplicado no *gate*. Como a tensão máxima fornecida pelo microcontrolador utilizado é de 3,3 volts e esta é insuficiente para disparar o *gate* foi preciso implementar um *driver* de acionamento.

O *driver* escolhido foi o IR2110, nele é possível configurar o tempo morto com a adição de um circuito RC na entrada de cada sinal. Por ser tratar de um *driver* em meia ponte, será necessária a utilização de um para cada braço. Na figura 50 é mostrado um esquema típico de ligação.

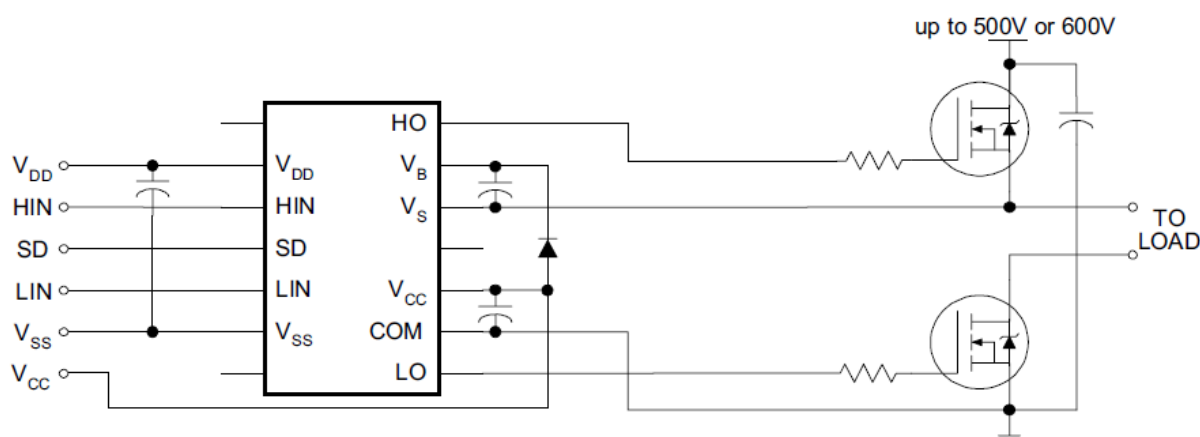


Figura 50 - Circuito típico para o *driver* IR2110

Fonte: IR2110 *Datasheet* (2005).

5.3.3 Circuito de Controle

Para controlar os sinais foi utilizado o processador TM4C123GX, este está implementado em um kit de desenvolvimento da Texas Instruments – Tiva LaunchPad, Figura 51. Esta plataforma oferece vários recursos, como por exemplo alteração das variáveis em tempo real, e monitorar os valores atribuídos as variáveis do programa através dos *breakpoints*. O processador possui a arquitetura ARM® Cortex-M4 de 32 bits. Ele opera em 80 MHz, com tratamento de interrupção rápida, além de possuir uma alta resolução de conversão analógica para digital (12 bits).

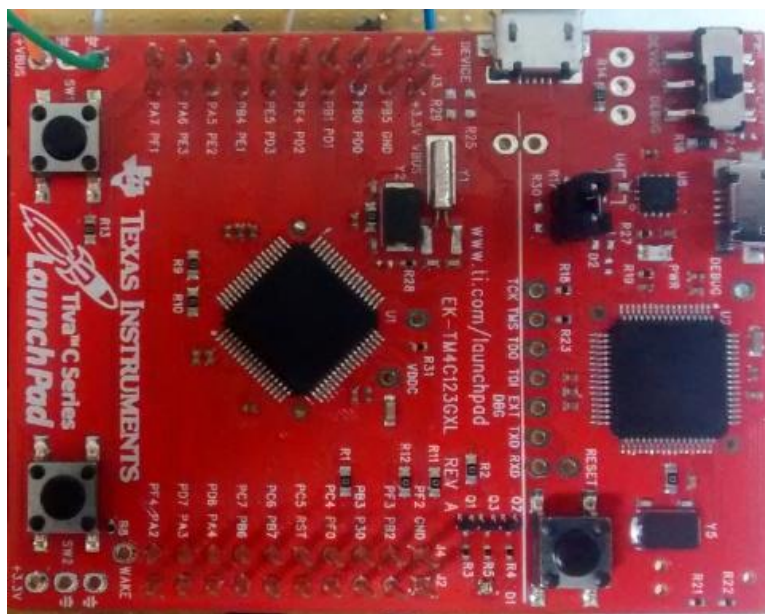


Figura 51 - Kit microcontrolador Tiva LaunchPad C series TM4C123G

5.3.4 Sensor *hall*

Para equilibrar as correntes nos indutores L_a e L_b , fez-se o uso do sensor *hall*. Este sensor fornece um sinal de tensão para um determinado incremento de corrente. Como a corrente nesses braços pode chegar a 8 A de pico, o sensor utilizado foi o ACS712ELCTR-20A-T. Quando por ele circula uma corrente de 1 A a saída fornece uma tensão de 100 mV. Na Figura 52 mostra o esquemático de ligação.

Este sensor apresenta um *offset* de 1,25V, portanto no programa foi considerado o cálculo com este nível CC quando a corrente é nula.

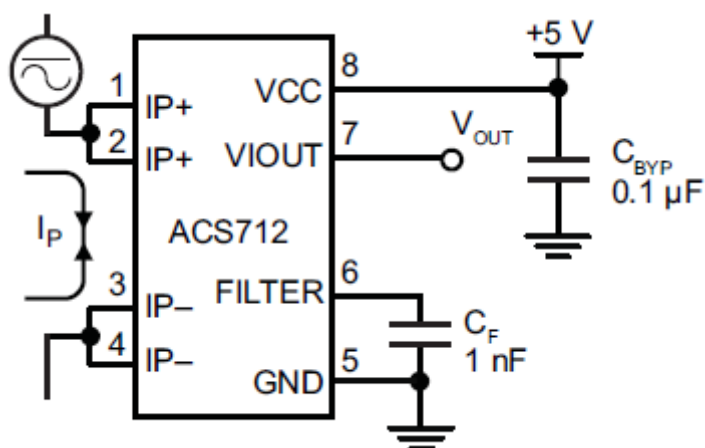


Figura 52 - Sensor Hall
Fonte: Allegro Datasheet (2013)

5.3.5 Medição da corrente de saída

A corrente no lado secundário foi realizada por meio de uma medição diferencial em um resistor shunt. Nessa medição foi considerado um ganho de 12 vezes, uma vez que a tensão de saída é muito baixa podendo causar erros de leitura no AD do processador. Na Figura 53 mostra o circuito diferenciador, a equação 20 apresenta o cálculo do ganho.

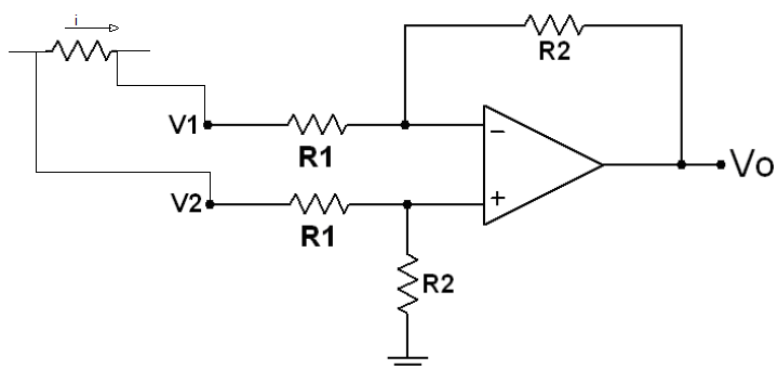


Figura 53 - Amplificador diferencial

$$V_0 = \frac{R_2}{R_1}(V_2 - V_1) \quad (20)$$

5.4 ANÁLISES DOS RESULTADOS

Para verificar o correto funcionamento do circuito, este foi testado separadamente. Primeiramente foi testado o conversor como CC-CC, verificando o correto funcionamento dos elementos magnéticos e dos demais componentes. Neste teste foram verificadas as formas de onda de tensão e corrente no transformador e corrente nos capacitores de entrada.

5.4.1 Formas de onda conversor CC-CC

Fixando uma razão cíclica próximo a 20% para as chaves S2a e S2b, mantendo uma defasagem fixa de 180°, ou seja, operação PWM assimétrico conforme Figura 54. Nessas condições foi verificado as formas de onda de corrente dos indutores La e Lb, Figura 55, observa-se um desbalanceamento das correntes. Para minimizar esse efeito foi desenvolvida uma malha de controle para equilibrar estas correntes. Na Figura 56 é apresentado o equilíbrio a vazio e Figura 57 com carga.

A malha de equilíbrio funciona da seguinte maneira:

- Erro= $I_{La} - I_{Lb}$;
 - Se Erro >0 , implica que $I_{La} > I_{Lb}$. Portanto a razão cíclica da chave S2b deve ser reduzida;
 - Se Erro <0 , implica que $I_{La} < I_{Lb}$. Portanto a razão cíclica da chave S2b deve ser aumentada.

A razão cíclica é incrementada ou decrementada de uma forma mínima, isto é, quando são necessárias estas ações ela ocorre em um percentual de 3% da razão cíclica máxima. Se o controle atuar de forma rápida esse pode interferir no controle que atua para gerar no barramento CC uma senoide retificada.

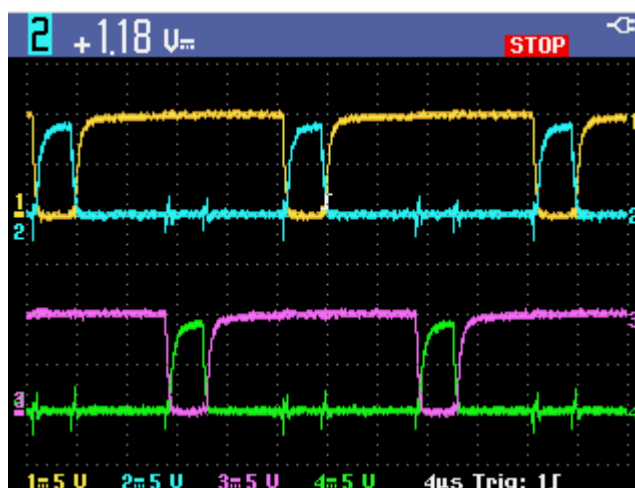


Figura 54 - Modulação assimétrica

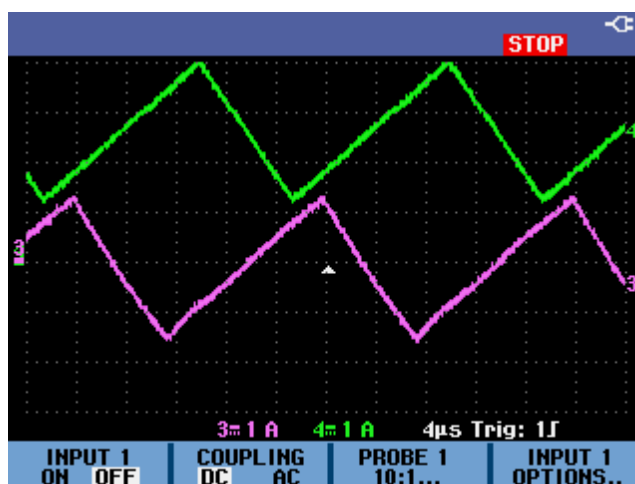


Figura 55 - Corrente nos indutores La e LB desbalanceadas.

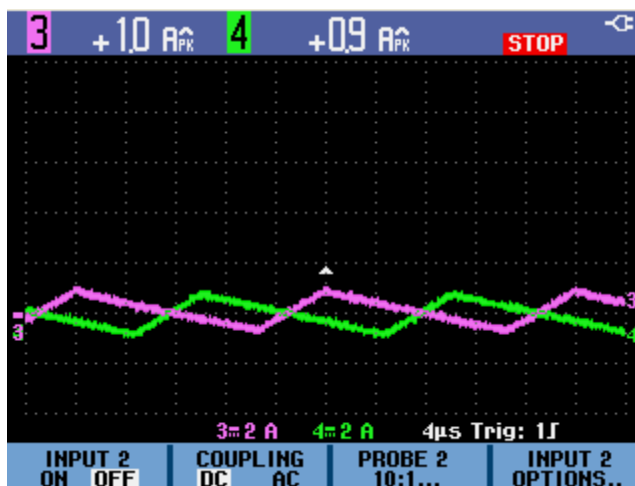


Figura 56 - Corrente nos indutores L_a e L_b balanceadas, circuito sem carga

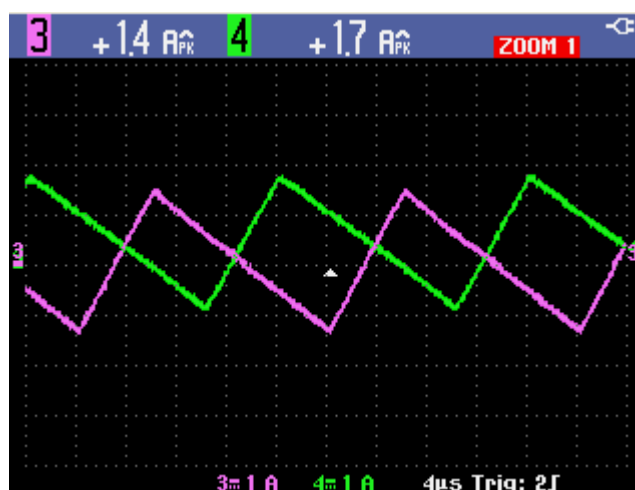


Figura 57 - Corrente nos indutores L_a e L_b balanceadas, circuito sem carga

A Figura 58 mostra a forma de onda da corrente no lado primário com um valor de pico de 11 A e no lado secundário de 1,8 A. As formas de onda são iguais, uma vez que a corrente é refletida de um lado para o outro.

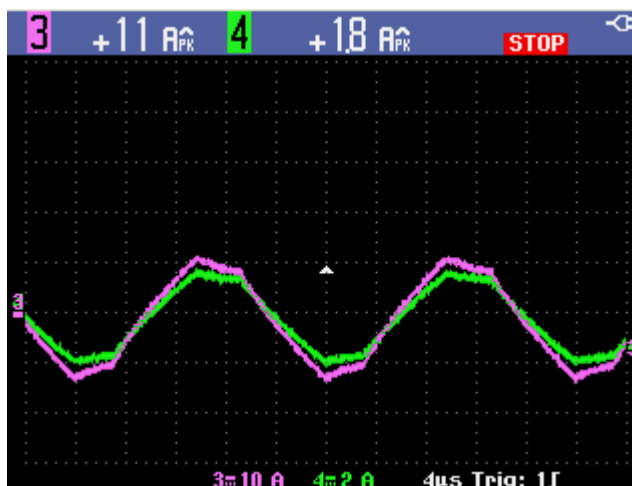


Figura 58 - Formas de onda de corrente no primário (3) e no secundário (4) do transformador

A tensão entre o indutor de dispersão e a referência do circuito do lado primário é apresentada na Figura 59. Quando a S2a é disparada, a tensão assume um valor máximo e valor mínimo quando S2b é acionada.

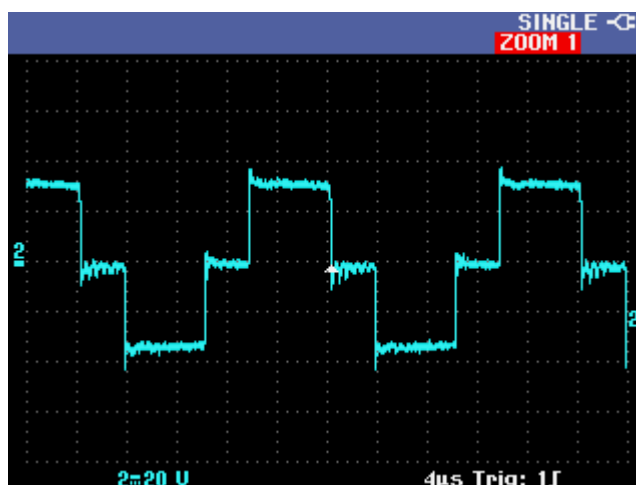


Figura 59 - Tensão na ponte H (indutor ressonante transformador).

A tensão entre o dreno e source nas chaves S1a e S2a é apresentado na Figura 60. Entre o dreno da chave S1a e source da chave S2a foi adicionado um capacitor de polipropileno para reduzir os esforços nessas chaves, do mesmo modo foi adicionado no outro braço.

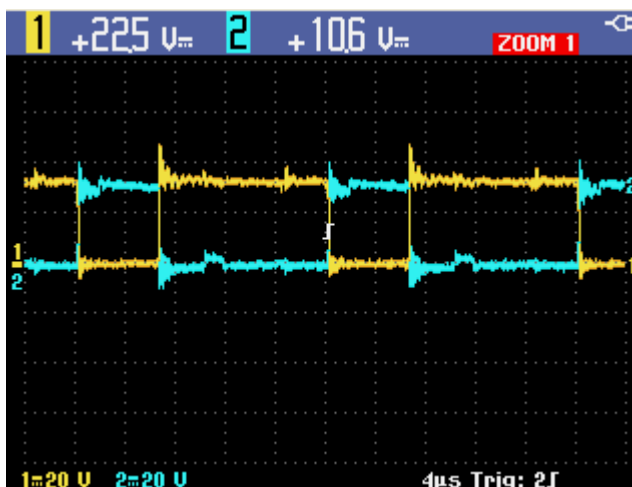


Figura 60 - Tensão entre dreno e source, chave S1a (canal 1) e S2a (canal 2).

A tensão nos diodos da ponte retificadora é mostrada na Figura 61. A tensão nos terminais da ponte é de aproximadamente 100 V. Nota-se também que não existe picos de tensão nos diodos devido ao circuito grampeador que está em paralelo com a ponte retificadora.

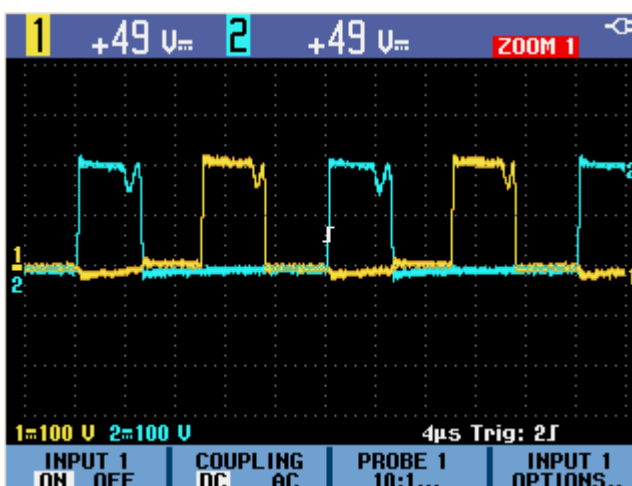


Figura 61 - Tensão nos diodos Do1 e Do3.

5.4.2 Controle de Corrente de saída e Sinal do conversor A/D

O sinal da corrente de saída do conversor no lado secundário é obtido por meio de uma leitura diferencial de tensão sobre um resistor shunt de $0,1 \Omega$. Nesta leitura é obtido o valor médio amplificado. No entanto essa leitura apresentou alguns ruídos que interferem diretamente no sinal de controle deixando o sistema instável.

Na Figura 62 observa-se que o sinal da corrente de saída apresenta alguns *spikes* de chaveamento estes se refletem na leitura do A/D interferindo diretamente na malha de controle.

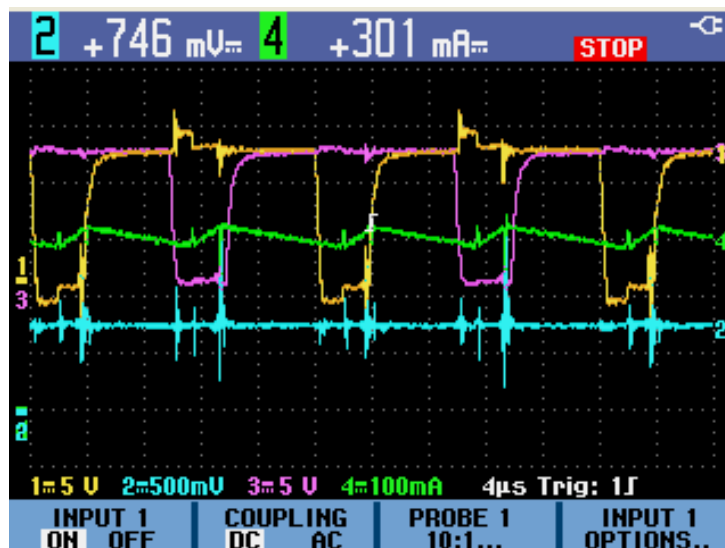


Figura 62 - Sinal de comando dos MOSFETs (canal1 e canal3); Sinal de tensão para o A/D (canal 2) e corrente de saída (canal 4).

Para assegurar que os valores lidos pelo A/D estejam corretos, foi implementado um filtro digital. A cada interrupção do A/D uma amostra com 10 pontos era armazenada em um vetor e realizada uma média dessa leitura. Porém a interrupção pode ocorrer exatamente em um ponto onde existe um valor de pico na leitura, deixando mais uma vez o sistema instável.

Por se tratar de um ruído periódico que coincide exatamente no chaveamento dos MOSFETs a solução foi alterar a interrupção de leitura do A/D

pela interrupção do PWM e defasando a leitura. Essas alterações foram possíveis através da implementação de algumas bibliotecas do processador (ver APÊNDICE B). Na figura..

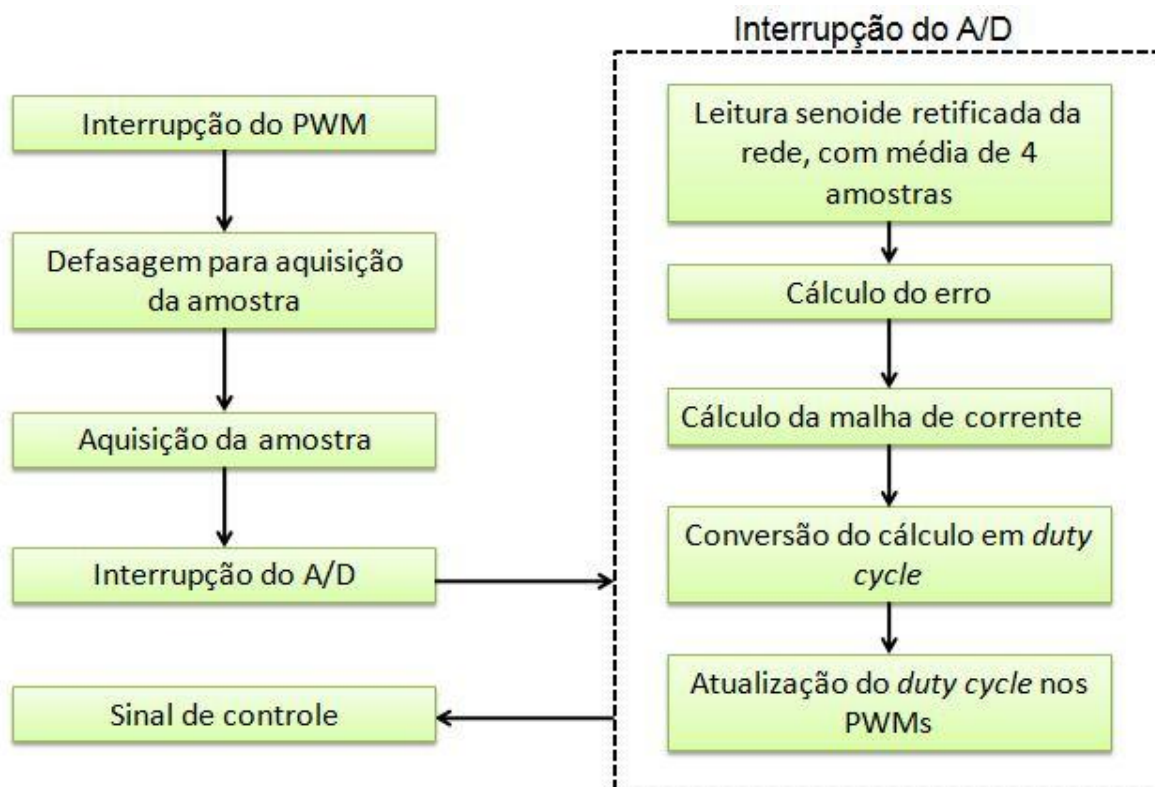


Figura 63 - Operações realizadas pelo microcontrolador.

5.4.3 Corrente de saída do conversor CC-CC

Com os canais do A/D configurados, e implementado no *firmware* um filtro de média, a próxima etapa foi impor uma referência de uma senoide retificada. Primeiramente foi criada uma tabela com os valores da função seno para uma frequência de 50 HZ. A figura 64 é apresentada a corrente de saída do conversor (canal 4) e a leitura do conversor A/D no canal (2). Nesta figura é possível observar um atraso da corrente em relação à referência e uma distorção quando a função decresce.

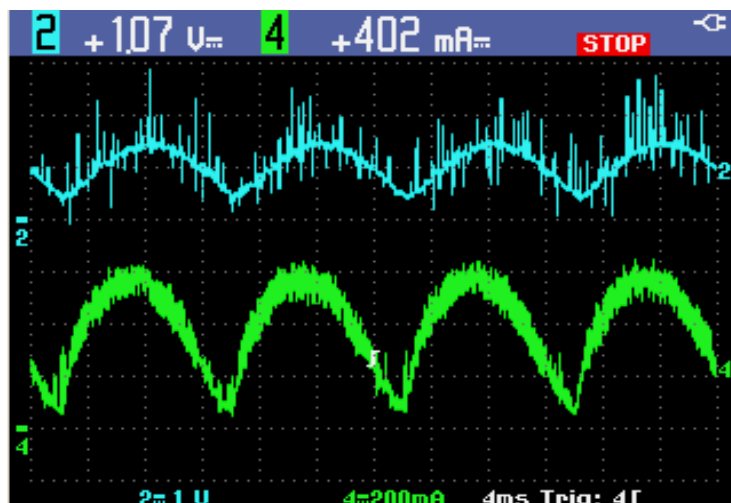


Figura 64 - Leitura do A/D (canal 2); Corrente de saída (canal 4).

Esse atraso na corrente de saída ocorre, pois o passo dos valores da função seno é incrementado pela interrupção do AD. Como a leitura da corrente é ruidosa, foram realizadas algumas alterações no *firmware* conforme descrito anteriormente, ou seja, a leitura é defasada e ocorre na interrupção do PWM.

5.4.4 Sincronismo da corrente de referência

O sincronismo da corrente de saída foi obtido a partir da leitura da senoide retificada da rede elétrica, conforme a figura 66. Este sinal é obtido através de um retificador em ponte completa com diodos de sinal 1N4148, conforme a figura 65. O valor da tensão é convertido em escala de corrente no *firmware* para o correto cálculo do sinal de erro.

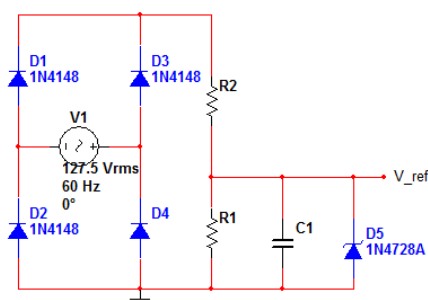


Figura 65 - Circuito para leitura da tensão de referência.

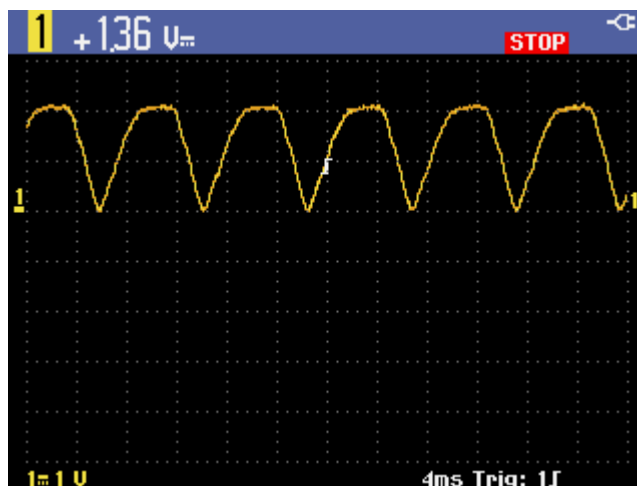


Figura 66 - Sinal de referência para o controle

Como a corrente de referência é também um sinal externo que ocorre pela interrupção do PWM, portanto a deformação existente na corrente de saída não deve mais haver, uma vez que a referência e o sinal lido estão sincronizados. Na figura 65, mostra a corrente de saída com uma defasagem mínima em relação à senoide da rede.

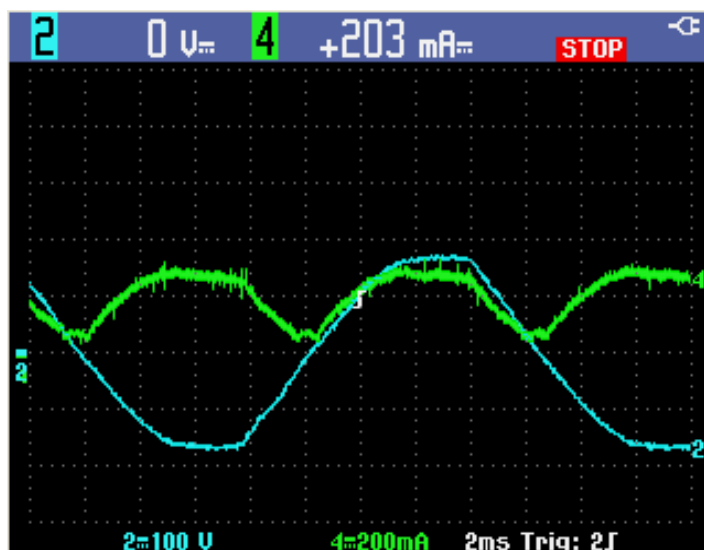


Figura 67 - Referência da rede elétrica (canal 2); Corrente de saída (canal 4).

A tensão do capacitor do barramento CC do lado primário é mostrada na figura 68. É possível observar uma ondulação de 120 Hz e um *offset* de tensão com o mesmo nível CC da tensão de alimentação.

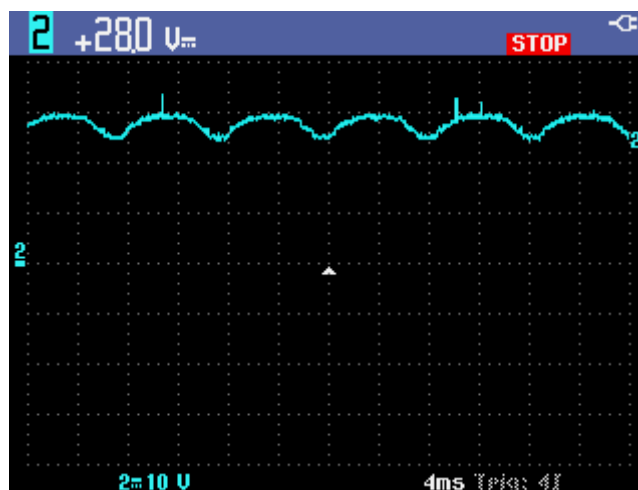


Figura 68 - Tensão no capacitor do barramento CC.

Como resultado final da etapa de inversão, tem-se a corrente (canal 4) da figura 69. A corrente injetada na rede apresenta picos na passagem por zero e alta distorção harmônica. Os picos na passagem por zero ocorrem devido ao atraso do comando do circuito inversor. Para atenuar as ondulações o ideal seria realizar melhorias no algoritmo de controle para melhorar a resposta da corrente injetada.

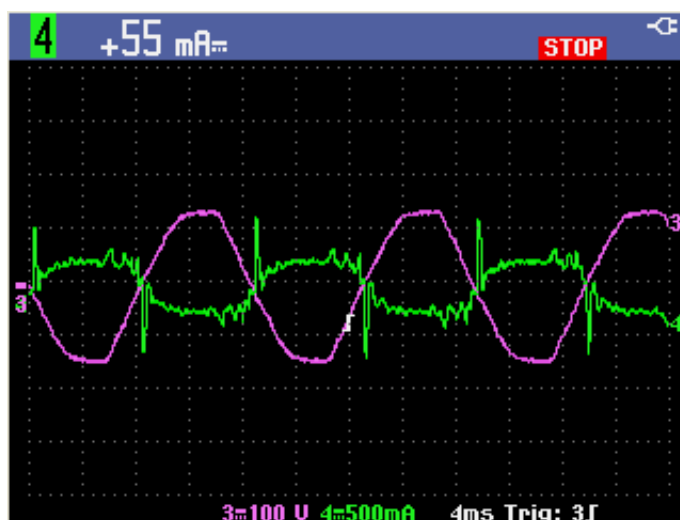


Figura 69 - Tensão da rede elétrica (canal 3); Corrente injetada na rede (canal 4).

6. CONSIDERAÇÕES FINAIS

Foi apresentado neste trabalho de conclusão de curso o projeto e o desenvolvimento de um micro inversor para injetar potência proveniente de módulos fotovoltaicos na rede de distribuição.

No capítulo 2 foram abordadas diversas topologias de interfaceamento de módulos fotovoltaicos com inversores e os princípios de funcionamento de uma célula solar. No capítulo 3 foi apresentado o funcionamento do conversor CC-CC, e sua integração ao inversor. No capítulo 4 foram realizadas algumas análises de funcionamento com base em resultados simulados. A partir desses dados de simulação foram extraídos alguns parâmetros para dimensionamento dos elementos magnéticos e escolha das chaves.

O projeto e dimensionamento dos componentes foram apresentados no capítulo 5 bem como os resultados de testes com os circuitos projetados. A partir dos resultados apresentados verifica-se que o objetivo do trabalho foi plenamente atingido, uma vez que, foi possível injetar uma corrente senoidal sincronizada com a rede.

Tratando-se de um projeto multidisciplinar foram encontradas algumas dificuldades. A principal dificuldade que pode ser citada foi na aquisição do sinal da corrente de saída para o micro-controlador, onde a implementação de um filtro *anti-aliasing* para eliminar os ruídos não foi suficiente, sendo necessário a implementação de um filtro digital com a sincronização da leitura do conversor A/D com a interrupção do PWM.

Após os testes realizados, pode-se concluir que o objetivo do trabalho foi alcançado, uma vez que foi possível transferir potência para a rede. Outras pesquisas podem estar relacionadas na área de controle, como melhoria no algoritmo de controle da corrente de saída para reduzir a distorção harmônica da corrente injetada e implementação do algoritmo de sincronismo do inversor, a fim de eliminar os picos na passagem por zero.

REFERÊNCIAS BIBLIOGRÁFICAS

ANEEL – Agencia Nacional de Energia Elétrica. **Resolução Normativa nº482**. Brasília-DF, 2012.

BENEDITO R. S., ZILLES R., **A expansão da oferta de Energia Elétrica nos centros urbanos brasileiros por meio de sistemas fotovoltaicos conectados a rede**. Revista Brasileira de Energia, Vol. 16, No. 1, 1o Sem. 2010, pp. 7-19.

CALAIS, M.; MYRZIK, J.; SPOONER, T.; AGELIDIS V. G. “**Inverters for single-phase grid connected photovoltaic systems—An overview**” in *Proc. IEEE PESC’02*, vol. 2, 2002, pp. 1995–2000.

CAVALCANTI, M.C; OLIVEIRA K. C.; AZEVEDO G. M. S. and NEVES, F. A. S.; “**Comparative Study of Maximum Power Point Tracking Techniques for Photovoltaic Systems**” ,Brazilian Journal of Power Electronics, vol. 12, no. 2, pp. 163-171, julho de 2007.

CRAMER, Günter. , **Modular system technology (string inverters) for grid connected PV sytems in the 100 kW - 1 MW power range (Einsatz der modularen Systemtechnik (String-WR) zur Netzkopplung von PV-Anlagen im Leistungsbereich von 100kW-1MW. in German)**, 12 Symposium Photovoltaische Sonnenenergie, Staffelstein, Germany, 1997.

EPE- Empresa de Pesquisa Energética. **Balanco Energético Nacional**. Brasília DF, 2010.

EPE- Empresa de Pesquisa Energética. **Plano decenal de Expansão de Energia**. Rio de Janeiro, 2011.

ERICKSON, Robert W.; Maksimovic, Dragan. **Fundamentals of Power Electronics**. New York USA, 2001.

FARRET, Felix A.. **Aproveitamento de pequenas fontes de energia elétrica.** Santa Maria, RS UFSM, 1999.

GOW, J.A; MANNING, C.D. **“Development of a Photovoltaic Array Model for use in Power Electronics Simulation Studies,** “IEE Proc. On Electric Power Applications, vol. 146, no. 2, p. 193-200, Março de 1999

KJAER S. B.; PEDERSEN J. K.; BLAABJERG F. **A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules”.** IEEE Transactions on Industry Applications, Vol. 41, No. 5, September/October 2005, pp. 1292-1306.

KWON J.-M.; KWON B.-H. ; NAM K.-H., **High-Efficiency Module-Integrated Photovoltaic Power Conditioning System.** Department of Electronic and Electrical Engineering, Pohang University of Science and Technology. IET Power Electron, 2009, Vol. 2, Iss. 4, pp. 410 – 420.

LINDGREN, Björn. **A power converter for photovoltaic applications.** Chalmers University of Technology, Göteborg, Suécia, fev. 2000.

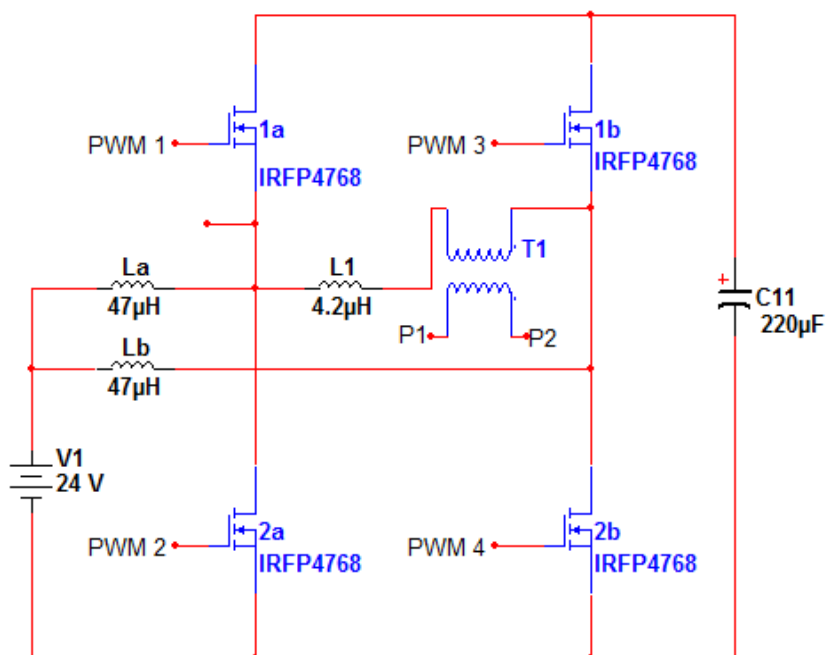
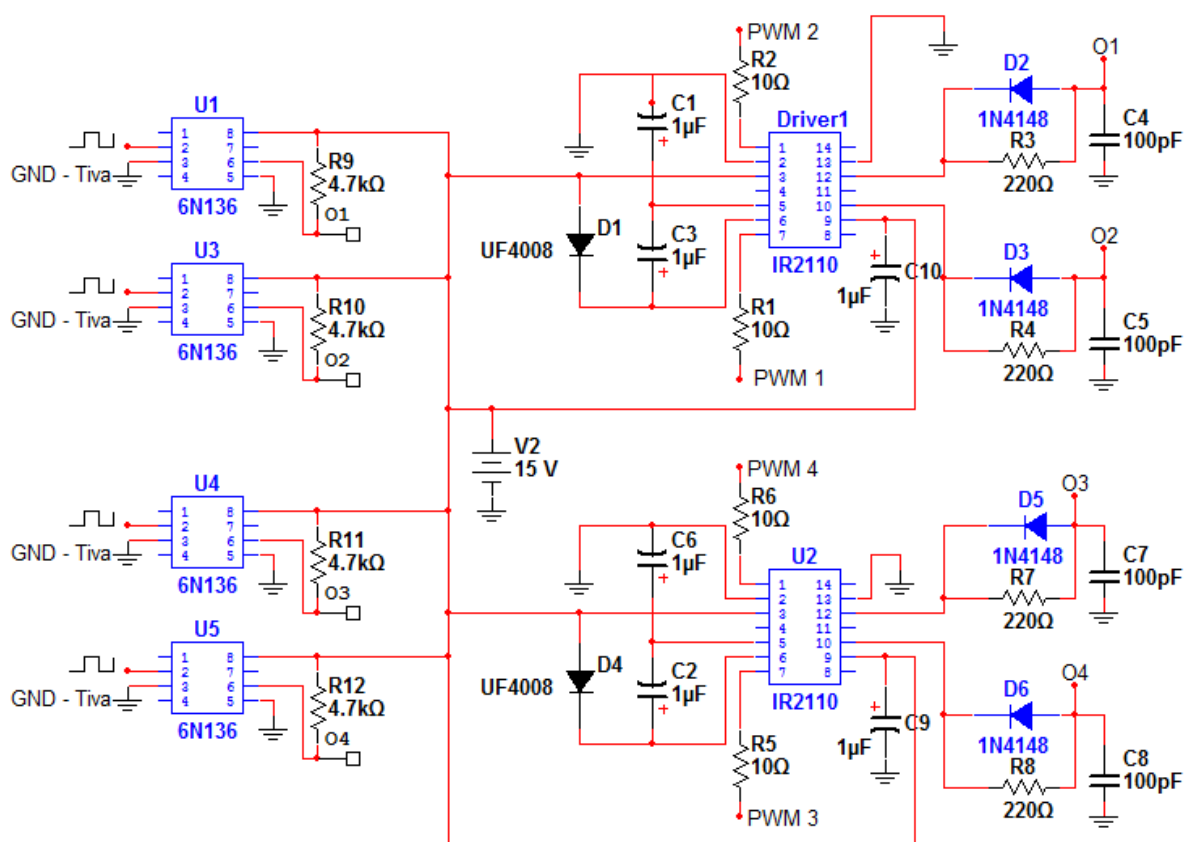
RAMPINELLI, Arns Giuliano. **Estudo de Características Elétricas e Térmicas de Inversores para Sistemas Fotovoltaicos Conectados à Rede.** Porto Alegre, dezembro de 2010.

ROMANELI, Eduardo F.; BARBI, Ivo. **A New Isolated Phase-Shift Controlled Non-Pulsating Input and Output Current.** Power Electronics Specialists Conference, 2001.PESC.2001 IEEE 32nd Annual pp 237 – 242 vol1.Vancouver, 2001.

Tiva™ C Series LaunchPad Evaluation Kit. Disponível em: <<http://www.ti.com/tool/ek-tm4c123gxl>> Acesso em: 12 jun. 2014.

WWF. **Além das Grandes Hidrelétricas, Política para fontes renováveis de energia elétrica no Brasil.** Brasília DF, 2012.

APÊNDICE A – ESQUEMÁTICO DO CONVERSOR



APÊNDICE B – LISTA DE MATERIAIS

Componente	Descrição	Designador	Especificação	Quantidade
IRFP-4768	MOSFET	S1a, S2a, S1b, S2b	-	4
UF5408	Diodo ultra rápido	D7,D8,D9,D10 ,D15,D21		6
1000uF	Capacitor eletrolítico	C15	1000uF/50V	1
220uF	Capacitor eletrolítico	C11	220uF/250V	1
47 uH	Indutor	La, Lb	Núcleo E42/15; 6XAWG22	2
4,2 uH	Indutor ressonante	L1	Núcleo E30/7; 8XAWG22	1
3,3 mH	Indutor de filtro	La1	Núcleo E42/15, 1XAWG22	1
39 uH/ 2 mH	Transformador	T1	Núcleo E42/15; 8XAWG22	1
7815C	Regulador Linear	V2	Regulador de 15 V	1
IR-2110	Driver	UD1, UD2	Driver em meia ponte	2
10 Ω	Resistor	R1, R2, R5, R6	AXIAL – 0,3	4
220 Ω	Resistor	R3, R4, R7, R8	AXIAL – 0,3	4
1 uF	Capacitor eletrolítico	C1, C2, C3, C6, C7, C8	1uF/100V	6
100pF	Capacitor cerâmico	C4, C5, C9, C10		4
1N4148	Diodo de sinal	D2, D3, D5, D6, D16, D17, D18, D19		8
UF4008	Diodo ultra rápido	D1, D4		4

6N136	Optoacoplador	U1,U2,U3,U4	4
4,7 k Ω	Resistor	R9, R10, R11, R12	4
LM358N	Amplificador operacional	U11A	1
39 k Ω	Resistor	R17, R18	2
10 k Ω	Resistor	R15, R16	2
33 nF	Capacitor cerâmico	C13, C14	2
0,1 Ω	Resistor shunt	R14	1
UF5408	Diodo	D7, D8, D9, D10, D15	5
ACS-712 20A	Sensor <i>Hall</i>		2
TM4C123GX	Processador	Tiva LaunchPad	

APÊNDICE C – Firmware

```

1 //configura o ADC do TM4C123
2 //
3 void ADCInit(void)
4 {
5
6     int i;
7     //inicializa a tabela de senos para teste inicial
8 // for(i=0;i<100;i++)
9 // {
10 //     sin_table[i] = (0.5*sin(i*PI/(100)));
11 // }
12
13
14
15     //
16     // Habilita o ADC0
17     ROM_SysCtlPeripheralEnable (SYSCTL_PERIPH_ADC0);
18
19     // Configura AD para trigado pelo PWM
20     ADCSequenceConfigure(ADC0_BASE, 0, ADC_TRIGGER_PWM0, 0);
21     //Habilita um atraso de 22,5° após a interrupção do PWM
22     ADCPhaseDelaySet(ADC0_BASE, ADC_PHASE_22_5);
23     //Configura a leitura do A/D
24     ADCSequenceStepConfigure(ADC0_BASE, 0, 0, ADC_CTL_CH0);
25     ADCSequenceStepConfigure(ADC0_BASE, 0, 1, ADC_CTL_CH8);
26     ADCSequenceStepConfigure(ADC0_BASE, 0, 2, ADC_CTL_IE | ADC_CTL_CH5 | ADC_CTL_END);
27
28     //configura a interrupção do ADC
29     ADCIntDisable(ADC0_BASE, 0);
30     ADCIntClear(ADC0_BASE, 0);
31     //Grava a rotina de interrupção em ADCConversionDone
32     ADCIntRegister(ADC0_BASE, 0, &ADCConversionDone);
33     //Todas as interrupções que utilizam SysCalls devem ter prioridades inferiores à
constante
34     ROM_IntPrioritySet (INT_ADC0SS0, configMAX_SYSCALL_INTERRUPT_PRIORITY);
35     //Habilita o AD0
36     ADCIntEnable(ADC0_BASE, 0);
37     //Sequenciador 0 do AD0
38     ADCSequenceEnable(ADC0_BASE, 0);
39 }
40
41 //Variaveis para atualização dos valores lidos pelo AD
42 float V; //flag para atualizar valor da tensão de referencia
43 float DutyCycle; // atualiza a razão ciclica
44 uint32_t ui32Value[8]; // Varaiavel para guardar valores lidos pelo AD
45 float erro, Ierro;
46 //Esta função configura as saídas do PWM
47 void DoublePWMInitNew()
48 {
49     uint32_t* PWM0GENA = (uint32_t*)(PWM0_BASE + PWM_O_0_GENA);
50     uint32_t* PWM0GENB = (uint32_t*)(PWM0_BASE + PWM_O_0_GENB);
51     uint32_t* PWM0CMPB = (uint32_t*)(PWM0_BASE + PWM_O_0_CMPB);
52
53     uint32_t* PWM1GENA = (uint32_t*)(PWM0_BASE + PWM_O_1_GENA);
54     uint32_t* PWM1GENB = (uint32_t*)(PWM0_BASE + PWM_O_1_GENB);
55     uint32_t* PWM1CMPB = (uint32_t*)(PWM0_BASE + PWM_O_1_CMPB);
56

```

```

57 //
58 // Enable the GPIO Peripheral used by PWM0
59 //
60 ROM_SysCtlPeripheralEnable (SYSCTL_PERIPH_GPIOB);
61
62 // Configure GPIO Pins for PWM0
63 //Habilita Pino 6 para PWM
64 ROM_GPIOPinConfigure (GPIO_PB6_M0PWM0);
65 ROM_GPIOPinTypePWM (GPIO_PORTB_BASE, GPIO_PIN_6);
66 //Habilita Pino 7 para PWM
67 ROM_GPIOPinConfigure (GPIO_PB7_M0PWM1);
68 ROM_GPIOPinTypePWM (GPIO_PORTB_BASE, GPIO_PIN_7);
69 //Habilita Pino 4 para PWM
70 ROM_GPIOPinConfigure (GPIO_PB4_M0PWM2);
71 ROM_GPIOPinTypePWM (GPIO_PORTB_BASE, GPIO_PIN_4);
72 //Habilita Pino 5 para PWM
73 ROM_GPIOPinConfigure (GPIO_PB5_M0PWM3);
74 ROM_GPIOPinTypePWM (GPIO_PORTB_BASE, GPIO_PIN_5);
75
76 //Habilita o PWM0
77 ROM_SysCtlPeripheralEnable (SYSCTL_PERIPH_PWM0);
78
79 //
80 // Configure the PWM generator for count updown mode with immediate updates
81 // to the parameters.
82 //
83 PWMGenConfigure(PWM0_BASE, PWM_GEN_0,
84                 PWM_GEN_MODE_UP_DOWN | PWM_GEN_MODE_NO_SYNC | PWM_GEN_MODE_DBG_RUN);
85
86 PWMGenConfigure(PWM0_BASE, PWM_GEN_1,
87                 PWM_GEN_MODE_UP_DOWN | PWM_GEN_MODE_NO_SYNC | PWM_GEN_MODE_DBG_RUN);
88
89
90
91 //
92 // Configura o período do PWM= 80MHz/50kHz para todas as saídas
93 //
94 PWMGenPeriodSet(PWM0_BASE, PWM_GEN_0, configCPU_CLOCK_HZ / gPWMPfrequency);
95 PWMGenPeriodSet(PWM0_BASE, PWM_GEN_1, configCPU_CLOCK_HZ / gPWMPfrequency);
96
97
98 //ajusta a posição do trigger
99
100
101
102 *PWM1CMPB = (configCPU_CLOCK_HZ / gPWMPfrequency) / 8;
103
104 //
105 // Configura a razão ciclica inicial para 0%
106 //
107 PWMPulseWidthSet(PWM0_BASE, PWM_OUT_0, 0);
108 PWMPulseWidthSet(PWM0_BASE, PWM_OUT_1, 0);
109 PWMPulseWidthSet(PWM0_BASE, PWM_OUT_2, 0);
110 PWMPulseWidthSet(PWM0_BASE, PWM_OUT_3, 0);
111 //
112 // Habilita o PWM
113 //

```

```

114     PWMGenEnable(PWM0_BASE, PWM_GEN_0);
115     PWMGenEnable(PWM0_BASE, PWM_GEN_1);
116
117     // Enable the outputs.
118     //
119     PWMSyncTimeBase(PWM0_BASE, PWM_GEN_0|PWM_GEN_1|PWM_GEN_2|PWM_GEN_3);
120
121     *PWM0GENA = (uint32_t)0xB0;
122     *PWM0GENB = (uint32_t)0xE0;
123
124     *PWM1GENA = (uint32_t)0xB0;
125     *PWM1GENB = (uint32_t)0xE0;
126
127     //configura o PWM para servir de trigger do AD
128     PWMGenIntTrigEnable(PWM0_BASE, PWM_GEN_0, PWM_TR_CNT_ZERO);
129
130     PWMOutputState(PWM0_BASE, (PWM_OUT_0_BIT), true);
131     PWMOutputState(PWM0_BASE, (PWM_OUT_1_BIT), true);
132     PWMOutputState(PWM0_BASE, (PWM_OUT_2_BIT), true);
133     PWMOutputState(PWM0_BASE, (PWM_OUT_3_BIT), true);
134 }
135 //configura a defasagem em 180º
136 void DoublePWMSetDutyNew(int32_t cycle)
137 {
138     int32_t PWMCycleSize;
139     int32_t val, val2, def;
140
141     uint32_t* PWM0CMPA = (uint32_t*)(PWM0_BASE + PWM_O_0_CMPA);
142     uint32_t* PWM0CMPB = (uint32_t*)(PWM0_BASE + PWM_O_0_CMPB);
143
144     uint32_t* PWM1CMPA = (uint32_t*)(PWM0_BASE + PWM_O_1_CMPA);
145     uint32_t* PWM1CMPB = (uint32_t*)(PWM0_BASE + PWM_O_1_CMPB);
146
147     const int32_t PWMCycleMaxSize =(configCPU_CLOCK_HZ / gPWMFrequency);
148     const int32_t PWMCycleLimit = 45*(configCPU_CLOCK_HZ / gPWMFrequency)/100;
149     //Agora o valor encontrado deverá ser normalizado para a faixa do PWM
150
151     if(cycle<15000){
152         cycle=15000;
153     }
154     val = (cycle * PWMCycleLimit) / 100000;
155     if (val > PWMCycleLimit) {
156         PWMCycleSize = PWMCycleLimit;
157     } else {
158         PWMCycleSize = (val);
159     }
160
161     if (PWMCycleSize < 2) {
162         PWMCycleSize = 2;
163     }
164
165
166     val2=PWMCycleMaxSize-PWMCycleSize;
167
168     //o segundo par de pwms devem ser defasados
169     *PWM1CMPA = (PWMCycleMaxSize - PWMCycleSize)/2;
170     /*PWM1CMPB = 0;

```

```

171
172     *PWM0CMPA = (PWMCycleMaxSize - val2)/2;
173     /*PWM0CMPB = 0;
174 }
175
176 float ek1 = 0; //e[k-1]
177 float uk1 = 0; //u[k-1]
178 float Kp = 350000, Ki =350000, Kd = 0; //multiplique as constantes por 100
179
180 float V_rede=0;
181 float I_ref=0.5; //em Ampere
182 float P, I, D;
183 float ek,ek_ant, uk,I_ant,d_yk1=0;
184 int32_t ControlEffort = 0;
185 float I_shunt_avg=0;
186 volatile int32_t ad_faults = 0;// armazena o nº de faltas na leitura em caso de erro
187 volatile int32_t ad_reads = 0;// armazena as leituras corretas
188 float I_avg=0;
189 float N = 1;
190 float ek_ant = 0;
191 float V_sin_avg=0;
192 float I_ref_avg=0;
193 //Correntes
194 float I_ref0=0;
195 float I_ref1=0;
196 float I_ref2=0;
197 float I_ref3=0;
198
199
200 float rede[10]={0,0,0,0,0};
201 //float currents[10]={0,0,0,0,0,0,0,0,0,0};
202 //int cp=0;
203 int r=0;
204
205 volatile float imax = 0;
206 volatile int32_t imin = 1e3;
207 float t=0;
208 char sat=0;
209 float amp=0.12; // fator de conversão de tensão em referencia de corrente
210
211
212
213
214 void ADCConversionDone() {
215     float T = g_T / 1000000.0;
216     //uint32_t ui32Value[3];
217     //uint32_t i;
218     //uint32_t samples;
219     int32_t ILa=0;//Corrente do indutor do braço 1
220     int32_t ILb=0;// corrente do indutor do braço 2
221     int32_t Io=0; //coorente de saida
222     int32_t samples;
223     float I_shunt;
224     float ek;
225     int k;
226     float V_sin=0;
227

```

```

228
229     GPIOPinWrite(GPIO_PORTB_BASE, GPIO_PIN_3, 0xFF);
230
231     portBASE_TYPE xHigherPriorityTaskWoken;
232     //Limpa a flag de interrupção do AD
233     ADCIntClear(ADC0_BASE, 0);
234     GPIOPinWrite(GPIO_PORTB_BASE, GPIO_PIN_3, 0xFF);
235     samples = ADCSequenceDataGet(ADC0_BASE, 0, ui32Value);
236
237     if(samples==3)
238     {
239         //Ila=ui32Value[0]; // Leitura da corrente do indutor La
240         //ILb=ui32Value[1]; // Leitura da corrente do indutor Lb
241         Io=ui32Value[2];
242         V_rede=ui32Value[1]; // Leitura da senoide retificada da rede.
243         ad_reads++;
244     }
245     else
246     {
247         ILa=0;
248         ILb=0;
249         Io=0;
250         V_rede=0;
251         ad_faults++;
252         ADCSequenceOverflowClear(ADC0_BASE, 0);
253     }
254
255     t += 0.20;
256     //I_ref = amp*(float)sin_table[((int32_t)t)%120];
257     //I_ref=amp*V_rede;
258     V_sin = amp*((3.3*(float)(V_rede))/4096);
259     //Filtro de média
260     I_ref=V_sin;
261     rede[r] = V_sin;
262     r++;
263     r = r%5;
264
265     I_ref0=I_ref;
266     I_ref_avg=(I_ref0+I_ref1+I_ref2+I_ref3)/4;
267
268     I_ref3=I_ref2;
269     I_ref2=I_ref1;
270     I_ref1=I_ref0;
271
272
273
274 //     I_ref=(V_sin_avg+I_ref)/2;
275
276     /*for(k=0;k<5;k++)
277     {
278         I_ref_avg += rede[k];
279     }
280     I_ref_avg /= 5;*/
281
282
283     I_shunt = ((3.3*(float)(Io))/4096)/2.725;
284 //     currents[cp] = I_shunt;

```

```

285 //      cp++;
286 //      cp = cp%10;
287 //      for(k=0;k<10;k++)
288 //          {
289 //              I_avg += currents[k];
290 //          }
291 //      I_avg /= 10;
292
293 I_shunt_avg = (I_shunt_avg + I_shunt)/2;
294
295 ek=I_ref_avg - I_shunt;
296
297 //Controlador P
298 P=Kp*ek;
299
300 //Controlador I
301 I=(Ki*T/2)*(ek_ant+ek);
302 if(!sat)
303 {
304     I+=I_ant;
305 }
306 else
307 {
308     I = I_ant;
309 }
310 I_ant=I;
311
312 //Controlador D
313 //Derivada Filtrada
314 D = ((Kd * N) / (Kd + N * T)) * (ek + ek1) + (Kd / (Kd + N * T)) * d_yk1;
315 //D = 0;
316 d_yk1 = D;
317 ek_ant=ek;
318
319 //controlador PID
320 uk= (int) (P+I+D);
321
322 //Limites de saturação
323 if((uk>100000)|| (uk<15000))
324 {
325     sat = 1;
326 }
327 else
328 {
329     sat = 0;
330 }
331 //Aplica o calculo no PWM
332 DoublePWMSetDutyNew(uk);
333
334 GPIOWrite(GPIO_PORTB_BASE, GPIO_PIN_3, 0x00);
335 portEND_SWITCHING_ISR(xHigherPriorityTaskWoken);
336 }
337

```