

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO ACADÊMICO DE ELETROTÉCNICA
CURSO DE ENGENHARIA INDUSTRIAL ELÉTRICA COM ÊNFASE EM CONTROLE
E AUTOMAÇÃO

CLAUDIO ADRIANO VIEIRA
EDUARDO MARCONDES
MARCO ZANIOLO

**DESENVOLVIMENTO DE UMA FONTE DE CORRENTE CONTÍNUA
DE LABORATÓRIO PROGRAMÁVEL
COM INTERFACE PARA *LabVIEW*TM**

TRABALHO DE CONCLUSÃO DE CURSO

CURITIBA
2013

CLAUDIO ADRIANO VIEIRA
EDUARDO MARCONDES
MARCO ZANIOLO

**DESENVOLVIMENTO DE UMA FONTE DE CORRENTE CONTÍNUA
DE LABORATÓRIO PROGRAMÁVEL
COM INTERFACE PARA *LabVIEW*TM**

Trabalho de Conclusão de Curso de Graduação, apresentado à disciplina de Trabalho de Conclusão de Curso 2, do curso de Engenharia Industrial Elétrica com Ênfase em Automação do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR), como requisito parcial para obtenção do título de Engenheiro Eletricista.

Orientador: Professor Dr. Roger Gules

Coorientador: Professor Dr. Winderson E dos Santos

CURITIBA
2013

CLAUDIO ADRIANO VIEIRA
EDUARDO MARCONDES
MARCO ZANIOLO

**DESENVOLVIMENTO DE UMA FONTE DE CORRENTE CONTÍNUA
DE LABORATÓRIO PROGRAMÁVEL
COM INTERFACE PARA *LabVIEW*TM**

Este Trabalho de Conclusão de Curso de Graduação foi julgado e aprovado como requisito parcial para a obtenção do Título de Engenheiro Eletricista, do curso de Engenharia Industrial Elétrica com Ênfase em Automação do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR).

Curitiba, 29 de Agosto de 2013.

Professor Marcelo de Oliveira Rosa, Dr.

Coordenador do Curso Engenharia Industrial Elétrica com Ênfase em Automação

Professora Annemarlen Gehrke Castagna, Mestre

Coordenadora dos Trabalhos de Conclusão de Cursos de Engenharia Elétrica do DAELT

ORIENTAÇÃO

BANCA EXAMINADORA

Professor Doutor Roger Gules
Universidade Tecnológica Federal do Paraná
Orientador

Professor Doutor Alceu Badin
Universidade Tecnológica Federal do Paraná

Professor Doutor Winderson E dos Santos
Universidade Tecnológica Federal do Paraná
Coorientador

Professor Doutor Eduardo Félix Ribeiro Romanelli
Universidade Tecnológica Federal do Paraná

OBS: A folha original com as assinaturas encontra-se arquivada no departamento de eletrotécnica da UTFPR (DAELT).

As nossas famílias, as quais sempre nos apoiaram, ajudaram e nos ensinaram os caminhos corretos da vida. Aos nossos amigos, os quais compartilharam muitos momentos alegres em nossas vidas.

AGRADECIMENTOS

Os autores agradecem:

A Deus, por nossas vidas.

Aos nossos familiares, pelo apoio de todos os dias durante toda a nossa vida.

À Universidade Tecnológica Federal do Paraná, pela oportunidade de desenvolvermos o presente trabalho.

Ao Professor Dr. Roger Gules, pela excelente orientação.

Ao Professor Dr. Winderson E dos Santos, pela excelente co-orientação.

Aos nossos amigos que convivemos por mais de cinco anos na Universidade Tecnológica Federal do Paraná

RESUMO

VIEIRA, Claudio Adriano; MARCONDES, Eduardo de Souza; ZANIOLO, Marco, **Desenvolvimento de uma Fonte de Corrente Contínua de Laboratório Programável com Interface para *LabVIEWTM***. 2013. Trabalho de Conclusão de Curso (Graduação) – Curso de Engenharia Industrial Elétrica – Ênfase em Controle e Automação. Universidade Tecnológica Federal do Paraná, Curitiba, 2013.

Desenvolvimento de uma fonte de alimentação de corrente contínua programável, controlada via controlador digital de sinais (dsPIC30f3010), com capacidade de emular perfis de corrente e tensão, através da entrada e saída de dados utilizando uma interface computacional (*LabVIEWTM*). A estrutura de potência visa suprir uma necessidade máxima de carga de 500W, com possibilidade de fornecimento de corrente máxima de 10A. Utilizando-se do programa computacional, tem-se uma interface para realizar o monitoramento de tensão e corrente, assim como o envio de comandos para o controlador. Com a utilização de programas e instrumentos do laboratório da UTFPR, foram realizadas simulações e ensaios para validação do projeto e possíveis utilizações da fonte em questão, para futuros estudos na Instituição.

Palavras-chave: Fonte de alimentação, dsPIC, *LabVIEWTM*.

ABSTRACT

VIEIRA, Claudio Adriano; MARCONDES, Eduardo de Souza; ZANIOLO, Marco, **Desenvolvimento de uma Fonte de Corrente Contínua de Laboratório Programável com Interface para *LabVIEW*TM**. 2013. Trabalho de Conclusão de Curso (Graduação) – Curso de Engenharia Industrial Elétrica – Ênfase em Controle e Automação. Universidade Tecnológica Federal do Paraná, Curitiba, 2013.

Development of a power supply current programmable controller controlled via digital signals (dsPIC30f3010) capable of emulating the current and voltage profiles through input and output of data using a computer interface (*LabVIEW*TM). The power structure aims to meet a maximum load of 500W, with the possibility of providing maximum current of 10A. Using the computer program, there is an interface to perform the monitoring of voltage and current, as well as sending commands to the controller. With the use of programs and laboratory instruments on UTFPR, simulations and tests were conducted to validate the design and possible uses of the source in question for future studies in the Institution.

Keywords: Power supply, dsPIC, *LabVIEW*TM.

LISTA DE SIGLASE ABREVIATURAS

<i>Sigla</i>	<i>Significado</i>
ADC	Conversor Analógico Digital
AWG	<i>American Wire Gauge</i>
CC-CC	Corrente Contínua – Corrente Contínua
DAELT	Departamento Acadêmico de Eletrotécnica
DSC	<i>Digital Signal Controller</i>
DSP	<i>Digital Signal Processor</i> ou Processador Digital de Sinal
EPROM	<i>Erasable Programmable Read-only Memory</i>
FB	<i>Full-Bridge</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PC	<i>Program Counter</i>
PWM	<i>Pulse Width Modulated</i>
RAM	<i>Random Access Memory</i>
RISC	<i>Reduced Instruction Set Computer</i>
SAR	<i>Successive Approximation Register</i>
SPI	<i>Serial Peripheral Interface</i>
UART	<i>Universal Asynchronous Receiver / Transmitter</i>
USB	<i>Universal Serial Bus</i>
UTFPR	Universidade Tecnológica Federal do Paraná
ZCS	<i>Zero Current Switching</i>
ZOH	<i>Zero order hold</i>
ZVS	<i>Zero Voltage Switching</i>

LISTA DE SÍMBOLOS

<i>Símbolo</i>	<i>Significado</i>	<i>Unidade</i>
$\overline{I'_o}$	Redução cíclica	
Δ	Profundidade de penetração pelo efeito pelicular	<i>cm</i>
ΔI_{LO}	Variação de corrente no indutor de saída	A
ΔV_1	Ondulação de tensão no capacitor do retificador	V
ΔV_{CO}	Variação de tensão em alta frequência	V
ΔV_{CS}	Ondulação simulada no capacitor do retificador	V
A_s	Área da seção transversal do núcleo	<i>cm²</i>
A_w	Área da janela do núcleo	<i>cm²</i>
B_{max}	Máxima densidade de fluxo magnético	Tesla
C_1	Capacitor do retificador de entrada	F
C_2	Capacitor do filtro de saída	F
D	Razão cíclica	
D_{ef}	Razão cíclica efetiva na carga	
D_{max}	Máxima razão cíclica	
d_{max}	Máximo diâmetro pelo efeito pelicular	<i>cm</i>
f_c	Frequência de corte	HZ
f_R	Frequência da rede de alimentação	Hz
f_s	Frequência de comutação	Hz
$FTMA$	Função de transferência malha aberta	
$GC(s)$	Função de transferência malha de corrente	
$GT(s)$	Função de transferência malha de tensão	
$G_{CC}(z)$	Função de transferência compensada de corrente	
$G_{CT}(z)$	Função de transferência compensada de tensão	
$G_{PI}(z)$	Função de transferência discreta de um PI	
$I_{D_{5,6,7,8}pico}$	Corrente de pico nos diodos retificadores de saída	A
I_o	Corrente de saída	A
I_p	Corrente no primário do transformador	A

$I_{p_{ef}}$	Corrente eficaz no primário do transformador	A
I_{pK}	Corrente de pico para carga do capacitor do retificador	A
$I_{s_{ef}}$	Corrente eficaz no secundário	A
I_{max}	Máxima densidade de corrente	A/cm^2
K_p	Fator de utilização do primário	
K_w	Fator de enrolamento	
L_p	Indutância magnetizante do primário	H
L_s	Indutância magnetizante do secundário	H
L_r	Indutor ressonante	H
n	Relação de transformação	
η_c	Rendimento do conversor	
N_p	Número de espiras do primário	
$N_{p_{paralelo}}$	Numero de enrolamento paralelo do primário	
N_s	Número de espiras do secundário	
$N_{s_{paralelo}}$	Numero de enrolamento paralelo do secundário	
P_{OR}	Potencia de saída do retificador	W
P_o	Potência de saída	W
R_{carga}	Resistência de carga para retificador	Ω
S_{15}	Área da seção transversal do fio AWG 15	cm^2
S_{16}	Área da seção transversal do fio AWG 16	cm^2
S_{22}	Área da seção transversal do fio AWG 22	cm^2
S_p	Seção do condutor para o enrolamento primário	cm^2
S_s	Seção do condutor para o enrolamento secundário	cm^2
T_c	Taxa de amostragem malha de corrente	s
t_c	Tempo de condução nos diodos	s
T_v	Taxa de amostragem malha de tensão	s
V_{AB}	Tensão após o chaveamento	V
V_{C1min}	Mínima tensão no capacitor do retificador	V
V_{Cpico}	Tensão de pico no capacitor do retificador	V
$V_{D_{5,6,7,B}max}$	Máxima tensão reversa nos diodos de saída	V

V_d	Queda de tensão em um par de diodos	V
V_i	Tensão de pico no secundário	V
V_{imax}	Máxima tensão de entrada	V
V_{imin}	Mínima tensão de entrada	V
V_{in}	Tensão de alimentação	V
V_M	Queda de tensão em um par de chaves	V
V_o	Tensão de saída	V
V_{omax}	Máxima tensão de saída	V
V_{Pmin}	Mínima tensão no primário do transformador	V

INDICE DE FIGURAS

Figura 1 – Diagrama de Blocos.....	15
Figura 2 – Conversor em ponte completa, PWM, ZVS, com filtro LC na saída	20
Figura 3 – Sinais de comando	20
Figura 4 – Primeira etapa	21
Figura 5 – Segunda etapa	21
Figura 6 – Terceira etapa.....	22
Figura 7 – Quarta etapa	22
Figura 8 – Quinta etapa	23
Figura 9 – Sexta etapa	23
Figura 10 – Sétima etapa.....	24
Figura 11 – Oitava etapa	24
Figura 12 – Nona etapa	24
Figura 13 – Décima etapa.....	25
Figura 14 – Décima Primeira etapa.....	25
Figura 15 – Décima Segunda etapa.....	26
Figura 16 – Formas de ondas básicas.....	26
Figura 17 – Estrutura de Controle Digital	29
Figura 18 – Produto do sinal no domínio do tempo pelo sinal de amostragem	30
Figura 19 – Sequência de entrada do conversor e função de saída	31
Figura 20 – Regiões de mapeamento do plano s no plano z	32
Figura 21–Microcontrolador dsPIC30F3010	33
Figura 22 – Retificador onda completa com filtro capacitivo	37
Figura 23 – Diagrama simplificado do conversor ponte completa.....	40
Figura 24 – Diagrama de blocos controle com compensador	44
Figura 25 – Circuito equivalente do filtro de saída	45
Figura 26 – Circuito da malha de corrente	45
Figura 27 – Malha de corrente	46
Figura 28 – Lugar das raízes e resposta em frequência para sistema de corrente compensado	47
Figura 29 – Resposta para entrada em degrau para malha de corrente com compensador	47
Figura 30 – Circuito da malha de tensão.....	48
Figura 31– Malha de tensão	48
Figura 32 –Lugar das raízes e resposta em frequência para o sistema de tensão compensado	49
Figura 33 – Resposta para entrada em degrau para malha de tensão com compensador	49
Figura 34 – Diagrama de blocos para controle em cascata	50
Figura 35 – Tensão de entrada e saída do retificador	51
Figura 36 – Ondulação de tensão no capacitor.....	51
Figura 37 – Corrente média eficaz e instantânea no diodo D1.....	52
Figura 38 – Conversor ponte completa sem retificador de entrada.....	53
Figura 39 – Em verde tensão V_{ab} , em vermelho tensão V_{Lp} , em azul corrente no indutor L_r	53
Figura 40 – Em verde e vermelho tensão e corrente de saída respectivamente	54
Figura 41 – Ondulação de tensão em alta frequência na carga	54
Figura 42 – Ondulação de corrente no indutor.....	54
Figura 43 – Sinais de comando complementares nas chaves	55
Figura 44 – Comutação suave das chaves. Em vermelho: corrente no indutor, em verde: tensão na chave, em azul: sinal de comando.....	55
Figura 45 – Potencia dissipada na chave 1	56
Figura 46 – Potência de entrada (vermelho) e saída (verde) do conversor ponte completa.....	56

Figura 47 – Circuito ponte completa com retificador de entrada.....	56
Figura 48 – Oscilação em 120Hz na saída do conversor	57
Figura 49 – Sistema de controle cascata–Corrente na carga.....	57
Figura 50 – Sistema de controle cascata – Tensão na carga	57
Figura 51– Circuito de potência.....	58
Figura 52 – Desenhos esquemático das trilhas da Placa de Potência.....	59
Figura 53 – Desenhos esquemático da Placa de Potência.....	59
Figura 54 – Foto da Placa de Potência	60
Figura 55– Circuito de carga do capacitor	60
Figura 56 – Sensoriamento da tensão de saída.....	61
Figura 57 – Sensoriamento da corrente de saída.....	62
Figura 58 – Grampeador de tensão	62
Figura 59 – Foto Placa do Driver DRVHCPL (2R1).....	63
Figura 60 – Placa de controle.....	63
Figura 61 – Tensão de entrada (Azul) e saída do retificador (Amarelo).....	64
Figura 62 – Tensão V_{ab} (Azul) e tensão V_{Lp} (Amarelo).....	64
Figura 63 – Comutação suave das chaves: Tensão na chave (Azul), sinal de comando (Amarelo), corrente na chave (Verde) e corrente na carga (Rosa)	65
Figura 64 – Tensão na carga: Tensão na carga (Amarelo), corrente na carga (Rosa).....	65
Figura 65 – Corrente no Indutor.....	66
Figura 66 – Corrente e Tensão no Diodo Retificador de Saída.....	66
Figura 67 – Corrente e Tensão no na Chave Três	67
Figura 68 – Sinais de comando	67
Figura 69 – Análise do rendimento do conversor	68
Figura 70 – Formas de onda para carga de 5Ω	68
Figura 71 – Formas de onda para carga de $3,5 \Omega$	69
Figura 72 – Transitório de carga para malha de corrente.....	69
Figura 73 – Resposta transitória de carga. Corrente (verde) e Tensão (rosa)	70
Figura 74 – Estados do controlador.....	71
Figura 75 – Interface computacional.....	71
Figura 76 – Controle de tensão na interface.....	73
Figura 77 – Controle de tensão no osciloscópio.....	73
Figura 78 – Controle de tensão na interface.....	74
Figura 79 – Controle de tensão no osciloscópio.....	74
Figura 80 - Ensaio para perfis de corrente e tensão	75
Figura 81 – Ensaio da fonte simulando perfil de onda de corrente e tensão.....	75

SUMÁRIO

1	INTRODUÇÃO	14
1.1	TEMA.....	14
1.1.1	Delimitação do tema.....	14
1.2	PROBLEMAS E PREMISSAS.....	15
1.3	OBJETIVOS.....	16
1.3.1	Objetivo Geral	16
1.3.2	Objetivos Específicos.....	16
1.4	JUSTIFICATIVA.....	16
1.5	PROCEDIMENTOS METODOLÓGICOS	17
1.6	ESTRUTURA DO TRABALHO.....	17
2	ESTUDO DO ESTÁGIO DE POTÊNCIA	19
2.1	CONVERTOR EM PONTE COMPLETA NÃO RESSONANTE, MODULADO POR LARGURA DE PULSO, COM COMUTAÇÃO SOB TENSÃO NULA E COM SAÍDA EM FONTE DE CORRENTE	19
2.2	ETAPAS DE OPERAÇÃO	21
2.2.1	Etapa1	21
2.2.2	Etapa 2.....	21
2.2.3	Etapa3.....	22
2.2.4	Etapa4.....	22
2.2.5	Etapa5.....	22
2.2.6	Etapa6.....	23
2.2.7	Etapa7.....	23
2.2.8	Etapa8.....	24
2.2.9	Etapa9.....	24
2.2.10	Etapa 10.....	25
2.2.11	Etapa 11.....	25
2.2.12	Etapa 12.....	25
2.3	FORMAS DE ONDA.....	26
2.4	EQUACIONAMENTO	26
2.4.1	Características de Saída.....	27
2.4.2	Correntes de Pico, Média e Eficaz nas Chaves	28
2.4.3	Correntes de Pico, Média e Eficaz nos Diodos Retificadores	28
3	CONTROLE DIGITAL	29
3.1	SISTEMAS DIGITAIS	29
3.1.2	Modelagem dos Elementos de Amostragem e Retenção.....	30
3.1.3	Estabilidade de Sistemas Digitais.....	31
3.1.4	Erro de Estado Estacionário	32
3.2	PROCESSADOR DIGITAL	33

3.3	CARACTERÍSTICAS DO DSPIC30F3010	33
3.3.1	CPU	33
3.3.2	Periféricos.....	34
3.3.3	Módulo PWM Para Controle de Motores.....	34
3.3.4	Conversor Analógico Digital.....	34
3.4	COMUNICAÇÃO	35
3.4.1	Método de Comunicação UART	35
3.4.2	Velocidade de Transmissão.....	35
3.4.3	<i>Start and Stop Bits</i>	35
3.4.4	<i>Bit</i> de Paridade.....	36
3.5	<i>LabVIEW™</i>	36
4	PROJETO DA FONTE DE CORRENTE CONTÍNUA	37
4.1	PROJETO DO RETIFICADOR PELO MÉTODO SIMPLIFICADO	37
4.1.1	Especificações	37
4.1.2	Determinação do Capacitor	38
4.1.3	Determinação dos Diodos	38
4.2	PROJETO DO CONVERSOR DE PONTE COMPLETA	39
4.2.1	Cálculo do Indutor de Ressonância	41
4.2.2	Esforços nos Semicondutores.....	41
4.2.2.1	Corrente Média nas Chaves.....	41
4.2.2.2	Corrente Eficaz nas Chaves.....	41
4.2.2.3	Corrente de Pico nas Chaves	42
4.2.3	Determinação do Capacitor de Saída	42
4.2.4	Determinação dos Diodos Retificadores de Saída.....	43
4.2.5	Determinação do Indutor de Saída	43
4.3	PROJETO DO CONTROLE DA FONTE DE CORRENTE CONTÍNUA	43
4.3.1	Controle Proporcional Integral.....	44
4.3.2	Levantamento das Funções de Transferência.....	45
4.3.2.1	Malha de Corrente	45
4.3.2.2	Malha de Tensão	48
4.3.3	Controle em Cascata.....	50
5	SIMULAÇÃO E RESULTADOS.....	51
5.1	SIMULAÇÃO E RESULTADOS DO RETIFICADOR.....	51
5.2	SIMULAÇÃO DO CONVERSOR PONTE COMPLETA EM MALHA ABERTA	52
5.3	SIMULAÇÃO EM MALHA FECHADA.....	57
6	RESULTADOS EXPERIMENTAIS	58
6.1	PLACA DE POTÊNCIA.....	58
6.1.1	Circuito de Pré-Carga do Capacitor	60

6.1.2	Sensoriamento de Tensão.....	61
6.1.3	Sensoriamento de Corrente	61
6.1.4	Grampeador de Tensão.....	62
6.2	PLACA COM O CIRCUITO DE ACIONAMENTO PARA COMANDO DAS CHAVES	63
6.3	PLACA DE CONTROLE	63
6.4	ENSAIOS DO PROTÓTIPO	64
6.4.1	Ensaio Circuito de Potência	64
6.4.2	Ensaio do Controle da Malha de Corrente	68
6.4.3	Ensaio do controle da malha de tensão.....	69
6.5	INTERFACE E COMUNICAÇÃO	70
6.5.1	Interface.....	70
6.5.2	Comunicação	72
7	CONCLUSÕES FINAIS.....	76
	APÊNDICE A – PROJETO DO TRANSFORMADOR.....	79
	APÊNDICE B – PROJETO FISICO DO INDUTOR RESSONANTE	83
	APÊNDICE C – PROJETO FISICO DO INDUTOR DE SAÍDA.....	86
	APÊNDICE D – PROGRAMA DE CONTROLE.....	89
	APÊNDICE E – PROGRAMA DA INTERFACE	101
	APÊNDICE F – CIRCUITO DETALHADO DE POTÊNCIA	102

1 INTRODUÇÃO

1.1 TEMA

1.1.1 Delimitação do tema

Fonte de alimentação com regulação por chaveamento é um equipamento que controla o fluxo de energia. Esse tipo de dispositivo é empregado em diversos tipos de equipamentos elétricos. A conversão pode ser realizada para diferentes valores de tensão e corrente, sendo assim, diversos projetos de fontes são desenvolvidos, sempre visando atender a necessidade do circuito subsequente. De acordo com Ivo Barbi (2006), fontes chaveadas são destinadas para alimentação de circuitos eletrônicos que realizam as mais diversas funções e são largamente empregadas na alimentação de computadores, equipamentos para telecomunicações, equipamentos médicos, aparelhos eletrodomésticos e vários outros equipamentos de uso residencial, comercial e industrial.

Com o passar do tempo foram criadas fontes capazes de se ajustar, automaticamente, às características tanto de tensão como de corrente. Esses estudos vêm se aprimorando cada vez mais com o advento do controle digital.

Esse trabalho será realizado tendo como base três áreas da engenharia elétrica: Controle digital, Eletrônica de Potência e Instrumentação Virtual. A ligação dessas áreas pode ser vista no diagrama de blocos da fonte.

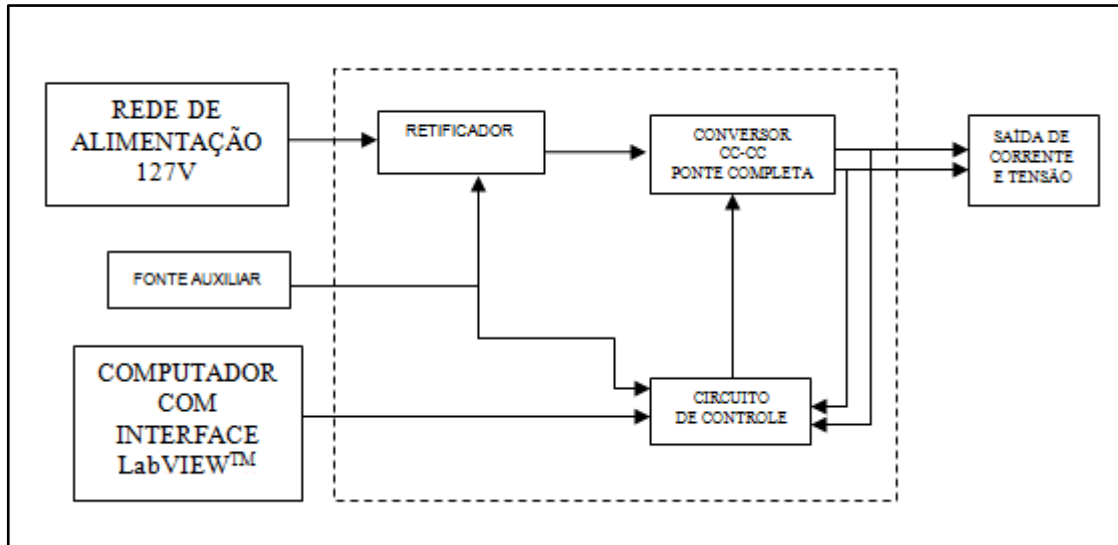


Figura 1 – Diagrama de Blocos
Fonte: Própria.

Com a utilização da fonte proposta será possível realizar diversos testes e pesquisas, sem a necessidade de possuir em laboratório o equipamento específico, facilitando o desenvolvimento dessas tecnologias. Como exemplo pode-se citar a necessidade da busca do ponto de máxima potência gerada por um painel fotovoltaico, bem como a emulação de células de combustível.

1.2 PROBLEMAS E PREMISSAS

O estudo e a pesquisa do comportamento de tensão e corrente em determinados equipamentos eletrônicos, levam a necessidade da criação de uma fonte com a capacidade de emular perfis de ondas de corrente ou tensão.

As fontes chaveadas encontradas comercialmente, para utilização em laboratórios, normalmente possuem regulagens de tensão e correntes com saídas estáticas, não sendo possível obter perfis dinâmicos. Em consequência dessa limitação, este trabalho visa o desenvolvimento de uma fonte com capacidade de emular perfis de corrente ou tensão, para utilização em laboratórios.

Para criar uma fácil interação com o usuário será utilizado um computador como interface para entrada e saída de dados. O programa *LabVIEW™* da *National Instruments* é a primeira escolha para desenvolvimento desta interface. Através de um painel frontal adequadamente projetado, será possível variar valores de tensão e corrente necessários para um devido propósito.

O elemento de controle que será utilizado neste projeto será um micro processador da família DSC (Controlador Digital de Sinais).

1.3 OBJETIVOS

1.3.1 Objetivo Geral

Desenvolver uma fonte de alimentação programável, com saída de tensão de 0 a 50V e saída de corrente de 0 a 10A, com capacidade de simular perfis de corrente e/ou tensão, através da entrada de dados via interface virtual.

1.3.2 Objetivos Específicos

- Selecionar e projetar a topologia que seja mais adequada ao projeto;
- Simular o circuito anteriormente projeto;
- Projetar um controlador digital para controle da tensão e corrente de saída;
- Estudar os princípios referentes ao micro controlador a ser usado;
- Dimensionar o circuito e componentes a ser utilizados;
- Confeccionar o circuito impresso;
- Criar interface com programa *LabVIEWTM* para entrada e saída de dados;
- Comparar os resultados obtidos por meio de simulação, realizadas através do ambiente de programação *MATLAB[®]* e simulador de circuitos elétricos.

1.4 JUSTIFICATIVA

Nos últimos anos, observou-se um grande avanço tecnológico devido às pesquisas nas áreas de eletrônica de potência e controle. Este desenvolvimento aconteceu principalmente por estudos realizados em laboratórios bem estruturados e com equipamentos capazes de analisar e simular rapidamente resultados experimentais.

A necessidade de uma ferramenta, para laboratório, com a capacidade de emular o comportamento de fontes, associado ao aparecimento de novas tecnologias, torna o desenvolvimento do trabalho em questão uma ferramenta útil para o estudo e aperfeiçoamento de novas pesquisas como na área de geração de energia.

Objetivando a criação de uma ferramenta versátil, esse trabalho terá a capacidade de atender diversas necessidades existentes em um laboratório de pesquisa. Além de ser uma fonte convencional, com tensão e/ou corrente constante, a mesma será capaz de definir perfis

diferentes de tensão corrente e terá uma interface com o usuário através de um programa de computador.

A utilização do programa *LabVIEWTM*, tem como objetivo estreitar o caminho entre o usuário e a fonte de alimentação, pois apresenta uma interface intuitiva e de fácil utilização. O programa disponibiliza uma vasta quantidade de recursos que o torna ideal para aplicação neste projeto.

Os DSC's são microprocessadores, criados na década de 80, com características específicas, as quais possuem capacidade de realizar operações em tempo real e são facilmente programáveis. Um de seus principais benefícios é a capacidade de processamento de grande quantidade de operações em pouco tempo, além de possuir uma integração muito fácil com o usuário, sendo possível realizar diversos tipos de projetos e trabalhos.

1.5 PROCEDIMENTOS METODOLÓGICOS

O trabalho foi dividido em etapas especificadas, a fim de direcionar as pesquisas e o desenvolvimento técnico para que sejam alcançados os objetivos de forma satisfatória.

1ª Etapa: Revisão Bibliográfica

Levantamento de material bibliográfico referente ao tema abordado no trabalho. Além da aplicação do conhecimento adquirido em matérias anteriormente estudadas que serão revisadas para melhor aproveitamento no projeto.

2ª Etapa: Projeto e desenvolvimento

Esta etapa estará dividida em duas partes:

- Elaboração do projeto de potência, que envolverá a determinação dos componentes para atender as especificações do projeto, bem como, a confecção da placa de circuito impresso, montagem e testes;
- Desenvolvimento do projeto de controle, com a determinação de componentes e a abordagem de cálculos com o auxílio do programa MATLAB[®] e desenvolvimento da interface computacional.

3ª Etapa: Testes e simulações

4ª Etapa: Documentação e conclusões finais.

1.6 ESTRUTURA DO TRABALHO

Este trabalho foi dividido em sete capítulos com a seguinte estrutura:

- Capítulo 1: O primeiro capítulo apresentará o tema, a delimitação do tema, os problemas e premissas, objetivos e a metodologia referente ao tema;
- Capítulo 2: Revisão bibliográfica, descrevendo a teoria necessária a respeito de eletrônica de potencia;
- Capítulo 3: Revisão bibliográfica, descrevendo a teoria necessária a respeito de controle digital, micro controlador e instrumentação virtual;
- Capítulo 4: Desenvolvimento do projeto de potência e controle e da interface para entrada de dados;
- Capítulo 5: Apresentação de testes e resultados obtidos em simulações;
- Capítulo 6: Resultados de testes com o circuito já em placa impressa e comparação com testes adquiridos na simulação;
- Capítulo 7: Conclusões;

2 ESTUDO DO ESTÁGIO DE POTÊNCIA

Existem diversos tipos de conversores. Dentre as principais topologias existentes nos conversores CC-CC, estão:

- *Buck*;
- *Push-Pull*;
- Meia Ponte;
- Ponte Completa;
- *Flyback*.

A fonte desenvolvida nesse trabalho possui uma potência de saída máxima de 500W. Para essa faixa de operação de potência, o conversor CC-CC em ponte completa é a escolha mais adequada, em aplicações para níveis de tensão e frequência, as quais serão utilizadas nesse projeto (BARBI, Ivo, 2001).

O conversor em ponte completa é muito utilizado internacionalmente e considerado muito importante. A modalidade de conversor ponte completa utilizada neste projeto será o *FB-ZVS-PWM* (*FB: Full-Bridge, ZVS: Zero Voltage Switching, PWM: Pulse Width Modulated*).

O termo *ZVS* (*Zero Voltage Switching*) é usado para indicar que o conversor apresenta comutação suave, ou seja, a comutação ocorre em tensão zero. Essa comutação foi desenvolvida com a evolução dos semicondutores, e assim, tornou-se possível minimizar as perdas por condução e diminuir perdas por comutação nos conversores chaveados. Com essa evolução, as fontes tornaram-se ainda menores, com alto rendimento, alta confiabilidade, baixa interferência eletromagnética e ainda os custos foram reduzidos para a sua produção.

Neste conversor, aplica-se uma técnica de modulação *PWM* (*Pulse-Width-Modulation*) assimétrico por ser de fácil implementação no controlador.

Este capítulo descreve o funcionamento e os detalhes para cálculo do conversor CC-CC *FB-ZVS-PWM*, operando com frequência constante, controlado por largura de pulso e comutação com tensão nula.

2.1 CONVERSOR EM PONTE COMPLETA NÃO RESSONANTE, MODULADO POR LARGURA DE PULSO, COM COMUTAÇÃO SOB TENSÃO NULA E COM SAÍDA EM FONTE DE CORRENTE

Esse conversor é denominado não ressonante, pois ele não utiliza circuitos e processos ressonantes para controle do fluxo de potência, e ainda todas as etapas de funcionamento do mesmo, são regidas por equações lineares, facilitando o projeto do conversor.

O circuito do conversor *FB-ZVS-PWM* está representado na figura 2:

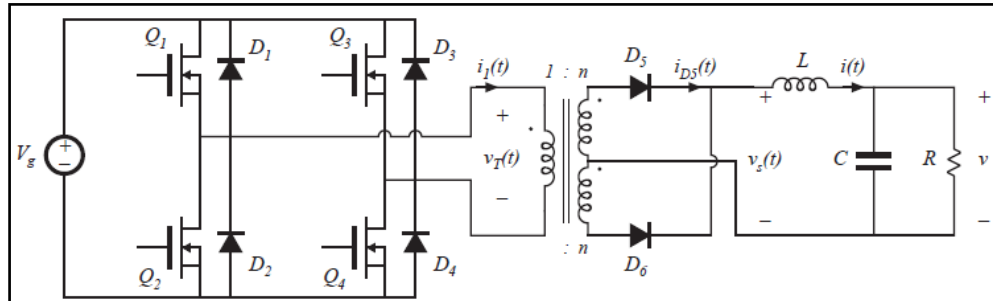


Figura 2 – Conversor em ponte completa, PWM, ZVS, com filtro LC na saída
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

Os componentes do conversor são classificados de acordo com as siglas:

- V_i – Fonte de tensão;
- $S_{1,2,3,4}$ – Interruptores ativos (MOSFET ou IGBT);
- $D_{1,2,3,4}$ – Diodos da ponte;
- $C_{1,2,3,4}$ – Capacitores da ponte;
- T – Transformador para isolamento e adaptação da tensão;
- $D_{5,6,7,8}$ - Diodos retificadores de saída;
- L_0 – Indutor do filtro de saída;
- C_0 – Capacitor do filtro de saída;
- R_0 – Resistência de carga;
- L_r – Indutor de comutação, incluindo o efeito da dispersão do transformador.

Os interruptores ativos obedecem à ordem dos sinais representados simplificada na figura 3:

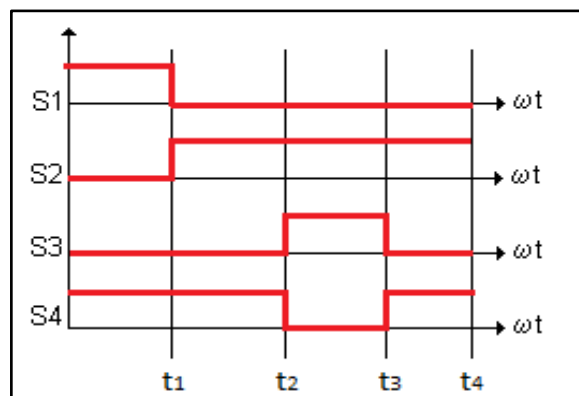


Figura 3 – Sinais de comando
Fonte: Adaptado de Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2 ETAPAS DE OPERAÇÃO

Para uma simples análise das etapas de operação do conversor, é retirado o transformador, a carga é representada por uma fonte de corrente ideal e todos os componentes são considerados ideais.

2.2.1 Etapa 1

O estado do conversor é representado pela figura 4, onde a fonte de corrente representando a carga encontra-se curto-circuitada pelos diodos retificadores de saída. A corrente no indutor ressonante L_r circula por S_2 e D_4 .

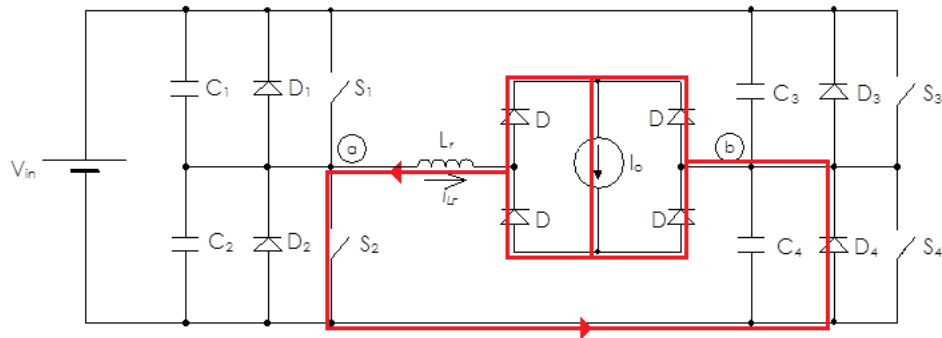


Figura 4 – Primeira etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.2 Etapa 2

A chave S_2 é bloqueada, e as tensões V_{C1} e V_{C2} variam de forma ressonante. A corrente I_{Lr} varia. A tensão V_{C1} cai para 0. A figura 5 representa a segunda etapa.

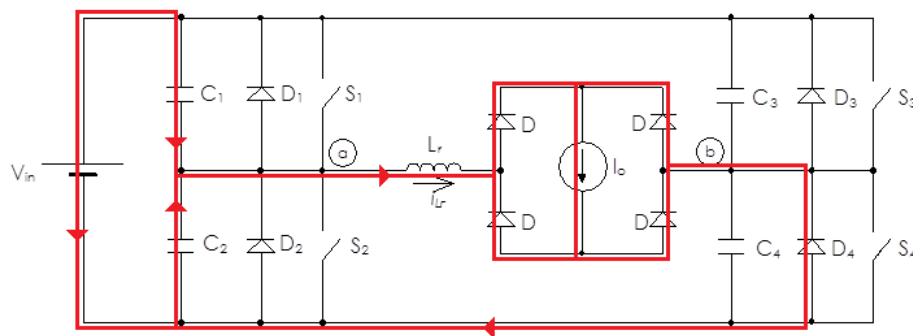


Figura 5 – Segunda etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.3 Etapa3

A figura 6 representa a terceira etapa, na qual, quando a tensão no capacitor C_2 atinge zero, o diodo D_1 é polarizado diretamente e entra em condução. A corrente no indutor decresce linearmente. Durante esta etapa a chave S_4 deve ser comandada a conduzir.

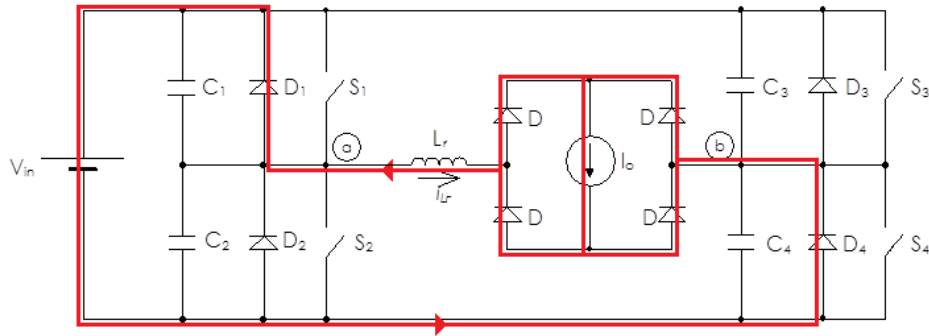


Figura 6 – Terceira etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.4 Etapa4

A figura 7 mostra a quarta etapa, na qual, no momento que a corrente no indutor L_r atinge zero e inverte de sentido, circulando por S_1 e S_4 . A corrente no indutor cresce linearmente, e no final desta etapa atinge I'_0 .

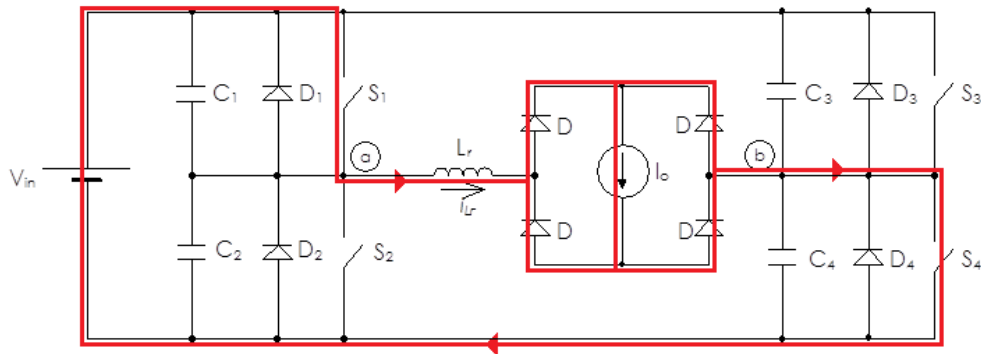


Figura 7 – Quarta etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.5 Etapa5

A quinta etapa é representada pela figura 8, na qual, ocorre a transferência de potência para a carga, através de S_1 e S_4 .

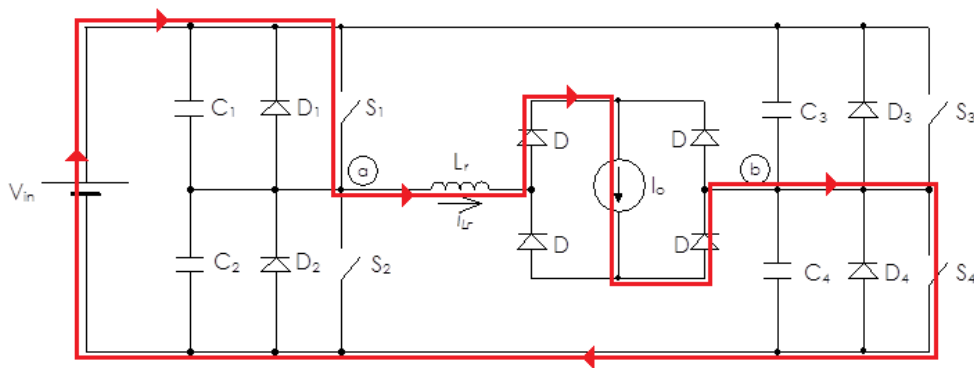


Figura 8 – Quinta etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.6 Etapa6

Na sexta etapa, figura 9, a chave S_1 é bloqueada. As tensões v_{C1} e v_{C2} variam de forma ressonante até o instante quando a tensão no capacitor C_2 torna-se igual a zero.

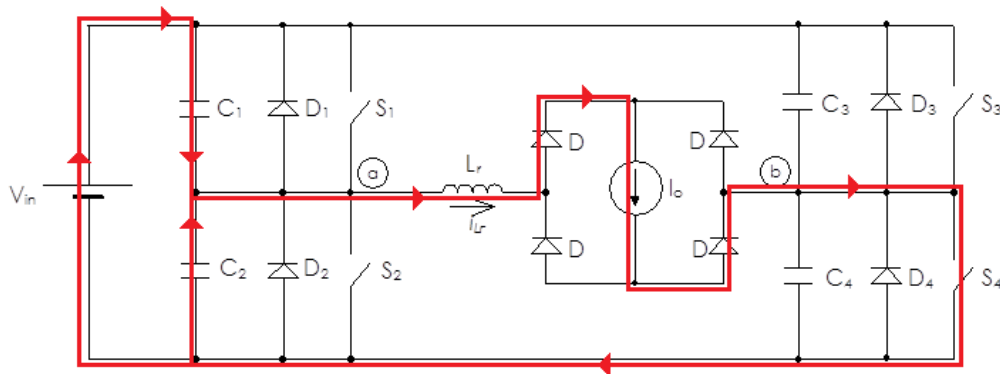


Figura 9 – Sexta etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.7 Etapa7

A tensão no capacitor C_2 atinge zero, o diodo D_2 é polarizado diretamente, entrando em condução. Os diodos do estágio de saída se mantêm em curto-circuito e a corrente no indutor L_r circula por D_2 e S_4 . Essa etapa está representada pela figura 10.

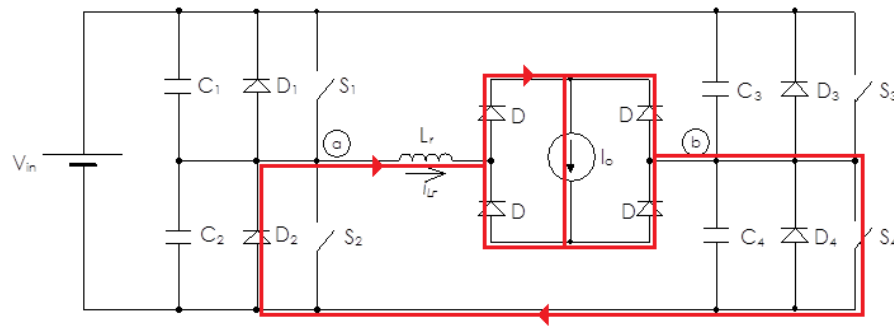


Figura 10 – Sétima etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.8 Etapa8

Na oitava etapa, figura 11, a chave S_4 é bloqueada. As tensões v_{C3} e v_{C4} , e a corrente i_{Lr} variam de forma ressonante, quando a tensão v_{C3} torna-se igual a zero.

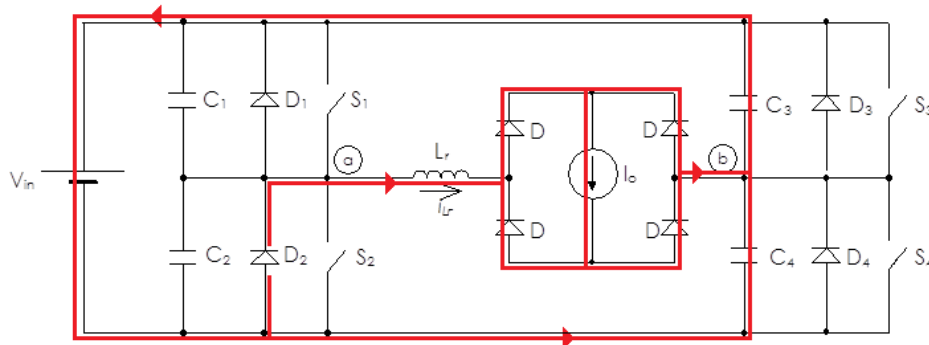


Figura 11 – Oitava etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.9 Etapa9

A nona etapa, figura 12, inicia no instante t_8 quando a tensão no capacitor C_2 atinge zero, polarizando diretamente o diodo D_2 . A corrente no indutor decresce linearmente. Durante esta etapa a chave S_2 deve ser comandada a conduzir.

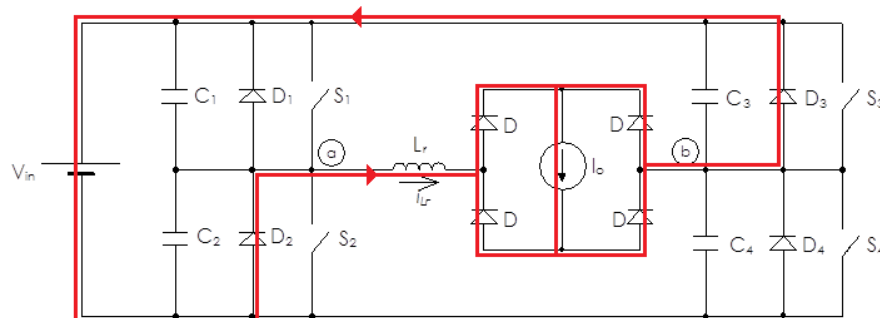


Figura 12 – Nona etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.10 Etapa 10

Na décima etapa, representada pela figura 13, a corrente no indutor L_r atinge zero e inverte de sentido, passando a circular por S_2 e S_3 . Essa mesma corrente cresce linearmente, igualando-se a I'_0 .

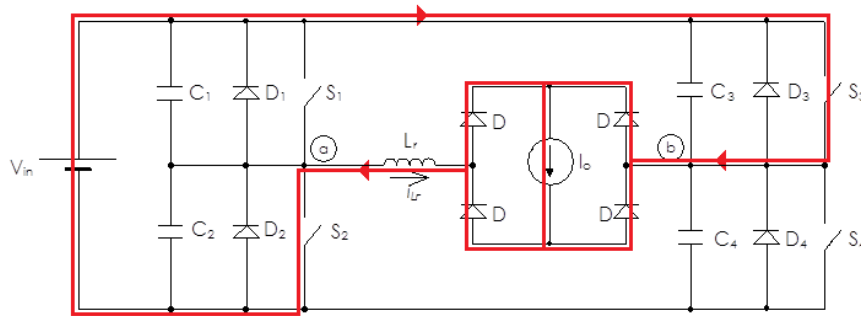


Figura 13 – Décima etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.11 Etapa 11

Durante a etapa 11, figura 14, ocorre a transferência de potência para a carga, através de S_2 e S_3 .

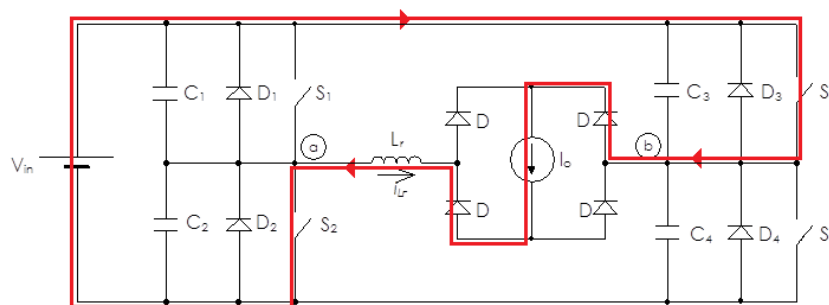


Figura 14 – Décima Primeira etapa
Etapa: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.2.12 Etapa 12

Na décima segunda etapa, figura 15, a chave S_2 é bloqueada. As tensões v_{C4} e v_{C3} variam de forma linear até o instante t_{12} , quando v_{C4} torna-se igual a zero.

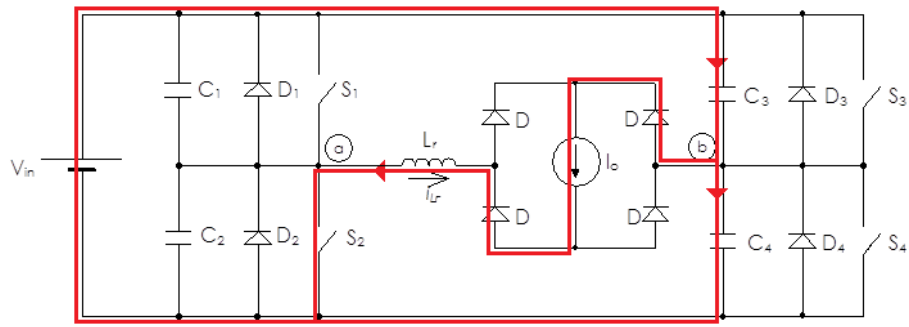


Figura 15 – Décima Segunda etapa
Fonte: Ivo Barbi e Fabiana Pöttker de Souza (1999)

2.3 FORMAS DE ONDA

As principais formas de onda do conversor *FB-ZVS-PWM*, separadas por intervalos de tempo, em condições ideais, estão representadas na figura 16.

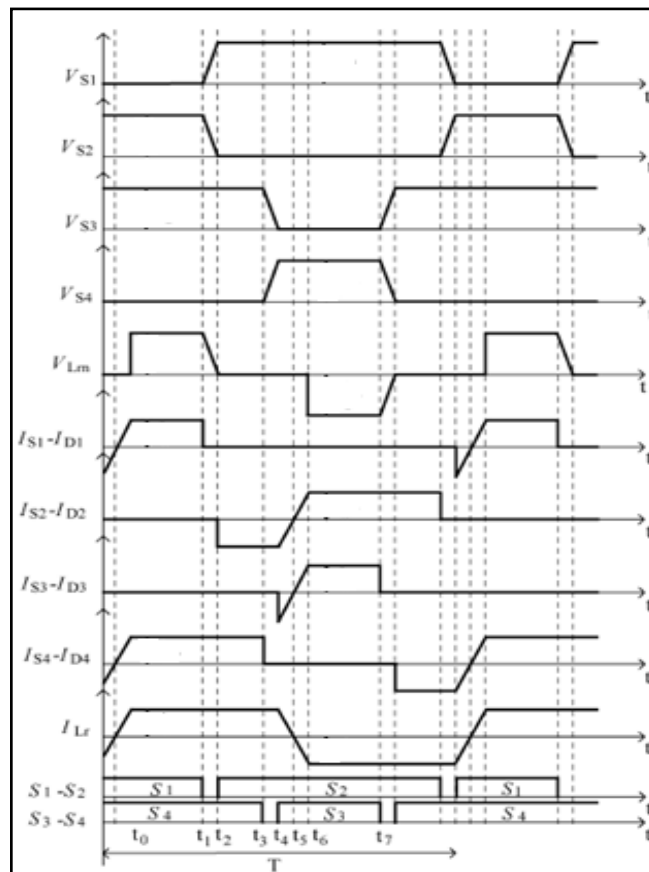


Figura 16 – Formas de ondas básicas
Fonte: Barbi, I.;Gules, R.; Redl, R.; Sokal, (2004)

2.4 EQUACIONAMENTO

O equacionamento do conversor deste projeto foi baseado nos procedimentos apresentado no livro de Ivo Barbi & Sousa (1999).

2.4.1 Características de Saída

A razão cíclica D do conversor é dada pela equação (1):

$$D = \frac{2\Delta T}{T_s} \quad (1)$$

Sendo:

$$\Delta T = \Delta t_{3-2} + \Delta t_{4-3} + \Delta t_{5-4} = \Delta t_{9-8} + \Delta t_{10-9} + \Delta t_{11-10} \quad (2)$$

$$\frac{T_s}{2} \cong \Delta T + \Delta t_{7-6} \quad (3)$$

A variação linear da corrente no indutor L_r provoca uma redução na razão cíclica efetiva na carga. Pode se observar que na terceira, quarta, nona e décima etapas, quando a corrente no indutor ressonante varia linearmente, a ponte de diodos fica em curto-circuito, ou seja, a tensão na carga é zero. Assim sendo, a transferência de potência ocorre apenas na quinta, e décima primeira etapa. Definindo-se a razão cíclica efetiva (D_{ef}) responsável pela transferência de potência, obtém-se então a duração da quinta e décima primeira etapas, de acordo com a expressão (4):

$$\Delta t_{5-4} = D_{ef} \cdot \frac{T_s}{2} \quad (4)$$

Se considerarmos que durante a segunda etapa (etapa ressonante) a corrente no indutor praticamente não varia, ou seja, que a corrente inicial na terceira etapa é I'_0 , a duração da terceira etapa será igual a duração da quarta etapa.

Pode-se obter uma relação entre razão cíclica e razão cíclica efetiva na expressão (5):

$$\Delta T = D \cdot \frac{T_s}{2} = \Delta t_{3-2} + \Delta t_{4-3} + \Delta t_{5-4} = \frac{2 \cdot I'_0 \cdot L_r}{V_i} + D_{ef} \cdot \frac{T_s}{2} \quad (5)$$

Sendo assim, isolando a razão cíclica efetiva e tem-se a equação (6) como resultado:

$$D_{ef} = D - \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_i} \quad (6)$$

Relacionando equações, obtém-se a corrente média de saída e a tensão média de saída nas equações (7) e (8):

$$\bar{I}'_0 = \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_i} \quad (7)$$

$$V'_{0med} = \left(D - \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_i} \right) \cdot V_i \quad (8)$$

Chegando então em uma relação entre saída e entrada expressa na equação (9):

$$q = \frac{V'_{0,med}}{V_i} = D - \bar{I}'_0 \quad (9)$$

2.4.2 Correntes de Pico, Média e Eficaz nas Chaves

A corrente de pico nas chaves é igual à corrente da carga, dada pela equação (10):

$$\overline{I}_{S_{pico}} = \frac{I_{S_{pico}}}{I'_0} = 1 \quad (10)$$

A corrente média e a corrente eficaz nas chaves S_1 e S_3 são calculadas integrando-se a corrente no indutor na quarta e quinta etapas de operação, como mostrado nas equações (11) e (12).

$$\overline{I}_{S_{1,3,med}} = \frac{I_{S_{1,3,med}}}{I'_0} = \frac{1}{8} (4 \cdot D - 3 \cdot \bar{I}'_0) \quad (11)$$

$$\overline{I}_{S_{1,3,ef}} = \frac{I_{S_{1,3,ef}}}{I'_0} = \frac{1}{2} \cdot \sqrt{2 \cdot D - \frac{5}{3} \cdot \bar{I}'_0} \quad (12)$$

E nas chaves S_2 e S_4 são calculadas integrando-se a corrente no indutor na quarta, quinta e primeira, etapas de operação, como mostrado nas expressões (13) e (14):

$$\overline{I}_{S_{2,4,med}} = \frac{I_{S_{2,4,med}}}{I'_0} = \frac{1}{8} (4 \cdot D - 3 \cdot \bar{I}'_0) \quad (13)$$

$$\overline{I}_{S_{2,4,ef}} = \frac{I_{S_{2,4,ef}}}{I'_0} = \frac{1}{2} \cdot \sqrt{2 \cdot D - \frac{5}{3} \cdot \bar{I}'_0} \quad (14)$$

2.4.3 Correntes de Pico, Média e Eficaz nos Diodos Retificadores

A corrente de pico nos diodos retificadores, igual a corrente da carga, é mostrada na expressão (15):

$$\overline{I}_{DR_{pico}} = \frac{I_{DR_{pico}}}{I'_0} = 1 \quad (15)$$

A corrente média nos diodos retificadores é igual à corrente da carga sobre dois:

$$\overline{I}_{DR_{med}} = \frac{I_{DR_{med}}}{I'_0} = \frac{1}{2} \quad (16)$$

A corrente eficaz dos diodos retificadores, é dada pela raiz quadrada da soma dos quadrados das correntes eficazes nas chaves S_2 e S_4 e diodos D_2 e D_4 .

$$I_{DR_{ef}} = \sqrt{I_{S_{2,4,ef}}^2 + I_{D_{2,4,ef}}^2} \quad (17)$$

$$\overline{I}_{DR_{ef}} = \frac{I_{DR_{ef}}}{I'_0} = \frac{\sqrt{2 - \bar{I}'_0}}{2} \quad (18)$$

3 CONTROLE DIGITAL

3.1 SISTEMAS DIGITAIS

Uma das vantagens dos controladores digitais está na flexibilidade para realizar mudanças no projeto. Devido a fácil interação com o programa o projetista pode realizar mudanças apenas alterando a programação do computador digital. A estrutura básica de um sistema controlado por um sistema digital não difere daquele de um controlador analógico.

Em controle digital os sinais amostrados podem ter duas formas, analógicas ou digitais. A malha analógica tem necessidade de uma conversão analógica digital (A/D) para o processamento do sinal no computador digital. Um sinal analógico pode ser transformado em digital através do processo de medição instantânea, com intervalos regulares de tempo formando uma sequência de valores discretos. De acordo com o teorema de Nyquist, um sinal analógico será funcionalmente idêntico à forma de onda original se a taxa de amostragem for pelo menos duas vezes a maior frequência do espectro da forma de onda analógica (Nise, Norman, 2002).

Uma estrutura mais detalhada de controle digital é apresentada na figura 17. No diagrama pode se observar a necessidade de um meio para conversão de sinais analógicos em digitais assim como sinais digitais em analógicos. O microcontrolador dsPIC30f3010 possui internamente em sua estrutura conversores tipo A/D, os quais possuem resolução de 10 bits. De acordo com Nise, o erro de quantização é definido pela equação (19).

$$E = \frac{M}{2^{n+1}} \quad (19)$$

Onde M é a máxima tensão analógica e n o número de bits do conversor. Logo para o conversor do DSPIC-30f3010 o erro de quantização máximo na conversão analógico digital será:

$$E = \frac{3,3}{2048} = 0,0016. \quad (20)$$

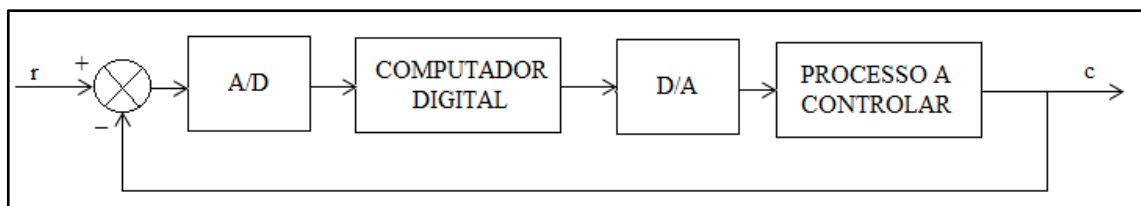


Figura 17 – Estrutura de Controle Digital
Fonte: Nise (2002)

3.1.2 Modelagem dos Elementos de Amostragem e Retenção

Nos sistemas analógicos a resposta transitória e a resposta em regime permanente dependem do ganho e dos valores dos componentes, nos sistemas digitais essas respostas dependem também da taxa de amostragem. Como efeito da amostragem, o valor que é retido fica constante durante um intervalo de tempo específico.

Seja o modelo de amostragem mostrado na figura 18, sendo $f(t)$ uma forma de onda no domínio do tempo a ser amostrada, $s(t)$ uma sequência de pulsos de largura T_w e $f^*T_w(t)$ a saída amostrada, onde,

$$s(t) = \sum_{k=-\infty}^{\infty} u(t - kT) - u(t - kT - T_w) \quad (21)$$

O produto do sinal no domínio do tempo pelo sinal de amostragem é,

$$f^*T_w(t) = f(t) \cdot s(t) \quad (22)$$

$$f^*T_w(t) = f(t) \cdot \sum_{k=-\infty}^{\infty} u(t - kT) - u(t - kT - T_w) \quad (23)$$

Admitindo que a largura de pulso T_w seja pequena em comparação com o período amostrado T , tem-se que $f(t) = f(kT)$, logo,

$$f^*T_w(t) = \sum_{k=-\infty}^{\infty} f(kT) [u(t - kT) - u(t - kT - T_w)] \quad (24)$$

Aplicando a transformada de Laplace na equação (25) conclui-se que,

$$F^*T_w(s) = \sum_{k=-\infty}^{\infty} f(kT) \cdot e^{-kTs} \left[\frac{1 - e^{-T_w s}}{s} \right] \quad (25)$$

O primeiro termo representa a função amostrada e o segundo a função de transferência do amostrador de ordem zero (Nise, 2002).

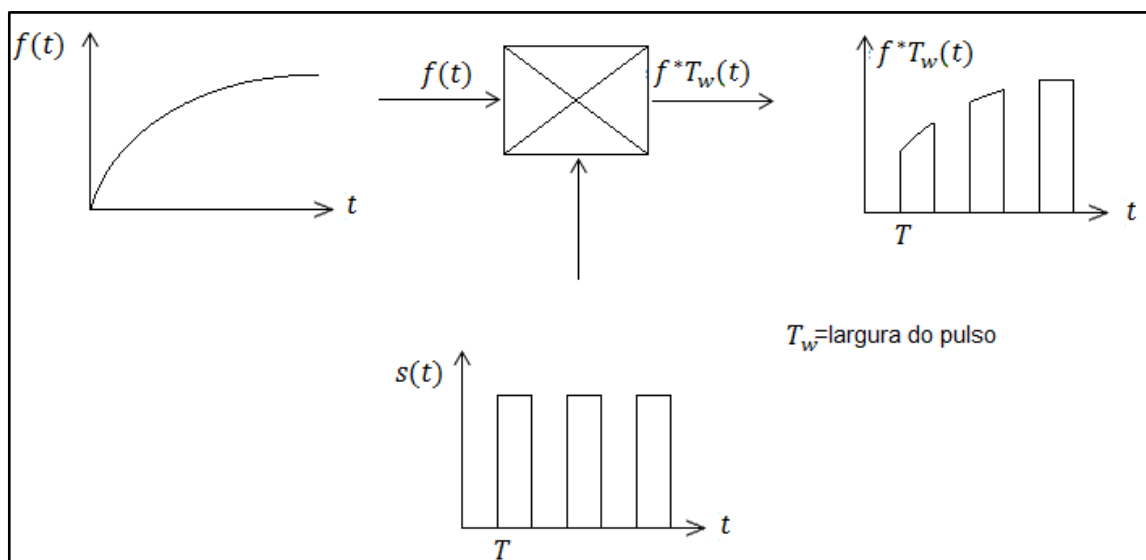


Figura 18 – Produto do sinal no domínio do tempo pelo sinal de amostragem

Fonte: Nise (2002)

O termo “ordem zero” decorre do fato da função ser determinada em cada intervalo por um valor constante, ou seja, um polinômio de ordem zero (CASTRUCCI, 1990). Na figura 19 pode se observar o exemplo de um conversor digital analógico, e como ele aproxima os valores amostrados por um polinômio de ordem zero.

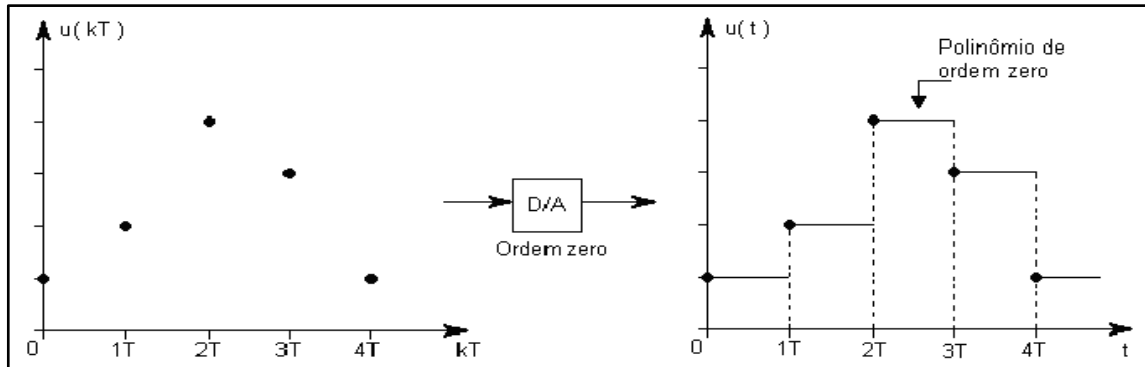


Figura 19 – Sequência de entrada do conversor e função de saída
Fonte: Castrucci (1990)

A equação (26) representa a função de transferência de um extrapolador de ordem zero em cascata com a função da planta.

$$G(s) = \left(\frac{1-s^{-T}s}{s} \right) \cdot G_1(s) \quad (26)$$

Uma formulação geral para esse tipo de problema é passar o s do denominador do extrapolador para $G_1(s)$, resultando:

$$G(s) = (1 - e^{-Ts}) \cdot \frac{G_1(s)}{s} \quad (27)$$

Aplicando a transformada Z na equação (28), obtém-se a equação de discretização de uma função contínua com um amostrador de ordem zero.

$$G(z) = (1 - z^{-1}) \cdot z \left\{ \frac{G_1(s)}{s} \right\} \quad (28)$$

3.1.3 Estabilidade de Sistemas Digitais

No plano s , a região de estabilidade é o semiplano da esquerda. Cada região do plano s pode ser mapeada na região correspondente sobre o plano z (NISE, 2002). Na figura 20, podem ser verificados os pontos do plano s mapeados no plano z .

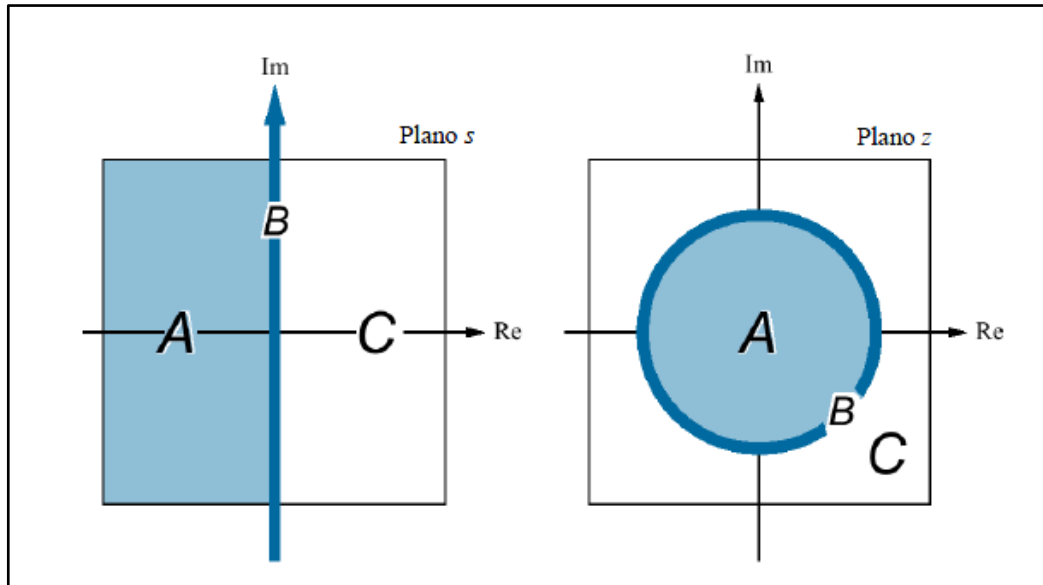


Figura 20 – Regiões de mapeamento do plano s no plano z
 Fonte: Nise (2002)

O sistema digital é estável se todos os pólos da função de transferência em malha fechada estiverem dentro do círculo unitário do plano z, instável se algum pólo estiver fora do círculo unitário e/ou existir pólos de multiplicidade maior que um sobre o círculo unitário e será marginalmente estável se pólos de multiplicidade estiverem sobre o círculo unitário e todos os outros pólos dentro do círculo unitário (NISE, 2002).

3.1.4 Erro de Estado Estacionário

Para análise do erro em estado estacionário a posição do amostrador pode alterar a função de transferência em malha aberta, impedindo qualquer conclusão geral. Portanto a análise do erro é descrita através do posicionamento típico do amostrador após o erro (Nise, 2002).

O teorema do valor final para sinais discretos estabelece que:

$$e^* = \lim_{z \rightarrow 1} (1 - z^{-1})E(z) \quad (29)$$

Onde $E(z)$ é a transformada z do erro amostrado, dada pela equação (30):

$$E(z) = \frac{R(z)}{1+G(z)} \quad (30)$$

Para uma entrada em degrau unitário o erro será:

$$e^*(\infty) = \frac{1}{1+\lim_{z \rightarrow 1} G(z)} \quad (31)$$

Para uma entrada em rampa unitária o erro será:

$$e^*(\infty) = \frac{1}{T \lim_{z \rightarrow 1} [(z-1)G(z)]} \quad (32)$$

Para uma entrada em parábola unitária o erro será:

$$e^*(\infty) = \frac{1}{\frac{1}{T} \lim_{z \rightarrow 1} [(z-1)^2 G(z)]} \quad (33)$$

3.2 PROCESSADOR DIGITAL

Um controlador digital de sinais (DSC – *Digital Signal Controller*) é uma forma híbrida de microcontrolador e processador digital de sinal (DSP), ou seja, possuem integrados no mesmo encapsulamento, diversos periféricos geralmente presentes em microcontroladores como PWM e diversas formas de comunicação. Pelo lado DSP, pode-se destacar acumuladores de grande porte, rápidas rotinas de multiplicação e de deslocamento de bits.

O microcontrolador utilizado neste trabalho é o dsPIC30F3010 para implementar o controle discreto, fabricado pela *Microchip Technology*, possui a arquitetura RISC (*Reduced Instruction Set Computer*) contendo apenas 84 instruções de 24 bits sendo que, a maioria são executadas em um ciclo de máquina (quatro ciclos de *clock*). O contador do programa (*program counter*, PC) possui 23 bits com o bit menos significativo sempre zerado, o que resulta em endereçamento para quatro milhões de instruções (MICROSHIP, 2003).

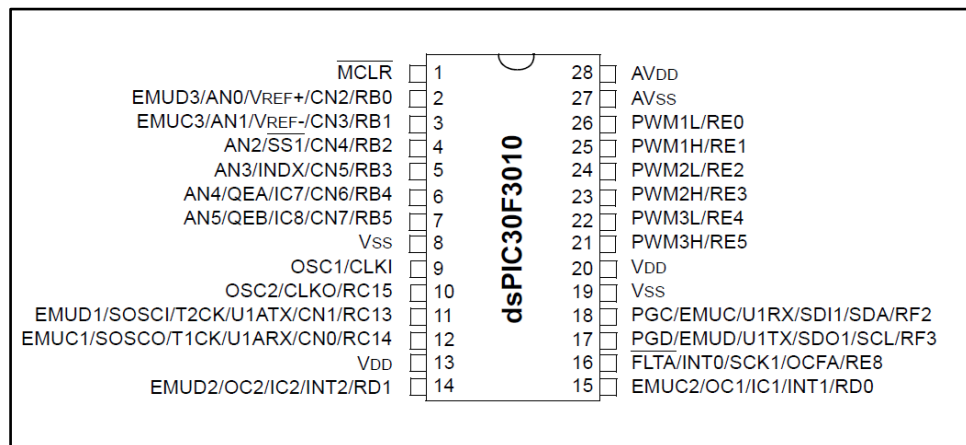


Figura 21– Microcontrolador dsPIC30F3010
Fonte: Microchip

3.3 CARACTERÍSTICAS DO DSPIC30F3010

3.3.1 CPU

- Matriz de registradores de trabalho 16x16;
- 1kbyte de memória de EEPROM;
- 1kbyte de RAM integrada;

- Memória flash integrada de 24kbytes, ou seja, 8kwords de instrução;
- Instruções otimizadas com modos de endereçamento flexível para compiladores em linguagem C;
- Cerca de 30 milhões de instruções por segundo;
- 3 fontes de interrupção externas, 8 fontes de interrupção selecionáveis e 4 processadores *trap*.

Neste projeto é usado um cristal de 8MHz, multiplicado por um PLL de 16 vezes, logo a frequência de *clock* adotada será de 128MHz o que resulta em 32 milhões de ciclos de máquina por segundo.

3.3.2 Periféricos

- Pinos de E/S com alta corrente de fornecimento / dreno (25mA);
- 5 temporizadores / contadores de 16 *bits* (opcional uso de dois temporizadores para usar um timer de 32 *bits*).

3.3.3 Módulo PWM Para Controle de Motores

O modulo PWM para controle de motores pode ser usado para gerar múltiplas saídas PWM sincronizadas. Neste projeto será utilizado para controlar a razão cíclica dos dois braços do conversor.

- 6 canais PWM divididos em pares, onde cada par pode ser configurado no modo complementar ou independente;
- 3 geradores de razão cíclica;
- Sincronia com o conversor AD;
- Controle do tempo morto;
- Atualização da razão cíclica configurada para ser imediata ou sincronizada com o PWM;
- Pinos de entrada de falha de *hardware* com função programável;
- Cada pino associado ao PWM pode ser habilitado individualmente.

3.3.4 Conversor Analógico Digital

O Conversor Analógico Digital (ADC) permite a conversão de um sinal de entrada em um número digital de 10 *bits*. É baseado na arquitetura SAR (*Successive Approximation Register*) e é capaz de converter um milhão de amostras por segundo. O módulo ADC tem seis entradas analógicas que são multiplexadas em quatro amostradores. A saída do conversor pode ser escrita em 16 *buffers* de 16 *bits*, existe ainda a opção de se escrever 16 *bits* de uma só vez ou dividir em duas palavras de oito bits dependendo da velocidade do conversor. A referência analógica para conversão é selecionável, em nosso caso será utilizada a própria alimentação do conversor de 3,3V.

3.4 COMUNICAÇÃO

Este DSPIC contém uma interface serial UART (*Universal Asynchronous Receiver / Transmitter*) que lhe permite comunicar diretamente via serial com o computador através de um conversor TTL/USB. Como funciona em modo assíncrono, não é necessária a utilização de um sinal de referência (*clock*) entre o computador e o DSPIC, bastando apenas que os dois componentes estejam configurados para trabalhar utilizando a mesma taxa de transferência, tipo de paridade, etc. O método de comunicação é *full-duplex*, ou seja, podem enviar e receber informações ao mesmo tempo, porém é necessária a mesma taxa de transferência e tamanho de dados. Contem também 4 *buffers* de 16 *bits* para envio e 4 *buffers* de 16 *bits* para recepção de sinais.

3.4.1 Método de Comunicação UART

Para a transmissão através da interface UART existe uma serie de parâmetros de configuração a serem considerados entre o emissor e o receptor para que haja a transmissão correta dos dados.

3.4.2 Velocidade de Transmissão

É a quantidade de bits ou símbolos a serem transmitido por segundo.

3.4.3 Start and Stop Bits

O *bit* de início indica que uma nova palavra se iniciou e o *bit* de parada indica o fim de uma palavra. Os bits de início e de parada devem ser de nível lógico oposto, assim é possível identificar o quando uma palavra termina e outra começa. Comprimento da palavra (*Character Length*): Quantidade de bits que formam a palavra.

3.4.4 *Bit* de Paridade

Bit opcional que indica o tipo de paridade a ser utilizado na transmissão.

3.5 *LabVIEW*TM

O *LabVIEW*TM (*Laboratory Virtual Instrument Engineering Workbench*) é uma linguagem de programação gráfica originária da *National Instruments*. A primeira versão surgiu em 1986 para o *Macintosh* e atualmente, existem também ambientes de desenvolvimento integrados para os Sistemas Operacionais Windows, Linux e Solaris.

Os principais ramos de aplicação desse programa é a realização de medições para diversas necessidades e a automação. É um programa é constituído por blocos que são interligados de maneiras distintas para gerar os resultados, sem possível o uso de comunicação serial, na qual o *LabVIEW*TM lê os dados e faz os cálculos para mostrar na interface.

O programa será utilizado para implementação das funções deste trabalho. Basicamente o *LabVIEW*TM é composto por dois ambientes de programação. O painel frontal, onde há a interface com o usuário, tanto diretamente no *LabVIEW*TM, como também a tela publicada para o navegador na internet e também o diagrama de blocos onde é o ambiente de programação das funções do aplicativo. O painel frontal é a forma de interface com o usuário, sua construção utiliza controles e indicadores quais representam as entradas e saídas do projeto. Os controles são representados pelos botões, “*knobs*” e outros dispositivos que representem uma entrada. Os indicadores são representados pelos gráficos, LED’s e outros dispositivos que representem uma saída (NATIONAL INSTRUMENTS, 2005).

4 PROJETO DA FONTE DE CORRENTE CONTÍNUA

4.1 PROJETO DO RETIFICADOR PELO MÉTODO SIMPLIFICADO

Na figura 22, é apresentada a estrutura do retificador em ponte completa com filtro capacitivo.

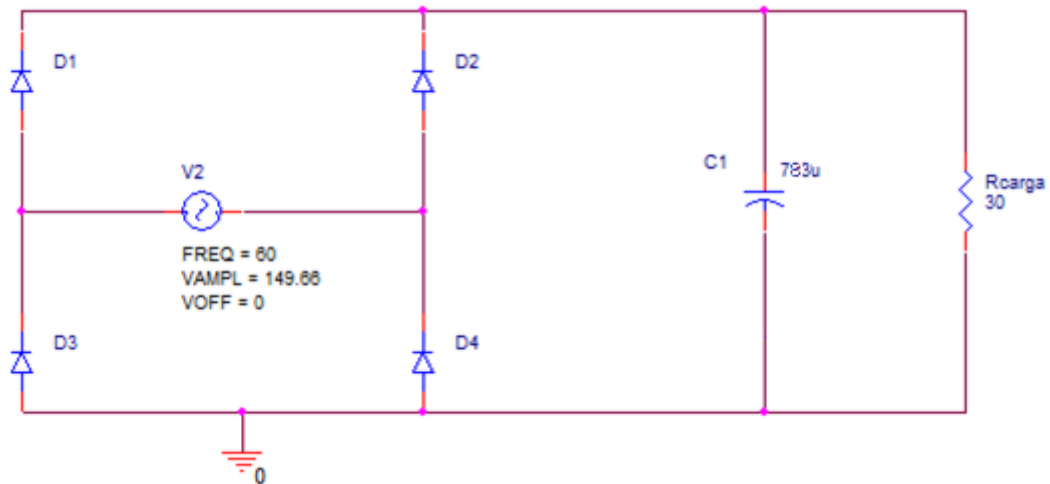


Figura 22 – Retificador onda completa com filtro capacitivo
Fonte: Autoria própria

4.1.1 Especificações

- Tensão de entrada:

$$V_{in} = 127V \pm 15\% \quad (34)$$

$$V_{imin} = 127 \times 0,85 \times \sqrt{2} = 152,66V \quad (35)$$

$$V_{imax} = 127 \times 1,15 \times \sqrt{2} = 206,54V \quad (36)$$

- Queda de tensão em um par de diodos: (37)

$$Vd = 3V \quad (38)$$

- Frequência da rede:

$$f_R = 60Hz \quad (39)$$

- Rendimento do conversor CC-CC:

$$\eta_C = 0,93 \quad (40)$$

- Potência na saída:

$$V_o = 50V \quad (41)$$

$$I_o = 10A \quad (42)$$

$$P_o = 500W \quad (43)$$

- Ondulação de tensão na saída do retificador:

$$\Delta V_1 = 30\% \quad (44)$$

4.1.2 Determinação do Capacitor

Para determinação do capacitor, analisa-se o pior caso, ou seja, a menor tensão.

A potência na saída do retificador é calculada considerando-se as perdas no conversor.

$$P_{OR} = \frac{P_{omax}}{\eta_c} = \frac{500}{0,93} = 537,63W \quad (45)$$

A tensão de pico sobre o capacitor será:

$$V_{Cpico} = V_{imin} - Vd \quad (46)$$

$$V_{Cpico} = 152,66 - 3 \quad (47)$$

$$V_{Cpico} = 149,66V \quad (48)$$

Para o estudo e a verificação dos resultados é necessário introduzir no circuito uma carga que forneça a potência máxima de saída do retificador.

Sendo a potencia de saída do retificador $P_{OR} = 537,63W$, e considerando a tensão média na carga igual a $V_{in} = 50V$, a carga necessária para obter-se a potencia desejada será:

$$R_{carga} = \frac{V_{in}^2}{P_{OR}} = \frac{50^2}{537,63} \cong 5\Omega \quad (49)$$

Quanto menor a resistência maior será a potência, portanto R_{carga} é a resistência que corresponde à máxima carga exigida pelo retificador.

A tensão mínima no capacitor é:

$$V_{C1min} = V_{Cpico} - V_{Cpico} \times \Delta V_1 \quad (50)$$

$$V_{C1min} = 149,66 - 149,66 \times 0,30 = 104,72V \quad (51)$$

Portanto o valor do capacitor será:

$$C_{ret} = \frac{P_{OR}}{f_R \times (V_{Cpico}^2 - V_{C1min}^2)} \quad (52)$$

$$C_{ret} = \frac{537,63}{60 \times (149,66^2 - 104,72^2)} = 783\mu F \quad (53)$$

Utilizando os valores comerciais tem-se:

$$C_2 = C_3 = C_4 = 250\mu F$$

$$V_C = 250V$$

4.1.3 Determinação dos Diodos

O tempo de condução dos diodos é o mesmo tempo de carga do capacitor e é dado por:

$$t_C = \frac{\arccos\left(\frac{V_{Cmin}}{V_{imin}}\right)}{2\pi f_R} \quad (54)$$

$$t_C = \frac{\arccos\left(\frac{103,86}{149,66}\right)}{2\pi 60} = 2,132ms \quad (55)$$

A corrente de pico em regime permanente para carga do capacitor será:

$$I_{PK} = \frac{C_1 \times \Delta V_1}{t_c} \quad (56)$$

$$I_{PK} = \frac{772 \times 10^{-6} \times (149,66 - 103,86)}{2,132 \times 10^{-3}} \quad (57)$$

$$I_{PK} = 16,58A \quad (58)$$

O método usado para cálculo da corrente de pico é um método simplificado que considera a corrente constante durante o tempo de condução. De acordo com Ivo Barbi, ao usar-se esse método, a corrente de pico calculado dever ser considerada com o dobro da sua amplitude, logo:

$$I_{PK} = 33,16A \quad (59)$$

Optou-se por um circuito retificador em ponte completa de diodos.

A ponte em diodo que atende as características de projeto é a KBPC3508, com as seguintes características:

- Máxima tensão reversa: 800V;
- Máxima corrente média: 35A.

4.2 PROJETO DO CONVERSOR DE PONTE COMPLETA

Especificações:

- Potência de saída: $P_O = 500 W$ (60)

- Tensão de saída: $V_O = 50 V$ (61)

- Corrente de saída: $I_O = 10 A$ (62)

- Rendimento: $\eta_c = 0,93$ (63)

- Frequência de comutação: $f_s = 60 kHz$ (64)

- Redução cíclica: $\overline{I'_O} = 15\%$ (65)

- Ondulação de tensão em alta frequência: $\Delta V_{CO} = 1\%$ (66)

- Ondulação de corrente no indutor: $\Delta I_{LO} = 30\%$ (67)

- Máxima razão cíclica: $D_{max} = 0,95$ (68)

- Queda de tensão em um par de diodos: $V_d = 3V$ (69)

A figura 23 mostra o diagrama simplificado do conversor. O estágio de entrada é composto por um capacitor que garante uma tensão mínima de 104,76V.

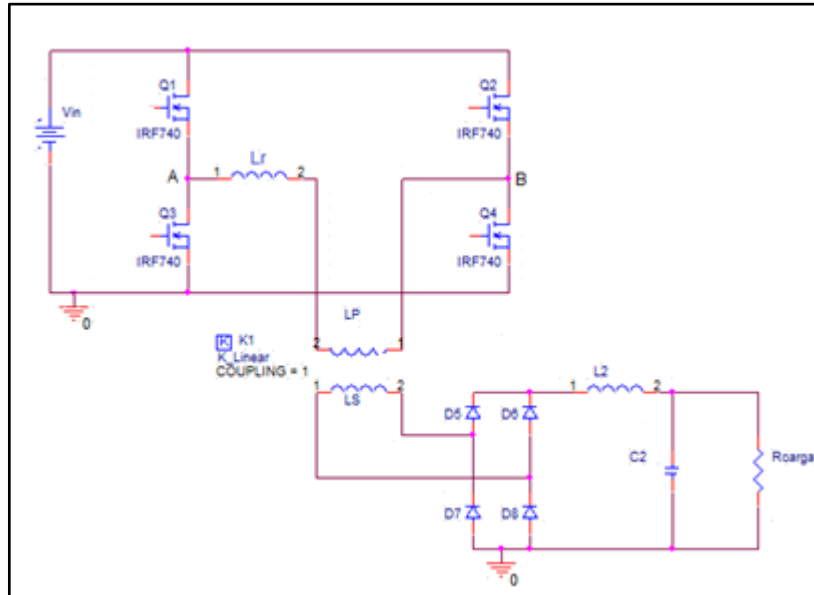


Figura 23 – Diagrama simplificado do conversor ponte completa
Fonte: Autoria própria via OrCAD®

A tensão V_{AB} é calculada em função da razão cíclica D . Sendo $D_{max} = 0,95$ obtém-se a tensão V_{AB} :

$$V_{AB} = V_{Cmin} \times D_{max} = 103,86 \times 0,95 \quad (70)$$

$$V_{AB} = 98,66V \quad (71)$$

Sendo a redução da razão cíclica especificada para o projeto $\overline{I'_O} = 15\%$, calcula-se a razão cíclica efetiva na carga:

$$D_{ef} = D - \overline{I'_O} = 0,95 - 0,15 \quad (72)$$

$$D_{ef} = 0,8 \quad (73)$$

Logo a mínima tensão no primário do transformador é calculada considerando a perda de razão cíclica gerada pelo indutor ressonante L_r .

$$V_{Pmin} = V_{in} \times D_{ef} = 103,86 \times 0,8 \quad (74)$$

$$V_{Pmin} = 83,08V \quad (75)$$

A relação de transformação entre o secundário e o primário do transformador é calculada como segue:

$$\frac{N_s}{N_p} = n = 1,1 \frac{(V_O + V_d \cdot D_{ef})}{V_{Cmin} \cdot D_{ef}} = 1,1 \frac{50 + 3 \times 0,80}{103,86 \times 0,80} \quad (76)$$

$$n = 0,694$$

O projeto do transformador encontra-se no APENDICE A.

4.2.1 Cálculo do Indutor de Ressonância

O valor do indutor de ressonância é calculo a partir da relação abaixo:

$$L_r = \frac{\overline{I'_O} \cdot V_{Cmin}}{4 \cdot f_s \cdot I_{Pef}} \quad (77)$$

$$L_r = \frac{0,15 \cdot 103,86}{4 \cdot 60 \cdot 10^3 \cdot 4,9} = 13,22 \mu H \quad (78)$$

O cálculo dessa relação resultou em um valor de $13,22 \mu H$ para o Indutor de ressonância.

4.2.2 Esforços nos Semicondutores

4.2.2.1 Corrente Média nas Chaves

Para o calculo da corrente média das Chaves S_1 e S_3 , utiliza-se a relação entre a razão cíclica máxima, a redução cíclica e a corrente de pico.

$$I_{S1med} = I_{S3med} = \frac{1}{8} (4D_{max} - 3\overline{I'_O}) \cdot I_P \quad (79)$$

$$I_{S1med} = I_{S3med} = \frac{1}{8} (4 \cdot 0,95 - 3 \cdot 0,15) \cdot 6,83 \quad (80)$$

$$I_{S1med} = I_{S3med} = 2,86 A \quad (81)$$

A corrente média calculada para as chaves S_1 e S_3 é $2,86 A$.

Para o calculo da corrente média das Chaves S_2 e S_4 , utiliza-se a relação entre a razão cíclica máxima, a redução cíclica e a corrente de pico.

$$I_{S2med} = I_{S4med} = \frac{1}{8} (4 - 3\overline{I'_O}) \cdot I_P \quad (82)$$

$$I_{S2med} = I_{S4med} = \frac{1}{8} (4 - 3 \cdot 0,15) \cdot 6,83 \quad (83)$$

$$I_{S2med} = I_{S4med} = 3,03 A \quad (84)$$

A corrente média calculada para as chaves S_2 e S_4 é $3,03 A$.

4.2.2.2 Corrente Eficaz nas Chaves

Para o calculo da corrente eficaz das Chaves S_1 e S_3 , utiliza-se a relação entre a razão cíclica máxima, a redução cíclica e a corrente de pico.

$$I_{S1ef} = I_{S3ef} = \frac{I_P}{2} \cdot \sqrt{2 \cdot D_{max} - \frac{5}{3} \cdot \overline{I'_O}} \quad (85)$$

$$I_{s1ef} = I_{s3ef} = \frac{6,83}{2} \cdot \sqrt{2 \cdot 0,95 - \frac{5}{3} \cdot 0,15} \quad (86)$$

$$I_{s1ef} = I_{s3ef} = 4,38 \text{ A} \quad (87)$$

A corrente eficaz calculada para as chaves S_1 e S_3 é 4,38 A.

Para o calculo da corrente eficaz das Chaves S_2 e S_4 , utiliza-se a relação entre a razão cíclica máxima, a redução cíclica e a corrente de pico.

$$I_{s2ef} = I_{s4ef} = \frac{I_P}{2} \cdot \sqrt{2 - \frac{5}{3} \cdot I'_0} \quad (88)$$

$$I_{s2ef} = I_{s4ef} = \frac{6,83}{2} \cdot \sqrt{2 - \frac{5}{3} \cdot 0,15} \quad (89)$$

$$I_{s2ef} = I_{s4ef} = 4,51 \text{ A} \quad (90)$$

A corrente eficaz calculada para as chaves S_2 e S_4 é 4,51 A.

4.2.2.3 Corrente de Pico nas Chaves

A corrente de pico será igual à corrente média no primário do transformador, ou seja:

$$I_P = 6,83 \text{ A} \quad (91)$$

$$I_{s1pico} = I_{s2pico} = I_{s3pico} = I_{s4pico} = 6,83 \text{ A} \quad (92)$$

De acordo com os valores calculados o componente escolhido para chaveamento foi o MOSFETIRFP460.

4.2.3 Determinação do Capacitor de Saída

O capacitor de saída é determinado por:

$$C_2 = \frac{\Delta I_{L0}}{2 \cdot \pi \cdot f_s \cdot \Delta V_{CO}} = \frac{3}{2 \cdot 3,14 \cdot 60 \cdot 10^3 \cdot 0,5} \quad (93)$$

$$C_2 = 15,92 \cdot \mu F \quad (94)$$

$$RSE = \frac{\Delta V_{CO}}{\Delta I_{LO}} = \frac{0,5}{3} = 0,16 \Omega \quad (95)$$

O capacitor escolhido que satisfazem as seguintes características:

- Capacitância: 220 μF ;
- Máxima tensão: 250V;
- Resistência serie equivalente: 0,16 Ω .

Nota-se que é necessário um valor de capacitor maior que o calculado para atender o valor da RSE calculada.

4.2.4 Determinação dos Diodos Retificadores de Saída

A corrente de pico nos diodos de saída é:

$$I_{D_{5,6,7,8}pico} = \frac{P_o}{V_o} + \Delta I_L = \frac{500}{50} + 3 = 13A \quad (96)$$

A máxima tensão reversa no diodo será:

$$V_{D_{5,6,7,8}max} = \frac{N_s}{N_p} \cdot (V_{C1max}) \quad (97)$$

Sendo:

$$V_{C1max} = V_{imax} - \Delta V_1 = 206,55 - 0,30 \times 206,55 \quad (98)$$

$$V_{C1max} = 144,58V \quad (99)$$

Logo,

$$V_{D_{5,6,7,8}max} = \frac{N_s}{N_p} \cdot (V_{C1max}) = \frac{18}{26} \cdot (144,58) \quad (100)$$

$$V_{D_{5,6,7,8}max} = 100,09V \quad (101)$$

O diodo escolhido é o UC860, com as seguintes características:

- Máxima tensão reversa: 600V;
- Máxima corrente média: 16A.

4.2.5 Determinação do Indutor de Saída

A máxima variação de corrente ΔI_{L_o} ocorre para $D = 0,5$.

Logo o indutor do filtro de saída será:

$$L_o = \frac{(V_{Cmin} \frac{N_s}{N_p} - V_o) \cdot D_{max}}{f_s \cdot \Delta I_{L_o}} = \frac{(103,68 \cdot \frac{18}{26} - 50) \cdot 0,5}{60 \cdot 10^3 \cdot 3} \quad (102)$$

$$L_o = 60,49 \cdot \mu H \quad (103)$$

4.3 PROJETO DO CONTROLE DA FONTE DE CORRENTE CONTÍNUA

Para realizar o controle do conversor ponte completa a estratégia de controle escolhida foi a de controle em cascata. A escolha desse método é para evitar grandes perturbações na variável de tensão quando ocorrer variações na variável de corrente.

Ao se projetar estratégias de controle em cascata, a consideração mais importante é que a malha interna deve responder mais rapidamente às variações no distúrbio e na variável manipulada do que a malha externa (SMITH& CORRIPIO, 2008).

Nesse método de controle, têm-se duas variáveis de processo, corrente e tensão, dois controladores e um elemento final de controle. O controlador interno será a malha corrente e o controlador externo será a malha de tensão. Para a eficácia do controle a malha interna é projetada com uma frequência de corte cinco vezes maior que a frequência de corte da malha externa. Como consequência desse desacoplamento de malhas, o tempo de estabilização se torna maior.

Sendo a frequência de chaveamento definida no projeto por $f_s = 60kHz$, calcula-se a taxa de amostragem do amostrador ZOH (*Zero order hold*):

$$T = \frac{1}{f_s} \quad (104)$$

$$T = \frac{1}{60 \times 10^3} = 16,666\mu s \quad (105)$$

Estabelecendo a taxa de amostragem de corrente em $T_C = 16,666\mu s$, logo a taxa de amostragem da malha de tensão será:

$$T_V = T_C \times 5 \quad (106)$$

$$T_V = 16,666 \times 10^{-6} \times 5 = 83,333\mu s \quad (107)$$

4.3.1 Controle Proporcional Integral

O compensador escolhido para controle do conversor é o proporcional e integral. Esta técnica de controle é resultante da combinação da ação proporcional e a ação integral. Esta combinação tem por objetivos principais, corrigir os desvios instantâneos, pela ação proporcional e eliminar ao longo do tempo qualquer erro que permaneça no sistema com atuação da ação integral. O digrama de blocos do controle com o compensador pode é representado na figura 24.

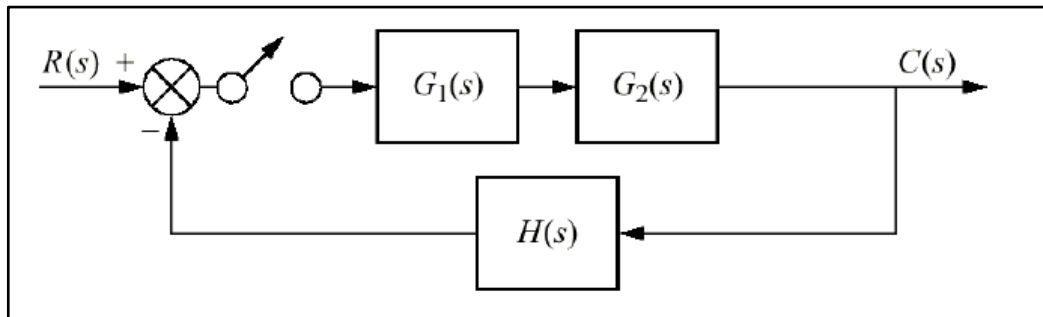


Figura 24 – Diagrama de blocos controle com compensador
Fonte: Nise (2002)

A função de transferência discreta de uma PI é representada pela equação (108).

$$G_{PI}(z) = \frac{K(z-x)}{z-1} \quad (108)$$

Sendo x o valor do zero a ser alocado de forma a proporcionar a melhor resposta em regime transitório.

Para a melhor compreensão da atuação do controlador PI, o sistema foi primeiramente simulado no MATLAB®, através do *Sisotool*, com isso é possível analisar o lugar das raízes do sistema, assim como sua resposta para diferentes ganhos.

4.3.2 Levantamento das Funções de Transferência

O circuito equivalente do filtro de saída do conversor ponte completa é apresentado na figura 25. Através deste circuito será realizado o levantamento dos laços de tensão e corrente.

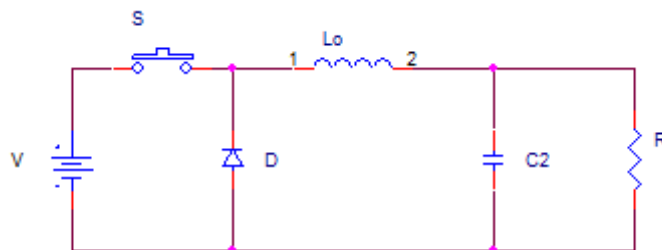


Figura 25 – Circuito equivalente do filtro de saída
Fonte: Autoria própria

4.3.2.1 Malha de Corrente

Simplificando o circuito obtém-se a malha de corrente, que pode ser observada na figura 26.

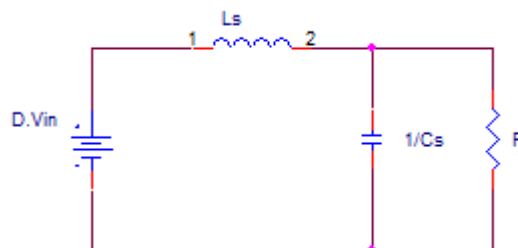


Figura 26 – Circuito da malha de corrente
Fonte: Autoria própria

Da figura 26, obtém-se a equação (109):

$$\frac{I(s)}{D(s)} = \frac{Vi(RCs+1)}{RLCs^2+Ls+R} \quad (109)$$

Sendo Vi é a tensão do primário refletida no secundário considerando as quedas de tensão em um par de MOSFET. Ou seja:

$$Vi = V_{C1min} \times \frac{N_p}{N_s} - V_M = 103,68 \times \frac{26}{18} - 3 \quad (110)$$

$$V_i = 68,77V \quad (111)$$

Substituindo os valores:

$$GC(s) = \frac{0.0055s+68,77}{4,8 \times 10^{-9}s^2+60 \times 10^{-6}s+5} \quad (112)$$

Usando o comando `c2dm` no MATLAB®, encontra-se a função de transferência discreta no tempo pelo método ZOH com tempo de amostragem de $16,666 \times 10^{-6}s$.

$$GC(z) = \frac{2,92z-2,36}{z^2-1,557z+0,812} \quad (113)$$

Para o correto projeto do compensador são considerados os ganhos teóricos do sensor de corrente, do conversor analógico digital e do PWM com respectivos valores $3,3/12$, $1024/3,3$ e $1/533$.

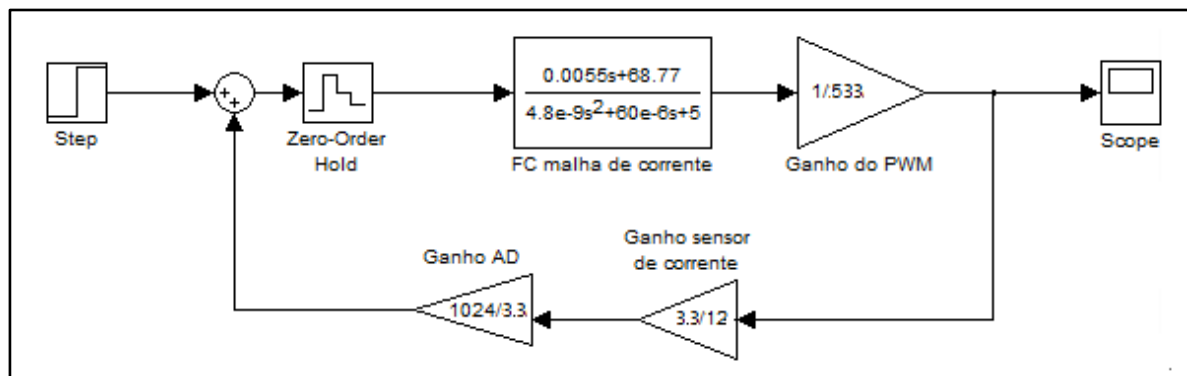


Figura 27 – Malha de corrente
Fonte: Autoria Própria via MATLAB®

Logo, da figura 27, obtém-se a função de transferência em malha aberta:

$$FTMA = \frac{8,81 \times 10^{-4}s+11,01}{4,8 \times 10^{-9}s^2+60 \times 10^{-6}s+5} \quad (114)$$

Para a fonte ter uma resposta rápida, deve-se tomar a frequência de corte f_c com o valor mais alto possível. Quando f_c se aproxima muito da frequência de comutação a fonte não pode mais ser tratada como sistema contínuo. A teoria de sistemas amostrados demonstra que $f_c \cong \frac{f_s}{4}$. Essa relação sugere que quanto maior a frequência de comutação da fonte, mais alta poderá ser a frequência de cruzamento e, portanto, mais rápida poderá ser a resposta da fonte quando perturbada (BARBI Ivo, 2001).

Sendo a frequência de chaveamento definida no projeto por $f_s = 60kHz$, calcula-se o valor da frequência de corte teórico:

$$f_c \cong \frac{f_s}{4} = \frac{60 \times 10^3}{4} \quad (115)$$

$$f_c \cong 15 \times 10^3 Hz = 94247 rad/s \quad (116)$$

Para obedecer ao critério da frequência de corte, foi colocado um pólo em um, um zero em 0,803 e ajustado o ganho em 1,5948. O resultado da simulação no *Sisotool* é observado na figura 28.

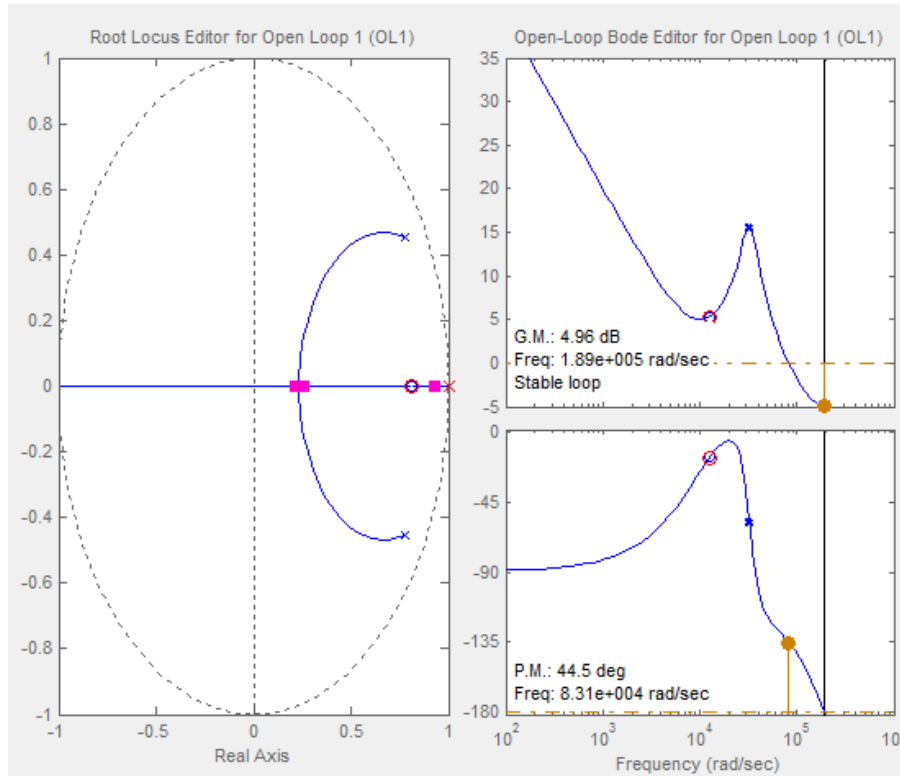


Figura 28 – Lugar das raízes e resposta em frequência para sistema de corrente compensado
Fonte: Autoria própria via MATLAB®

Ao aplicar uma entrada em degrau no sistema verifica-se pela figura 29, que ocorre a estabilização do sistema em $0,9 \times 10^{-3} s$.

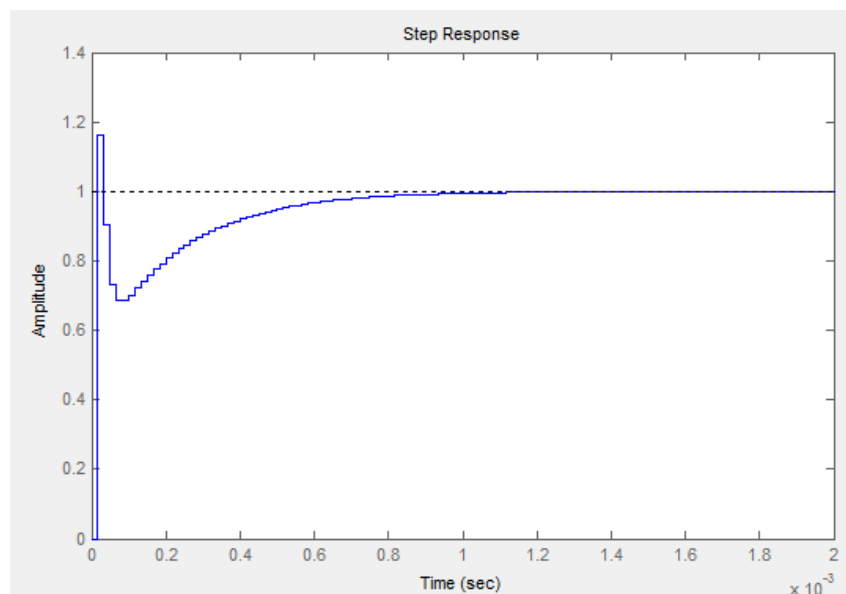


Figura 29 – Resposta para entrada em degrau para malha de corrente com compensador
Fonte: Autoria própria via MATLAB®

A função de transferência do compensador a ser utilizada para malha de corrente é representada pela equação (117).

$$G_{CC}(z) = \frac{1.5948(z-0,803)}{z-1} \quad (117)$$

4.3.2.2 Malha de Tensão

A figura 30 é referente à malha tensão, da qual se obtém a equação (118) correspondente a função de transferência da tensão de saída, em relação a corrente.

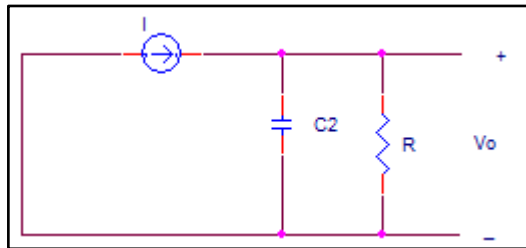


Figura 30 – Circuito da malha de tensão
Fonte: Autoria própria via OrCAD®

$$\frac{V_o}{I} = \frac{R}{RCs+1} \quad (118)$$

Substituindo os valores na equação (118):

$$\frac{V_o}{I} = \frac{5}{5 \times 16 \times 10^{-6}s + 1} \quad (119)$$

Normalizando a equação (119), tem-se:

$$GV(s) = \frac{62500}{s+12500} \quad (120)$$

Usando o comando `c2dm` no MATLAB®, encontra-se a função de transferência discreta no tempo pelo método ZOH com tempo de amostragem de $83,333 \times 10^{-6}s$.

$$GV(z) = \frac{22,175z+1,763}{z^2+1,04z+0,352} \quad (121)$$

Na malha de tensão além dos ganhos teóricos do sensor de tensão e do conversor analógico digital, com valores respectivamente $3,3/12$ e $1024/3,3$, é considerado também o ganho de tensão, referente ao valor da tensão de pico no secundário do conversor.

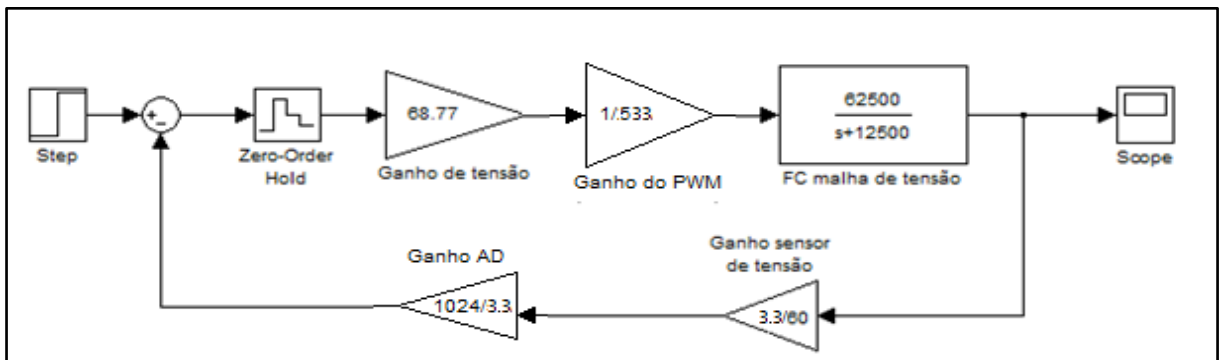


Figura 31– Malha de tensão
Fonte: Autoria própria via MATLAB®

Logo, da figura 31, obtém-se a função de transferência em malha aberta:

$$FTMA = \frac{73354666,66}{s+12500} \quad (122)$$

Para projeto do compensador foi utilizado um PI. O pólo adicional é posicionado em um, de forma a anular o erro em regime permanente. O zero foi alocado próximo do pólo do sistema, melhorando a resposta transitória, conforme figura 32.

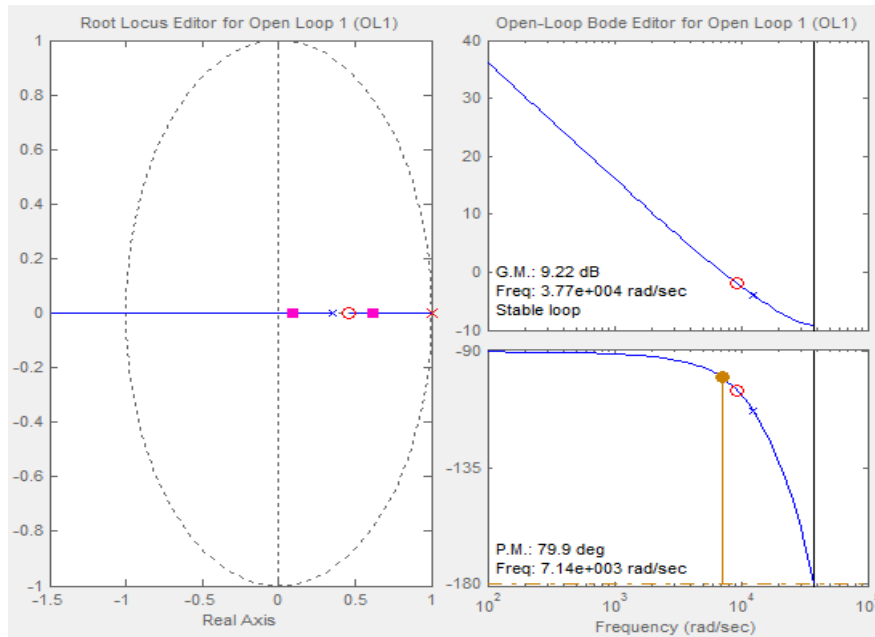


Figura 32 –Lugar das raízes e resposta em frequência para o sistema de tensão compensado
Fonte: Autoria própria via MATLAB®

A função de transferência do compensador a ser utilizada é representada pela equação (123).

$$G_{CT}(z) = \frac{7,124}{z-0,352} \quad (123)$$

A figura 33 mostra a resposta para entrada em degrau. Observa-se que o sistema não apresenta sobre sinal e estabiliza-se em 0,8ms.

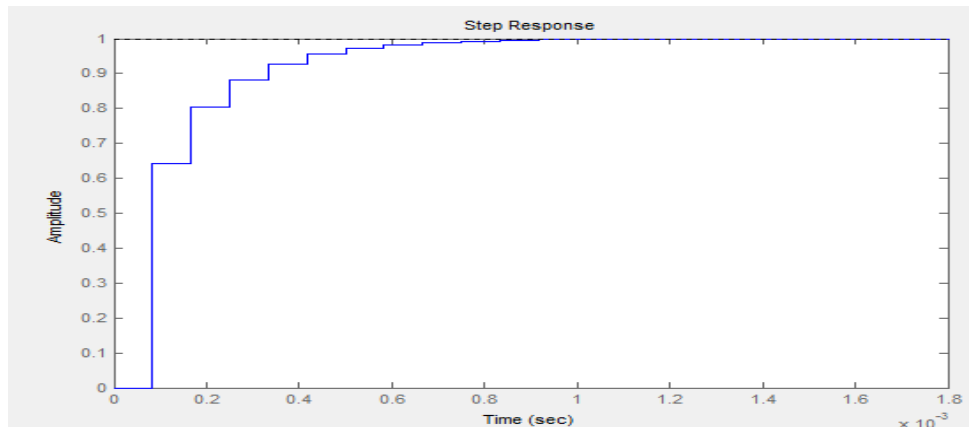


Figura 33 – Resposta para entrada em degrau para malha de tensão com compensador
Fonte: Autoria própria via MATLAB®

4.3.3 Controle em Cascata

O controle em cascata foi simulado de acordo com o diagrama de blocos apresentado na figura 34. Nessa simulação foram considerados os ganhos teóricos dos sensores de corrente e tensão com valores $3,3/12$ e $3,3/60$ respectivamente, o ganho do conversor analógico digital com valor de $1024/3,3$ e o ganho do PWM com valor de $1/533$. Foi adicionada na malha de tensão a tensão de entrada do conversor, de tal modo a simular todas as variáveis medidas pelo controlador.

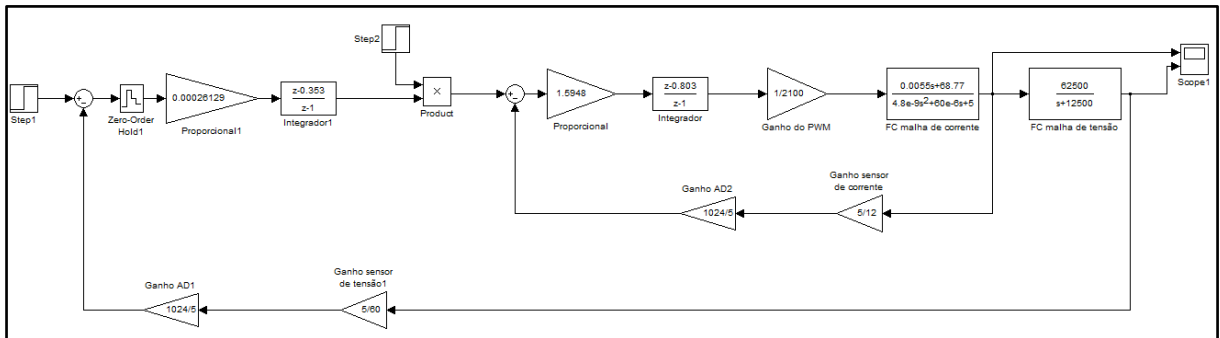


Figura 34 – Diagrama de blocos para controle em cascata
Fonte: Autoria própria

5 SIMULAÇÃO E RESULTADOS

Os resultados apresentados neste capítulo tem como base os circuitos apresentados nos capítulos anteriores.

5.1 SIMULAÇÃO E RESULTADOS DO RETIFICADOR

Na figura 35 mostra-se a tensão de entrada e a tensão de saída do retificador.

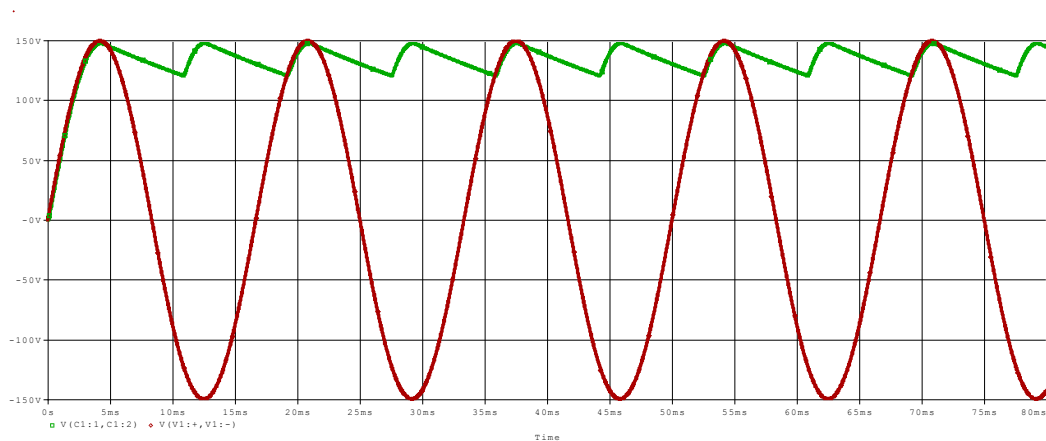


Figura 35 – Tensão de entrada e saída do retificador
Fonte: Autoria própria

Na figura 36, tem-se em detalhe a ondulação de tensão no capacitor. A tensão máxima simulada é de 147,35V e a tensão mínima simulada é de 113,38V, resultando em uma ondulação de:

$$\Delta V_{CS} = \frac{147,35 - 113,38}{147,35} \times 100 = 23,05\% \quad (124)$$

Portanto respeitando a ondulação máxima de projeto que é de 30%.

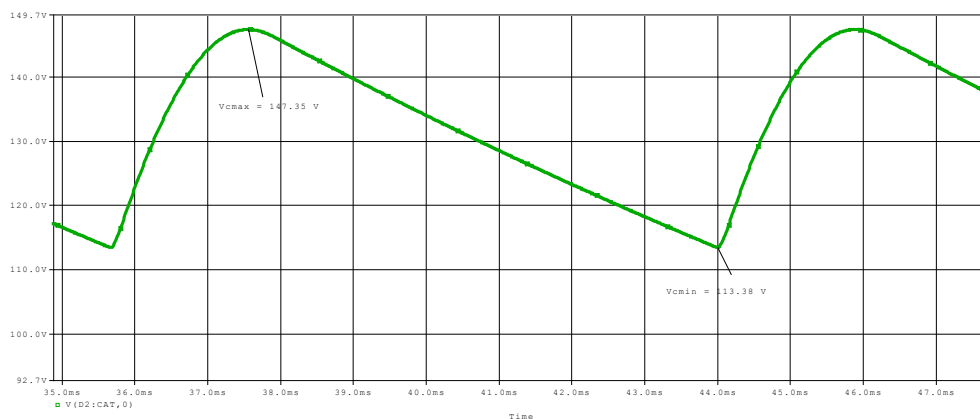


Figura 36 – Ondulação de tensão no capacitor
Fonte: Autoria própria

Na figura 37, tem-se a simulação da forma de onda da corrente no diodo D_1 . Observa-se que o valor da corrente de partida do conversor é de 43,61A e a corrente de pico em regime permanente é de 29,38A. Na simulação não foi utilizado nenhum mecanismo para redução da corrente de carga do capacitor, na prática será utilizado um resistor em serie durante o tempo de carga do capacitor.

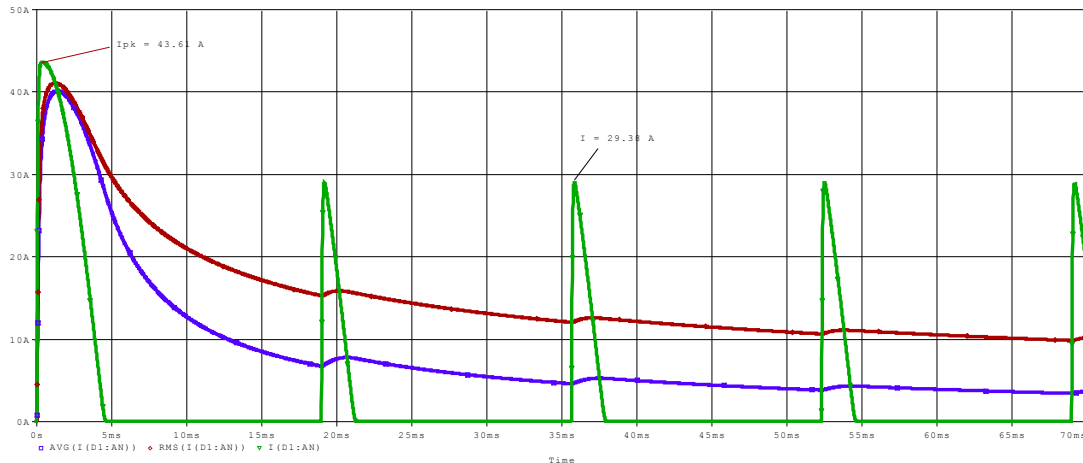


Figura 37 – Corrente média eficaz e instantânea no diodo D_1
Fonte: Autoria própria

5.2 SIMULAÇÃO DO CONVERSOR PONTE COMPLETA EM MALHA ABERTA

Para simulação em malha aberta, foi utilizado o programa OrCAD® da *Cadence Systems*. A modulação PWM foi realizada através dos componentes *Vpulse*.

A simulação é realizada para uma situação onde os esforços nos semicondutores são maiores seguindo as especificações do projeto, ou seja, menor tensão de entrada do conversor com razão cíclica nominal de 0,95. Primeiramente, foi simulado o circuito considerando a tensão de entrada como uma fonte de tensão ideal, para aquisição de dados sem a interferência da ondulação de tensão da rede alternada. Posteriormente, foi realizada uma simulação com a inclusão do estágio de retificação, conforme circuito da figura 38.

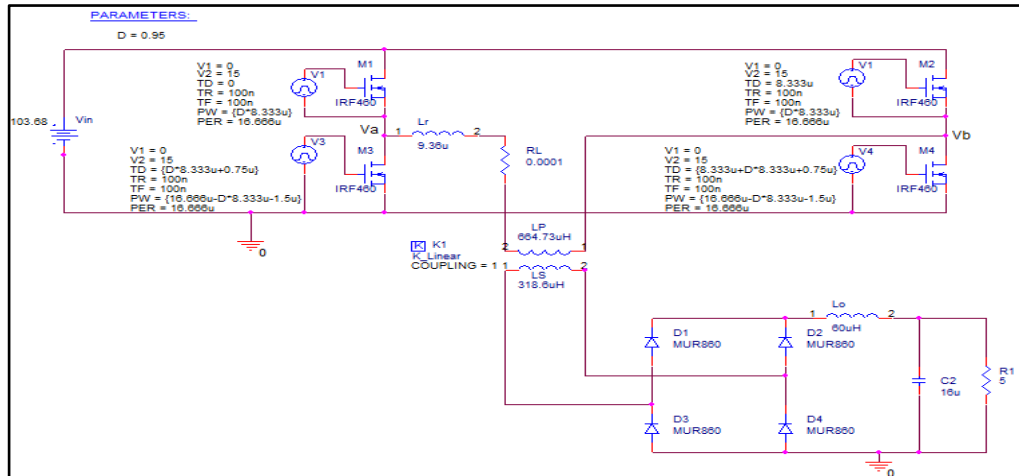


Figura 38 – Conversor ponte completa sem retificador de entrada
Fonte: Autoria própria

Na figura 39, pode-se observar a perda de razão cíclica devido à variação da corrente no indutor L_r .

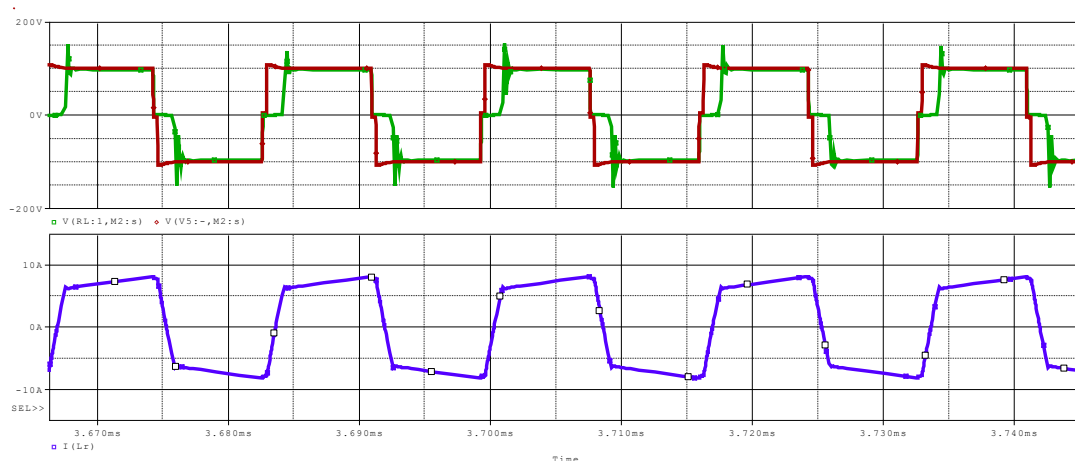


Figura 39 – Em verde tensão V_{ab} , em vermelho tensão V_{Lr} , em azul corrente no indutor L_r
Fonte: Autoria própria

Na simulação representada pela figura 40, observa-se a tensão e a corrente de saída na carga, para uma razão cíclica nominal de 0,95. Nota-se que o valor de tensão e corrente está um pouco acima do nominal.

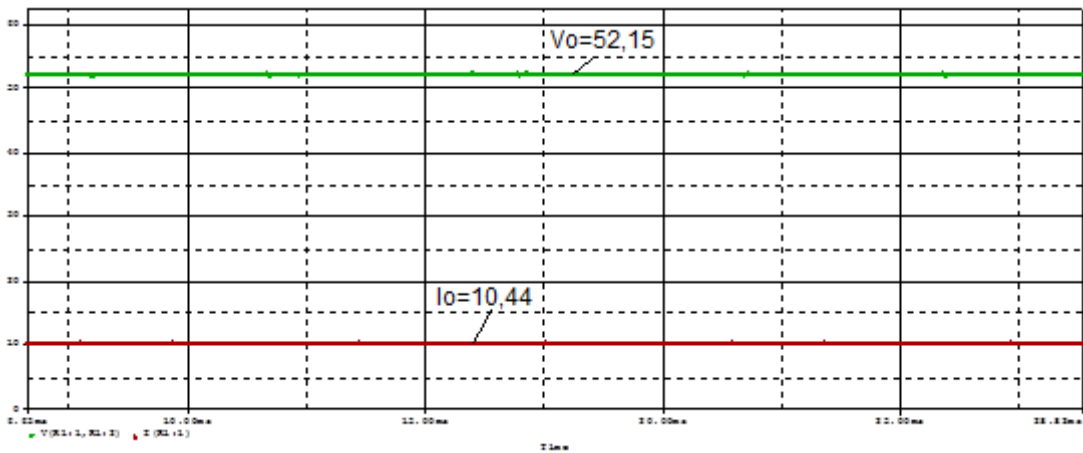


Figura 40 – Em verde e vermelho tensão e corrente de saída respectivamente
Fonte: Autoria própria

A máxima ondulação de tensão é obtida para uma razão cíclica igual a 0,5. Na figura 41, é possível observar uma ondulação de 0,6% na carga, obedecendo à especificação de projeto que é de 1% de oscilação em alta frequência.

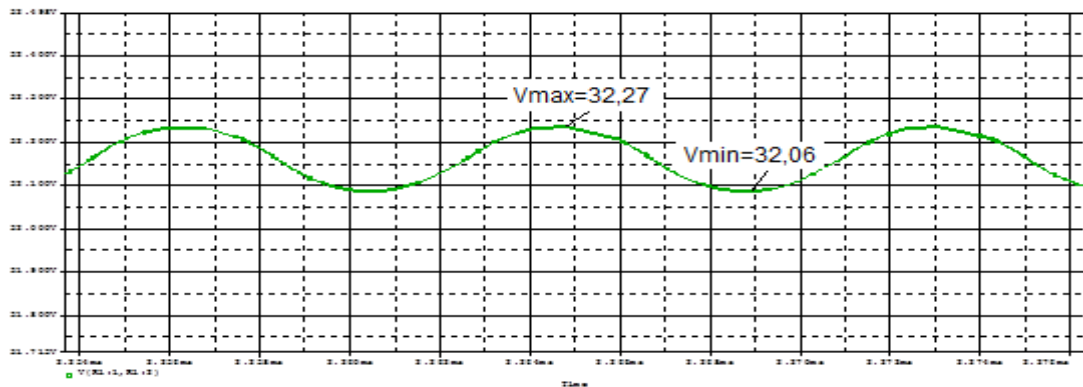


Figura 41 – Ondulação de tensão em alta frequência na carga
Fonte: Autoria própria

A ondulação de corrente no indutor, é verificada na figura 42, nela é possível observar uma ondulação de 30%, respeitando a máxima ondulação especificada.

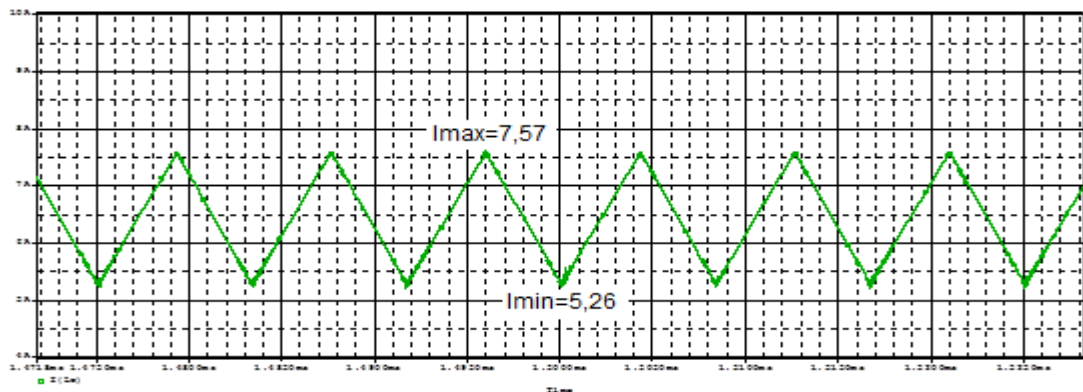


Figura 42 – Ondulação de corrente no indutor
Fonte: Autoria própria

Os sinais de comando complementares das chaves, para razão cíclica igual a 0,7, são observados na figura 43. Para a implementação da comutação suave é necessário que exista um tempo morto nos comandos das chaves de um mesmo braço.

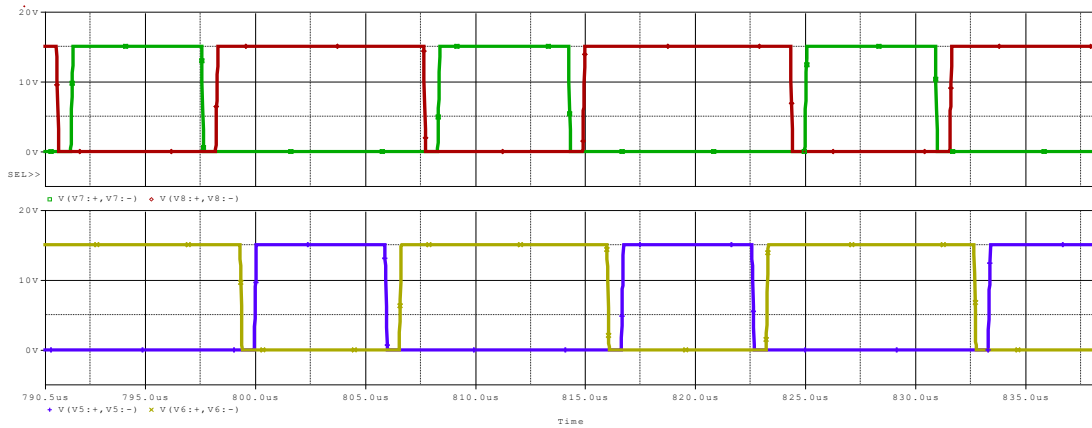


Figura 43 – Sinais de comando complementares nas chaves
Fonte: Autoria própria

Na figura 44, observa-se a comutação suave em uma das chaves. O comando para acionamento do MOSFET é aplicado quando a tensão sobre a chave é próxima à zero.

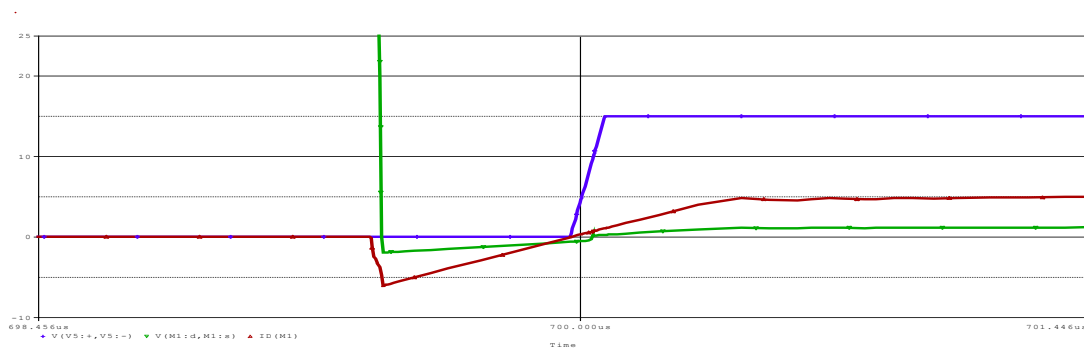


Figura 44 – Comutação suave das chaves. Em vermelho: corrente no indutor, em verde: tensão na chave, em azul: sinal de comando
Fonte: Autoria própria

Na figura 45 observa-se a potência dissipada na chave 1. Devido à alta potência dissipada no MOSFET, será necessária a utilização de um dissipador.

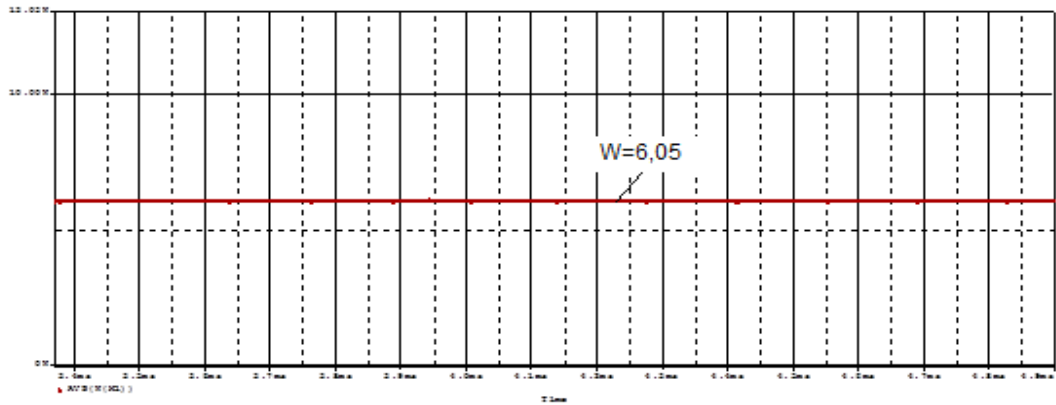


Figura 45 – Potência dissipada na chave 1
 Fonte: Autoria própria

A potência de entrada e de saída do conversor é observada na figura 46. Com esses valores obtidos calcula-se um rendimento de 91%.

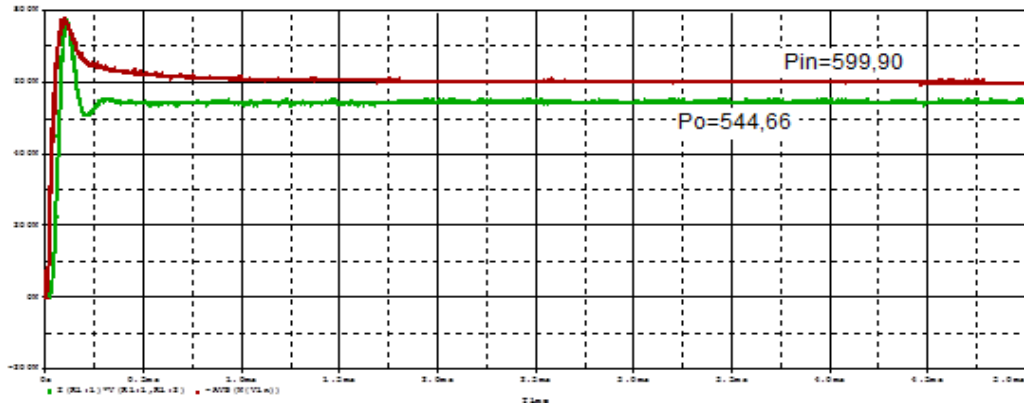


Figura 46 – Potência de entrada (vermelho) e saída (verde) do conversor ponte completa
 Fonte: Autoria própria

Uma nova simulação incluindo o estágio retificador é apresentado na figura 47.

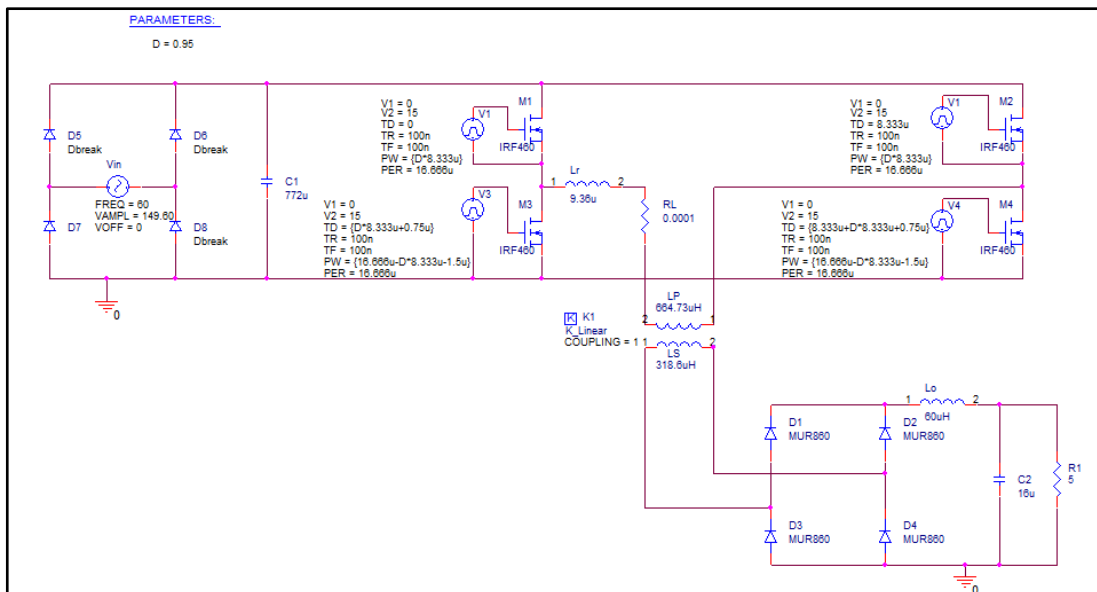


Figura 47 – Circuito ponte completa com retificador de entrada
 Fonte: Autoria própria

Verifica-se na figura 48, a ondulação em 120Hz na tensão de saída, devido ao estágio retificador de entrada do conversor.

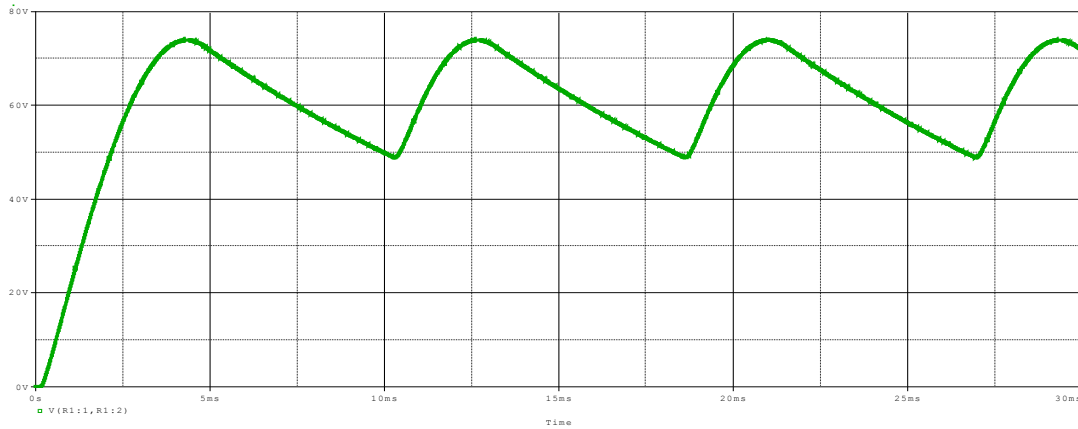


Figura 48 – Oscilação em 120Hz na saída do conversor
Fonte: Autoria própria

5.3 SIMULAÇÃO EM MALHA FECHADA

Foi realizada a simulação do controle em malha fechada. Para melhor visualização do resultado as simulações foram realizadas com a mesma escala de tempo

Duas perturbações são realizadas, uma no valor de *set point* de tensão, sendo alterado de 50V para 40V no tempo de 0,06s.

A simulação do controle em cascata é observada nas figuras 49 e 50, a escala de tempo é dada em segundos. Pode-se verificar o elevado tempo para a correção do erro quando o sistema sofre uma perturbação.

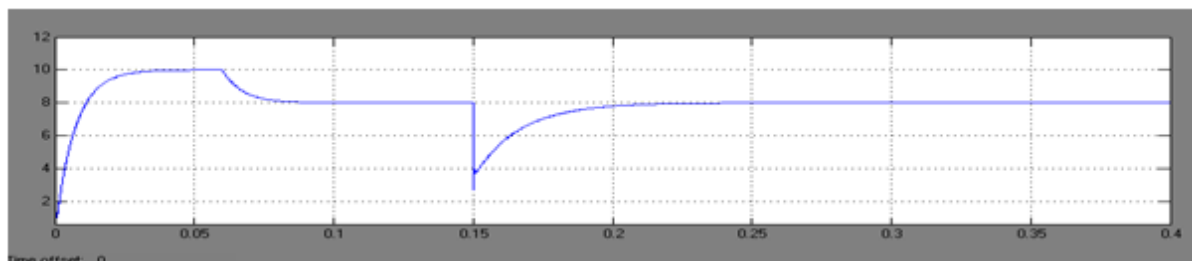


Figura 49 – Sistema de controle cascata – Corrente na carga.
Fonte: Autoria própria

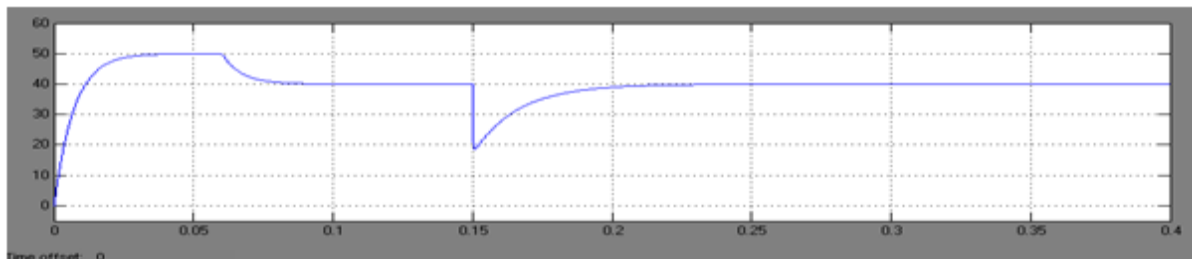


Figura 50 – Sistema de controle cascata – Tensão na carga
Fonte: Autoria própria

6 RESULTADOS EXPERIMENTAIS

Nesse capítulo será apresentado os circuitos que compõem o protótipo da fonte de corrente contínua desenvolvida e os resultados experimentais advindos dos testes realizados no laboratório LPEE da UTFPR. Os ensaios realizados serão apresentados de forma explicativa, visando uma melhor compreensão dos resultados. O protótipo implementado é composto de três placas:

- Placa de potência;
- Placa com o circuito de acionamento para comando das chaves;
- Placa de controle.

6.1 PLACA DE POTÊNCIA

A placa de potência é composta pelos seguintes itens:

- Circuito de carga do capacitor;
- Conversor ponte completa;
- Sensoriamento de corrente;
- Sensoriamento de tensão;
- Grampeador de tensão.

O circuito de potência completo é apresentado na figura 51. No APÊNDICE F encontra-se uma versão mais detalhada.

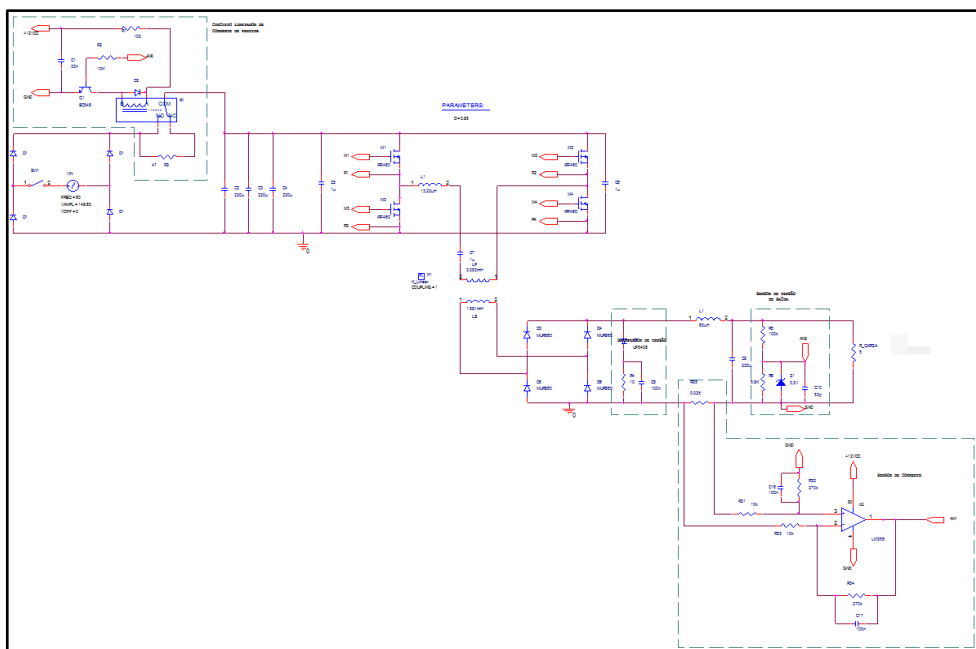


Figura 51– Circuito de potência
Fonte: Própria

O desenho da placa de potência foi desenvolvido com a utilização de um programa computacional e podem ser verificadas nas figuras 52 e 53.

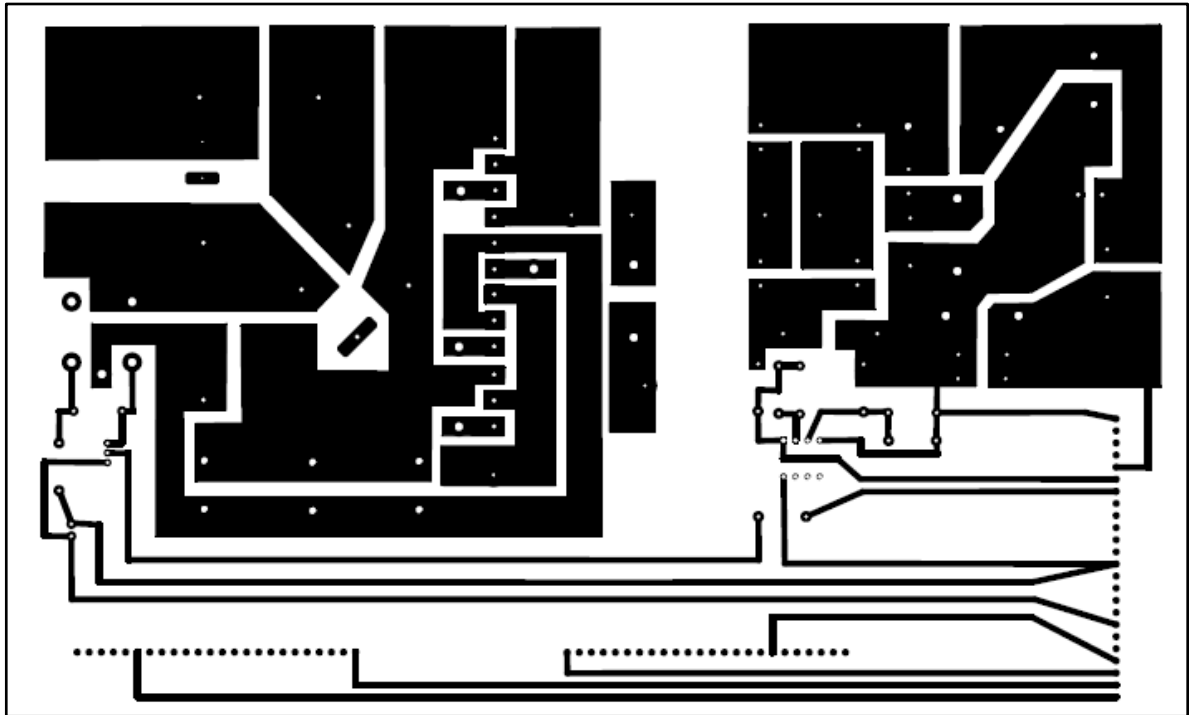


Figura 52 – Desenhos esquemático das trilhas da Placa de Potência
Fonte: Própria

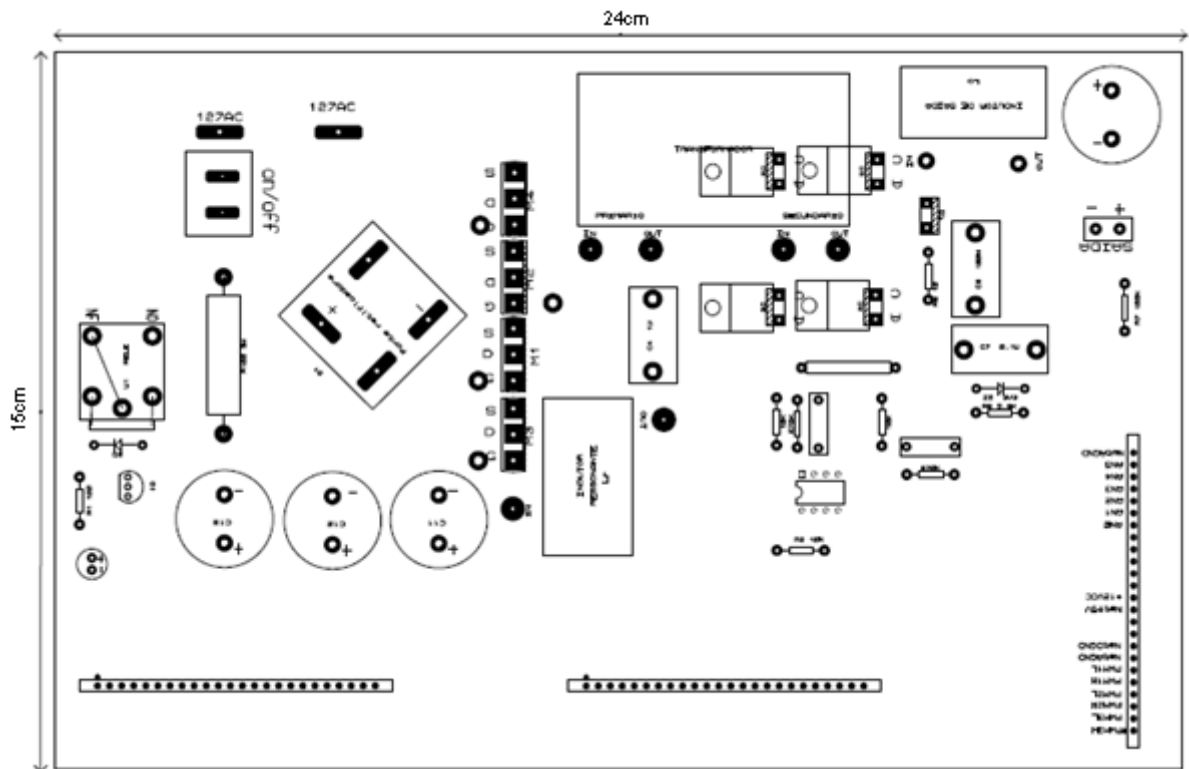


Figura 53 – Desenhos esquemático da Placa de Potência
Fonte: Própria

O resultado final da implementação do circuito da placa de potência pode ser observado na figura 54.

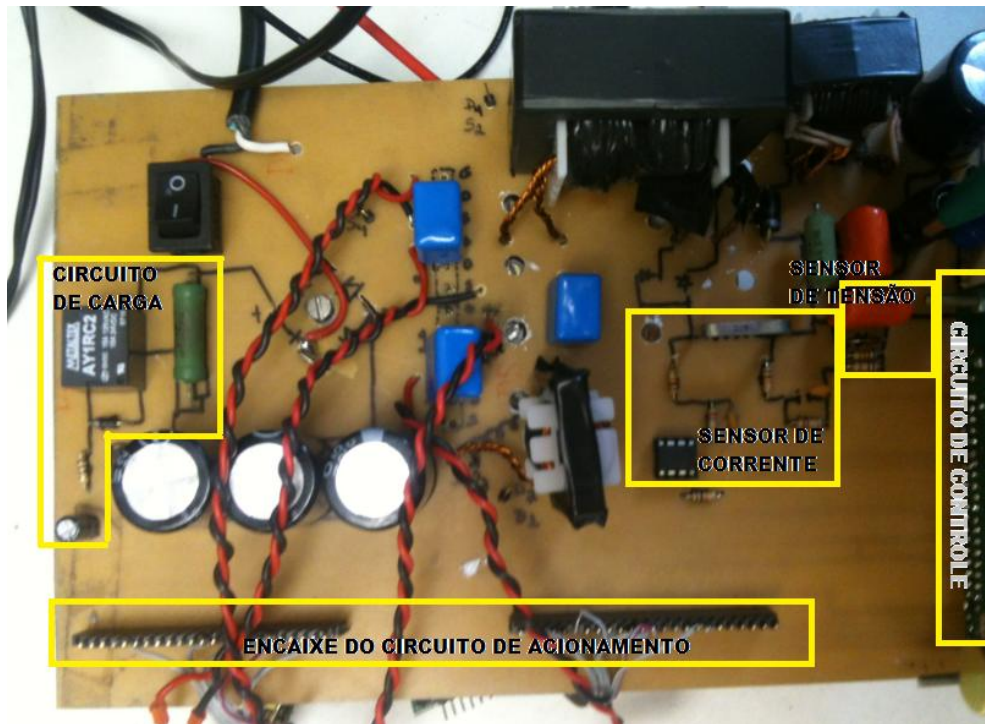


Figura 54 – Foto da Placa de Potência
Fonte: Própria

6.1.1 Circuito de Pré-Carga do Capacitor

Com o objetivo de limitar a corrente de pico no momento de partida do conversor, foi projetado um circuito composto de uma resistência de 47Ω , o qual opera durante um tempo de 1ms , e após esse tempo um relé é atracado através da saída analógica AN0 do dsPIC, retirando o resistor de operação. Na figura 55 está o circuito de carga do capacitor.

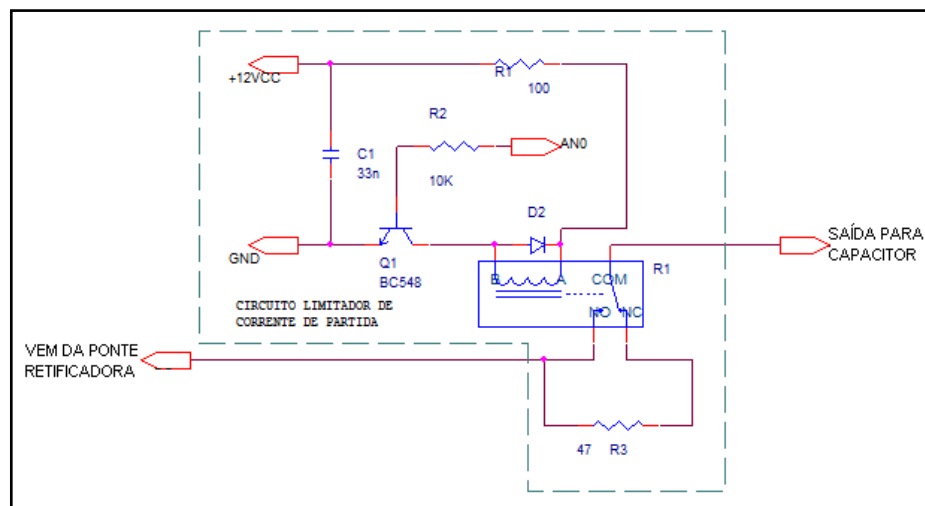


Figura 55– Circuito de carga do capacitor
Fonte: Própria

6.1.2 Sensoriamento de Tensão

Para monitorar a tensão de saída, foi utilizado um divisor de tensão juntamente com um filtro *anti-aliasing*.

Considerando a máxima tensão de saída 60V e adotando $R_5 = 100k\Omega$,

Logo:

$$3,3 = \frac{R_6 \cdot 60}{100000 + R_6}$$

$$R_6 = 5,82k\Omega$$

Foram utilizados dois resistores em paralelo, um de $6,2k\Omega$ e outro de $100k\Omega$, obtendo uma resistência equivalente de $5,83k\Omega$.

A figura 56 apresenta o diagrama do sensor de tensão de saída, e o filtro *anti-aliasing*.

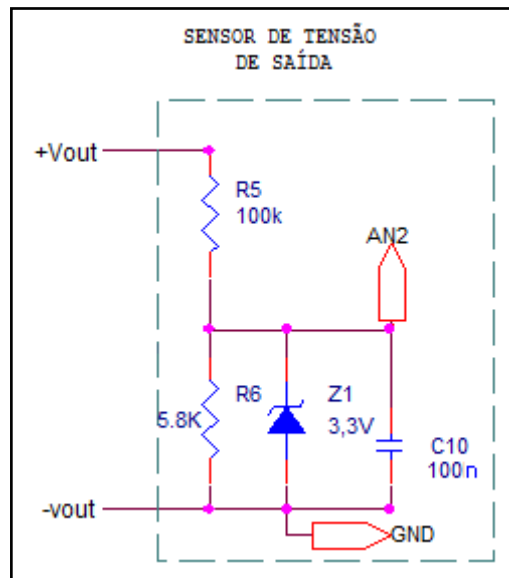


Figura 56 – Sensoriamento da tensão de saída
Fonte: Própria

Para fechar a malha do controlador de tensão, o valor correspondente de tensão é enviado para a entrada analógica AN2 do dsPIC. Através da comunicação serial/USB o valor de tensão é visualizado graficamente na tela de um computador pela interface do *LabVIEW™*.

6.1.3 Sensoriamento de Corrente

Para aquisição do valor de corrente, foi utilizado um resistor *Shunt* com valor de $0,01\Omega$. A máxima corrente para leitura é de 12A. Sendo o valor de tensão da entrada analógica

do dsPIC de 3,3V, logo 12A deverá corresponder a uma tensão de 3,3V. Para tal, foi montado um circuito amplificador com ganho de 27,5.

Para fechar a malha do controlador, o valor correspondente de corrente é enviado para a entrada analógica AN1 do dsPIC. Através da comunicação serial/USB o valor de corrente é visualizado graficamente na tela de um computador via interface com a utilização do programa *LabVIEW™*. A figura 57 mostra o circuito de sensoriamento de corrente.

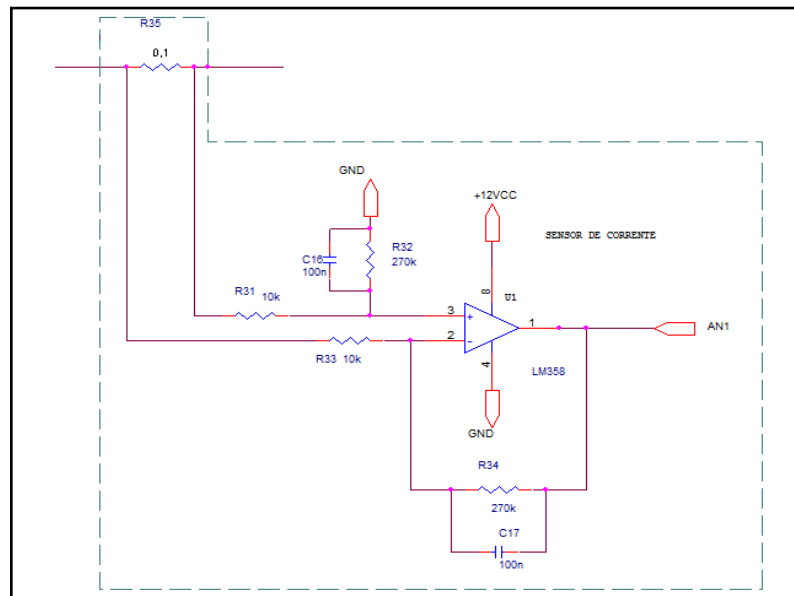


Figura 57 – Sensoriamento da corrente de saída
Fonte: Própria

6.1.4 Grampeador de Tensão

Com intuito de evitar picos de tensão nos diodos retificadores do secundário, foi utilizado um circuito grampeador de tensão, conforme figura 58.

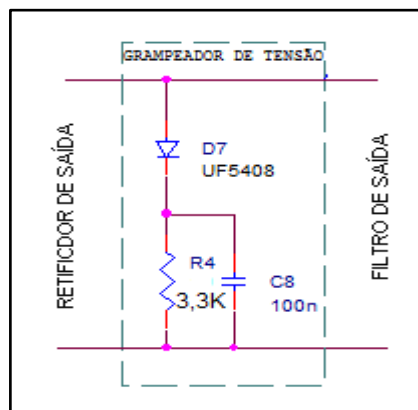


Figura 58 – Grampeador de tensão
Fonte: Própria

6.2 PLACA COM O CIRCUITO DE ACIONAMENTO PARA COMANDO DAS CHAVES

Optou-se então pela utilização do driver de comando DRVHCPL (2R1), produzido pela NHS Sistemas Eletrônicos LTDA. O circuito real é apresentado na figura 59.



Figura 59 – Foto Placa do Driver DRVHCPL (2R1)
Fonte: Própria

6.3 PLACA DE CONTROLE

A placa de controle foi cedida pelo professor Dr. Roger. Ela contempla um circuito dimensionado para a utilização do dsPIC30f3010 como controlador. Nela é possível o acoplamento de um conversor serial TTL/USB utilizado para comunicação com o computador. Nesta placa é possível programar o controlador sem a remoção do mesmo. O circuito pode ser visto na figura 60.

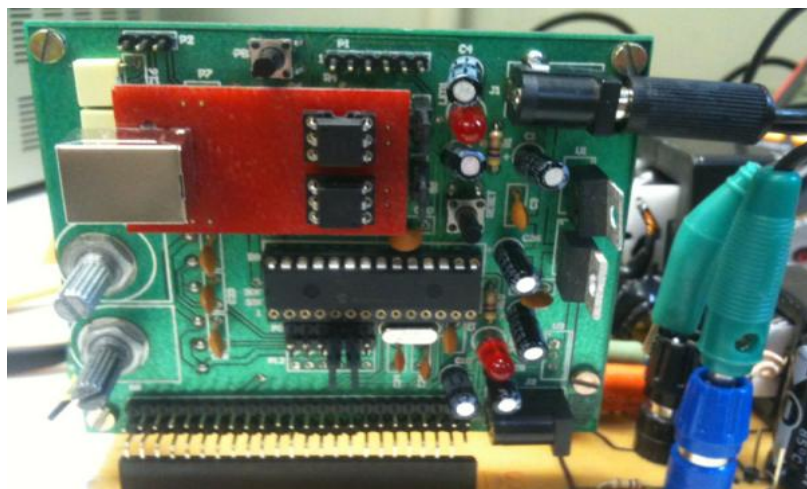


Figura 60 – Placa de controle
Fonte: Própria

6.4 ENSAIOS DO PROTÓTIPO

6.4.1 Ensaio Circuito de Potência

O ensaio foi realizado conectado a rede de alimentação com uma carga de resistores variáveis, em malha aberta. A tensão de saída foi regulada pelo potenciômetro da placa de controle.

A primeira forma de onda verificada foi à tensão de entrada do retificador, comparando-a com a tensão de saída do mesmo. Nota-se a ondulação de 120Hz na saída do retificador na figura 61.

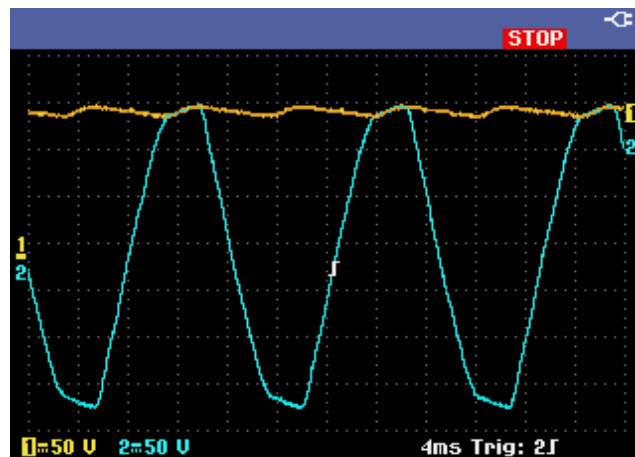


Figura 61 – Tensão de entrada (Azul) e saída do retificador (Amarelo)
Fonte: Própria

A perda de razão cíclica devido a variação de corrente no indutor ressonante pode ser verificada na figura 62. A forma de onda de tensão em cima do primário do transformador é representada pelo gráfico em amarelo e a tensão em cima do primário do transformador com a presença do indutor pelo gráfico em azul.

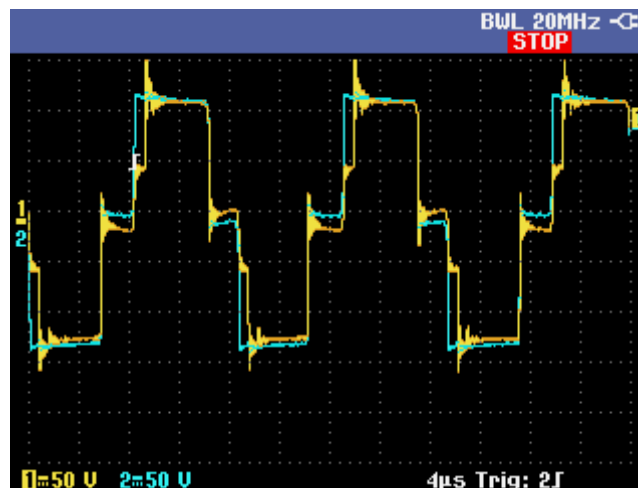


Figura 62 – Tensão V_{ab} (Azul) e tensão V_{Lp} (Amarelo)
Fonte: Própria

A comutação suave pode é verificada na figura 63, para o conversor operando em meia carga. Observa-se que o comando da chave ocorre sob tensão nula.

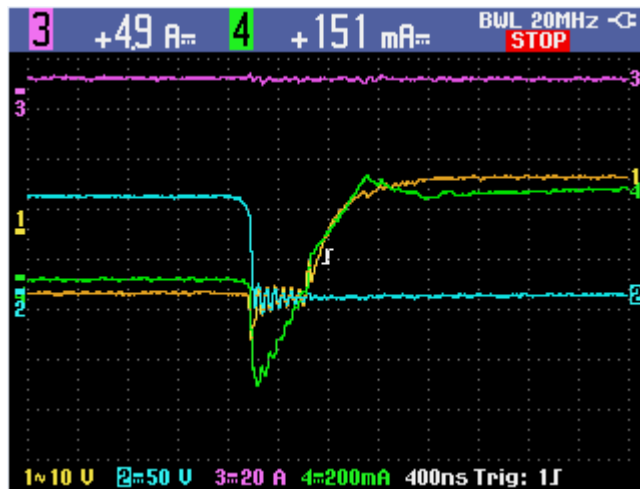


Figura 63 – Comutação suave das chaves: Tensão na chave (Azul), sinal de comando (Amarelo), corrente na chave (Verde) e corrente na carga (Rosa)
Fonte: Própria

Na figura 64, verifica-se em detalhe a ondulação da tensão na carga. Observa-se um valor de 320mV resultando em uma ondulação de 0,64%, respeitando o valor de projeto que é de 1%.

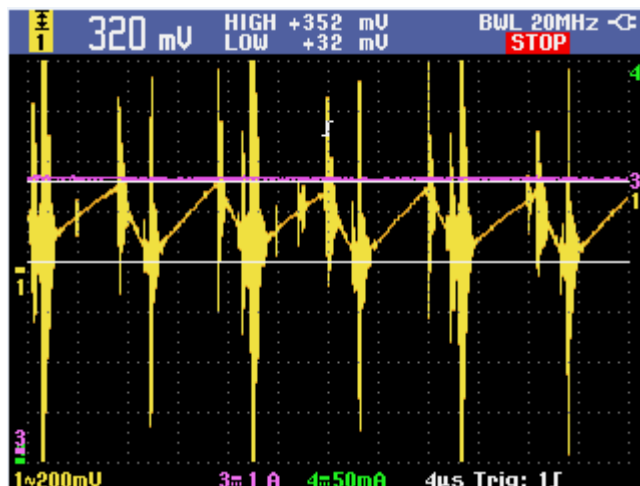


Figura 64 – Tensão na carga: Tensão na carga (Amarelo), corrente na carga (Rosa)
Fonte: Própria

Na figura 65, verifica-se em detalhe a corrente no Indutor, a qual varia de 7,76A até 10,4A.

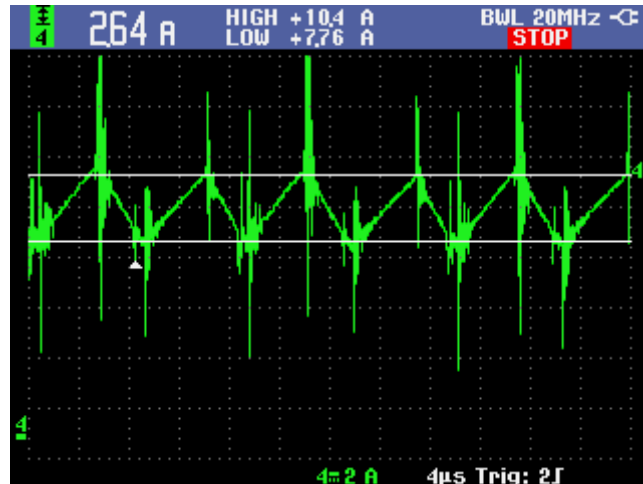


Figura 65 – Corrente no Indutor
Fonte: Própria

Na figura 66, verifica-se que a tensão e a corrente no diodo retificador de saída não apresenta grande dissipação de energia, por se tratar de um diodo ultra-rápido.

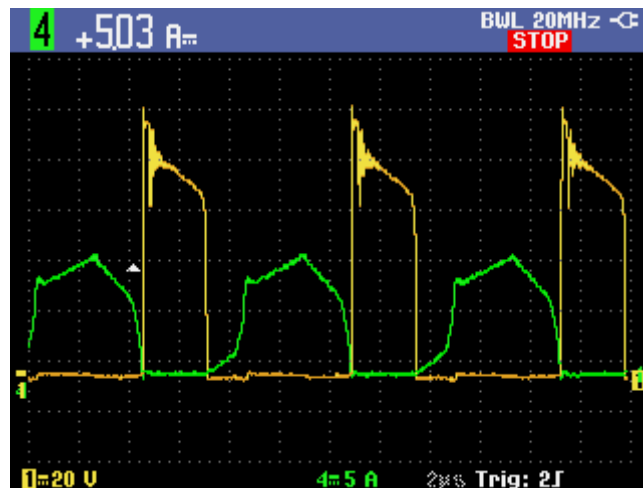


Figura 66 – Corrente e Tensão no Diodo Retificador de Saída
Fonte: Própria

A tensão e a corrente na chave 3 podem ser observadas figura 67. No bloqueio, observa-se uma comutação dissipativa, devido ao capacitor intrínseco ao MOSFET.

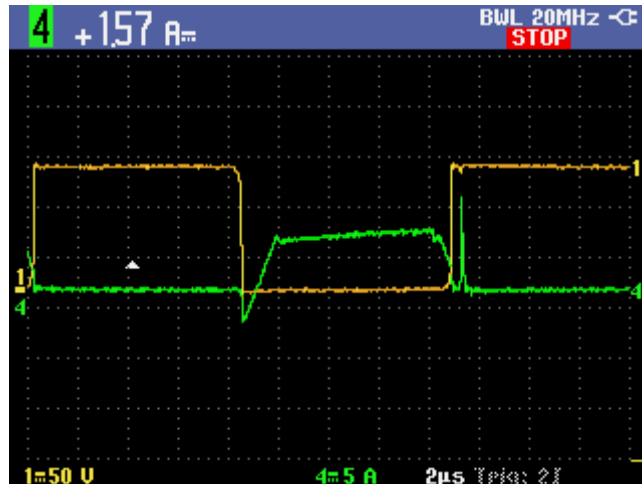


Figura 67 – Corrente e Tensão no na Chave Três
Fonte: Própria

Foi programado no controlador um tempo morto de 0,8µs, como pode ser observado na figura 68.

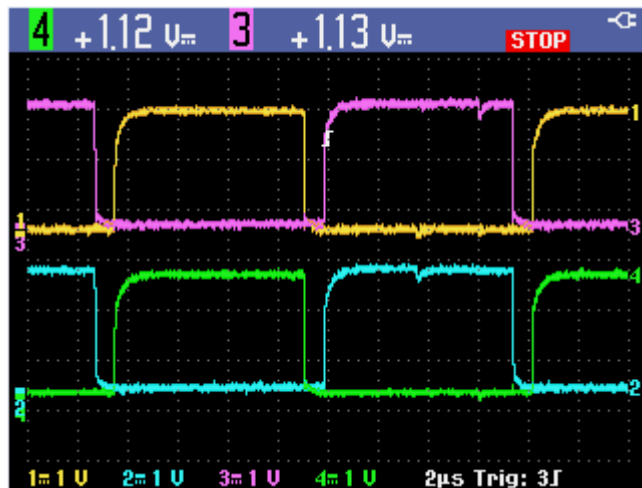


Figura 68 – Sinais de comando
Fonte: Própria

Foram realizadas medidas da potencia de entrada e saída e calculado o rendimento da fonte para uma carga próxima a da nominal. Com os dados coletados chegou-se a um rendimento de 80%. Na figura 69 observam-se os valores coletados.

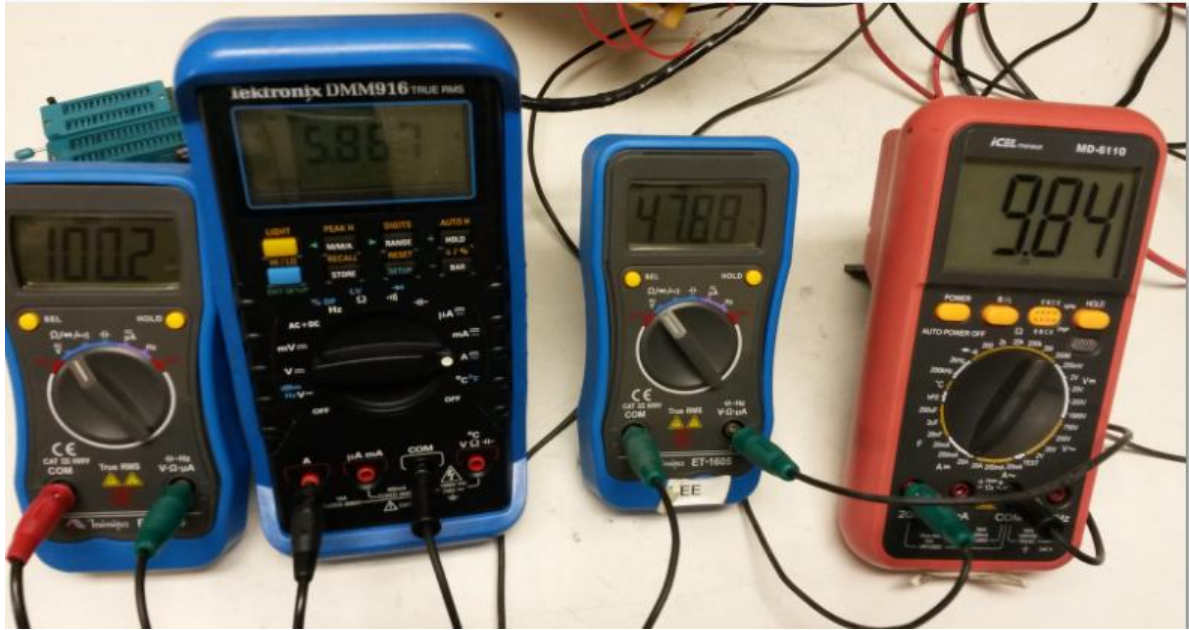


Figura 69 – Análise do rendimento do conversor
Fonte: Própria

6.4.2 Ensaio do Controle da Malha de Corrente

Com a substituição do circuito de acionamento das chaves pelo DRVHCPL (2R1), foram realizados testes do controle da fonte.

Para o controle de corrente, primeiramente foram utilizados ganhos projetados, $K_p=1,5948$ e $K_i=0,058$, porém verificou-se que o controle da fonte ficou instável. Os ganhos foram alterados empiricamente, encontrando os valores de $K_p=1$ e $K_i=0,305$.

Ao conectar uma carga de 5Ω , obteve-se uma tensão de $50,2V$ e uma corrente de $9,81A$, na saída da fonte, como é observado na figura 70, a qual ainda contempla a tensão no primário do transformador.

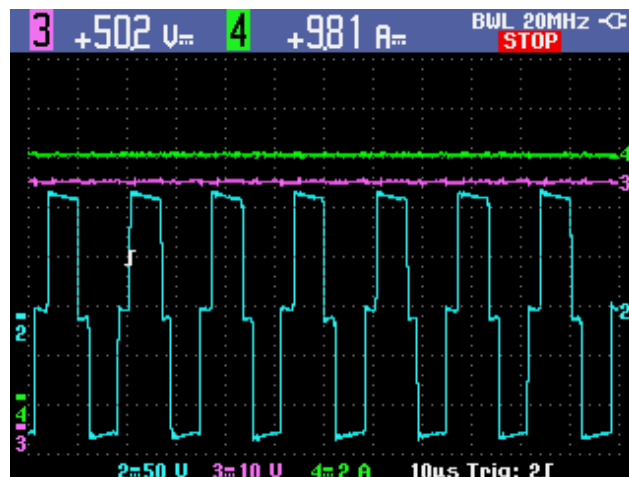


Figura 70 – Formas de onda para carga de 5Ω
Fonte: Própria

Ao aumentar a carga para $3,5\Omega$, observou-se que a corrente permaneceu praticamente constante (10,03A), e a tensão reduziu para 34,9V. A atuação do controle foi satisfatória e pode ser vista pela variação da razão cíclica na diminuição da largura do pulso no primário do transformador, conforme figura 71.

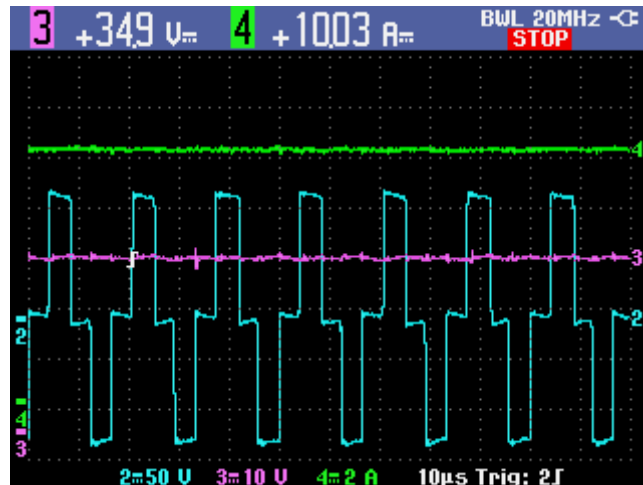


Figura 71 – Formas de onda para carga de $3,5\ \Omega$
Fonte: Própria

Na figura 72, pode ser observado o detalhe do transitório de carga. Ao aumentar a resistência de carga, o controlador de corrente atua de forma satisfatória mantendo a corrente e modulando a tensão de saída. O tempo de estabilização do sistema está próximo dos 25ms, bem acima do simulado que foi de 0,9ms.

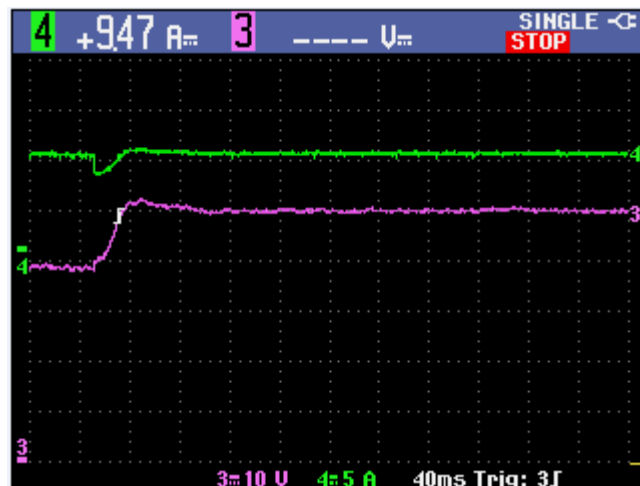


Figura 72 – Transitório de carga para malha de corrente
Fonte: Própria

6.4.3 Ensaio do controle da malha de tensão

Para o controle da malha de tensão, foram realizadas diversas simulações com o objetivo de encontrar os ajustes ideais para os ganhos do controlador. A referência foi ajustada em 40V. O resultado do transitório é observado na figura 73.

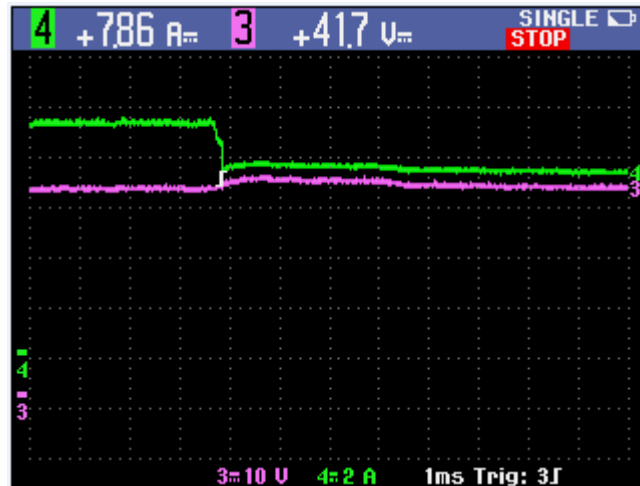


Figura 73 – Resposta transitória de carga. Corrente (verde) e Tensão (rosa)
Fonte: Própria

Ao realizar uma análise gráfica da figura, observa-se que a malha de tensão corrige rapidamente a variação de carga mantendo a tensão no valor pré estabelecido. Um ponto importante a ser observado, é a diminuição da corrente com o aumento da resistência de carga e a estabilização da tensão.

6.5 INTERFACE E COMUNICAÇÃO

6.5.1 Interface

Com a fonte projetada é possível à operação em três estados:

- *Trimpot*;
- Malha fechada;
- Malha aberta.

Com estado *trimpot* é possível à operação sem a necessidade de interface computacional, neste estado o potenciômetro acoplado na placa de controle deve ser utilizado para o ajuste da razão cíclica em malha aberta.

Os outros dois estados fazem uso do programa *LabVIEW™*. Nesta interface o usuário poderá visualizar através de gráficos os valores de tensão e corrente na carga. No estado malha fechada o usuário deve selecionar uma curva de referência, que será enviada como

ponto de referência para o dsPIC realizar o controle. Existe também a possibilidade de escolher o estado em malha aberta, nesta opção o usuário poderá aumentar ou diminuir a razão cíclica através de dois botões. O diagrama de blocos mostrado na figura 74 ilustra a forma de transição entre os estados.

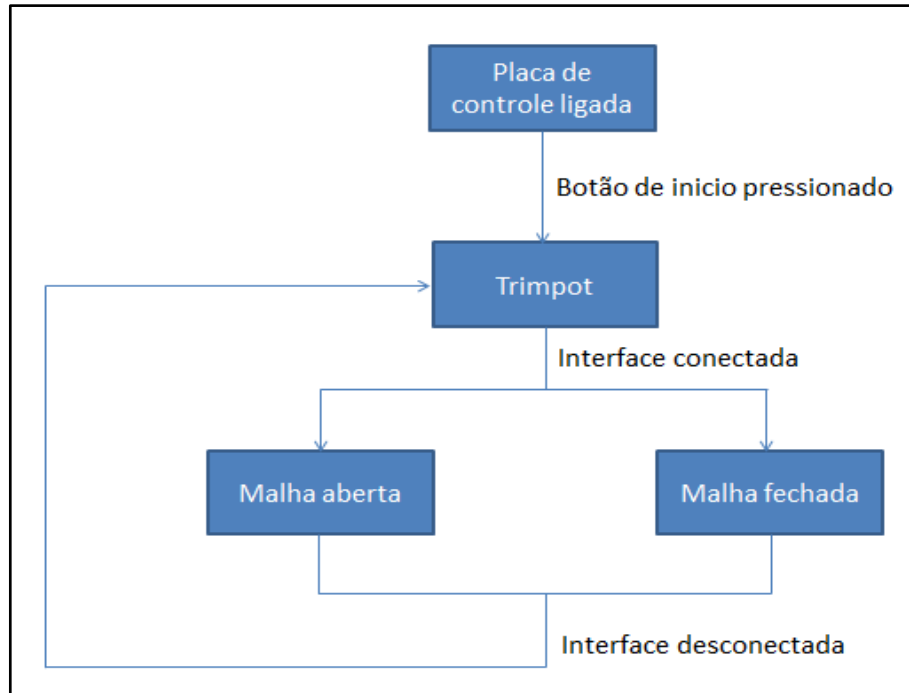


Figura 74 – Estados do controlador
Fonte: Própria

A interface desenvolvida no programa computacional está representada na figura 75.



Figura 75 – Interface computacional
Fonte: Própria via *LabVIEW™*

6.5.2 Comunicação

A comunicação entre o DSPIC e a interface computacional é feita através de um conversor serial TTL/USB que simula uma porta do tipo RS-232 assíncrona no computador. Logo os comandos utilizados para envio e recepção de dados são iguais aos de uma porta serial convencional. Cada palavra a ser enviada consiste dez bits (Oito bits de dados, um de início e um de parada), sendo transmitida a uma velocidade de 9615 bits por segundo.

A alteração dos estados da fonte assim como o controle da razão cíclica em malha aberta é feita com o envio de uma sequência predefinida de bits.

Os valores de tensão e corrente, lidos pelo controlador são de dez bits, desta maneira para que se obtivesse a melhor resolução possível no computador, a cada ciclo de envio de dados quatro bytes são transferidos.

6.5.3 Resultados da Interface Gráfica

Como parte final deste trabalho, foram realizados testes de operação da fonte e comparados os resultados entre o osciloscópio e a interface computacional. Foram programadas no *LabVIEW™* duas formas de onda, uma de tensão e uma de corrente, que serão utilizadas como referência. Uma tabela de dados com a curva de referência foi criada no *LabVIEW™*, esses dados são enviados para o dsPIC que faz a alteração do valor de referência.

Na figura 76, no gráfico inferior, tem-se em vermelho a forma de onda de referência para o valor de tensão. As variáveis, tensão e corrente, são lidas da placa de potência e mostradas na tela de interface pelas cores branca e verde respectivamente. A referência de tensão foi programada para realizar uma alteração do valor de tensão de 0V para 20V no tempo de 1,8s, de 20V para 40V no tempo de 30s e por ultimo uma alteração de 40V para 30V no tempo de 36s. Para efeito de comparação dos resultados, é apresentada na figura 77, a leitura dos valores de tensão e corrente realizadas no osciloscópio. Observa-se, que os valores apresentados na tela da interface são condizentes com os valores lidos no osciloscópio e que o valor de tensão (branco) segue de forma satisfatória a linha de referência (vermelho).

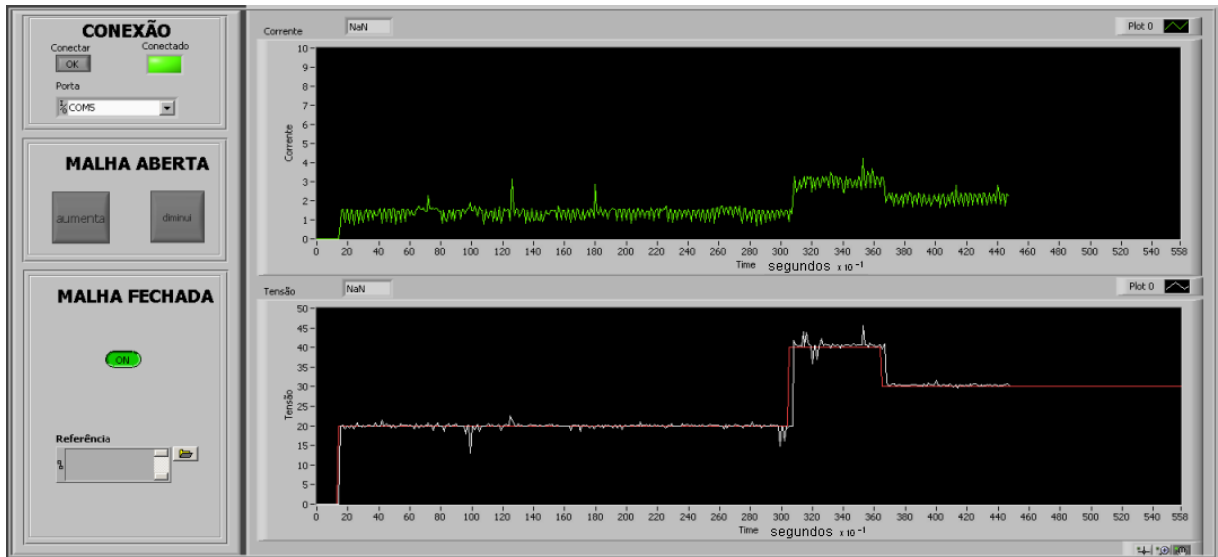


Figura 76 – Controle de tensão na interface
 Fonte: Própria via *LabVIEW™*

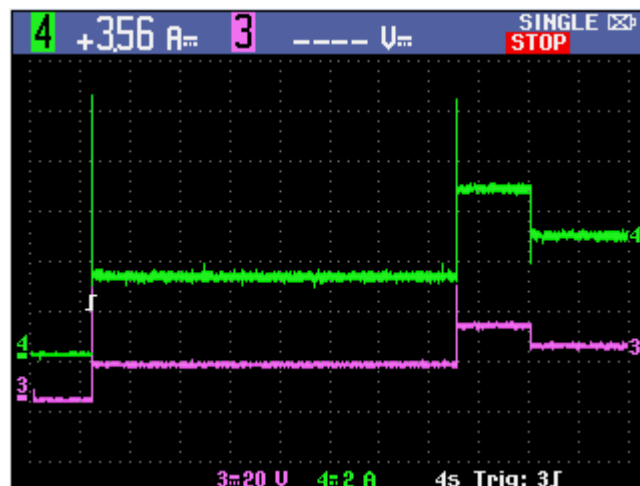


Figura 77 – Controle de tensão no osciloscópio
 Fonte: Própria

A figura 78 representa o resultado do teste, realizado como controle de corrente. No gráfico superior, em vermelho, tem-se o valor de referência de corrente e em verde o valor real da corrente. No gráfico inferior é observado o valor de tensão. Na figura 79, é mostrada uma imagem do osciloscópio para comparação do teste realizado. Comparado os resultados, do *LabVIEW™* com o do osciloscópio, verifica-se que os valores da leitura de dados, são satisfatórios, assim como a atuação do controle.

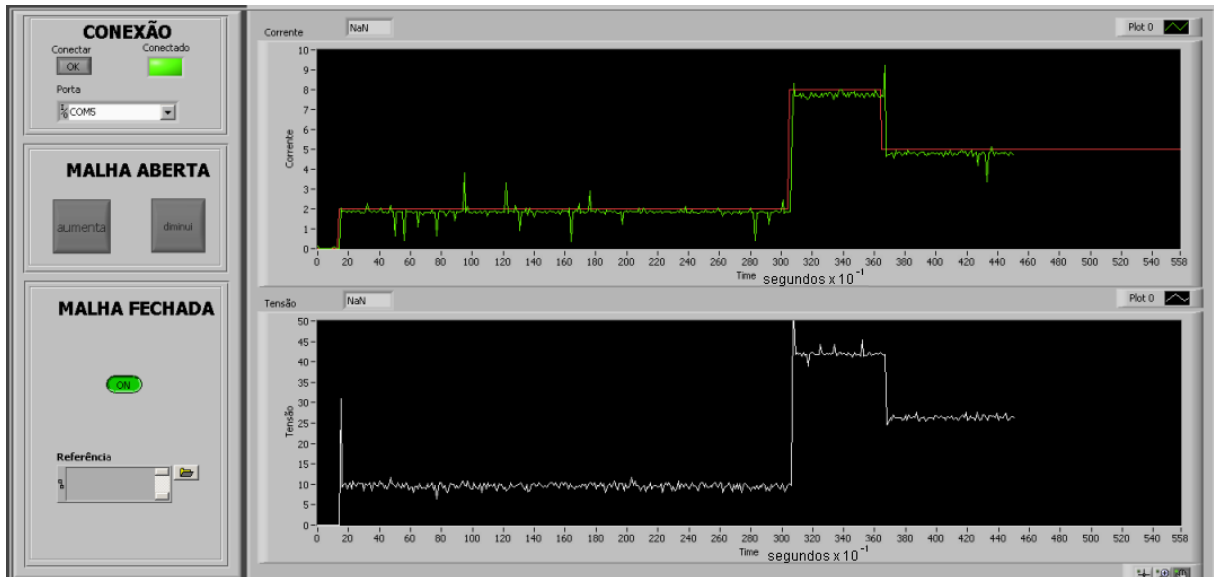


Figura 78 – Controle de tensão na interface
Fonte: Própria via LabVIEW™

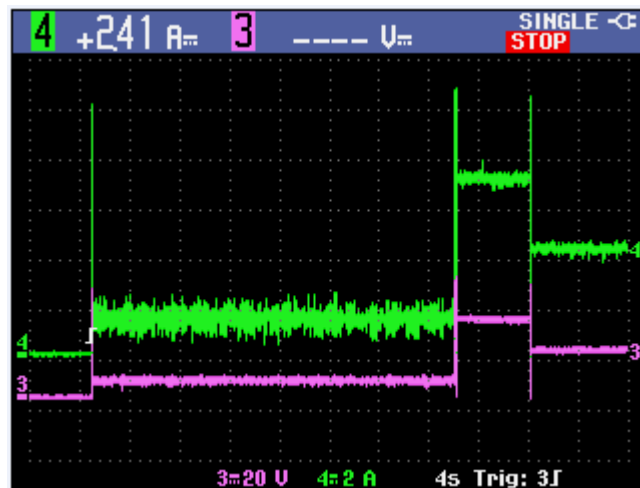


Figura 79 – Controle de tensão no osciloscópio
Fonte: Própria

Para mostrar a capacidade da fonte projetada em gerar perfis de onda de corrente e tensão, foi realizado um teste no qual a tensão de saída deverá seguir um perfil linear como referência, já para a corrente, foi programado um perfil de onda senoidal. Na figura 80 e 81 registrou-se o momento do teste.

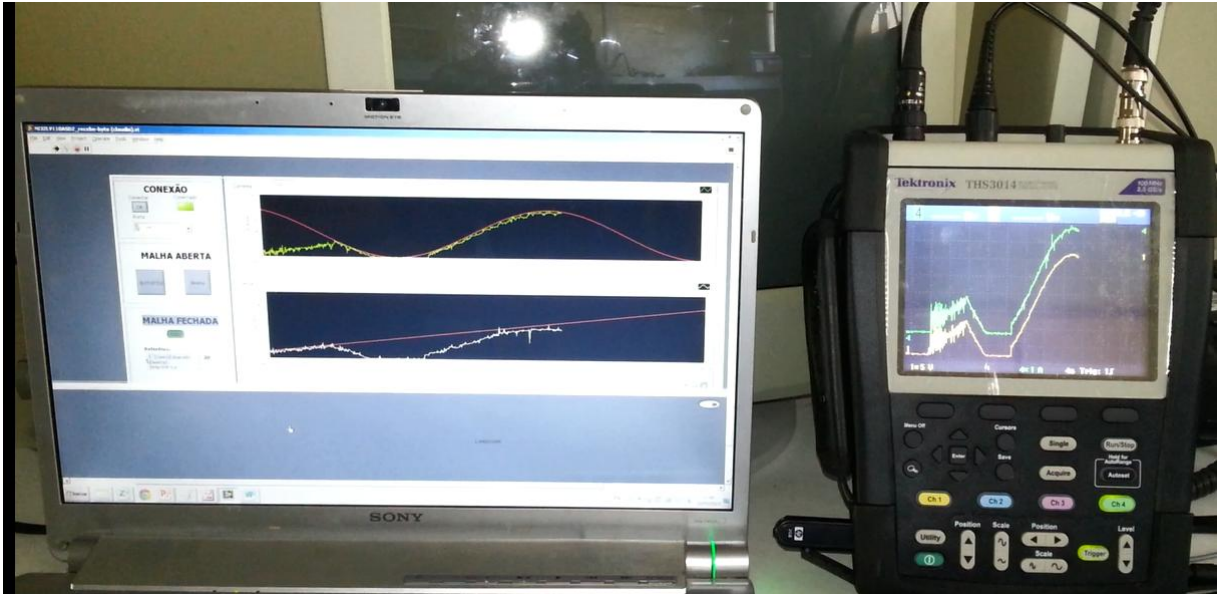


Figura 80 - Ensaio para perfis de corrente e tensão
Fonte: Própria

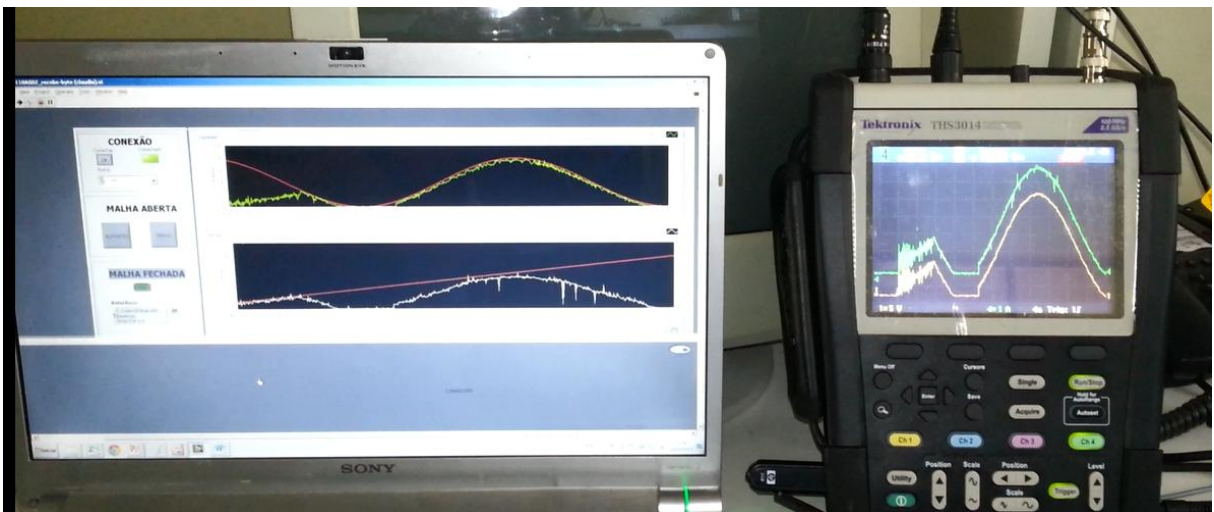


Figura 81 – Ensaio da fonte simulando perfil de onda de corrente e tensão
Fonte: Própria

7 CONCLUSÕES FINAIS

De acordo com a proposta apresentada, foi projetada uma fonte de alimentação com a entrada em corrente alternada e saída em corrente contínua ajustável, de potência de saída máxima igual a 500 Watts, a qual irá ser utilizada nos laboratórios da Universidade Tecnológica Federal do Paraná para futuros estudos.

Através da análise dos estudos e simulações realizadas é possível observar várias características importantes acerca do conversor ponte completa, assim como do controle do mesmo. Os cálculos realizados para o projeto do conversor, a partir dos objetivos estabelecidos, foram validados com as simulações. Estas foram feitas com grande grau de detalhamento, procurando a maior proximidade com a realidade. Com os resultados obtidos, foi comprovada a alta confiabilidade do projeto do conversor.

Foram estudadas e simuladas inúmeras técnicas de controle, assim como o seu efeito no conversor, cada uma das técnicas foi avaliada e utilizada visando melhorar o desempenho do conversor e reduzir efeitos colaterais que possam ter sido causados pela implementação. A combinação de todas essas técnicas corretamente configuradas tornou o sistema capaz de seguir com grande fidelidade o seu objetivo, deixando-o também mais estável.

Foi constatado em laboratório uma discrepância entre os resultados simulados e os resultados após a implementação. As discrepâncias dos resultados, advindas da implementação, devem-se ao fato da diferença estrutural do circuito, como por exemplo, troca de circuito de acionamento para o comando das chaves, ou ainda um ganho no circuito real diferente do esperado (simulado). É importante salientar que estes erros não tiram a validação dos experimentos, uma vez que foi feita uma análise e simulação a cerca da teoria de controle e os comportamentos foram simulados e calculados.

Como sugestão para trabalhos futuros, tem-se o aperfeiçoamento dos elementos de medição de tensão e corrente, sendo estes, de fundamental importância para obter-se um controle adequado.

REFERÊNCIAS

- BARBI, Ivo. **Eletrônica de Potência**. Florianópolis: Edição do Autor, 2006.
- BARBI, I.; GULES, R.; REDL, R.; SOKAL, N.O., “*DC-DC converter: four switches $V_{pk}=V_{in}/2$, capacitive turn-off snubbing, ZV turn-on*”, Power Electronics, IEEE Transactions on, Vol. 19, No. 4, pp. 918 – 927, Julho 2004.
- BARBI, Ivo; MARTINS, Denizar C. **Conversores CC-CC básicos não isolados**. Florianópolis. Editoração do Autor, 2000.
- BARBI, Ivo; POTTKER, Fabiana de Souza. **Conversores CC-CC isolados de alta frequência com comutação suave**. Florianópolis. Editoração dos Autores, 1999.
- BARBI, Ivo. **Projetos de Fontes Chaveadas**. Florianópolis: Edição do Autor, 2001.
- BENTO, Edson M.; LIMA, Marcio V. de. **Retificador Semicontrolado: Carregador de Bateria com Multicontrolado**. 2006. 124 f. Trabalho de Conclusão de Curso (Graduação) – Departamento Acadêmico de Eletrotécnica, Universidade Tecnológica Federal do Paraná, Curitiba, 2006.
- CASTRUCCI, Plínio, **Controle Digital**, 1990.
- CHRYSSIS, George C *High Frequency Switching Power Supplies : Theory and Design*, 1984.
- CORRIPIO, Armando; SMITH, Carlos, **Princípios e Prática do Controle Automático de Processo**, 2008.
- ERICKSON, Robert W.; MAKSIMOC, Dragan. *Fundamentals of Power Electronics*. 2. Ed. Massachusetts: Kluwer Academic Publishers Group, 2004.
- LabVIEW™, <http://www.ni.com/labview/pt/>, National Instruments, acesso 2013.
- MEDINA, Cristian A.; MELLO, Daniele; BUENO, Guilherme R. F. **Projeto e Implementação de um Conversor Flyback Quase Ressonante como Carregador de Baterias**. 2007. 78f. Trabalho de Conclusão de Curso (Graduação) - Departamento Acadêmico de Eletrotécnica, Universidade Tecnológica Federal do Paraná, Curitiba, 2007.
- MICROCHIP, **dsPIC30F3010 Data Sheet**, Microchip Technology.Inc, 2003
- NISE, Norman S, **Engenharia de Sistemas de Controle**, 3ª edição, 2002.
- OGATA, Katsuhiko. **Engenharia de Controle Moderno**. 5. ed. São Paulo: Person Prentice Hall, 2010.
- POMILIO, José A. **Eletrônica de Potência**. 2005

REGAZZI, Rogério Dias *et al*, **Soluções práticas de instrumentação e automação: utilizando a programação gráfica LabVIEWTM**. Rio de Janeiro, RJ, 2005.

SANJIT, K Mitra. ***Digital Signal Processing: A Computer-Based Approach***. 2^aEd., McGraw-Hill, 2001.

SAVERNS, R. P. and BLOOM G., ***Modern DC-to-DC Switchmode Power Converter Circuits***, 1985,

APÊNDICE A – PROJETO DO TRANSFORMADOR

1 CÁLCULO DE ENTREFERRO DO TRANSFORMADOR

Para escolha do entreferro é usada a seguinte equação:

$$A_e \cdot A_w = \frac{V_{Cmin} \cdot D_{ef} \cdot I_{P_{ef}} \cdot 10^4}{K_w \cdot K_p \cdot B_{max} \cdot J_{max} \cdot f_s} \quad (125)$$

Onde:

- $K_w = 0,4$ - Fator de enrolamento.
- $K_p = 0,5$ - Fator de utilização do primário.
- $B_{max} = 0,15 \text{ Tesla}$ - Máxima densidade de fluxo magnético.
- $J_{max} = 450A/cm^2$ - Máxima densidade de corrente elétrica.
- A_e - Área da seção transversal do núcleo.
- A_w - Área da janela do núcleo.

Sendo a relação de transformação:

$$n = 0,694 \quad (126)$$

Logo é possível calcular a corrente no primário do transformador

$$I_p = I_o \cdot n = 10 \cdot 0,694 \quad (127)$$

$$I_p = 6,94A \quad (128)$$

Logo a corrente eficaz será:

$$I_{P_{ef}} = \frac{I_p}{\sqrt{2}} = \frac{6,94}{\sqrt{2}} \quad (128)$$

$$I_{P_{ef}} = 4,90 A \quad (129)$$

Portanto o produto $A_e \cdot A_w$ será:

$$A_e \cdot A_w = \frac{103,86 \cdot 0,80 \cdot 4,90 \cdot 10^4}{0,4 \cdot 0,5 \cdot 0,15 \cdot 450 \cdot 60 \cdot 10^3}$$

(130)

$$A_e \cdot A_w = 5,02cm^4 \quad (131)$$

Da tabela de núcleos do fabricante Thornton escolhe-se o núcleo $E - 55$ que possui os seguintes dados de fabricação:

$$A_e = 3,54 cm^2 \quad (132)$$

$$A_w = 2,50 cm^2 \quad (133)$$

$$A_e A_w = 8,85 cm^4 \quad (134)$$

2 CÁLCULO DO NÚMERO DE ESPIRAS DO PRIMÁRIO DO TRANSFORMADOR

$$N_p = \frac{V_{Cmin} \cdot D_{ef}}{B_{max} \cdot A_e \cdot f_s} = \frac{103,86 \cdot 0,80}{0,15 \cdot 3,54 \cdot 10^{-4} \cdot 60 \cdot 10^3} \quad (135)$$

$$N_p \cong 26 \text{ espiras} \quad (136)$$

3 CÁLCULO DO NÚMERO DE ESPIRAS DO SECUNDÁRIO DO TRANSFORMADOR

$$N_s = n \cdot N_p = 0,694 \cdot 26 \cong 18 \text{ espiras} \quad (137)$$

4 CÁLCULO DA SEÇÃO DOS CONDUTORES DO TRANSFORMADOR

$$\Delta = \frac{7,5}{\sqrt{f_s}} = \frac{7,5}{\sqrt{60 \cdot 10^3}} \quad (138)$$

O diâmetro máximo será:

$$d_{max} = 2 \cdot \Delta = 0,06123 \text{ cm} \quad (139)$$

Da tabela de fios de cobre verifica-se que o fio que satisfaz o diâmetro especificado é o 22AWG, com área de cobre igual a:

$$S_{22} = 0,003255 \text{ cm}^2 \quad (140)$$

Calcula-se então a seção do condutor do primário do transformador, ou seja, a área de cobre necessária para conduzir a corrente do primário:

$$S_p = \frac{I_{p_{ef}}}{J_{max}} = \frac{4,90}{450} \quad (141)$$

$$S_p = 0,010889 \text{ cm}^2 \quad (142)$$

Verifica-se na tabela de fios de cobre que o fio de numero 16AWG satisfaz o valor calculado com área de:

$$S_{16} = 0,013088 \text{ cm}^2 \quad (143)$$

Devido à seção do condutor calculado para o enrolamento primário ser maior que a especificada pela profundidade de penetração, utiliza-se a bitola calculada de modo a obedecer ao efeito pelicular, ou seja, o fio 22AWG.

A área de cobre do fio 22AWG é menor que a área do fio 16AWG, logo deve-se calcular o numero de condutores em paralelo, do enrolamento primário, que satisfaça a área total do fio 16AWG.

$$N_{P_{paralelo}} = \frac{S_P}{S_{22}} = \frac{0,010889}{0,003255} \cong 4 \quad (144)$$

$$N_{P_{paralelo}} \cong 4 \quad (145)$$

A bitola do condutor para o secundário será:

$$S_S = \frac{I_{S_{ef}}}{J_{max}} \quad (146)$$

Sendo a corrente no secundário:

$$I_o = \frac{P_o}{V_o} = \frac{500}{50} = 10 \text{ A} \quad (147)$$

Logo a corrente eficaz no secundário será:

$$I_{S_{ef}} = \frac{I_o}{\sqrt{2}} = \frac{10}{\sqrt{2}} = 7,07 \text{ A} \quad (148)$$

Portanto a área da seção transversal do condutor será:

$$S_S = \frac{I_{S_{ef}}}{J_{max}} = \frac{7,07}{450} \quad (149)$$

$$S_S = 0,0157 \text{ cm}^2 \quad (150)$$

Verifica-se na tabela de fios de cobre que o fio de número 15AWG satisfaz o valor calculado com área de:

$$S_{15} = 0,016504 \text{ cm}^2 \quad (151)$$

Devido à seção do condutor calculado para o enrolamento secundário ser maior que a especificada pela profundidade de penetração, utiliza-se a bitola calculada de modo a obedecer ao efeito pelicular, ou seja, o fio 22AWG.

A área de cobre do fio 22AWG é menor que a área do fio 15AWG, logo deve-se calcular o número de condutores em paralelo, do enrolamento secundário, que satisfaça a área total do fio 15AWG.

$$N_{S_{paralelo}} = \frac{S_S}{S_{22}} = \frac{0,0157}{0,003255} \quad (152)$$

$$N_{S_{paralelo}} \cong 5 \quad (153)$$

5 DETERMINAÇÃO DA INDUTÂNCIA MAGNETIZANTE

A indutância magnetizante no secundário é dada por:

$$L_S = \frac{N_S \cdot B_{max} \cdot A_e \cdot 10^{-4}}{\Delta I_{L_o}} = \frac{18 \cdot 0,15 \cdot 3,54 \cdot 10^{-4}}{0,3 \cdot 10} \quad (154)$$

$$L_S = 318,6 \cdot \mu H \quad (155)$$

Logo a indutância do primário será:

$$L_P = \left(\frac{N_P}{N_S}\right)^2 \cdot L_S = \left(\frac{26}{18}\right)^2 \cdot 318,6 \cdot 10^{-6} \quad (156)$$

$$L_P = 664,73 \cdot \mu H \quad (157)$$

6 CÁLCULO DA POSSIBILIDADE DA EXECUÇÃO DO TRANSFORMADOR

A possibilidade de execução é definida como:

$$P_{EX} = \frac{A_{Wmin}}{A_{Wnucleo}} < 1 \quad (158)$$

Sendo

$$A_{Wmin} = \frac{N_P \cdot N_{P_{paralelo}} \cdot S_{22}}{K_W} + \frac{N_S \cdot N_{S_{paralelo}} \cdot S_{22}}{K_W} \quad (159)$$

Onde:

- $N_P = 26$ - Número de espiras do enrolamento primário.
- $N_S = 18$ - Número de espiras do enrolamento secundário.
- $N_{P_{paralelo}} = 4$ - Número de condutores do indutor de saída.
- $N_{S_{paralelo}} = 5$ - Número de condutores do indutor de saída.
- $K_W = 0,4$ - Fator de enrolamento.

Para o fio AWG – 22 verifica-se na tabela de fios que a área da seção transversal, considerando o isolamento esmaltado, é $S_{22iso} = 0,004013 cm^2$.

$$A_{Wmin} = \frac{26 \cdot 4 \cdot 0,004013}{0,4} + \frac{18 \cdot 5 \cdot 0,004013}{0,4} \quad (160)$$

$$A_{Wmin} = 1,9463 \quad (161)$$

Sendo:

$$A_w = 2,50 cm^2 \quad - \quad \text{Área da janela do núcleo.}$$

Logo:

$$P_{EX} = \frac{1,9463}{2,50} = 0,77 < 1 \quad (162)$$

Portanto é possível a realização do projeto físico do transformador.

APÊNDICE B – PROJETO FÍSICO DO INDUTOR RESSONANTE

1 CÁLCULO DO ENTREFERRO

Para escolha do entreferro é usada a equação (163):

$$A_e \cdot A_w = \frac{L_r \cdot I_{Pef}^2 \cdot 10^4}{B_{max} \cdot J_{max} \cdot K_w} \quad (163)$$

Onde:

$$K_w = 0,7 \quad - \quad \text{Fator de enrolamento.}$$

$$B_{maxL} = 0,08 \text{ Tesla} \quad - \quad \text{Máxima densidade magnética para o indutor.}$$

$$J_{max} = 400 \text{ A/cm}^2 \quad - \quad \text{Máxima densidade de corrente elétrica.}$$

$$I_{Pef} = 4,9 \text{ A} \quad - \quad \text{Corrente eficaz no primário do transformador.}$$

$$L_r = 13,22 \text{ } \mu\text{H} \quad - \quad \text{Indutância de ressonância.}$$

$$A_e \cdot A_w = \frac{13,22 \cdot 10^{-6} \cdot 4,9^2 \cdot 10^4}{0,08 \cdot 400 \cdot 0,7} \quad (164)$$

$$A_e \cdot A_w = 0,1417 \text{ cm}^4 \quad (165)$$

Com isso, o entreferro escolhido foi o E-30/7, com as seguintes características:

$$A_e = 0,60 \text{ cm}^2 \quad (166)$$

$$A_w = 0,80 \text{ cm}^2 \quad (167)$$

$$A_e \cdot A_w = 0,48 \text{ cm}^4 \quad (168)$$

2 CÁLCULO DO NUMERO DE ESPIRAS DO INDUTOR RESSONANTE

$$N_{Lr} = \frac{L_r \cdot I_{Pef} \cdot 10^4}{B_{maxL} \cdot A_e} \quad (169)$$

$$N_{Lr} = \frac{13,22 \cdot 10^{-6} \cdot 4,9 \cdot 10^4}{0,08 \cdot 0,60}$$

$$(170) \quad N_{Lr} \cong 14 \text{ espiras}$$

$$(171)$$

3 CÁLCULO DA BITOLA DO CONDUTOR NO INDUTOR RESSONANTE

$$\Delta = \frac{7,5}{\sqrt{f_s}} = \frac{7,5}{\sqrt{60 \cdot 10^3}} \quad (172)$$

O diâmetro máximo será:

$$d_{max} = 2 \cdot \Delta = 0,06123 \text{ cm} \quad (173)$$

Da tabela de fios de cobre verifica-se que o fio que satisfaz o diâmetro especificado é o 22AWG, com área de cobre igual a:

$$S_{22} = 0,003255 \text{ cm}^2 \quad (174)$$

Calcula-se então a seção do condutor, ou seja, a área de cobre necessária para conduzir a corrente:

$$S_{Lr} = \frac{I_{Pef}}{J_{max}} = \frac{4,9}{400} \quad (175)$$

$$S_{Lr} = 0,01225 \text{ cm}^2 \quad (176)$$

Verifica-se na tabela de fios de cobre que o fio de número 16AWG satisfaz o valor calculado com área de:

$$S_{16} = 0,013088 \text{ cm}^2 \quad (177)$$

Devido à seção do condutor calculado para o enrolamento ser maior que a especificada pela profundidade de penetração, utiliza-se a bitola calculada de modo a obedecer ao efeito pelicular, ou seja, o fio 22AWG.

A área de cobre do fio 22AWG é menor que a área do fio 16AWG, logo deve-se calcular o número de condutores em paralelo que satisfaça a área total do fio 16AWG.

$$N_{Lr_{paralelo}} = \frac{S_{Lr}}{S_{22}} = \frac{0,01225}{0,003255} \quad (178)$$

$$N_{Lr_{paralelo}} \cong 4 \quad (179)$$

4 CÁLCULO DO ESPAÇAMENTO DO ENTREFERRO DO INDUTOR RESSONANTE

Para cálculo do espaçamento do entreferro utiliza-se a equação (180):

$$E_{Lr} = \frac{N_{Lr}^2 \cdot \mu_0 \cdot A_e \cdot 10^{-2}}{L_r} \quad (180)$$

Onde:

$N_{Lr} = 14$ - Número de espiras do indutor ressonante.

$\mu_0 = 4\pi \cdot 10^{-7}$ - Permeabilidade do ar.

$A_e = 0,60$ - Área efetiva da perna central do núcleo.

$L_r = 13,22 \text{ uH}$ - Indutância de ressonância.

Substituindo os valores na equação:

$$E_{Lr} = \frac{14^2 \cdot 4\pi \cdot 10^{-7} \cdot 0,60 \cdot 10^{-2}}{13,22 \cdot 10^{-6}} \quad (181)$$

$$E_{Lr} = 0,1117 \text{ cm} \quad (182)$$

5 CÁLCULO DA POSSIBILIDADE DE EXECUÇÃO DO INDUTOR RESSONANTE

A possibilidade de execução é definida como:

$$P_{EX} = \frac{A_{Wmin}}{A_{Wn\u00edcleo}} < 1 \quad (183)$$

Sendo

$$A_{Wmin} = \frac{N_{Lr} \cdot N_{r_{paralelo}} \cdot S_{22}}{K_W} \quad (184)$$

Onde:

$N_{Lr} = 14$ - Numero de espiras do indutor ressonante.

$K_W = 0,7$ - Fator de enrolamento.

$N_{Lr_{paralelo}} = 4$ - Numero de condutores do indutor ressonante.

Para o fio AWG – 22 verifica-se na tabela de fios que a área da seção transversal, considerando o isolamento esmaltado, é $S_{22iso} = 0,004013cm^2$.

$$A_{Wmin} = \frac{14 \cdot 4 \cdot 0,004013}{0,7} \quad (185)$$

$$A_{Wmin} = 0,32104 \quad (186)$$

Sendo:

$A_w = 0,80cm^2$ - Área da janela do núcleo.

Logo:

$$P_{EX} = \frac{0,32104}{0,80} = 0,40 < 1 \quad (187)$$

Portanto é possível a realização do projeto físico do indutor ressonante.

APÊNDICE C – PROJETO FÍSICO DO INDUTOR DE SAÍDA

1 CÁLCULO DO ENTREFERRO

Para escolha do entreferro é usada a seguinte equação:

$$A_e \cdot A_w = \frac{L_o \cdot I_s^2 \cdot 10^4}{B_{max} \cdot J_{max} \cdot K_w}$$

(188)

Onde:

$K_w = 0,7$ - Fator de enrolamento.

$B_{maxL} = 0,3 \text{ Tesla}$ - Máxima densidade magnética para o indutor.

$J_{max} = 450 \text{ A/cm}^2$ - Máxima densidade de corrente elétrica.

$I_s = 10 \text{ A}$ - Corrente no secundário do transformador.

$L_o = 60,49 \text{ uH}$ - Indutância de saída.

$$A_e \cdot A_w = \frac{60,49 \cdot 10^{-6} \cdot 10^2 \cdot 10^4}{0,3 \cdot 450 \cdot 0,7} \quad (189)$$

$$A_e \cdot A_w = 0,64 \text{ cm}^4 \quad (190)$$

Com isso, o entreferro escolhido foi o E-30/14, com as seguintes características:

$$A_e = 1,20 \text{ cm}^2$$

(191)

$$A_w = 0,85 \text{ cm}^2$$

(192)

$$A_e \cdot A_w = 1,02 \text{ cm}^4 \quad (193)$$

2 CÁLCULO DO NÚMERO DE ESPIRAS DO INDUTOR DE SAÍDA

$$N = \frac{L_o \cdot I_s \cdot 10^4}{B_{max} \cdot A_e} \quad (194)$$

$$N = \frac{60,49 \cdot 10^{-6} \cdot 10 \cdot 10^4}{0,3 \cdot 1,20} \quad (195)$$

$$N \cong 17 \text{ espiras} \quad (196)$$

3 CÁLCULO DA BITOLA DO CONDUTOR DO INDUTOR DE SAÍDA

Calcula-se então a seção do condutor, ou seja, a área de cobre necessária para conduzir a corrente:

$$S_{L_o} = \frac{I_s}{J_{max}} = \frac{10}{450} \quad (197)$$

$$S_{L_o} = 0,0222222 \text{ cm}^2 \quad (198)$$

Verifica-se na tabela de fios de cobre que o fio de numero 13AWG satisfaz o valor calculado com área de:

$$S_{13} = 0,026243 \text{ cm}^2 \quad (199)$$

4 CÁLCULO DO ESPAÇAMENTO DO ENTREFERRO DO INDUTOR DE SAÍDA

A adição de entreferro permite que o indutor opere com valores maiores de corrente no enrolamento sem que ocorra saturação do núcleo.

Para calculo do espaçamento do entreferro utiliza-se a equação (200):

$$E_{L_o} = \frac{N_{L_o}^2 \cdot \mu_0 \cdot A_e \cdot 10^{-2}}{L_o} \quad (200)$$

Onde:

$N_{L_o} = 17$ - Numero de espiras do indutor de saída

$\mu_0 = 4\pi \cdot 10^{-7}$ - Permeabilidade do ar.

$A_e = 1,20 \text{ cm}^2$ - Área efetiva da perna central do núcleo.

$L_o = 60,49 \text{ uH}$ - Indutância de saída.

Substituindo os valores na equação:

$$E_{L_o} = \frac{17 \cdot 4\pi \cdot 10^{-7} \cdot 1,20 \cdot 10^{-2}}{60,49 \cdot 10^{-6}} \quad (201)$$

$$E_{L_o} = 0,0042379 \text{ cm} \quad (202)$$

5 CÁLCULO DA POSSIBILIDADE DE EXECUÇÃO DO INDUTOR DE SAÍDA

A possibilidade de execução é definida como:

$$P_{EX} = \frac{A_{Wmin}}{A_{Wnucleo}} < 1 \quad (203)$$

Sendo

$$A_{Wmin} = \frac{N_{L_o} \cdot N_{L_o \text{ paralelo}} \cdot S_{13}}{K_W} \quad (204)$$

Onde:

$N_{L_o} = 17$ - Numero de espiras do indutor de saída.

$K_W = 0,7$ - Fator de enrolamento.

$N_{L_{oparalelo}} = 1$ - Numero de condutores do indutor de saída.

Para o fio AWG – 13 verifica-se na tabela de fios que a área da seção transversal, considerando o isolamento esmaltado, é $S_{13iso} = 0,029793cm^2$.

$$A_{Wmin} = \frac{17 \cdot 1 \cdot 0,026243}{0,7} \quad (205)$$

$$A_{Wmin} = 0,6373 \quad (206)$$

Sendo:

$A_w = 0,85cm^2$ - Área da janela do núcleo.

Logo:

$$P_{EX} = \frac{0,6373}{0,85} = 0,7498 < 1 \quad (207)$$

Portanto, é possível a realização do projeto físico do indutor de saída.

APÊNDICE D – PROGRAMA DE CONTROLE

```

#include <p30f3010.h>

#define __dsPIC30F__

#include "dsp.h"

#include "adc10.h"

#include "pwm.h"

#include "uart.h"

#include "timer.h"

/*

AN0 - relé

AN1 - sensor corrente

AN2 - sensor tensao

E5-2 - PWMs

*/

intIo, Vin, Vo, Trimpot, D = 0, flag = 0; //Entradas analógicas e razão cíclica

inttxbuff = 0, erro, cont = 4, vref = 0;

long ii = 0, iv = 0, p, temp, iref = 0, ilimit;

charrecv_byte = 0, primeiro_byte = 0;

#define kpv 1

#define kpi 1

#define FCY 32000000 //.....8MHz*16/4 (PLL=16)

#define FPWM120000 //..Freq. de chaveamento (divide por 2 no modo up/down)

#define PERIODFCY/FPWM //.....número de contagem no período

#define CYCLE_BY_CYCLE_PROTECTION 0x0087; //.....ação no PWM em caso de fautas

#define FAULT_CAUSES_PWM_SHUTDOWN 0x0007; //.....ação no PWM em caso de fautas

#define NO_FAULT_PROTECTION 0x0000; //..... PWM sem proteção

// #define LED_PWM

// #define LED_AD

```

```

#define _T2IF

#define BT1      !PORTFbits.RF2//.....Chave de seleção - pino 17

#define BT1_TRIS  TRISFbits.TRISF2 //.....Latch da da chave - Pino 17

#define LED1_TRIS  TRISDbits.TRISD1//..... Latch pino 14

#define RELE      PORTBbits.RB0

#define RELE_TRIS  TRISBbits.TRISB0

#define _CORRENTE

#define _CASCATA

#define TAXA_PWM

#define TAXA_AD

#define LED1 a

#if defined LED_PWM

    #define TAXA_PWM PORTDbits.RD1 = ~PORTDbits.RD1;

    int a;

#elif defined LED_AD

    #define TAXA_AD PORTDbits.RD1 = ~PORTDbits.RD1;

    int a;

#else

    #define LED1 PORTDbits.RD1

#endif

#if defined _CORRENTE

    #define CORRENTE

#elifdefined _CASCATA

    #define CASCATA

    #define CORRENTE

#endif

enum ESTADO{

    trimpot,

    malha_aberta,

```

```

        malha_fechada
    } estado = trimpot;

    _FOSC(CSW_FSCM_OFF & XT_PLL16);//.....oscilador cristal e PLL=16
    _FWDT(WDT_OFF);//.....desliga o watch-dog
    _FBORPOR(PBOR_ON & BORV_20 & PWRT_64 & MCLR_EN);//.....fontes de reset
    _FGS(CODE_PROT_OFF);//.....desabilita as proteções de código
    //=====
voidPuchar(unsigned char data1, unsigned char data2);

//Interrupção do PWM =====
void __attribute__((__interrupt__)) _PWMInterrupt( void )
{
    TAXA_PWM//.....ocorre a cada 33us ou taxa de amostragem igual a T=30kHz
    IFS2bits.PWMIF = 0;//..... Zera flag de interrupção PWM
    D = Trimpot;
    if(flag == 0){
        PDC3 = D;//.....Atualiza a razão cíclica do conversor
        PDC2 = 0;
    }else{
        PDC3 = 0;
        PDC2 = D;
    }
    flag = ~flag;
    if(estado == malha_fechada)
    {
#ifdef CASCATA
        if(cont >= 4)
        {
            erro = vref - Vo;
            iv = iv + __builtin_mulss(erro, 7000) >> 15;

```

```

        if(iv < -32767)
            iv = -32767;
        else if(iv > 31767)
            iv = 32767;
        if(erro > 0)
            p = __builtin_mulss(kpv, erro);
        else
            p = 0;
        iref = (int)p + (int)iv;
        if(iref < 0)
            iref = 0;
        cont = 0;
    }
    cont++;
#endif

#ifdef CORRENTE
    erro = (int)iref - Io;
    ii = ii + __builtin_mulss(erro, 30000) >> 15;
    if(ii < -32767)
        ii = -32767;
    else if(ii > 31767)
        ii = 32767;
    if(erro > 0)
        p = __builtin_mulss(kpi, erro);
    else
        p = 0;
    temp = (int)p + (int)ii; // + der + ff;
    if(temp < 0)
        temp = 0;

```

```

else if(temp > 533)
    temp = 533;

D = temp;
#endif
}

TAXA_PWM//.....complemento do nível lógico no pino 14 - Taxa
}

//Interrupção RX UART
=====

void __attribute__((__interrupt__)) _U1RXInterrupt(void)
{
    IFS0bits.U1RXIF = 0;

    //U1TXREG = U1RXREG;

    if(estado == malha_fechada){
        recebe_int(U1RXREG);
    }elseif (U1RXREG == 70){
        //    IniTIMER(32000000);
        estado == malha_fechada;
    }elseif (U1RXREG == 65){
        IniTIMER(32000000);
        estado == malha_aberta;
    } else if (U1RXREG == 84){
        IFS0bits.T3IF = 1;
        estado == trimpot;
    }

    if(estado == malha_aberta)
        if(U1RXREG == 43 && D < 2*PERIOD)
            D+=10;
        else if (U1RXREG == 45 && D > 10 )

```



```

        D-=10;

    }

//Interrupção TX UART
=====

void __attribute__((__interrupt__)) _U1TXInterrupt(void)
{
    IFS0bits.U1TXIF = 0;

    txbuff--;

}

//=====

//Interrupção Timer 3 =====

void __attribute__((__interrupt__)) _T3Interrupt(void)
{
    IFS0bits.T3IF = 0;

    while(!U1STAbits.TRMT);

    putint(Vo | 8192);

    putint(Io);

}

//=====

//Interrupção do AD =====

void __attribute__((__interrupt__)) _ADCInterrupt (void)
{
    TAXA_AD

    IFS0bits.ADIF = 0;//.....zera flag de interrupção do AD

    Trimpot = ADCBUF0;

    Vo = ADCBUF3; //.....Valor do potenciômetro R14

    Io = ADCBUF2;//.....Valor da corrente de saída

    //Puchar(Vo,Trimpot);

    TAXA_AD

```

```

}

//=====

//Inicialização do PWM =====

voidInitMCPWM(void)//.....Gera os PWMs 1, 2 e 3

{
    TRISEbits.TRISE0=0;//.....Pino 25 - saída - PWM1
    TRISEbits.TRISE1=0;
    TRISEbits.TRISE2=0;//.....Pino 23 - saída - PWM2
    TRISEbits.TRISE3=0;
    TRISEbits.TRISE4=0;//.....Pino 21 - saída - PWM3
    TRISEbits.TRISE5=0;

    PTPER = PERIOD;//.....período de chaveamento

    DTCON1 = PWM_DTA63 & PWM_DTAPS1 & PWM_DTB0 &
    PWM_DTBPS1;//0;//.....não tem tempo morto

    PWMCON1 = PWM_PEN1L & PWM_PEN2L & PWM_PEN3L & PWM_PEN1H &
    PWM_PEN2H &

        PWM_PEN3H & PWM_MOD1_COMP & PWM_MOD2_COMP &
    PWM_MOD3_COMP;//0b0000011100000111;//..... Habilita PWM_123 (somentesaída LOW)

    PWMCON2 = PWM_UEN & PWM_OSYNC_PWM &
    PWM_SEVOPS1;//0b0000111100000010;

    PDC1 = 0;//.....Inicia PPWM1 com razão cíclica nula

    PDC2 = 0;//.....Inicia PPWM2 com razão cíclica nula

    PDC3 = 0;//.....Inicia PPWM3 com razão cíclica nula

    SEVTCMP = 1;

    PTCON = PWM_EN & PWM_IDLE_CON & PWM_OP_SCALE1 &
    PWM_IPCLK_SCALE1 &

        PWM_MOD_FREE;//0b1000000000000000;

    FLTACON = NO_FAULT_PROTECTION;//.....desabilitaproteção

    IFS2bits.PWMIF = 0;

    IEC2bits.PWMIE = 1;//..... Habilita interrupção PWM
}

```

```

//=====
//Inicializaçãodo AD =====
void InitADC10(void)
{
    ADCON1 = ADC_AUTO_SAMPLING_ON & ADC_SAMPLE_SIMULTANEOUS &
    ADC_CLK_MPWM &
    ADC_FORMAT_INTG & ADC_IDLE_CONTINUE & ADC_MODULE_OFF;//0b00000000
    11101100;

    ADCON2 = ADC_ALT_INPUT_OFF & ADC_ALT_BUF_OFF & ADC_SAMPLES_PER_INT_3 &
    ADC_CONVERT_CH_0ABC & ADC_SCAN_OFF &
    ADC_VREF_AVDD_AVSS;//0b00000011 00001000;

    ADCON3 = ADC_CONV_CLK_2Tcy & ADC_CONV_CLK_SYSTEM &
    ADC_SAMPLE_TIME_1;//0b00000001 00000100;

    ADCHS = ADC_CH0_POS_SAMPLEA_AN3 & ADC_CH0_NEG_SAMPLEA_NVREF &
    ADC_CHX_POS_SAMPLEA_AN0AN1AN2 & ADC_CHX_NEG_SAMPLEA_NVREF &
    ADC_CH0_POS_SAMPLEB_AN0 & ADC_CH0_NEG_SAMPLEB_NVREF &
    ADC_CHX_POS_SAMPLEB_AN0AN1AN2 &
    ADC_CHX_NEG_SAMPLEB_NVREF;//0b00000000 00000011;

    ADPCFG = ENABLE_AN1_ANA & ENABLE_AN2_ANA &
    ENABLE_AN3_ANA; //0b1111111111110000;//..... Pinos 2, 3, 4 e 5 são entradas dos ADs

    //ADCSSL = 0b0000000000001111;//scan AN0, AN1, AN2, AN3

    //PTCONbits.PTEN = 1;//.....Habillita o AD

    IEC0bits.ADIE = 1;//.....Habillita interrupção do AD

    ADCON1bits.ADON = 1;//.....Liga o AD
}
//=====
//Inicialização do uart =====
voidIniUART(void)
{
    U1BRG = 207;          // U1BRG= FCY/(16*BAUDRATE) - 1
}

```

```

U1MODE = UART_1STOPBIT & UART_NO_PAR_8BIT & UART_EN_ABAUD &
UART_DIS_LOOPBACK

& UART_DIS_WAKE & UART_ALTRX_ALTTX & UART_IDLE_CON & UART_EN;

U1STA = UART_ADR_DETECT_DIS & UART_INT_RX_CHAR & UART_TX_ENABLE &
UART_TX_PIN_NORMAL

& UART_INT_TX;

    IFS0bits.U1RXIF = 0;

    IEC0bits.U1RXIE = 1;

    IFS0bits.U1TXIF = 0;

    IEC0bits.U1TXIE = 1;

/*U1MODEbits.STSEL = 0;

U1MODEbits.PDSEL = 0;

U1MODEbits.ABAUD = 1;

U1MODEbits.LPBACK = 0 ;

U1MODEbits.WAKE = 0;

U1MODEbits.ALTI0 = 1;

U1MODEbits.USIDL = 0;

U1MODEbits.UARTEN = 1;

U1STAbits.ADDEN =0;

U1STAbits.URXISEL=0;

U1STAbits.UTXEN =1;

U1STAbits.UTXBRK =0;

U1STAbits.UTXISEL=0;*/

}

//=====

//Inicializaçãodo Timer =====

voidIniTIMER(long int timer)

{

    PR2 = timer & 0xFFFF;

```

```

    PR3 = timer >> 16;

    T2CON = T2_SOURCE_INT & T2_32BIT_MODE_ON & T2_PS_1_1 & T2_GATE_OFF &
T2_IDLE_CON

                & T2_ON;

    IEC0bits.T3IE = 1;

    IFS0bits.T3IF = 0;

}

//=====

//Programa principal =====

int main (void)

{

    while(!BT1);

    RELE_TRIS = 0;

    RELE = 0;

LED1_TRIS = 0;//.....Pino do led como saída

PORTDbits.RD1 = 0;//.....Desliga o LED

    BT1_TRIS = 1;//.....Pino da chave como entrada

    D = 0;

InitMCPWM();//.....Inicializa PWM 1, 2 e 3

InitADC10();//.....Inicializa os ADs

IniUART();

    LED1 = 1;

    RELE = 1;

    while (1)//.....Laço infinito

    {

        }

}

voidPuchar(unsigned char data1, unsigned char data2)

{

```

```

if(txbuff<3){// Espera se o buffer estiver cheio

    U1TXREG = data1;          // Coloca o valor no Buffer do DMA

    U1TXREG = data2;

    txbuff += 2;

}

}

voidputint (int data)

{

    char primeiro, segundo;

    primeiro = 127 & data | 128;

    segundo = (16256 & data) >> 7;

    U1TXREG = primeiro;      // Coloca o valor no Buffer do DMA

    U1TXREG = segundo;

}

voidrecebe_int(char buf)

{

    int temp;

    if(!recv_byte&& (buf& 128)){

        primeiro_byte == buf& 127;

        recv_byte = 1;

    } else if (recv_byte){

        temp = buf;

        temp<<= 7;

        temp |= primeiro_byte;

        if(buf& 64){

            vref = temp;

            putint(vref | 8192);

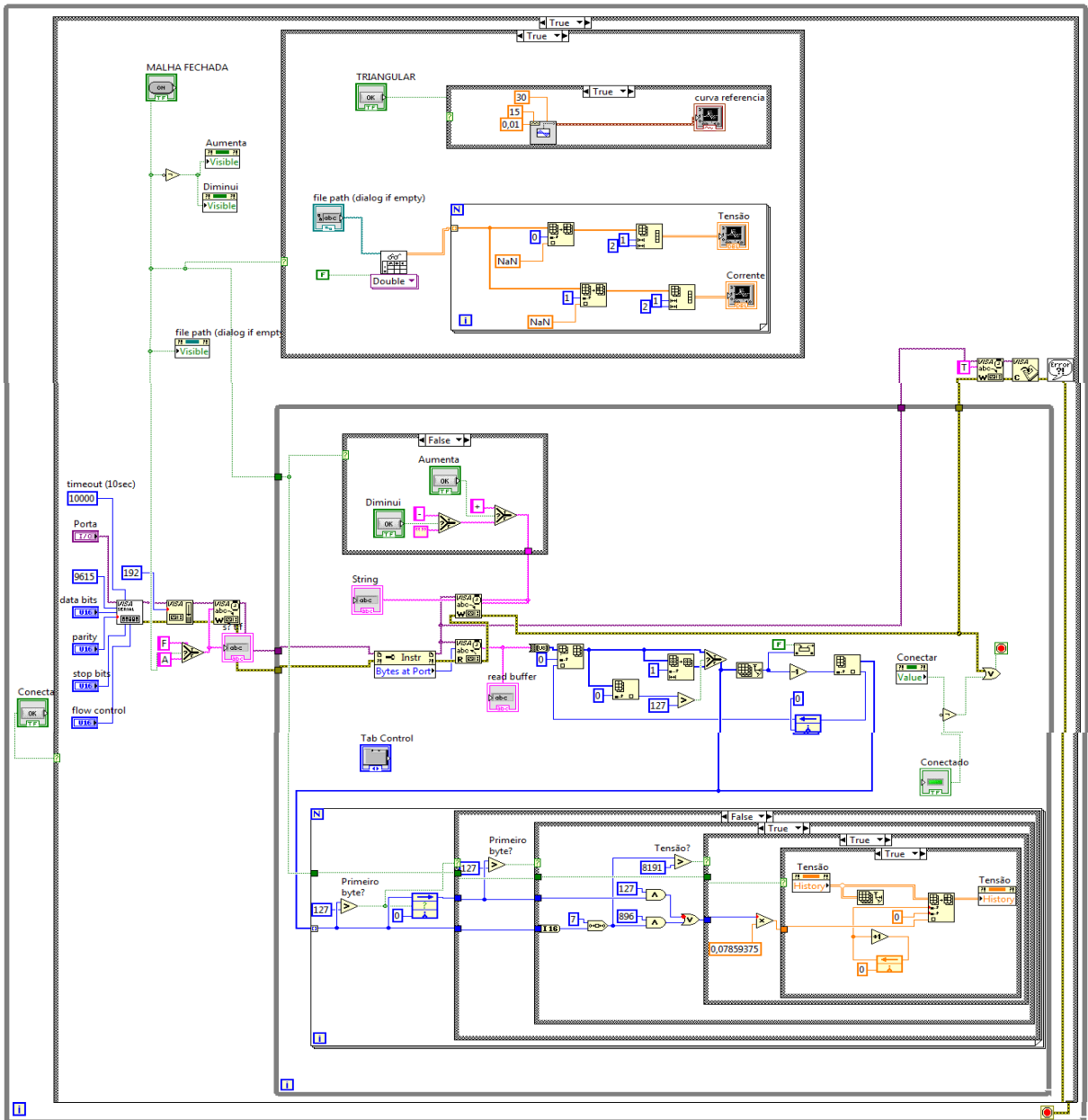
        } else {

            ilimit = temp;

```

```
        putint(ilit);  
    }  
    recv_byte = 0;  
}  
}
```

APÊNDICE E – PROGRAMA DA INTERFACE



APÊNDICE F – CIRCUITO DETALHADO DE POTÊNCIA

