

**UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ**  
**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**  
**MESTRADO EM ENGENHARIA ELÉTRICA**

**JEAN DOS SANTOS**

**CONVERTOR CC-CA BIDIRECIONAL MONOFÁSICO TIPO T DE  
CINCO NÍVEIS**

**DISSERTAÇÃO**

**PONTA GROSSA**

**2018**

**JEAN DOS SANTOS**

**CONVERTOR CC-CA BIDIRECIONAL MONOFÁSICO TIPO T DE  
CINCO NÍVEIS**

Dissertação apresentada como requisito parcial à obtenção do título de Mestre em Engenharia Elétrica, do Programa de Pós-Graduação em Engenharia Elétrica, da Universidade Tecnológica Federal do Paraná. Área de Concentração: Eletrônica de Potência.

Orientador: Prof. Dr. Eloi Agostini Junior

**PONTA GROSSA**

**2018**

Ficha catalográfica elaborada pelo Departamento de Biblioteca  
da Universidade Tecnológica Federal do Paraná, Campus Ponta Grossa  
n.16/19

S237 Santos, Jean dos

Conversor CC-CA bidirecional monofásico tipo T de cinco níveis. / Jean dos Santos, 2018.

197 f. : il. ; 30 cm.

Orientador: Prof. Dr. Eloi Agostini Junior

Dissertação (Mestrado em Engenharia Elétrica) - Programa de Pós-Graduação em Engenharia Elétrica. Universidade Tecnológica Federal do Paraná, Ponta Grossa, 2018.

1. Inversores elétricos. 2. Conversores de corrente elétrica. 3. Eletrônica de potência. 4. Engenharia elétrica. I. Agostini Junior, Eloi. II. Universidade Tecnológica Federal do Paraná. III. Título.

CDD 621.3

## **FOLHA DE APROVAÇÃO**

Título da Dissertação Nº 44/2018

**CONVERSOR CC-CA BIDIRECIONAL MONOFÁSICO TIPO T DE CINCO NÍVEIS**

por

**JEAN DOS SANTOS**

Esta Dissertação foi apresentada às 14:00 de 12 de Dezembro de 2018 como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica, na área de concentração em Eletrônica de Potência e na linha de pesquisa em Processamento de Energia, do Programa de Pós-Graduação em Engenharia Elétrica. O candidato foi arguido pela Banca Examinadora composta pelos professores abaixo citados. Após deliberação, a Banca Examinadora considerou o trabalho aprovado.

Prof. Dr. Eloi Agostini Junior  
Orientador

Prof. Dr. Claudinor Bitencourt Nascimento  
Universidade Tecnológica Federal do Paraná - UTFPR

Prof. Dr. Clóvis Antônio Petry  
Instituto Federal de Educação, Ciência e Tecnologia de SC

Prof. Dr. Angelo Marcelo Tuset  
Coordenador do PPGEE

Dedico este trabalho a minha família e aos  
meus amigos, pelo incentivo, apoio e  
momentos de ausência.

## AGRADECIMENTOS

Este trabalho não poderia ser realizado sem a ajuda de diversas pessoas e/ou instituição às quais presto minha homenagem. Primeiramente, agradeço a minha família pelo carinho, incentivo e apoio incondicional em todos os momentos da minha vida. Agradeço aos meus pais, minha namorada Aline e minha irmã Carol, que durante durante estes dois anos foram compreensivos e pacientes, diante nos desafios, da distância e de minha ausência.

Ao meu orientador, que me mostrou os caminhos a serem seguidos e pela confiança depositada. Pela excelente orientação, total disponibilidade e atenção. Com muita competência e sabedoria soube guiar as atividades e desafios encontrados ao longo do desenvolvimento desta dissertação, contribuindo para minha formação e crescimento, profissional e pessoal.

A todos os professores do departamento, que ajudaram de forma direta e indireta na conclusão deste trabalho, onde ministraram matérias com competência, transmitindo uma pequena parte de seus conhecimentos. Aos amigos e colegas Adriano, Diego, Ednilson, Fábio, Felipe, Letícia, Lucas, Rafael e Robson, que durante estes dois anos compartilhamos conhecimentos, risadas e muitas xícaras de café.

Agraço a Capes pelo apoio financeiro e a UTFPR-PG pela estrutura disponibilizada para a realização deste curso. Enfim, a todos que de alguma forma contribuíram para a realização desta dissertação.

## RESUMO

SANTOS, Jean dos. **Conversor CC-CA bidirecional monofásico tipo T de cinco níveis..** 2018. 197 f. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2018.

Esta dissertação apresenta a análise e implementação de um conversor CC-CA bidirecional monofásico tipo T de cinco níveis, com o objetivo final de conectá-lo à rede de distribuição de energia. Análises estáticas e dinâmicas são demonstradas, bem como, os esforços em cada componente da estrutura. Uma metodologia de projeto é indicada, visando a implementação prática da topologia, com potência de saída de 2500 VA e 220  $V_{ef}$ . Todas as expressões desenvolvidas por meio da análise matemática do conversor são validadas por meio de simulações numéricas, comprovando a veracidade do equacionamento apresentado. Aspectos positivos do conversor abordado são observados, quando uma comparação com o conversor ponte completa é realizada. Assim, um melhor rendimento global do sistema é alcançado. Os principais aspectos positivos encontrados no conversor estudado são: a) perdas no indutor do filtro passa baixa menores; as comutações em todos os interruptores ocorrem com metade do valor de tensão do barramento CC; de um total de seis semicondutores, dois comutam somente em baixa frequência e quatro alteram entre comutação dissipativa e não dissipativa. b) com a modulação de cinco níveis, uma melhor qualidade do sinal gerado é constatada, reduzindo distorções harmônicas e interferências eletromagnéticas. Sendo assim, ao final, comprovam-se estas características por meio de uma implementação prática. Resultados de simulações e experimentais são apresentados, com a finalidade de validar todo o estudo desenvolvido neste trabalho.

**Palavras-chave:** Inversor. Cinco níveis. Conversor bidirecional. Conversor tipo T. Conversor CC-CA.

## ABSTRACT

SANTOS, Jean dos. **Five-level T-type single-phase DC-CA bidirectional converter**. 2018. 197 p. Dissertation (Master's Degree in Electrical Engineering) – Federal University of Technology – Paraná. Ponta Grossa, 2018.

This dissertation presents the analysis and implementation of a five level T-type single-phase CC-CA bidirectional converter, with the main goal of connecting it to the electric grid. Static and dynamic analyses are demonstrated, as well as, the stresses on each component of the structure. A design methodology is indicated, seeking the practical implementation of the topology, with a rated power of 2500 VA and 220  $V_{RMS}$ . All expressions developed through the mathematical analysis of the converter are validated by numerical simulations, proving the veracity of the presented equations. Positive aspects of the converter are observed, when a comparison with the H bridge converter is performed. Thus, resulting in a better efficiency. The main positive aspects found in the studied converter are: a) reduced losses in the inductor of the low pass filter; the switching in all the switches occurs with half the dc-link voltage; with a total of six semiconductors, two commutes at low frequency and four changes between dissipative and non-dissipative switching. b) with the five-level modulation, a better quality of the generated signal is verified, reducing harmonic distortions and electromagnetic interference. Therefore, in the end, these characteristics are proved by means of a practical implementation. Simulation and experimental results are presented with the purpose of validating the whole study developed in this work.

**Keywords:** Inverter. Five level. Bidirectional converter. T-type converter. CC-CA converter.



## LISTA DE ILUSTRAÇÕES

Figura 1 – Inversor monofásico tipo T. . . . .	20
Figura 2 – Conversor monofásico ponte completa ( <i>H-Bridge</i> ). . . . .	24
Figura 3 – Modulação bipolar e modulação unipolar. . . . .	26
Figura 4 – NPC-PWM inverter. . . . .	27
Figura 5 – NPC PWM inverter. . . . .	28
Figura 6 – Conversor NPC monofásico, três níveis. . . . .	29
Figura 7 – Conversor NPC monofásico, cinco níveis. . . . .	29
Figura 8 – Conversor NPC monofásico, cinco níveis. . . . .	30
Figura 9 – Conversor trifásico ponte completa de cinco níveis (VSI). . . . .	31
Figura 10 – Conversor monofásico ponte completa de cinco níveis (VSI). . . . .	32
Figura 11 – Conversor monofásico ponte completa em cascata de cinco níveis (CSI). . . . .	33
Figura 12 – Conversor com capacitor flutuante (FCI) monofásico de cinco níveis. . . . .	34
Figura 13 – Inversor monofásico tipo T. . . . .	35
Figura 14 – Modulação <i>phase-shifted</i> de sete níveis ( $m_f = 3, m_a = 0,8, f_m = 60\text{hz}$ e $f_{cr} = 180\text{hz}$ ). . . . .	37
Figura 15 – Modulação <i>leve-shifted</i> . a) PD cinco níveis. b) APOD cinco níveis. c) POD cinco níveis. . . . .	38
Figura 16 – Conversor CC-CA bidirecional monofásico tipo T de cinco níveis. . . . .	45
Figura 17 – Ângulo $\phi$ vs. operação do conversor. . . . .	46
Figura 18 – Circuito modulador. . . . .	48
Figura 19 – Modulação (seta azul = $I_g > 0$ , seta verde = $I_g < 0$ ). . . . .	50
Figura 20 – Circuito equivalente da primeira etapa setor 1. . . . .	56
Figura 21 – Circuito equivalente da segunda etapa setor 1. . . . .	56
Figura 22 – Conversor operando no setor 1. . . . .	57
Figura 23 – Circuito equivalente da primeira etapa setor 2. . . . .	58
Figura 24 – Circuito equivalente da segunda etapa setor 2. . . . .	59
Figura 25 – Conversor operando setor 2. . . . .	60
Figura 26 – Circuito equivalente da primeira etapa setor 3. . . . .	61
Figura 27 – Circuito equivalente da segunda etapa setor 3. . . . .	61
Figura 28 – Conversor operando setor 3. . . . .	62
Figura 29 – Circuito equivalente da primeira etapa setor 4. . . . .	63
Figura 30 – Circuito equivalente da segunda etapa setor 4. . . . .	64
Figura 31 – Conversor operando setor 4. . . . .	64
Figura 32 – Etapas de operação genéricas. . . . .	66
Figura 33 – Tensões $v_g(\theta)$ , $v_{ab}(\theta, t)$ e tensão no indutor $v_{Lg}(\theta, t)$ . . . . .	67
Figura 34 – Conversor conectado com a rede. . . . .	67
Figura 35 – Ganho estático (linha contínua $\phi = 0^\circ$ , linha tracejada $\phi = 180^\circ$ ). . . . .	70
Figura 36 – Ganho estático. . . . .	71
Figura 37 – Correntes $i_{Lg}(\theta, t)$ e $i_{Cg}(\theta, t)$ . . . . .	74
Figura 38 – Corrente média em $S_1$ e $S_3$ . . . . .	82
Figura 39 – Corrente eficaz em $S_1$ e $S_3$ . . . . .	82
Figura 40 – Corrente média em $S_2$ e $S_4$ . . . . .	83
Figura 41 – Corrente eficaz em $S_5$ e $S_6$ . . . . .	84
Figura 42 – Inversor monofásico tipo T de cinco níveis. . . . .	86

Figura 43 – Circuito equivalente inversor monofásico tipo T de cinco níveis (ideal). . . . .	86
Figura 44 – Circuito equivalente do conversor, considerando as resistências série de $C_g$ e $L_g$ . . . . .	88
Figura 45 – Conversor conectado com a rede. . . . .	89
Figura 46 – Circuito equivalente do conversor (ideal), conectado com a rede. . . . .	90
Figura 47 – Circuito equivalente do conversor conectado com a rede, considerando as resistências série de $C_g$ , $L_c$ e $L_g$ . . . . .	91
Figura 48 – Comparativo entre tipos de materiais empregados em núcleos magnéticos. . . . .	103
Figura 49 – Circuito analógico para leitura de tensão contínua. . . . .	106
Figura 50 – Circuito analógico para leitura de tensão alternada. . . . .	107
Figura 51 – Circuito analógico para leitura de corrente alternada. . . . .	108
Figura 52 – Circuito utilizado para elevar o nível de tensão de 3,3 V para 15,0 V dos pulsos de comando. . . . .	109
Figura 53 – Modelo 3D do projeto da PCI. (1) - Circuitos de aquisição de sinais, <i>Buffers</i> , proteção e fontes auxiliares; (2) - Circuitos de comando dos interruptores; (3) - Estágio de potência. . . . .	110
Figura 54 – Protótipo do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. . . . .	110
Figura 55 – Diagrama completo do sistema, incluindo estágio de potência, pontos de medições e malhas de controle (linha amarela = tensão capacitor $C_1$ , linha verde = tensão capacitor $C_2$ , linha azul = tensão da rede, linha vermelha = corrente indutor $L_g$ ). . . . .	111
Figura 56 – Diagrama completo do sistema. . . . .	112
Figura 57 – Diagrama para implementação do PLL. . . . .	113
Figura 58 – Diagrama para implementação do controle para balanceamento de tensão nos capacitores $C_1$ e $C_2$ . . . . .	115
Figura 59 – Diagrama de Bode, controlador e planta. . . . .	116
Figura 60 – Resposta ao degrau unitário, com controlador PI. . . . .	117
Figura 61 – Diagrama malha controle de corrente. . . . .	118
Figura 62 – Diagrama malha controle de corrente. . . . .	120
Figura 63 – Diagrama de Bode da planta, com e sem atraso de 20 $\mu s$ . (azul = (MG=inf., MF=90°); vermelho = (MG=-0.421dB, MF=-40° em 118kHz)) . . . . .	120
Figura 64 – Diagrama de Bode do filtro <i>notch</i> projetado. . . . .	121
Figura 65 – Diagrama de Bode da planta, filtro <i>notch</i> e $PI_c$ . . . . .	122
Figura 66 – Diagrama de Bode da planta, filtro <i>notch</i> , $PI_c$ e proporcional ressonante (1ª, 3ª, 5ª e 7ª harmônicas). . . . .	123
Figura 67 – Resposta ao degrau unitário. . . . .	124
Figura 68 – Inversor, tensões ( $v_g = 220V$ ) e correntes eficazes ( $i_{Lg}$ e $i_g = 11,3636A$ ). . . . .	127
Figura 69 – Inversor, tensões ( $v_g = 127V$ ) e correntes eficazes ( $i_{Lg}$ e $i_g = 5,707A$ ). . . . .	128
Figura 70 – Retificador, tensões ( $v_g = 220V$ ) e correntes eficazes ( $i_{Lg}$ e $i_g = 11,3636A$ ). . . . .	129
Figura 71 – Retificador, tensões ( $v_g = 127V$ ) e correntes eficazes ( $i_{Lg}$ e $i_g = 5,707A$ ). . . . .	129
Figura 72 – Tensão e corrente no indutor $L_g$ , setor 1. . . . .	130
Figura 73 – Tensão e corrente no indutor $L_g$ , setor 2. . . . .	131
Figura 74 – Correntes nos indutores $L_g$ e $L_c$ . . . . .	131
Figura 75 – Ondulação de corrente em $L_c$ . . . . .	132
Figura 76 – Tensão e corrente no capacitor $C_g$ , setor 2. . . . .	133
Figura 77 – Correntes $i_{Cg}(\theta,t)$ e $i_{Lg}(\theta,t)$ . . . . .	133
Figura 78 – Tensão e corrente nos capacitores $C_1$ (vermelho) e $C_2$ (azul). . . . .	134
Figura 79 – Corrente nos semicondutores, para $\phi = 0$ . . . . .	135
Figura 80 – Esforços em $S_5/D_5$ e $S_6/D_6$ . . . . .	136

Figura 81 – Esforços em $S_6$ e $D_6$ , setor 2. . . . .	136
Figura 82 – Tensão sobre os semicondutores. . . . .	137
Figura 83 – Corrente nos dispositivos um e três, modo retificador. . . . .	138
Figura 84 – Corrente na fonte $V_{CC}$ , para $\phi = 0^\circ$ . . . . .	139
Figura 85 – Corrente na fonte $V_{CC}$ , para $\phi = 180^\circ$ . . . . .	139
Figura 86 – Validação das funções de transferência $v_{Cg}(\theta)/\delta(\theta)$ e $i_{Lg}(\theta,s)/\delta(\theta)$ . . . . .	140
Figura 87 – Validação função de transferência $i_{Lg}(\theta,s)/\delta(\theta)$ . . . . .	141
Figura 88 – Validação função de transferência $i_g(\theta)/\delta(\theta)$ . . . . .	142
Figura 89 – Validação função de transferência $v_{Cg}(\theta)/\delta(\theta)$ . . . . .	142
Figura 90 – Validação função de transferência $i_{Lg}(\theta,s)/\delta(\theta)$ ( $R_{Lg} = 1\Omega$ , $R_{Lc} = 0,5\Omega$ e $R_{Cg} = 0,2\Omega$ ). . . . .	143
Figura 91 – Validação função de transferência $i_g(\theta)/\delta(\theta)$ ( $R_{Lg} = 1\Omega$ , $R_{Lc} = 0,5\Omega$ e $R_{Cg} = 0,2\Omega$ ). . . . .	143
Figura 92 – Validação função de transferência $v_{Cg}(\theta)/\delta(\theta)$ ( $R_{Lg} = 1\Omega$ , $R_{Lc} = 0,5\Omega$ e $R_{Cg} = 0,2\Omega$ ). . . . .	144
Figura 93 – Modulação cinco níveis, com $M = 0,7778$ (com compensação de tempo morto). . . . .	145
Figura 94 – Modulação cinco níveis, com $M = 0,7778$ e carga resistiva (com compensação de tempo morto). . . . .	146
Figura 95 – Corrente $i_g(\theta)$ e tensão $v_g(\theta)$ (com compensação de tempo morto). . . . .	146
Figura 96 – Modulação cinco níveis, com $M = 0,7778$ e carga resistiva (sem compensação de tempo morto). . . . .	147
Figura 97 – Comutações nos interruptores $V_{S1}$ e $V_{S3}$ . . . . .	148
Figura 98 – Tensão de bloqueio nas comutações. Tensão entre dreno e fonte do MOSFET $S_1$ . . . . .	149
Figura 99 – Ondulação de tensão nos capacitores $C_1$ e $C_2$ , para operação em malha aberta. . . . .	149
Figura 100 – Comportamento da corrente $i_{Lg}$ com degrau de referência de: $M=0,6$ para $M=0,7$ . . . . .	150
Figura 101 – Rendimento experimental (vermelho) e Rendimento estimado no equacionamento do conversor CC-CA bidirecional monofásico tipo T de cinco níveis (azul). . . . .	151
Figura 102 – Comparativo de rendimento experimental entre a topologia abordada neste estudo (vermelho) e o conversor ponte completa monofásico (azul). . . . .	151
Figura 103 – Resultado experimental conversor operando em malha fechada, com controle da corrente $i_g(\theta)$ . . . . .	153
Figura 104 – Resultado experimental conversor operando em malha fechada, com controle da corrente $i_g(\theta)$ . . . . .	154
Figura 105 – Conversor operando em malha fechada, com e sem controle das tensões $v_{C1}$ e $v_{C2}$ . . . . .	154
Figura 106 – Conversor operando em malha fechada, controle da tensão $v_g(\theta)$ . . . . .	155
Figura 107 – Sinais de tensão da rede de distribuição de energia ( $v_g(\theta)$ ) e PLL. . . . .	156
Figura 108 – Sinais de tensão $v_g(\theta)$ e corrente $i_g(\theta)$ . . . . .	157
Figura 109 – Resultado experimental conversor operando em malha fechada como inversor e conectado à rede. . . . .	158
Figura 110 – Curva da TDH da corrente $i_g(\theta)$ , obtida experimentalmente. . . . .	159
Figura 111 – Operação como retificador. . . . .	159
Figura 112 – Capacitâncias nos MOSFETs do tipo CoolMos. . . . .	171
Figura 113 – Relação entre tensão e resistência por $mm^2$ . . . . .	172
Figura 114 – Taxa de distorção harmônica, modulação <i>phase-shifted</i> e <i>leve-shifted</i> (PD). . . . .	172

Figura 115 –Curva típica de carga de gatilho. . . . .	173
Figura 116 –Comutação interruptor $S_2$ . . . . .	196
Figura 117 –Comutação interruptor $S_4$ . . . . .	196
Figura 118 –Comutação interruptor $S_5$ . . . . .	197
Figura 119 –Comutação interruptor $S_6$ . . . . .	197

## LISTA DE TABELAS

Tabela 1 – Estados de comando dos semicondutores para cada setor. . . . .	49
Tabela 2 – Características de comutação em cada interruptor. . . . .	65
Tabela 3 – Especificações de projeto. . . . .	95
Tabela 4 – Componentes calculados. . . . .	98
Tabela 5 – Quantização dos esforços nos semicondutores. . . . .	101
Tabela 6 – Estimativa das perdas nos semicondutores. . . . .	102
Tabela 7 – Especificações núcleo toroidal Amogreentech APH46P60. . . . .	103
Tabela 8 – Dados dos indutores $L_g$ e $L_c$ . . . . .	104
Tabela 9 – Especificações finais dos indutores $L_g$ e $L_c$ , obtidas experimentalmente. . . . .	105
Tabela 10 – Perdas estimadas no cobre, em $L_g$ e $L_c$ . . . . .	105
Tabela 11 – Informações circuitos aquisição de sinais, com conversor em operação nominal. . . . .	108
Tabela 12 – Dados para projeto do controle. . . . .	119
Tabela 13 – Comparativo entre resultados de simulações com resultados das equações. . . . .	130
Tabela 14 – Ângulos de máximas ondulações de corrente e tensão. . . . .	131
Tabela 15 – Comparativo entre resultados de simulações e valores teóricos das equações . . . . .	134
Tabela 16 – Comparativo entre resultados de simulações e valores teóricos das equações . . . . .	137
Tabela 17 – Comparativo entre resultados de simulações e valores teóricos das equações . . . . .	139
Tabela 18 – Comparativo entre resultados de simulações e valores teóricos das equações. . . . .	144
Tabela 19 – Análise de qualidade dos sinais $i_g(\theta)$ e $v_g(\theta)$ , em malha aberta. . . . .	147
Tabela 20 – Análise de qualidade dos sinais $i_g(\theta)$ e $v_g(\theta)$ , em malha fechada. . . . .	155
Tabela 21 – Comparativo entre resultados de simulação, experimental e equacionamento. . . . .	160

## LISTA DE ABREVIATURAS, SIGLAS E ACRÔNIMOS

### ABREVIATURAS

FT	Função de transferência
MG	Margem de ganho
MF	Margem de fase
PCI	Placa de circuito impresso
PLL	<i>Phase-locked loop</i>

### SIGLAS

CA	Corrente Alternada
CC	Corrente Contínua
CSI	<i>Current Source Inverter</i>
GE	<i>General Electric</i>
Hz	<i>Hertz</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
KV	Quilovolt
KVA	Quilovolt-ampere
PI	Proporcional Integral
PU	Por Unidade
RMS	Corrente eficaz
UPS	<i>Uninterruptible Power Supply</i>
UTFPR	Universidade Tecnológica Federal do Paraná
VSI	<i>Voltage Source Inverter</i>

### ACRÔNIMOS

MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
Si	<i>Silicon</i>

## LISTA DE SÍMBOLOS

### LETRAS LATINAS

$A$	Unidade de corrente	[Ampere]
$V$	Unidade de tensão	[Volt]
$W$	Unidade de potência	[Watt]

### LETRAS GREGAS

$\alpha$	Tempo morto	[%]
$\beta$	Ângulo defasagem entre as portadoras na modulação <i>phase-shifted</i>	[graus]
$\delta$	Sinal modulante	[Volts]
$\theta$	Ângulo sinal baixa frequência da rede	[rad]
$\theta$	Ângulo sinal baixa frequência do PLL	[rad]
$\mu$	Micro	[10 <sup>-6</sup> ]
$\pi$	Pi (constante circular)	[rad]
$\phi$	Ângulo defasagem entre $v_g$ e $i_g$	[rad]
$\Omega$	Unidade de impedância	[Ohms]

### NOTAÇÕES

$\theta_{1...4}$	Ângulos de trocas de setores
$\theta_{M1,2}$	Ângulos onde ocorrem as máxima ondulações
$\cong$	Aproximadamente
$C_{1,2}$	Capacitores do estágio de potência
$C_g$	Capacitor de filtro
$i_{C1,2}$	Corrente capacitores 1 e 2
$I_p$	Corrente de pico na fonte $v_g$
$\overline{I_{C1,2\_ef}}$	Corrente eficaz nos capacitores 1 e 2
$\overline{I_{C1,2\_ef}}$	Corrente eficaz parametrizada nos capacitores 1 e 2
$\overline{I_{CC\_ef}}$	Corrente eficaz parametrizada na fonte $V_{CC}$
$\overline{I_{S1...6\_ef}}$	Corrente eficaz no interruptor
$\overline{I_{S1...6\_ef}}$	Corrente eficaz parametrizada no interruptor
$i_g$	Corrente na fonte $v_g$
$i_{Lg}$	Corrente no indutor $L_g$
$I_g$	Corrente média na fonte $v_g$
$\overline{I_{S1...6\_med}}$	Corrente média no interruptor
$\overline{I_{S1...6\_med}}$	Corrente média parametrizada no interruptor
$\overline{I_{CC\_med}}$	Corrente média parametrizada na fonte $V_{CC}$

$D_{1...6}$	Diodos do estágio de potência
$\Delta t_{1...8}$	Intervalo de tempo do comando gerado no circuito modulador
$\Delta t_{1...8}^s$	Intervalo de tempo do comando dos interruptores
$\Delta t_{1...8}^*$	Etapa de operação
$v_g$	Fonte de corrente alternada
$V_{CC}$	Fonte de corrente contínua
$V_{in}$	Fonte de entrada
$f_s$	Frequência de comutação
$f_{sa}$	Frequência de amostragem
$f_o$	Frequência de ressonância
$f$	Frequência do sinal modulador
$q$	Ganho estático
$m_a$	Índice de modulação
$M$	Índice de modulação
$L_g$	Indutor
$L_c$	Indutor
$Z_g$	Impedância da carga
$S_{1...6}$	Interruptor do estágio de potência
$n$	Número de níveis
$m$	Número de portadoras
$\Delta i_{L_c.max}$	Ondulação máxima de corrente no indutor $L_c$
$\Delta i_{L_g.max}$	Ondulação máxima de corrente no indutor $L_g$
$\Delta v_{C_g.max}$	Ondulação máxima de tensão no capacitor $C_g$
$\Delta V_{C_{1,2}}$	Ondulação de tensão nos capacitores $C_1$ e $C_2$
$\Delta i_{L_g.max}$	Ondulação máxima de corrente no indutor $L_g$
$T_s$	Período de comutação
$R_{on}$	Resistência em condução
$R_{C_g}$	Resistência série de $C_g$
$R_{L_c}$	Resistência série de $L_c$
$R_{L_g}$	Resistência série de $L_g$
$R_g$	Resistor
$st$	Tempo de acomodação
$V_{DS}$	Tensão dreno-fonte
$V_{ab}$	Tensão entre os pontos $a$ e $b$
$V_{AN}$	Tensão fase-neutro
$V_p$	Tensão de pico de $v_g$
$V_{gsx}$	Tensão sinais de comando na saída do modulador $x$
$V_{GSx}$	Tensão sinais de comando no interruptor $x$
$V_{tri1...4}$	Tensão portadoras triangulares (1 à 4) de alta frequência



$V_{tri\_max}$  Tensão máxima da portadora triangular  $x$   
 $V_{tri\_min}$  Tensão mínima da portadora triangular  $x$

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO GERAL</b>	<b>19</b>
1.1	CONTEXTUALIZAÇÃO	19
1.2	OBJETIVOS E JUSTIFICATIVAS	21
1.3	ORGANIZAÇÃO DO TRABALHO	21
<b>2</b>	<b>REVISÃO BIBLIOGRÁFICA</b>	<b>23</b>
2.1	INTRODUÇÃO	23
2.2	INVERSOR PONTE COMPLETA	23
2.2.1	Estratégia de Modulação	24
2.3	INVERSORES MULTINÍVEIS	26
2.3.1	Neutral Point Clamped (NPC)	27
2.3.2	Ponte Completa em Cascata	30
2.3.3	Inversor com Capacitor Flutuante	32
2.3.4	Inversor Monofásico Tipo T	35
2.3.5	Modulação Multinível	36
2.4	ESTRATÉGIA DE CONTROLE	39
2.4.1	AMORTECIMENTO ATIVO	40
2.4.2	CONTROLADORES RESSONANTES	41
2.5	CONCLUSÃO	43
<b>3</b>	<b>ANÁLISE ESTÁTICA E ANÁLISE DINÂMICA DO CONVERSOR CC-CA BIDIRECIONAL MONOFÁSICO TIPO T DE CINCO NÍVEIS</b>	<b>44</b>
3.1	INTRODUÇÃO	44
3.2	ANÁLISE ESTÁTICA QUALITATIVA	45
3.2.1	Estratégia de Modulação	46
3.2.2	Etapas de Operação	54
3.3	ANÁLISE ESTÁTICA QUANTITATIVA	68
3.3.1	Ganho Estático	68
3.3.2	Determinando $C_{1,2}$ , $C_g$ e $L_g$	70
3.3.3	Esforços nos Componentes	75
3.4	ANÁLISE DINÂMICA	85
3.4.1	Inversor Monofásico Tipo T de Cinco Níveis com Carga Resistiva ( $R_g$ )	86
3.4.2	Conversor Conectado à Rede de Distribuição de Energia	89
3.5	CONCLUSÃO	93
<b>4</b>	<b>METODOLOGIA DE PROJETO</b>	<b>95</b>
4.1	INTRODUÇÃO	95
4.2	ESPECIFICAÇÕES DE PROJETO	95
4.3	CÁLCULO DAS INDUTÂNCIAS E CAPACITÂNCIAS	96
4.4	CÁLCULO DE PERDAS NOS SEMICONDUTORES	98
4.5	PROJETO FÍSICO DOS INDUTORES	102
4.6	CIRCUITOS DE AQUISIÇÃO DE SINAIS E COMANDO DOS IN- TERRUPTORES	105
4.6.1	Circuitos de Aquisição de Sinais	105
4.6.2	Circuitos de Comando dos Interruptores	108
4.7	PROJETO DOS CONTROLADORES	109
4.7.1	Sincronismo e Conexão Com a Rede de Distribuição de Energia	112

4.7.2	Controle Para Balanceamento de Tensão nos Capacitores do Barramento CC	115
4.7.3	Controlador de Corrente . . . . .	117
4.8	CONCLUSÃO . . . . .	124
<b>5</b>	<b>RESULTADOS DE SIMULAÇÃO E EXPERIMENTAÇÃO . . . . .</b>	<b>126</b>
5.1	INTRODUÇÃO . . . . .	126
5.2	RESULTADOS DE SIMULAÇÃO . . . . .	126
5.2.1	Operação do Conversor . . . . .	126
5.2.2	Ondulações de Tensão e Corrente nos Indutores e Capacitores . . . . .	130
5.2.3	Esforços nos Semicondutores . . . . .	134
5.2.3.1	Modo de Operação com Ângulo $\phi = 0^\circ$ . . . . .	134
5.2.3.2	Modo de Operação com Ângulo $\phi = 180^\circ$ . . . . .	136
5.2.4	Fonte $V_{CC}$ . . . . .	138
5.2.5	Funções de Transferência . . . . .	139
5.3	RESULTADOS EXPERIMENTAIS . . . . .	143
5.3.1	Operação em Malha Aberta no Modo Inversor Sem Conexão Com a Rede . . . . .	145
5.3.2	Operação em Malha Fechada Sem Conexão Com a Rede . . . . .	152
5.3.3	Operação em Malha Fechada e Conectado à Rede . . . . .	156
5.4	CONCLUSÃO . . . . .	160
<b>6</b>	<b>CONSIDERAÇÕES FINAIS . . . . .</b>	<b>162</b>
6.1	CONCLUSÕES . . . . .	162
6.2	CONTRIBUIÇÕES . . . . .	163
6.3	OBJETIVOS FUTUROS . . . . .	164
	<b>REFERÊNCIAS . . . . .</b>	<b>165</b>
	<b>ANEXOS . . . . .</b>	<b>170</b>
	<b>ANEXO A – FIGURAS COMPLEMENTARES. . . . .</b>	<b>171</b>
	<b>APÊNDICES . . . . .</b>	<b>174</b>
	<b>APÊNDICE A – PLANILHAS DE CÁLCULOS. . . . .</b>	<b>175</b>
	<b>APÊNDICE B – PROJETO LAYOUT DO CONVERSOR . . . . .</b>	<b>191</b>
	<b>APÊNDICE C – RESULTADOS EXPERIMENTAIS . . . . .</b>	<b>196</b>

# 1 INTRODUÇÃO GERAL

## 1.1 CONTEXTUALIZAÇÃO

Segundo (RASHID, 2017), a história da eletrônica de potência teve início em 1900 com o surgimento do retificador a arco de mercúrio. Gradualmente, dispositivos foram sendo introduzidos, dentre eles, o retificador de tanque metálico, retificador em tubo a vácuo de grade controlada, ignitron e o tiratron. Estes tiveram grande apelo na eletrônica de potência, até 1950.

Para (RASHID, 2017), a primeira grande revolução na eletrônica de potência ocorreu em 1948, quando engenheiros da *Bell Telephone Laboratories* inventaram o transistor de silício, que ainda são amplamente utilizados na atualidade. A partir destes semicondutores, possibilitaram-se grandes avanços na área da microeletrônica.

Atualmente, devido à ampla pesquisa no campo de materiais semicondutores, transistores mais eficientes, com menor volume, mais rápidos e com capacidade de processar grandes quantidades de energia, estão sendo comercializados. Assim, com o uso de transistores cada vez mais modernos, permitiu-se a criação ou otimização de diversas topologias de conversores, dentre elas, os inversores e retificadores.

David Prince provavelmente criou o termo inversor, quando em 1925 publicou um artigo na *GE Review*, intitulado "*The Inverter*". Seu artigo contém quase todos elementos importantes exigidos pelos modernos inversores e é a primeira publicação a usar esse termo na literatura (OWEN, 1996).

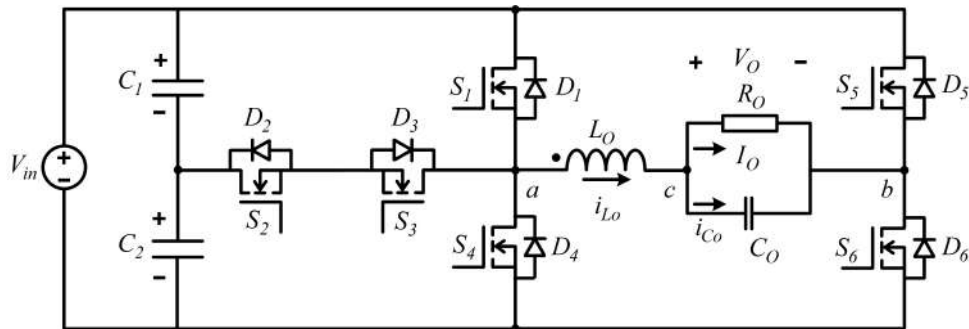
A ideia observada no artigo de Prince também foi apresentada por Alexanderson's quatro anos antes, entretanto, denominada de "*retificação invertida*". Assim, Prince criou uma simples palavra, que até hoje é comumente usada. Ela transmite o conceito de um retificador, porém, com funcionamento em um modo de operação invertido, daí o termo *inversor* (OWEN, 1996). Hoje, de forma semelhante, a literatura define inversor como um dispositivo ou sistema que converte corrente contínua para corrente alternada.

Ao longo dos anos, visando melhorias e otimizações, muitas topologias de inversores foram propostas, dentre elas, os conversores multiníveis. Tais estruturas, são assim denominadas, devido a maior quantidade de níveis gerados no lado do sinal alternado da topologia. Portanto, resultando em um sinal mais próximo a uma senoide, conseqüentemente com maior qualidade, a exemplo, menor taxa de distorção harmônica (TDH) e interferências eletromagné-

ticas.

No decorrer desta Dissertação, apresenta-se uma topologia de conversor monofásico multinível, que pode operar como inversor, retificador ou ainda na compensação de reativos (quando conectado à rede de distribuição de energia), dependendo apenas do sinal de referência introduzido e do ponto de medição de corrente utilizado. A topologia a ser estudada neste trabalho foi proposta por (ZHANG; ZHANG; WU, 2016), conforme ilustra-se na Figura 1, a qual foi empregada uma estratégia de modulação que leva a operação em modo de condução crítico.

**Figura 1 – Inversor monofásico tipo T.**



**Fonte:** Adaptado de Zhang, Zhang e Wu (2016).

Diferentemente de (ZHANG; ZHANG; WU, 2016), nesta Dissertação optou-se por uma estratégia de modulação que resulte no modo de condução contínua. Assim, por meio do sinal de referência de corrente, a operação da topologia é selecionada entre inversor ou retificador, devido a capacidade de bidirecionalidade da estrutura.

Visando uma possível aplicação no processamento de energia proveniente de fontes renováveis, um modelo de conexão com a rede de distribuição de energia é implementado, deste modo, alterando parcialmente o filtro passa baixa indicado na Figura 1. O modelo a ser adotado para conexão com a rede é comumente definido na literatura como filtro LCL.

Técnicas de controle para sincronismo com a rede, controle de corrente e equilíbrio da tensão nos capacitores do barramento CC são implementadas, visando proporcionar uma solução completa de aplicação para o conversor. Entretanto, o objetivo principal deste estudo é verificar o desempenho da topologia, observando características fundamentais como:

- Rendimento máximo e, principalmente, curva de rendimento aplicada as normas americanas e europeias, *California Energy Commission* (CEC) e a *European Union* (EU), respectivamente;
- Característica nas comutações dos interruptores, identificando se ocorrem de forma dissipativa, não dissipativa e com que frequência são comandados;

- Balanço das perdas nos semicondutores, quantizando as perdas por comutação e condução;
- Volume dos magnéticos, bem como a frequência de operação do conversor;
- Modos de operação, inversor e/ou retificador;

## 1.2 OBJETIVOS E JUSTIFICATIVAS

A busca crescente pelo desenvolvimento sustentável tem estimulado cada vez mais as pesquisas, nas mais diversas áreas. No campo da eletrônica de potência não poderia ser diferente.

A crescente demanda pela geração distribuída tem papel fundamental no surgimento de topologias recentes de conversores. Assim, a topologia apresentada neste estudo tem apelo neste tipo de aplicação, isto porque apresenta potencial para atingir um rendimento considerável, melhor qualidade do sinal alternado gerado (quando comparado com a topologia convencional do ponte completa) e baixo número de componentes (quando compara-se com topologias com a mesma quantidade de níveis).

Outro ponto a se destacar é a versatilidade do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Devido à possibilidade de operação nos quatro quadrantes, o mesmo pode operar em diversas aplicações, por exemplo: como retificador, inversor, conversor bidirecional e filtro ativo.

## 1.3 ORGANIZAÇÃO DO TRABALHO

Inicialmente, no segundo capítulo, são apresentadas topologias de inversores multiníveis, bastante difundidas na literatura, sendo elas: NPC (*Neutral Point Clamped*), ponte H, ponte H em cascata, FCI (*Flying Capacitor Inverter*). Também, resumidamente, indica-se a recente topologia de conversor multinível, denominada de *Single Phase T-type Inverter*.

No terceiro capítulo, são feitas as análises estática e dinâmica do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Assim, a análise estática é feita na forma qualitativa e quantitativa. Na análise qualitativa do conversor são apresentadas e descritas as etapas de operação, bem como a estratégia de modulação escolhida. Na análise quantitativa, obtém-se o ganho estático do conversor, onde são apresentadas expressões matemáticas para especificar

os elementos armazenadores de energia e, ao final, são demonstradas as equações que indicam os esforços de corrente nos componentes que compõem o conversor.

A análise dinâmica do conversor é dividida em duas partes. Primeiramente, quando o conversor opera somente como inversor, sem conexão com a rede de distribuição de energia, considerando todos os componentes como ideais e considerando as resistências série do indutor e capacitor. Na segunda parte, a análise dinâmica é realizada para a operação com conexão com a rede. Novamente, modelos ideais e considerando resistências são apresentados.

No quinto capítulo são definidos os parâmetros de projeto. A partir destes, juntamente com as equações obtidas na análise estática, chegam-se aos valores dos indutores e capacitores do circuito. No mesmo capítulo, chega-se nas especificações para construção dos magnéticos. Em seguida, as perdas nos semicondutores são estimadas. Neste capítulo, também, realiza-se o projeto dos controladores, dos circuitos de aquisição de sinais e de comando dos interruptores.

O capítulo seis compreende os resultados de simulação e experimentação, onde verifica-se a funcionalidade do conversor, de uma forma geral. Os valores médios e eficazes são quantificados e comparados com os obtidos por meio das equações. Também, utilizando os resultados de simulação, são validadas as funções de transferência descritas na análise dinâmica do conversor.

## 2 REVISÃO BIBLIOGRÁFICA

### 2.1 INTRODUÇÃO

Neste capítulo é realizada a revisão bibliográfica, onde abordam-se questões pontuais para o desenvolvimento desta Dissertação. Assim, o objetivo é fornecer as principais informações de topologias consolidadas e bastante difundidas na literatura e comercialmente, onde estas apresentam características semelhantes à estrutura a ser estudada e implementada neste trabalho.

Inicialmente, é feita uma breve explicação sobre o conversor ponte completa, juntamente com as técnicas de modulação comumente empregadas no mesmo. Algumas vantagens e desvantagens são observadas nesta estrutura, a fim de fornecer informações para um posterior comparativo com a topologia a ser implementada nesta Dissertação.

Na sequência, de forma sucinta, abordam-se as principais topologias de conversores multiníveis, sendo eles: o inversor NPC, o ponte completa em cascata e o conversor com capacitor flutuante. Alternativamente, o inversor monofásico tipo T de cinco níveis é apresentado, onde o autor optou pela operação em modo de condução crítica. Ao final, técnicas de modulação multiníveis são descritas, com intuito de fornecer informações para a escolha adequada da estratégia de modulação desenvolvida no capítulo 3.

### 2.2 INVERSOR PONTE COMPLETA

O inversor ponte completa, também conhecido como *Full-Bridge*, atualmente é a topologia mais utilizada comercialmente em conversores CC-CA monofásicos. Isso ocorre devido à sua grande versatilidade e características únicas, como os baixos esforços de corrente e de tensão nos interruptores, tornando esta topologia natural para aplicações em potências normalmente acima de 1 kVA (GERENT et al., 2005).

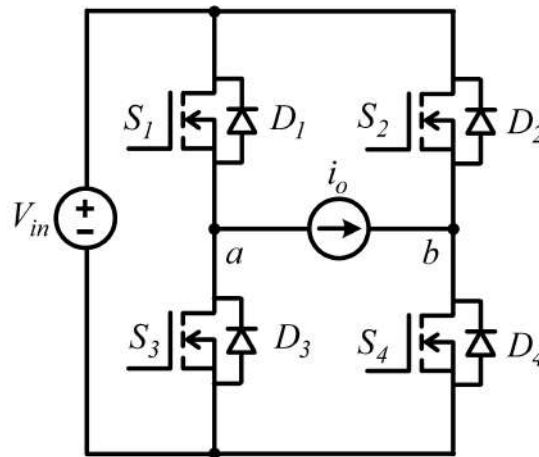
A principal desvantagem dessa estrutura se encontra na necessidade de empregar quatro interruptores, que demandam sinais de comando isolados, pois não possuem a mesma referência.

Este conversor tem a capacidade de operar em quatro quadrantes, ou seja, tensões e correntes positivas ou negativas. Assim, é possível empregá-lo em aplicações onde necessitam-



se correntes contínuas ou alternadas. Neste estudo, o conversor ponte completa, ilustrado na Figura 2, será descrito para operação como inversor.

**Figura 2 – Conversor monofásico ponte completa (H-Bridge).**



Fonte: Adaptado de Gerent et al. (2005).

Na literatura, diversas técnicas de modulações são propostas para uso em conjunto com o inversor ponte completa. Dentre elas, as modulações senoidais de dois ou três níveis, também denominadas de bipolar e unipolar, que resultam em tensões e correntes senoidais.

Dependendo da escolha da estratégia de modulação, o conversor mostrado na Figura 2 pode ser dividido em etapas de operações distintas, como apresentado a seguir.

### 2.2.1 Estratégia de Modulação

Sabe-se que o princípio de funcionamento de um conversor está diretamente ligado à sua estrutura e também ao tipo de modulação empregado. Uma grande quantidade de técnicas de modulações são propostas na literatura, entre as quais citam-se: a modulação por pulso único, por largura de pulsos múltiplos e iguais entre si, por largura de pulso otimizada e por largura de pulso senoidal (SPWM), onde PWM refere-se à *pulse width modulation*. Esta última podendo ainda ser dividida em bipolar e unipolar (GERENT et al., 2005).

Na modulação por largura de pulso varia-se a razão cíclica aplicada aos interruptores, em uma frequência elevada. O objetivo é criar um padrão de pulsos que siga uma referência senoidal, que será reproduzida na saída do inversor.

Entre os pontos positivos da utilização da modulação SPWM, destacam-se a operação em frequência fixa e o conteúdo harmônico deslocado para altas frequências, devido a utilização de uma portadora com frequência muito maior que o sinal de referência. Deste modo, com uma

frequência fixa, o projeto dos componentes magnéticos pode ser otimizado. Já em aplicações onde a frequência é variável os componentes magnéticos devem ser projetados para toda a faixa de frequência utilizada. Quando o conteúdo harmônico se concentra nas altas frequências, tem-se uma diminuição de dimensão, peso e custo dos componentes do filtro (GERENT et al., 2005).

Na modulação SPWM bipolar o sinal senoidal de referência é comparado com uma portadora triangular, a qual deve ter uma frequência muito maior que o sinal de referência. Por meio desta comparação, quando a referência for maior que o sinal triangular, obtém-se os pulsos (nível alto) de comando para os interruptores. Ao serem comandados, os interruptores conectam a fonte CC à carga. Assim, na saída do inversor observam-se valores de tensão  $+V_{in}$  ou  $-V_{in}$ .

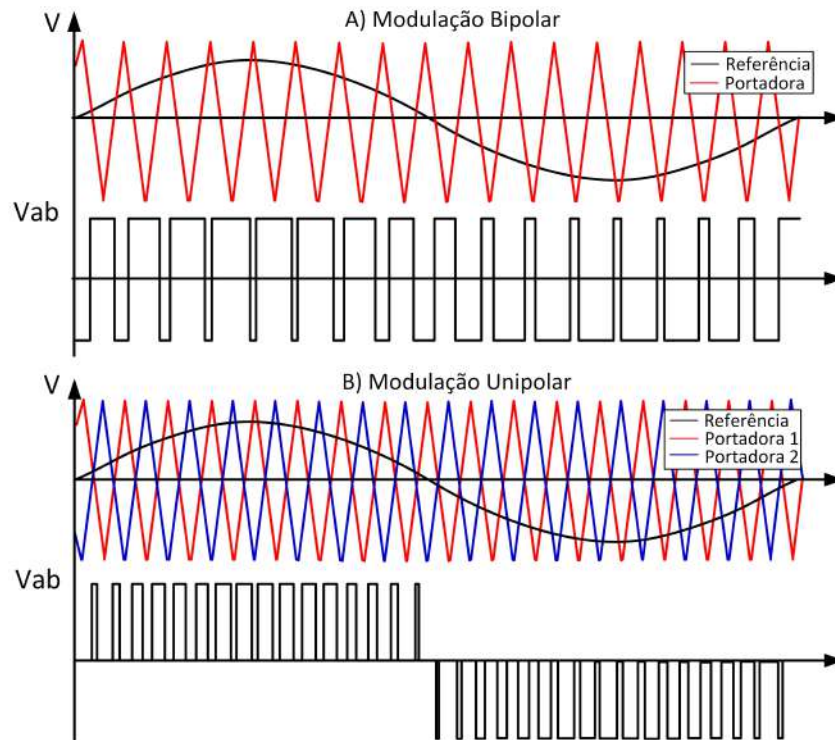
O semiciclo positivo é modulado senoidalmente por meio da condução dos interruptores  $S_1$  e  $S_4$  ( $+V_{in}$ ). De forma complementar o semiciclo negativo é obtido, com o acionamento dos interruptores  $S_2$  e  $S_3$  ( $-V_{in}$ ).

Similarmente à modulação bipolar, a modulação SPWM unipolar visa gerar na saída do inversor um sinal senoidal modulado em alta frequência. Novamente, compara-se o sinal de referência com a portadora triangular, para gerar os pulsos de acionamento dos interruptores. A grande diferença desta modulação, para a de dois níveis, é a inclusão do nível de tensão nula na saída do inversor (além de  $+V_{in}$  e  $-V_{in}$ ), proporcionada pela condução simultânea de  $S_1$  e  $S_2$  ou  $S_3$  e  $S_4$ . Com isto, as derivadas de tensão são reduzidas pela metade e as distorções harmônicas são menores. Nota-se também a redução das perdas nos interruptores e o filtro de saída apresenta menor volume. Na Figura 3 pode-se visualizar as formas de onda para as modulações de dois (A) e três níveis (B).

Na Figura 3 foi ilustrada a modulação SPWM unipolar utilizando uma portadora triangular, entretanto, também é possível aplicar uma portadora do tipo dente-de-serra. A diferença entre esses tipos de portadoras é apresentado no estudo realizado por (HOLMES; LIPO, 2003), onde é demonstrado que a portadora do tipo dente-de-serra apresenta resultados inferiores com relação ao espectro harmônico da tensão  $V_{ab}$ , tanto para a modulação unipolar quanto para a bipolar (GERENT et al., 2005).

Nas seções a seguir serão apresentadas topologias de inversores multiníveis difundidas e consolidadas na literatura e também na indústria. Estas estruturas evidenciam e melhoram ainda mais as vantagens indicadas no conversor ponte completa com modulação de três níveis.

**Figura 3 – Modulação bipolar e modulação unipolar.**



Fonte: Autoria própria.

### 2.3 INVERSORES MULTINÍVEIS

Inversores multiníveis surgiram na década de 70, onde inicialmente foram propostos para aplicações em média tensão (MV), que segundo normas brasileiras são limitadas entre os valores de  $1\text{ kV}$  a  $36,2\text{ kV}$  (corrente alternada). Tais conversores sintetizam uma melhor qualidade das formas de ondas das tensões e correntes, se comparados aos conversores de dois níveis. Deste modo, aumentando o número de níveis, a saída do inversor tende a aproximar-se de uma senoide. Com isto, verifica-se a redução de distorções harmônicas, menores interferências eletromagnéticas (*Electromagnetic Compatibility - EMC*) e menores derivadas de tensão. Menores transições de tensões nas comutações, trazem benefícios como o aumento de rendimento do conversor.

Sabe-se também que as tecnologias atuais de semicondutores de potência (MOSFETs e IGBTs) apresentam limitações, principalmente quanto ao nível máximo de tensão. Assim, as topologias de conversores multiníveis surgem como uma solução para aplicações em tensões elevadas (MV), pois a tensão total da fonte é dividida pelo número de níveis do conversor. Além disso, muitas vezes, o aumento do número de níveis possibilita reduzir o volume do filtro de saída, resultando em conversores mais leves e com maior rendimento. Desta forma, o

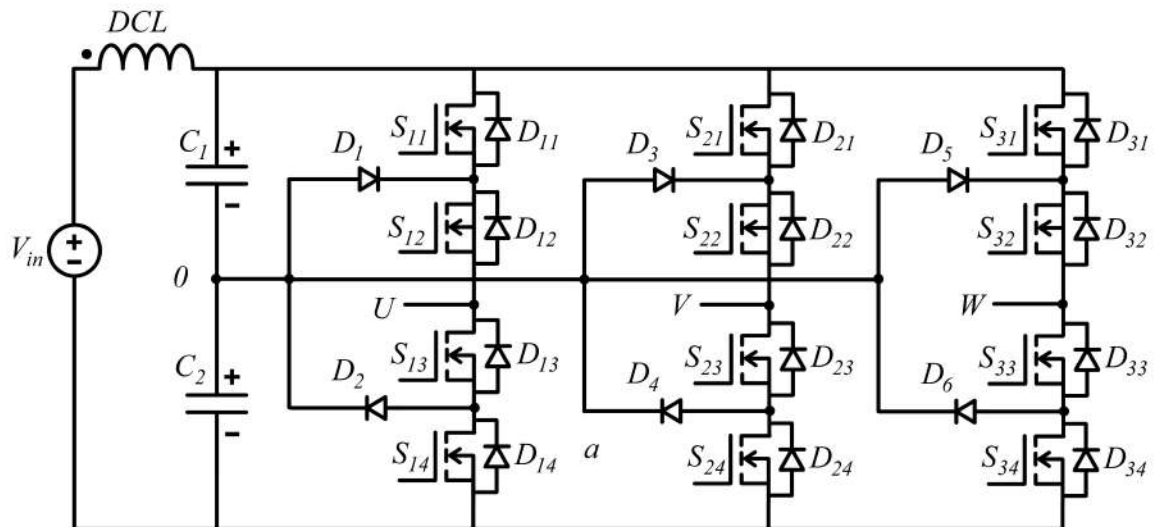
uso de inversores multiníveis também se estendem a aplicações de baixa tensão, como sistemas de propulsão de veículos elétricos, filtro ativo, sistemas fotovoltaicos e dispositivos UPS (MEYNARD; FOCH, 1992). Assim, a seguir são abordadas algumas das principais topologias de inversores multiníveis.

### 2.3.1 Neutral Point Clamped (NPC)

Esta topologia de conversor foi introduzida na literatura no início dos anos 80 por (NABAE; TAKAHASHI; AKAGI, 1981). Inicialmente tinha por objetivo o controle de motores de corrente alternada, utilizando uma modulação por largura de pulso. Trata-se de um conversor CC-CA trifásico, onde na saída é possível obter uma tensão alternada de cinco níveis, entre fase-fase ( $V_{UV}$ ).

O inversor proposto por Nabae, Takahashi e Akagi (1981) é visualizado na Figura 4. A estrutura é composta por quatro interruptores e dois diodos, por fase. A tensão da fonte de alimentação é dividida entre dois capacitores na entrada, onde tem-se um neutro virtual no ponto comum destes componentes. Por meio da energia armazenada nestes capacitores os níveis de tensões  $+V_{in}/2$  e  $-V_{in}/2$  são obtidos.

**Figura 4 – NPC-PWM inverter.**



**Fonte:** Adaptado de Nabae, Takahashi e Akagi (1981).

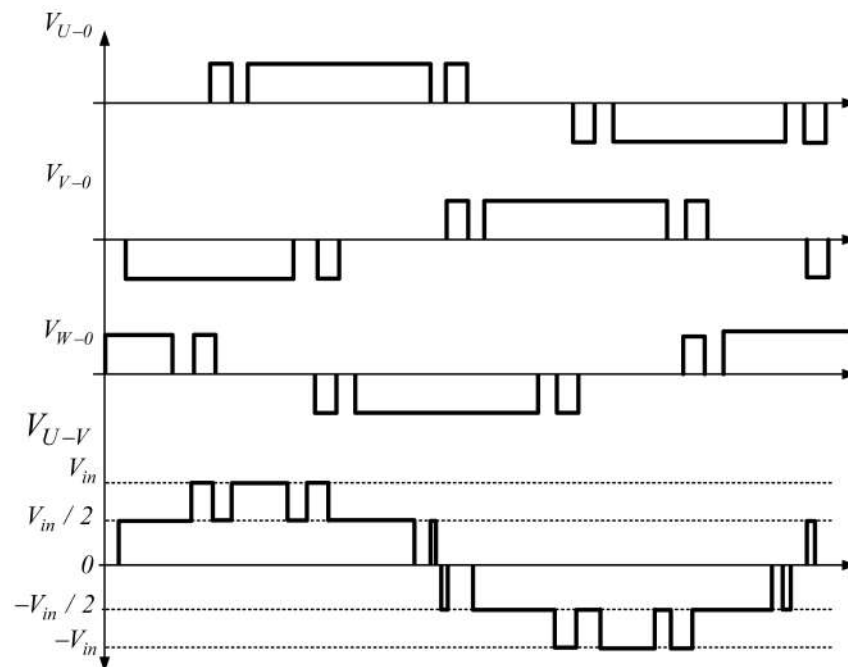
Verifica-se que quando dois interruptores superiores são comandados, por exemplo,  $S_{11}$  e  $S_{12}$ , juntamente com dois inferiores, porém, de braços diferentes ( $S_{23}$  e  $S_{24}$ ), a tensão  $+V_{in}$  é observada entre os pontos  $U$  e  $V$ . Quando apenas um dos interruptores superiores, por exemplo  $S_{12}$ , e dois interruptores inferiores, a exemplo,  $S_{23}$  e  $S_{24}$ , estiverem em condução, a

tensão  $V_{in}/2$  é observada entre os pontos  $U$  e  $V$ . De forma similar, os níveis de tensões zero,  $-V_{in}/2$  e  $-V_{in}$  também são encontrados. Nota-se que sempre quatro semicondutores estão em condução, sendo esta uma desvantagem desta topologia, reduzindo o rendimento do conversor. O grameamento feito pelos diodos limita a tensão máxima sobre os interruptores, sendo esta uma das vantagens do conversor NPC-PWM. Assim, quanto maior o número de níveis menor será a tensão sobre os interruptores, em relação a fonte.

Se comparado a um inversor de dois níveis, o conversor NPC-PWM proposto por Nabae, Takahashi e Akagi (1981) apresenta derivadas de tensão quatro vezes menor, resultando em vantagens anteriormente citadas.

Na Figura 5 são observadas as principais formas de ondas do conversor NPC, onde ficam evidentes os cinco níveis de tensão na saída desta estrutura.

**Figura 5 – NPC PWM inverter.**

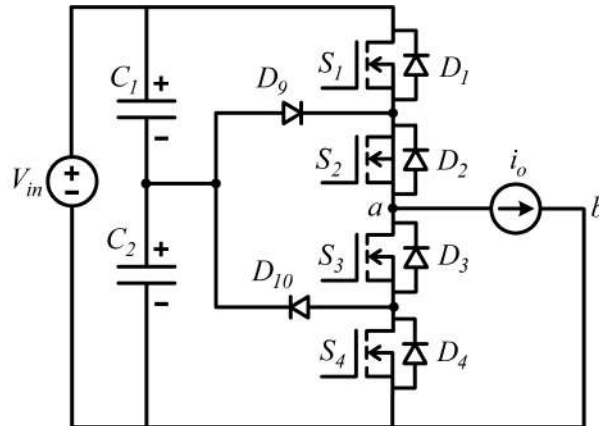


**Fonte: Adaptado de Nabae, Takahashi e Akagi (1981).**

Com o mesmo conceito de topologia proposta por Nabae, Takahashi e Akagi (1981), um conversor NPC monofásico pode ser obtido, usando apenas um dos braços do inversor apresentado na Figura 4, conforme indicado na Figura 6. Assim, a tensão observada na carga apresenta três níveis. Caso seja necessária uma maior quantidade de níveis, deve-se adicionar capacitores e interruptores em série, como demonstrado na Figura 7.

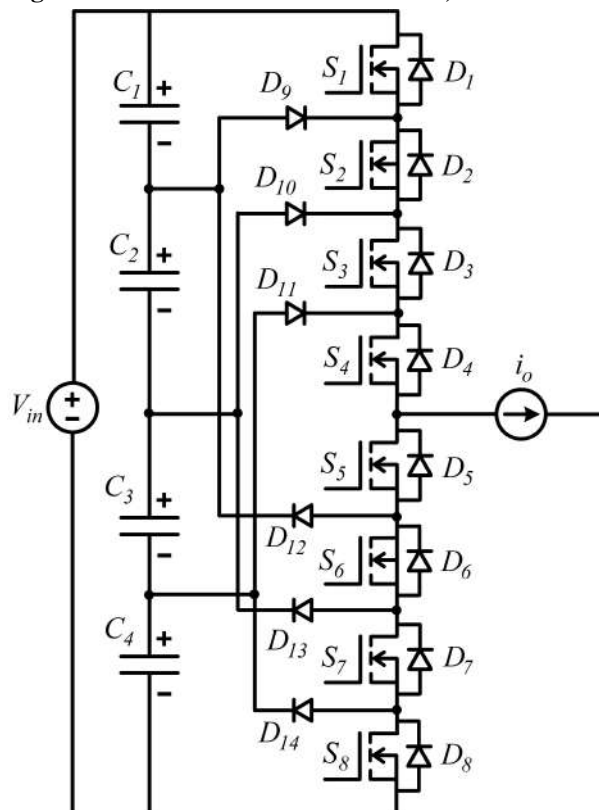
Outra opção para chegar ao mesmos cinco níveis, é utilizando dois braços do conversor proposto por (NABAE; TAKAHASHI; AKAGI, 1981), como está indicado na Figura 8.

Figura 6 – Conversor NPC monofásico, três níveis.



Fonte: Autoria própria.

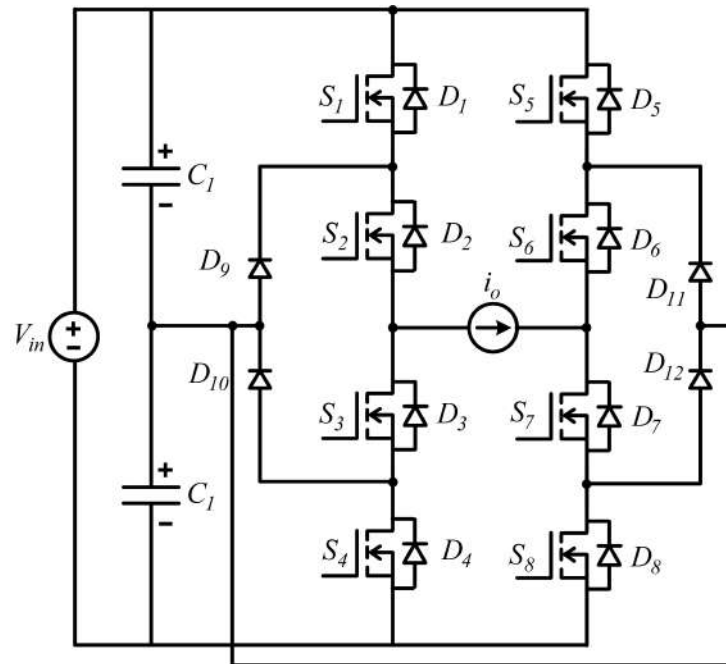
Figura 7 – Conversor NPC monofásico, cinco níveis.



Fonte: Alterada pelo autor.

É importante ressaltar que durante a operação deste conversor, existem etapas onde a circulação da corrente através do neutro virtual causa o desbalanceamento da tensão sobre os capacitores de entrada. Assim, quando o capacitor de entrada ( $C_1$ ) está sendo descarregado, o capacitor de entrada ( $C_2$ ) é carregado, e vice-versa. Estas tensões deveriam ser iguais, para gerar um valor médio nulo na saída do inversor. Para corrigir ou minimizar este problema algumas técnicas de modulação e estratégias de controle são encontradas na literatura, como será discutido no decorrer deste trabalho.

Figura 8 – Conversor NPC monofásico, cinco níveis.



Fonte: Autoria própria.

### 2.3.2 Ponte Completa em Cascata

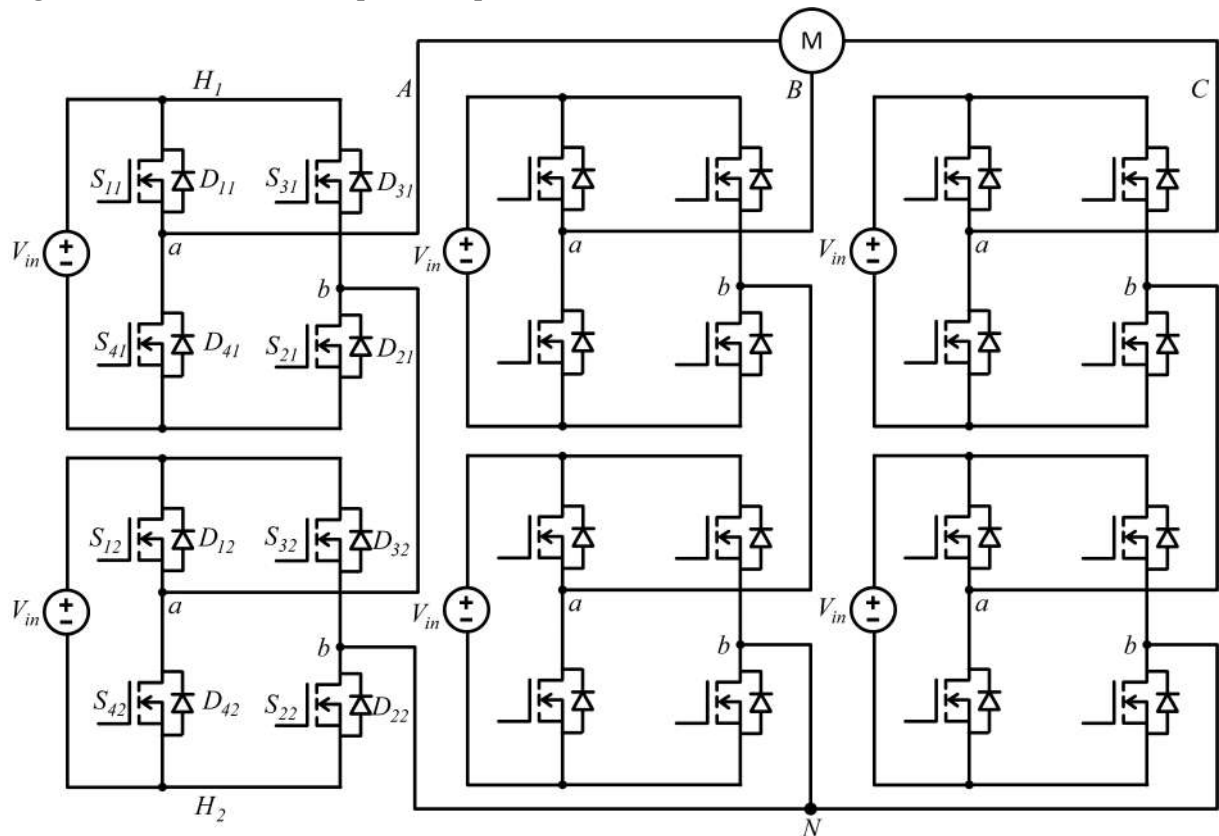
Inversores multiníveis do tipo ponte completa em cascata são os mais populares em aplicações de alta potência e média tensão. Sua estrutura é composta por células idênticas de conversores ponte completa, arranjados em série para conversores do tipo VSI (*Voltage Source Inverter*) e em paralelo para conversores CSI (*Current Source Inverter*). O uso de células idênticas leva a uma estrutura modular, que é um meio efetivo para a redução de custos (WU; NARIMANI, 2006).

Esta estrutura, quando analisa-se apenas um módulo, é exatamente a mesma apresentada anteriormente na seção 2.3. Assim, algumas das características descritas, são igualmente válidas para o inversor ponte completa em cascata. Com isto, um inversor ponte completa de cinco níveis trifásico do tipo VSI é observado na Figura 9. Um fator importante a ser considerado é que as fontes de tensão contínua devem ser isoladas para cada célula de ponte completa. Isto resulta no uso de transformadores, sendo uma desvantagem desta topologia.

Analisando a Figura 9, quando os interruptores  $S_{11}$ ,  $S_{21}$ ,  $S_{12}$  e  $S_{22}$  estão em condução, a tensão de saída é igual a  $V_{in}$ , para cada módulo. Para chegar a tensão total de saída  $V_{AN}$ , multiplica-se pela quantidade de células ligadas em série, que no inversor de cinco níveis são duas. Assim, a máxima tensão de saída possível é igual a  $2V_{in}$ .

Também nota-se que quando os interruptores  $S_{11}$ ,  $S_{21}$ ,  $S_{42}$  e  $S_{22}$  ou  $S_{12}$ ,  $S_{22}$ ,  $S_{41}$  e

Figura 9 – Conversor trifásico ponte completa de cinco níveis (VSI).



Fonte: Adaptada de Wu e Narimani (2006).

$S_{21}$  estiverem em condução, a tensão de saída  $V_{AN}$  apresentará o nível  $V_{in}$ . Já o nível de tensão nula é obtido quando os interruptores  $S_{41}$ ,  $S_{21}$ ,  $S_{42}$  e  $S_{22}$  são comandados a conduzir. De forma similar os níveis  $-2V_{in}$  e  $-V_{in}$  são encontrados.

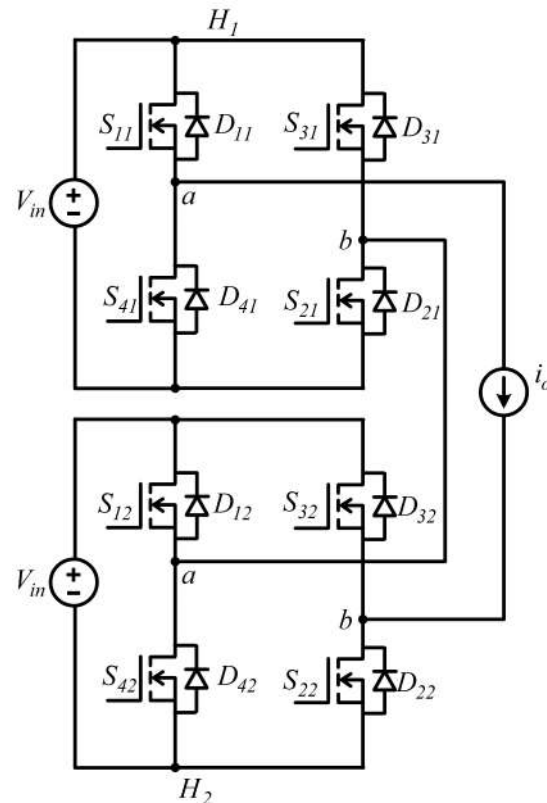
Igualmente ao conversor NPC-PWM, para ocorrer a transferência de energia da fonte para a carga, são necessários quatro interruptores conduzindo, por fase. Uma estrutura mono-fásica pode ser derivada do inversor trifásico indicado na Figura 9, conforme visualiza-se na Figura 10.

No inversor ponte completa em cascata é possível também que as fontes tenham valores diferentes de tensões. Com isto, têm-se maiores quantidades de níveis de tensão na saída, fazendo operações de soma e subtração entre elas. Por exemplo, supondo que na Figura 10 uma fonte tenha o nível de  $V_{in}$  e a outra  $3V_{in}$ . Deste modo, na saída do inversor são obtidas as tensões  $\pm V_{in}$ ,  $\pm 2V_{in}$ ,  $\pm 3V_{in}$  e  $\pm 4V_{in}$ , ou seja, nove possíveis níveis de tensões entre fase e neutro.

Algumas topologias de conversores CSI multinível foram propostas por pesquisadores e engenheiros, utilizando células do tipo ponte completa. Um método convencional para gerar as formas de ondas multiníveis é conectando em paralelo os módulos de ponte completa, como mostrado na Figura 11. No entanto, os requisitos de fontes de corrente contínuas isoladas, um



**Figura 10 – Conversor monofásico ponte completa de cinco níveis (VSI).**



Fonte: Adaptada de Wu e Narimani (2006).

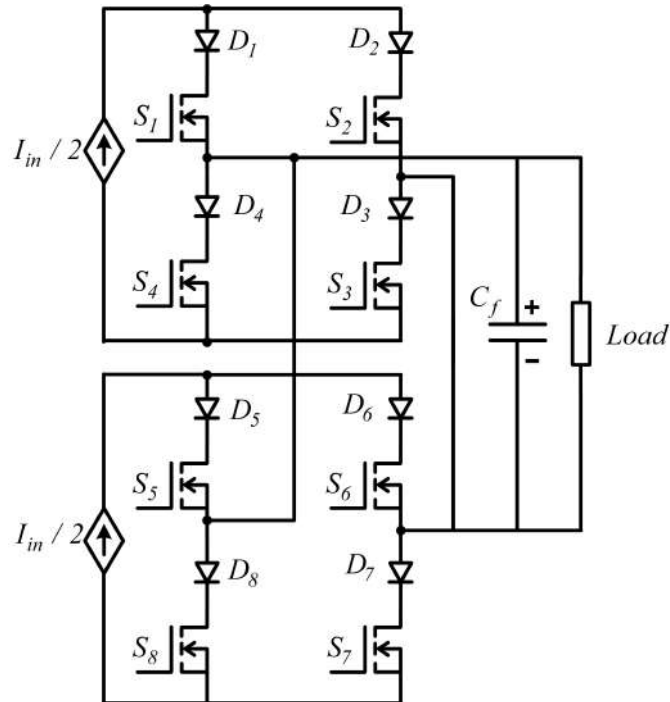
grande número de dispositivos de comutação e seus circuitos de acionamento, são desvantagens muito relevantes trazidas por esta configuração (NOGUCHI et al., 2010). Assim, sua utilização ocorre apenas para casos muito particulares.

### 2.3.3 Inversor com Capacitor Flutuante

A topologia de conversores denominada originalmente de *flying capacitor inverter* (FCI), também conhecida como inversor com capacitor flutuante, foi proposta por (MEYNARD; FOCH, 1992) na década de 90. Igualmente aos conversores multiníveis apresentados anteriormente, o emprego desta estrutura visa, principalmente, as aplicações em tensões e potências elevadas. Novamente, notam-se algumas vantagens comuns em conversores multiníveis, dentre elas, melhor qualidade do sinal alternado gerado, menor conteúdo harmônico, maior rendimento e menores interferências eletromagnéticas.

Esta topologia se destaca pela menor quantidade de semicondutores, se comparada às topologias abordadas anteriormente (NPC e ponte completa em cascata), como observa-se na Figura 12.

**Figura 11 – Conversor monofásico ponte completa em cascata de cinco níveis (CSI).**



**Fonte: Adaptado de Noguchi et al. (2010).**

Nota-se que, este conversor usa os capacitores para fazer o grampeamento da tensão, de forma similar ao conversor NPC, o qual utiliza diodos. Portanto, a tensão nestes capacitores é fundamental para o correto funcionamento desta topologia, devendo ter uma tensão balanceada.

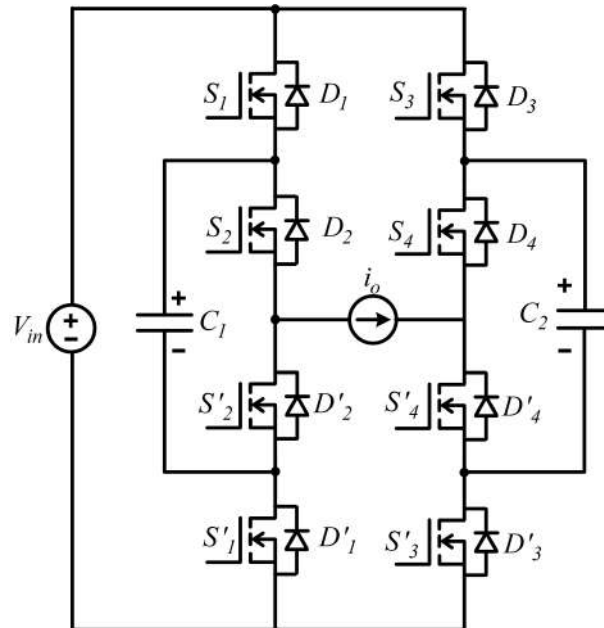
Tensões desbalanceadas podem ser geradas por não linearidades e não idealidades. Se estas tensões desequilibradas não forem controladas, o capacitor pode ser danificado, bem como os semicondutores e seus circuitos de acionamento.

É importante salientar que a fonte de alimentação utilizada em conjunto com a topologia FCI precisa manter a tensão com o mínimo de ondulação possível. Isto porque, caso ocorram variações na tensão de alimentação, os capacitores flutuantes, que normalmente apresentam constantes de tempo elevadas, levariam um tempo considerável para atingir o regime permanente novamente. Como consequência, ocorrerá o desequilíbrio dos níveis de tensão aplicados nos semicondutores e na carga.

Diversos métodos foram propostos na literatura buscando manter a tensão sobre os capacitores com pouca oscilação. Esses métodos são divididos em dois grupos: controle em equilíbrio natural ou controle em malha fechada (KHAZRAEI et al., 2012).

Pesquisas recentes demonstram controles utilizados em conversores FCI, com equilíbrio natural. Este é um controle simples porque nenhum sensor de tensão ou corrente é neces-

**Figura 12 – Conversor com capacitor flutuante (FCI) monofásico de cinco níveis.**



Fonte: Adaptado de Meynard e Foch (1992).

sário. A maioria das técnicas de controle de equilíbrio natural usa a modulação *phase shifted*, distribuindo igualmente a corrente através dos semicondutores, assim, mantendo a tensão equilibrada em condições ideais. Na prática, há muitas não idealidades que impedem este método de produzir bons resultados. Outros fatores negativos são: a dificuldade em manter equilibrada a tensão nestes capacitores quando empregam-se baixos índices de modulação e também para sistemas trifásicos desequilibrados. Deste modo, a técnica de controle natural tornou-se pouco atrativa e discutida na literatura. Por estas razões, é preferível usar um controle em malha fechada. Neste caso, o controle consiste basicamente em ler a tensão sobre os capacitores e com base no valor de referência ajustam-se as razões cíclicas dos pulsos de comando dos interruptores.

O controle ativo para manter a tensão nos capacitores pode ser baseado em controladores clássicos, como o controlador proporcional-integral (PI). Utilizando um algoritmo digital, é ajustado o tempo de duração dos estados de comutação, de acordo com o nível de desequilíbrio de tensão, que compensa nos ciclos de operação dos interruptores em proporção ao sinal de erro da tensão não equilibrada.



linearmente quando a tensão  $V_{in}/2 - V_o$  é imposta em seus terminais. Agora, quando a tensão  $-V_o$  é constatada, a corrente no indutor é decrementada.

O padrão de comutação dois é criado para fazer a transição entre o padrão um e três. Sua necessidade é justificada em (ZHANG; ZHANG; WU, 2016). Assim, entre os pontos  $a$  e  $b$  são observados os níveis de tensões zero (com o acionamento de  $S_4$  e  $S_6$ ) e  $V_{in}$  (estando em condução  $S_1$  e  $S_6$ ).

O terceiro padrão de comutação insere os níveis de tensões  $V_{in}$ , quando  $S_1$  e  $S_6$  estão acionados e  $V_{in}/2$  com a condução de  $S_2$ ,  $S_3$  e  $S_6$ .

Os interruptores  $S_5$  e  $S_6$  comutam em baixa frequência, onde no semiciclo positivo  $S_6$  permanece sempre acionado e  $S_5$  é mantido sempre desligado. Para o semiciclo negativo, os níveis de tensões  $-V_{in}/2$ ,  $-V_{in}$  e zero são observados entre os pontos  $a$  e  $b$ .

Nas transições entre os padrões de comutação um e dois é necessário um ajuste no tempo de condução ( $t_{on}$ ) para manter a mesma corrente de pico no indutor. Isto ocorre devido à grande diferença entre as tensões sobre o indutor nos padrões um e dois.

Novamente, por se tratar de um conversor multinível, mantêm-se as vantagens de redução de volume do filtro de saída, melhor qualidade da forma de onda e maior rendimento.

Dentre os conversores multiníveis mencionados neste trabalho, o inversor monofásico tipo T de cinco níveis se destaca pela menor quantidade de semicondutores de potência conduzindo simultaneamente. Esta é uma importante vantagem da topologia, pois sabe-se que em conversores de potência as maiores perdas se concentram nos semicondutores.

A estratégia de modulação escolhida por (ZHANG; ZHANG; WU, 2016) que leva a estrutura a operar em modo de condução crítica é adequada para conversores que processam potências menores. Isso é justificado devido aos maiores picos de corrente observados nos interruptores, se comparado ao modo de condução contínuo. Assim, neste trabalho, diferentemente de (ZHANG; ZHANG; WU, 2016), a mesma topologia é estudada para operação em modo de condução contínua, resultante da estratégia de modulação empregada.

### 2.3.5 Modulação Multinível

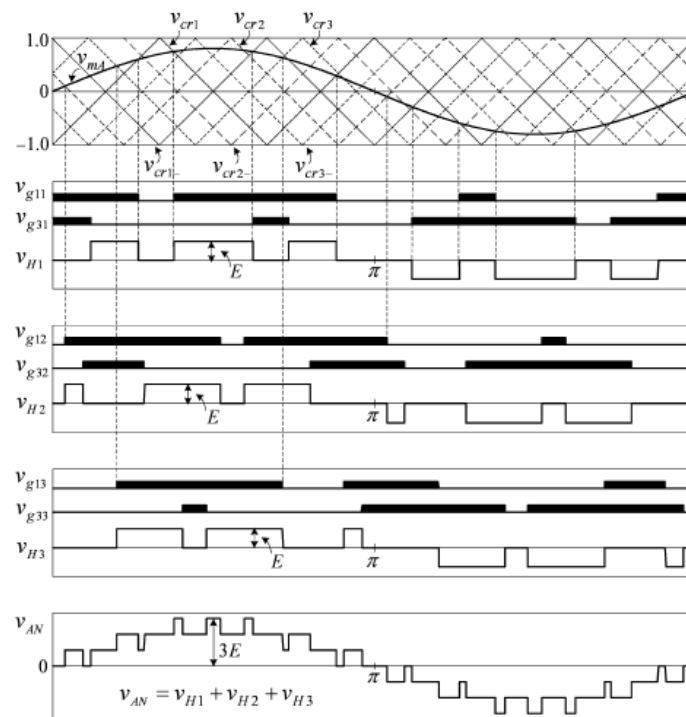
De uma forma geral, as técnicas de modulações adotadas em inversores multiníveis são realizadas com a comparação de portadoras triangulares em alta frequência com um sinal de referência senoidal em baixa frequência. Para isto, são requeridas  $m$  portadoras triangulares (onde  $m = n - 1$ ), sabendo que  $n$  é o número de níveis do sinal de saída do inversor.

Diversas técnicas de modulação são encontradas na literatura, porém, devido à sua relativa facilidade de implementação, as modulações *phase-shifted* e *level-shifted* se destacam.

Na modulação *phase-shifted* as portadoras triangulares apresentam a mesma frequência e a mesma amplitude (pico a pico), porém estão defasadas entre si. Este atraso entre qualquer uma das portadoras é encontrado a partir da equação (1), expressada em graus. Deste modo, a exemplo, na Figura 14 (no Anexo A), uma modulação *phase-shifted* de sete níveis é observada.

$$\beta = \frac{360}{n - 1} \quad (1)$$

**Figura 14 – Modulação *phase-shifted* de sete níveis ( $m_f = 3, m_a = 0,8, f_m = 60\text{hz}$  e  $f_{cr} = 180\text{hz}$ ).**



**Fonte: Wu e Narimani (2006)**

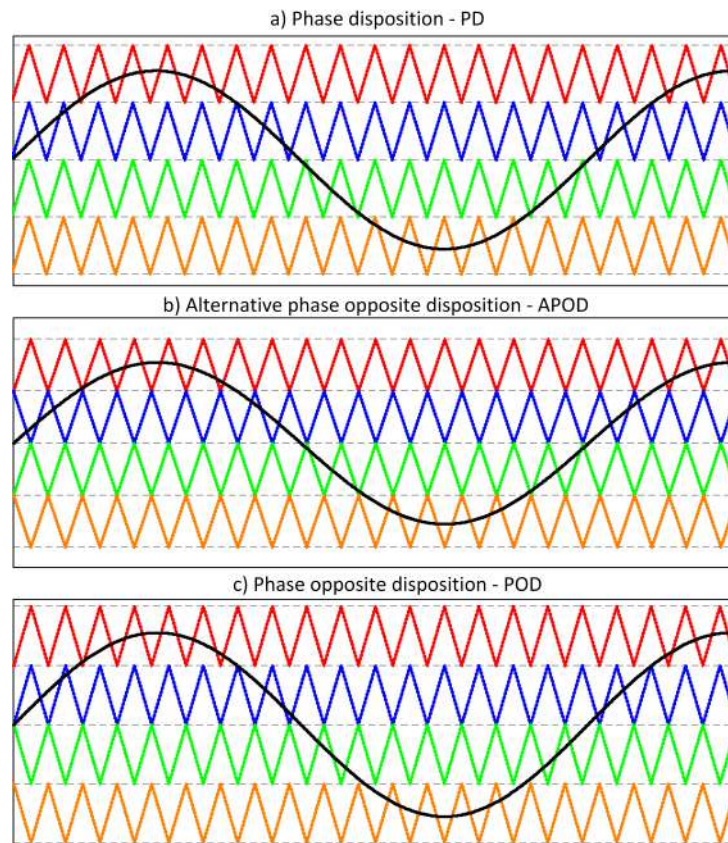
Na Figura 14 verifica-se a defasagem de  $60^\circ$  entre as seis portadoras empregadas na modulação *phase-shifted*, que neste caso é essencialmente unipolar. Onde  $m_a$  refere-se ao índice de modulação,  $m_f$  o índice de frequência de modulação,  $f_m$  a frequência de referência e  $f_{cr}$  a frequência da portadora. Assim, a razão cíclica dos pulsos de cada interruptor é obtida.

Similarmente à modulação *phase-shifted*, na modulação *level-shifted* a quantidade de portadoras necessárias para operação do inversor multinível é encontrada com o uso da expressão  $m = n - 1$ , onde todas têm a mesma frequência e amplitude. Nesta técnica de modulação as  $m$  portadoras são igualmente dispostas de forma vertical. Algumas variações de modulação

*level-shifted* são encontradas na literatura, sendo elas: PD (*Phase Disposition*), POD (*Phase Opposition Disposition*), APOD (*Alternative Phase Opposition Disposition*).

Para melhor compreensão, na Figura 15 são mostrados exemplos de modulações PD, POD e APOD.

**Figura 15 – Modulação *leve-shifted*. a) PD cinco níveis. b) APOD cinco níveis. c) POD cinco níveis.**



**Fonte: Autoria própria.**

Como já comentado anteriormente, harmônicas são geradas com a comutação dos interruptores. Com o uso de frequências de comutação elevadas, o conteúdo harmônico é igualmente deslocado para frequências maiores. Porém, dependendo do método utilizado na modulação do conversor, é possível obter um melhor resultado, reduzindo a taxa de distorção harmônica (TDH).

Em (WU; NARIMANI, 2006) é feito um comparativo entre as modulações *phase-shifted* e *leve-shifted* aplicadas em um mesmo conversor ponte completa de sete níveis, a fim de mensurar a TDH. Sabe-se que o índice de modulação tem relação direta com o valor de TDH, assim, os resultados são quantizados e indicados na Figura 114, do Anexo A.

A partir da análise da Figura 114 verifica-se que a modulação *leve-shifted* apresenta melhor desempenho no que diz respeito de TDH, principalmente quando a operação do inversor

é com valor de  $m_a$  abaixo de 0,4. Entretanto, nas duas estratégias de modulação, observa-se que quanto maior o índice de modulação, menor é a TDH.

Se o objetivo é otimizar ainda mais a modulação empregada no conversor, são propostos na literatura alguns métodos de modulação para cancelamento de harmônicas de baixa ordem.

## 2.4 ESTRATÉGIA DE CONTROLE

Segundo (WANG et al., 2015) e (TEODORESCU et al., 2006) várias estratégias de controle foram desenvolvidas, sistemas de controle linear clássico com malhas simples ou múltiplas de *feedback* e/ou *feedforward*. Os métodos de controle não lineares, como o controle de linearização de realimentação (KIM; LEE, 2010), controle de modo deslizante (TAI; CHEN, 2002) e controle baseado em Lyapunov (DASGUPTA et al., 2013), podem exibir uma resposta transiente superior e um comportamento globalmente estável. No entanto, às vezes eles são comprometidos por seus complexos cálculos e sensibilidades paramétricas.

Com o objetivo final de conexão com a rede de distribuição de energia elétrica o modelo de filtro LCL foi escolhido. Este tipo de filtro apresenta vantagens e desvantagens, como será abordado no decorrer deste estudo. Segundo (YAO et al., 2017) e (TEODORESCU et al., 2003), conversores que utilizam modulação por largura de pulso (PWM) com filtros LCL são amplamente utilizados em aplicações com conexão à rede. Para (TEODORESCU et al., 2003) e (DANNEHL; WESSELS; FUCHS, 2009), como um sistema de terceira ordem, o filtro LCL fornece atenuação significativamente melhor dos harmônicos gerados pela comutação em alta frequência dos interruptores, com volume e peso de filtro geral reduzidos. Infelizmente, o filtro LCL também introduz polos ressonantes que fornecem picos de magnitude considerável nas frequências de ressonância correspondentes, que está altamente relacionado ao atraso de tempo (por exemplo, o processamento do PWM e atrasos de amostragem) em sistemas de controle digital (PARKER; MCGRATH; HOLMES, 2014), possivelmente resultando em um sistema instável (PENA-ALZOLA et al., 2013).

Segundo (YAO et al., 2017) e (LEI et al., 2011), ressalta-se que a frequência  $f_{sa}/6$  foi identificada como a frequência crítica na malha de controle de corrente da rede e o amortecimento ativo é necessário somente para a frequência de ressonância LCL maior que  $f_{sa}/6$ . No entanto, a ampla variação da impedância da rede (em redes fracas) desloca a frequência de ressonância do filtro LCL, o que pode resultar em uma malha de controle de corrente instável,



quando a frequência de ressonância está próxima de  $f_{sa}/6$ .

#### 2.4.1 AMORTECIMENTO ATIVO

Estratégias de amortecimento ativo têm sido extensivamente desenvolvidas na literatura, onde, por exemplo, um sistema de impedância virtual ((YAO et al., 2017) e (PAN et al., 2014)), um filtro passa-alta (WANG; BLAABJERG; LOH, 2015), uma rede lead-lag (BLASKO; KAURA, 1997), um filtro digital de resposta ao impulso infinito (IIR) (DICK et al., 2007), tem sido empregado. No entanto, na maioria dos casos, sensores adicionais são necessários, sendo a principal desvantagem, devido ao maior custo.

O conceito de filtro *notch* foi inicialmente implementado em (LISERRE; DELL'AQUILA; BLAABJERG, 2004), onde algoritmos genéticos foram adotados para ajustar os coeficientes do filtro. Além disso, em (DANNEHL; LISERRE; FUCHS, 2011), uma análise minuciosa do amortecimento ativo baseado em filtro *notch* foi apresentada, e uma técnica de auto-comissionamento foi proposta em (PENA-ALZOLA et al., 2014), que pode estimar em tempo real a frequência de ressonância, permitindo que o filtro *notch* possa ser reajustado adequadamente. Embora a estimativa em tempo real torne o amortecimento ativo baseado no filtro *notch* mais robusto, aumenta inevitavelmente a carga computacional quando implementado em controladores digitais. A expressão (2) indica a função de transferência do filtro *notch* proposto por (PENA-ALZOLA et al., 2014).

$$N_f(s) = \left( \frac{s^2 + 2D_z\omega_{nf} \cdot s + \omega_{nf}^2}{s^2 + 2D_p\omega_{nf} \cdot s + \omega_{nf}^2} \right)^n \quad (2)$$

Onde  $\omega_{nf}$  é a frequência central do filtro *notch*,  $D_z$  e  $D_p$  são os fatores de amortecimento dos zeros e polos, respectivamente e  $n$  é o número de filtros *notch*. Para (YAO et al., 2017), tradicionalmente, este é um tipo de método de cancelamento de polos e zeros, e é muito sensível às variações do polo ressonante introduzidos pelo filtro. Devido às incertezas quanto à impedância de rede, uma abordagem diferente é estudada por (YAO et al., 2017), onde verifica-se o desempenho do sistema quando o filtro *notch* é posicionado acima ou abaixo da frequência de ressonância do filtro LCL. Como já mencionado, o atraso de tempo introduzido pelo controle digital precisa ser compensado de maneira a estabilizar o sistema. A fim de tornar o controlador mais robusto contra a incerteza da impedância da rede e variações de parâmetros do filtro LCL, a metodologia abordada por (YAO et al., 2017) é justificada. Segundo (YAO et al., 2017), ao projetar o filtro *notch* colocando a frequência central do mesmo abaixo da frequência de

ressonância nominal do filtro LCL, pode contribuir para uma maior margem de estabilidade. Normalmente, os transformadores de potência de baixa tensão e os fios de transmissão de distribuição, introduzirão um grande conjunto de impedâncias de rede e essa impedância de rede será ampliada ainda mais se vários inversores forem conectados em paralelo (YAO et al., 2017).

Quando a frequência de ressonância do filtro LCL ( $\omega_{res}$ ) é maior que  $\omega_{nf}$ , o avanço de fase introduzido pelo filtro *notch* ao redor da frequência de ressonância pode compensar o atraso em todo o sistema de controle, como demonstrado por (YAO et al., 2017). Portanto, neste estudo, o amortecimento ativo baseado no filtro *notch* digital proposto, a frequência do *notch* é colocada propositalmente afastada da frequência de ressonância nominal do filtro LCL. Nesse caso, o filtro proposto pode fornecer um avanço ou atraso de fase suficiente para estabilizar o sistema de controle, contribuindo para um amortecimento ativo robusto.

#### 2.4.2 CONTROLADORES RESSONANTES

Para (FREIJEDO et al., 2011), a principal característica dos filtros ressonantes para o controle de corrente ou tensão alternada é a sua capacidade de obter um rastreamento perfeito da referência e rejeição de perturbações. Esses recursos são fornecidos para frequências em que o controlador tem ganho infinito em malha aberta. O modelo mais difundido combina um ganho proporcional com filtros ressonantes em paralelo, o que é geralmente conhecido como controlador proporcional + ressonante (PR) (ZMOOD; HOLMES, 2003).

Segundo (YEPES et al., 2011), os controladores ressonantes são capazes de rastrear referências senoidais com erro zero em regime permanente. Na literatura, tais controladores foram utilizados, com resultados satisfatórios, em aplicações como filtro ativo de potência (LASCU et al., 2007), sistemas fotovoltaicos (TEODORESCU et al., 2004), turbinas eólicas (ZHOU; HE; SUN, 2009) e retificadores controlados (ROIU et al., 2010). A expressão (3) apresenta o modelo ideal de controlador ressonante.

$$R(s) = \frac{2k_{hr} \cdot s}{s^2 + h\omega_r^2} \quad (3)$$

Onde  $\omega_r$  é a frequência central do pico de magnitude resultante dos polos ressonantes,  $h$  é a respectiva harmônica e  $k_{hr}$  o ganho associado a magnitude do pico de ressonância. Segundo (TEODORESCU et al., 2006), a equação (3) leva o controlador ressonante a um ganho infinito na respectiva frequência de ressonância. Para evitar problemas de instabilidade associados ao ganho infinito, a expressão (3) pode ser substituída pela equação (4), onde agora

o controlador ressonante apresenta ganho finito na frequência de ressonância, mas ainda com valor suficientemente alto para levar ao erro nulo em regime permanente.

$$R(s) = \frac{2k_{hr}\omega_b \cdot s}{s^2 + 2k_{hr}\omega_b \cdot s + h\omega_r^2} \quad (4)$$

Na expressão (4)  $\omega_b$  relaciona-se com a largura de banda do pico de magnitude na frequência de ressonância. Com isto, segundo (TEODORESCU et al., 2006), definindo-se apropriadamente  $\omega_b$  é possível reduzir a sensibilidade à variações da frequência da rede de distribuição de energia, por exemplo.

Em (TEODORESCU et al., 2006) é realizado um estudo onde são comparados resultados experimentais quando utiliza-se um controlador PR posicionado na frequência fundamental, com resultados ao utilizar controladores ressonantes associados em paralelo e posicionados nas 3ª, 5ª e 7ª harmônicas. Neste estudo fica evidentes a contribuição na melhora de rastreamento do sinal senoidal da rede quando controladores ressonantes são posicionados nas harmônicas de baixa ordem.

Em (YEPES et al., 2011) é demonstrado uma implementação alternativa de controladores ressonantes baseado em dois integradores, que alcançam maior desempenho por meio de pico de ressonância mais precisos e compensação de atraso resultante da discretização, enquanto mantém a vantagem de baixa carga computacional e boa adaptação de frequência. Isto é alcançado por meio de uma correção dos polos ressonantes (associados à frequência de ressonância), uma correção de zeros (relacionada à compensação de atraso) e uma expressão linear simples que atinge uma maior precisão em relação ao atraso de fase causado pela planta. A expressão (5) indica o controlador ressonante discreto, segundo o modelo determinado por (YEPES et al., 2011). Outros métodos para implementação de controladores ressonantes são apresentados em ((WANG; BLAABJERG; LOH, 2016) e (WANG; BLAABJERG; LOH, 2014)).

$$R(z) = K_{Ih}T_s \frac{z^{-1} \cos(h\omega_1 T_s + \lambda_h) - z^{-2} \cos(\lambda_h)}{1 - 2z^{-1} \cos(h\omega_1 T_s) + z^{-2}} \quad (5)$$

Onde  $T_s$  é a frequência de amostragem,  $\omega_1$  é a frequência fundamental e  $\lambda_h$  é o ângulo de fase desejado para a efetiva correção dos polos e zeros. No estudo realizado por (YEPES et al., 2011) é demonstrado o desempenho dos controladores ao seguir frequências diferentes e variáveis, onde os resultados podem ser extrapolados para aplicações monofásicas e trifásicas, com um perfeito rastreamento e rejeição à perturbações e variações de frequência.

Outros métodos para implementação de controladores ressonantes são apresentados

em ((WANG; BLAABJERG; LOH, 2016) e (WANG; BLAABJERG; LOH, 2014)). Segundo (WANG; BLAABJERG; LOH, 2016), um controlador ressonante discreto pode ser obtido por meio da expressão (6), onde a discretização é realizada por meio da transformação de Tustin com pre-warping, para a correção da posição dos polos ressonantes (que ocorre devido à discretização).

$$R(z) = \frac{K_{Ih} \sin(h\omega_1 T_s)}{2\omega_1} \frac{1 - z^{-2}}{1 - 2z^{-1} \cos(h\omega_1 T_s) + z^{-2}} \quad (6)$$

## 2.5 CONCLUSÃO

Com a revisão bibliográfica realizada neste capítulo foi possível entender alguns conceitos comuns entre conversores multiníveis. Tais topologias de conversores visam à elevação do rendimento, redução de interferências no sistema de distribuição de energia, bem como à equipamentos eletrônicos.

Estes fatores motivam cada vez mais pesquisadores a desenvolverem novos materiais semicondutores, novas topologias de conversores, novas técnicas de modulação e controle.

Atualmente, elevados níveis de rendimentos são reportados na literatura. Em parte, isso se deve aos novos tipos de semicondutores, mas recentes propostas de topologias de conversores também tem papel fundamental nestes avanços, dentre elas, os conversores multiníveis.

A escolha pela utilização do filtro LCL apresenta vantagens e desvantagens, como já comentado no decorrer deste capítulo, porém acredita-se que esta seja a melhor opção para este tipo de aplicação.

O conversor monofásico tipo T de cinco níveis vem ao encontro das necessidades atuais, demonstrando potencial em aplicações de alta tensão, bem como para elevado rendimento. Neste capítulo, verificou-se sua proposta na literatura em conjunto com uma estratégia de modulação que leva ao modo de condução crítico, a qual apresenta limitações quanto à potência processada e dimensionamento do indutor. Deste modo, acredita-se que no modo de condução contínua, esta topologia manterá as vantagens mencionadas, podendo ser estendida a aplicações de maiores potências, além de uma melhor otimização no projeto do indutor. Portanto, no próximo capítulo, analisa-se o conversor monofásico proposto por (ZHANG; ZHANG; WU, 2016) operando com uma estratégia de modulação diferente, resultando na operação em modo de condução contínua.

### 3 ANÁLISE ESTÁTICA E ANÁLISE DINÂMICA DO CONVERSOR CC-CA BIDIRECIONAL MONOFÁSICO TIPO T DE CINCO NÍVEIS

#### 3.1 INTRODUÇÃO

Neste capítulo é apresentada a análise estática, nas formas qualitativa e quantitativa, do conversor CC-CA bidirecional monofásico tipo T de cinco níveis proposto por (ZHANG; ZHANG; WU, 2016), entretanto, operando no modo de condução contínua. A topologia abordada neste estudo, refere-se a um conversor monofásico onde a tensão entre os pontos  $a$  e  $b$  pode apresentar até cinco níveis, pois esta depende de uma relação entre o valor da tensão da fonte de corrente contínua e o valor de pico da tensão gerada.

Diferentemente da estratégia de modulação adotada em (ZHANG; ZHANG; WU, 2016), a qual levou o conversor a operar no modo de condução crítico, neste estudo optou-se por uma técnica de modulação que mantém o conversor operando no modo de condução contínuo. Um modelo para a implementação da estratégia de modulação é apresentado, onde considera-se o tempo morto necessário neste tipo de topologia, bem como uma sugestão para a correção dos efeitos provocados por este.

No decorrer deste capítulo, descreve-se em detalhes o funcionamento da topologia. Inicialmente são apresentadas as etapas de operação, juntamente com as principais formas de ondas. Na sequência, indicam-se as expressões que descrevem matematicamente o ganho estático deste conversor, bem como, as ondulações de corrente e tensão. Também são encontradas expressões que indicam os esforços em cada componente que compõem o conversor.

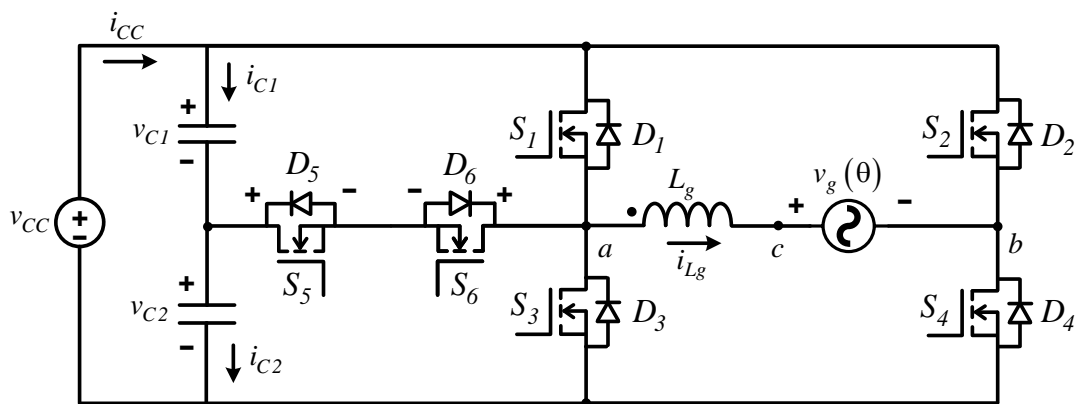
Neste capítulo estudam-se também as características dos comportamentos dinâmicos das principais variáveis a serem controladas no conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Assim, observando algumas equações diferenciais, em seguida aplicando-se as transformadas de *Laplace*, obtêm-se as funções de transferência que relacionam a entrada  $\delta(\theta)$  com as saídas  $i_{Lg}(\theta, t)$ ,  $i_g(\theta)$  e  $v_{Cg}(\theta)$ .

Serão apresentadas duas análises, sendo elas: quando o conversor operando apenas como inversor, sem conexão com a rede (onde um modelo idealizado e outro considerando as resistências série do indutor e capacitor); a segunda análise refere-se a operação como conversor bidirecional, ou seja, CC-CA e CA-CC. Novamente, são considerados todos os elementos ideais e depois são consideradas as resistências série dos indutores e do capacitor  $C_g$ .

### 3.2 ANÁLISE ESTÁTICA QUALITATIVA

O conversor abordado neste trabalho, conforme apresentado na Figura 16, pode ser classificado como um conversor multinível monofásico. Sua estrutura é composta por uma célula do tipo T, assim denominada devido à semelhança entre a disposição dos interruptores e a letra T. Porém, utilizando somente a célula T, a tensão entre os pontos  $a$  e  $b$  fica limitada em três níveis. Como o propósito é obter um conversor monofásico de cinco níveis, mais um braço de interruptores é adicionado a topologia, resultando no circuito ilustrado na Figura 16.

**Figura 16 – Conversor CC-CA bidirecional monofásico tipo T de cinco níveis.**



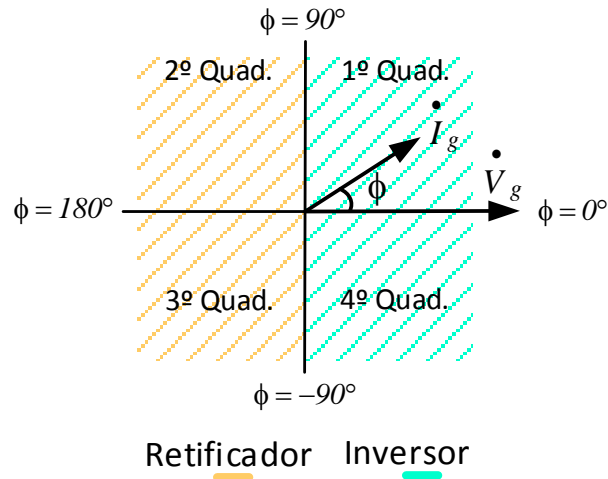
**Fonte: Autoria própria.**

Devido à disposição dos interruptores  $S_5$  e  $S_6$ , que conectam o ponto  $a$  ao ponto comum entre os capacitores  $C_1$  e  $C_2$ , a máxima tensão de bloqueio observada entre os terminais destes dois semicondutores é igual a  $V_{CC}/2$ . No restante dos semicondutores, a tensão de bloqueio máxima é igual a tensão da fonte. Porém, tratando-se de transições de tensões, na comutação dos semicondutores, a máxima variação observada nos quatro dispositivos que comutam em alta frequência é igual a  $V_{CC}/2$ , sabendo que  $S_2$  e  $S_4$  comutam em baixa frequência (dobro da frequência da fonte  $v_g(\theta)$ ). Com isto, espera-se uma redução considerável nas perdas por comutação desta topologia.

Com uma breve verificação e fazendo possíveis combinações das comutações dos interruptores, como será aprofundado no decorrer deste capítulo, nota-se que este conversor pode operar nos quatro quadrantes, ou seja, tensões e correntes positivas e/ou negativas. Desta forma, esta topologia permite a operação como inversor ou retificador, com fator de potência unitário, ou até mesmo para compensação de reativos. Deste modo, para formalizar e identificar em que condição o conversor está operando (inversor ou retificador), verifica-se o ângulo de defasagem ( $\phi$ ) da corrente  $i_{Lg}$  em relação a tensão  $v_g$ .

A Figura 17 apresenta os modos de operação em cada quadrante, de acordo com o ângulo  $\phi$ .

**Figura 17 – Ângulo  $\phi$  vs. operação do conversor.**



**Fonte: Autoria própria.**

Na Figura 17 é observado que quando o conversor encontra-se no primeiro quadrante, o mesmo está operando como inversor e a corrente está adiantada (característica capacitiva). Quando o conversor opera no quarto quadrante, também como inversor, a corrente está atrasada (característica indutiva) das tensões  $V_{ab}$  ou  $v_g$ . Já para o segundo e terceiro quadrante, verifica-se a operação como retificador. No segundo quadrante a corrente está atrasada, no terceiro quadrante a corrente está adiantada.

Quando o conversor apresentar valores de  $\phi$  iguais a  $90^\circ$  ou  $270^\circ$ , o mesmo está processando apenas energia reativa, não realizando trabalho. Desta forma, para o ângulo de  $90^\circ$  o conversor tem característica puramente capacitiva, e para  $270^\circ$  puramente indutiva. Deste modo, cabe ao projetista determinar a estratégia de modulação que leve o conversor a operar como retificador ou inversor. Uma opção é a modulação PWM senoidal, onde comparam-se portadoras triangulares com um sinal de referência senoidal. Como já comentado no capítulo anterior, a técnica chamada de *level shifted* apresenta alguns benefícios, e portanto, esta é a modulação escolhida para operação do conversor estudado.

### 3.2.1 Estratégia de Modulação

Uma escolha adequada da estratégia de modulação tem papel fundamental no desempenho do conversor. Na literatura, diversas técnicas de modulação são encontradas, onde algumas foram citadas no capítulo 2.

Para dar início à determinação da estratégia de modulação, são definidos alguns estados proibidos, pois estes causariam danos a estrutura. Observando a Figura 16, verifica-se que  $S_1$  e  $S_3$  não podem conduzir ao mesmo tempo, pois acarretaria em um curto circuito na fonte de corrente contínua ( $V_{CC}$ ), assim como, se  $S_2$  e  $S_4$  estiverem em condução simultaneamente. Similarmente, ocorre um curto circuito em  $v_{C1}$  ou  $v_{C2}$  caso os interruptores  $S_1$ ,  $S_5$  e  $S_6$  ou  $S_3$ ,  $S_5$  e  $S_6$  sejam comandados a conduzir simultaneamente. Portanto, estas quatro ações de comando devem ser evitadas.

Nesse estudo, optou-se pela modulação *level-shifted* do tipo PD, demonstrada anteriormente na Figura 15 e destacada em vermelho na Figura 19. O sinal de referência  $\delta(\theta)$ , ou seja, o sinal modulador, é periódico de baixa frequência. Já os quatro sinais das portadoras são de alta frequência, aqui denominados de  $V_{tri1}(t)$ ,  $V_{tri2}(t)$ ,  $V_{tri3}(t)$  e  $V_{tri4}(t)$ .

É importante salientar que a frequência das portadoras é muito maior que a frequência do sinal modulador. Também, para simplificação das análises, o sinal de referência é considerado senoidal, composto apenas pela componente fundamental, isento de harmônicas. Entretanto, em alguns casos, o sinal modulador pode apresentar elevado conteúdo harmônico, por exemplo, se este for gerado a partir de uma ação de controle, principalmente em períodos transitórios. Neste caso, a forma mais adequada para defini-lo é  $\delta(\theta, t)$ .

Considerando o sinal modulador isento de harmônicas, por meio da comparação entre o sinal de referência  $\delta(\theta)$  com as portadoras, geram-se os pulsos de comando para os interruptores. Com isto, observa-se que estes variam conforme os sinais dependentes de " $\theta$ " e de " $t$ ". Portanto, os pulsos de comando dos semicondutores controlados serão denominados de  $V_{GSx}(\theta, t)$ , onde  $x$  é o número do respectivo interruptor.

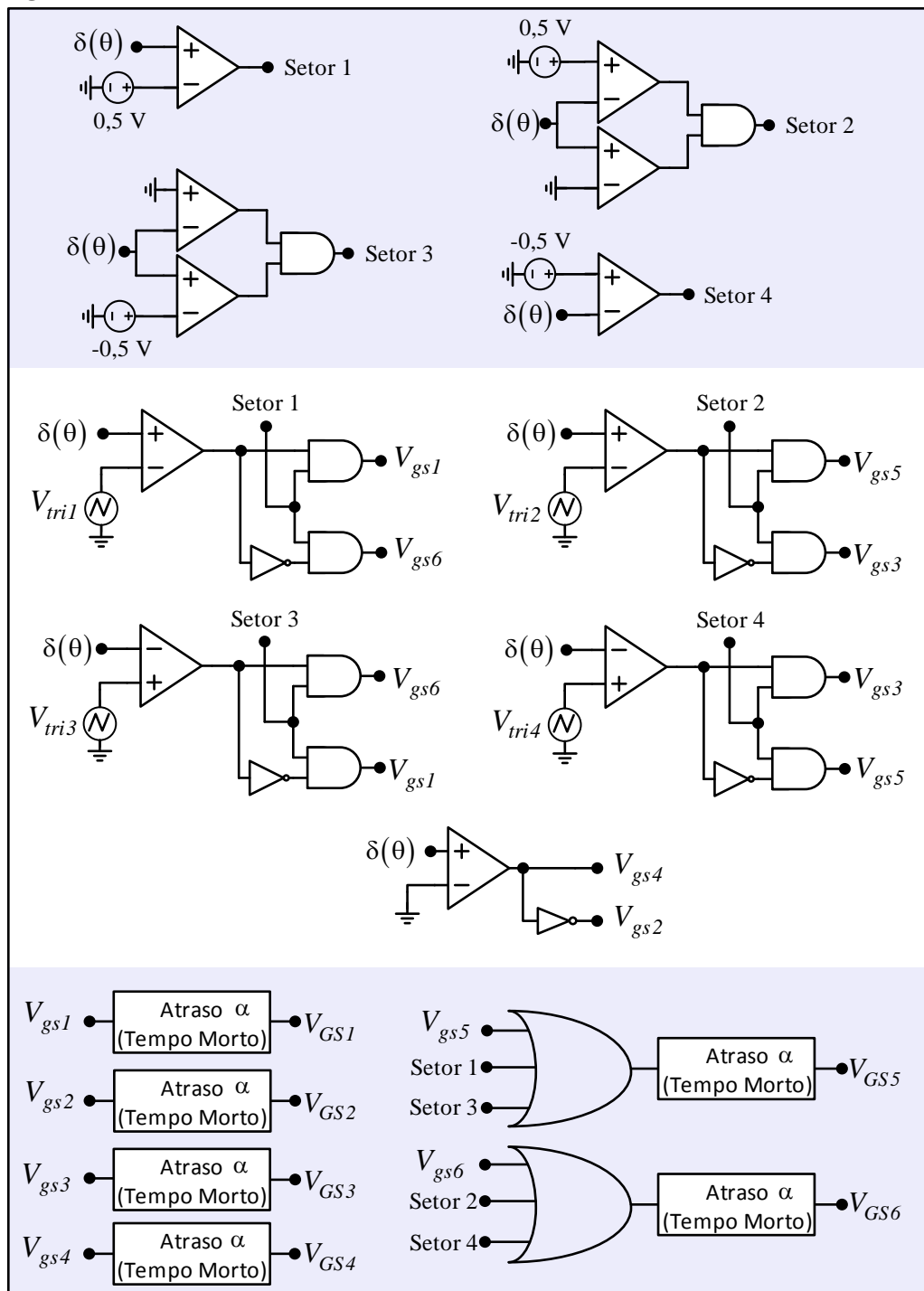
Com o objetivo de formalizar as variáveis indicadas ao longo do texto, nas figuras e também nos equacionamentos, as representações indicadas por " $t$ " relacionam o período de comutação, enquanto as visualizadas com " $\theta$ " referem-se à variação encontrada no sinal modulador.

Os sinais das quatro portadoras possuem período  $T_s$  e valor de pico a pico de 0,5 Volts. Conforme observa-se na Figura 15, as quatro portadoras estão em fase e deslocadas verticalmente de tal forma a ocupar toda a área entre os intervalos de -1 à 1 Volt. Na Figura 18 é demonstrado o circuito completo do modulador a ser implementado, onde  $V_{tri1}$  é a portadora localizada na parte superior e  $V_{tri4}$  está na parte inferior.

Na Figura 18, o circuito destacado mais ao centro é quem determina os tempos dos pulsos de comando dos MOSFETs. O circuito na parte superior foi criado com a finalidade de



Figura 18 – Circuito modulador.



Fonte: Autoria própria.

identificar em que setor o sinal modulador está excursionando. Já o circuito inferior foi especificado pensando na implementação prática do conversor, onde tem-se a necessidade de adicionar tempos mortos para assegurar que nenhum estado proibido ocorra, sabendo que semicondutores de potência não comutam instantaneamente.

Devido à inclusão do tempo morto, faz-se necessário que os interruptores cinco e seis

permaneçam acionados durante dois setores (cada um deles), como é indicado na Figura 18. Caso contrário, durante o intervalo de tempo morto, o circuito pode gerar uma tensão  $V_{ab}$  indesejada, comprometendo a estratégia de modulação.

A variável para indicar o intervalo de tempo morto é denominada de  $\alpha$ , expressa em porcentagem de  $T_s$ , ou seja, com valores entre 0,0 e 1,0.

A partir do circuito apresentado na Figura 18, constatam-se os estados dos comandos para cada semicondutor nos quatro setores possíveis, como está representado na Tabela 1.

**Tabela 1 – Estados de comando dos semicondutores para cada setor.**

	Setor 1	Setor 2	Setor 3	Setor 4
Semicondutor $S_1$	S	O	S	O
Semicondutor $S_2$	O	O	H	H
Semicondutor $S_3$	O	S	O	S
Semicondutor $S_4$	H	H	O	O
Semicondutor $S_5$	H	S	H	S
Semicondutor $S_6$	S	H	S	H

**Fonte: Autoria própria.**

a) Na Tabela 1 as letras referem-se ao estado de:

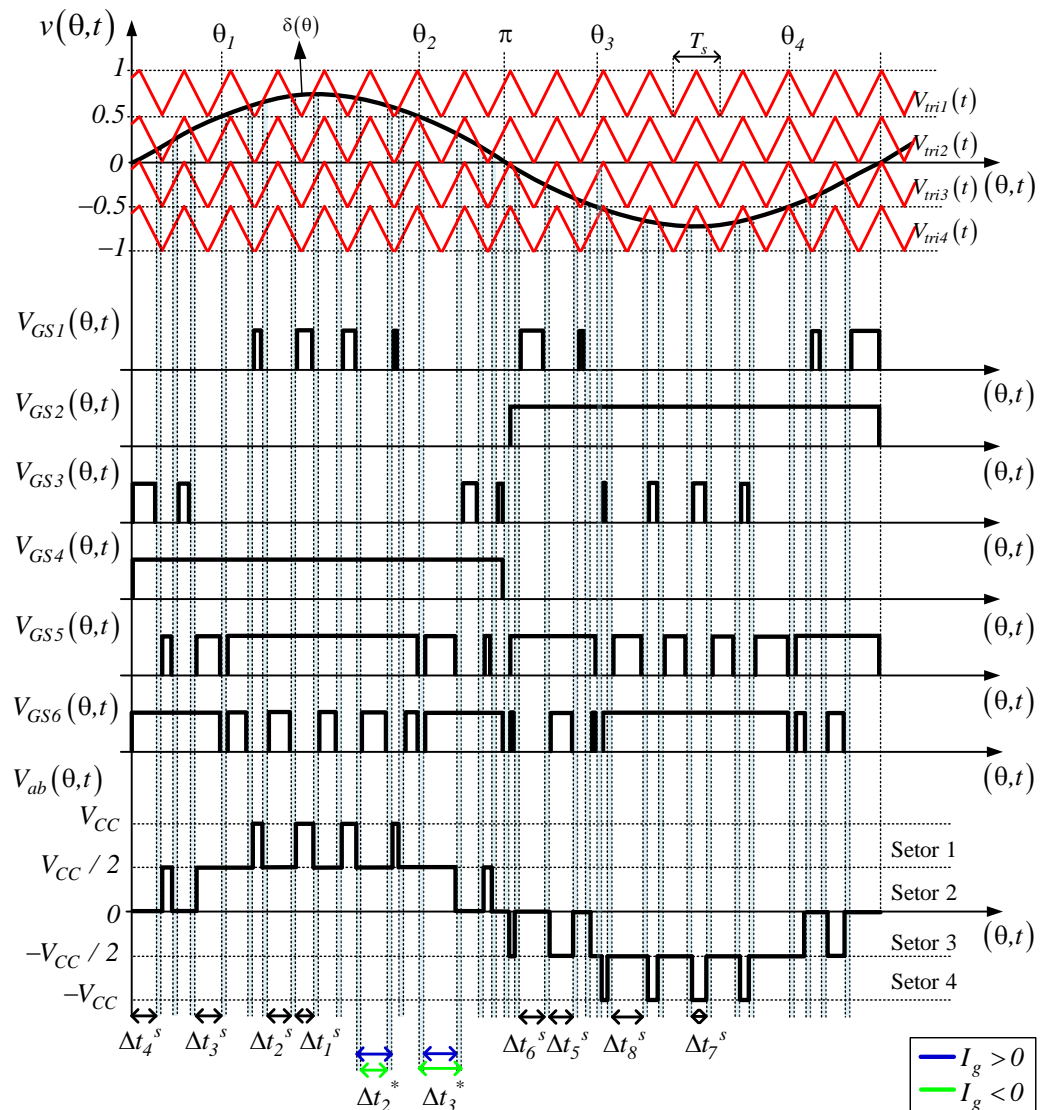
- H = Permanecer acionado durante todo o setor;
- O = Permanecer bloqueado durante todo o setor;
- S = Comutar em alta frequência no respectivo setor;

Ao observar as informações contidas na Tabela 1 nota-se que os interruptores  $S_2$  e  $S_4$  comutam em baixa frequência, ou seja, duas vezes (uma entrada em condução e uma entrada em bloqueio) a cada período de  $\delta(\theta)$ . Os semicondutores  $S_5$  e  $S_6$  permanecem acionados em dois setores durante todo o intervalo de tempo e em dois setores comutam em alta frequência. Estas comutações em baixa frequência implicam uma redução nas perdas por comutação, um importante ponto positivo da topologia, bem como da modulação empregada na mesma.

Agrupando todos os sinais de comando gerados pelo circuito modulador, observa-se na Figura 19 a tensão  $V_{ab}$  resultante, onde visualizam-se os cinco níveis possíveis. Os intervalos de tempos representados em azul mostram onde o tempo morto  $\alpha$  é inserido. Na Figura 19 os intervalos de tempo das etapas foram simplificados para melhor visualização, entretanto, sabe-se que estes dependem de duas variações, ou seja, são relacionadas com " $\theta$ " e " $t$ ".

Na Figura 19 são visualizadas expressões para cada etapa de operação, em cada um dos quatro setores. Nos setores 1 e 4, o tempo em que os pulsos de gatilhos permanecem em

**Figura 19 – Modulação (seta azul =  $I_g > 0$ , seta verde =  $I_g < 0$ ).**



**Fonte: Autoria própria.**

nível alto aumenta à medida que a referência  $\delta(\theta)$  se aproxima do valor de pico. No entanto, nos setores 2 e 3, o tempo de condução é maior ao aproximar-se dos ângulos  $\theta_1, \theta_2, \theta_3$  e  $\theta_4$ .

Os pulsos de comando são gerados a partir da comparação entre as portadoras triangulares de alta frequência com o sinal da moduladora em baixa frequência, resultando em intervalos de tempos denominados  $\Delta t_x$ , onde  $x$  representa uma das oito etapas de operação. No entanto, para conhecer os tempos efetivos de comando dos interruptores é necessário subtrair o tempo morto de  $\Delta t_x$ , assim, chega-se em  $\Delta t_x^s$ .

Sabe-se que, os sinais das portadoras triangulares excursionam entre um valor mínimo ( $V_{trix\_min}$ ) e um valor máximo ( $V_{trix\_max}$ ), onde a amplitude é obtida por meio da diferença destes valores. Assim, analisando a disposição das quatro portadoras, juntamente com o sinal de referência representadas na Figura 19, chegam-se nas expressões de tempo para cada uma

das oito etapas. Sendo assim, por meio das equações (7) e (8) as etapas  $\Delta t_1$  à  $\Delta t_8$  são definidas.

$$\Delta t_x^+ = \frac{m}{2} (\delta(\theta) - V_{trix\_min}) \quad (7)$$

$$\Delta t_x^- = -\frac{m}{2} (\delta(\theta) - V_{trix\_max}) \quad (8)$$

A expressão (7) determina os intervalos de tempo no semiciclo positivo e a expressão (8) para o semiciclo negativo. Nestas equações,  $m$  indica o número de portadoras utilizadas na modulação. Assim, são encontradas as etapas principais, ou seja, as etapas  $\Delta t_1$ ,  $\Delta t_3$ ,  $\Delta t_5$  e  $\Delta t_7$ . Para definir as etapas complementares ( $\Delta t_2$ ,  $\Delta t_4$ ,  $\Delta t_6$  e  $\Delta t_8$ ), a exemplo, faz-se a seguinte relação:  $\Delta t_2 = 1 - \Delta t_1$ . Deste modo, todas os intervalos de tempos são definidos, como observa-se nas expressões (9) à (16).

$$\Delta t_1 = 2(\delta(\theta) - 0,5)T_s \quad (9)$$

$$\Delta t_2 = 2(1 - \delta(\theta))T_s \quad (10)$$

$$\Delta t_3 = 2\delta(\theta)T_s \quad (11)$$

$$\Delta t_4 = 2(0,5 - \delta(\theta))T_s \quad (12)$$

$$\Delta t_5 = -2\delta(\theta)T_s \quad (13)$$

$$\Delta t_6 = 2(0,5 + \delta(\theta))T_s \quad (14)$$

$$\Delta t_7 = -2(0,5 + \delta(\theta))T_s \quad (15)$$

$$\Delta t_8 = 2(1 + \delta(\theta))T_s \quad (16)$$

Como comentado anteriormente, para obter o tempo efetivo dos comandos dos interruptores é necessário subtrair  $\alpha$ . Assim, a seguir, indicam-se as expressões (17) à (24) para chegar aos intervalos de tempo dos comandos dos semicondutores de potência.

$$\Delta t_1^s = \Delta t_1 - \alpha \quad (17)$$

$$\Delta t_2^s = \Delta t_2 - \alpha \quad (18)$$

$$\Delta t_3^s = \Delta t_3 - \alpha \quad (19)$$

$$\Delta t_4^s = \Delta t_4 - \alpha \quad (20)$$

$$\Delta t_5^s = \Delta t_5 - \alpha \quad (21)$$

$$\Delta t_6^s = \Delta t_6 - \alpha \quad (22)$$

$$\Delta t_7^s = \Delta t_7 - \alpha \quad (23)$$

$$\Delta t_8^s = \Delta t_8 - \alpha \quad (24)$$

Um pouco diferente de  $\Delta t_x^s$  que sempre é subtraído o tempo morto, para definir os intervalos de tempos das etapas de operação, onde analisa-se a tensão no indutor  $L_g$  ou a tensão  $V_{ab}$ , é necessário primeiramente conhecer o sentido da corrente  $i_{L_g}(\theta)$ , assim, algumas definições são necessárias.

Para identificar se o conversor opera como inversor ou retificador, analisa-se a potência média transferida em um período de  $\delta(\theta)$ , ou seja em baixa frequência. Deste modo, para potência média positiva a operação como inversor é identificada, já para potência média negativa ocorre a operação como retificador. Portanto, quando analisam-se os intervalos de tempos em alta frequência, observa-se que mesmo com potência instantânea positiva, o conversor pode estar operando como retificador, justificada por fator de deslocamento não unitário. Por exemplo, para o caso particular onde a corrente  $i_{L_g}(\theta)$  esteja atrasada de  $v_g(\theta)$ , no início do setor

2 a corrente apresenta sinal negativo, logo uma potência negativa é observada, dentro de um intervalo de tempo  $\Delta t_x^s$ , e mesmo assim o conversor pode estar operando com inversor. Assim, o sentido da corrente  $i_{L_g}(\theta)$  define quais os semicondutores estão em condução, entre diodos e chaves, bem como a tensão em  $L_g$  independentemente da operação inversor/retificador. Desta forma, para identificar a tensão no indutor  $L_g$ , em alta frequência, faz-se a análise de valores médios quase instantâneos da corrente neste elemento, que é igual a  $I_g$ . Portanto, fazendo uma relação com o sinal de  $I_g$ , indicado na expressão (25), encontram-se os intervalos de tempo da tensão no indutor  $L_g$  e a tensão  $V_{ab}$ , conforme (25).

$$\text{sgn}(I_g) = \begin{cases} 1 & \text{se } (I_g \geq 0) \\ -1 & \text{se } (I_g < 0) \end{cases} \quad (25)$$

Nos intervalos de tempo situados nos setores 1 e 2 ( $\Delta t_1$  à  $\Delta t_4$ ), se a corrente  $I_g$  for positiva, subtrai-se  $\alpha$  de  $\Delta t_x$  na etapa principal e soma-se  $\alpha$  de  $\Delta t_x$  na etapa complementar. No entanto, nos setores 3 e 4, se a corrente no indutor  $L_g$  excursiona o semiciclo negativo, os sinais entre as etapas principal e complementar devem ser trocados. Isto é melhor representado nas expressões (26) à (33).

$$\Delta t_1^* = \Delta t_1 - [\alpha \cdot \text{sgn}(I_g)] \quad (26)$$

$$\Delta t_2^* = \Delta t_2 + [\alpha \cdot \text{sgn}(I_g)] \quad (27)$$

$$\Delta t_3^* = \Delta t_3 - [\alpha \cdot \text{sgn}(I_g)] \quad (28)$$

$$\Delta t_4^* = \Delta t_4 + [\alpha \cdot \text{sgn}(I_g)] \quad (29)$$

$$\Delta t_5^* = \Delta t_5 + [\alpha \cdot \text{sgn}(I_g)] \quad (30)$$

$$\Delta t_6^* = \Delta t_6 - [\alpha \cdot \text{sgn}(I_g)] \quad (31)$$

$$\Delta t_7^* = \Delta t_7 + [\alpha \cdot \text{sgn}(I_g)] \quad (32)$$

$$\Delta t_8^* = \Delta t_8 - [\alpha \cdot \text{sgn}(I_g)] \quad (33)$$

Nas expressões  $\Delta t_1^*$  à  $\Delta t_8^*$  é necessário atentar-se ao fato de que a etapa principal é reduzida pelo tempo morto, assim, no semiciclo positivo isto é identificado pelo sinal  $-$ . Já no semiciclo negativo, a redução da etapa principal é identificada pelo sinal  $+$ . Com a obtenção das expressões de intervalos de tempo  $\Delta t_1^*$  à  $\Delta t_8^*$ , definem-se as etapas de operação do conversor.

### 3.2.2 Etapas de Operação

Com a estratégia de modulação definida, possibilita-se a análise das etapas de operação do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Em detalhes, abordam-se os comportamentos das tensões e correntes em cada componente da estrutura. A corrente na fonte  $v_g(\theta)$  é representada na expressão (34).

$$i_g(\theta) = I_p \cdot \sin(\theta + \phi) \quad (34)$$

Nas figuras apresentadas neste e nos demais capítulos, representa-se a corrente do indutor como  $i_{Lg}$ . Entretanto, com o intuito de indicar formalmente esta corrente, sabe-se que a mesma é formada por variáveis que dependem da comutação em alta frequência e da modulação em baixa frequência, sendo a definição mais apropriada  $i_{Lg}(\theta, t)$ . No entanto, dentro de uma etapa de operação, a variação em baixa frequência é muito pequena, assim, representa-se a corrente no indutor como  $i_{Lg}(t)$ . Portanto, ao analisar a tensão no indutor dentro de uma etapa de operação, a simplificação adotada na parcela a direita da expressão (35) é válida.

$$v_{Lg}(\theta, t) = L_g \cdot \frac{\partial \cdot i_{Lg}(\theta, t)}{\partial t} \Rightarrow v_{Lg} = L_g \cdot \frac{d \cdot i_{Lg}(t)}{dt} \quad (35)$$

A tensão denominada de  $v_g$  nas figuras tem por objetivo a melhor visualização. Porém, devido ao filtro passa-baixo formado pelos elementos  $L_g$  e  $C_g$ , esta varia em baixa frequência, sendo um sinal dependente de " $\theta$ ". Desta forma, podendo ser representada adequadamente como  $v_g(\theta)$ .

A duração do intervalo de tempo em que uma etapa de operação está compreendida é muito menor que a variação de " $\theta$ ", assim, a tensão  $v_g(\theta)$  pode ser considerada como uma fonte constante. A seguir descrevem-se, de forma detalhada, as etapas de operação do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Nota-se que as condições de  $I_g > 0$  e

$I_g < 0$  são tratadas de forma simultânea na análise, não sendo necessário definir etapas distintas para cada uma das condições. Isto é possível pois o circuito equivalente resultante, assim como a tensão  $V_{ab}$ , independem do sentido da corrente  $I_g$ . Contudo, observam-se diferenças apenas nos semicondutores que estão em condução, diodo em anti-paralelo ou interruptor.

**Setor 1 - Primeira Etapa ( $\Delta t_1^*$ ):**

Quando  $I_g > 0$  (onde  $sgn(I_g) = 1$ ), a primeira etapa do setor 1 inicia quando  $S_1$  e  $S_4$  são comandados a conduzir, ou seja, a etapa tem início depois do término de  $\alpha$ . No intervalo  $\Delta t_1^* = \Delta t_1 - \alpha$  o indutor  $L_g$  armazena energia. Isto porque a corrente  $i_{Lg}(t)$  é positiva, bem como a  $d \cdot i_{Lg}(t)/dt$ . A tensão em  $L_g$  também é positiva, sendo igual a  $V_{CC} - vg(\theta)$ . Nesta etapa de operação, não há circulação de corrente nos capacitores  $C_1$  e  $C_2$ , comportando-se como um circuito aberto e totalmente carregados. Devido  $I_g$  ser maior que zero, a corrente é drenada da fonte de corrente contínua, sendo esta igual a  $i_{Lg}(t)$ . Nos interruptores  $S_2$  e  $S_3$ , que permanecem bloqueados no intervalo de tempo  $\Delta t_1^*$ , observa-se a tensão  $V_{CC}$  entre os terminais dreno e fonte. O interruptor  $S_5$  é comandado a conduzir durante todo o setor 1, deste modo, observa-se a tensão de bloqueio máxima  $V_{CC}/2$  em  $S_6$ . Entre os pontos  $a$  e  $b$  observa-se o nível de tensão  $V_{CC}$ . Deste modo, o circuito equivalente gerado nesta etapa de operação é indicado na Figura 20. Esta etapa chega ao fim quando o interruptor  $S_1$  é comandado a bloquear.

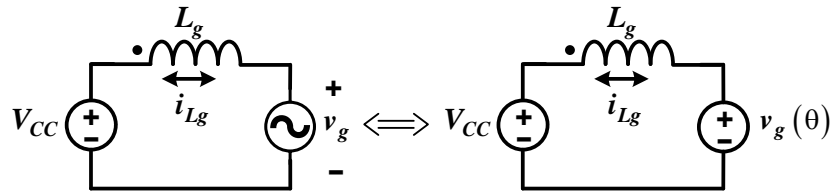
Para corrente  $I_g$  negativa no setor 1, têm-se  $sgn(I_g) = -1$ , assim, a etapa  $\Delta t_1^*$  tem intervalo de tempo igual a  $\Delta t_1 + \alpha$ . Esta etapa inicia quando os diodos  $D_1$  e  $D_4$  entram em condução. Com isto, o indutor transfere energia durante o intervalo  $\Delta t_1^*$ . Portanto, a  $d \cdot i_{Lg}(t)/dt$  é positiva e  $i_{Lg}(t)$  é negativa. Os capacitores  $C_1$  e  $C_2$  comportam-se como um circuito aberto, pois estão completamente carregados e devido a estratégia de modulação, não há corrente circulando através deles. A corrente  $i_{Lg}(t)$  é injetada na fonte  $V_{CC}$ . Os interruptores 2, 3, 5 e 6 permanecem bloqueados durante toda a etapa. A tensão reversa observada em  $S_2$  e  $S_3$  é igual a  $V_{CC}$ , já em  $S_6$  é  $V_{CC}/2$ . Igualmente ao observado para  $I_g > 0$ , no setor 1 o interruptor  $S_5$  permanece sempre acionado, contribuindo na redução das perdas por comutação da topologia. A etapa chega ao término quando  $S_6$  entra em condução, assim,  $D_1$  é bloqueado. O circuito equivalente encontrado nesta está representado na Figura 20.

**Setor 1 - Segunda Etapa ( $\Delta t_2^*$ ):**

Com  $sgn(I_g) = 1$ , a segunda etapa de operação do setor 2 tem duração igual à  $\Delta t_2 + \alpha$ . Inicia-se a etapa quando o interruptor  $S_1$  é comandado a bloquear e o diodo  $D_6$  entra em condução. Somente após o intervalo de tempo  $\alpha$  que efetivamente o interruptor  $S_6$  recebe o sinal de comando. Entretanto, devido ao sentido da corrente  $i_{Lg}(t)$ ,  $D_6$  permanece conduzindo



Figura 20 – Circuito equivalente da primeira etapa setor 1.

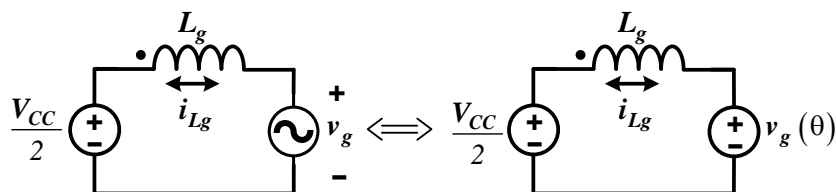


Fonte: Autoria própria.

durante toda a etapa. O interruptor  $S_5$  entra em condução logo que  $S_1$  bloqueia e  $D_6$  entra em condução. Com isto, o nível  $V_{CC}/2$  é observado entre os pontos  $a$  e  $b$ . No intervalo  $\Delta t_2^*$ , o capacitor  $C_1$  é carregado, já o capacitor  $C_2$  é descarregado. Em ambos, observa-se a corrente  $i_{Lg}(t)/2$ , bem como na fonte de corrente contínua, de onde a corrente é drenada. Durante  $\Delta t_2^*$  o indutor é descarregado. Desta forma, a tensão em  $L_g$  é negativa, com valor igual a  $(V_{CC}/2 - v_g(\theta))$ . A corrente  $i_{Lg}(t)$  é positiva com  $d \cdot i_{Lg}(t)/dt$  negativa. No intervalo de tempo  $\Delta t_2^*$ , os dispositivos  $S_1$ ,  $S_2$  e  $S_3$  permanecem bloqueados. Nesta etapa, a tensão máxima sobre os terminais de  $S_1$  e  $S_3$  é  $V_{CC}/2$ , já em  $S_2$  é observada a tensão  $V_{CC}$ . O final desta etapa ocorre quando  $S_1$  é acionado, forçando o bloqueio de  $S_6$ .

No intervalo  $\Delta t_2^*$ , para  $sgn(I_g) = -1$ , observa-se o tempo de  $\Delta t_2 - \alpha$ . Esta etapa inicia quando o semiconductor  $S_6$  é comandado a conduzir. O diodo  $D_4$  permanece conduzindo, a corrente  $i_{Lg}(t)$  continua sendo negativa, devido às definições iniciais dadas ao circuito. Portanto, como a corrente  $i_{Lg}(t)$  e sua derivada  $(d \cdot i_{Lg}(t)/dt)$  são negativas, esta é uma etapa de acúmulo de energia no indutor. A corrente  $i_{Lg}(t)$  é dividida entre os capacitores  $C_1$  e  $C_2$ , onde um é carregado e o outro descarregado, conforme observa-se na Figura 22. Deste modo, a corrente injetada na fonte  $V_{CC}$  é igual a  $i_{Lg}(t)/2$ . Os interruptores  $S_1$ ,  $S_2$  e  $S_3$  permanecem bloqueados nesta etapa, com tensão reversa igual a  $V_{CC}$  em  $S_2$ . Já nos componentes  $S_1$  e  $S_3$ , observa-se o valor máximo de tensão igual a  $V_{CC}/2$ . Deste modo, o circuitos equivalentes e completos, referente a segunda etapa do setor 1, são indicados nas Figura 21 e 22, respectivamente.

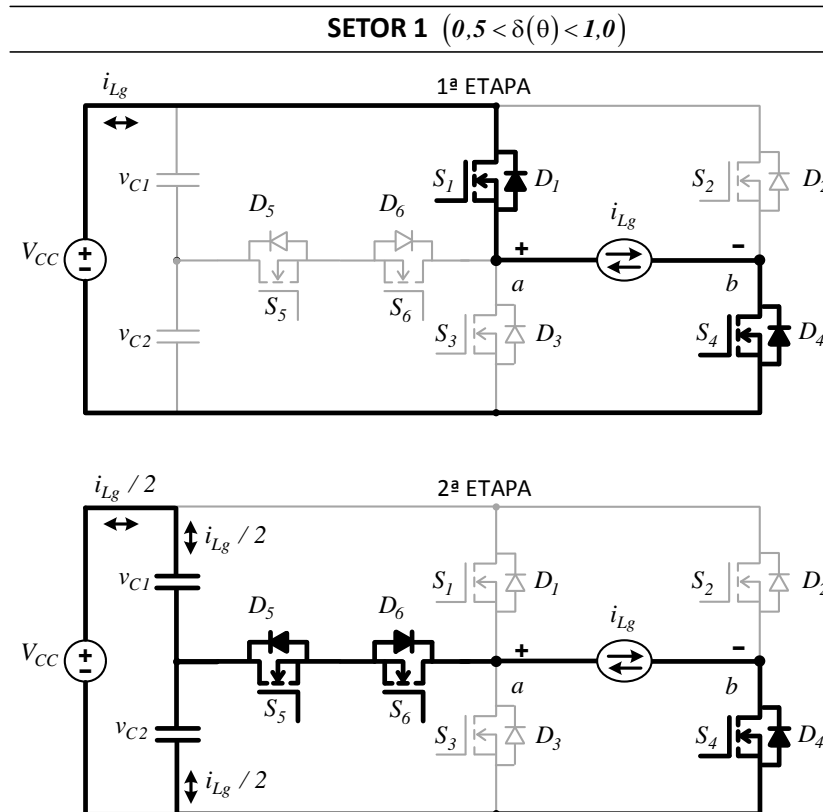
Figura 21 – Circuito equivalente da segunda etapa setor 1.



Fonte: Autoria própria.

**Setor 2 - Primeira Etapa ( $\Delta t_3^*$ ):**

Figura 22 – Conversor operando no setor 1.



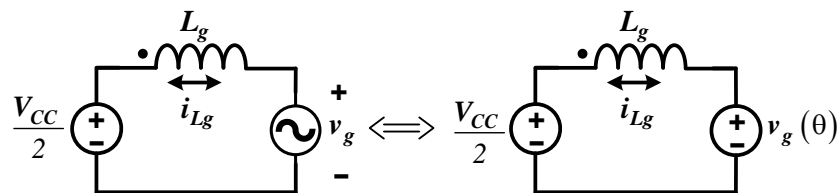
Fonte: Autoria própria.

No setor 2, quando o  $\text{sgn}(I_g)$  for positivo, a etapa  $\Delta t_3^*$  tem intervalo de tempo igual a  $\Delta t_3 - \alpha$ . A primeira etapa deste setor inicia com o comando para acionamento do interruptor  $S_5$ , que está em condução. Os interruptores  $S_4$  e  $S_6$  permanecem acionados durante todo o setor 2. No entanto, é no diodo  $D_6$  que observa-se o modo de condução, justificado pelo sentido da corrente  $i_{Lg}(t)$ . Esta é uma etapa de armazenamento de energia no indutor, pois a corrente  $i_{Lg}(t)$  é positiva, bem como sua derivada ( $d \cdot i_{Lg}(t)/dt$ ) e a tensão sobre o indutor  $L_g$ . O capacitor  $C_1$  agora é carregado, enquanto que o capacitor  $C_2$  é descarregado. Nestes dois dispositivos nota-se a metade da corrente  $i_{Lg}(t)$ , assim como na fonte  $V_{CC}$ , de onde a energia é drenada. Portanto, a tensão observada entre os pontos  $a$  e  $b$  é igual à metade da tensão da fonte de corrente contínua, ou seja,  $V_{CC}/2$ . No intervalo  $\Delta t_3^*$ , as tensões reversas sobre os interruptores bloqueados são:  $V_{S1} = V_{CC}/2$ ,  $V_{S2} = V_{CC}$ ,  $V_{S3} = V_{CC}/2$ . O término desta etapa ocorre quando retira-se o sinal de comando de  $S_5$ , resultando no circuito equivalente da Figura 23.

Entretanto, se o sinal  $\text{sgn}(I_g)$  for negativo no setor 2, o intervalo de tempo  $\Delta t_3^*$  é descrito por  $\Delta t_3 + \alpha$ . A etapa inicia com o bloqueio de  $S_3$ , assim, o diodo  $D_5$  começa a conduzir. Os interruptores  $S_4$  e  $S_6$  são comandados a conduzir durante todo o setor 2. Devido ao sentido da corrente, os semicondutores  $D_4, D_5$  e  $S_6$  transferem a energia acumulada no indutor  $L_g$

para a fonte de corrente contínua. Isto porque, sobre o indutor  $L_g$  nota-se uma tensão positiva ( $V_{CC}/2 - v_g(\theta)$ ), corrente  $i_{Lg}(t)$  negativa e a derivada de  $i_{Lg}(t)$  é positiva. Observa-se a corrente  $i_{Lg}(t)/2$  nos capacitores  $C_1$  e  $C_2$ , porém, um é carregado e o outro é descarregado, como pode ser visualizado na Figura 25. No intervalo de tempo  $\Delta t_3^*$  a fonte  $V_{CC}$  recebe energia. O restante dos semicondutores permanecem bloqueados durante toda a etapa. Observam-se as tensões de bloqueio nestes dispositivos, com valor máximo de  $V_{CC}$  em  $S_2$ , já nos componentes  $S_1$  e  $S_3$  é verificado o valor de  $V_{CC}/2$ . O término da etapa ocorre quando  $S_3$  é acionado. O circuito equivalente no intervalo  $\Delta t_3^*$  é visualizado na Figura 23.

**Figura 23 – Circuito equivalente da primeira etapa setor 2.**



**Fonte: Autoria própria.**

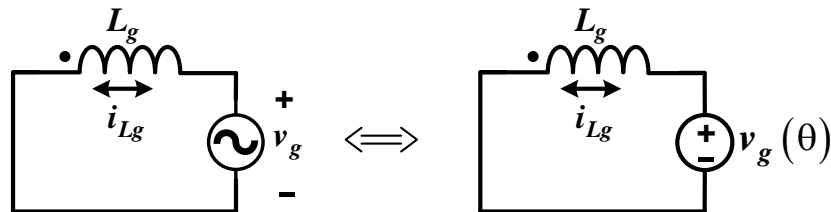
### **Setor 2 - Segunda Etapa ( $\Delta t_4^*$ ):**

Novamente, no setor 2, para  $sgn(I_g)$  positivo, a etapa  $\Delta t_4^*$  é igual a  $\Delta t_4 + \alpha$ . O início desta etapa ocorre quando o interruptor  $S_5$  é comandado a bloquear e o sinal  $V_{gs3}$  do modulador muda para nível lógico alto. Porém, somente depois do intervalo  $\alpha$  que efetivamente  $S_3$  recebe o comando de acionamento. No entanto, devido ao sentido da corrente  $i_{Lg}(t)$ , é o diodo  $D_3$  que entra em condução. Assim, descarregando a energia armazenado em  $L_g$  durante a etapa anterior. A tensão sobre o indutor é igual a  $-v_g(\theta)$ . Nota-se também que a  $d \cdot i_{Lg}(t)/dt$  é negativa e a corrente em  $L_g$  é positiva. Não há circulação de corrente nos capacitores  $C_1$  e  $C_2$ , assim como na fonte  $V_{CC}$ . O interruptor  $S_4$  permanece em condução durante toda a etapa. Com isto, a tensão de saída no conversor ( $V_{ab}$ ) é nula. A corrente na carga continua no mesmo sentido ao observado na etapa anterior. A tensão sobre os semicondutores bloqueados,  $S_1$  e  $S_2$ , é igual a  $V_{CC}$ . Já no componente  $S_5$  é a metade da tensão da fonte de corrente contínua. Como  $S_6$  permanece comandado a conduzir durante todo setor 2, nota-se que a tensão de bloqueio neste componente é nula, o que contribui no aumento de rendimento do conversor. A etapa com duração  $\Delta t_4^*$  chega ao fim quando  $S_5$  é acionado, forçando o bloqueio de  $D_3$ . Verifica-se que durante todas as etapas dos setores 1 e 2, o interruptor  $S_4$  permaneceu conduzindo, ou seja, este componente foi comutado em baixa frequência, tornando as perdas por comutação mínimas neste semiconductor. Para o intervalo  $\Delta t_4^*$ , chega-se ao circuito equivalente indicado

na Figura 24.

No setor 2, quando  $\text{sgn}(I_g)$  é negativo, a segunda etapa tem tempo de duração igual a  $\Delta t_4 - \alpha$ . A etapa é iniciada quando  $S_3$  é comandado a conduzir. O diodo  $D_4$  permanece em condução devido ao sentido da corrente. Durante este período de tempo, o indutor acumula energia, isto porque, têm-se  $i_{Lg}(t)$  negativo e a derivada de  $i_{Lg}(t)$  também é negativa. Não há circulação de corrente nos capacitores  $C_1$  e  $C_2$ , estando totalmente carregados, com nível  $V_{CC}/2$ . A fonte de corrente contínua também não recebe ou injeta energia no circuito. Com o bloqueio de  $S_1$ ,  $S_2$ ,  $S_5$  e  $S_6$ , observam-se tensões máximas entre os terminais dreno e fonte destes componentes, sendo que em  $S_2 = V_{CC}$ , em  $S_1$  e  $S_5 = V_{CC}/2$ , já em  $S_6$  é nula. Esta etapa chega ao fim quando  $S_3$  e  $S_4$  são comandados a bloquear. Nota-se que o componente  $D_4$  comuta em baixa frequência, pois permanece em condução durante todas as etapas dos setores 1 e 2. Assim, neste dispositivo as perdas por comutação são reduzidas. Com isto, chegam-se aos circuitos equivalente e completo, conforme mostrado na Figura 24 e 25, respectivamente.

Figura 24 – Circuito equivalente da segunda etapa setor 2.

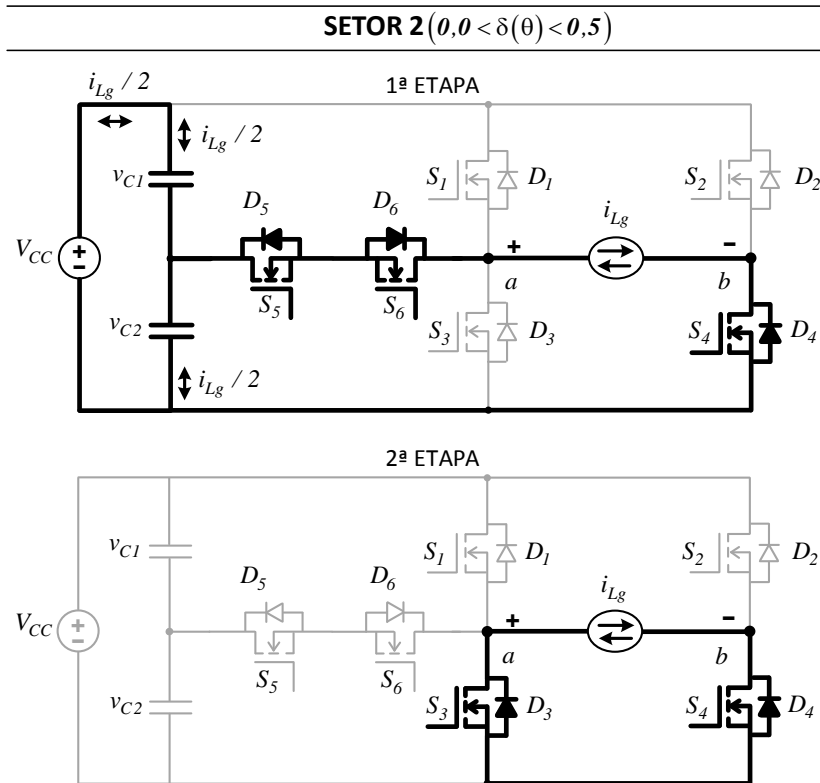


Fonte: Autoria própria.

### Setor 3 - Primeira Etapa ( $\Delta t_5^*$ ):

Nos setores 3 e 4, a tensão  $V_{ab}$  assume valores negativos. Assim, a primeira etapa do setor 3, para corrente  $I_g < 0$ , apresenta intervalo de tempo igual a  $\Delta t_5 - \alpha$ . A etapa  $\Delta t_5^*$  inicia quando  $S_6$  recebe o sinal de comando para conduzir. O interruptor  $S_5$  permanece comandado a conduzir durante todo o setor 3, porém, devido ao sentido da corrente  $i_{Lg}(t)$ , é o diodo  $D_5$  que está em condução, juntamente com  $S_6$ . A corrente processada no indutor  $L_g$  é dividida entre os capacitores  $C_1$ , que é descarregado, e  $C_2$  é carregado. A corrente  $i_{Lg}(t)/2$  é drenada da fonte  $V_{CC}$ . No intervalo de tempo  $\Delta t_5^*$  o indutor  $L_g$  armazena energia. A tensão sobre o indutor  $L_g$  é negativa e igual a  $v_g(\theta) - V_{CC}/2$ , bem como a corrente  $i_{Lg}(t)$  e sua derivada ( $d \cdot i_{Lg}(t)/dt$ ). Os semicondutores  $S_1$ ,  $S_3$  e  $S_4$  estão bloqueados. Com isto, observa-se a tensão  $V_{CC}/2$  entre os terminais dreno e fonte de  $S_1$  e  $S_3$ , e a tensão  $V_{CC}$  em  $S_4$ . Portanto, a tensão  $V_{ab}$  é igual a  $-V_{CC}/2$ , a corrente  $i_g(\theta)$  também excursiona o semiciclo negativo neste intervalo de tempo. A etapa  $\Delta t_5^*$  chega ao fim quando  $S_6$  recebe o comando de bloqueio. Na Figura 26 indica-se o

Figura 25 – Conversor operando setor 2.



Fonte: Autoria própria.

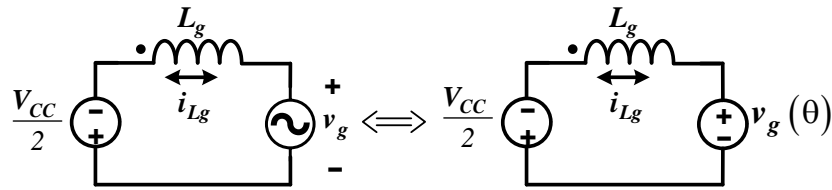
circuito equivalente desta etapa de operação.

Quando  $I_g > 0$ , no setor 3, observa-se que o  $\text{sgn}(I_g)$  é positivo, deste modo,  $\Delta t_5^* = \Delta t_5 + \alpha$ . A etapa inicia quando  $S_1$  é bloqueado, fazendo com que o  $D_6$  comece a conduzir. Devido ao sentido da corrente  $i_g(\theta)$ , o diodo  $D_2$  está em condução, juntamente com  $S_5$  e  $D_6$ . Similarmente ao descrito para  $I_g < 0$ , o interruptor  $S_5$  permanece comandado a conduzir durante todo setor 3. Nesta etapa o indutor  $L_g$  é descarregado, pois a corrente  $i_{Lg}(t)$  é positiva e sua derivada ( $d \cdot i_{Lg}(t)/dt$ ) é negativa. Nota-se que a corrente  $i_{Lg}(t)$  é dividida nos capacitores  $C_1$  e  $C_2$ , onde em  $C_1$  ocorre a carga e em  $C_2$  a descarga. Neste etapa, a fonte de corrente contínua recebe energia. Nos dispositivos bloqueados, a tensão entre dreno e fonte de  $S_1$  e  $S_3$  é  $V_{CC}/2$ , já em  $S_4$  é  $V_{CC}$ . O término da etapa ocorre quando o componente  $S_1$  é a comandado a conduzir. Deste modo, na Figura 26 indica-se o circuito equivalente a etapa  $\Delta t_5^*$ .

### Setor 3 - Segunda Etapa ( $\Delta t_6^*$ ):

Para  $I_g < 0$  na segunda etapa do setor 3,  $\Delta t_6^* = \Delta t_6 + \alpha$ . A etapa  $\Delta t_6^*$  inicia quando  $S_6$  é comando a bloquear, fazendo com que  $D_1$  comece a conduzir. O interruptor  $S_2$  permanece conduzindo, assim, entre os pontos  $a$  e  $b$  a tensão é nula. Neste intervalo de tempo nota-se que a tensão sobre  $L_g$  é positiva e igual a  $v_g(\theta)$ , a corrente  $i_{Lg}(t)$  é negativa e a  $d \cdot i_{Lg}(t)/dt$  é positiva.

Figura 26 – Circuito equivalente da primeira etapa setor 3.

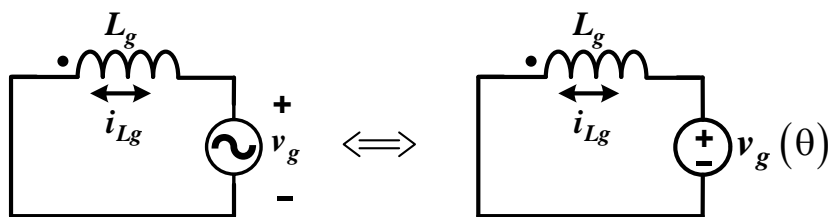


Fonte: Autoria própria.

Deste modo, a energia armazenada no indutor na etapa anterior, agora é transferida para a fonte  $v_g(\theta)$ . Nos semicondutores que estão bloqueados, observam-se tensões máximas entre os terminais dreno e fonte iguais a  $V_{CC}$  em  $S_3$  e  $S_4$ , já em  $S_6$  é igual à  $V_{CC}/2$ . Quando  $D_1$  entra em polarização reversa, chega-se ao fim desta etapa de operação. Durante o intervalo de tempo  $\Delta t_6^*$ , o conversor pode ser simplificado para o circuito equivalente indicado na Figura 27.

Quando  $I_g > 0$  na segunda etapa do setor 3,  $\Delta t_6^* = \Delta t_6 - \alpha$ . O começo da etapa ocorre quando  $S_1$  é comandado a conduzir. O diodo  $D_2$  permanece em condução devido ao sentido de  $i_g(\theta)$ . Deste modo, o indutor acumula energia no intervalo  $\Delta t_6^*$ . Assim, a corrente  $i_{Lg}(t)$  é positiva, bem como sua derivada. Os componentes  $S_3$ ,  $S_4$ ,  $S_5$  e  $S_6$  estão bloqueados. Nos terminais notam-se tensões máximas de  $V_{CC}/2$  em  $S_6$ , e  $V_{CC}$  em  $S_3$  e  $S_4$ . Novamente, é verificado que mesmo sem circulação de corrente em  $S_5$ , a tensão sobre este componente é nula, pois o mesmo permanece comandado a conduzir no setor 3. Quando  $S_1$  é comandado a bloquear, o intervalo  $\Delta t_6^*$  chega ao fim. Com isto, na Figura 27 indica-se o circuito equivalente da etapa e na Figura 28 é ilustrado o circuito completo.

Figura 27 – Circuito equivalente da segunda etapa setor 3.

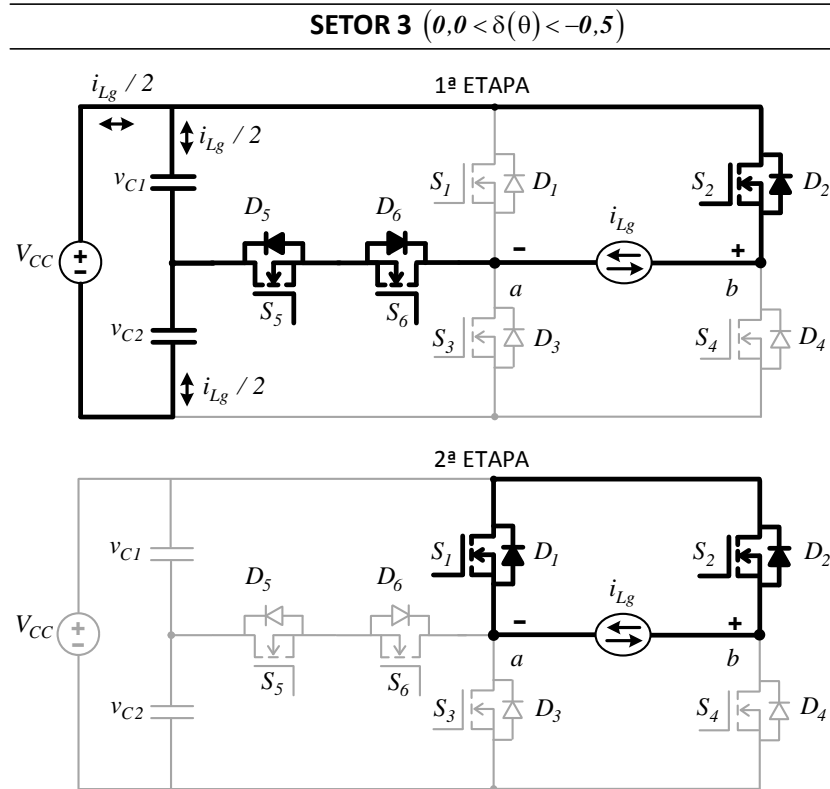


Fonte: Autoria própria.

#### Setor 4 - Primeira Etapa ( $\Delta t_7^*$ ):

Quando  $\text{sgn}(I_g)$  é negativo na primeira etapa do setor 4,  $\Delta t_7^* = \Delta t_7 - \alpha$ . A etapa de operação  $\Delta t_7^*$  começa quando o semicondutor  $S_3$  é comandado a conduzir. O dispositivo  $S_2$  continua conduzindo, conectando a fonte de corrente contínua à fonte  $v_g(\theta)$ . Com isto, observa-se o nível de tensão  $-V_{CC}$  entre os pontos  $a$  e  $b$ . Durante este intervalo, a tensão sobre o indutor é negativa, com amplitude  $v_g(\theta) - V_{CC}$ . A corrente  $i_{Lg}(t)$  também é negativa, bem como sua

Figura 28 – Conversor operando setor 3.



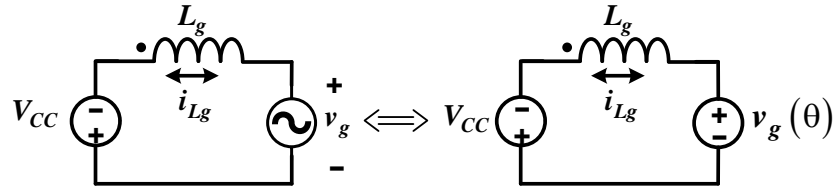
Fonte: Autoria própria.

derivada ( $d \cdot i_{Lg}(t)/dt$ ). Desta forma, tem-se o acúmulo de energia no indutor  $L_g$ . A corrente  $i_{Lg}(t)$  é drenada da fonte de corrente contínua. Já nos capacitores  $C_1$  e  $C_2$  não há circulação de corrente, estando totalmente carregados. O dispositivo  $S_4$  permanece bloqueado com tensão máxima entre seus terminais igual a  $V_{CC}$ , assim como no semicondutor  $S_1$ . Já no interruptor cinco, que também está bloqueado, observa-se a tensão  $-V_{CC}/2$ . No setor 4 nota-se que, o componente  $S_6$  apresenta comutação, ficando sempre comandado a conduzir, contribuindo no aumento de rendimento do topologia. Chega-se ao término da etapa quando o dispositivo  $S_3$  é comandado a bloquear.

Com  $sgn(I_g)$  positivo,  $\Delta t_7^* = \Delta t_7 + \alpha$ . Inicia-se a etapa quando  $S_5$  é bloqueado. O diodo  $D_2$  permanece em condução, assim, a tensão  $-V_{CC}$  é observada entre os pontos  $a$  e  $b$ . No intervalo  $\Delta t_7^*$  a energia acumulada anteriormente no indutor, agora é transferida. Deste modo, nota-se que, a corrente  $i_{Lg}(t)$  é positiva, porém, sua derivada é negativa. A corrente  $i_{Lg}(t)$  é injetada na fonte de corrente contínua. Nos capacitores  $C_1$  e  $C_2$  não há corrente circulando, comportando-se como um circuito aberto. Os semicondutores um, quatro, cinco e seis permanecem bloqueados. Em  $S_1$  e  $S_4$  observa-se a tensão  $V_{CC}$  em seus terminais, e no dispositivo  $S_5$  a tensão  $V_{CC}/2$ . Verifica-se que o semicondutor seis apresenta tensão reversa nula entre os ter-

minais dreno e fonte. Quando  $D_3$  retorna a condição de polarização reversa, a etapa  $\Delta t_7^*$  chega ao fim. Assim, na Figura 29 é indicado o circuito equivalente neste intervalo, para operações como inversor e retificador.

**Figura 29 – Circuito equivalente da primeira etapa setor 4.**



Fonte: Autoria própria.

#### Setor 4 - Segunda Etapa ( $\Delta t_8^*$ ):

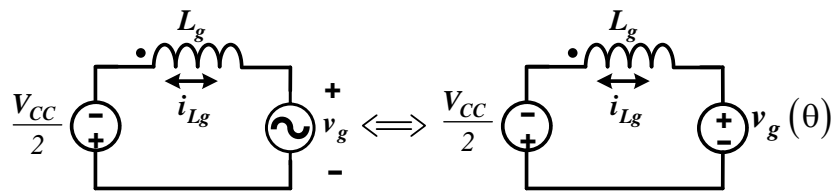
A segunda etapa do setor 4, quando  $\text{sgn}(I_g)$  é negativo, tem duração de tempo igual a  $\Delta t_8 + \alpha$ . Inicia-se a etapa quando o interruptor  $S_3$  é comandado a bloquear, fazendo com que o diodo  $D_5$  entre em condução, juntamente com  $S_6$ , que permanece comandado a conduzir durante todo o setor 4. O interruptor  $S_2$  continua em condução, assim, é observado o nível de tensão  $-V_{CC}/2$  entre os pontos  $a$  e  $b$ . Nesta etapa ocorre a transferência da energia do indutor  $L_g$ , portanto, verifica-se que a derivada  $(d \cdot i_{Lg}(t)/dt)$  é positiva, a corrente  $i_{Lg}(t)$  é negativa e a tensão sobre o indutor  $L_g$  é positiva  $(v_g(\theta) - V_{CC}/2)$ . A corrente  $i_{Lg}(t)/2$  é drenada da fonte de corrente contínua no intervalo  $\Delta t_8^*$ . A mesma corrente circula através dos capacitores  $C_1$  e  $C_2$ , onde um é descarregado e o outro carregado, respectivamente. Os semicondutores  $S_1$  e  $S_3$  permanecem bloqueados durante toda a etapa, entre os terminais dreno e fonte visualiza-se a tensão  $V_{CC}/2$ . Em  $S_3$  também é verificado o bloqueio, porém, observa-se uma tensão igual a fonte de corrente contínua. Esta etapa chega ao fim quando o interruptor  $S_3$  é acionado. O componente  $S_2$  tem um reduzido número de comutações, onde o mesmo permaneceu em condução durante os intervalos  $\Delta t_6^*$  à  $\Delta t_8^*$ . Com isto, as perdas por comutação neste dispositivo são mínimas. Na Figura 30 apresenta-se o circuito equivalente resultante, no intervalo  $\Delta t_8^*$ .

A etapa  $\Delta t_8^*$ , com  $\text{sgn}(I_g)$  positivo, tem duração de tempo descrita por  $\Delta t_8 - \alpha$ . O início deste intervalo ocorre ao inserir o sinal de comando em  $S_5$ . Quando  $I_g > 0$ , entram em condução os semicondutores  $S_5$  e  $D_6$ , juntamente com  $D_2$ . Portanto, o nível  $V_{CC}/2$  é observado entre os pontos  $a$  e  $b$ . Esta é uma etapa de acúmulo de energia no indutor, devido a corrente  $i_{Lg}(t)$  e sua derivada serem positivas. Na fonte de corrente contínua, observa-se a metade da corrente que circula através do indutor  $L_g$ . De forma semelhante, nota-se uma corrente circulando nos capacitores  $C_1$  e  $C_2$ , onde o capacitor  $C_1$  é carregado e o capacitor  $C_2$  descarregado. Os inter-



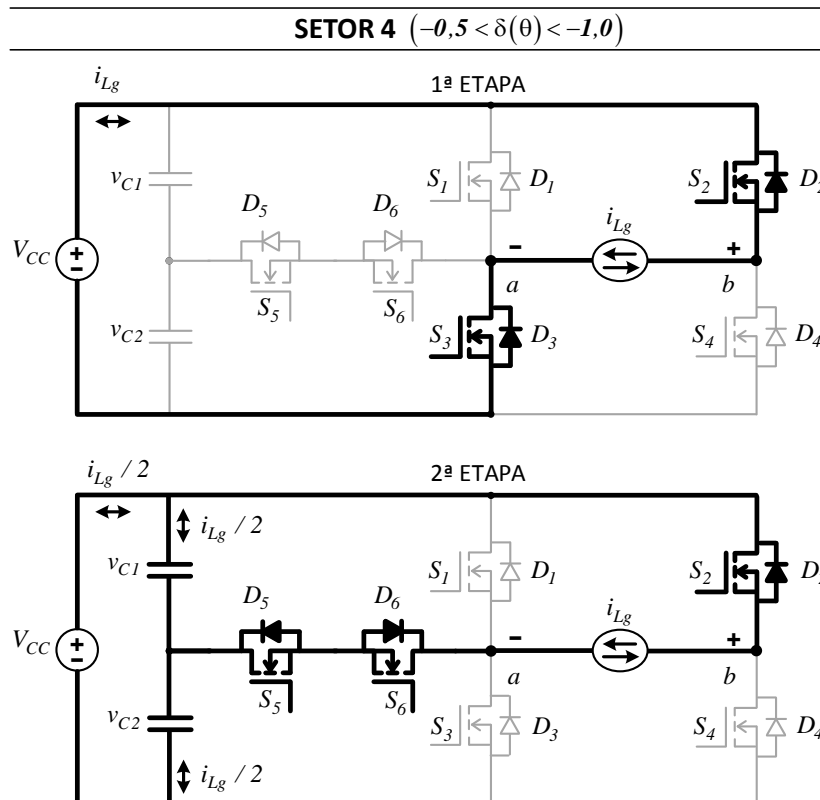
ruptores  $S_1$ ,  $S_3$  e  $S_4$  estão bloqueados, com isto, em  $S_4$  verifica-se a tensão máxima de  $V_{CC}$ , em  $S_1$  e  $S_3$  é observada a tensão máxima de  $V_{CC}/2$ . No setor 4, quando  $I_g > 0$ , o diodo  $D_6$  apresenta tensão reversa nula. Nota-se que durante todas as etapas de operação, nos setores 3 e 4, o diodo  $D_2$  permanece em condução, com isto, o número de comutação deste componente é reduzido, bem como as perdas por comutação no mesmo. O fim da etapa  $\Delta t_8^*$ , ocorre quando  $S_5$  é comandado a bloquear. Assim, na Figura 30 é indicado o circuito equivalente desta etapa e na Figura 31 é mostrado o circuito completo da estrutura operando no setor 4.

**Figura 30 – Circuito equivalente da segunda etapa setor 4.**



Fonte: Autoria própria.

**Figura 31 – Conversor operando setor 4.**



Fonte: Autoria própria.

Após as análises das etapas de operação, é possível fazer um apanhado geral das características de comutação dos semicondutores. Devido ao tempo morto  $\alpha$ , observou-se que, independente do setor, sempre um diodo em anti-paralelo ao interruptor começa a conduzir

antes que o respectivo interruptor seja comandado a conduzir, caracterizando uma comutação suave.

Na Tabela 2 são agrupadas as informações sobre as características de comutação de cada interruptor, onde as letras referem-se as seguintes informações:

- H = Permanecer acionado durante todo o setor;
- O = Permanecer bloqueado durante todo o setor;
- $D_{iss}$  = Comutação dissipativa;
- ZVS = Comutação não dissipativa com zero de tensão;

**Tabela 2 – Características de comutação em cada interruptor.**

	Setor 1		Setor 2		Setor 3		Setor 4	
	$I_g > 0$	$I_g < 0$	$I_g > 0$	$I_g < 0$	$I_g < 0$	$I_g > 0$	$I_g < 0$	$I_g > 0$
Interruptor $S_1$	$D_{iss}$	ZVS	O	O	ZVS	$D_{iss}$	O	O
Interruptor $S_2$	O	O	O	O	H	H	H	H
Interruptor $S_3$	O	O	ZVS	$D_{iss}$	O	O	$D_{iss}$	ZVS
Interruptor $S_4$	H	H	H	H	O	O	O	O
Interruptor $S_5$	H	H	$D_{iss}$	ZVS	H	H	ZVS	$D_{iss}$
Interruptor $S_6$	ZVS	$D_{iss}$	H	H	$D_{iss}$	ZVS	H	H

Fonte: Autoria própria.

A partir das informações contidas da Tabela 2 nota-se que, em cada setor, um interruptor comuta de forma dissipativa, um apresenta comutação não dissipativa (ZVS) e dois comutam em baixa frequência. Deste modo, espera-se que o conversor apresente um elevado rendimento, pois as perdas por comutação são reduzidas.

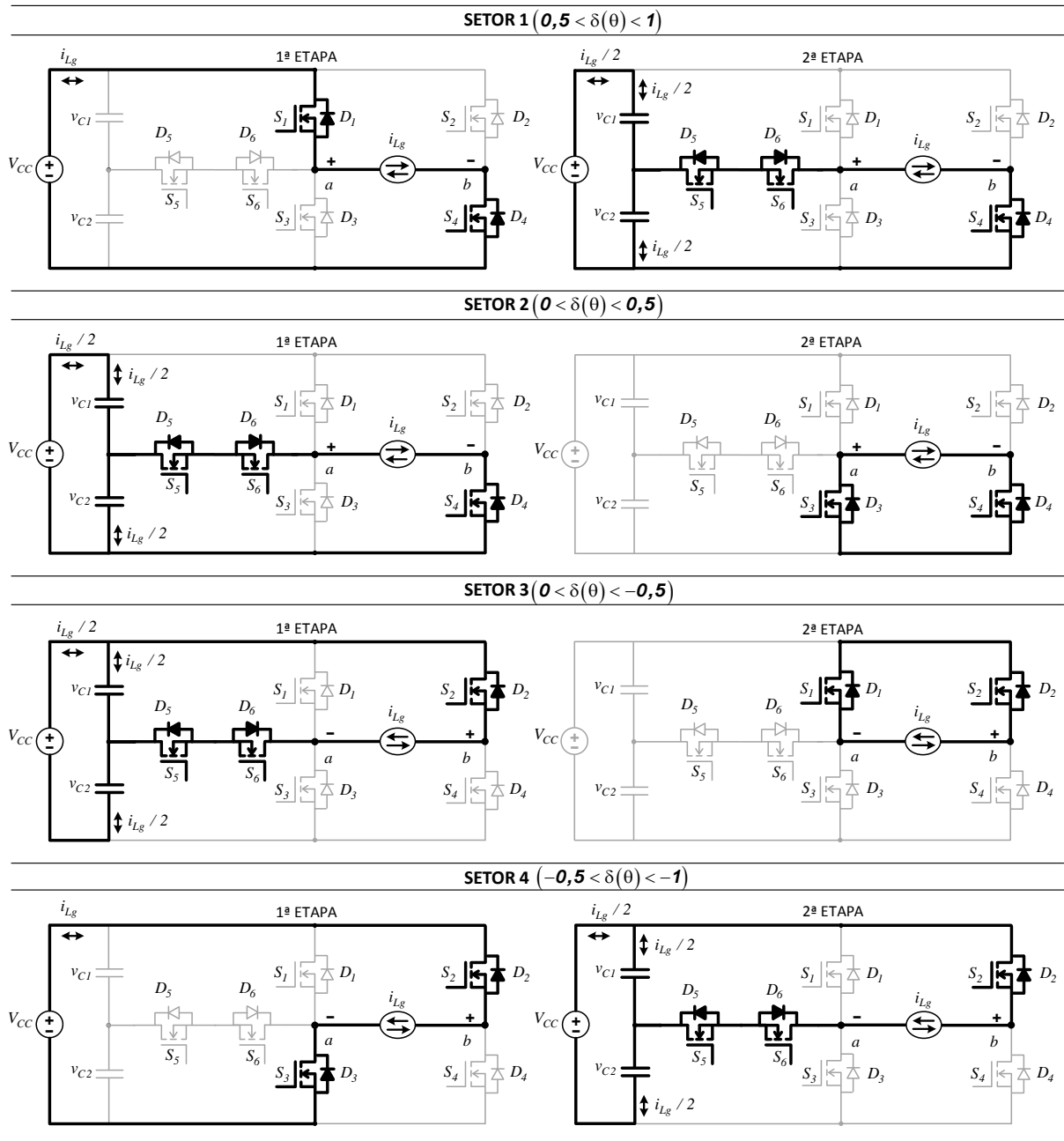
As etapas são agrupadas em uma mesma imagem, buscando uma visualização global da operação do conversor, conforme ilustrado na Figura Figura 32.

É importante salientar que, nas Figuras 20 à 32 foram indicadas as etapas de operação para  $M$  (índice de modulação) maior que 0,5, gerando uma tensão  $v_{ab}(\theta, t)$  de cinco níveis. Quando  $M$  for menor ou igual a 0,5, os setores 1 e 4 devem ser desconsiderados, assim, obtém-se uma tensão  $v_{ab}(\theta, t)$  de três níveis.

Com o entendimento do funcionamento do conversor CC-CA bidirecional monofásico tipo T de cinco níveis, em cada etapa de operação é possível traçar as formas de onda das tensões  $v_g(\theta)$ ,  $v_{Lg}(\theta, t)$  e  $v_{ab}(\theta, t)$ , conforme indica-se na Figura 33.

Com o objetivo final de conectar o conversor CC-CA bidirecional monofásico do tipo T de cinco níveis à rede de distribuição de energia, algumas alterações são necessárias. Para

Figura 32 – Etapas de operação genéricas.

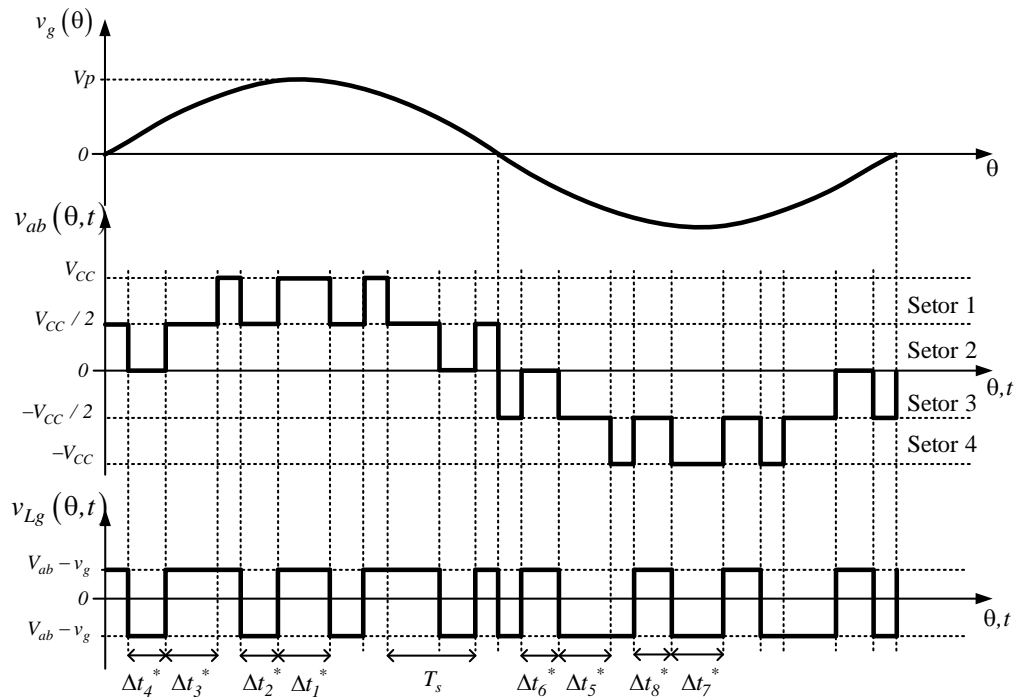


Fonte: Autoria própria.

realizar a conexão com a rede, alguns modelos de acoplamento com a rede são propostas na literatura, dentre eles o comumente denominado de *LCL*. Adiciona-se mais um indutor de acoplamento ( $L_c$ ), mantendo os componentes  $L_g$  e  $C_g$ . Assim, inicialmente aborda-se a estrutura idealizada, somente com a adição do indutor de acoplamento ( $L_c$ ) com a rede ( $v_g(\theta)$ ), conforme está representada na Figura 34.

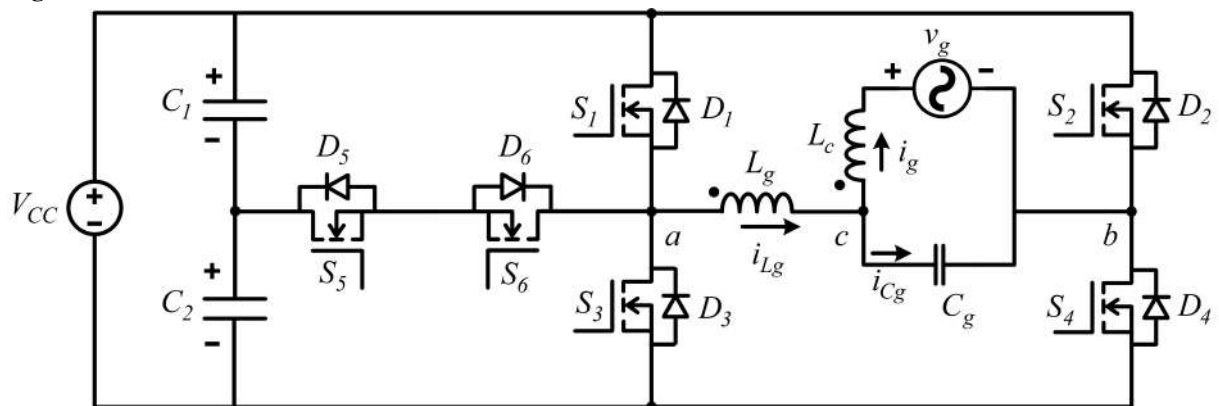
Grande parte do conteúdo harmônico gerado pela comutação dos interruptores é atenuado pelo filtro passa-baixo formado pelos componentes  $L_g$  e  $C_g$ . A conexão com a rede poderia

**Figura 33 – Tensões  $v_g(\theta)$ ,  $v_{ab}(\theta,t)$  e tensão no indutor  $v_{Lg}(\theta,t)$ .**



Fonte: Autoria própria.

**Figura 34 – Conversor conectado com a rede.**



Fonte: Autoria própria.

ser realizada sem a adição do indutor de acoplamento, entretanto, uma maior ondulação de corrente seria notada na fonte  $v_g(\theta)$ . Com a adição do indutor de acoplamento essa filtragem é otimizada. Com isto, nota-se uma redução considerável da ondulação de corrente  $i_g(\theta)$ , com um pequeno valor de indutância  $L_c$ , se comparada a  $L_g$ .

Toda a análise estática qualitativa feita, sem a inclusão do indutor  $L_c$ , permanece sendo válida com a utilização do mesmo. Somente nota-se diferença na análise do comportamento dinâmico quando este elemento é adicionado, como será abordado na seção 3.4.

### 3.3 ANÁLISE ESTÁTICA QUANTITATIVA

Nesta seção são apresentadas expressões matemáticas que descrevem o comportamento do conversor estudado. Questões como: ganho estático, dimensionamento dos elementos armazenadores de energia, esforços nos semicondutores e cálculo de perdas.

#### 3.3.1 Ganho Estático

Obtém-se o ganho estático do conversor, em cada setor, por meio do balanço Volt-segundo no indutor  $L_g$ . Assim, são encontradas as expressões nos quatro setores, considerando inicialmente que o sinal  $sgn(I_g) = 1$  ( $I_g > 0$ ), conforme estão apresentadas nas equações (36), (37), (38) e (39), respectivamente.

$$\begin{aligned} \langle v_{Lg}(\theta, t) \rangle_{T_s} &= \frac{1}{T_s} \left( \int_0^{\Delta t_1^*} (V_{CC} - v_g(\theta)) dt + \int_0^{\Delta t_2^*} \left( \frac{V_{CC}}{2} - v_g(\theta) \right) dt \right) = 0 \\ \frac{v_g(\theta)}{V_{CC}} &= \delta(\theta) - \frac{\alpha}{2} \end{aligned} \quad (36)$$

$$\begin{aligned} \langle v_{Lg}(\theta, t) \rangle_{T_s} &= \frac{1}{T_s} \left( \int_0^{\Delta t_3^*} \left( \frac{V_{CC}}{2} - v_g(\theta) \right) dt + \int_0^{\Delta t_4^*} (-v_g(\theta)) dt \right) = 0 \\ \frac{v_g(\theta)}{V_{CC}} &= \delta(\theta) - \frac{\alpha}{2} \end{aligned} \quad (37)$$

$$\begin{aligned} \langle v_{Lg}(\theta, t) \rangle_{T_s} &= \frac{1}{T_s} \left( \int_0^{\Delta t_5^*} - \left( v_g(\theta) + \frac{V_{CC}}{2} \right) dt + \int_0^{\Delta t_6^*} - (v_g(\theta)) dt \right) = 0 \\ \frac{v_g(\theta)}{V_{CC}} &= \delta(\theta) - \frac{\alpha}{2} \end{aligned} \quad (38)$$

$$\begin{aligned} \langle v_{Lg}(\theta, t) \rangle_{T_s} &= \frac{1}{T_s} \left( \int_0^{\Delta t_7^*} - (v_g(\theta) + V_{CC}) dt + \int_0^{\Delta t_8^*} - \left( v_g(\theta) + \frac{V_{CC}}{2} \right) dt \right) = 0 \\ \frac{v_g(\theta)}{V_{CC}} &= \delta(\theta) - \frac{\alpha}{2} \end{aligned} \quad (39)$$

Similarmente ao mostrado nas equações (36) à (39), chega-se ao ganho estático do conversor para  $I_g < 0$ , ou seja, quando  $\text{sgn}(I_g) = -1$ . Deste modo, a mesma expressão é encontrada nos quatro setores, conforme exemplifica-se na equação (40).

$$\langle v_{Lg}(\theta, t) \rangle_{T_s} = \frac{1}{T_s} \left( \int_0^{\Delta t_1^*} (V_{CC} - v_g(\theta)) dt + \int_0^{\Delta t_2^*} \left( \frac{V_{CC}}{2} - v_g(\theta) \right) dt \right) = 0 \quad (40)$$

$$\frac{v_g(\theta)}{V_{CC}} = \delta(\theta) + \frac{\alpha}{2}$$

A relação entre as fontes alternada e contínua é simplificada pela expressão (41).

$$q(\theta) = \frac{v_g(\theta)}{V_{CC}} \quad (41)$$

Como observado nas expressões (36) à (40), quando a corrente  $I_g$  muda de sentido, ocorre uma não linearidade, provocada pelo tempo morto. Consequentemente tem-se uma perda no ganho estático do conversor. Isto é melhor visualizado na Figura 35.

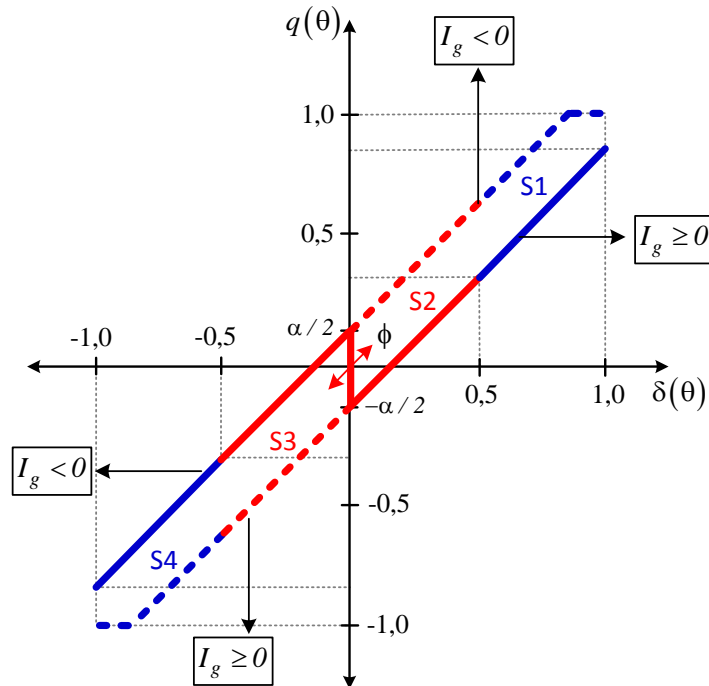
Sabe-se que a tensão denominada de  $v_g(\theta)$  é um sinal senoidal, onde a mesma também pode ser escrita como:  $v_g(\theta) = i_g(\theta) \cdot Z_g$ . Assim, o sinal  $\delta(\theta)$  pode ser tanto uma referência de tensão quanto de corrente, dependendo das necessidades da aplicação. Portanto, o sinal de referência pode ser descrito como mostrado na equação (42), onde  $M$  é comumente definido na literatura como índice de modulação,  $V_p$  e  $I_p$  são os valores de pico da tensão  $v_g(\theta)$  e da corrente  $i_g(\theta)$ , respectivamente.

$$\delta(\theta) = \frac{V_p}{V_{CC}} \sin(\theta + \phi) = \frac{I_p \cdot Z_g}{V_{CC}} \sin(\theta + \phi) = M \cdot \sin(\theta + \phi) \quad (42)$$

Na Figura 35 são mostradas curvas para os casos onde o conversor opera com fator de descolamento unitário, onde  $\phi$  é igual a  $0^\circ$  ou  $180^\circ$ . Com isto, observa-se que a troca entre os setores 2 e 3 ocorre exatamente no centro dos eixos. Entretanto, a análise das curvas indicadas podem ser estendidas para demais ângulos de  $\phi$ , diferenciando apenas o momento em que ocorre a transição entre os setores 2 e 3, conforme indicado pela direção das setas no centro da Figura 35.

Com o intuito de corrigir esta não linearidade provocada pelo tempo morto ( $\alpha$ ), uma solução simples e eficaz é utilizada. Observando a Figura 35, identifica-se que quando a corrente  $I_g$  é menor que zero, o tempo morto adiciona um *offset* no sinal de referência, já quando a corrente é maior que zero, este sinal recebe um *offset* negativo. Como forma de solução, utilizando

**Figura 35 – Ganho estático (linha contínua  $\phi = 0^\circ$ , linha tracejada  $\phi = 180^\circ$ ).**



**Fonte: Autoria própria.**

a mesma função  $sgn(I_g)$  descrita na equação (25) e indicada novamente em (43), é adicionado um valor de *offset* ao ganho estático do conversor, conforme demonstra-se na expressão (44).

$$sgn(I_g) = \begin{cases} 1 & \text{se } (I_g \geq 0) \\ -1 & \text{se } (I_g < 0) \end{cases} \quad (43)$$

$$q(\theta) = \delta(\theta) - \frac{\alpha \cdot sgn(I_g)}{2} + \frac{\alpha \cdot sgn(I_g)}{2} \quad (44)$$

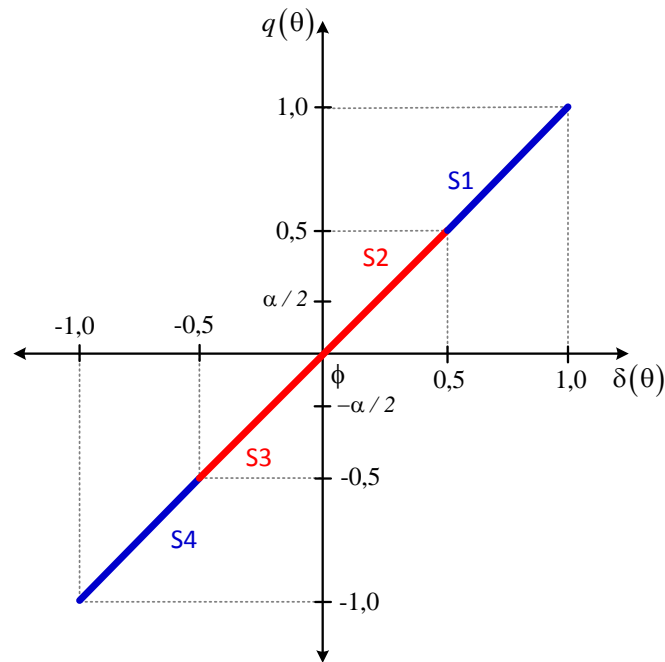
$$q(\theta) = \delta(\theta)$$

Com a compensação de tempo morto adicionada ao ganho estático do conversor, uma nova curva é obtida e representada na Figura 36. Nesta nota-se que, a não linearidade anteriormente observada na passagem da corrente  $i_g(\theta)$  por zero foi eliminada. Corrigiu-se, também, a redução do ganho estático, indicada na Figura 35, proveniente do tempo morto.

### 3.3.2 Determinando $C_{1,2}$ , $C_g$ e $L_g$

Diversas técnicas para determinar adequadamente os valores dos elementos armazenadores de energia são propostas na literatura. Uma delas, comumente utilizada, é a análise em

**Figura 36 – Ganho estático.**



**Fonte: Autoria própria.**

baixa frequência, que normalmente resulta no dimensionamento de componentes com volumes menores. Assim, partindo da expressão de tensão no indutor, para valores médios quase instantâneos, encontra-se a equação (45). Neste caso, optou-se pela tensão no indutor durante o intervalo de tempo  $\Delta t_3^*$ , mas poderia ser utilizado qualquer outro intervalo de tempo.

$$V_{Lg} = L_g \cdot \frac{d \cdot i_{Lg}(\theta)}{d \cdot \theta} \quad (45)$$

$$\Delta i_{Lg}(\theta) = \frac{1}{L_g \cdot f_s} (\delta(\theta) \cdot V_{CC} - 2\delta(\theta) \cdot v_g(\theta))$$

Onde  $v_g(\theta)$  pode ser expresso conforme indicado na equação (46).

$$v_g(\theta) = V_p \cdot \sin(\theta) \quad (46)$$

Substituindo as expressões (42) e (46) em (45), chega-se na equação (47).

$$\Delta i_{Lg}(\theta) = \frac{V_p}{L_g \cdot f_s} \sin(\theta) \left( 1 - \frac{2 \cdot V_p}{V_{CC}} \sin(\theta) \right) \quad (47)$$

A equação (47) indica a ondulação de corrente no indutor, porém, sabe-se que esta varia no tempo. Portanto, é necessário encontrar a máxima ondulação de corrente no indutor, juntamente com o ângulo onde ocorre. Pode-se encontrar este ponto de máximo, quando a



derivada de  $\Delta i_{Lg}(\theta)$  for nula, conforme é indicado na equação (48).

$$\frac{d}{d \cdot \theta} \left( \frac{V_p}{L_g \cdot f_s} \sin(\theta) \left( 1 - \frac{2V_p}{V_{CC}} \sin(\theta) \right) \right) = 0 \quad (48)$$

$$\sin(\theta) = \frac{V_{CC}}{4V_p}$$

Por meio da expressão (48) encontra-se também o ângulo em que a máxima ondulação de corrente é notada, como é observado na equação (49).

$$\theta_{M1} = \arcsin \left( \frac{V_{CC}}{4V_p} \right) \quad (49)$$

Substituindo a equação (48) em (47), chega-se na expressão (50), que indica o valor da máxima ondulação de corrente no indutor  $L_g$ .

$$\Delta I_{Lg \cdot max} = \frac{V_{CC}}{8 \cdot L_g \cdot f_s} \quad (50)$$

Nota-se que a expressão de máxima ondulação de corrente para o conversor CC-CA bidirecional monofásico tipo T de cinco níveis é exatamente a mesma encontrada no conversor monofásico ponte completa com modulação de três níveis. Deste modo, nestas duas topologias, as mesmas especificações são observadas para construção de  $L_g$ . Entretanto, uma grande diferença está na frequência processada no indutor. Assim, para o conversor ponte completa, com modulação de três níveis, é observado em  $L_g$  o dobro da frequência de comutação. Já no conversor abordado neste estudo, a mesma frequência de comutação é observada no indutor. Com isto, verifica-se a diminuição do efeito pelicular e também das perdas magnéticas no indutor, contribuindo no aumento de rendimento do conversor.

A análise anterior, para determinar a ondulação máxima de corrente em  $L_g$ , foi baseada no circuito equivalente gerado na operação do conversor no setor 2. Usando a mesma metodologia. Porém, agora observando a operação no setor 1, chega-se na expressão (51).

$$V_{Lg} = L_g \cdot \frac{d \cdot i_{Lg}(\theta)}{d \cdot \theta} \quad (51)$$

$$\Delta i_{Lg}(\theta) = \frac{1}{L_g \cdot f_s} ((2 \cdot \delta(\theta) - 1)(V_{CC} - v_g(\theta)))$$

Fazendo-se as mesmas manipulações apresentadas para o setor 2, chegam-se nas expressões (52) e (53). Assim, determina-se o ângulo onde ocorre a máxima ondulação quando o

conversor está operando no setor 1, como é indicado na expressão (53).

$$\sin(\theta) = \frac{3V_{CC}}{4V_p} \quad (52)$$

$$\theta_{M2} = \arcsin\left(\frac{3V_{CC}}{4V_p}\right) \quad (53)$$

Novamente, substituindo (52) em (51), encontra-se a expressão para definir a ondulação máxima no indutor  $L_g$ . Deste modo, estando o conversor na modulação do setor 1, é obtida a mesma expressão indicada em (50).

Para determinar a capacitância de  $C_g$ , visando tornar o projeto mais robusto, dois critérios devem ser atendidos: frequência de ressonância e ondulação máxima. Inicialmente, utilizou-se como base a expressão da frequência de ressonância ( $f_o$ ) entre  $C_g$  e  $L_g$ . Para que estes elementos não entrem em ressonância, define-se a frequência  $f_o$  dez vezes menor que a frequência de comutação dos interruptores ( $f_s$ ). A escolha de  $f_o$  em  $f_s/10$  é comumente encontrada na literatura, onde deseja-se distanciar da frequência de ressonância, com boa margem de segurança.

$$f_o = \frac{1}{2\pi\sqrt{L_g \cdot C_g}} \quad (54)$$

$$f_o = \frac{f_s}{10} \quad (55)$$

Substituindo a equação (54) em (55), e isolando  $C_g$ , encontra-se a expressão (56).

$$C_g = \frac{25}{(\pi \cdot f_s)^2 L_g} \quad (56)$$

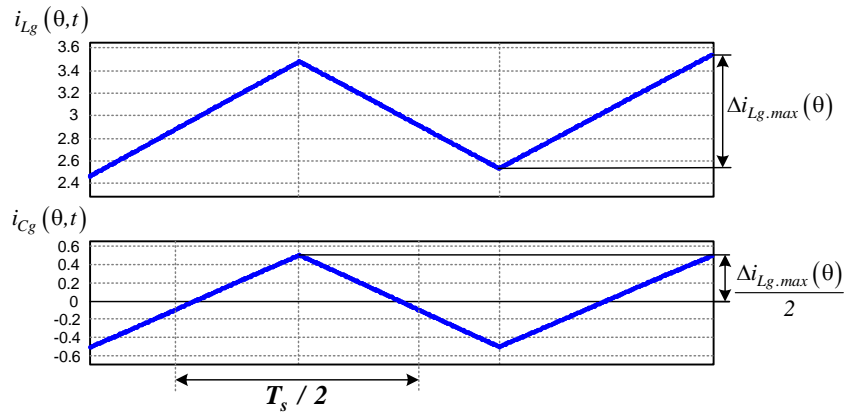
Além do critério da frequência de ressonância, também adota-se o critério de ondulação máxima de tensão em  $C_g$ , tornando assim o projeto mais completo. Portanto, para determinar a capacitância pelo critério de ondulação máxima de tensão em  $C_g$ , analisa-se a corrente neste componente, como está indicada na Figura 37.

Assim, a partir da Figura 37, chega-se na expressão (57).

$$C_g = \frac{\Delta I_{Lg \cdot max}}{8 \cdot \Delta V_{Cg \cdot max} \cdot f_s} \quad (57)$$

Acredita-se que, para um dimensionamento de  $C_g$  que leve a um projeto mais robusto, o maior valor de capacitância deve ser escolhido entre as expressões (57) e (56). Com isto, os dois critérios são atendidos.

**Figura 37 – Correntes  $i_{Lg}(\theta,t)$  e  $i_{Cg}(\theta,t)$ .**



**Fonte: Autoria própria.**

Por fim, resta apenas definir os capacitores  $C_1$  e  $C_2$ , que neste caso, optou-se pelo critério de ondulação máxima de tensão nestes dois componentes, tendo em vista que este é um fator crítico para a composição adequada da tensão  $V_{ab}(\theta,t)$ .

Como as correntes nos capacitores  $C_1$  e  $C_2$  apresentam uma envoltória em baixa frequência além da portadora em alta frequência, é necessário conhecer os ângulos onde ocorrem as trocas dos setores.

O ângulo onde ocorre a mudança do setor 1 para o setor 2 é encontrado a partir da expressão 58, sabendo que  $\delta(\theta)$  deve ser limitado a um valor de pico de 1.

$$\theta_1 = \arcsin\left(\frac{0,5}{M}\right) \quad (58)$$

Encontram-se os demais ângulos necessários para a divisão dos setores três e quatro, fazendo uma relação com  $\theta_1$ , conforme indicado a seguir:

- $\theta_2 = \pi - \theta_1$ .
- $\theta_3 = \pi + \theta_1$ .
- $\theta_4 = 2\pi - \theta_1$ .

A partir da expressão de tensão em um capacitor, juntamente com os ângulos  $\theta_1$  à  $\theta_4$ , determinam-se as capacitâncias de  $C_1$  e  $C_2$ , conforme observam-se nas equações (59) e (60). Desenvolvendo a equação (59) obtém-se a equação (60), onde  $f$  é a baixa frequência, ou seja, a frequência observada em  $v_g(\theta)$ . Na equação (60) são observadas duas soluções, a superior refere-se à operação com modulação de três níveis, e a inferior para modulação de cinco níveis,

pois os dois casos poderão ser observados, dependendo apenas do sinal de referência inserido no modulador.

Sabendo que,  $\Delta I_{Lg-max}$ ,  $\Delta V_{Cg-max}$  e  $\Delta V_{C1,2}$  são parâmetros de projeto, sendo pré-definidos pelo projetista, de acordo com as características da aplicação em que o conversor será inserido, chegam-se aos valores dos elementos armazenadores de energia  $L_g$ ,  $C_g$  e  $C_{1,2}$ .

$$\Delta V_{C1,2}(\theta) = \begin{cases} \frac{1}{2\pi f \cdot C_{1,2}} \left( \int_0^{\pi} \left( \left( \frac{I_p}{2} \sin(\theta + \phi) \right) (2\delta(\theta)) \right) d\theta \right), & se (M \leq 0,5) \\ \frac{1}{2\pi f \cdot C_{1,2}} \left( \int_0^{\theta_1} \left( \left( \frac{I_p}{2} \sin(\theta + \phi) \right) (2\delta(\theta)) \right) d\theta + \int_{\theta_1}^{\theta_2} \left( \left( \frac{I_p}{2} \sin(\theta + \phi) \right) (2 - 2\delta(\theta)) \right) d\theta + \int_{\theta_2}^{\pi} \left( \left( \frac{I_p}{2} \sin(\theta + \phi) \right) (2\delta(\theta)) \right) d\theta \right), & se (M > 0,5) \end{cases} \quad (59)$$

$$C_{1,2} = \begin{cases} \frac{I_p \cdot M \cos(\phi)}{4 \cdot f \cdot \Delta V_{C1,2}}, & se (M \leq 0,5) \\ \frac{I_p \cdot \cos(\phi)}{2\pi f \cdot \Delta V_{C1,2}} \left( \sqrt{1 - \frac{1}{4M^2} - \frac{M\pi}{2}} + 2M \sin^{-1} \left( \frac{0,5}{M} \right) \right), & se (M > 0,5) \end{cases} \quad (60)$$

### 3.3.3 Esforços nos Componentes

Determinar corretamente as grandezas processadas em cada componente é de fundamental importância para o dimensionamento adequado destes. Portanto, neste item são apresentadas expressões que indicam valores médios e eficazes de corrente, bem como os valores máximos de tensão.

Sabe-se que quando o índice de modulação é maior que 0,5, o conversor apresenta a modulação de cinco níveis, caso contrário, uma modulação de três níveis é observada. Deste modo, são encontradas expressões diferentes para modulações de três e cinco níveis, para calcular os esforços nos componentes.

Quando o conversor está modulando uma tensão  $V_{ab}(\theta, t)$  de três níveis, desconsideram-se os ângulos  $\theta_1$  à  $\theta_4$ , utilizando somente  $\pi$  e  $2\pi$  nos limites de integração.

Buscando expressões igualmente válidas para qualquer corrente processada pelo con-

versor, optou-se pela representação das expressões em *PU*(Por Unidade). Assim, para todas as correntes analisadas nesta seção tem-se a relação indicada na equação (61), onde  $I_x$  refere-se a corrente absoluta nos respectivos componentes analisados e  $\overline{I_x}$  a corrente parametrizada.

$$\overline{I_x} = \frac{I_x}{I_p} \quad (61)$$

Inicialmente indicam-se as expressões de valores médios e eficazes nos interruptores 1 à 6, onde são agrupadas em uma mesma equação as parcelas de corrente que circulam no diodo  $D_{1...6}$  e no interruptor  $S_{1...6}$ . Portanto, as expressões apresentadas a seguir tratam cada interruptor, com seu respectivo diodo em antiparalelo, como sendo um só dispositivo.

As expressões dos esforços nos componentes que compõem a estrutura foram obtidas utilizando a técnica para compensação de tempo morto, indicada nas equações (43) e (44). Por este motivo a variável  $\alpha$  não aparece no equacionamento. Entretanto, caso a compensação não fosse implementada, os intervalos de tempo a serem utilizados seriam  $\Delta t_{1-8}^s$ . Com isto, a partir dos intervalos de tempos  $\Delta t_{1-8}$ , juntamente com a identificação dos setores e da corrente senoidal  $i_g(\theta)$ , chegam-se nas grandezas desejadas.

A corrente média no componente um é encontrada a partir da equação (62), onde está indicado separadamente as expressões para  $M < 0,5$  e  $M \geq 0,5$ .

$$I_{S1\_med} = \begin{cases} \frac{1}{2\pi} \left( \int_{\pi}^{2\pi} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta) + 1)) d\theta \right), & se (M \leq 0,5) \\ \frac{1}{2\pi} \left( \begin{array}{l} \int_{\theta_1}^{\theta_2} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta) - 1)) d\theta \\ \int_{\theta_3}^{\theta_4} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta) + 1)) d\theta \\ \int_{\theta_4}^{\pi} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta) + 1)) d\theta \end{array} \right), & se (M > 0,5) \end{cases} \quad (62)$$

Desenvolvendo as expressões indicadas na equação (62) e transformando para *PU*, encontra-se a equação (63), tanto para  $M < 0,5$  quanto para  $M \geq 0,5$ .

$$\overline{I_{S1\_med}} = \frac{\cos(\phi) \cdot (M\pi - 2)}{2\pi} \quad (63)$$

De forma análoga, apresentam-se em (64) as expressões para corrente eficaz no dispo-

sitivo  $S_1$ .

$$I_{S1_{ef}} = \begin{cases} \sqrt{\frac{1}{2\pi} \left( \int_{\pi}^{2\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta) + 1)) d\theta \right)}, & se (M \leq 0,5) \\ \frac{1}{2\pi} \left( \int_{\theta_1}^{\theta_2} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta) - 1)) d\theta \right. \\ \left. \int_{\theta_3}^{\theta_4} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta) + 1)) d\theta \right), & se (M > 0,5) \\ \sqrt{\frac{1}{2\pi} \left( \int_{\theta_4}^{2\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta) + 1)) d\theta \right)} \end{cases} \quad (64)$$

Simplificando as equações demonstradas em (64), encontra-se a expressão (65), indicada em *P.U.*.

$$\overline{I_{S1_{ef}}} = \begin{cases} \frac{\sqrt{3}}{6\sqrt{\pi}} \sqrt{3\pi - 8 \cdot M (1 + \cos^2(\phi))}, & se (M \leq 0,5) \\ \frac{\sqrt{3}}{6\sqrt{M\pi}} \sqrt{\frac{\sqrt{M^2 - 0,25}}{M} \begin{pmatrix} 2 + 16 \cdot M^2 + \\ (4 \cdot M \cdot \cos(\phi))^2 \\ -4\cos^2(\phi) \end{pmatrix} + 12M \cdot \sin^{-1}\left(\frac{0,5}{M}\right) - 3M\pi - 8M^2 (1 + \cos^2(\phi))}, & se (M > 0,5) \end{cases} \quad (65)$$

Sabe-se que os interruptores  $S_1$ ,  $S_3$ ,  $S_5$  e  $S_6$  apresentam transições máximas de tensão iguais a  $V_{CC}/2$ . Assim, dependendo do setor que o conversor está operando, o interruptor um comuta entre valores de tensões zero e  $V_{CC}/2$  ou entre  $V_{CC}/2$  e  $V_{CC}$ . Portando, a máxima tensão reversa observada em  $S_1$  é  $V_{CC}$ .

Para o interruptor dois, as expressões de correntes médias indicadas em (66) são válidas.

$$I_{S2_{med}} = \begin{cases} \frac{1}{2\pi} \int_{\pi}^{2\pi} (-I_p \cdot \sin(\theta + \phi)) d\theta, & se (M \leq 0,5) \\ \frac{1}{2\pi} \int_{\pi}^{2\pi} (-I_p \cdot \sin(\theta + \phi)) d\theta, & se (M > 0,5) \end{cases} \quad (66)$$

Solucionando as duas expressões indicadas na equação (66), chega-se no mesmo resultado, conforme visualizado na equação (67).

$$\overline{I_{S2\_med}} = \frac{\cos(\phi)}{\pi} \quad (67)$$

A corrente eficaz no interruptor dois é obtida através da expressão (68), para valores de  $M$  entre 0 e 1.

$$I_{S2\_ef} = \begin{cases} \sqrt{\frac{1}{2\pi} \int_{\pi}^{2\pi} (-I_p \cdot \sin(\theta + \phi))^2 d\theta}, & se (M \leq 0,5) \\ \sqrt{\frac{1}{2\pi} \int_{\pi}^{2\pi} (-I_p \cdot \sin(\theta + \phi))^2 d\theta}, & se (M > 0,5) \end{cases} \quad (68)$$

As expressões indicadas em (68) podem ser reduzidas, onde nos dois casos encontra-se a equação (69).

$$\overline{I_{S2\_ef}} = \frac{1}{2} \quad (69)$$

O dispositivo  $S_2$  comuta em baixa frequência, porém, as transições de tensões observadas nas comutações deste componente são sempre iguais a  $V_{CC}$ , bem como a tensão reversa máxima neste semicondutor.

Os valores médio de corrente no interruptor  $S_3$  são obtidos por meio das expressões indicadas em (70).

$$I_{S3\_med} = \begin{cases} \frac{1}{2\pi} \left( \int_0^{\pi} (-I_p \cdot \sin(\theta + \phi) \cdot (1 - 2\delta(\theta))) d\theta \right), & se (M \leq 0,5) \\ \frac{1}{2\pi} \left( \int_0^{\theta_1} (-I_p \cdot \sin(\theta + \phi) \cdot (1 - 2\delta(\theta))) d\theta + \int_{\theta_2}^{\pi} (-I_p \cdot \sin(\theta + \phi) \cdot (1 - 2\delta(\theta))) d\theta + \int_{\theta_3}^{\theta_4} (I_p \cdot \sin(\theta + \phi) \cdot (1 + 2\delta(\theta))) d\theta \right), & se (M > 0,5) \end{cases} \quad (70)$$

Ao simplificar as equações observadas em (70), obtém-se a mesma resposta encontrada para  $S_1$ , que é indicada em (63). Para a expressão inicial de valores eficazes de corrente em  $S_3$ ,

as equações visualizadas em (71) são válidas.

$$I_{S3\_ef} = \begin{cases} \sqrt{\frac{1}{2\pi} \left( \int_0^{\pi} ((-I_p \cdot \sin(\theta + \phi))^2 \cdot (1 - 2\delta(\theta))) d\theta \right)}, & se (M \leq 0,5) \\ \frac{1}{2\pi} \left( \int_0^{\theta_1} ((-I_p \cdot \sin(\theta + \phi))^2 \cdot (1 - 2\delta(\theta))) d\theta + \int_{\theta_2}^{\pi} ((-I_p \cdot \sin(\theta + \phi))^2 \cdot (1 - 2\delta(\theta))) d\theta + \int_{\theta_3}^{\theta_4} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (1 + 2\delta(\theta))) d\theta \right)}, & se (M > 0,5) \end{cases} \quad (71)$$

De forma similar ao observado para corrente média, os valores eficazes de corrente do interruptor  $S_3$  são os mesmos observados em  $S_1$ , assim, a equação (65) é a solução na forma simplificada de (71). Igualmente ao verificado em  $S_1$ . No interruptor  $S_3$  observa-se a tensão máxima de bloqueio igual à fonte de corrente contínua  $V_{CC}$ .

Para o semiconductor quatro, são obtidos os valores médios de corrente com o uso das expressões indicadas em (72).

$$I_{S4\_med} = \begin{cases} \frac{1}{2\pi} \int_0^{\pi} (I_p \cdot \sin(\theta + \phi)) d\theta, & se (M \leq 0,5) \\ \frac{1}{2\pi} \int_0^{\pi} (I_p \cdot \sin(\theta + \phi)) d\theta, & se (M > 0,5) \end{cases} \quad (72)$$

As formas reduzidas das equações apresentadas em (72) são as mesmas encontradas para  $S_2$ , conforme verifica-se em (67).

Na equação (73) são demonstradas as expressões de valores eficazes de corrente no dispositivo quatro.

$$I_{S4\_ef} = \begin{cases} \sqrt{\frac{1}{2\pi} \int_0^{\pi} (I_p \cdot \sin(\theta + \phi))^2 d\theta}, & se (M \leq 0,5) \\ \sqrt{\frac{1}{2\pi} \int_0^{\pi} (I_p \cdot \sin(\theta + \phi))^2 d\theta}, & se (M > 0,5) \end{cases} \quad (73)$$

As equações visualizadas em (73), ao serem simplificadas, resultam nas mesmas expressões encontradas para  $S_2$ , como indica-se em (69). São observadas transições de tensão com valor de  $V_{CC}$ , bem com a tensão de bloqueio máxima.

Os dispositivos cinco e seis sempre estão em condução ao mesmo tempo, ou seja, estes dois componentes processam a mesma corrente, diferindo apenas por estarem posicionados em



sentidos opostos. Quando em um a corrente circula através do interruptor, no outro, a corrente circula pelo diodo em antiparalelo. Porém, como nesta análise inicial está sendo considerado o interruptor e o diodo em antiparalelo como sendo apenas um dispositivo, as expressões encontradas para os semicondutores cinco e seis são exatamente as mesmas. Com isto, por meio das equações indicadas em (74) encontram-se os valores de correntes médias nos dispositivos cinco e seis.

Ao resolver as expressões apresentadas em (74), chega-se em (75), comprovando que a corrente média nestes componentes é nula (idealmente), como já era esperado. Também obtém-se as mesmas expressões de valores eficazes de corrente nos dispositivos cinco e seis, conforme observa-se em (76).

$$I_{S5,6\_med} = \begin{cases} \frac{1}{2\pi} \left( \int_0^{\pi} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta))) d\theta + \int_{\pi}^{2\pi} (I_p \cdot \sin(\theta + \phi) \cdot (-2\delta(\theta))) d\theta \right), & se (M \leq 0,5) \\ \frac{1}{2\pi} \left( \int_0^{\theta_1} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta))) d\theta + \int_{\theta_1}^{\theta_2} (I_p \cdot \sin(\theta + \phi) \cdot (2 - 2\delta(\theta))) d\theta + \int_{\theta_2}^{\pi} (I_p \cdot \sin(\theta + \phi) \cdot (2\delta(\theta))) d\theta + \int_{\pi}^{\theta_3} (I_p \cdot \sin(\theta + \phi) \cdot (-2\delta(\theta))) d\theta + \int_{\theta_3}^{\theta_4} (I_p \cdot \sin(\theta + \phi) \cdot (2 + 2\delta(\theta))) d\theta + \int_{\theta_4}^{2\pi} (I_p \cdot \sin(\theta + \phi) \cdot (-2\delta(\theta))) d\theta \right), & se (M > 0,5) \end{cases} \quad (74)$$

$$I_{S5,6\_med} = 0A \quad (75)$$

$$I_{S5,6_{ef}} = \begin{cases} \sqrt{\frac{1}{2\pi} \left( \int_0^{\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta))) d\theta + \int_{\pi}^{2\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (-2\delta(\theta))) d\theta \right)}, & se (M \leq 0,5) \\ \sqrt{\frac{1}{2\pi} \left( \int_0^{\theta_1} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta))) d\theta + \int_{\theta_1}^{\theta_2} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2 - 2\delta(\theta))) d\theta + \int_{\theta_2}^{\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2\delta(\theta))) d\theta + \int_{\theta_3}^{\theta_4} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (-2\delta(\theta))) d\theta + \int_{\theta_4}^{\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (2 + 2\delta(\theta))) d\theta + \int_{\theta_3}^{2\pi} ((I_p \cdot \sin(\theta + \phi))^2 \cdot (-2\delta(\theta))) d\theta \right)}, & se (M > 0,5) \end{cases} \quad (76)$$

Simplificando as equações indicadas em (76), obtém-se (77), dada em *P.U.*.

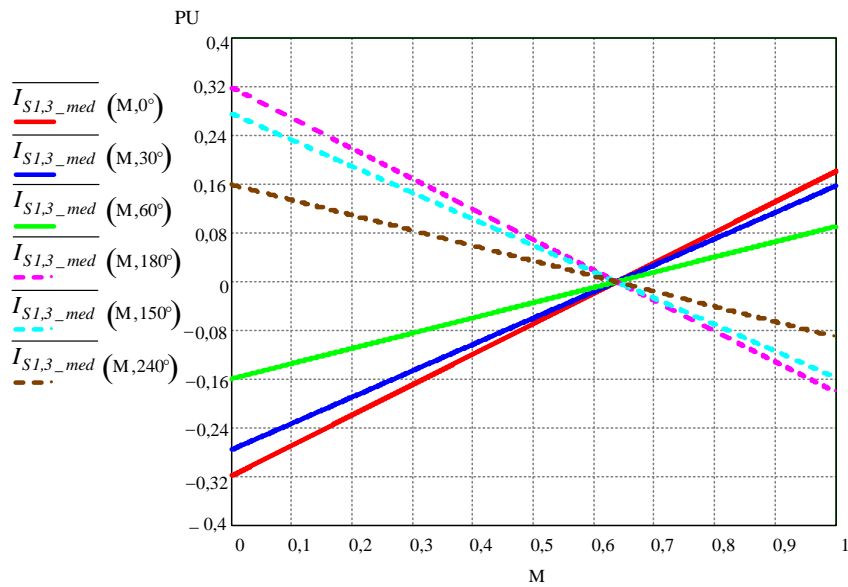
$$\overline{I_{S5,6_{ef}}} = \begin{cases} \frac{\sqrt{6M}}{3\sqrt{\pi}} \sqrt{3 + \cos(2\phi)}, & se (M \leq 0,5) \\ \frac{\sqrt{6}}{6\sqrt{M\pi}} \sqrt{(4M \cos(\phi))^2 \left( \frac{1}{4M^2} \sqrt{1 - \frac{1}{4M^2}} + \frac{1}{2} - \sqrt{1 - \frac{1}{4M^2}} \right) + 8M^2 \left( 1 - 2\sqrt{1 - \frac{1}{4M^2}} \right) + 6M\pi - 2\sqrt{1 - \frac{1}{4M^2}} - 12M \sin^{-1} \left( \frac{0,5}{M} \right)}, & se (M > 0,5) \end{cases} \quad (77)$$

Diferentemente dos demais semicondutores, apenas em  $S_5$  e  $S_6$  as transições de tensão e tensão reversa máxima são iguais à  $V_{CC}/2$ .

A partir das expressões que descrevem os esforços nos semicondutores, indicadas acima, são esboçadas as principais curvas de correntes médias e eficazes. Deste modo, faz-se uma varredura do índice de modulação, para valores delimitados entre 0 e 1, com diferentes ângulos  $\phi$ , conforme estão apresentadas nas Figuras 38, 39, 40 e 41.

Nota-se que algumas expressões dependem do índice de modulação e também do ân-

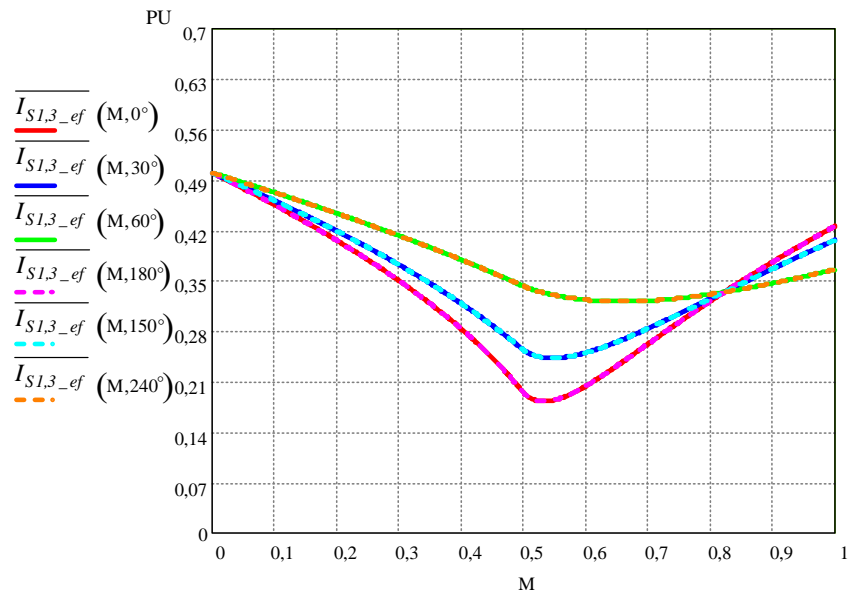
**Figura 38 – Corrente média em  $S_1$  e  $S_3$ .**



**Fonte: Autoria própria.**

gulo  $\phi$ . Portanto, na Figura 38 foram exemplificadas correntes parametrizadas para alguns ângulos de  $\phi$ , também fazendo uma varredura entre 0 e 1 no índice de modulação  $M$ .

**Figura 39 – Corrente eficaz em  $S_1$  e  $S_3$ .**



**Fonte: Autoria própria.**

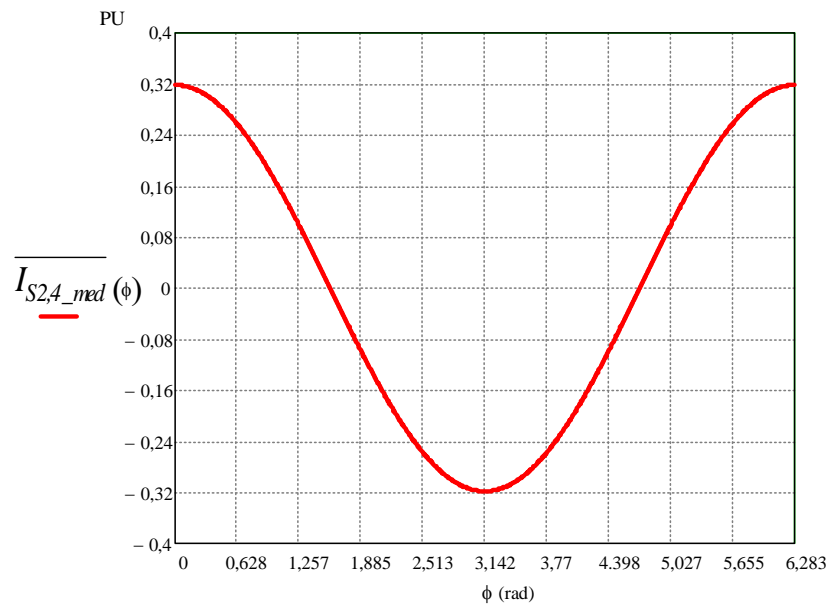
Como já comentado anteriormente, o conversor apresenta diferenças na estratégia de modulação quando o mesmo opera com  $M > 0,5$  ou com  $M \leq 0,5$ . Isto fica evidente ao se observar as curvas esboçadas na Figura 39, onde nota-se que entre  $0 < M \leq 0,5$  a corrente está decrescendo, à medida que se aproxima de  $M = 0,5$ . Já para  $0,5 < M \leq 1$  a corrente eficaz em  $S_1$  está crescendo à medida que se afasta de 0,5. Neste mesmo gráfico, é possível verificar

que para índices de modulação próximos a 0,5, o interruptor  $S_1$  apresenta os menores níveis de correntes eficazes.

As Figuras 38 e 39 são igualmente válidas para  $S_1$  e  $S_3$ , pois estes dois componentes operam simultaneamente em condução e em bloqueio.

Na Figura 40, observam-se que as correntes médias em  $S_2$  e  $S_4$  depende apenas do ângulo de defasagem ( $\phi$ ) da corrente  $i_g(\theta)$  e a tensão  $v_g(\theta)$ . Já a corrente eficaz nos dispositivos  $S_2$  e  $S_4$  é exatamente a metade do valor de pico de  $i_g(\theta)$ .

**Figura 40 – Corrente média em  $S_2$  e  $S_4$ .**



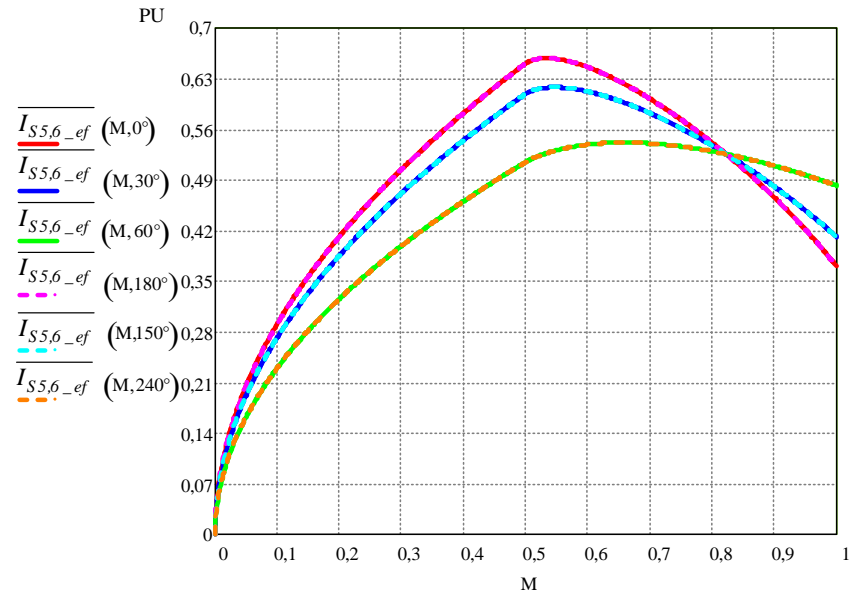
**Fonte: Autoria própria.**

Algumas informações podem ser retiradas ao se analisar a Figura 41. Diferentemente de  $S_1$ , agora em  $S_5$ , para valores de  $M$  próximos a 0,5, tem-se os maiores valores eficazes de correntes. As curvas indicadas na Figura 41 são igualmente válidas para  $S_6$ , pois os dois componentes apresentam as mesmas características de operação quando em condução.

É importante também determinar as correntes que circulam nos capacitores  $C_1$  e  $C_2$ , pois sabe-se que grande parte da corrente processada pelo conversor circula através destes dois componentes. A corrente média em um capacitor é nula. Assim, é indicada apenas a expressão de corrente eficaz nos mesmos, onde a partir da equação (78) chega-se na sua forma simplificada e parametrizada, conforme apresentado na expressão (79).

Determinar a corrente que é drenada ou injetada na fonte de corrente contínua é de fundamental importância para definir as especificações da mesma. Com isto, nas equações (80)

**Figura 41 – Corrente eficaz em  $S_5$  e  $S_6$ .**



**Fonte: Autoria própria.**

e (81) parametrizadas observam-se as correntes média e eficaz, respectivamente.

$$I_{C1,2\_ef} = \left\{ \begin{array}{l} \sqrt{\frac{1}{2\pi} \left( \int_0^{\pi} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (2\delta(\theta)) \right) d\theta + \int_{\pi}^{2\pi} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (-2\delta(\theta)) \right) d\theta \right)}, \quad se(M \leq 0,5) \\ \sqrt{\frac{1}{2\pi} \left( \int_0^{\theta_1} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (2\delta(\theta)) \right) d\theta + \int_{\theta_1}^{\theta_2} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (2 - 2\delta(\theta)) \right) d\theta + \int_{\theta_2}^{\pi} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (2\delta(\theta)) \right) d\theta + \int_{\pi}^{\theta_3} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (-2\delta(\theta)) \right) d\theta + \int_{\theta_3}^{\theta_4} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (2 + 2\delta(\theta)) \right) d\theta + \int_{\theta_4}^{2\pi} \left( \left( \frac{I_p}{2} \cdot \sin(\theta + \phi) \right)^2 \cdot (-2\delta(\theta)) \right) d\theta \right)}, \quad se(M > 0,5) \end{array} \right. \quad (78)$$

$$\overline{I_{C1,2_{ef}}} = \begin{cases} \frac{\sqrt{6M}}{6\sqrt{\pi}} \sqrt{3 + \cos(2\phi)}, & se (M \leq 0,5) \\ \frac{\sqrt{6}}{12\sqrt{M\pi}} \sqrt{\begin{aligned} & (4M \cos(\phi))^2 \left( \frac{1}{4M^2} \sqrt{1 - \frac{1}{4M^2}} + \right. \\ & \left. + \frac{1}{2} - \sqrt{1 - \frac{1}{4M^2}} \right) \\ & + 8M^2 \left( 1 - 2\sqrt{1 - \frac{1}{4M^2}} \right) + 6M\pi + \\ & \left. - 2\sqrt{1 - \frac{1}{4M^2}} - 12M \sin^{-1} \left( \frac{0,5}{M} \right) \right)} \end{aligned}}, & se (M > 0,5) \end{cases} \quad (79)$$

$$\overline{I_{CC_{med}}} = \frac{M \cdot \cos(\phi)}{2} \quad (80)$$

$$\overline{I_{CC_{ef}}} = \begin{cases} \frac{\sqrt{6M}}{6\sqrt{\pi}} \sqrt{3 + \cos(2\phi)}, & se (M \leq 0,5) \\ \frac{1}{\sqrt{3\pi}} \sqrt{\begin{aligned} & \frac{1}{4M} \sqrt{1 - \frac{1}{4M^2}} \left( \begin{aligned} & 8M^2 (\cos(\phi))^2 \\ & - 2(\cos(\phi))^2 \end{aligned} \right) \\ & + \frac{4M - 3\pi}{4} + M(\cos(\phi))^2 + \\ & \left. + \frac{3}{2} \sin^{-1} \left( \frac{0,5}{M} \right) \right)} \end{aligned}}, & se (M > 0,5) \end{cases} \quad (81)$$

Conclui-se a análise dos esforços em cada componente do conversor. Devido à parametrização das expressões de correntes médias e eficazes, para conhecer os valores de corrente em Ampere, é necessário apenas multiplicar por  $I_p$  os resultados das expressões indicadas no decorrer desta seção.

### 3.4 ANÁLISE DINÂMICA

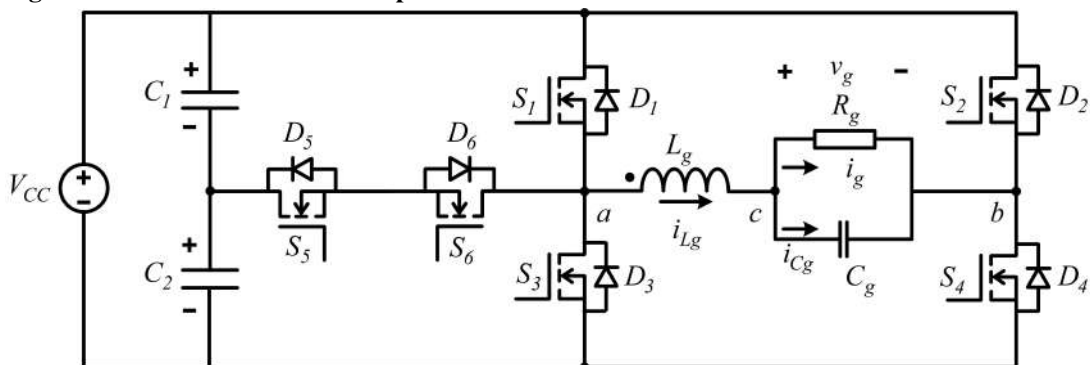
Este capítulo tem por objetivo determinar o comportamento dinâmico do conversor. Para isto, chegam-se em funções de transferência que representam matematicamente a característica do conversor. Duas análises são feitas, uma considerando a operação sem conexão com

a rede e outra conectado à rede de distribuição de energia. Também, os modelos matemáticos são descritos considerando e desconsiderando as resistências séries dos indutores e do capacitor  $C_g$ . Contudo, sabe-se que as resistências aumentam o amortecimento do sistema, assim, ajudando no controle do conversor. Na prática muitas outras não idealidades estão presentes, porém, devido ao grande impacto de suas utilizações no aumento da complexidade do modelo, serão ignoradas na análise dinâmica demonstrada nesta seção.

### 3.4.1 Inversor Monofásico Tipo T de Cinco Níveis com Carga Resistiva ( $R_g$ )

Nesta seção é abordada a operação do conversor apenas como inversor. Para isto, o mesmo deve apresentar um sinal de referência ( $\delta(\theta)$ ) adequado e a tensão  $v_g(\theta)$  é proveniente da circulação de uma corrente senoidal através de uma carga qualquer, por exemplo,  $R_g$ . Assim, não há conexão com a rede. Deste modo, o conversor pode ser representado pela Figura 42.

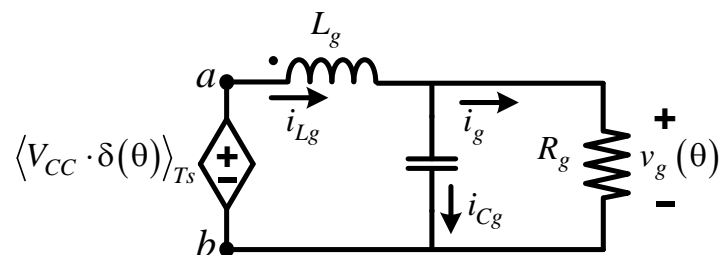
Figura 42 – Inversor monofásico tipo T de cinco níveis.



Fonte: Autoria própria.

O circuito indicado na Figura 42 pode ser representado também pelo circuito equivalente visualizado na Figura 43, onde inicialmente todas as não idealidades são desprezadas.

Figura 43 – Circuito equivalente inversor monofásico tipo T de cinco níveis (ideal).



Fonte: Autoria própria.

Observando a Figura 43 inicia-se a análise dinâmica da operação como inversor. Sendo

assim, duas equações diferenciais são encontradas, pois trata-se de um circuito de segunda ordem, conforme indicado nas expressões (82) e (83).

$$\frac{\partial i_{Lg}(\theta, t)}{\partial t} = \frac{\delta(\theta) \cdot V_{CC}}{L_g} - \frac{v_g(\theta)}{L_g} \quad (82)$$

$$\frac{d \cdot v_{Cg}(\theta)}{d \cdot t} = \frac{i_{Lg}(\theta, t)}{C_g} - \frac{v_g(\theta)}{R_g \cdot C_g} \quad (83)$$

Utiliza-se a representação em espaço de estados, com sua forma padrão indicada na equação (84).

$$\begin{aligned} \dot{x} &= Ax + Bu \\ \dot{y} &= Cx + Du \end{aligned} \quad (84)$$

Com isto, o sistema pode ser representado matricialmente, como observa-se em (85) e (86).

$$A = \begin{bmatrix} 0 & \frac{-1}{L_g} \\ \frac{1}{C_g} & \frac{-1}{C_g \cdot R_g} \end{bmatrix} \quad (85)$$

$$B = \begin{bmatrix} \frac{V_{CC}}{L_g} \\ 0 \end{bmatrix} \quad (86)$$

Por meio dos teoremas de *Laplace* e desenvolvendo as expressões indicadas em (84), obtém-se a expressão (87) para determinar a função de transferência.

$$\frac{Y(s)}{U(s)} = C(s \cdot I - A)^{-1} \cdot B \quad (87)$$

Caso a função de transferência relacione a entrada  $\delta(\theta)$  com a saída  $i_{Lg}(\theta, t)$ , a matriz C a ser utilizada é indicada em (88).

$$C = \begin{bmatrix} 1 & 0 \end{bmatrix} \quad (88)$$

Sabe-se que funções de transferência podem ser empregadas apenas em sistemas lineares e invariantes no tempo. Assim, caso o sistema apresente características não lineares, o mesmo deve ser linearizado antes de ser aplicado na expressão (87).

Como o conversor estudado apresenta característica linear é possível substituir diretamente as matrizes A, B e C em (87).



Desta forma, substituindo as matrizes (85), (86) e (88) na expressão (87), chega-se na função de transferência apresentada na equação (89).

$$\frac{i_{Lg}(\theta, s)}{\delta(\theta)} = \frac{V_{CC}(s \cdot C_g R_g + 1)}{s^2(L_g C_g R_g) + s \cdot L_g + R_g} \quad (89)$$

Já para a relação entre  $\delta(\theta)$  e  $v_{Cg}(\theta)$ , a matriz C válida é indicada em (90).

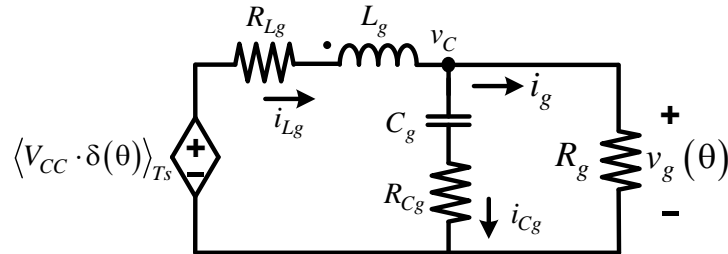
$$C = \begin{bmatrix} 0 & 1 \end{bmatrix} \quad (90)$$

Portanto, substituindo as matrizes (85), (86) e (90) na expressão (87), obtém-se a função de transferência visualizada na equação (91).

$$\frac{v_{Cg}(\theta)}{\delta(\theta)} = \frac{V_{CC}}{s^2(L_g C_g) + s \cdot L_g / R_g + 1} \quad (91)$$

Fazendo uma análise um pouco mais completa, as resistências série do indutor  $L_g$  e do capacitor  $C_g$  são adicionadas, conforme ilustrado na Figura 44.

**Figura 44 – Circuito equivalente do conversor, considerando as resistências série de  $C_g$  e  $L_g$ .**



**Fonte: Autoria própria.**

A partir da análise da Figura 44, as expressões (92), (93) e (94) são determinadas.

$$\frac{\partial i_{Lg}(\theta, t)}{\partial t} = \frac{V_{CC} \cdot \delta(\theta)}{L_g} - \frac{v_g(\theta)}{L_g} - \frac{R_{Lg} \cdot i_{Lg}}{L_g} \quad (92)$$

$$Z_{eq} = \frac{R_g \left( \frac{1}{s \cdot C_g} + R_{Cg} \right)}{\frac{1}{s \cdot C_g} + R_{Cg} + R_g} \quad (93)$$

$$v_g(\theta) = \frac{V_{CC} \cdot \delta(\theta) \cdot Z_{eq}}{s \cdot L_g + R_{Lg} + Z_{eq}} \quad (94)$$

Substituindo a equação (93) em (94), obtém-se a expressão (95), que relacionada a entrada  $\delta(\theta)$  com a saída  $v_g(\theta)$ .

$$\frac{v_g(\theta)}{\delta(\theta)} = \frac{V_{CC} \cdot (s \cdot C_g R_g R_{Cg} + R_g)}{\left[ \begin{array}{l} s^2 \cdot (L_g C_g R_{Cg} + L_g C_g R_g) + \\ + s \cdot (C_g R_{Cg} R_g + C_g R_{Cg} R_{Lg} + C_g R_g R_{Lg} + L_g) + (R_g + R_{Lg}) \end{array} \right]} \quad (95)$$

Substituindo a equação (94) em (92) e isolando  $i_{Lg}$ , chega-se na expressão (96).

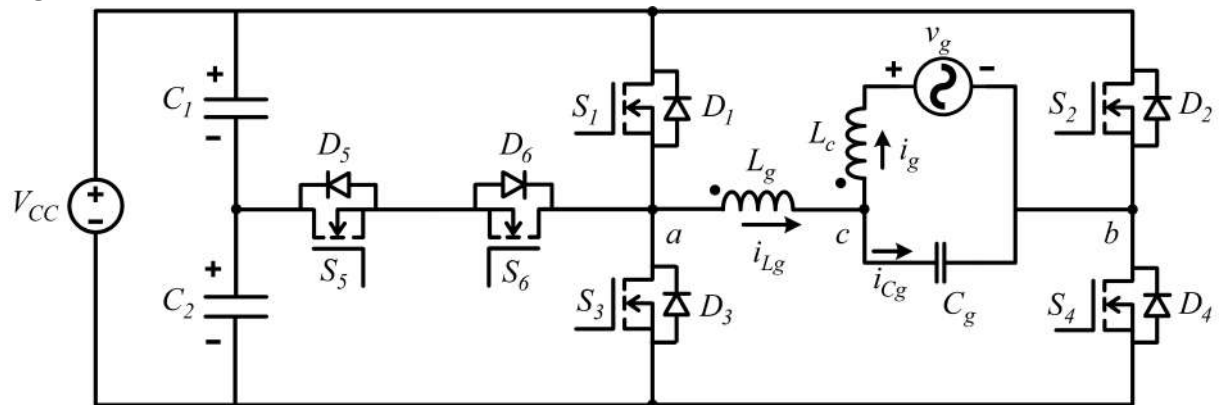
$$\frac{i_{Lg}(\theta, s)}{\delta(\theta)} = \frac{V_{CC} \cdot (s \cdot (C_g R_{Cg} + C_g R_g) + 1)}{\left[ \begin{array}{l} s^2 \cdot (L_g C_g R_{Cg} + L_g C_g R_g) + \\ + s \cdot (C_g R_{Cg} R_g + C_g R_{Cg} R_{Lg} + C_g R_g R_{Lg} + L_g) + (R_g + R_{Lg}) \end{array} \right]} \quad (96)$$

As principais funções de transferência para operação como inversor foram determinadas. A partir destas é possível conhecer o comportamento dinâmico de grandezas como a corrente no indutor  $L_g$  e a tensão no capacitor  $C_g$  para uma referência  $\delta(\theta)$  conhecida.

### 3.4.2 Conversor Conectado à Rede de Distribuição de Energia

Como comentado anteriormente, para a conexão com a rede de distribuição de energia, optou-se pelo modelo *LCL*. Assim, nesta seção são feitas duas análises dinâmicas do conversor. Primeiramente considera-se os dois indutores e o capacitor  $C_g$  de forma ideal. Em seguida são incluídas as resistências série. Na Figura 45 é ilustrada a estrutura a ser analisada.

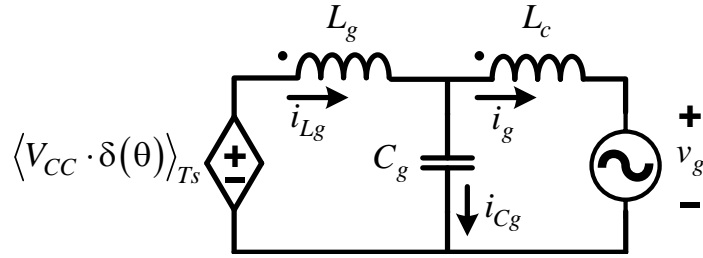
**Figura 45 – Conversor conectado com a rede.**



Fonte: Autoria própria.

A Figura 45 pode ser simplificada para o circuito equivalente indicado na Figura 46, onde desconsideram-se todas as não idealidades.

**Figura 46 – Circuito equivalente do conversor (ideal), conectado com a rede.**



**Fonte: Autoria própria.**

Analisando a Figura 46 algumas equações podem ser encontradas, sendo elas:

$$L_g \frac{\partial i_{Lg}(\theta, t)}{\partial t} = V_{CC} \cdot \delta(\theta) - v_{Cg}(\theta) \quad (97)$$

$$L_c \frac{d \cdot i_{Lc}(\theta)}{d \cdot t} = v_{Cg}(\theta) - v_g(\theta) \quad (98)$$

$$C_g \frac{d \cdot v_{Cg}(\theta)}{d \cdot t} = i_{Cg}(\theta, t) \quad (99)$$

$$i_{Lg}(\theta, t) = i_{Cg}(\theta, t) + i_{Lc}(\theta) \quad (100)$$

As expressões (97), (98), (99) e (100) também podem ser representadas conforme indicado em (101), (102), (103) e (104), após a utilização da transformada de *Laplace*.

$$s \cdot i_{Lg}(\theta, s) \cdot L_g = V_{CC} \cdot \delta(\theta) - v_{Cg}(s) \quad (101)$$

$$s \cdot i_{Lc}(\theta) \cdot L_c = v_{Cg}(\theta) - v_g(\theta) \quad (102)$$

$$s \cdot v_{Cg}(\theta) \cdot C_g = i_{Cg}(\theta, s) \quad (103)$$

$$i_{Lg}(\theta, s) = i_{Cg}(\theta, s) + i_{Lc}(\theta) \quad (104)$$

Substituindo a expressão (103) em (102), chega-se em (105), considerando o ponto de operação em que  $v_g(\theta)$  é igual a zero.

$$i_{Cg}(\theta, s) = C_g \cdot L_c \cdot s^2 \cdot i_{Lc}(\theta) \quad (105)$$

Substituindo as equações (102), (104) e (105) em (101), encontra-se a expressão (106), sabendo que  $i_{Lc}(\theta)$  é igual a  $i_g(\theta)$ .

$$\frac{i_g(\theta)}{\delta(\theta)} = \frac{V_{CC}}{s^3(L_g L_c C_g) + s(L_g + L_c)} \quad (106)$$

A expressão (106) indica a função de transferência que relaciona a saída  $i_g(\theta)$  com a entrada  $\delta(\theta)$ .

De forma semelhante, através das expressões (101) à (104), são obtidas mais duas importantes funções de transferência, conforme indicado nas equações (107) e (108).

$$\frac{i_{Lg}(\theta, s)}{\delta(\theta)} = \frac{V_{CC}(s^2 L_c C_g + 1)}{s^3(L_g L_c C_g) + s(L_g + L_c)} \quad (107)$$

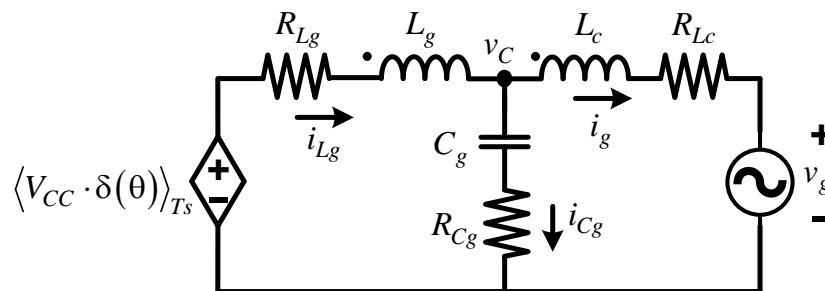
$$\frac{v_{Cg}(\theta)}{\delta(\theta)} = \frac{V_{CC}}{s^2(L_g C_g) + (L_g/L_c + 1)} \quad (108)$$

Por meio destas três funções de transferência é possível conhecer o comportamento dinâmico, ou seja, a resposta transitória das correntes  $i_{Lg}(\theta, s)$  e  $i_{Lc}(\theta)$ , bem como da tensão no capacitor  $C_g$ , quando submetidos a uma perturbação.

Nota-se que a adição do indutor de acoplamento resulta em mais um polo nas funções de transferência, conforme indicado nas expressões (106) e (107). Deste modo, alguns benefícios são observados para a conexão com a rede, como será abordado no decorrer deste trabalho.

Como comentado anteriormente, pode-se adicionar algumas não idealidades que estarão presentes na implementação prática do conversor, assim, tornando a análise um pouco mais próxima ao real. A Figura 47 demonstra as resistências série dos elementos passivos que compõem a estrutura do conversor. Todas as demais não idealidades presentes no circuito serão desconsideradas.

**Figura 47 – Circuito equivalente do conversor conectado com a rede, considerando as resistências série de  $C_g$ ,  $L_c$  e  $L_g$ .**



**Fonte: Autoria própria.**

Portanto, algumas expressões são obtidas a partir da análise do circuito equivalente representado na Figura 47. Estas são observadas nas equações (109) à (113).

$$L_g \frac{\partial i_{Lg}(\theta, t)}{\partial t} = V_{CC} \cdot \delta(\theta) - v_C(\theta) - i_{Lg}(\theta, t) \cdot R_{Lg} \quad (109)$$

$$L_c \frac{\partial i_{Lc}(\theta)}{\partial t} = v_C(\theta) - v_g(\theta) - i_{Lc}(\theta) \cdot R_{Lc} \quad (110)$$

$$C_g \frac{\partial v_{Cg}(\theta)}{\partial t} = i_{Cg}(\theta, t) \quad (111)$$

$$i_{Lg}(\theta, t) = i_{Cg}(\theta, t) + i_{Lc}(\theta) \quad (112)$$

$$v_C(\theta) = \frac{1}{C_g} \int (i_{Cg}(\theta, t)) \cdot dt + i_{Cg}(\theta, t) \cdot R_{Cg} \quad (113)$$

Novamente, por meio da transformada de *Laplace*, as expressões (109) à (113) podem ser representadas conforme indicado nas equações (114) à (118).

$$i_{Lg}(\theta, s)(s \cdot L_g + R_{Lg}) = V_{CC} \cdot \delta(\theta) - v_C(\theta) \quad (114)$$

$$i_{Lc}(\theta)(s \cdot L_c + R_{Lc}) = v_C(\theta) \quad (115)$$

$$s \cdot v_{Cg}(\theta) \cdot C_g = i_{Cg}(\theta, s) \quad (116)$$

$$i_{Lg}(\theta, s) = i_{Cg}(\theta, s) + i_{Lc}(\theta) \quad (117)$$

$$v_C(\theta) = i_{Cg}(\theta, s) \left( \frac{1}{sC_g} + R_{Cg} \right) \quad (118)$$

Substituindo a expressão (118) em (115), obtém-se a equação (119).

$$i_{Cg}(\theta, s) = i_{Lc}(\theta) \frac{s \cdot C_g (sL_c + R_{Lc})}{s \cdot C_g R_{Cg} + 1} \quad (119)$$

Substituindo as equações (115), (117) e (119) em (114), chega-se na expressão (120), a qual indica a função de transferência que relaciona a corrente na fonte alternada com o sinal de entrada  $\delta(\theta)$ , sabendo que  $i_{Lc}(\theta) = i_g(\theta)$ .

$$\frac{i_g(\theta)}{\delta(\theta)} = \frac{V_{CC}(s \cdot C_g R_{Cg} + 1)}{\left( \begin{array}{l} s^3 (L_g L_c C_g) + s^2 (L_g C_g R_{Cg} + L_c C_g R_{Cg} + L_g C_g R_{Lc} + L_c C_g R_{Lg}) + \\ s (C_g R_{Lc} R_{Cg} + C_g R_{Lg} R_{Cg} + C_g R_{Lg} R_{Lc} + L_g + L_c) + (R_{Lg} + R_{Lc}) \end{array} \right)} \quad (120)$$

Seguindo o mesmo procedimento adotado para encontrar a equação (120), são obtidas as funções de transferência para o corrente no indutor  $L_g$  e a tensão no capacitor  $C_g$ , conforme apresentado nas equações (121) e (122), respectivamente.

$$\frac{i_{Lg}(\theta, s)}{\delta(\theta)} = \frac{V_{CC}(s^2(C_g L_c) + s(C_g R_{Cg} + C_g R_{Lc}) + 1)}{\left( \begin{array}{l} s^3 (L_g L_c C_g) + s^2 (L_g C_g R_{Cg} + L_c C_g R_{Cg} + L_g C_g R_{Lc} + L_c C_g R_{Lg}) + \\ s (C_g R_{Lc} R_{Cg} + C_g R_{Lg} R_{Cg} + C_g R_{Lg} R_{Lc} + L_g + L_c) + (R_{Lg} + R_{Lc}) \end{array} \right)} \quad (121)$$

$$\frac{v_{Cg}(\theta)}{\delta(\theta)} = \frac{V_{CC}(s \cdot L_c + R_{Lc})}{\left( \begin{array}{l} s^3 (L_g L_c C_g) + s^2 (L_g C_g R_{Cg} + L_c C_g R_{Cg} + L_g C_g R_{Lc} + L_c C_g R_{Lg}) + \\ s (C_g R_{Lc} R_{Cg} + C_g R_{Lg} R_{Cg} + C_g R_{Lg} R_{Lc} + L_g + L_c) + (R_{Lg} + R_{Lc}) \end{array} \right)} \quad (122)$$

As principais funções de transferência foram apresentadas, possibilitando iniciar o projeto do controlador a ser utilizado na operação do conversor, que é descrito no próximo capítulo. Todas as expressões são validadas por meio de simulação numérica, como é demonstrado no capítulo 5.

### 3.5 CONCLUSÃO

Com a análise estática concluída, foi possível compreender melhor o funcionamento do conversor CC-CA bidirecional monofásico tipo T de cinco níveis, bem como algumas características superiores, se comparada ao conversores ponte completa de três níveis. Dentre elas, podem-se citar: a redução de perdas no indutor  $L_g$ , mesmo quando comparam-se indutores idênticos, devido à menor frequência  $f_s$  processada no indutor  $L_g$  do conversor abordado neste estudo. Outro fator observado refere-se à qualidade do sinal modulado ( $V_{ab}(\theta, t)$ ) de cinco ní-

veis, que reduz as transições de tensão na comutação dos interruptores, resultando em menores perdas por comutação.

Como desvantagem, tem-se maior volume do capacitor de filtro  $C_g$ , devido à menor frequência processada pelo mesmo se comparado ao conversor ponte completa com modulação de três níveis. Outra desvantagem, quando comparado a alguns conversores multiníveis, é a tensão reversa máxima em cada semicondutor, que neste caso, é igual ao valor da fonte de corrente contínua.

Os esforços em todos os componentes do conversor foram determinados. Assim, as expressões servem de suporte para a escolha e dimensionamento adequado de cada dispositivo que compõe esta estrutura. Porém, antes, todas as equações devem ser validadas por meio de simulações numéricas, como é indicado no capítulo seis.

Algumas considerações devem ser feitas. Caso o projeto seja implementado com o uso de IGBTs, as expressões de correntes nestes elementos devem ser calculadas separadamente entre a parcela que circula pelo interruptor e a parcela que circula pelo diodo. Assim, chegando-se em resultados distintos aos apresentados neste capítulo. Isto é necessário devido às equações de perdas neste tipo de semicondutor, que levam em consideração a corrente média além da eficaz, diferentemente do caso com MOSFETs.

Neste capítulo também foi apresentada a análise dinâmica do conversor, onde foram obtidas as principais funções de transferência, visando à implementação do controle. Chegou-se em modelos onde todos os componentes são ideais, um para operação como inversor, sem haver conexão com a rede de distribuição de energia, e outro quando o mesmo está conectado.

Um terceiro modelo foi obtido, onde foram consideradas as resistências dos indutores e do capacitor  $C_g$ . Assim, buscou-se um modelo mais aproximado do real, porém, ainda distante de um modelo matemático que descreva com perfeição os fenômenos encontrados na prática. Entretanto, algumas dinâmicas não modeladas podem contribuir com a estabilidade do sistema, como as demais resistências que não foram consideradas.

## 4 METODOLOGIA DE PROJETO

### 4.1 INTRODUÇÃO

Com a finalidade de determinar parâmetros e limites de operação para o conversor, tanto para as simulações numéricas quanto para a implementação prática do mesmo, este capítulo é desenvolvido. Inicialmente são estabelecidas as especificações de projeto e, a partir da sua aplicação nas expressões determinadas nos capítulos anteriores, são encontrados os valores de indutância e capacitância dos elementos que compõem o conversor.

Visando a implementação prática do conversor, são determinados os circuitos para aquisição de sinais, informam-se os dados para construção dos indutores e projeto dos controladores. Também, são indicados alguns dos materiais encolhidos para o desenvolvimento do protótipo do conversor CC-CA bidirecional monofásico tipo T de cinco níveis.

### 4.2 ESPECIFICAÇÕES DE PROJETO

Buscando parâmetros adequados aos sistemas reais e aceitáveis para tecnologias atuais de semicondutores, bem como a aplicação em que o conversor será inserido, são determinados os limites de operação do mesmo. Deste modo, na Tabela 3 são observadas as especificações dadas a operação do conversor.

**Tabela 3 – Especificações de projeto.**

Especificações de Projeto	Valores Estipulados
Potência máxima ( $P_g$ )	2500 VA
Tensão fonte contínua ( $V_{CC}$ )	400 V
Tensão eficaz da fonte alternada ( $v_g$ )	220 V
Tensão pico ( $V_p$ )	311 V
Corrente eficaz ( $i_g$ )	11,364 A
Corrente pico ( $I_p$ )	16,0706 A
Frequência comutação ( $f_s$ )	50 kHz
Frequência amostragem ( $f_{sa}$ )	100 kHz
Frequência de ressonância ( $f_o$ )	5 kHz
Frequência modulação ( $f$ )	60 Hz
Índice de modulação ( $M$ )	0,7778
Ângulo deslocamento ( $\phi$ )	0°/180°
Ondulação máxima corrente ( $\Delta I_{Lg-max}$ )	10 % de $I_p$
Ondulação máxima corrente ( $\Delta I_{Lc-max}$ )	1 % de $I_p$
Ondulação máxima tensão ( $\Delta V_{Cg-max}$ )	1 % de $V_p$
Ondulação máxima tensão ( $\Delta V_{C1,2-max}$ )	1 % de $V_{CC}$

**Fonte: Autoria própria.**



Utilizando as informações mostradas na Tabela 3, juntamente com as expressões indicadas nos capítulos anteriores, obtêm-se os valores dos capacitores, indutores, escolha de semicondutores e dimensionamento do circuito de aquisição de sinais.

### 4.3 CÁLCULO DAS INDUTÂNCIAS E CAPACITÂNCIAS

Para determinar os valores de capacitâncias e indutâncias, dois critérios serão analisados, sendo eles: o critério de ondulação máxima e o critério da frequência de ressonância. Assim, para a escolha destes componentes os dois critérios devem ser satisfeitos.

Primeiramente é determinado o valor do indutor  $L_g$  a partir da expressão (50), onde são substituídas as informações contidas na Tabela 3, resultando no valor indicado na equação (123).

$$L_g = \frac{V_{CC}}{8 \cdot \Delta I_{Lg\text{-}max} \cdot f_s} = 0,62225 \text{ mH} \quad (123)$$

Com o indutor  $L_g$  determinado, possibilita-se a escolha do capacitor  $C_g$  adequado à aplicação. A partir da equação (57) obtém-se a expressão (124), onde é analisado primeiramente o critério de ondulação máxima de tensão neste capacitor.

$$C_g = \frac{\Delta I_{Lg\text{-}max}}{8 \cdot \Delta V_{Cg\text{-}max} \cdot f_s} = 1,2913 \text{ } \mu F \quad (124)$$

Porém, a escolha do capacitor  $C_g$  deve ainda satisfazer o critério da frequência de ressonância, que inicialmente foi especificada em um décimo da frequência de comutação  $f_s$ . Com isto, ao verificar-se a frequência de ressonância entre  $L_g$  e  $C_g$ , como é indicado na expressão (125), nota-se a necessidade de uma pequena correção no valor do capacitor  $C_g$ .

$$f_o = \frac{1}{2\pi \sqrt{C_g \cdot L_g}} = 5,6146 \text{ kHz} \quad (125)$$

Normalmente, limita-se a frequência de ressonância em metade de  $f_s$ , exceto para topologia de conversores ressonantes. Deste modo, na topologia abordada neste estudo, pretende-se manter a frequência de ressonância entre os elementos indutivos e capacitivos próximas a um décimo de  $f_s$ . Sendo assim, por meio da expressão (56), chega-se ao valor de capacitância de  $C_g$  ( para  $f_o = 5 \text{ KHz}$  ), como indicado na equação (126).

$$C_g = \frac{25}{(\pi \cdot f_s)^2 L_g} = 1,6283 \text{ } \mu F \quad (126)$$

Portanto, os dois critérios são satisfeitos com a escolha da capacitância apresentada na equação (126), apenas reduzindo um pouco a ondulação máxima de tensão, como será demonstrado no capítulo 5 nos resultados de simulação e experimental.

Para determinar a indutância  $L_c$  que resulte em uma ondulação máxima de corrente, conforme as especificações de projeto, faz-se a seguinte análise. Sabendo que a tensão sobre este componente é a mesma ondulação de tensão observada no capacitor  $C_g$ , basta dividir  $\Delta V_{Cg\cdot max}$  pela reatância indutiva, como é apresentado na equação (127).

$$\Delta I_{Lc\cdot max} = \frac{\Delta V_{Cg\cdot max}}{2\pi \cdot f_s \cdot L_c} \quad (127)$$

De forma semelhante ao descrito para  $L_g$  e  $C_g$ , é importante atentar-se sobre o valor de  $L_c$  para evitar que a frequência de ressonância entre  $L_c$  e  $C_g$  ou  $L_g$ ,  $L_c$  e  $C_g$  fique muito próximo à frequência de comutação ( $f_s$ ).

Na escolha do indutor de acoplamento  $L_c$ , priorizou-se o critério da frequência de ressonância entre  $C_g$  e  $L_c$ . Isto porque, considerando apenas a ondulação de corrente em  $L_c$ , predefinida na Tabela 3, chega-se na expressão (128). Porém, utilizando os valores visualizados em (126) e (128), a frequência de ressonância entre  $C_g$  e  $L_c$  ficou muito elevada, conforme observa-se na equação (129).

$$L_c = \frac{\Delta V_{Cg\cdot max}}{2\pi \cdot \Delta I_{Lc\cdot max} \cdot f_s} = 0,10270799 \text{ mH} \quad (128)$$

$$f_o = \frac{1}{2\pi \sqrt{C_g \cdot L_c}} = 15,8882 \text{ kHz} \quad (129)$$

Com o objetivo de reduzir a frequência de ressonância entre estes dois componentes para se aproximar de um décimo de  $f_s$ , optou-se por aumentar o valor da indutância  $L_c$ . Deste modo, buscou-se um valor adequado sem aumentar consideravelmente a indutância de  $L_c$ , porém mantendo um valor de frequência de ressonância o mais próximo possível de 5 kHz. Desta forma, alterando o critério de ondulação máxima de corrente em  $L_c$  de 1% para 0,2%, obteve-se o valor de indutância indicada na expressão (130).

$$L_c = \frac{\Delta V_{Cg\cdot max}}{2\pi \cdot \Delta I_{Lc\cdot max} \cdot f_s} = 0,308124 \text{ mH} \quad (130)$$

A frequência de ressonância entre  $C_g$  e  $L_c$  é observada na expressão (131).

$$f_o = \frac{1}{2\pi \sqrt{C_g \cdot L_c}} = 7,105442 \text{ kHz} \quad (131)$$

Para identificar a frequência de ressonância entre os três elementos armazenadores de energia, a expressão (132) é indicada.

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_g + L_c}{L_g \cdot L_c \cdot C_g}} = 8,688343 \text{ kHz} \quad (132)$$

Por fim, determina-se a capacitância dos componentes  $C_{1,2}$  pelo critério de ondulação máxima definida na Tabela 3. Assim, a partir da equação (60) chega-se ao valor de  $C_1$  e  $C_2$ , conforme é observado na expressão (133).

$$C_{1,2} = \frac{I_p \cdot \cos(\phi)}{2\pi \cdot f \cdot \Delta V_{C_{1,2}}} \left( \begin{array}{c} \sqrt{1 - \frac{1}{4M^2} - \frac{M\pi}{2}} + \\ + 2M \sin^{-1} \left( \frac{0,5}{M} \right) \end{array} \right) = 6,72 \text{ mF} \quad (133)$$

Para melhor visualização, os valores teóricos para os elementos armazenadores de energia são apresentados na Tabela 4.

**Tabela 4 – Componentes calculados.**

Componentes	Valores
Indutor $L_g$	0,62225 mH
Indutor $L_c$	0,30812 mH
Capacitor $C_g$	1,6283 $\mu$ F
Capacitores $C_{1,2}$	6,72 mF
Resistência $R_g$	19,36 $\Omega$

**Fonte: Autoria própria.**

#### 4.4 CÁLCULO DE PERDAS NOS SEMICONDUTORES

Conhecer e mensurar as perdas em semicondutores de potência é de fundamental importância em conversores estáticos de potência, pois cada vez mais buscam-se projeto otimizados, a fim de reduzir volume e aumentar rendimento. As perdas encontradas em transistores do tipo MOSFET, de uma forma geral, são distribuídas entre perdas por condução e perdas por comutação.

Para determinar as perdas por condução, a expressão (134) é apresentada. Já para especificar as perdas por comutação algumas metodologias são propostas na literatura, onde a expressão indicada em (135) é bastante difundida.

$$P_{cond} = R_{DSon} \cdot (I_{S_{ef}})^2 \quad (134)$$

Na expressão (134),  $R_{DSon}$  é a resistência entre dreno e fonte quando o MOSFET está em modo de condução (região de triodo) e  $I_{S_{ef}}$  é a corrente eficaz processada pelo semicondutor.

$$P_{com} = \frac{1}{2} (I_{DS} \cdot V_{DS} \cdot f_s (t_{on} + t_{off}) + C_{OSS} \cdot (V_{DS})^2 \cdot f_s) \quad (135)$$

Na expressão (135),  $V_{DS}$  refere-se à transição de tensão máxima observada nas comutações. Assim, nos interruptores  $S_1$ ,  $S_3$ ,  $S_5$  e  $S_6$ , tais transições possuem valor igual à metade do valor da fonte  $V_{CC}$ . Na mesma expressão,  $f_s$  é a frequência de comutação,  $t_{on}$  e  $t_{off}$  são os tempos de entrada em condução e bloqueio e  $I_{DS}$  é a corrente de dreno no momento da comutação. Sabe-se que  $C_{OSS} = C_{GD} + C_{DS}$ , onde  $C_{GD}$  é a capacitância entre *gate* e dreno e  $C_{DS}$  capacitância entre dreno e fonte. Deste modo, o segundo termo mensura as perdas geradas para carregar e descarregar a capacitância intrínseca  $C_{OSS}$ .

Para (XIONG et al., 2009), o segundo termo indicado na expressão (135) pode ser desconsiderado, pois esta perda já está quantizada no primeiro termo da respectiva equação. Neste estudo, (XIONG et al., 2009) compara seu método com resultados experimentais, o qual obteve ótima precisão. Portanto, para encontrar as perdas por comutação, a expressão (136) será inicialmente utilizada. No entanto, é preciso analisar a potência que o semicondutor está processando, pois para pequenas cargas (em relação a capacidade nominal de cada componente) a capacitância  $C_{OSS}$  deve ser considerada. Isto é visível quando observa-se uma curva de rendimento padrão que, por exemplo, para potências menores que 15 %, as perdas totais em um semicondutor tendem a aumentar, mesmo a corrente processada apresentando considerável redução. Isto é justificado pelo segundo termo da equação (135).

$$P_{com} = \frac{I_{DS} \cdot V_{DS} \cdot f_s (t_{on} + t_{off})}{2} \quad (136)$$

Observando a expressão (136), nota-se que à medida que a frequência de comutação dos interruptores aumenta, como consequência elevam-se as perdas por comutação nestes componentes (quando o respectivo elemento não opera com comutação suave). Porém, a frequência de comutação  $f_s$  está diretamente relacionada ao volume dos indutores e capacitores, ou seja, quanto maior  $f_s$  menor é o volume do conversor. Portanto, estimando-se preliminarmente os valores de perdas nos semicondutores, é possível fazer uma otimização no projeto do conversor analisando esta relação volume e rendimento, a fim de encontrar um ponto ótimo de projeto para a topologia.

É importante ressaltar que existem outros fatores que interferem no volume e rendimento de uma topologia qualquer, não somente a frequência  $f_s$ . Alguns deles foram citados anteriormente e demonstrados nas equações. Sendo assim, é de fundamental importância calcular as perdas totais nos semicondutores que, geralmente, representam a maior parte das perdas em conversores estáticos de potência.

Muitas vezes as condições em que o fabricante do componente utiliza para extrair os resultados não podem ser replicadas. Assim, a partir do estudo apresentado em (XIONG et al., 2009) é possível encontrar e adaptar os valores, ou parâmetros, necessários para estimar as perdas totais nos MOSFETs, de acordo com as necessidades de cada aplicação.

Este modelo baseia-se na escolha da corrente de *gate*  $I_{GS}$  conforme condições reais da aplicação, como demonstrado na equação (137), onde se considera a tensão de acionamento do interruptor  $V_{GS}$  e a resistência total de *gate*  $R_{Gt}$  (resistência interna do componente mais a resistência externa inserida no circuito de comando). A variável  $V_{plateau}$  refere-se ao valor de tensão necessária para carregar totalmente a capacitância intrínseca entre os terminais de gatilho e fonte do interruptor. O valor de  $V_{plateau}$  é especificado na folha de dados de cada componente.

$$I_{GS} = \frac{V_{GS} - V_{plateau}}{R_{Gt}} \quad (137)$$

Para obtenção dos tempos  $t_{on}$  e  $t_{off}$ , inicialmente faz-se a análise da curva característica de carga no gatilho do MOSFET ( $Q_{SW}$ ), a qual é encontrada na folha de dados do componente escolhido. A exemplo, indica-se a Figura 115 no Anexo A.

Com a corrente  $I_{GS}$  e a carga de *gate*  $Q_{SW}(Q_{gate})$  é possível então determinar os tempos  $t_{on}$  e  $t_{off}$ , como se observa na expressão (138).

$$t_{on} = t_{off} = \frac{Q_{SW}}{I_{GS}} \quad (138)$$

Devido à característica envoltória senoidal em baixa frequência da corrente processada pelos semicondutores, a variável  $I_{DS}$  indicada na expressão (136) pode ser substituída por  $I_{DS} = I_p \sin(\theta + \phi) = i_g(\theta)$ .

Similarmente à expressão (136), é possível definir a energia dissipada nas comutações de cada interruptor, como visualizam-se nas expressões (139) e (140), para entrada em condução e em bloqueio, respectivamente.

$$E_{on} = \frac{i_g(\theta) \cdot V_{DS}(\theta) \cdot t_{on}}{2} \quad (139)$$

$$E_{off} = \frac{i_g(\theta) \cdot V_{DS}(\theta) \cdot t_{off}}{2} \quad (140)$$

Sabendo também que potência é energia pelo tempo (J/s), tem-se a equação (141).

$$P_{com} = \frac{f_s}{2\pi} \left( \int_{\theta_1}^{\theta_2} (E_{on}(\theta) + E_{off}(\theta)) \cdot d(\theta) \right) \quad (141)$$

Portanto, as perdas totais em cada semiconductor são encontradas a partir da soma das equações (134) e (141), como está representado na expressão (142).

$$P_{total} = \frac{f_s}{2\pi} \left( \int_{\theta_1}^{\theta_2} (E_{on}(\theta) + E_{off}(\theta)) \cdot d(\theta) \right) + R_{DSon} \cdot (i_s)^2 \quad (142)$$

Com o equacionamento indicado, é possível quantificar de forma estimada as perdas nos seis transistores MOSFETs utilizados na topologia estudada. Porém, primeiramente é necessário definir um modelo de semiconductor adequado à aplicação. Assim, com base nas expressões de correntes eficazes indicadas no capítulo anterior e juntamente com as especificações de projeto informadas na Tabela 3, chegou-se aos valores indicados na Tabela 5. Para maiores detalhes sobre os valores indicados, vide o Apêndice A.

**Tabela 5 – Quantização dos esforços nos semicondutores.**

Descrição	Resultados obtidos utilizando as equações
Derivada máxima de tensão $\Delta V_{S1,3,5,6}$	200 V
Derivada máxima de tensão $\Delta V_{S2,4}$	400 V
Tensão reversa máxima $V_{S1-4}$	400 V
Tensão reversa máxima $V_{S5,6}$	200 V
Corrente eficaz $I_{S1,3,ef}$	4,9535 A
Corrente eficaz $I_{S2,4,ef}$	8,0927 A
Corrente eficaz $I_{S5,6,ef}$	8,9558 A

**Fonte: Autoria própria.**

Com base nas informações contidas na Tabela 5 e comparando-as com o *datasheet*, optou-se por utilizar os semicondutores IPW60R070CFD7 e IPW60R031CFD7. Esta escolha ocorre devido às excelentes características de comutação, bem como a baixa resistência de condução dos MOSFETs do tipo CoolMOS. Sendo assim, com base nas informações contidas no *datasheet* destes componentes e aplicando-as nas equações indicadas anteriormente, obtêm-se as perdas em cada semiconductor de potência que compõe a estrutura (para a condição de potência nominal), conforme apresentado na Tabela 5. Para maiores informações, vide o Apêndice A.

**Tabela 6 – Estimativa das perdas nos semicondutores.**

Descrição	Perdas por condução $P_{cond}$	Perdas por comutação $P_{com}$	Perdas totais $P_{total}$
Semicondutor $S_1$	1,7287 W	4,2674 W	5,9961 W
Semicondutor $D_1$	0,0000 W	1,3035 W	1,3035 W
Semicondutor $S_2$	0,8112 W	0,0000 W	0,8112 W
Semicondutor $S_3$	1,7287 W	4,2674 W	5,9961 W
Semicondutor $D_3$	0,0000 W	1,3035 W	1,3035 W
Semicondutor $S_4$	0,8112 W	0,0000 W	0,8112 W
Semicondutor $S_5$	5,5819 W	1,3035 W	6,8854 W
Semicondutor $D_5$	0,0000 W	4,2674 W	4,2674 W
Semicondutor $S_6$	5,5819 W	1,3035 W	6,8854 W
Semicondutor $D_6$	0,0000 W	4,2674 W	4,2674 W
Total	16,243 W	22,2836 W	38,5275 W

**Fonte: Autoria própria.**

Na Tabela 6 observa-se que, nos interruptores dois e quatro, os valores são quantificados somente na parcela de perdas por condução, pois estes componentes comutam em baixa frequência (120 Hz). Observou-se também que, de forma geral, as perdas totais por condução são um pouco maiores que as perdas por condução. Os semicondutores  $S_5/D_5$  e  $S_6/D_6$  representam 68,726 % das perdas por condução e 50 % das perdas por comutação. Assim, na escolha dos semicondutores cinco e seis deve haver um equilíbrio entre as características de condução e comutação. Deste modo, para os interruptores  $S_2$  e  $S_4$ , optou-se pelo MOSFET IPW60R031CFD7, pois é o componente com menor resistência em condução. Para os demais componentes, optou-se pelo MOSFET IPW60R070CFD7, por apresentar melhores características de comutação se comparado ao MOSFET IPW60R031CFD7.

#### 4.5 PROJETO FÍSICO DOS INDUTORES

Na terceira seção deste capítulo foi demonstrado o equacionamento para chegar nos valores de indutância necessários para atender aos parâmetros de projeto. Assim, a partir do cálculo das indutância  $L_g$  e  $L_c$  possibilita-se o projeto para construção física destes elementos, conforme detalhado a seguir.

Na maior parte dos casos, aplicações em alta frequência utilizam indutores com núcleos de ferrite. Porém, devido à baixa ondulação de corrente se comparada à corrente eficaz, é possível utilizar núcleos construídos a partir de pó de ferro.

A principal vantagem no emprego deste material é a alta densidade de fluxo magnético que podem operar, permitindo assim a redução no número de espiras e, conseqüentemente, as perdas por condução. Um comparativo, entre alguns tipos de materiais amplamente utilizados

em conversores estáticos de potência, é apresentado na Figura 48.

**Figura 48 – Comparativo entre tipos de materiais empregados em núcleos magnéticos.**

Material Property Comparison						
Property	APC APH™	High Flux	MPP	Sendust	Iron	Ferrite
Bs(Gauss) Saturation Flux Density	15,000	15,000	7,500	10,000	10,000 ~12,000	3,000 ~4,500
Core Loss Pc(mW/cm³) @100kHz, 0.1T	600	1,100 ~1,450	550 ~750	850 ~1,100	1,300 ~1,800	Depend on Gap
% Ldc @ 100Oe(60μ)	70%	74%	55%	45%	40%	Depend on Gap
Composition	Fe-Si-B	Fe-Ni	Fe-Ni-Mo	Fe-Al-Si	Fe	Mn-Zn-Fe

**Note 1** The properties are typical value measured.

**Fonte:** Catálogo Amgreentech APH46P60.

Sendo assim, para o conversor CC-CA bidirecional monofásico tipo T de cinco níveis, optou-se por utilizar o núcleo toroidal denominado APH46P60, onde suas especificações são encontradas na Tabela 7.

**Tabela 7 – Especificações núcleo toroidal Amgreentech APH46P60.**

Descrição	Valor
Permeabilidade ( $\mu$ )	60
Fluxo de indução máximo ( $B_{max}$ )	1,5 T
Indutância por espira ao quadrado ( $A_L$ )	135 nH/( $N_{esp}$ ) <sup>2</sup>
Área da janela ( $A_w$ )	4,27 cm <sup>2</sup>
Área da secção ( $A_e$ )	1,99 cm <sup>2</sup>

**Fonte:** Autoria própria.

Com as informações apresentadas na Tabela 7, juntamente com a indutância desejada, chega-se ao número de espiras necessárias para cada indutor, conforme mostrado na equação (143).

$$N_{esp} = \sqrt{\frac{L_{g,c}}{A_L}} \quad (143)$$

Para verificar o fluxo de indução máximo resultante, a expressão (144) é utilizada. Salienta-se que este não pode ser maior que o indicado na Tabela 7, ou seja, o valor determinado pelo fabricante.

$$B_{max} = \frac{L_{g,c} \cdot I_{pico}}{A_e \cdot N_{esp}} \quad (144)$$

A partir das expressões (143) e (144), obtêm-se os valores indicados na Tabela 8 referentes aos indutores  $L_g$  e  $L_c$ . Para maiores informações verifique o Apêndice A.



**Tabela 8 – Dados dos indutores  $L_g$  e  $L_c$ .**

Descrição	Valor
Número de espiras ( $N_{esp}$ ) de $L_g$	68
Número de espiras ( $N_{esp}$ ) de $L_c$	48
Fluxo de indução máximo ( $B_{max}$ ) em $L_g$	0,77594 T
Fluxo de indução máximo ( $B_{max}$ ) em $L_c$	0,54432 T

**Fonte: Autoria própria.**

As correntes eficazes processadas em  $L_g$  e  $L_c$  são semelhantes, sabendo que a ondulação de corrente é muito menor que a corrente eficaz nestes componentes. Por meio da expressão (145), encontra-se a secção adequada do fio a ser utilizado na construção dos dois indutores.

$$S_{cobre} = \frac{i_{g\_ef}}{J_{max}} = \frac{11,3636A}{450 \frac{A}{cm^2}} = 0,02525253cm^2 \quad (145)$$

Com a secção do cobre definida, escolhe-se o fio adequado. Foi optado por um fio de cobre de secção intermediária. Assim, quatro condutores em paralelo do fio 18 AWG serão utilizados.

Faltando especificar as perdas no cobre, a seguir observam-se as expressões para mensurar estes valores. A expressão (146) é utilizada para determinar a resistência total do cobre, em cada indutor.

$$R_{cobre} = \frac{\rho \cdot l \cdot N_{esp}}{n_{cond}} \quad (146)$$

Onde  $\rho$  é a resistividade do cobre,  $l$  é o comprimento médio de cada espira e  $n_{cond}$  é o número de condutores utilizados em paralelo. Deste modo, a expressão (147) indica as perdas no cobre de cada indutor.

$$P_{cobre} = R_{cobre} \cdot (I_{g\_ef})^2 \quad (147)$$

Após concluída a construção dos dois indutores, o indutor  $L_g$  ficou com apenas 64 voltas, devido ao processo de fabricação manual empregado, resultando em uma indutância de aproximadamente 540  $\mu H$ . Porém, esta variação não compromete a ondulação máxima de corrente previamente definida. Assim, estima-se que a ondulação de corrente aumente de 10 % para 11,54 %. Na Tabela 9, visualizam-se os valores finais dos elementos armazenadores de energia, obtidos experimentalmente.

Por meio da expressão (147), as perdas nos indutores são estimadas para a potência nominal do conversor, como mostrado na Tabela 10.

**Tabela 9 – Especificações finais dos indutores  $L_g$  e  $L_c$ , obtidas experimentalmente.**

Descrição	Valor
Número de espiras de $L_g$	64
Indutância medida de $L_g$	0,5395 mH
Número de espiras de $L_c$	48
Indutância medida de $L_c$	0,310 mH
Capacitor $C_g$	2,2 $\mu F$

**Fonte: Autoria própria.**

**Tabela 10 – Perdas estimadas no cobre, em  $L_g$  e  $L_c$ .**

Descrição	Valor
Perdas no cobre em $L_g$	4,396 W
Perdas no cobre em $L_c$	2,667 W

**Fonte: Autoria própria.**

Com os componentes que compõem o circuito de potência projetados e definidos, bem como as escolhas de tecnologia de semicondutores, possibilita-se estimar o rendimento do conversor operando em potência nominal, como é apresentado na equação (148).

$$\eta = \frac{P_g}{P_g + P_{semicondutores} + P_{Lg}} = \frac{2500 \cdot W}{2500 \cdot W + 38,5274 \cdot W + 4,6178 \cdot W} = 98,303\% \quad (148)$$

As perdas magnéticas nos indutores não foram consideradas no cálculo de rendimento, pois são reduzidas e não interferem significativamente nos resultados. Também, o rendimento estimado indicado na expressão (148) refere-se à operação inicial sem conexão com a rede. Quando o conversor é conectado à rede de distribuição de energia, adiciona-se o indutor de acoplamento  $L_c$ . Deste modo, um novo rendimento deve ser calculado, como indicado na expressão (149). Nota-se uma pequena redução no rendimento quando o conversor é conectado à rede, representando uma redução aproximada de 0,103 %.

$$\eta = \frac{2500 \cdot W}{2500 \cdot W + 38,5274 \cdot W + 7,2849 \cdot W} = 98,2\% \quad (149)$$

## 4.6 CIRCUITOS DE AQUISIÇÃO DE SINAIS E COMANDO DOS INTERRUPTORES

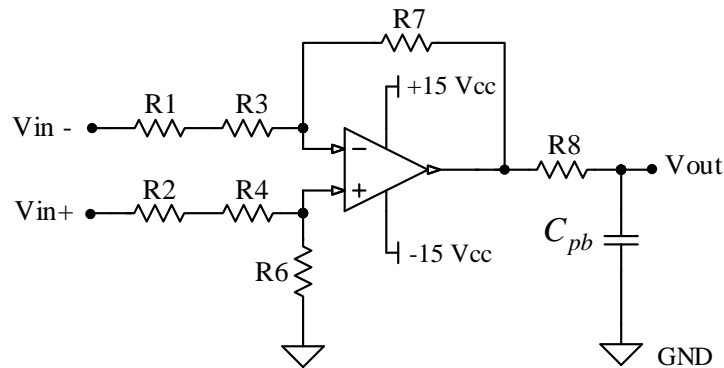
### 4.6.1 Circuitos de Aquisição de Sinais

Após definir todos os elementos que compõem o estágio de potência, resta projetar os circuitos auxiliares, sendo estes: circuitos para aquisição de sinais e os circuitos de comando dos MOSFETs. Inicialmente, abordam-se os circuitos de leituras de tensão e corrente em pontos

chaves, para monitorar e controlar a operação do conversor. Assim, optou-se pela medição das tensões nos capacitores do barramento CC ( $v_{C1}$  e  $v_{C2}$ ), da tensão alternada  $v_g$  e da corrente no indutor  $L_g$ . O condicionamento destes sinais é feito através de amplificadores diferenciais.

Nas Figuras 49, 50 e 51 são observados os circuitos analógicos para leitura da tensão no barramento CC ( $v_{CC}$ ), da tensão  $v_g$  e da corrente no indutor  $L_g$ , respectivamente.

**Figura 49 – Circuito analógico para leitura de tensão contínua.**



**Fonte: Autoria própria.**

Os resistores  $R1$  à  $R4$  são utilizados para reduzir a tensão de entrada para níveis aceitáveis na entrada analógica do amplificador operacional. Assim, o circuito indicado na Figura 49 pode ser usado para leitura da tensão  $V_{CC}$  e também para tensão em  $V_{C2}$ , por exemplo, sendo necessário apenas adequar os valores de resistência em  $R1$  à  $R4$ . Já os resistores  $R6$  e  $R7$  configuram o ganho deste circuito. Entretanto, neste caso ambos têm exatamente a mesma resistência, ou seja, ganho unitário no amplificador operacional.

Outro fator importante é o filtro passa baixa formado por  $R8$  e  $C_{pb}$ . Conforme comentado anteriormente nas especificações de projeto, a frequência de comutação é 50 kHz, sendo a metade da frequência de amostragem das entradas analógicas do microcontrolador. Deste modo, a frequência de corte do filtro deve ser menor que a metade da frequência de amostragem, fenômeno este comprovado pelas teorias de Nyquist. Assim, a frequência de corte é encontrada a partir da expressão (150).

$$f_{pbH} = \frac{1}{2\pi \cdot R8 \cdot C_{pb}} \leq \frac{f_s}{2} \quad (150)$$

Portanto, o circuito indicado na Figura 49 pode ser representado pela função de transferência observada na equação (151), bem como os demais circuitos analógicos utilizados para

aquisição de sinais.

$$H_v(s) = \frac{K_v}{T_{Hv} \cdot s + 1} \quad (151)$$

Onde  $K_v$  é o ganho aplicado pelo circuito, com o objetivo de reduzir a tensão para valores aceitáveis pelo microcontrolador (resistores  $R1$  à  $R4$ ) e  $T_{Hv} = \frac{1}{2\pi \cdot f_{pbH}}$ .

Para determinar o valor de  $K_v$ , é necessário primeiramente conhecer a tensão  $V_{out}$ , visualizada na Figura 49, conforme indicado na expressão (152).

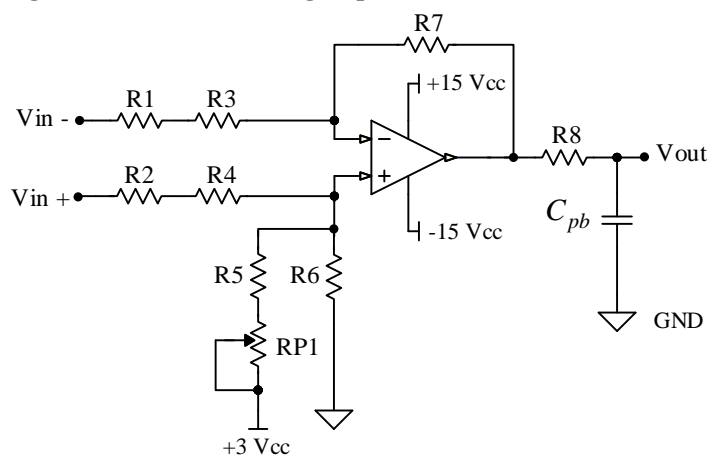
$$V_{out} = \frac{R7}{R1 + R3}(V_{in+} - V_{in-}) \quad (152)$$

Assim:

$$K_v = \frac{V_{out}}{V_{in+} - V_{in-}} \quad (153)$$

Observa-se que nas Figuras 50 e 51, para leitura de sinais alternados, é necessário adicionar uma tensão de *offset* ao circuito. Isto porque a entrada analógica do microcontrolador não processa valores negativos. Acredita-se que um bom ponto de operação é com *offset* de 1,5 Volts, sabendo que a tensão máxima admitida nestas entradas é de 3,0 Volts.

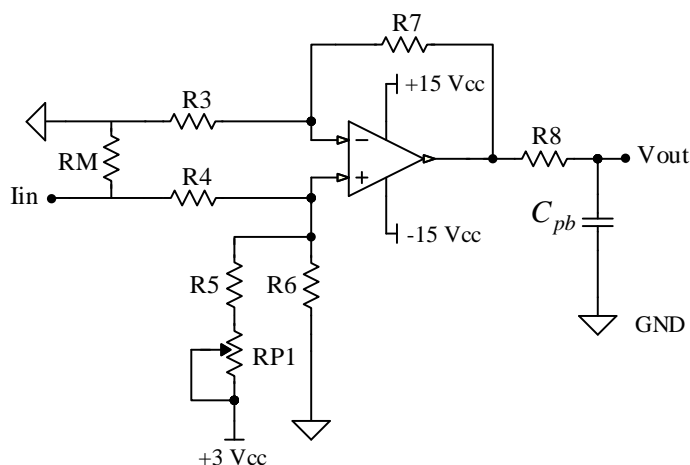
**Figura 50 – Circuito analógico para leitura de tensão alternada.**



**Fonte: Autoria própria.**

Por meio do circuito observado na Figura 51 faz-se a leitura da corrente que circula através do indutor  $L_g$ . Sendo assim, o sinal indicado como  $I_{in}$  é gerado pelo sensor de corrente, que neste projeto será o LA25-NP. Quando esta corrente passa através do resistor  $RM$  gera-se uma diferença de potencial que é vista como o sinal de entrada do amplificador diferencial apresentado.

**Figura 51 – Circuito analógico para leitura de corrente alterada.**



**Fonte: Autoria própria.**

Circuitos de proteção contra sobretensão nas entradas analógicas do microcontrolador também são implementados. Para melhor entendimento e visualização dos quatro circuitos de aquisição de sinais projetados e implementados, vide o Apêndice B. Na Tabela 11 visualizam-se as informações mais relevantes dos circuitos analógicos indicados a cima.

**Tabela 11 – Informações circuitos aquisição de sinais, com conversor em operação nominal.**

Descrição	Leitura corrente $i_{Lg}$	Leitura tensão $v_g$	Leitura tensão $v_{CC}$	Leitura tensão $v_{C2}$
Tensão máxima $V_{out}$	2,4217 V	2,6662 V	1,5 V	1,5 V
Tensão mínima $V_{out}$	0,5783 V	0,3337 V	0 V	0 V
Ganho $K_v$	0,1506911	0,008573	0,00375	0,0075
Resistor $R1$	6,8 k $\Omega$	150 k $\Omega$	22 k $\Omega$	150 k $\Omega$
Resistor $R2$	-	150 k $\Omega$	22 k $\Omega$	150 k $\Omega$
Resistor $R3$	6,8 k $\Omega$	330 k $\Omega$	220 k $\Omega$	330 k $\Omega$
Resistor $R4$	-	330 k $\Omega$	220 k $\Omega$	330 k $\Omega$
Resistor $R5$	1,5 k $\Omega$	3,9 k $\Omega$	-	-
Resistor $R6$	1,8 k $\Omega$	3,9 k $\Omega$	1,8 k $\Omega$	1,8 k $\Omega$
Resistor $R7$	1 k $\Omega$	1,8 k $\Omega$	1,8 k $\Omega$	1,8 k $\Omega$
Resistor $R8$	470 $\Omega$	470 $\Omega$	470 $\Omega$	470 $\Omega$
Resistor $RM$	390 $\Omega$	-	-	-
Trimpot $RP1$	1 k $\Omega$	1 k $\Omega$	-	-
Capacitor $C_{pb}$	15 nF	15 nF	15 nF	15 nF
Frequência de corte $f_{pbH}$	22575,17 Hz	22575,17 Hz	22575,17 Hz	22575,17 Hz

**Fonte: Autoria própria.**

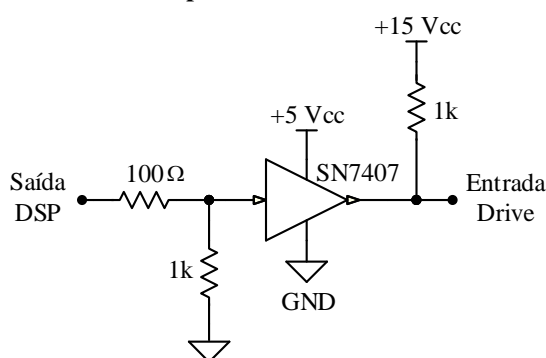
#### 4.6.2 Circuitos de Comando dos Interruptores

Assim como na parte de aquisição de sinais, agora nos circuitos de comando dos interruptores é necessário primeiramente adequá-los a níveis compatíveis aos níveis nos *gates* dos MOSFETs. Sabe-se que microcontroladores do tipo *Digital Signal Processor* (DSP) operam

com tensão máxima de 3,3 Volts em seus terminais. Por outro lado, transistores MOSFETs normalmente são comandados com tensões próximas a 15,0 volts, dependendo do tipo de aplicação e tipo de material que são compostos.

Juntamente com a adequação dos níveis de tensão, circuitos com características de alta impedância e isolamento óptico são de grande importância neste tipo de aplicação, pois conferem proteção para o microcontrolador em caso de falhas e sobre tensões. Na Figura 52 apresenta-se um circuito *buffer* utilizado para adequação dos níveis dos sinais de comando.

**Figura 52 – Circuito utilizado para elevar o nível de tensão de 3,3 V para 15,0 V dos pulsos de comando.**



**Fonte: Autoria própria.**

Para prover isolamento elétrico entre o circuito de potência do conversor e as saídas digitais do DSP, optou-se por utilizar uma solução comercial de *drivers* e fontes isoladas, fornecidas pela fabricante Supplier, os quais foram denominados de DRO100D25A e DS320-08A, respectivamente. Esses componentes foram escolhidos devido à sua robustez e proteções extras. Para melhor entendimento do circuito de comando, vide Apêndice B, onde consta o *layout* completo do conversor.

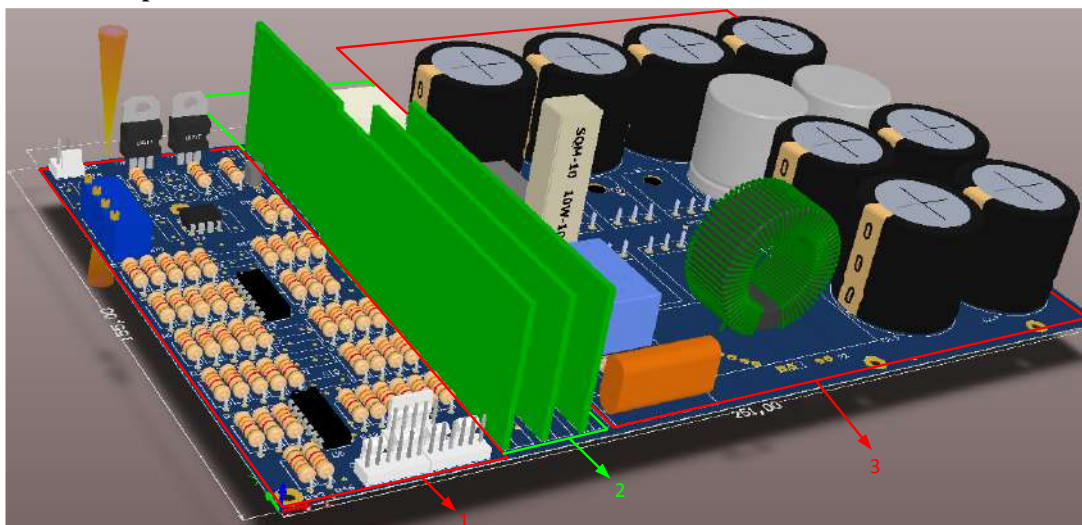
Para melhor visualização do *layout* do protótipo do conversor, a Figura 53 é indicada. O indutor  $L_c$  será conectado externamente, não sendo visualizado na respectiva figura.

Após a montagem dos componentes, no protótipo desenvolvido, a Figura 54 é indicada. O dissipador utilizado está superdimensionado, pois é a opção disponível no momento.

#### 4.7 PROJETO DOS CONTROLADORES

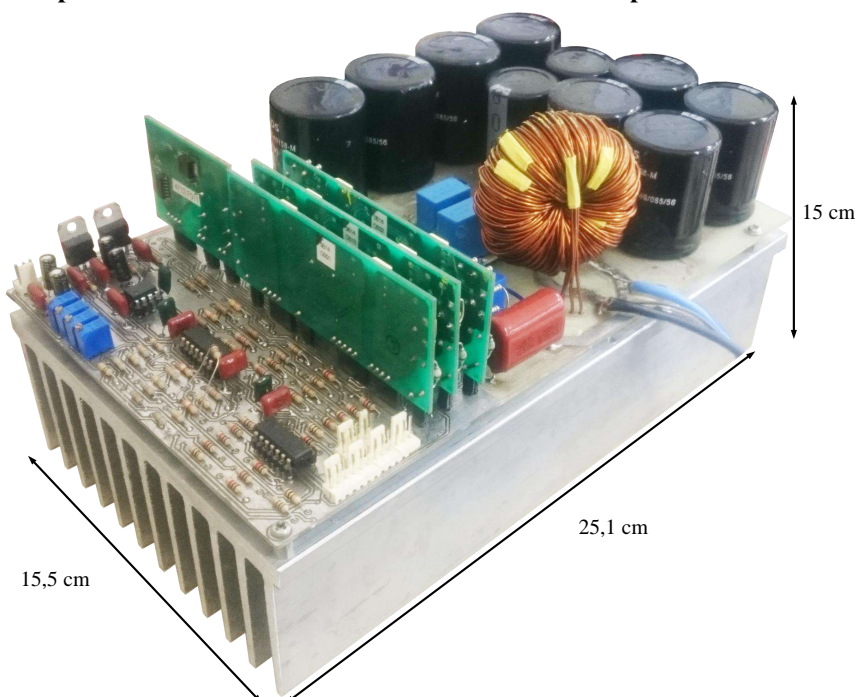
Com a obtenção das funções de transferência no capítulo 3, que descrevem o comportamento dinâmico do conversor, possibilita-se a implementação da estratégia de controle a ser utilizada em conjunto com o conversor CC-CA bidirecional monofásico tipo T de cinco níveis.

**Figura 53 – Modelo 3D do projeto da PCI. (1) - Circuitos de aquisição de sinais, *Buffers*, proteção e fontes auxiliares; (2) - Circuitos de comando dos interruptores; (3) - Estágio de potência.**



**Fonte: Autoria própria.**

**Figura 54 – Protótipo do conversor CC-CA bidirecional monofásico tipo T de cinco níveis.**

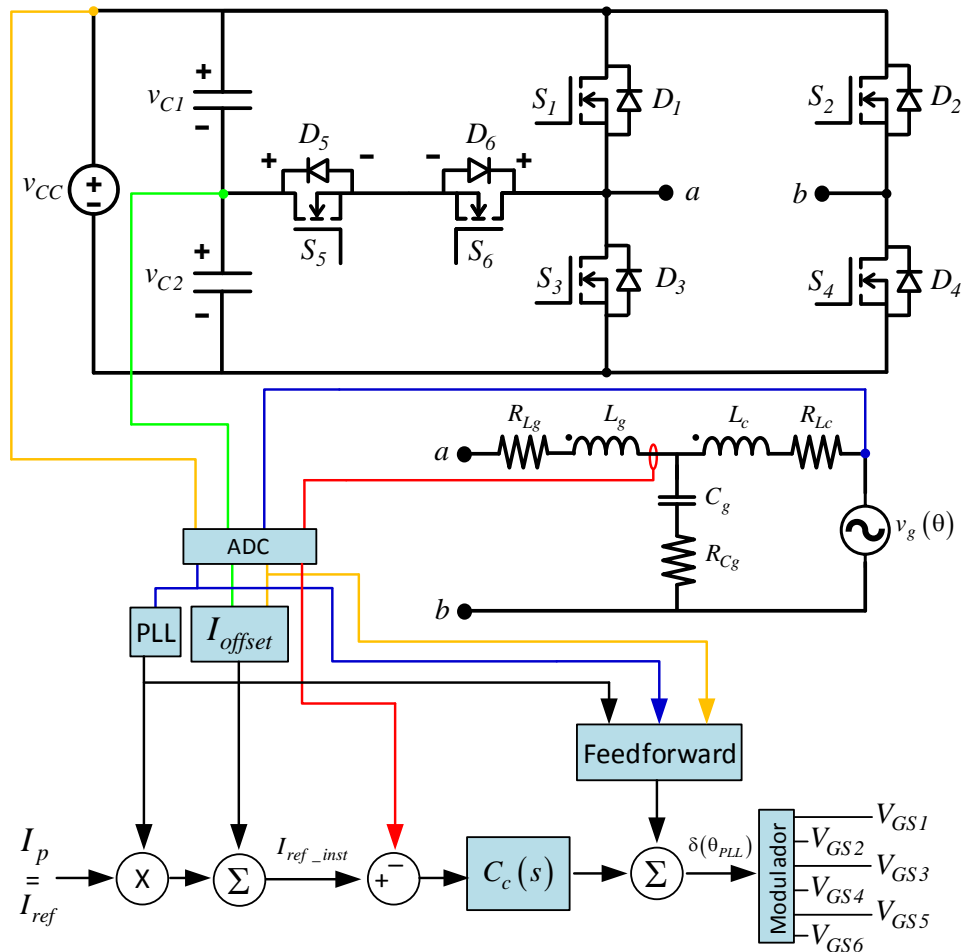


**Fonte: Autoria própria.**

Na Figura 55 é visualizado um modelo do sistema completo, incluindo estágio de potência, os pontos de aquisição dos sinais de tensão e corrente, bem como as malhas de controle a serem projetados e posteriormente implementados.

Como já comentado anteriormente, este conversor pode operar como retificador, inversor e também como um filtro ativo, compensando reativos da rede. Portanto, como o conversor está conectado entre duas fontes, uma de corrente contínua ( $V_{CC}$ ) e outra de corrente alternada

**Figura 55 – Diagrama completo do sistema, incluindo estágio de potência, pontos de medições e malhas de controle (linha amarela = tensão capacitor  $C_1$ , linha verde = tensão capacitor  $C_2$ , linha azul = tensão da rede, linha vermelha = corrente indutor  $L_g$ ).**



**Fonte: Autoria própria.**

( $v_g(\theta)$ ), o funcionamento adequado deste conversor somente é possível com a inclusão de um controlador. Caso contrário, o sistema torna-se instável e com o mínimo desnível entre essas duas tensões, a corrente tenderia ao infinito. Isto fica evidente quando se observa o ganho estático desta topologia.

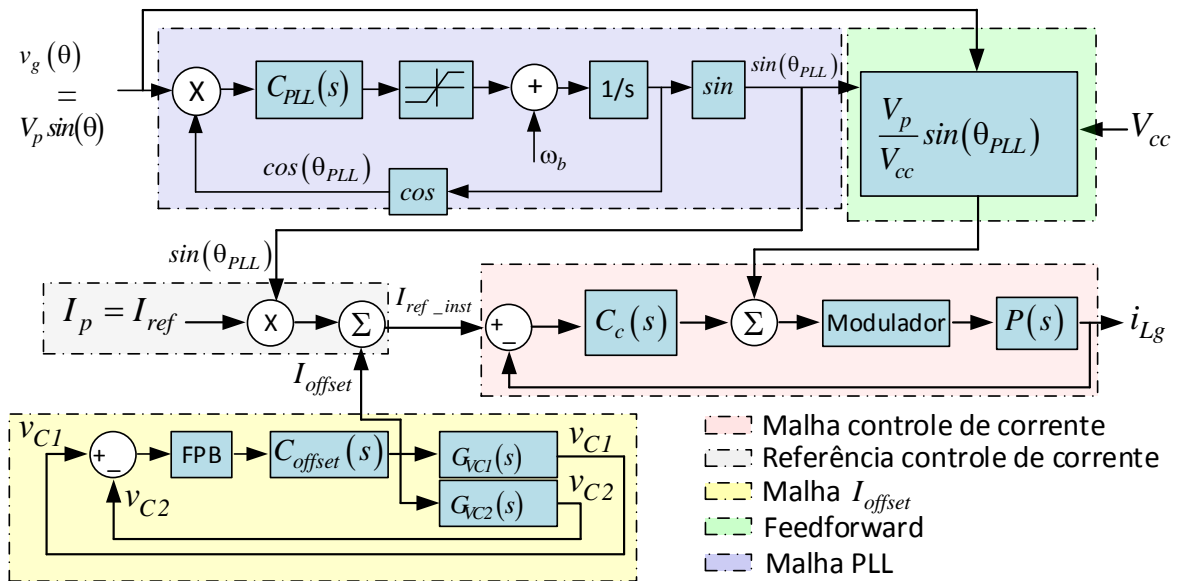
Se o conversor estivesse inserido em uma aplicação apenas como inversor, onde a tensão alternada  $v_g(\theta)$  não é proveniente de uma fonte mas sim como consequência da corrente circulando na carga, o mesmo funcionaria perfeitamente em malha aberta. Deste modo, justifica-se a implementação do controlador para o correto funcionamento do conversor monofásico abordado nesta Dissertação, bem como sua importância na operação desta estrutura.

A Figura 55 pode ser representada pelo diagrama indicado na Figura 56.

A seguir divide-se em três partes o desenvolvimento dos controladores, sendo elas:



Figura 56 – Diagrama completo do sistema.



Fonte: Autoria própria.

projeto do *Phase-locked loop* (PLL), com a finalidade de realizar o sincronismo e conexão com a rede de distribuição de energia, controle do balanceamento de tensão nos capacitores  $C_{1,2}$  e controle da corrente  $i_{Lg}(\theta)$ .

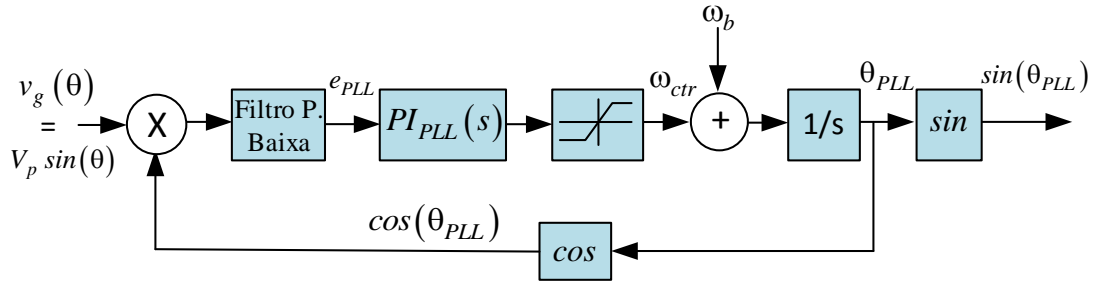
#### 4.7.1 Sincronismo e Conexão Com a Rede de Distribuição de Energia

Como o objeto final de conexão com a rede, primeiramente é necessário escolher um método para sincronismo com a mesma. Na literatura são propostas diversas técnicas de sincronismo, sendo que neste estudo optou-se pela implementação do PLL. Este método bastante difundido se destaca pela capacidade de extrair a componente fundamental de um sinal senoidal com elevada distorção, explicado matematicamente pelas teorias de *Fourier*. Por se tratar de uma técnica bastante conhecida na literatura, apresenta-se apenas uma breve explicação das configurações utilizadas no projeto do PLL. Assim, o diagrama indicado na Figura 57, demonstra a estrutura a ser implementada para a construção do PLL.

A frequência gerada na saída do controlador ( $\omega_{ctr}$ ), após passar pelo saturador (*anti-windup*), é somada a uma frequência base ( $\omega_b$ ), que neste caso é 60 Hz. Desta forma, a frequência inserida na corrente de referência ( $I_{ref\_inst}$ ), é dada pela equação (154).

$$\omega_{PLL} = \omega_b + \omega_{ctr} \quad (154)$$

Figura 57 – Diagrama para implementação do PLL.



Fonte: Autoria própria.

O filtro passa baixa indicado na Figura 57 visa eliminar as harmônicas resultantes da multiplicação de  $v_g(\theta)$  e  $\cos(\theta_{PLL})$ . Assim, sua frequência de corte é projetada em uma década abaixo da frequência da rede, sendo assim, em 6 Hz. Já o controlador  $PI_{PLL}$  é utilizado para controlar a frequência do sinal de referência  $I_{ref\_ins}$ , levando ao erro nulo em regime permanente. Após a operação de multiplicação, indicada na Figura 57, juntamente com a filtragem das harmônicas, o sinal de erro encontrado na entrada do controlador pode ser expresso conforme mostrado em (155).

$$e_{PLL} = \frac{V_p}{2} \sin(\theta - \theta_{PLL}) \quad (155)$$

Segundo (KJÆR, 2005), com o objetivo de dimensionar o controlador  $PI_{PLL}(s)$ , faz-se a linearização no ponto de operação para erro nulo. Assim, é obtida a expressão (156).

$$e_{PLL} = \frac{V_p}{2} (\theta - \theta_{PLL}) \quad (156)$$

Com o entendimento da técnica escolhida para fazer sincronismo e conexão com a rede, inicia-se o projeto no controlador  $PI_{PLL}(s)$ . Para a análise em malha fechada da Figura representada em 57, a equação (157) é demonstrada.

$$H_{PLL}(s) = \frac{\frac{V_p}{2} \cdot \frac{PI_{PLL}}{s}}{1 + \frac{V_p}{2} \cdot \frac{PI_{PLL}}{s}} = \frac{\frac{V_p}{2} \left( K_{pPLL} \cdot s + \frac{K_{iPLL}}{T_{iPLL}} \right)}{s^2 + \frac{V_p}{2} \cdot K_{pPLL} \cdot s + \frac{V_p}{2} \cdot \frac{K_{iPLL}}{T_{iPLL}}} \quad (157)$$

$$H(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} = H_{PLL}(s) \quad (158)$$

Por meio da comparação indicada na expressão (158), obtêm-se (159) e (160).

$$\omega_n = \sqrt{\frac{V_p \cdot K_{pPLL}}{2 \cdot T_{iPLL}}} \quad (159)$$

$$\zeta = \sqrt{\frac{V_p \cdot K_{pPLL} \cdot T_{iPLL}}{8}} \quad (160)$$

Conhecidamente, a relação entre a frequência natural  $\omega_n$  e o tempo de subida  $t_r$ , em sistemas de segunda ordem, é dada pela expressão (161).

$$t_r = \frac{1,8}{\omega_n} \quad (161)$$

Os ganhos do controlador  $PI_{PLL}(s)$  podem ser encontrados a partir da escolha de  $t_r$  e  $\zeta$ . Assim, definindo o tempo de subida em 10 ms, por meio da expressão (161), obtém-se  $\omega_n$ . Para amortecimento  $\zeta = \sqrt{0,5}$ , a constante de tempo  $T_{iPLL}$  pode ser encontrada, conforme indica-se na equação (162).

$$T_{iPLL} = \frac{\sqrt{2}}{\omega_n} = \frac{\sqrt{2}}{180} = 0,0078567 \quad (162)$$

Utilizando a expressão (159), encontra-se o ganho  $K_{pPLL}$  para o valor máximo da tensão  $v_g(\theta)$ , ou seja, 311 V.

$$K_{pPLL} = \frac{2 \cdot T_{iPLL}(\omega_n)^2}{V_p} = \frac{2 \cdot 0,00786 \cdot (180)^2}{311} = 1,637023 \quad (163)$$

Com isto, chega-se na expressão (164), que indicada a função de transferência do controlador  $PI_{PLL}(s)$  no domínio da frequência.

$$PI_{PLL}(s) = \frac{0,012861 \cdot s + 1,637031}{0,0078567 \cdot s} = C_{PLL}(s) \quad (164)$$

Sabe-se que processadores digitais de sinais processam informações de forma discreta, assim, a expressão (164) deve ser discretizada. Visando melhorar a estabilidade do sistema, optou-se por dupla aquisição de sinal nas entradas analógicas do DSP, ou seja, a frequência de amostragem ( $f_{sa}$ ) será de 100 kHz, que é o dobro da frequência de comutação dos interruptores. Deste modo, aplicando a transformada bilinear de Tustin na equação (164), obtém-se (165).

$$PI_{PLL}(z) = \frac{1,63807357702352 \cdot z - 1,63598997573734}{z - 1} = C_{PLL}(z) \quad (165)$$

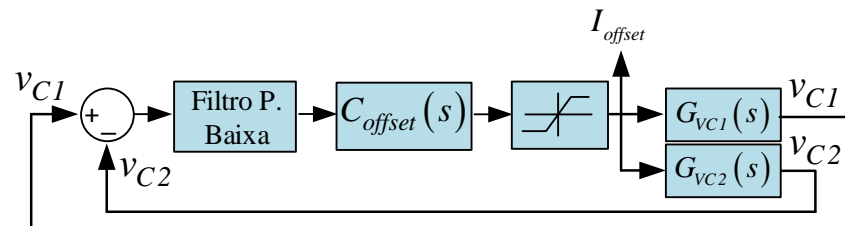
A partir da expressão (165) facilmente encontra-se a equação a diferenças, sendo esta a expressão a ser utilizada no código de programação do DSP. Com isto, conclui-se o projeto do PLL.

#### 4.7.2 Controle Para Balanceamento de Tensão nos Capacitores do Barramento CC

Como mencionado anteriormente, devido ao ponto comum entre os capacitores  $C_1$  e  $C_2$ , juntamente com a estratégia de modulação adotada, é possível que os tempos de carga e descarga destes elementos sejam diferentes, levando ao desbalanceamento de tensão nos mesmos. Em malha aberta, onde a referência da corrente  $i_{Lg}(\theta)$  é fixa, este desbalanceamento não ocorre. No entanto, em malha fechada é observado este fenômeno nos períodos transitórios. Desta forma, é justificada a necessidade de implementação do controle e monitoramento da tensão nestes pontos para prover uma tensão e/ou corrente alternada simétrica.

Algumas soluções envolvendo modulação vetorial são propostas na literatura, porém, um método bastante simples e igualmente eficaz é a adição de uma componente contínua na referência do sistema, causando um *offset* controlado neste sinal. Deste modo, a solução a ser implementada é indicada na Figura 58.

**Figura 58 – Diagrama para implementação do controle para balanceamento de tensão nos capacitores  $C_1$  e  $C_2$ .**



**Fonte: Autoria própria.**

Analisando as correntes nos capacitores encontram-se as expressões (167) e (168), onde  $G_{VC1}(s)$  e  $G_{VC2}(s)$  são as funções de transferência que relacionam as saídas  $v_{C1}$  e  $v_{C2}$  com as entradas  $i_{C1}$  e  $i_{C2}$ , ou seja, a planta a ser controlada por  $C_{offset}(s)$ . Sabe-se que a corrente nos capacitores  $C_1$  e  $C_2$  são iguais, no entanto, em sentidos opostos.

$$i_{C1}(\theta, t) = C_1 \frac{\partial v_{C1}(\theta, t)}{\partial t} = \frac{i_{S5}(\theta, t)}{2} = \frac{I_{offset}}{2} \quad (166)$$

$$G_{VC1}(s) = \frac{V_{C1}(\theta, s)}{I_{offset}} = \frac{1}{2 \cdot C_1 \cdot s} \quad (167)$$

$$G_{VC2}(s) = \frac{V_{C2}(\theta, s)}{I_{offset}} = \frac{-1}{2 \cdot C_2 \cdot s} \quad (168)$$

É importante salientar que o sinal negativo indicado na (168) não resulta necessariamente em uma tensão  $V_{C2}$  negativa quando  $I_{offset}$  é positivo. Isto é justificado pela ação inte-

gradadora da planta (polo em zero), de forma que o valor atual depende também de uma condição anterior. Portanto, quando  $I_{offset}$  for negativo, tem-se que a tensão no capacitor está decrescendo.

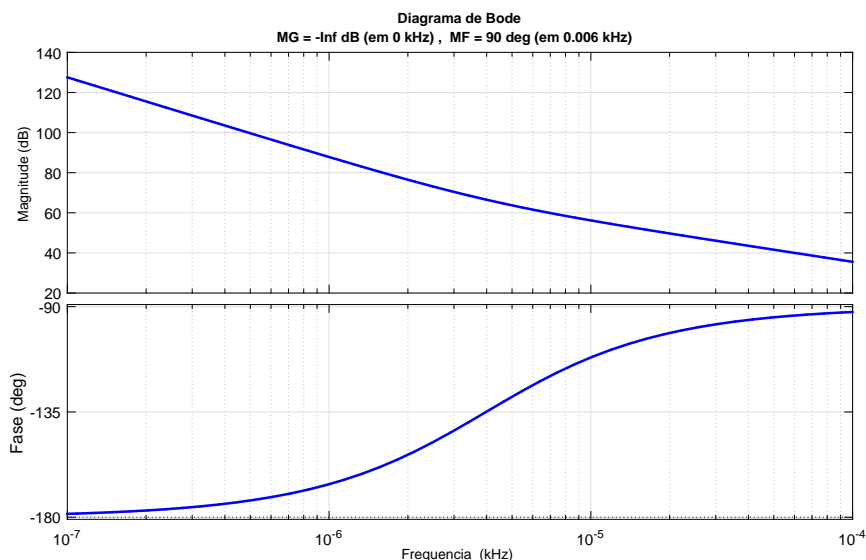
O filtro passa baixa de primeira ordem indicado na Figura 58 é projetado com frequência de corte em um décimo da frequência da ondulação de tensão nos capacitores, ou seja, 6 Hz. Assim ocorre o desacoplamento entre a malha de controle de corrente e a malha de controle da tensão nos capacitores do barramento CC, pois a velocidade da malha de balanceamento é muito menor que a velocidade da malha de corrente.

O sinal de saída gerado pelo controlador PI indicado na Figura 58 atua como um *offset* na referência senoidal, conforme demonstra-se na expressão (169).

$$I_{ref\_inst} = I_p \cdot \sin(\theta + \phi) - I_{offset} \quad (169)$$

O controlador PI indicado na Figura 58 deve apresentar uma ação mais lenta para não comprometer o sinal de referência de corrente. Assim, o projeto deste controlador é realizado utilizando o *software* Matlab. Por meio do diagrama de Bode, verifica-se a frequência de corte do sistema já com o controlador PI adicionado, conforme observa-se na Figura 59.

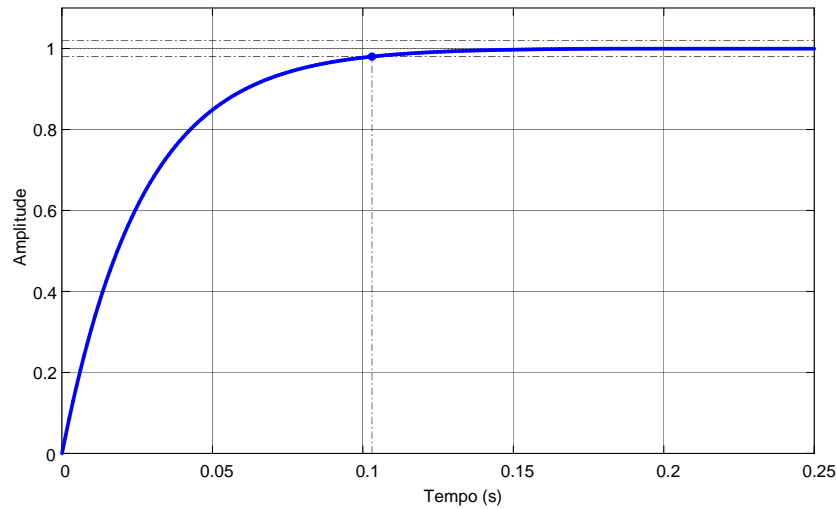
**Figura 59 – Diagrama de Bode, controlador e planta.**



**Fonte: Autoria própria.**

Para verificar o tempo de acomodação, ou seja, a dinâmica do controlador projetado, aplica-se uma entrada do tipo degrau unitário, onde o resultado é mostrado na Figura 60.

Na Figura 60 é visualizado que o controlador proporcionou uma dinâmica mais lenta,

**Figura 60 – Resposta ao degrau unitário, com controlador PI.**

**Fonte: Autoria própria.**

com tempo de acomodação de aproximadamente 100 ms, assim, não causando distorções no sinal  $I_{ref\_inst}$  utilizado para o controle de corrente.

O controlador projetado é apresentado na equação (170).

$$PI_{offset}(s) = \frac{0,5064 \cdot s + 0,01266}{s} = C_{offset}(s) \quad (170)$$

Aplicando a transformada bilinear de Tustin, com frequência de amostragem de 100 kHz, na equação (170), obtém-se (171).

$$PI_{offset}(z) = \frac{0,5064000633 \cdot z - 0,5063999367}{z - 1} = C_{offset}(z) \quad (171)$$

Para implementação do controlador projetado, a expressão deve ser manipulada e convertida no formato de equações a diferenças, a qual é inserida no programa do DSP. Portanto, conclui-se o projeto do sistema que visa manter a tensão equilibrada entre os capacitores do barramento CC,  $v_{C1}$  e  $v_{C2}$ .

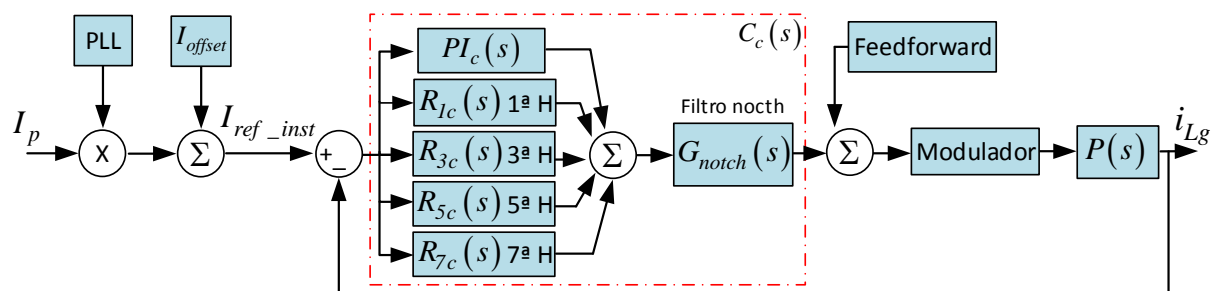
#### 4.7.3 Controlador de Corrente

Para operação sem conexão com a rede de distribuição de energia, onde o indutor  $L_c$  não é utilizado, a implementação do controlador torna-se mais simples devido à característica de ganho estático linear do conversor estudado, apresentando resultados satisfatórios para a maioria dos compensadores clássicos, como por exemplo, um PI ou um PID.

Porém, quando conectado à rede através da indutância de acoplamento, o sistema apresenta uma margem de fase bastante degradada, o que resulta em um atraso considerável na dinâmica da planta. Assim, para corrigir este atraso é necessário tornar o sistema mais rápido, onde na maioria dos casos aumentam-se os ganhos do controlador. No entanto, aumentando os ganhos do controlador o sistema aproxima-se da frequência de ressonância do filtro LCL, tornando o sistema oscilatório. Portanto, para o projeto do controlador de corrente, quando o conversor está conectado à rede, existe um compromisso em tornar o controle rápido o suficiente para rastrear uma referência senoidal sem que o sistema torne-se oscilatório ou instável.

Como já citado, a referência dada ao controlador não é fixa e constante e sim senoidal. Deste modo, é possível que ao utilizar os controladores PI ou PID, a tensão  $v_g(\theta)$  apresente um erro de rastreamento do 60 Hz, o que não é aceitável neste tipo de aplicação. Assim, como alternativa para o controle de corrente, optou-se pelo controlador PI ressonante, que visa eliminar este erro de rastreamento por meio da alocação de polos ressonantes na frequência da referência, ou seja, em 60 Hz. Também, com o objetivo de melhorar a TDH da corrente  $i_g(\theta)$ , adicionam-se controladores ressonante na 3ª, 5ª e 7ª harmônicas, conforme demonstrado no estudo realizado por (TEODORESCU et al., 2006). Assim, o diagrama completo para o controle da corrente  $i_{Lg}$  é mostrado na Figura 61.

**Figura 61 – Diagrama malha controle de corrente.**



**Fonte: Autoria própria.**

No diagrama indicado na Figura 61,  $P(s)$  representa a planta a ser controlada. A função de transferência da planta foi determinada no capítulo 3, onde relaciona a corrente de saída com a entrada  $\delta(\theta)$ . Duas expressões foram indicadas, uma desconsiderando as resistências série e outra considerando-as, como é reescrito nas equações (172) e (173), respectivamente. Entretanto, para o projeto do controlador, será considerado o pior caso, ou seja, o modelo sem as resistências séries. Isto porque, a inclusão das resistências série proporcionam maior amor-

tecimento ao sistema, assim, contribuindo para a controlabilidade da planta.

$$P(s) = \frac{V_{CC}(s^2 L_c C_g + 1)}{s^3 (L_g L_c C_g) + s(L_g + L_c)} \quad (172)$$

$$P(s) = \frac{V_{CC}(s^2 (C_g L_c) + s(C_g R_{Cg} + C_g R_{Lc}) + 1)}{\left( \begin{array}{l} s^3 (L_g L_c C_g) + s^2 (L_g C_g R_{Cg} + L_c C_g R_{Cg} + L_g C_g R_{Lc} + L_c C_g R_{Lg}) + \\ s (C_g R_{Lc} R_{Cg} + C_g R_{Lg} R_{Cg} + C_g R_{Lg} R_{Lc} + L_g + L_c) + (R_{Lg} + R_{Lc}) \end{array} \right)} \quad (173)$$

Os valores a serem utilizados nas expressões (172) e (173), são reescritos na Tabela 12.

**Tabela 12 – Dados para projeto do controle.**

Descrição	Valor
Frequência de ressonância entre $L_g$ , $L_c$ e $C_g$	7646,109 Hz
Frequência de amostragem ( $f_{sa}$ )	100 kHz
Frequência de comutação ( $f_s$ )	50 kHz
Tensão da fonte contínua ( $V_{CC}$ )	400
Indutância $L_g$	540 $\mu H$
Indutância $L_c$	310 $\mu H$
Capacitância $C_g$	2,2 $\mu F$
Resistência $R_{Lg}$	0,03576 $\Omega$
Resistência $R_{Lc}$	0,0179 $\Omega$
Resistência $R_{Cg}$	1,15 $\Omega$

**Fonte: Autoria própria.**

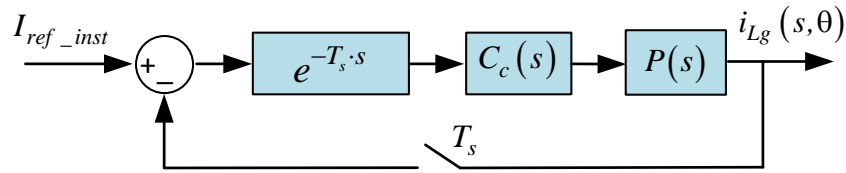
Em sistemas digitais existe um atraso gerado pelo tempo de amostragem do sinal analógico juntamente com o tempo de processamento necessário para gerar o PWM, que pode levar o sistema a instabilidade. Assim, este atraso deve ser computado e adicionado ao diagrama indicado na Figura 61. Deste modo, na Figura 62 indica-se o sistema completo para o projeto do controlador de corrente, onde  $T_s$  se considera o atraso de um período para a amostragem da entrada analógica e meio período para o processamento gerar o sinal do PWM, que é o pior caso. Resultando assim em um atraso total de 20  $\mu s$ , ou seja, um período de comutação dos interruptores.

Para análise inicial da planta, juntamente com a implementação de um controle digital, será desconsiderado o controlador indicado na Figura 62. Assim, na Figura 63 é demonstrado o diagrama de Bode da planta. Na mesma figura é esboçado o diagrama de Bode quando um atraso de 20  $\mu s$  é adicionado.

Na Figura 63 é possível notar que na margem de ganho ocorre um pico elevado na frequência de ressonância do filtro LCL. Observa-se também uma margem de fase negativa,

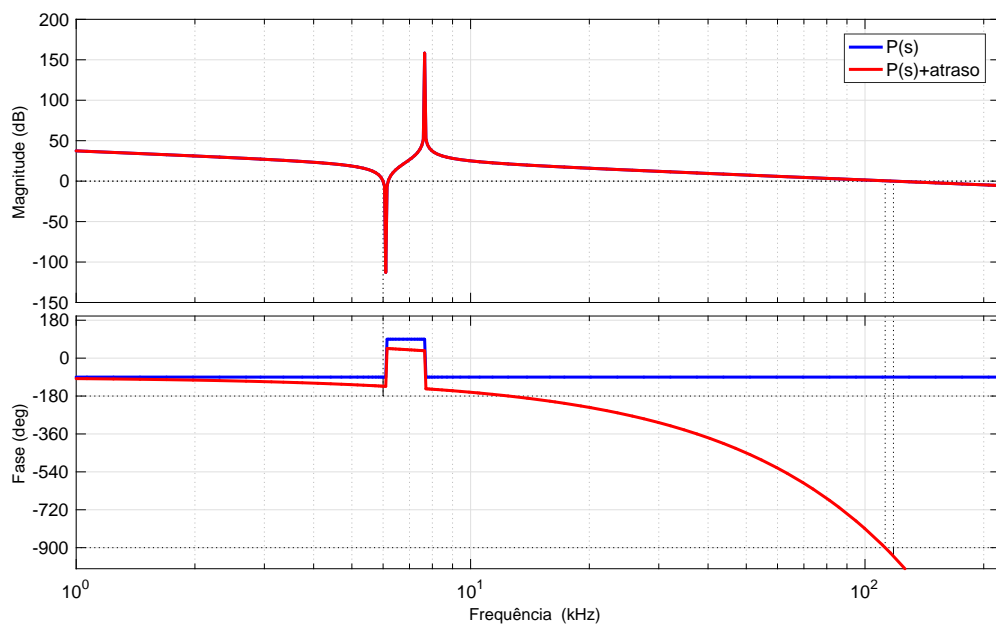


Figura 62 – Diagrama malha controle de corrente.



Fonte: Autoria própria.

Figura 63 – Diagrama de Bode da planta, com e sem atraso de  $20 \mu s$ . (azul = (MG=inf., MF=90°); vermelho = (MG=-0.421dB, MF=-40° em 118kHz))



Fonte: Autoria própria.

resultando em um atraso considerável na resposta dinâmica do sistema, levando o sistema à instabilidade.

Para solucionar este problema, algumas propostas são encontradas na literatura com o intuito de evitar este pico de ressonância da planta e melhorar a margem de fase. Um método bastante difundido é a inclusão de um filtro *notch*.

O estudo realizado por (YAO et al., 2017) demonstra as diferenças quanto a posição de alocação dos zeros do filtro *notch*, onde a forma mais comum é posicionar na mesma frequência de ressonância dos polos do filtro LCL com a finalidade de cancelamento. Entretanto, o filtro *notch* pode funcionar também como um avanço ou atraso de fase, quando o mesmo é posicionado à esquerda ou à direita da frequência de ressonância do filtro LCL, respectivamente. Como ilustrado na Figura 63, quando o atraso de  $20 \mu s$  é inserido, a planta apresenta margem de fase

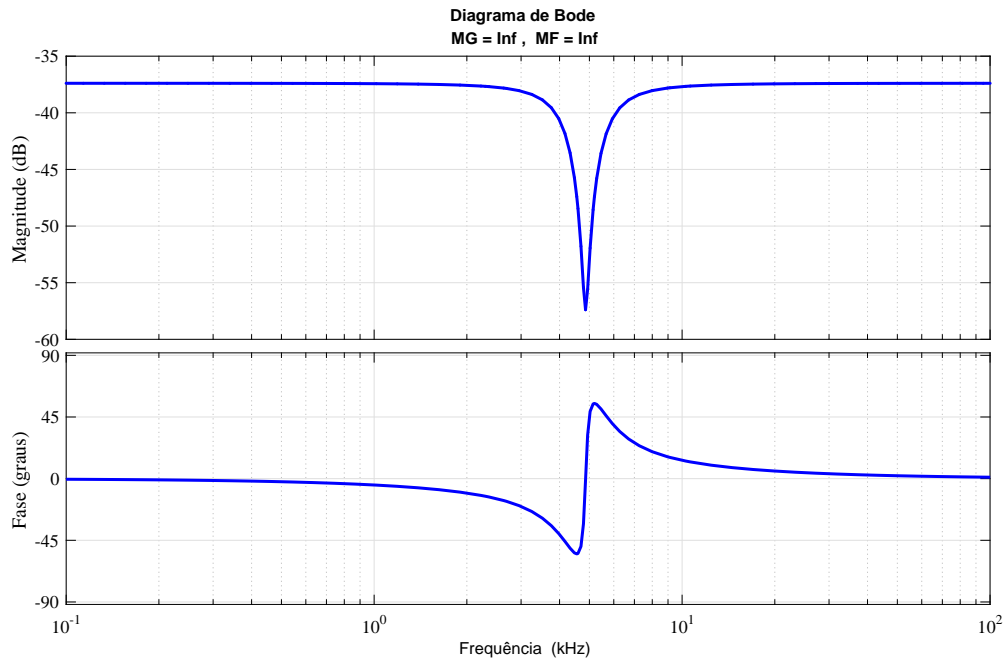
negativa, assim, um avanço de fase é mais indicado para a aplicação.

Sabe-se que o valor dos indutores, do capacitor do filtro LCL e, principalmente, a impedância da rede, podem apresentar variações e/ou incertezas. Deste modo, visando tornar o projeto do filtro *notch* mais robusto, uma larga faixa de rejeição será utilizada. Portanto, no desenvolvimento e escolha dos parâmetros do filtro *notch*, optou-se pela faixa de rejeição de 2 kHz e frequência central em 4,86 kHz, que coincide com a frequência de ressonância para uma indutância de rede de 5 mH. Assim, seguindo a metodologia de projeto do filtro *notch* proposta por (YAO et al., 2017), obtém-se a expressão (174). Também, nesta expressão, é notado a adição de amortecimento nos polos e zeros do filtro *notch*, visando diminuir possível oscilações.

$$G_{notch}(s) = \frac{s^2 + 2D_z\omega_{nf} \cdot s + \omega_{nf}^2}{s^2 + 2D_p\omega_{nf} \cdot s + \omega_{nf}^2} = \frac{s^2 + 1279 \cdot s + (2\pi \cdot 4860)^2}{s^2 + 12790 \cdot s + (2\pi \cdot 4860)^2} \quad (174)$$

A partir da equação (174), ilustra-se na Figura 64 o diagrama de Bode do filtro *notch* projetado. Nota-se que na frequência de 4,86 kHz ocorre um ganho negativo e o ângulo excursiona de  $-90^\circ$  à  $90^\circ$ .

**Figura 64 – Diagrama de Bode do filtro *notch* projetado.**



**Fonte: Autoria própria.**

Seguindo a metodologia de (YAO et al., 2017), para definir os ganhos do controlador  $PI_c$ , as expressões (175) e (176) são apresentadas. A variável  $\omega_c$  refere-se à frequência desejada para o cruzamento por 0 dB, onde neste projeto escolheu-se 500 Hz. É possível re-

duzir a frequência de corte do controlador  $PI_c$  e conseqüentemente torná-lo mais lento devido a utilização de controladores ressonantes, os quais na maioria dos casos são configurados com ganhos levados. Assim, a partir de (175) e (176), chega-se na expressão final do controlador  $PI_c$ , conforme indicado na equação (177).

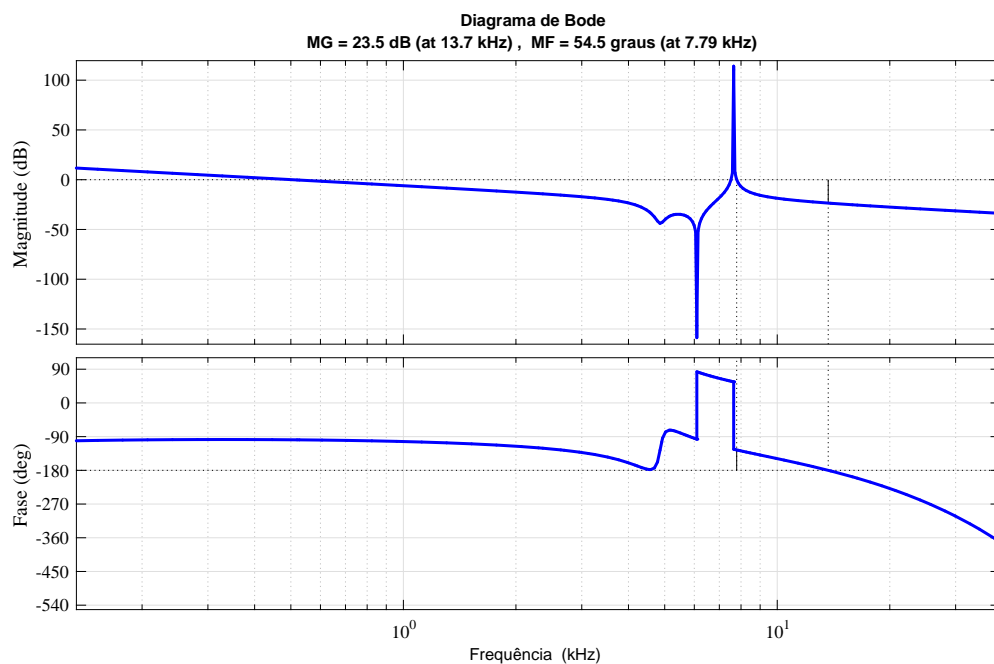
$$k_{p_c} = \frac{\omega_c (L_g + L_c)}{V_{CC}} \quad (175)$$

$$T_{i_c} = \frac{10}{\omega_c} \quad (176)$$

$$PI_c(s) = \frac{K_{p_c} (1 + s \cdot T_{i_c})}{s \cdot T_{i_c}} = \frac{0,0067 (1 + s \cdot 0,0031831)}{s \cdot 0,0031831} \quad (177)$$

Para uma análise inicial do desempenho do sistema, onde é adicionado o controlador  $PI_c$  e o filtro  $G_{notch}(s)$  juntamente com a planta  $P(s)$ , a Figura 65 contendo o diagrama de Bode é apresentada.

**Figura 65 – Diagrama de Bode da planta, filtro *notch* e  $PI_c$ .**



**Fonte: Autoria própria.**

Comparando as informações contidas nas Figuras 63 e 65, na Figura 65 é observada a melhora na margem de fase do sistema, devido à inclusão do filtro *notch* e do controlador  $PI_c$ . Nota-se também que a frequência de cruzamento ficou muito próxima a predefinida anteriormente.

Os controladores ressonantes são encontrados a partir da expressão padrão indicada anteriormente na equação (4) e reescrita em (178), onde  $k_{hr}$  está relacionado ao ganho do pico de ressonância gerado pelos polos complexos localizados na frequência  $\omega_r$ ,  $B$  relaciona-se com a banda de passagem em torno deste pico e  $h$  a respectiva harmônia em que o controlador é posicionado.

$$R_{hc}(s) = \frac{k_{hr} \cdot s}{s^2 + B \cdot s + h \cdot \omega_r^2} \quad (178)$$

Para determinar as constantes  $k_{hr}$  e  $B$  dos controladores  $R_{hc}$ , utilizou-se o *software* Matlab. Deste modo, as expressões (179) e (180) representam os controladores proporcionais ressonantes na frequência fundamental e demais harmônicas, respectivamente.

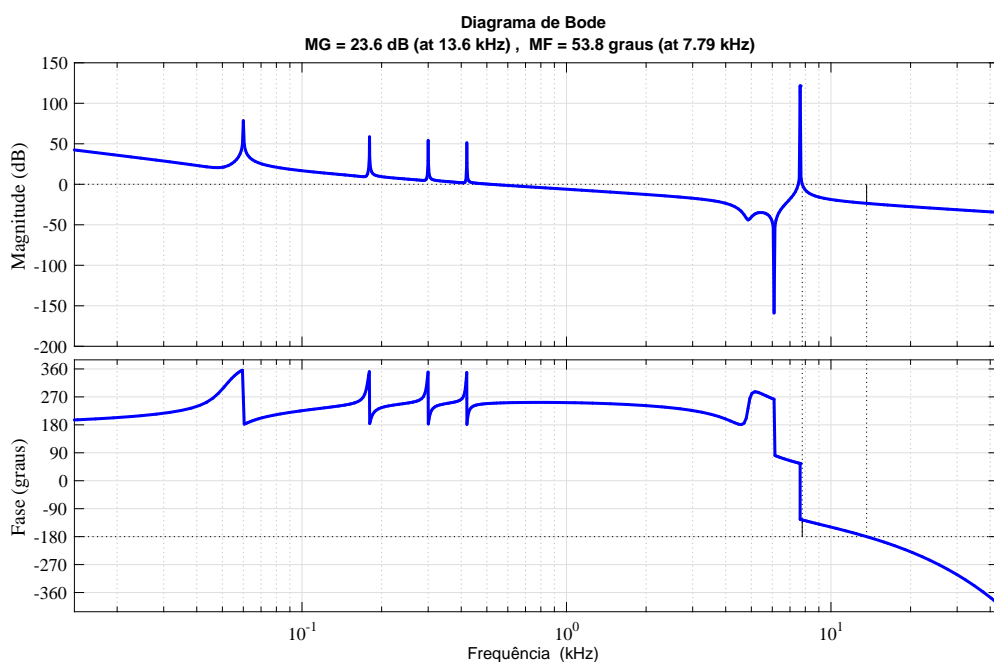
$$R_{1c}(s) = \frac{100 \cdot s}{s^2 + 0.20 \cdot s + 377^2} \quad (179)$$

Para os demais controladores ressonantes a expressão (180) é válida.

$$R_{hc}(s) = \frac{30 \cdot s}{s^2 + 0.20 \cdot s + (h \cdot 377)^2} \quad (180)$$

Na Figura 66 ilustra-se o diagrama de Bode contendo o filtro *notch*, o controlador  $PI_c$  e os quatro controladores proporcionais ressonantes alocados na 1ª, 3ª, 5ª e 7ª harmônicas.

**Figura 66 – Diagrama de Bode da planta, filtro *notch*,  $PI_c$  e proporcional ressonante (1ª, 3ª, 5ª e 7ª harmônicas).**

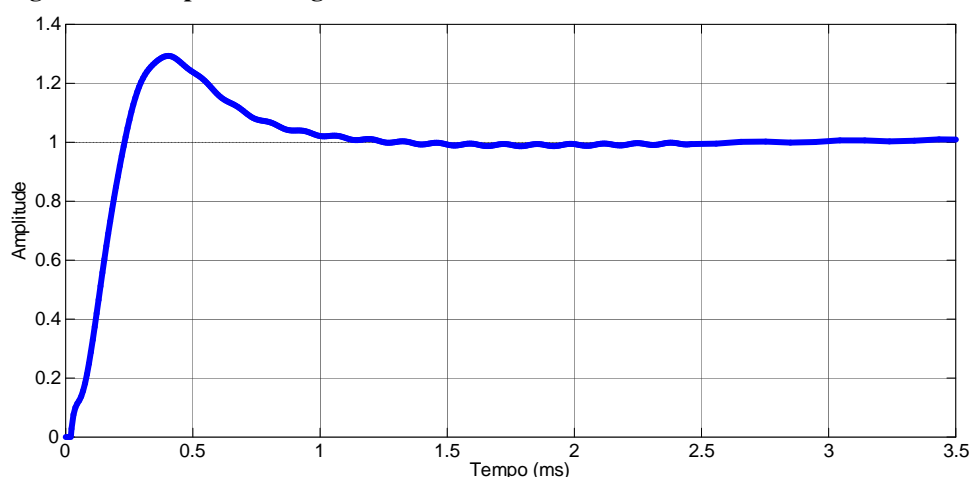


Fonte: Autoria própria.

Nota-se na Figura 66 que com a inclusão dos controladores ressonantes a frequência de cruzamento foi atendida, porém, a margem de fase foi degradada, no entanto, não resultando em problemas para o controle do sistema.

Outra forma de verificar a resposta do sistema é aplicar uma entrada do tipo degrau unitário. Assim, na Figura 67 é mostrado a resposta do sistema utilizando o filtro *notch*, o controlador  $PI_c$  e controladores proporcionais ressonantes.

**Figura 67 – Resposta ao degrau unitário.**



**Fonte: Autoria própria.**

Igualmente ao realizado para os controladores do PLL e equilíbrio de tensão nos capacitores, o controlador  $PI_c$ , o filtro *notch* e os controladores proporcionais ressonantes devem ser discretizados, pensando na utilização de um DSP. Vale ressaltar que para a correta e precisa discretização no filtro *notch* e dos controladores ressonantes utilizou-se uma técnica chamada *pre-warping*, para a correção do deslocamentos dos polos que ocorre devido a transformação por Tustin.

#### 4.8 CONCLUSÃO

Com o uso da metodologia de projeto adotado para  $L_g$ ,  $L_c$  e  $C_g$ , onde são considerados os critérios de ondulação e também a frequência de ressonância, acredita-se que os componentes sejam melhor especificados, tornando o sistema mais robusto e com boa funcionalidade. Na escolha dos parâmetros de operação, buscaram-se valores coerentes e condizentes com o tipo de aplicação.

Os projetos dos controladores foram desenvolvidos pensando em uma aplicação genérica, onde o conversor possa operar como retificador e/ou inversor. Não adentrou-se muito

em questões de desempenho e otimização dos controladores utilizados, pois o objetivo principal desta Dissertação é estudar a topologia do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Assim, buscou-se, primeiramente, garantir o funcionamento adequado do conversor, para a devida aplicação.

É importante ressaltar que o tipo de núcleo utilizado nos indutores apresenta um entreferro distribuído internamente, não sendo possível ajustá-lo. Assim, variações de indutância podem ser observadas na prática. Também, o valor de  $A_L$  especificado pelo fabricante apresenta tolerância de 20 %. Além disso, a temperatura de operação pode influenciar no valor da indutância.

## 5 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAÇÃO

### 5.1 INTRODUÇÃO

Neste capítulo demonstram-se as principais formas de ondas de corrente e tensão em todos os elementos que compõem a estrutura do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Também, a partir das simulações verificam-se os valores destas grandezas, comparando-os com os resultados obtidos pelas expressões indicadas nos capítulos anteriores.

No desenvolvimento do capítulo serão apresentados valores médios e eficazes de corrente nos semicondutores, ondulações de tensão nos capacitores, ondulações de corrente nos indutores, tensões nos principais pontos do circuito e a validação das funções de transferência. Desta forma, por meio dos resultados de simulação, validam-se as expressões encontradas no decorrer do desenvolvimento deste estudo. Ao final, são apresentados valores teóricos, obtidos por meio das expressões, e os valores encontrados nas simulações numéricas, bem como o erro percentual entre estes.

Na sequência, são verificados os resultados experimentais obtidos por meio de um protótipo, construído a partir dos dados contidos no capítulo 4. Inicialmente, apresentam-se as principais formas de onda do conversor operando como inversor, ou seja, sem conexão com a rede de distribuição de energia. Assim, são demonstrados resultados experimentais de ondulação de corrente, ondulação de tensão, tensões e correntes nos principais pontos, assim como o rendimento da topologia. Com o conversor conectado à rede, verificam-se questões como o desempenho dos controladores, qualidade dos sinais gerados e a funcionalidade do mesmo.

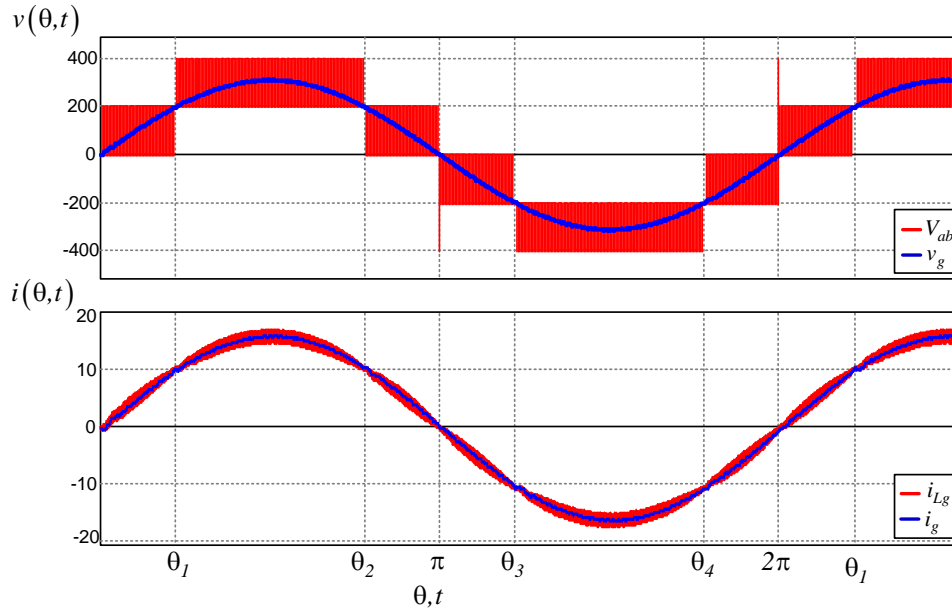
### 5.2 RESULTADOS DE SIMULAÇÃO

#### 5.2.1 Operação do Conversor

Com o intuito de verificar a funcionalidade da estrutura, bem como a estratégia de modulação escolhida, esta seção é apresentada. Assim, simula-se o conversor indicado na Figura 34, onde todos os dados necessários para configurar o *software* de simulação são encontrados nas Tabelas 3 e 4. Deste modo, inicialmente são verificados os sinais de tensão e corrente nos principais pontos ( $V_{ab}(\theta, t)$ ,  $v_g(\theta)$ ,  $i_{Lg}(\theta, t)$  e  $i_g(\theta)$ ) quando o conversor está operando como inversor com fator de potência unitário.

Assim, a partir de um sinal de referência  $\delta(\theta) = I_p \cdot \sin(\theta)$  observam-se os sinais indicados na Figura 68, onde o valor do índice de modulação é maior que 0,5.

**Figura 68 – Inversor, tensões ( $v_g = 220V$ ) e correntes eficazes ( $i_{Lg}$  e  $i_g = 11,3636A$ ).**



**Fonte: Autoria própria.**

Nota-se, na Figura 68, que o conversor apresenta cinco níveis de tensões entre os pontos  $a$  e  $b$ . Após passar pelo filtro passa baixa formado pelos componentes  $L_g$  e  $C_g$ , as harmônicas de alta frequência são atenuadas, resultando em um sinal em baixa frequência ( $v_g(\theta)$ ), que nesta simulação é de 60 Hz. Verifica-se que a estratégia de modulação proposta permite a obtenção do sinal de saída senoidal com a imposição de cinco níveis de tensão em  $V_{ab}$ .

Ainda na Figura 68, agora analisando os sinais de corrente no indutor  $L_g$ , é constatada a ondulação de corrente  $\Delta i_{Lg}(\theta)$ , que nas especificações de projeto foi limitada em 10 % de  $I_p$ . Já em  $i_g(\theta)$ , a corrente apresenta baixo nível de ondulação, sendo muito menor que  $\Delta i_{Lg}(\theta)$  devido à inclusão do indutor de acoplamento  $L_c$ .

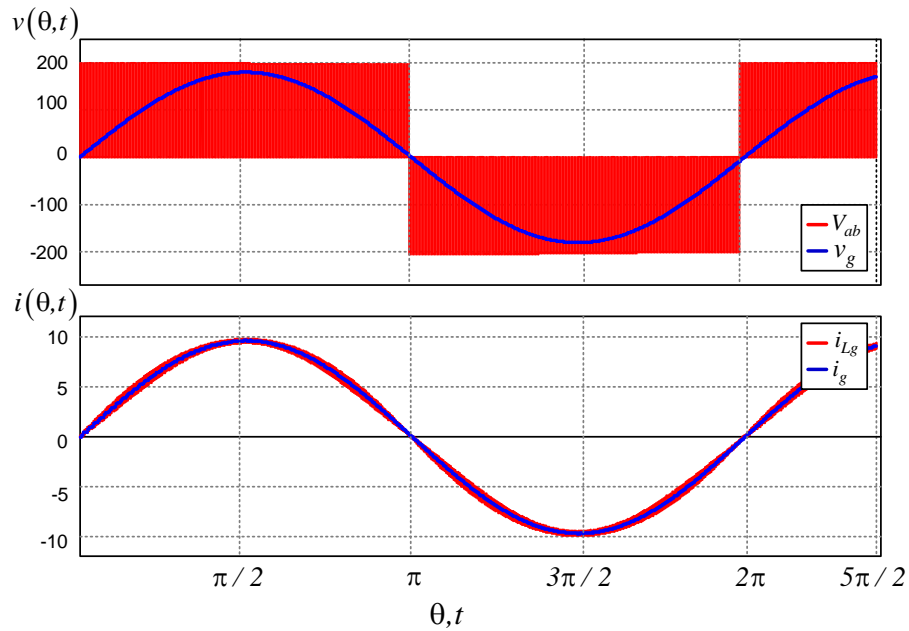
Outro detalhe a ser destacado é que a corrente  $i_g(\theta)$  está em fase com a tensão  $v_g(\theta)$ , caracterizando um fator de deslocamento unitário. Também, devido à ação do filtro, que resultou nestes dois sinais senoidais, isentos de harmônicas de alta frequência, pode-se dizer que o conversor está operando com fator de potência unitário.

Já para  $M$  menor ou igual a 0,5, a Figura 69 é apresentada, onde fica comprovado que por meio da estratégia de modulação empregada o conversor insere três níveis de tensões entre os pontos  $a$  e  $b$ .

Com os mesmos valores de capacitores e indutores, obteve-se excelentes resultados



**Figura 69 – Inversor, tensões ( $v_g = 127V$ ) e correntes eficazes ( $i_{Lg}$  e  $i_g = 5,707A$ ).**



**Fonte: Autoria própria.**

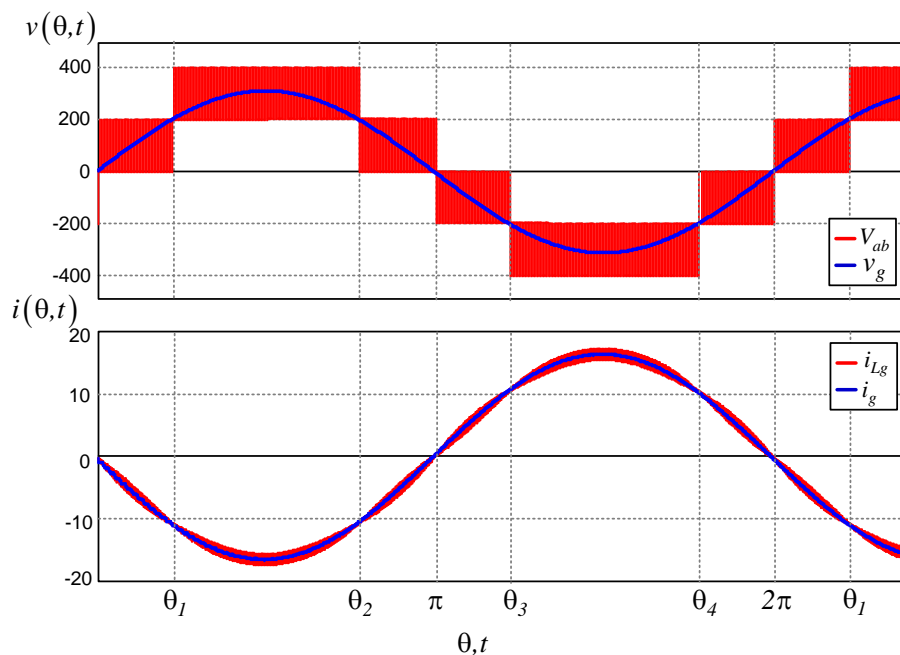
de ondulações de tensão e corrente, como pode ser visualmente constatado na Figura 69 e quantificado numericamente na Tabela 13, ao final do capítulo.

Quando a operação como retificador é imposta ao conversor, por meio do sinal de referência, ocorre apenas a defasagem de corrente, conforme indicado na Figura 70. Portanto, todas as características de ondulações de corrente e tensão, bem como a tensão  $V_{ab}(\theta, t)$ , permanecem inalteradas.

Ressalta-se que para simular uma conexão com a rede, utilizou-se uma fonte de tensão alternada em  $v_g(\theta)$ . Assim, para o correto funcionamento foi necessário a inclusão de um controlador. Para esta etapa de validação, utilizou-se o controlador de corrente projetado no capítulo anterior. Este processa o sinal de erro gerado com a leitura da corrente  $i_{Lg}(\theta, t)$  ao comparar com uma referência.

A operação como retificador com fator de potência unitário, de três níveis, fica demonstrada na Figura 71. Novamente, a única diferença observada entre os resultados de simulações visualizados nas Figuras 69 e 71 é o sentido das correntes  $i_{Lg}(\theta, t)$  e  $i_g(\theta)$ . Questões como valores máximos de ondulações de tensão e corrente permanecem iguais à operação como inversor de três níveis. Com isto, verificou-se que a estratégia de modulação está funcionando de acordo com o pretendido, assim como o modelo matemático de ganho estático do conversor. Também nota-se a divisão dos setores na modulação da tensão  $V_{ab}(\theta, t)$  e seus respectivos ângulos, que

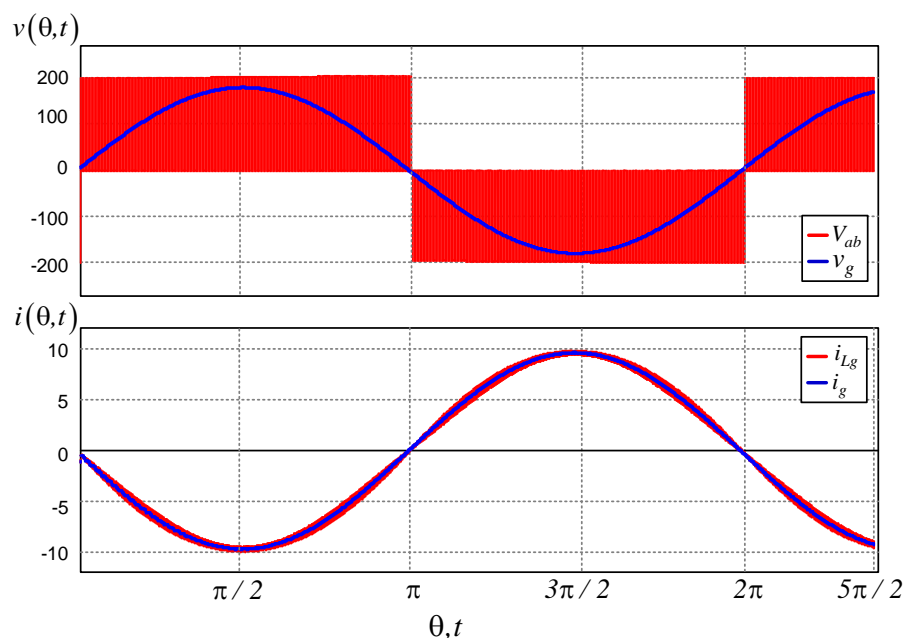
**Figura 70 – Retificador, tensões ( $v_g = 220V$ ) e correntes eficazes ( $i_{Lg}$  e  $i_g = 11,3636A$ ).**



Fonte: Autoria própria.

estão contidos nas informações da Tabela 13.

**Figura 71 – Retificador, tensões ( $v_g = 127V$ ) e correntes eficazes ( $i_{Lg}$  e  $i_g = 5,707A$ ).**



Fonte: Autoria própria.

Os valores obtidos nas simulações numéricas são apresentados na Tabela 13, onde se faz uma comparação com os valores encontrados usando as expressões indicadas no capítulo de análise estática.

**Tabela 13 – Comparativo entre resultados de simulações com resultados das equações.**

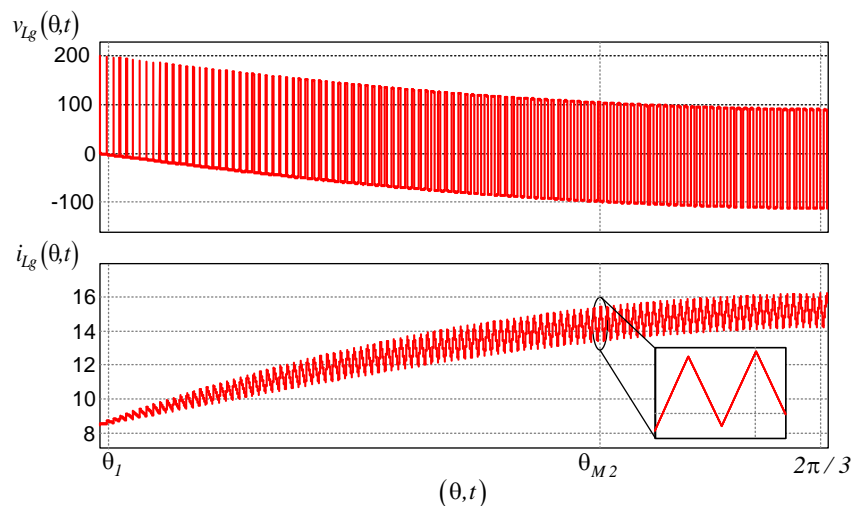
	Resultados de Simulações	Resultados das Equações	Erro (%)
Corrente eficaz $I_{L_{gef}}$	11,38069 A	11,3636 A	0,15
Corrente eficaz $I_{gef}$	11,37469 A	11,3636 A	0,097
Corrente de pico $I_p$	16,0234 A	16,0706 A	0,294
Tensão eficaz $v_g(\theta)$	220,0069 V	220 V	0,003
Ângulo $\theta_1$	39,24748°	40,00275°	1,888
Ângulo $\theta_2$	140,75252°	139,99725°	0,539
Ângulo $\theta_3$	218,9719°	220,00275°	0,468
Ângulo $\theta_4$	321,0281°	319,99725°	0,322

**Fonte: Autoria própria.**

### 5.2.2 Ondulações de Tensão e Corrente nos Indutores e Capacitores

Analisando os esforços nos indutores e capacitores que compõem a conversor, nesta seção verificam-se os requisitos de ondulações de corrente e tensão. Portanto, aplicando os valores definidos nas especificações de projeto, juntamente com as expressões indicadas no capítulo 3, chegam-se nas formas de onda de tensão e corrente nestes componentes.

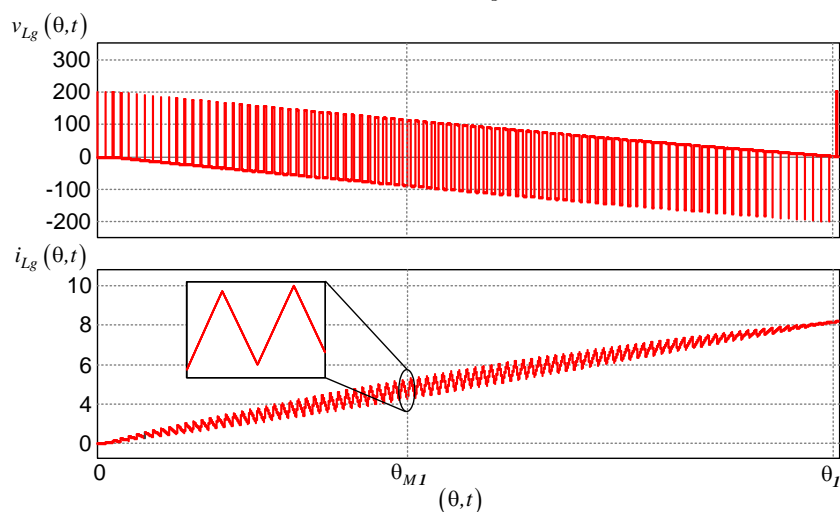
Nas Figuras 72 e 73 demonstram-se os sinais de corrente e tensão, em regime permanente, no indutor  $L_g$  para os setores 1 e 2, respectivamente.

**Figura 72 – Tensão e corrente no indutor  $L_g$ , setor 1.**

**Fonte: Autoria própria.**

Nota-se nas Figuras 72 e 73 a ocorrência de pontos de máximas ondulações. Assim, aplicando as especificações indicadas na Tabela 3 nas expressões (49) e (53), chegam-se aos valores visualizados na Tabela 14.

Os valores indicados na Tabela 14 são para o semiciclo positivo de  $V_{ab}(\theta, t)$ . Para o semiciclo negativo, é necessário somente somar  $180^\circ$  a estes valores.

**Figura 73 – Tensão e corrente no indutor  $L_g$ , setor 2.**

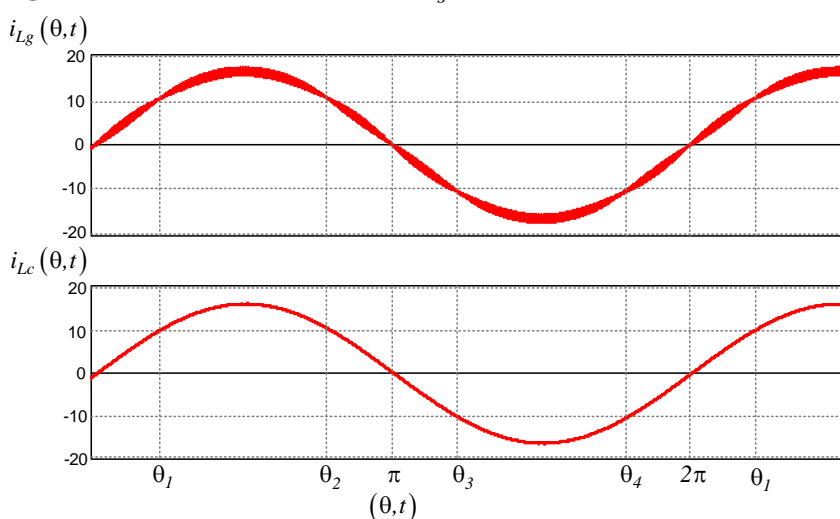
Fonte: Autoria própria.

**Tabela 14 – Ângulos de máximas ondulações de corrente e tensão.**

Setor	Ângulos de Máximas Ondulações
Setor 1	74,71° e 105,29°
Setor 2	18,76° e 161,24°

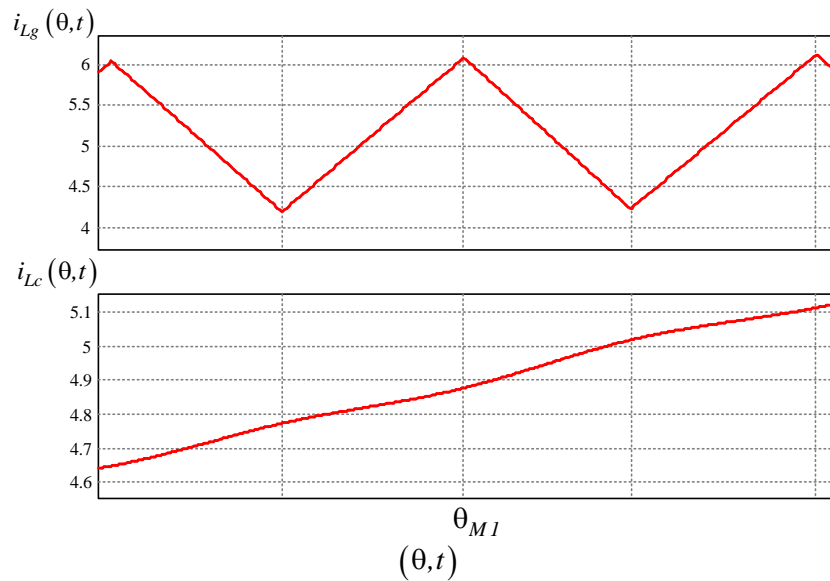
Fonte: Autoria própria.

Para a ondulação de corrente em  $i_g(\theta)$ , devido à inserção do indutor de acoplamento, observa-se uma redução considerável em relação a  $i_{Lg}(\theta, t)$ , como é visualizado na Figura 74.

**Figura 74 – Correntes nos indutores  $L_g$  e  $L_c$ .**

Fonte: Autoria própria.

Ampliando as curvas indicadas na Figura 74 exatamente no ponto onde ocorre a máxima ondulação de corrente ( $\theta_{M1}$ ), verifica-se que o critério de ondulação de corrente em  $L_c$  foi atendido, como pode ser visualizado na Figura 75.

**Figura 75 – Ondulação de corrente em  $L_c$ .**

**Fonte: Autoria própria.**

Os resultados de simulação ficaram muito próximos aos encontrados pelas equações, comprovando que o modelo matemático apresentado nos capítulos anteriores para ondulação de corrente em  $L_c$  está correto. Ressalta-se que a ondulação de corrente em  $L_c$  segue uma relação constante com a corrente  $i_{Lg}(\theta, t)$ . Na Tabela 15 estão indicados os valores de ondulações encontrados por meio de simulações numéricas e também pelo equacionamento.

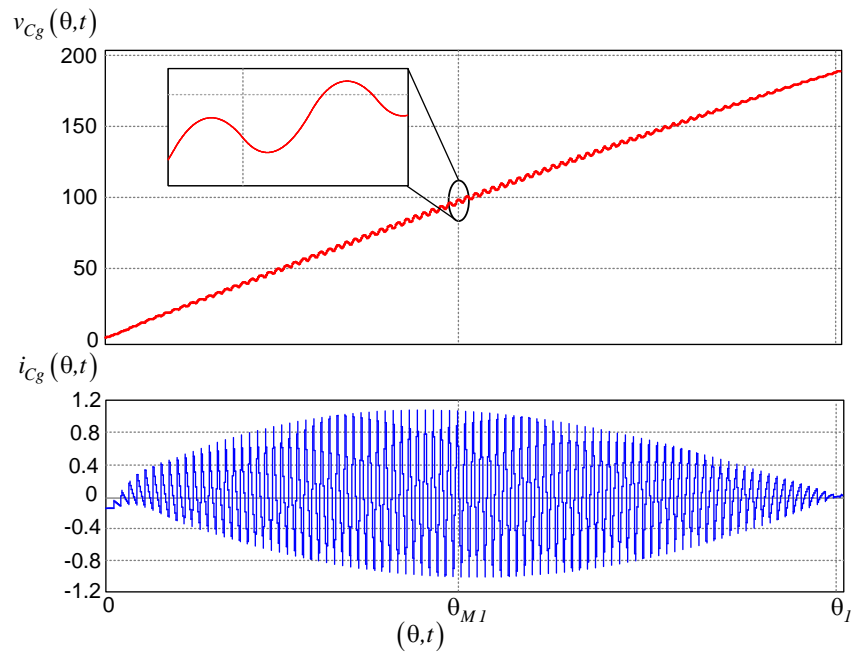
Quanto ao critério de ondulação de tensão no capacitor  $C_g$ , os resultados de simulação são demonstrados na Figura 76. Nota-se que os resultados de simulação para verificar a ondulação de tensão no capacitor  $C_g$  condizem com o equacionamento demonstrado no decorrer deste estudo. Assim, na Tabela 15 encontra-se um comparativo para os mesmos.

Observando a corrente no capacitor  $C_g$  indicada na Figura 77, pode-se verificar os pontos de máxima ondulação de corrente para cada setor. Tais pontos ocorrem as máximas ondulações de tensão.

Na Figura 77 visualiza-se uma envoltória de baixa frequência na corrente do capacitor  $C_g$ . Isto ocorre quando o valor da reatância capacitiva se aproxima do valor da carga  $R_g$ . Assim, reduzindo o valor da capacitância  $C_g$ , tem-se a redução dos picos desta envoltória de baixa frequência, porém, aumentando a ondulação de tensão em  $C_g$ .

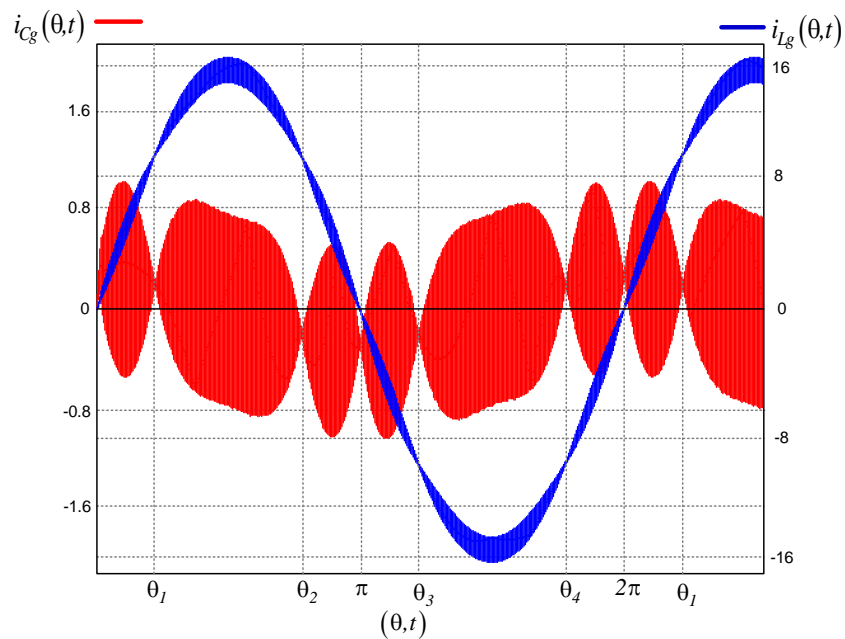
Outra importante análise é quanto à ondulação da tensão observada nos capacitores  $C_1$  e  $C_2$ , onde idealmente deveriam ser fontes de tensão constante. Sabe-se que a energia armazenada nestes componentes fica disponível entre os pontos  $a$  e  $b$  por meio da estratégia de modulação. Desta maneira, interferindo diretamente na simetria do sinal  $V_{ab}(\theta, t)$  e consequen-

**Figura 76 – Tensão e corrente no capacitor  $C_g$ , setor 2.**



Fonte: Autoria própria.

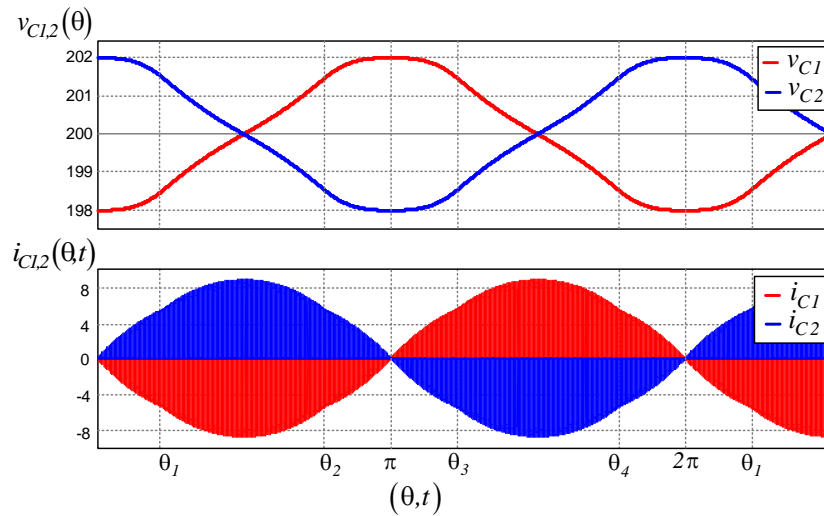
**Figura 77 – Correntes  $i_{C_g}(\theta, t)$  e  $i_{L_g}(\theta, t)$ .**



Fonte: Autoria própria.

temente em  $v_g(\theta)$ . Na Figura 78 observa-se a ondulação de tensão nos capacitores  $C_1$  e  $C_2$ , onde foi simulada a operação na potência nominal do conversor.

Nas especificações de projeto limitou-se a ondulação de tensão nestes componentes em 1 % de  $V_{CC}$ , ou seja, 4 Volts. Deste modo, é verificado na Figura 78 que a tensão sobre os capacitores  $C_1$  e  $C_2$  ficou dentro do esperado, validando o equacionamento apresentado para

**Figura 78 – Tensão e corrente nos capacitores  $C_1$ (vermelho) e  $C_2$ (azul).**

**Fonte: Autoria própria.**

determinar a capacitância adequada. O valor da ondulação de tensão observada nas simulações numéricas é quantificado e indicado na Tabela 15. Na Figura 78, constata-se que os valores médios de corrente são próximos a zero. Já os valores eficazes de correntes, para os resultados de simulação, são indicados na Tabela 15. Assim, ao comparar estes valores com os obtidos por meio da equação (79), tem-se a validação do equacionamento para determinar as correntes que circulam por estes dois dispositivos.

**Tabela 15 – Comparativo entre resultados de simulações e valores teóricos das equações**

	Resultados de Simulações	Resultados das Equações	Erro (%)
Ondulação corrente $\Delta i_{Lg-max}(\theta)$	1,85272 A	1,85185 A	0,047
Ondulação corrente $\Delta i_{Lc-max}(\theta)$	0,02186 A	0,02160 A	2,904
Ondulação tensão $\Delta v_{Cg-max}(\theta)$	2,12136 V	2,10437 V	0,807
Ondulação tensão $\Delta v_{C1,2}(\theta)$	3,84405 V	4,00000 V	0,614

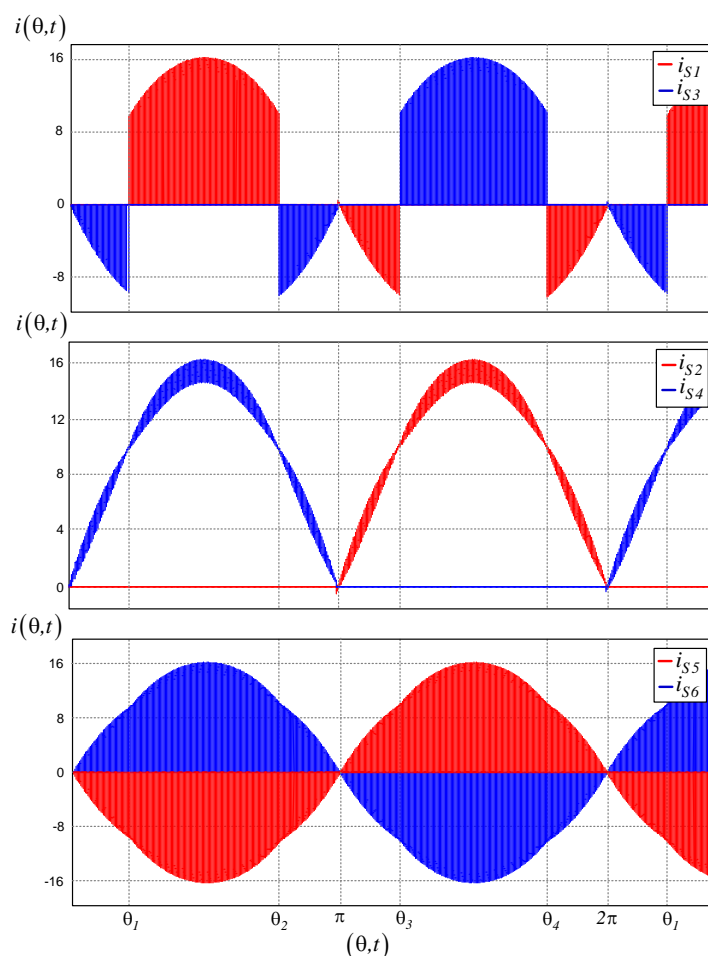
**Fonte: Autoria própria.**

### 5.2.3 Esforços nos Semicondutores

#### 5.2.3.1 Modo de Operação com Ângulo $\phi = 0^\circ$

Analisando os resultados de simulações para as correntes nos semicondutores quando o conversor está no modo de operação como inversor com fator de potência unitário, observou-se as formas de ondas indicadas na Figura 79.

Verifica-se na Figura 79 que os interruptores  $S_1$  e  $S_3$  conduzem de forma complementar, caso contrário haveria um curto-circuito na fonte de corrente contínua. O mesmo ocorre

**Figura 79 – Corrente nos semicondutores, para  $\phi = 0$ .**

**Fonte: Autoria própria.**

para  $S_2$  e  $S_4$ ,  $S_5$  e  $S_6$ . Deste modo, justifica-se o equacionamento, onde foram encontradas as mesmas expressões de corrente para os semicondutores um e três, por exemplo.

Na Tabela 16 são indicados os valores médios e eficazes das correntes visualizadas na Figura 79, comparando-os com os valores obtidos por meio das expressões indicadas no capítulo três, utilizando as especificações de projeto.

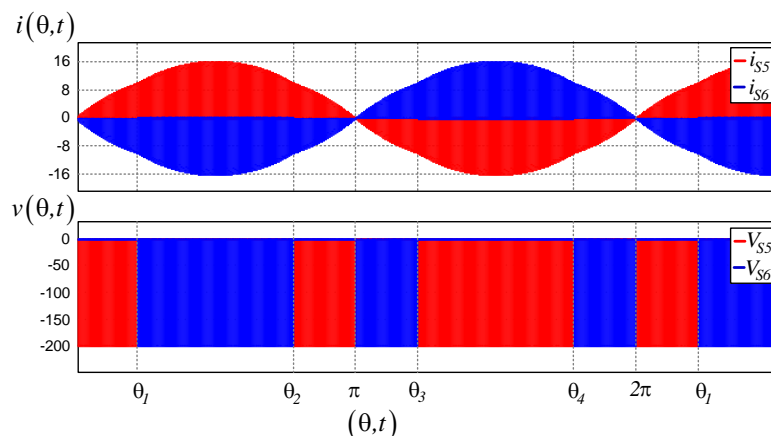
Como comentado na análise qualitativa do conversor, os interruptores cinco e seis permanecem comandados a conduzir durante dois dos quatro setores, ou seja, não ocorrem perdas por comutação nestes intervalos. Quando isto ocorre, verifica-se que a tensão reversa nestes dispositivos é nula, mesmo estando bloqueados. Isto pode ser visualizado e comprovado nas Figuras 80 e 81, onde  $\phi = 0^\circ$ .

Para melhor visualização, a Figura 80 é ampliada no setor 2, onde ilustra-se as comutações do interruptor  $S_5$  e do diodo  $D_6$ , como indica-se na Figura 81.

Para análise das tensões reversas máximas em cada semicondutor, a Figura 82 é apre-

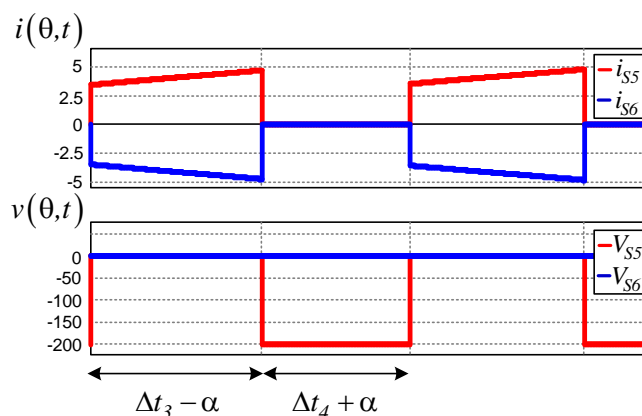


**Figura 80 – Esforços em  $S_5/D_5$  e  $S_6/D_6$ .**



Fonte: Autoria própria.

**Figura 81 – Esforços em  $S_6$  e  $D_6$ , setor 2.**



Fonte: Autoria própria.

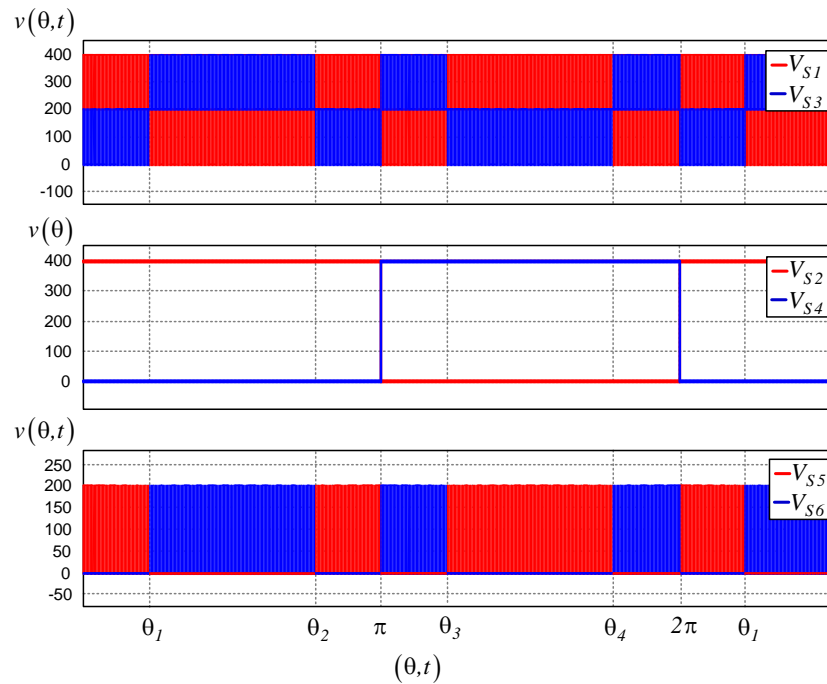
sentada. Verifica-se que nos semicondutores cinco e seis a tensão máxima é menor que o valor da fonte  $V_{CC}$ . Nos demais, a tensão reversa máxima é exatamente o valor de  $V_{CC}$ .

Nota-se que nas comutações dos semicondutores  $S_1, S_3, S_5$  e  $S_6$  as transições de tensão são iguais à metade do valor de  $V_{CC}$ , ou seja, comutam entre 0 V e 200 V ou entre 200 V e 400 V. Portanto, contribuindo significativamente no aumento do rendimento da estrutura.

Os interruptores  $S_2$  e  $S_4$  comutam entre valores 0 V e 400 V, entretanto, em baixa frequência. Assim, não apresentam valores relevantes de perdas nas comutações.

### 5.2.3.2 Modo de Operação com Ângulo $\phi = 180^\circ$

Quando o sinal de referência inserido gera uma corrente  $i_g(\theta) = I_p \cdot \sin(\theta + 180^\circ)$ , tem-se o modo de operação como retificador com fator de potência unitário. Portanto, a corrente  $i_g(\theta)$  está adiantada em  $180^\circ$  em relação à tensão  $v_g(\theta)$ . Deste modo, na Figura 83 estão

**Figura 82 – Tensão sobre os semicondutores.**

Fonte: Autoria própria.

indicadas as formas de onda das correntes nos semicondutores.

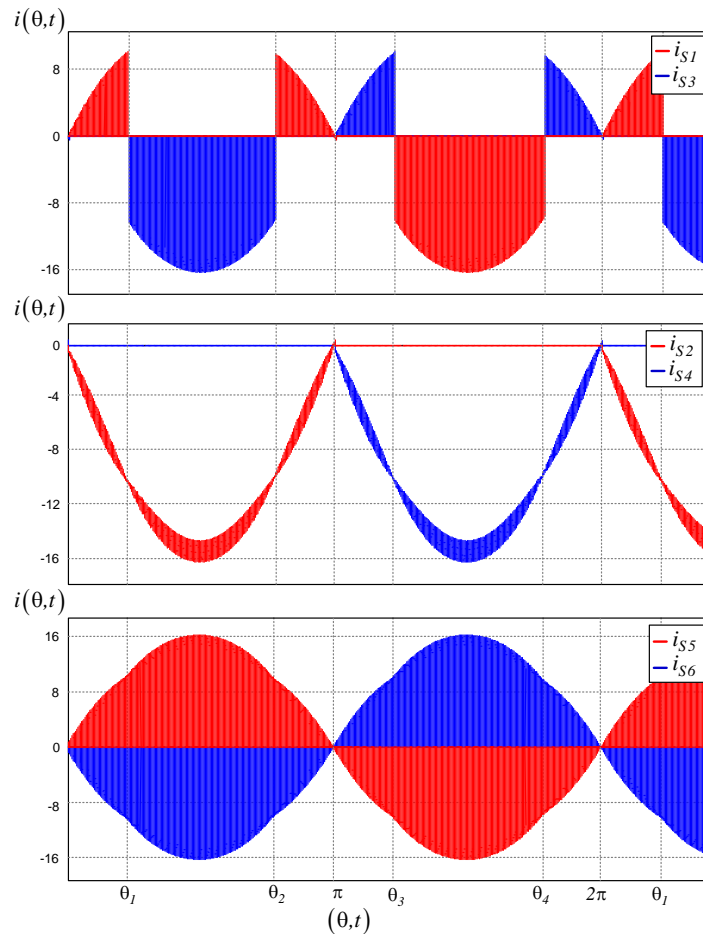
De forma semelhante ao observado na operação como inversor, agora como retificador, mantém-se a condução complementar entre os mesmos semicondutores, ou seja,  $S_1$  com  $S_3$ ,  $S_2$  com  $S_4$  e  $S_5$  com  $S_6$ . Sabe-se que para correntes com valores negativos é o diodo em anti-paralelo ao interruptor quem está em condução. Assim, as mesmas características de operação são encontradas quando o conversor esta operando como retificador ou inversor, diferindo apenas se é o interruptor ou o diodo em anti-paralelo quem conduz.

**Tabela 16 – Comparativo entre resultados de simulações e valores teóricos das equações**

	Resultados de Simulações	Resultados das Equações	Erro (%)
Tensão reversa máxima $V_{S1-4}$	400 V	400 V	0,000
Tensão reversa máxima $V_{S5,6}$	200 V	200 V	0,000
Corrente média $I_{S1,3,med}$	1,13056 A	1,13456 A	0,354
Corrente média $I_{S2,4,med}$	5,15459 A	5,11543 A	0,759
Corrente média $I_{S5,6,med}$	0,00557 A	0,00000 A	0,000
Corrente eficaz $I_{S1,3,ef}$	4,9535 A	4,96947 A	0,322
Corrente eficaz $I_{S2,4,ef}$	8,09275 A	8,0353 A	0,709
Corrente eficaz $I_{S5,6,ef}$	8,95588 A	8,92977 A	0,291

Fonte: Autoria própria.

**Figura 83 – Corrente nos dispositivos um e três, modo retificador.**



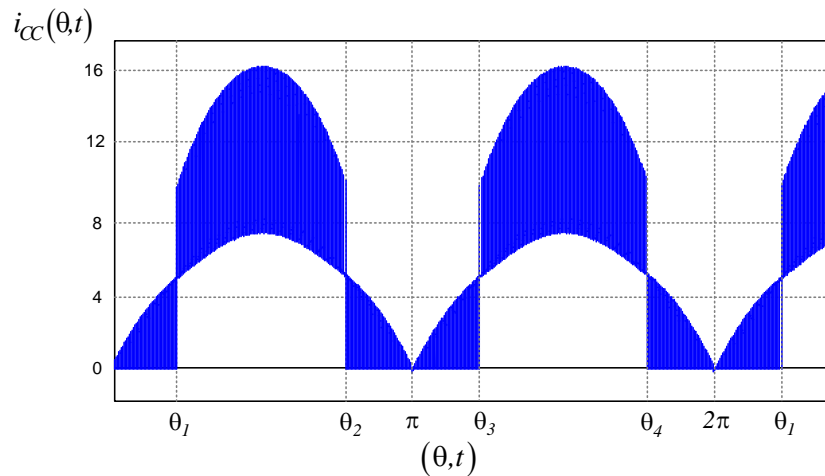
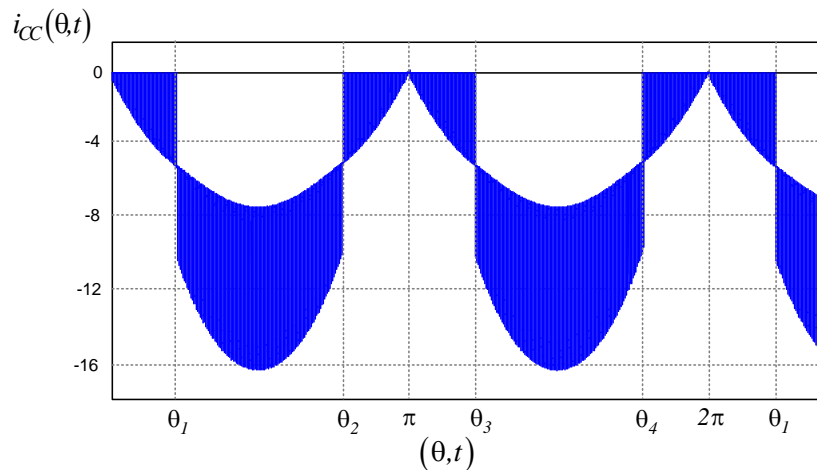
**Fonte: Autoria própria.**

#### 5.2.4 Fonte $V_{CC}$

Para analisar a corrente drenada ou injetada na fonte  $V_{CC}$ , limitou-se as simulações para ângulos  $\phi$  em  $0^\circ$  e  $180^\circ$ . Assim, quando  $\phi = 0^\circ$  a corrente sempre é drenada da fonte de corrente contínua. Já quando  $\phi = 180^\circ$  a corrente é somente injetada na mesma. Deste modo, a corrente observada na fonte  $V_{CC}$  é somente positiva quando  $\phi = 0^\circ$  e somente negativa quando  $\phi = 180^\circ$ , permanecendo assim por toda a operação do conversor, conforme é verificado nas Figuras 84 e 85.

É importante ressaltar que quando o conversor opera com fator de deslocamento não unitário, ou seja, ângulos de  $\phi$  diferentes de  $0^\circ$  ou  $180^\circ$ , a corrente na fonte  $V_{CC}$  pode apresentar valores positivos e negativos em um mesmo setor.

Comparando-se os resultados de simulações com os resultados teóricos obtidos pelas equações (80) e (81) para valores médios e eficazes de corrente  $i_{CC}(\theta,t)$ , a Tabela 17 é apresen-

**Figura 84 – Corrente na fonte  $V_{CC}$ , para  $\phi = 0^\circ$ .****Fonte: Autoria própria.****Figura 85 – Corrente na fonte  $V_{CC}$ , para  $\phi = 180^\circ$ .****Fonte: Autoria própria.**

tada.

**Tabela 17 – Comparativo entre resultados de simulações e valores teóricos das equações**

	Resultados de Simulações	Resultados das Equações	Erro (%)
Corrente média $I_{CC\_med}$	6,26328 A	6,25000 A	0,212
Corrente eficaz $I_{CC\_ef}$	8,09219 A	8,08220 A	0,123

**Fonte: Autoria própria.**

### 5.2.5 Funções de Transferência

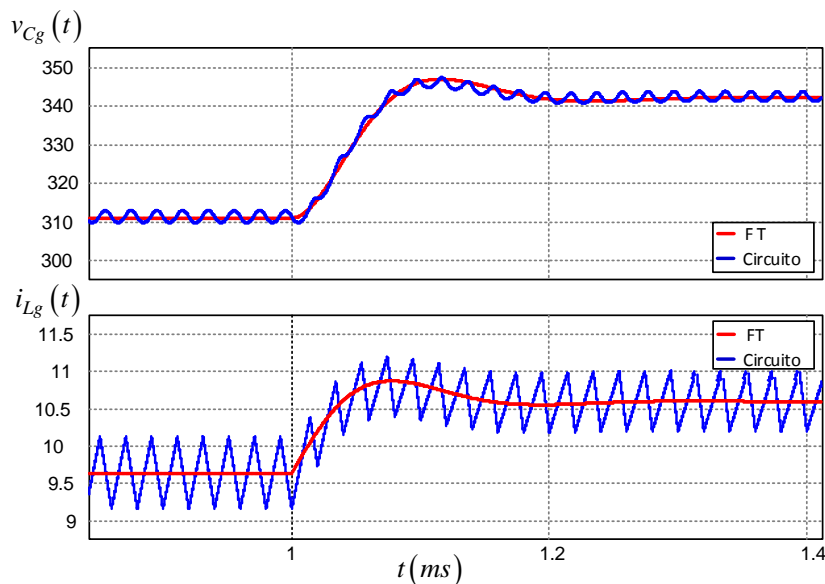
Sabe-se que funções de transferência buscam representar matematicamente a dinâmica dos sistemas. Assim, quanto maior a fidelidade entre a função de transferência e o sistema físico, melhores serão os resultados no controle do mesmo. Portanto, um importante passo é

a validação das funções de transferência demonstradas no capítulo de análise dinâmica. Deste modo, no decorrer desta seção, verifica-se a validade destas funções de transferência.

Devido a característica de linearidade do ganho estático do conversor (utilizando a compensação de tempo morto), as expressões de funções de transferência podem ser validadas aplicando um sinal contínuo na entrada, conforme é indicado na Figura 86.

Inicialmente, analisando a operação do conversor como inversor, onde não é feita a conexão com a rede, assim como não é utilizado o indutor de acoplamento  $L_c$ , os resultados são encontrados na Figura 86, onde as saídas  $i_{Lg}(\theta, s)$  e  $v_{Cg}(\theta)$  são visualizadas.

**Figura 86 – Validação das funções de transferência  $v_{Cg}(\theta)/\delta(\theta)$  e  $i_{Lg}(\theta, s)/\delta(\theta)$ .**



**Fonte: Autoria própria.**

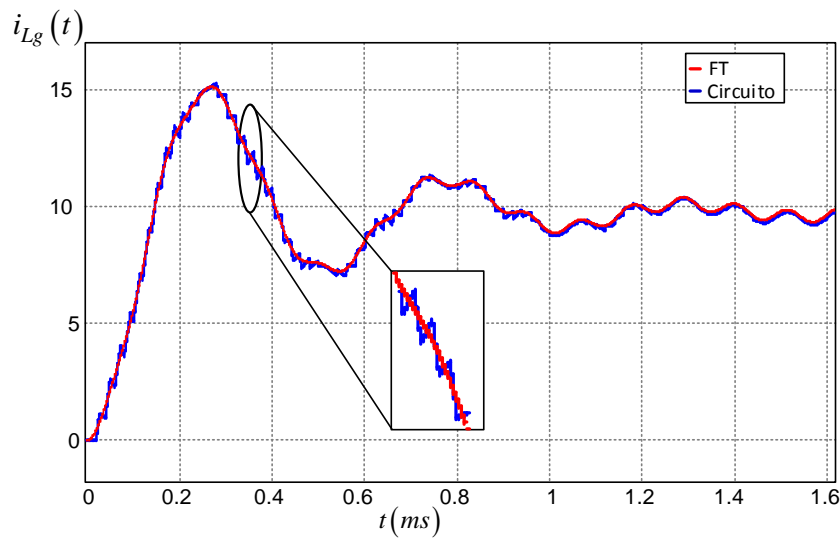
Nos resultados de simulação indicados na Figura 86 foram considerados todos os componentes como ideais, onde aplica-se uma perturbação de aproximadamente 10% com o objetivo de verificar o comportamento dinâmico do sistema. Na curva superior, a função de transferência utilizada é a equação (91) em conjunto com os valores dos componentes indicados na Tabela 4. Deste modo, em vermelho observa-se o sinal de saída  $v_{Cg}(\theta)$  da função de transferência, já em azul é indicado o sinal  $v_{Cg}(\theta)$  obtido no circuito simulado. Na curva inferior em azul é indicado o sinal  $i_{Lg}(\theta, t)$  medido no circuito simulado. Já o sinal em vermelho é resposta da função de transferência indicada na equação (89), onde substituíram-se os valores apresentados na Tabela 4.

Contudo, nota-se a similaridade entre os sinais obtidos por meio das leituras nos circuitos, com o observado na saída da função de transferência, tanto para  $i_{Lg}(\theta, s)$  quanto para

$v_{C_g}(\theta)$ . Assim, valida-se o equacionamento apresentado (89) e (91).

Quando o conversor é conectado à rede de distribuição de energia, devidos às diferenças físicas e construtivas, novas funções de transferência são encontradas e portanto, necessitam ser validadas. Considerando todos os componentes ideais, ao aplicar-se um sinal contínuo de referência, foram obtidos os resultados apresentados nas Figuras 87, 88 e 89. Onde as curvas indicadas em azul são sinais lidos no circuito simulado, já em vermelho são as saídas nas respectivas funções de transferência.

**Figura 87 – Validação função de transferência  $i_{L_g}(\theta,s)/\delta(\theta)$ .**



**Fonte: Autoria própria.**

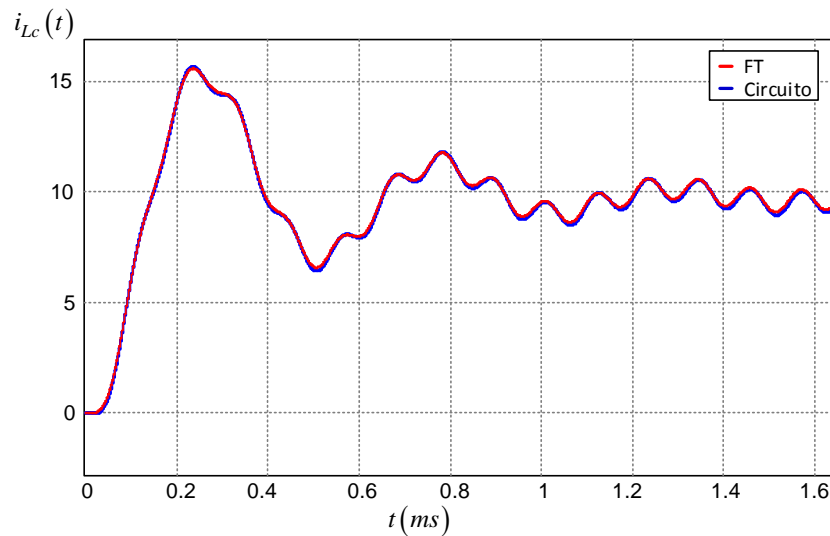
Na Figura 87 verificam-se os sinais de corrente no indutor  $L_g$ . Nota-se a semelhança no comportamento dinâmico entre os dois sinais apresentados, validando assim a expressão (107).

A Figura 88 indica a corrente no indutor de acoplamento, que é a mesma corrente na fonte alternada, ou seja, da rede de distribuição de energia. Assim, em vermelho é observado no sinal de saída da função de transferência indicada na equação (106). Deste modo, a equação (106) também é validada, devido à fidelidade entre os dois sinais, onde a função de transferência descreve perfeitamente o comportamento dinâmico da corrente  $i_g(\theta)$ .

Por fim, o comportamento dinâmico da tensão no capacitor  $C_g$  é observado, quando aplica-se o sinal de entrada  $\delta(\theta)$  partindo de zero ao valor nominal do conversor. Visualizando os dois sinais, nota-se a semelhança entre o modelo matemático indicado na equação (108) com o sinal lido no circuito simulado. Com isto, a expressão (108) também pode ser validada.

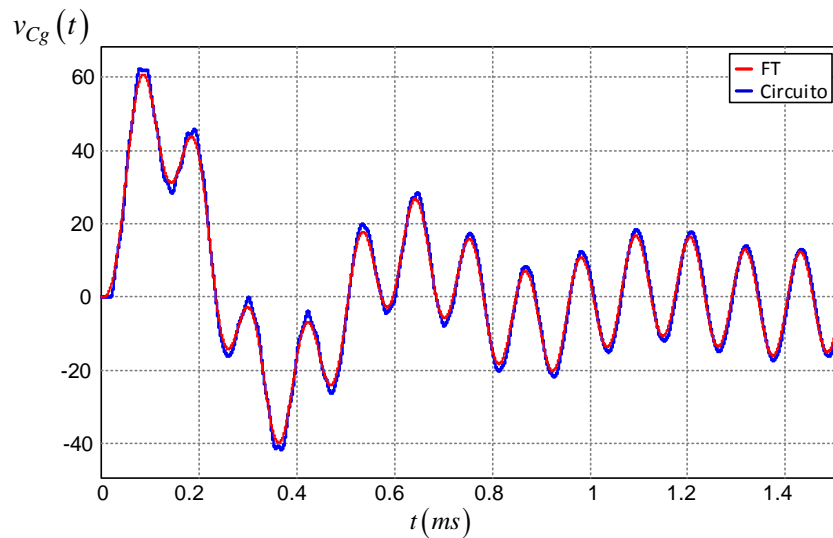
Restando ainda a validação das funções de transferência em que são consideradas as resistências série dos indutores e do capacitor  $C_g$ . Assim, foram arbitradas resistências, a fim de verificar o comportamento dinâmico das expressões (120), (121) e (122) quando aplicado o sinal

**Figura 88 – Validação função de transferência  $i_g(\theta)/\delta(\theta)$ .**



**Fonte: Autoria própria.**

**Figura 89 – Validação função de transferência  $v_{C_g}(\theta)/\delta(\theta)$ .**



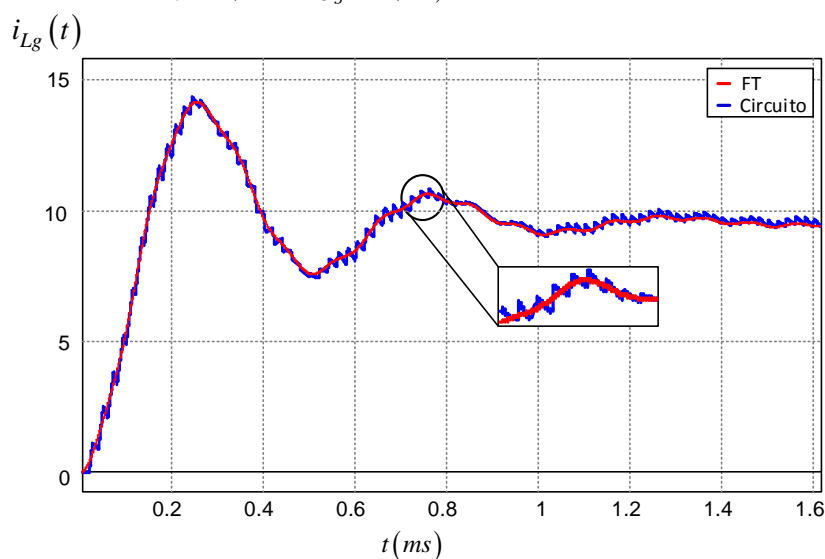
**Fonte: Autoria própria.**

de entrada  $\delta(\theta)$ . Nas Figuras 90, 91 e 92 observam-se curvas para as correntes nos indutores  $L_g$ ,  $L_c$  e a tensão no capacitor  $C_g$ . Novamente, em vermelho têm-se as saídas das funções de transferência e em azul os sinais de leitura do conversor simulado.

Observam-se nas Figuras 90, 91 e 92 a grande semelhança entre as formas de onda. Com isto, fica comprovado o correto equacionamento para obtenção das funções de transferência, onde são consideradas as resistências  $R_{L_g}$ ,  $R_{L_c}$  e  $R_{C_g}$ .

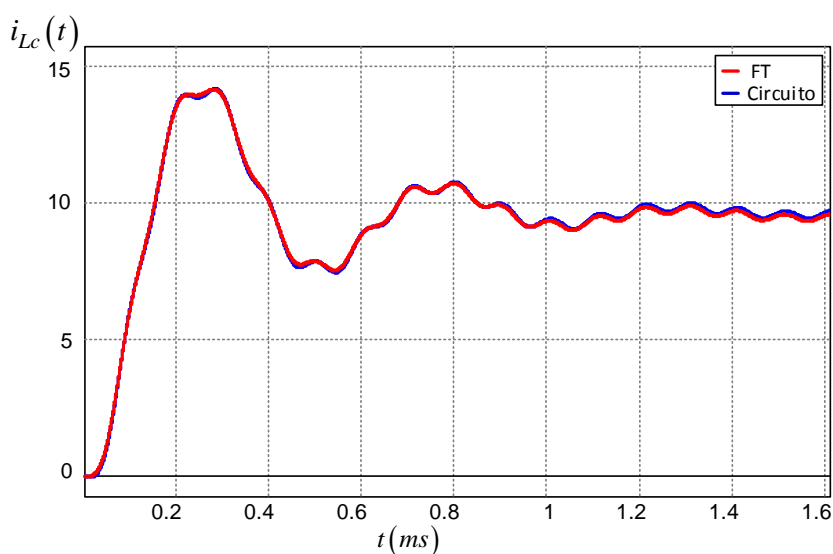
Ao comparar o comportamento dinâmico dos sistemas simulados com e sem as resistências dos componentes  $L_g$ ,  $L_c$  e  $C_g$ , nota-se que com a inclusão destas resistências o sistema tornou-se mais amortecido, onde os valores de pico nos períodos transitórios foram reduzidos.

**Figura 90 – Validação função de transferência  $i_{Lg}(\theta,s)/\delta(\theta)$  ( $R_{Lg} = 1\Omega$ ,  $R_{Lc} = 0,5\Omega$  e  $R_{Cg} = 0,2\Omega$ ).**



**Fonte: Autoria própria.**

**Figura 91 – Validação função de transferência  $i_{Lc}(\theta)/\delta(\theta)$  ( $R_{Lg} = 1\Omega$ ,  $R_{Lc} = 0,5\Omega$  e  $R_{Cg} = 0,2\Omega$ ).**



**Fonte: Autoria própria.**

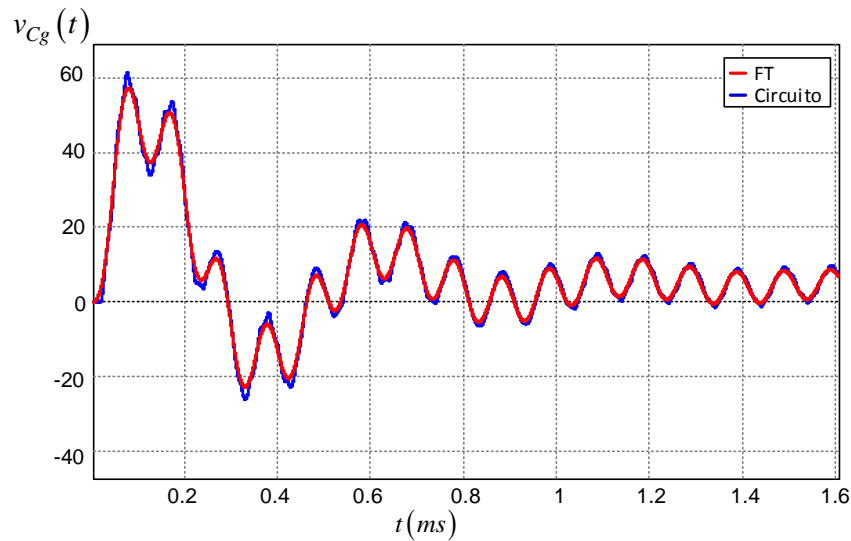
Para melhor visualização dos valores médios e eficazes nos principais pontos do circuito, a Tabela 18 é indicada. O erro percentual é calculado entre os valores das equações e os resultados de simulação.

### 5.3 RESULTADOS EXPERIMENTAIS

Nesta seção, os resultados experimentais são apresentados, onde ilustram-se as principais formas de onda, as quais são obtidas por meio dos osciloscópios Tektronix DPO7054C e



**Figura 92 – Validação função de transferência  $v_{Cg}(\theta)/\delta(\theta)$  ( $R_{Lg} = 1\Omega$ ,  $R_{Lc} = 0,5\Omega$  e  $R_{Cg} = 0,2\Omega$ ).**



Fonte: Autoria própria.

**Tabela 18 – Comparativo entre resultados de simulações e valores teóricos das equações.**

	Resultados Simulações	Resultados Equações	Erro Aproximado
Tensão eficaz $v_g(\theta)$	220,0069 V	220 V	0,003
Corrente de pico $I_p$	16,0234 A	16,0706 A	0,294
Corrente média $I_{S1,3\_med}$	1,13056 A	1,13456 A	0,352
Corrente média $I_{S2,4\_med}$	5,15459 A	5,11543 A	0,759
Corrente média $I_{S5,6\_med}$	0,00557 A	0,00000 A	0,000
Corrente média $I_{CC\_med}$	6,263281 A	6,25000 A	0,212
Corrente eficaz $I_{S1,3\_ef}$	4,9535 A	4,96947 A	0,322
Corrente eficaz $I_{S2,4\_ef}$	8,09275 A	8,0353 A	0,709
Corrente eficaz $I_{S5,6\_ef}$	8,95588 A	8,92977 A	0,291
Corrente eficaz $I_{C1,2\_ef}$	4,464887 A	4,47807 A	0,036
Corrente eficaz $I_{CC\_ef}$	8,09219 A	8,08220 A	0,123
Corrente eficaz $I_{Lg\_ef}$	11,38069 A	11,3636 A	0,15
Corrente eficaz $I_{g\_ef}$	11,37469 A	11,3636 A	0,097
Ondulação corrente $\Delta i_{Lg\_max}(\theta)$	1,85272 A	1,85185 A	0,047
Ondulação corrente $\Delta i_{Lc\_max}(\theta)$	0,02186 A	0,02160 A	2,904
Ondulação tensão $\Delta v_{Cg\_max}(\theta)$	2,12136 V	2,10437 V	0,807
Ondulação tensão $\Delta v_{C1,2}(\theta)$	3,84405 V	4,00000 V	0,614
Ângulo $\theta_1$	39,24748°	40,00275°	1,888
Ângulo $\theta_2$	140,75252°	139,99725°	0,539
Ângulo $\theta_3$	218,9719°	220,00275°	0,468
Ângulo $\theta_4$	321,0281°	319,99725°	0,322

Fonte: Autoria própria.

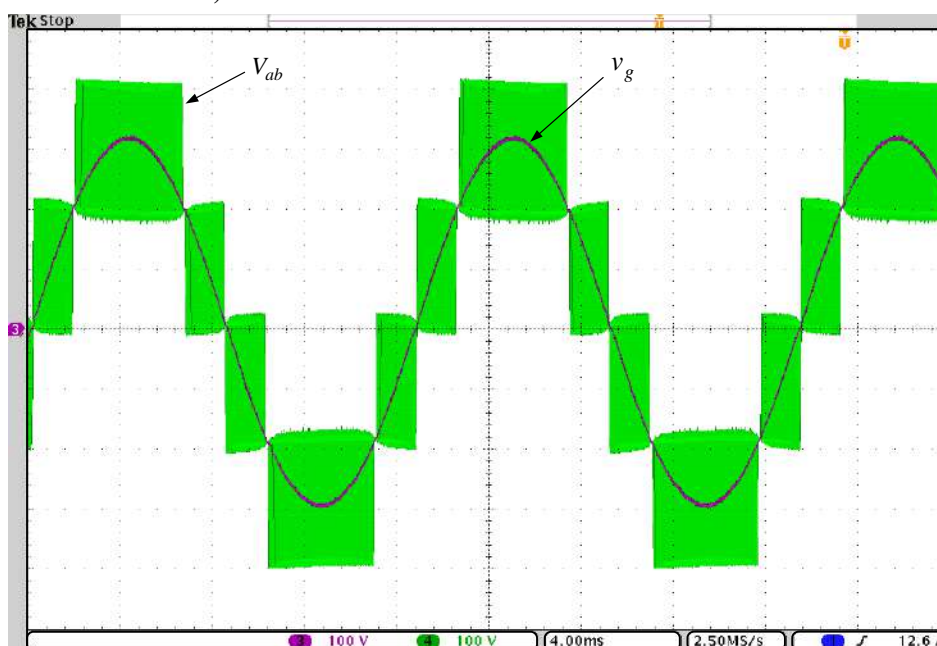
Tektronix MSO4054. Para identificar e mensurar o rendimento da topologia, bem como a TDH, utiliza-se o analisador de energia Yokogawa WT3000. Para geração dos pulsos de comando e implementação dos controles de tensão e corrente, mencionados no capítulo 4, utiliza-se o microcontrolador TMS320F28377S.

### 5.3.1 Operação em Malha Aberta no Modo Inversor Sem Conexão Com a Rede

Inicialmente verificam-se os resultados experimentais da estrutura operando como inversor em malha aberta, sem conexão com a rede de distribuição de energia. Assim, são apresentadas as principais formas de onda com o intuito de comprovar a correta operação do mesmo, bem como o equacionamento e resultados de simulações indicados no decorrer deste estudo.

Nas Figuras 93 à 95 visualizam-se os sinais  $V_{ab}(\theta, t)$ ,  $v_g(\theta)$ ,  $i_{Lg}(\theta)$  e  $i_g(\theta)$  obtidos experimentalmente. Nota-se que o conversor apresenta a modulação de cinco níveis e, com base nos valores de pico dos sinais senoidais indicados, é constatado que o funcionamento do conversor ficou dentro do esperado.

**Figura 93 – Modulação cinco níveis, com  $M = 0,7778$  (com compensação de tempo morto).**



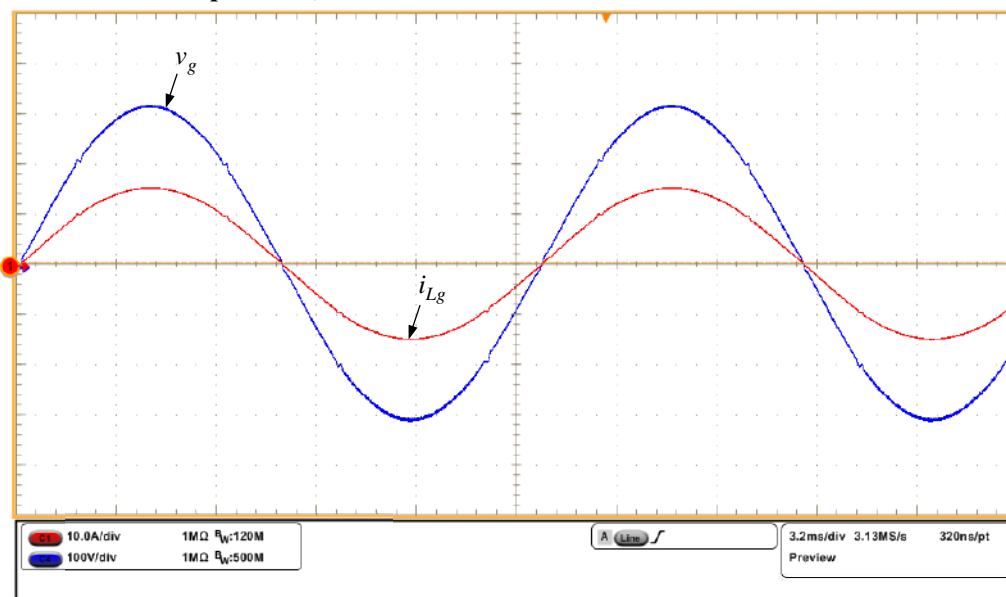
**Fonte: Autoria própria.**

Na Figura 94 visualiza-se uma leve distorção nas trocas dos setores 1 e 2, assim como nos setores 3 e 4. Isto ocorre devido às perdas dos pulsos de comando de curta duração nos setores 1 e 4.

Analisando as Figuras 93 e 94 é possível identificar que o equacionamento apresentado para o ganho estático do conversor foi capaz de compensar o tempo morto necessário na implementação prática da estrutura. Assim, não ocorre a distorção dos sinais senoidais nas trocas dos setores 1 e 2, ou seja, nas passagens por zero.

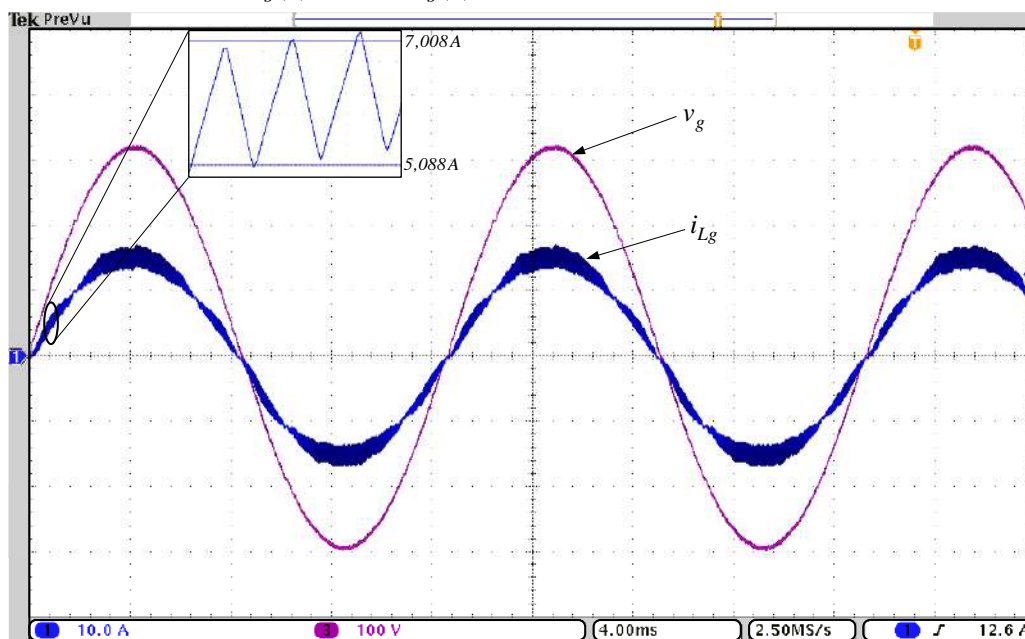
Observando a Figura 95 é possível identificar que o requisito de projeto para ondulação máxima de corrente foi atendido, onde a mesma deve ser 1,85 A.

**Figura 94 – Modulação cinco níveis, com  $M = 0,7778$  e carga resistiva (com compensação de tempo morto).**



Fonte: Autoria própria.

**Figura 95 – Corrente  $i_g(\theta)$  e tensão  $v_g(\theta)$  (com compensação de tempo morto).**



Fonte: Autoria própria.

Com a finalidade de verificar a qualidade dos sinais senoidais inicialmente gerados pelo conversor, sendo estes a corrente  $i_g(\theta)$  e a  $v_g(\theta)$ , a Tabela 19 é indicada. Observa-se que a qualidade dos sinais de tensão e corrente são excelentes, com baixas distorções harmônicas e fator de potência praticamente unitário.

Também, a fim de verificar a real eficácia da estratégia utilizada para compensação de tempo morto, na Figura 96 ilustra-se a tensão  $v_g(\theta)$  sem compensação de tempo morto.

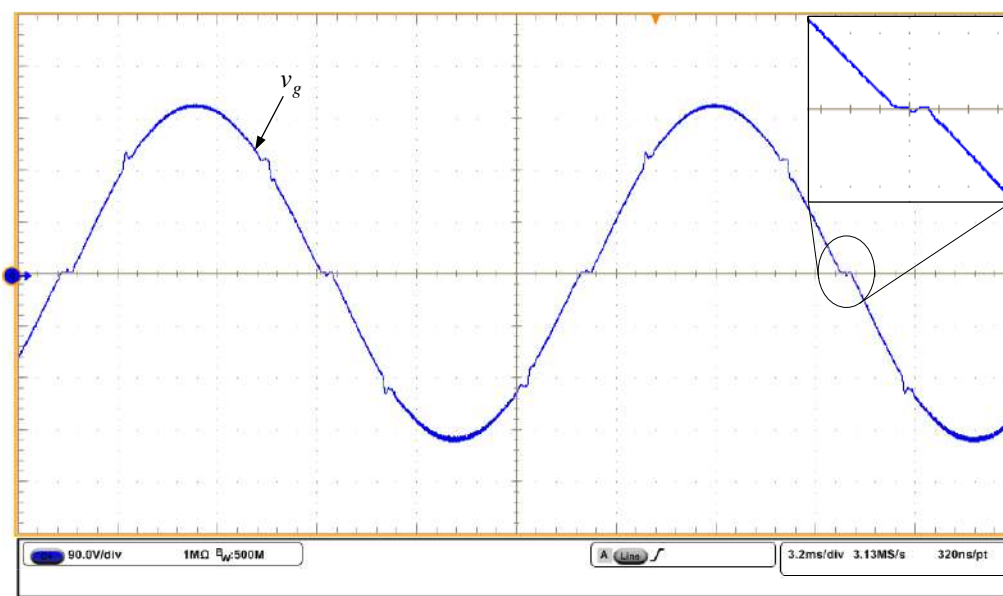
**Tabela 19 – Análise de qualidade dos sinais  $i_g(\theta)$  e  $v_g(\theta)$ , em malha aberta.**

Descrição	Valor
TDH de tensão $v_g$	0,48 %
TDH de corrente $i_g$	0,87 %
Frequência $f$	60,01 Hz
Tensão eficaz $v_g$	219,42 V
Corrente eficaz $i_g$	11,37 A
Potência ativa	2479,6 W
Potência aparente	2496 VA
Fator de potência	0,9934

Fonte: Autoria própria.

Observando e comparando as Figuras 94 e 96, fica comprovada a eficácia da compensação de tempo morto adotada. Nota-se a perda de amplitude dos sinais senoidais  $v_g$ , e conseqüentemente em  $i_g$ , provocados pelo tempo morto.

**Figura 96 – Modulação cinco níveis, com  $M = 0,7778$  e carga resistiva (sem compensação de tempo morto).**

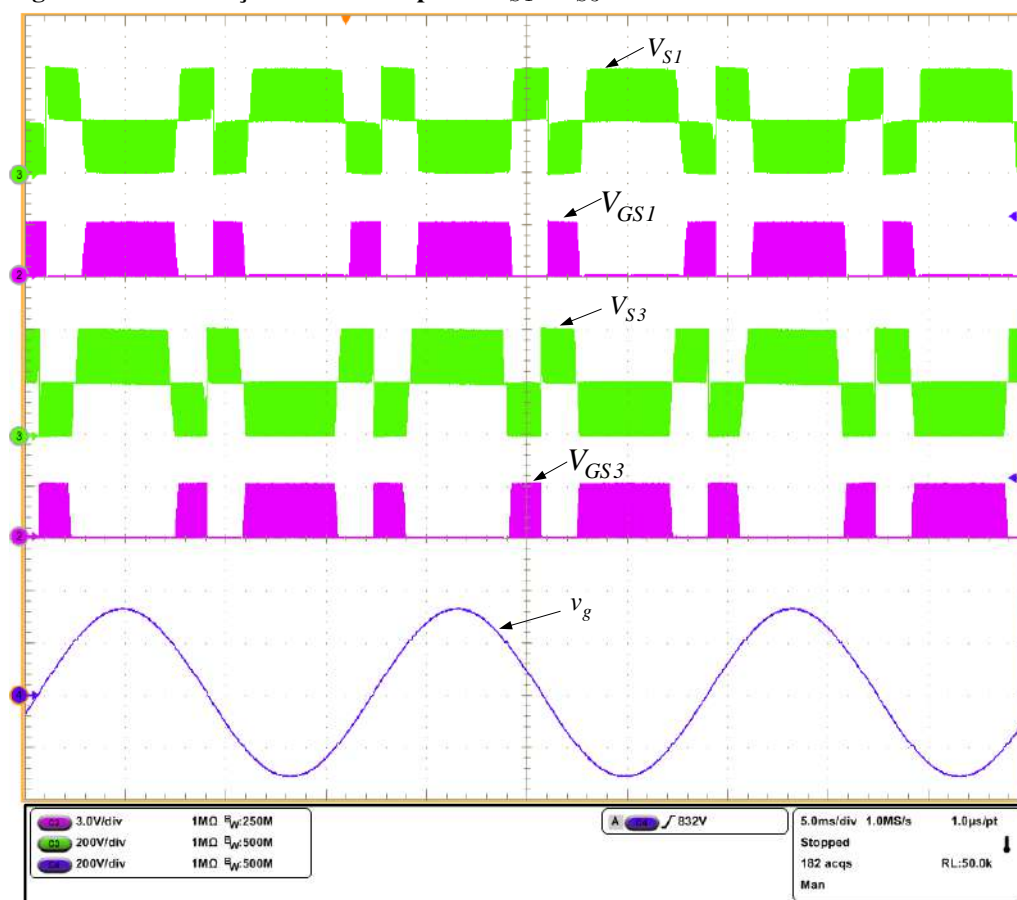


Fonte: Autoria própria.

Analisando a modulação empregada nos interruptores  $S_1$  e  $S_3$  ( $V_{GS1}$  e  $V_{GS3}$ ) obtêm-se os resultados indicados na Figura 97. Nesta figura é comprovado que as comutações ocorrem com metade do valor de tensão da fonte  $V_{CC}$  ( $V_{S1}$  e  $V_{S3}$ ), porém, a tensão máxima nestes componentes permanece sendo igual à tensão da fonte  $V_{CC}$ . No Apêndice C são encontrados demais resultados experimentais, onde consta a tensão reversa em cada interruptor.

É importante ressaltar que na Figura 97 o osciloscópio foi configurado para aquisição de sinais como alta resolução, onde não são visualizados os picos de tensão reversa nas comutações dos interruptores. Para melhor observar este fenômeno, a Figura 98 é apresentada, onde é

**Figura 97 – Comutações nos interruptores  $V_{S1}$  e  $V_{S3}$ .**



Fonte: Autoria própria.

possível notar a tensão reversa máxima durante uma comutação. Valor este que está relacionado à corrente de gatilho utilizada e também as características construtivas do componente, especialmente do diodo em anti-paralelo. Esta informação é importante e deve ser respeitada, a fim de não exceder os limites especificados pelo fabricante do componente. Para maiores informações sobre o circuito de comando dos interruptores, vide Apêndice A.

Sabe-se que em malha aberta não ocorre o desbalanceamento da tensão nos capacitores do barramento CC, pois os tempos de condução são fixos e iguais, tanto para os interruptores que formam o semiciclo positivo quanto para os semicondutores do semiciclo negativo. Assim, na Figura 99 são visualizados os sinais de tensão nos capacitores ( $v_{C1}$   $v_{C2}$ ).

Observando a Figura 99 verifica-se que a ondulação de tensão nos capacitores  $C_1$  e  $C_2$  ficaram muito próximas do valor previamente definido nos parâmetros de projeto, onde a mesma não deve ser maior que 4 Volts.

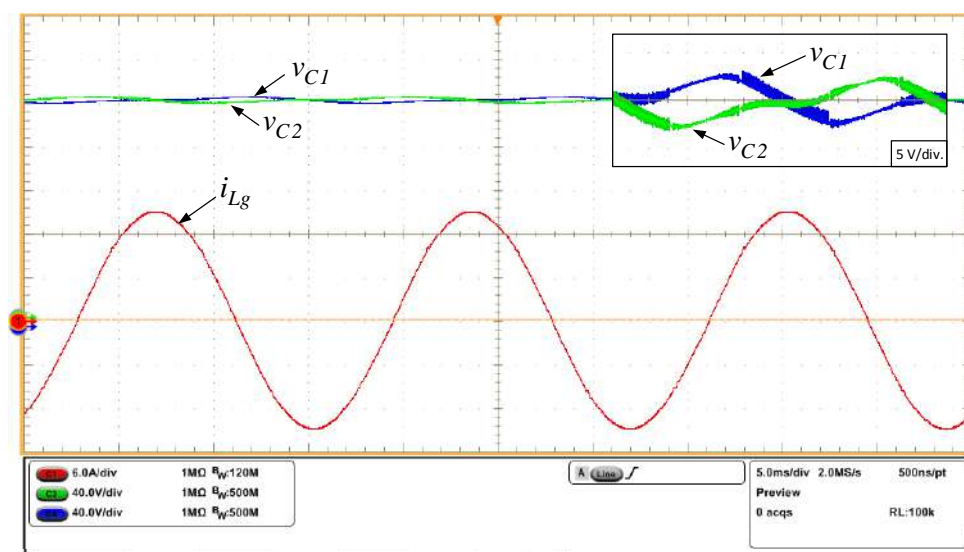
Também por meio de resultados práticos, buscou-se a validação da função de transferência para operação como inversor sem conexão com a rede de distribuição de energia, com

**Figura 98 – Tensão de bloqueio nas comutações. Tensão entre dreno e fonte do MOSFET  $S_1$ .**



Fonte: Autoria própria.

**Figura 99 – Ondulação de tensão nos capacitores  $C_1$  e  $C_2$ , para operação em malha aberta.**

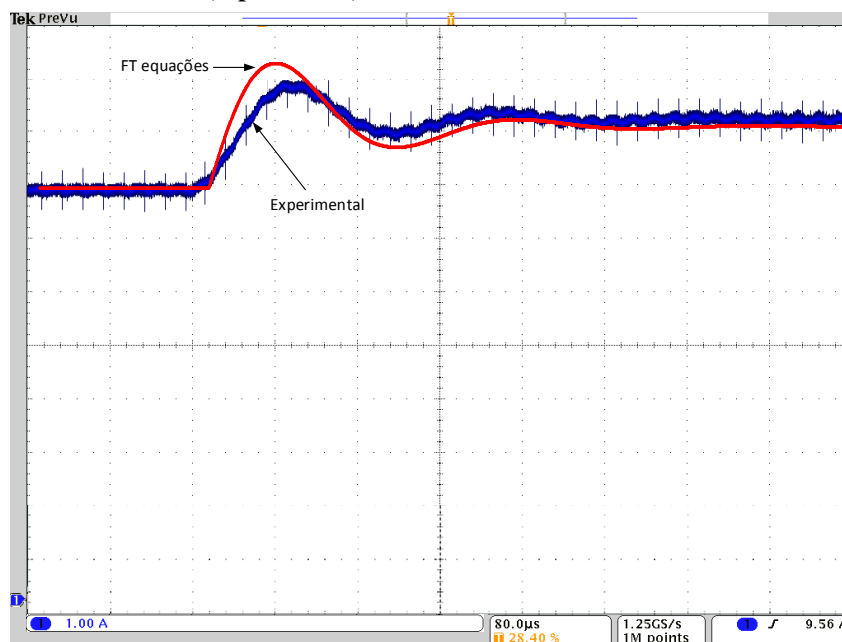


Fonte: Autoria própria.

a finalidade de tornar o projeto do controlador mais confiável, conforme está demonstrado na Figura 100. Para melhor visualização, a validação foi realizada por meio de uma referência contínua, que é possível devido à característica linear do ganho estático do conversor. Assim, utiliza-se somente o índice de modulação  $M$ .

Nota-se que em ambos os casos a dinâmica do sistema foi muito semelhante. Este pequeno desvio observado na curva experimental é justificado pelas não idealidades (resistências parasitas e/ou indutâncias) existentes nos semicondutores e trilhas da placa de circuito impresso

**Figura 100 – Comportamento da corrente  $i_{Lg}$  com degrau de referência de:  $M=0,6$  para  $M=0,7$ .**



**Fonte: Autoria própria.**

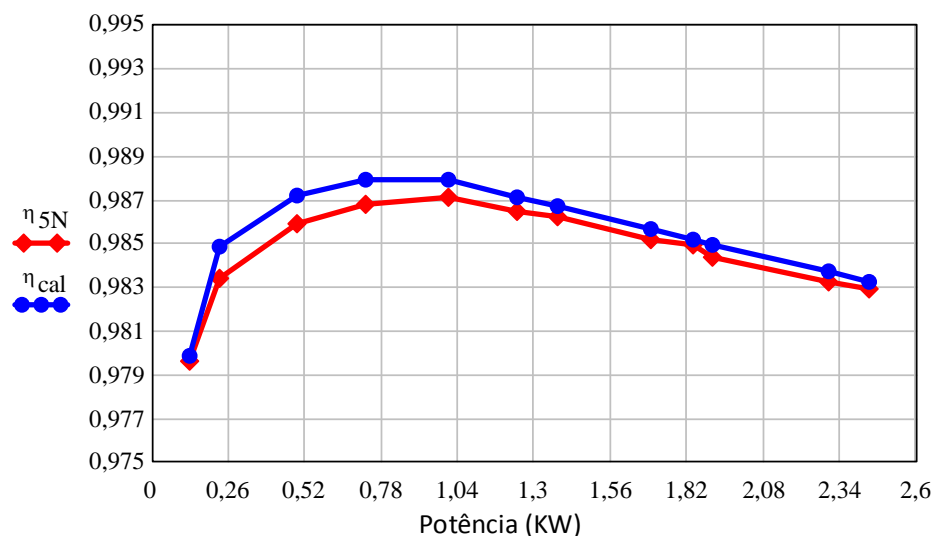
(PCI), as quais não foram consideradas nas equações e simulações. Também, na prática, a fonte  $V_{CC}$  sofre uma pequena redução de tensão no momento do degrau de referência. Entretanto, o resultado foi satisfatório, pois o equacionamento descreve com boa precisão o comportamento dinâmico da planta.

Na Figura 101 são indicadas as curvas de rendimento do conversor, onde comparam-se os resultados obtidos nos ensaios experimentais e por meio das equações apresentadas no capítulo anterior. Deste modo, verifica-se que a metodologia adotada para estimar o rendimento do conversor ficou muito próxima a encontrada na prática.

Visualiza-se na Figura 101 que o rendimento máximo do conversor é de aproximadamente 98,706 %, sendo este um excelente resultado se comparado com topologias clássicas nesta faixa de potência.

Devido à disposição dos interruptores de potência que compõem a topologia estudada, é possível que o conversor opere como um inversor ponte completa. Para isto, é necessário desabilitar os MOSFETs cinco e seis por meio de uma estratégia de modulação diferente. Assim, utilizando os mesmos componentes, faz-se uma comparação justa entre a topologia estudada nesta Dissertação e a topologia clássica do inversor ponte completa, visando demonstrar experimentalmente as características de rendimento. Demonstra-se na Figura 102 os resultados experimentais de rendimento do conversor ponte completa juntamente com o conversor CC-CA

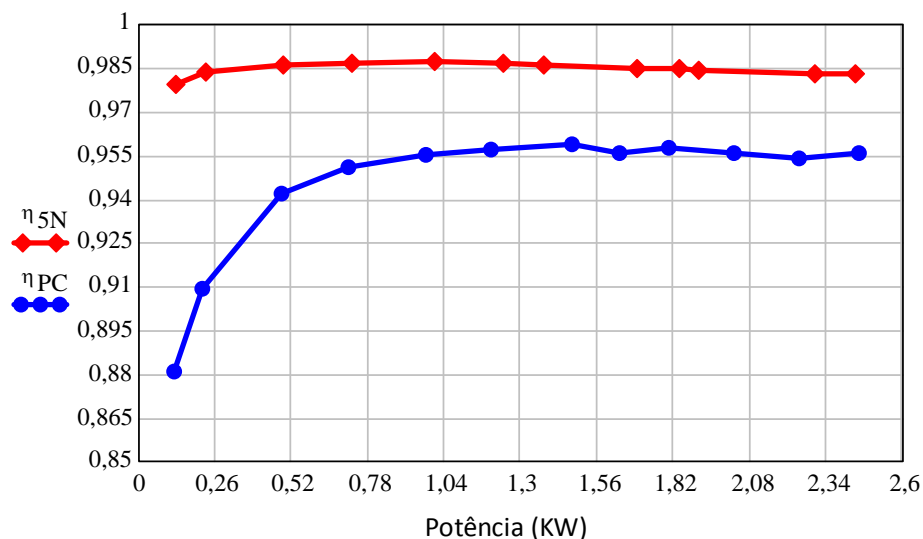
**Figura 101 –** Rendimento experimental (vermelho) e Rendimento estimado no equacionamento do conversor CC-CA bidirecional monofásico tipo T de cinco níveis (azul).



Fonte: Autoria própria.

bidirecional monofásico tipo T de cinco níveis.

**Figura 102 –** Comparativo de rendimento experimental entre a topologia abordada neste estudo (vermelho) e o conversor ponte completa monofásico (azul).



Fonte: Autoria própria.

Portanto, mediante ao comparativo das informações apresentadas nas Figuras 101 e 102 fica evidente o rendimento superior do conversor CC-CA bidirecional tipo T de cinco níveis. Outra importante característica no rendimento da topologia estudada pode ser observada na Figura 102, onde o rendimento demonstra pouca variação para uma ampla faixa de potência, diferentemente do conversor ponte completa.



Sabe-se que na maioria das aplicações nem sempre é possível a operação no ponto de máximo rendimento. Sendo assim, algumas formas alternativas de indicação de rendimento global são encontradas na literatura, dentre elas a *California Energy Commission* (CEC) e a *European Union* (EU). Estas normas consideram as condições climáticas locais, ou seja, nos continentes americano e europeu. Deste modo, uma pequena diferenciação é observada, porém, com resultados finais muito próximos, conforme indicam-se nas equações (181) e (182).

$$\eta_{EU} = \left( \begin{array}{l} \eta_{5\%} \cdot 0,03 + \eta_{10\%} \cdot 0,06 + \eta_{20\%} \cdot 0,13 + \eta_{30\%} \cdot 0,1+ \\ + \eta_{50\%} \cdot 0,48 + \eta_{100\%} \cdot 0,2 \end{array} \right)$$

$$\eta_{EU} = \left( \begin{array}{l} 0.9796 \cdot 0,03 + 0.98341 \cdot 0,06 + 0.98589 \cdot 0,13 + 0.98678 \cdot 0,1+ \\ + 0.9864 \cdot 0,48 + 0.98287 \cdot 0,2 \end{array} \right) \quad (181)$$

$$\eta_{EU} = 98.528\%$$

$$\eta_{CEC} = \left( \begin{array}{l} \eta_{10\%} \cdot 0,04 + \eta_{20\%} \cdot 0,05 + \eta_{30\%} \cdot 0,12 + \eta_{50\%} \cdot 0,21+ \\ + \eta_{75\%} \cdot 0,53 + \eta_{100\%} \cdot 0,05 \end{array} \right) \quad (182)$$

$$\eta_{CEC} = 98.533\%$$

Novamente, por meio das expressões (181) e (182), verificam-se os excelentes resultados no rendimento do conversor (nesta faixa de potência), justificado pela característica da curva mais plana do conversor CC-CA bidirecional monofásico tipo T de cinco níveis. Assim, com o objetivo de quantificar a diferença de rendimentos encontrados nos resultados experimentais entre o conversor abordado neste estudo e a topologia do ponte completa, a expressão (183) é indicada para a curva de rendimento do conversor ponte completa.

$$\eta_{EU\_pc} = \left( \begin{array}{l} 0.88079 \cdot 0,03 + 0.90952 \cdot 0,06 + 0.94194 \cdot 0,13 + 0.95111 \cdot 0,1+ \\ + 0.95693 \cdot 0,48 + 0.95611 \cdot 0,2 \end{array} \right) \quad (183)$$

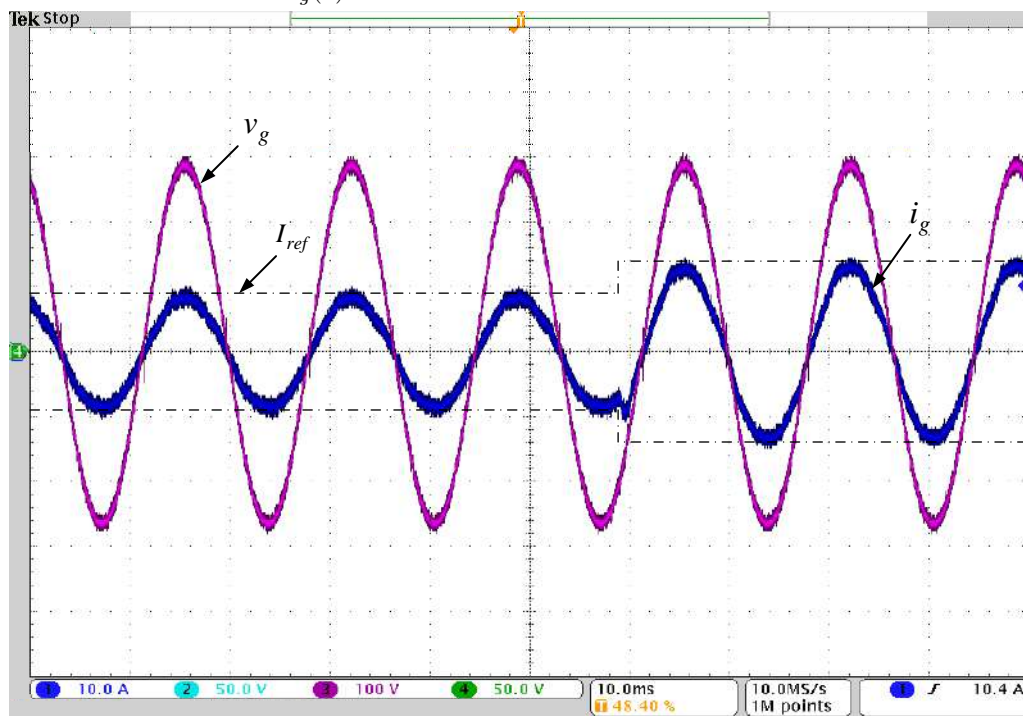
$$\eta_{EU\_pc} = 94.911\%$$

### 5.3.2 Operação em Malha Fechada Sem Conexão Com a Rede

Primeiramente é verificado o funcionamento do conversor em malha fechada, sem conexão com a rede de distribuição de energia. Deste modo, serão apresentados os resultados experimentais da implementação do controle para: tensão  $v_g(\theta)$ , corrente  $i_{Lg}(\theta, t)$  e a tensão nos capacitores do barramento CC ( $v_{C1}$  e  $v_{C2}$ ).

Com o objetivo de ajustar a corrente injetada na carga  $R_g$  (resistência nominal de  $19,36 \Omega$ ) utilizando o controlador projetado na seção 4.7 deste documento, foram obtidos os resultados indicados nas Figuras 103 e 104. Deste modo, mediante a um degrau no valor de pico da corrente de referência (onde inicialmente é de 9 A e passa a ser 14 A) é verificado o desempenho do controlador de corrente. Para melhor visualização do transitório de corrente, a Figura 104 é indicada, onde é possível ver o tempo de acomodação ( $st$ ).

**Figura 103 – Resultado experimental conversor operando em malha fechada, com controle da corrente  $i_g(\theta)$ .**

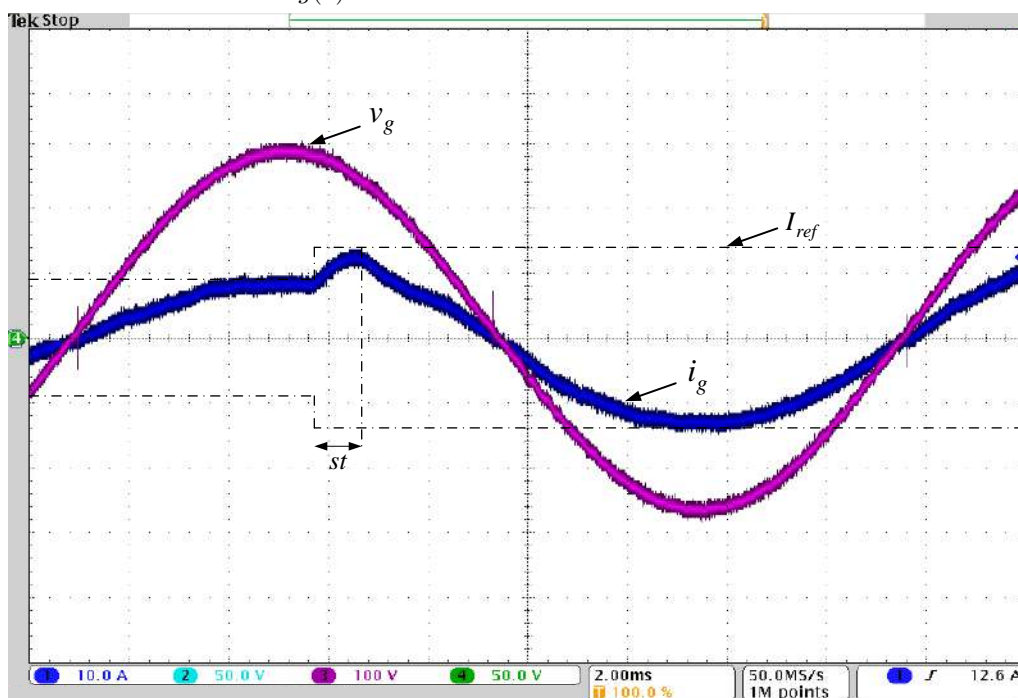


Fonte: Autoria própria.

O desempenho do conversor operando em malha fechada para controle de corrente foi satisfatório, condizendo com as especificações previamente definidas na seção 4.7 bem como nos resultados de simulações. Observa-se na Figura 104 que no sinal de corrente ( $i_g(\theta)$ ) o tempo de estabilização ( $st$ ) foi de aproximadamente 1 ms, com pouco sobressinal. Deste modo, o tempo de  $st$  ficou muito próximo ao projetado no capítulo 4 e indicado na Figura 67.

Conforme comentado anteriormente, quando o conversor opera em malha fechada é possível que ocorra o desbalanceamento da tensão nos capacitores  $C_1$  e  $C_2$  durante transitórios de carga ou até mesmo em situações em que a energia fornecida para a fonte  $V_{CC}$  apresente variações. Se isto ocorrer, a qualidade e simetria do sinal alternado gerado pelo conversor fica comprometido. Deste modo, na Figura 105 são indicados os resultados experimentais do conversor operando com e sem o controle de tensão nestes elementos.

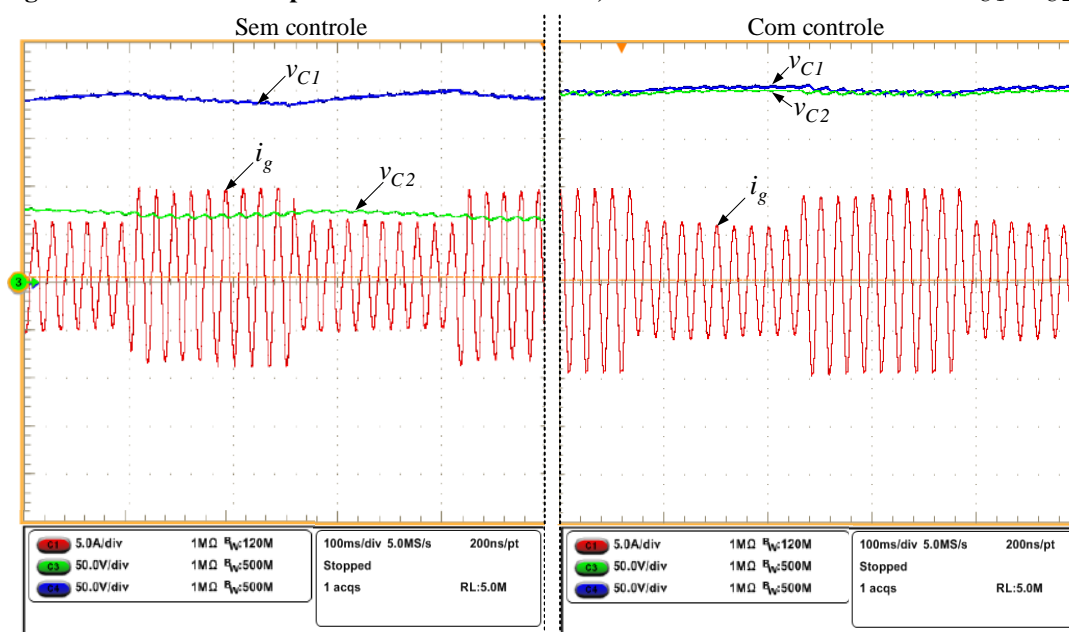
Figura 104 – Resultado experimental conversor operando em malha fechada, com controle da corrente  $i_g(\theta)$ .



Fonte: Autoria própria.

Analisando a Figura 105 fica evidente a necessidade da implementação do controle de tensão nos capacitores  $C_1$  e  $C_2$ . Na mesma figura nota-se que a solução implementada foi capaz de compensar o desbalanceamento gerado durante um transitório da corrente  $i_g(\theta)$ , que leva ao desequilíbrio das tensões  $v_{C1}$  e  $v_{C2}$  em regime permanente.

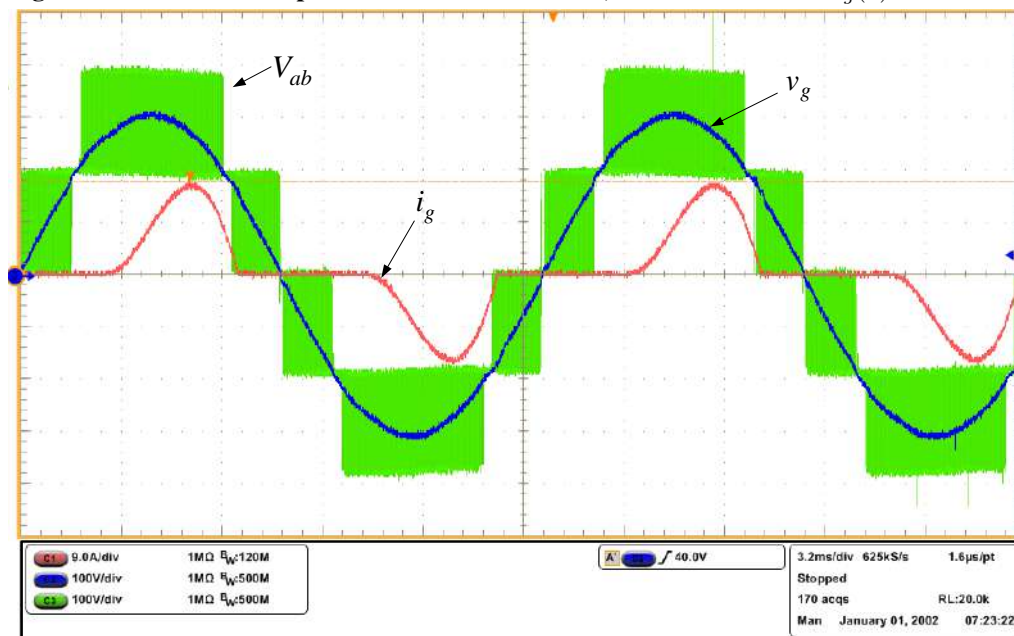
Figura 105 – Conversor operando em malha fechada, com e sem controle das tensões  $v_{C1}$  e  $v_{C2}$ .



Fonte: Autoria própria.

Comumente, inversores alimentam cargas não lineares, dentre elas os retificadores. Deste modo, visando verificar a operação do conversor, na Figura 106 são indicadas as principais formas de ondas. Assim, a carga não linear é constituída por uma ponte retificadora, um capacitor e uma resistência.

Figura 106 – Conversor operando em malha fechada, controle da tensão  $v_g(\theta)$ .



Fonte: Autoria própria.

Nota-se na Figura 106 que mesmo a carga apresentando uma corrente bastante distorcida, o controle implementado consegue manter a tensão  $v_g(\theta)$  com boa qualidade, conforme visualiza-se na Tabela 20.

Tabela 20 – Análise de qualidade dos sinais  $i_g(\theta)$  e  $v_g(\theta)$ , em malha fechada.

Descrição	Valor
TDH de tensão $v_g$	1,77 %
TDH de corrente $i_g$	71,81 %
Frequência $f$	59,95 Hz
Tensão eficaz $v_g$	221,32 V
Corrente eficaz $i_g$	7,06 A
Potência ativa	1167,9 W
Potência aparente	1562 VA
Fator de potência	0,747

Fonte: Autoria própria.

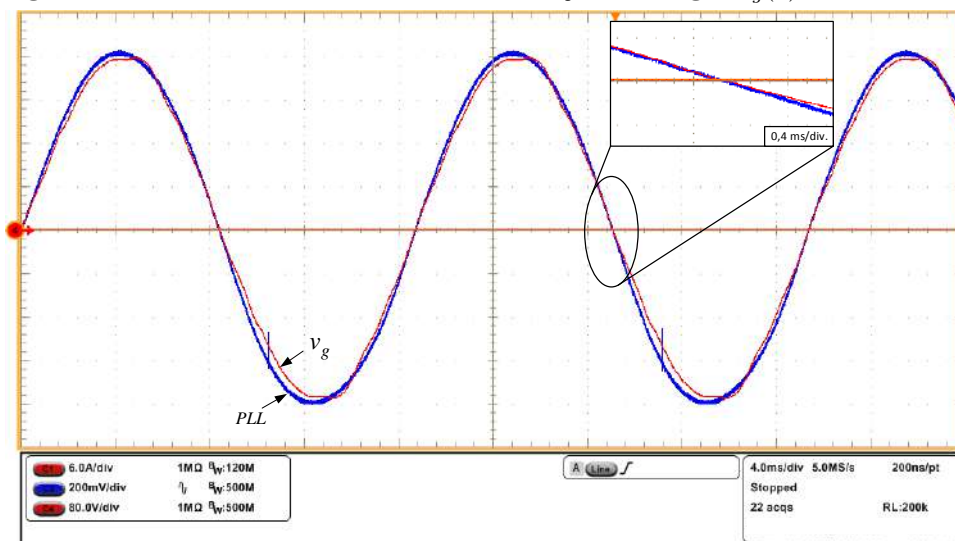
A operação em malha fechada com controle de tensão sem conexão com a rede de distribuição de energia ocorreu de acordo com o esperado, pois manteve a tensão  $v_g(\theta)$  senoidal com baixa TDH (1,77 %), mesmo a corrente  $i_g(\theta)$  apresentando elevada TDH (71,31 %).

### 5.3.3 Operação em Malha Fechada e Conectado à Rede

Com o objetivo de conectar o conversor a rede de distribuição de energia, inicialmente verifica-se o funcionamento do PLL, onde o mesmo foi projetado para rastrear a tensão da rede de distribuição de energia  $v_g(\theta)$ .

Sabe-se que o sinal gerado pelo PLL é inserido no sinal de referência, onde a contribuição do PLL está na frequência deste sinal. Assim, utilizando uma saída analógica do DSP, o sinal de referência é observado. Na Figura 107 são apresentados os sinais de tensão da rede de distribuição e a referência com a inclusão do PLL (desconsiderar a amplitude dos sinais, pois então em escalas diferentes).

**Figura 107 – Sinais de tensão da rede de distribuição de energia ( $v_g(\theta)$ ) e PLL.**

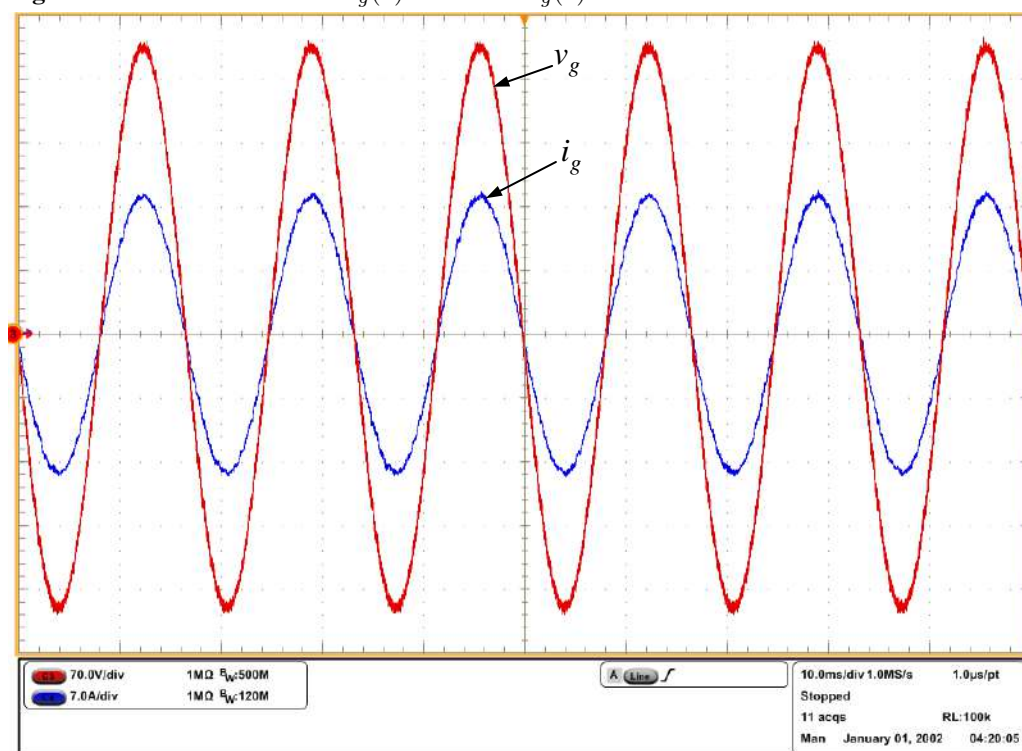


**Fonte: Autoria própria.**

Com isto, observa-se na Figura 107 que o sinal de referência utilizado para malha fechada de corrente está sincronizado com a tensão da rede. Portanto, é possível iniciar os testes do conversor operando em malha fechada e conectado à rede de distribuição de energia. Também, verifica-se na Figura 107 um pouco de distorção no sinal de tensão da rede ( $v_g(\theta)$ ), entretanto, o sinal gerado pelo PLL consegue extrair a componente fundamental com excelente qualidade.

A partir de uma referência de corrente definida ( $I_p \cdot \sin(\theta + \phi)$ ), verifica-se o desempenho do sistema. Assim, na Figura 108 observa-se o desempenho dos controladores projetados, onde são visualizadas as formas de onda da tensão da rede e a corrente injetada na rede, com o conversor operando na potência nominal.

Figura 108 – Sinais de tensão  $v_g(\theta)$  e corrente  $i_g(\theta)$ .



Fonte: Autoria própria.

Observando a Figura 108 verifica-se que a corrente está em fase com a tensão da rede e, devido à polarização utilizada no sensor, a corrente está sendo injetada na fonte  $v_g(\theta)$ .

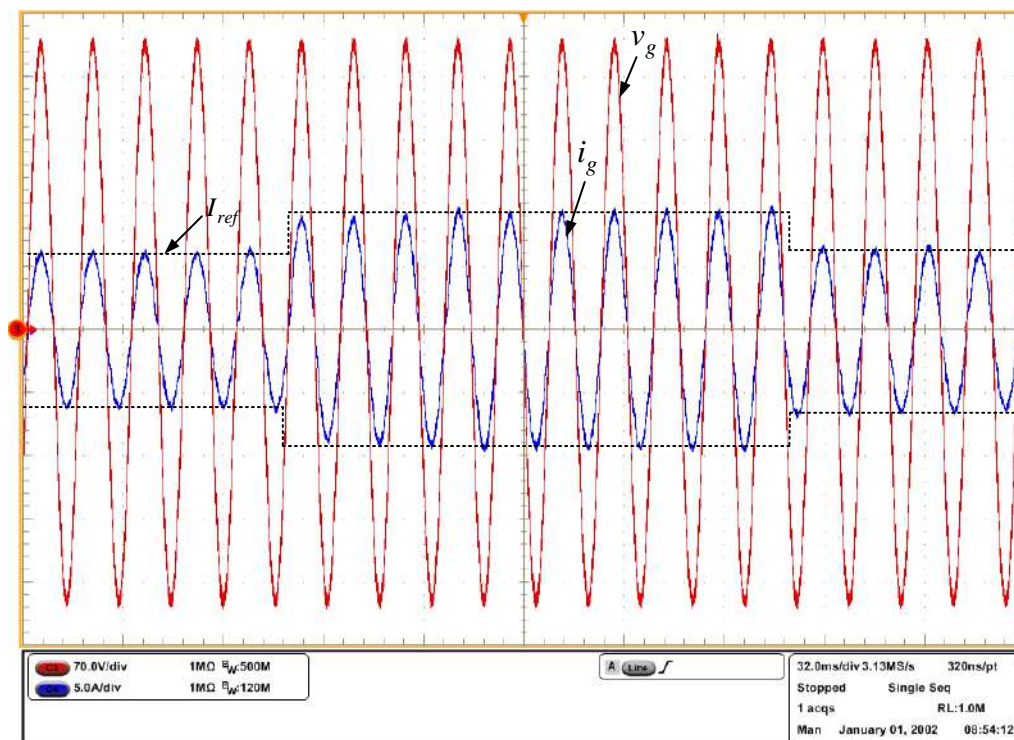
A fim de verificar o desempenho do controlador de corrente quando o conversor está conectado a rede, aplica-se degrau de referência de corrente. Assim, o valor de pico da referência de corrente é trocado de 6 A para 10 A, como pode ser visualizado na Figura 109.

Na Figura 109 identifica-se o desempenho do controlador, onde o mesmo apresentou resultado satisfatório, levando rapidamente a corrente para o valor referenciado, com tempo de acomodação de aproximadamente 1 ms, que é muito próximo aos resultados de simulação.

Com o intuito de verificar a qualidade do controlador de corrente projetado, uma curva da distorção harmônica da corrente  $i_g(\theta)$  é observada na Figura 110.

Observando a Figura 110 nota-se que para potência nominal a TDH foi de aproximadamente 1,5%. Quando o conversor processa potências menores que 30 % da potência nominal, observam-se valores de TDH acima de 5%. Para melhorar o desempenho dos controladores de corrente em baixa potência, uma otimização pode ser feita, onde acredita-se que uma solução interessante é trabalhar com controladores com ganhos adaptativos e dependentes da amplitude da corrente de referência. Outro fator impactante no aumento da TDH em baixa potência é que para correntes menores a entrada analógica do processador recebe sinais de tensão menores

**Figura 109 – Resultado experimental conversor operando em malha fechada como inversor e conectado à rede.**



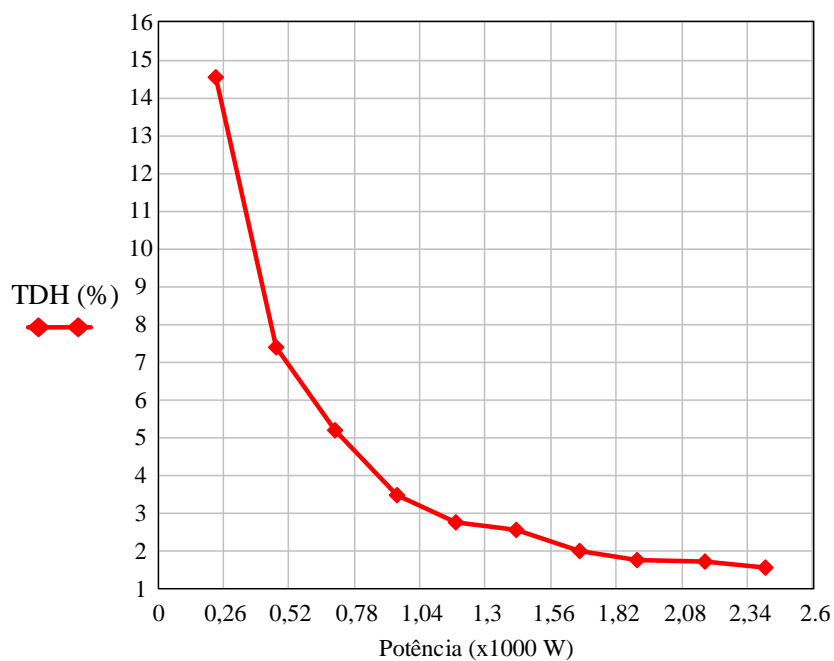
**Fonte: Autoria própria.**

e próximos a zero, resultando em uma maior relação sinal-ruído (SNR), dificultando a leitura da real corrente que está sendo processada pelo conversor. Assim, uma solução interessante para leitura da corrente  $i_g(\theta)$  é a implementação de um circuito de tratamento de sinal com ganho variável, onde para correntes  $i_g(\theta)$  menores o ganho deste circuito deve ser maior. Já para correntes mais elevadas o ganho do circuito de tratamento de sinal tenda a ser menor. Outra forma, que possivelmente reduza a SNR, é fazer a leitura de corrente utilizando amplificadores operacionais diferenciais, bem como as entradas analógicas do DSP.

A operação como retificador também foi verificada. Assim, por meio de uma nova referência de corrente, agora para  $\phi = 180^\circ$ , demonstram-se os resultados experimentais na Figura 111.

Analisando a Figura 111 verifica-se que a tensão nos capacitores ficou balanceada e a soma destas compõe a tensão  $V_{CC}$  de aproximadamente 400 V. Também, a corrente  $i_g(\theta)$  apresenta defasagem de  $180^\circ$  em relação a  $v_g(\theta)$ , indicando que o fluxo de corrente parte da fonte  $v_g(\theta)$  em direção a fonte  $V_{CC}$ , comprovando assim a capacidade de operação como retificador com fator de deslocamento unitário. Na operação como retificador, a corrente  $i_g(\theta)$  apresentou uma distorção maior se comparada a operação como inversor. Sendo assim, uma otimização no controlador de corrente deve ser realizada.

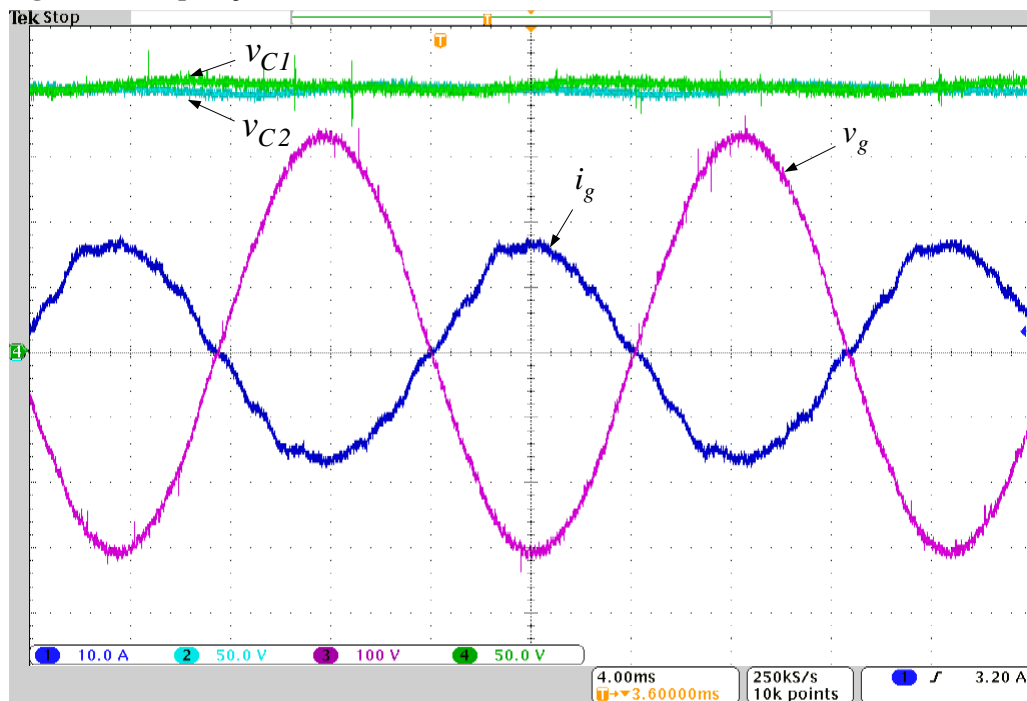
**Figura 110 – Curva da TDH da corrente  $i_g(\theta)$ , obtida experimentalmente.**



**Fonte: Autoria própria.**

Para melhor visualização, alguns valores encontrados a partir dos resultados experimentais foram agrupados em uma única tabela, conforme indica-se a seguir.

**Figura 111 – Operação como retificador.**



**Fonte: Autoria própria.**



**Tabela 21 – Comparativo entre resultados de simulação, experimental e equacionamento.**

	Resultados Experimentais	Resultados Simulações	Resultados Equações
Ondulação corrente $\Delta i_{Lg\cdot max}(\theta)$	1,86138 A	1,85272 A	1,85185 A
Ondulação corrente $\Delta i_{Lc\cdot max}(\theta)$	$\cong 0,02$ A	0,02186 A	0,02160 A
Ondulação tensão $\Delta v_{Cg\cdot max}(\theta)$	$\cong 2$ V	2,12136 V	2,10437 V
Ondulação tensão $\Delta v_{C1,2}(\theta)$	4,4 V	3,84405 V	4,00000 V

**Fonte: Autoria própria.**

#### 5.4 CONCLUSÃO

A partir dos resultados de simulação, todo o equacionamento abordado no decorrer deste estudo é inicialmente validado, pois apresentam boa concordância com os modelos matemáticos deduzidos no decorrer do documento. Os erros percentuais entre os valores de simulações e os valores obtidos pelas equações foram baixos, comprovando a veracidade da metodologia adotada para o equacionamento do conversor. Assim, diante dos bons resultados de simulações, a implementação prática do conversor CC-CA bidirecional monofásico tipo T de cinco níveis pode ser realizada.

Como forma de comprovação final, os resultados experimentais foram mostrados no decorrer deste capítulo. Assim como nos resultados de simulação, os resultados experimentais condizem com o equacionamento, bem como a descrição do funcionamento do conversor, indicados no capítulo 3. Portanto, por meio das formas de onda e dos valores apresentados neste capítulo, as características promissoras da topologia foram comprovadas.

Destaca-se a superior curva de rendimento encontrada quando comparada à topologia clássica do inversor ponto completa, onde o conversor CC-CA bidirecional monofásico tipo T de cinco níveis apresentou considerável diferença no valor de rendimento máximo e, principalmente, uma curva mais plana e constante, mantendo elevado rendimento por uma larga faixa de potência. Deste modo, por meio das equações (181) e (182) foi possível quantificar o impacto do formato da curva de rendimento apresentada.

As curvas de rendimento foram demonstradas somente para operação em malha aberta, pois esta propriedade depende de questões como potência processada, transições de tensão nas comutações, estratégia de modulação e corrente de gatilho dos interruptores. Assim, os resultados em malha fechada são similares aos indicados em malha aberta.

Devido às características da planta, onde adotou-se o modelo de filtro LCL para conexão com a rede de distribuição de energia, o controle mostrou maior complexidade. Como

forma de solução, optou-se pela técnica de amortecimento ativo, ou seja, o filtro *notch*. O desempenho dos controladores foi satisfatório, mantendo a TDH de corrente dentro de valores normatizados, até 30 % da potência nominal. Para a operação em potência nominal a TDH da corrente injetada na rede de distribuição de energia é de aproximadamente 1,5 %.

## 6 CONSIDERAÇÕES FINAIS

### 6.1 CONCLUSÕES

Diante dos desafios atualmente encontrados na eletrônica de potência, onde cada vez mais buscam-se conversores com elevado rendimento, baixa interferência eletromagnética, menor volume e custo reduzido, a topologia abordada neste estudo mostra grande potencial.

O conversor CC-CA bidirecional monofásico tipo T de cinco níveis destaca-se na qualidade da forma de onda gerada, reduzidas perdas nos semicondutores, no indutor  $L_g$  e também pela sua versatilidade. Deste modo, pode ser inserido em diversas aplicações, tais como, inversor, retificador, conversor CC-CA bidirecional ou até mesmo como filtro ativo.

A metodologia adotada para realizar a análise estática da estrutura se mostrou bastante eficaz, onde após as validações por simulações numéricas, chegou-se a resultados com baixo índice de erro. Os resultados de simulação e experimental também se mostraram adequados à análise dinâmica do conversor, comprovando a validade do equacionamento apresentado no decorrer desta Dissertação.

A escolha pela utilização do modelo de filtro LCL se dá pelo fato desta configuração entregar à rede de distribuição de energia uma corrente com melhor qualidade e baixa ondulação. Entretanto, este modelo de conexão apresenta maior complexidade no projeto de controle, como abordado brevemente no capítulo 4. Na literatura, diversas técnicas são propostas para melhorar o desempenho do controle, bem como reduzir a TDH da corrente  $i_g(\theta)$ . No entanto, o objetivo principal desta Dissertação é analisar a topologia apresentada, comparando-a com a topologia ponte completa convencional, a fim de identificar suas vantagens. É importante ressaltar que esta complexidade exigida ao controle ocorre devido ao filtro LCL, não sendo algo inerente ao conversor estudado. Ou seja, estas dificuldades também são verificadas na implementação de outras topologias, como o ponte completa convencional.

O projeto dos controladores para sincronismo com a rede e equilíbrio de tensão nos capacitores foi realizado de forma sucinta, não entrando em muitos detalhes de desempenho e otimização, em virtude do tempo disponível para conclusão desta Dissertação.

Como observado nos resultados experimentais, o conversor CC-CA bidirecional monofásico tipo T de cinco níveis atingiu elevados níveis de rendimento, mantendo níveis praticamente constantes por uma grande faixa de potência. Estes valores de rendimento foram alcan-

çados principalmente devido às baixas perdas por comutação, bem como a menor quantidade de semicondutores (quando comparado à conversores com mesma quantidade de níveis). As baixas perdas por comutação são justificadas por menores transições de tensão nas comutações e também pela estratégia de modulação adotada.

Devido às excelentes características de comutação dos semicondutores que compõem a estrutura, foi possível elevar a frequência de comutação a 50 kHz, reduzindo assim o volume dos magnéticos.

Os resultados experimentais comprovaram a estimativa de rendimento com boa precisão. O rendimento observado experimentalmente corroborou as característica de operação indicadas na análise estática, sendo verificado o valor máximo de 98,706 %. Além disso, na curva característica de rendimento, observou-se outra grande vantagem da topologia abordada neste estudo em relação ao conversor ponte completa, que é o rendimento praticamente constante por uma larga faixa de potência. Com isto, para o conversor CC-CA bidirecional monofásico tipo T de cinco níveis, valores superiores de rendimentos são encontrados para padrões americanos e europeus.

A topologia apresentada neste estudo mostra grande potencial para aplicação em energias renováveis, dentre elas, geração solar, geração eólica e micro redes bipolares. Entretanto, considerando as característica da topologia juntamente com a estratégia de modulação adotada, outras aplicações são possíveis, limitando-se apenas quanto aos tipos de conversão de energia, comumente definidas na literatura como conversores CC-CA, CA-CC e CC-CC, assim como os esforços nos semicondutores.

## 6.2 CONTRIBUIÇÕES

Uma importante contribuição desta Dissertação esta na estratégia de modulação adotada, a qual proporciona ao conversor a versatilidade nos modos de operação (inversor, retificador e filtro ativo) e, principalmente, na redução das perdas por comutação, pois dependendo do setor de operação, três ou dois semicondutores estão em condução. Assim, devido à modulação observou-se que, independente do setor, apenas um interruptor comuta de forma dissipativa. Os demais semicondutores apresentam comutação suave do tipo ZVS ou permanecem comandados durante todo o setor.

### 6.3 OBJETIVOS FUTUROS

Como objetivos futuros, pode-se otimizar o projeto dos controladores, com o intuito de reduzir a TDH da corrente  $i_g(\theta)$ . Também, seguindo no mesmo objetivo, buscar-se-á melhorar o circuito de aquisição do sinal de corrente, onde o mesmo possibilite trabalhar com ganho variável dependendo da corrente processada pelo conversor. Com isso, evita-se trabalhar com sinais muito baixos na entrada analógica do processador. Outra possível melhoria no circuito de aquisição de sinais pode ser feita substituindo os amplificadores operacionais *single-ended* por *differential*, bem como a entrada analógica do DSP, o que contribui na redução das interferências provocadas pelos ruídos nos sinais analógicos de medições de corrente e tensão.

Acredita-se que é possível aumentar ainda mais o rendimento do conversor. Para isto, novos modelos de semicondutores podem ser testados, melhorar o método para fabricação dos indutores (reduzindo a comprimento do fio) e testar diferentes frequências de comutação, a fim de encontrar um ponto ótimo de operação para a topologia.

Devido às características da topologia, é possível empregá-la em uma eventual aplicação como filtro ativo. Neste caso, o conversor deve ser conectado em paralelo com a rede. Também, para correntes distorcidas da rede, a tendência é que a corrente  $i_{L_c}(\theta)$  não seja mais senoidal como descrita no decorrer deste capítulo. Deste modo, o conversor injeta na rede uma corrente distorcida, com o intuito de tornar puramente senoidal a corrente drenada da fonte alternada. Com isto, tem-se a necessidade de fazer a leitura da corrente da fonte alternada e não somente em  $L_g$  ou  $L_c$ , como será posteriormente implementado neste estudo. Assim,  $i_{L_c}(\theta)$  não pode ser mais considerada igual a  $i_g(\theta)$ , como assumido no decorrer deste capítulo. Entretanto, a topologia pode operar perfeitamente na condição de filtro ativo.

## REFERÊNCIAS

BLASKO, Vladimir; KAURA, Vikram. A novel control to actively damp resonance in input *lc* filter of a three-phase voltage source converter. **IEEE Transactions on Industry Applications**, IEEE, v. 33, n. 2, p. 542–550, 1997. Citado na página 40.

DANNEHL, Joerg; LISERRE, Marco; FUCHS, Friedrich Wilhelm. Filter-based active damping of voltage source converters with *lcl* filter. **IEEE Transactions on Industrial Electronics**, IEEE, v. 58, n. 8, p. 3623–3633, 2011. Citado na página 40.

DANNEHL, Joerg; WESSELS, Christian; FUCHS, Friedrich Wilhelm. Limitations of voltage-oriented  $\pi$  current control of grid-connected pwm rectifiers with *lcl* filters. **IEEE Transactions on Industrial Electronics**, IEEE, v. 56, n. 2, p. 380–388, 2009. Citado na página 39.

DASGUPTA, Souvik et al. Lyapunov function-based current controller to control active and reactive power flow from a renewable energy source to a generalized three-phase microgrid system. **IEEE Transactions on Industrial Electronics**, IEEE, v. 60, n. 2, p. 799–813, 2013. Citado na página 39.

DICK, Christian P et al. Active damping of *lcl* resonance with minimum sensor effort by means of a digital infinite impulse response filter. In: IEEE. **2007 European Conference on Power Electronics and Applications**. [S.l.], 2007. p. 1–8. Citado na página 40.

FREIJEDO, Francisco D et al. Frequency tracking of digital resonant filters for control of power converters connected to public distribution systems. **IET Power Electronics**, IET, v. 4, n. 4, p. 454–462, 2011. Citado na página 41.

GERENT, Fernando Haeming et al. Metodologia de projeto de inversores monofásicos de tensão para cargas não-lineares. Florianópolis, SC, 2005. Citado 3 vezes nas páginas 23, 24 e 25.

HOLMES, D Grahame; LIPO, Thomas A. **Pulse width modulation for power converters: principles and practice**. [S.l.]: John Wiley & Sons, 2003. v. 18. Citado na página 25.

KHAZRAEI, Mostafa et al. Active capacitor voltage balancing in single-phase flying-capacitor multilevel power converters. **IEEE Transactions on Industrial Electronics**, IEEE, v. 59, n. 2,

p. 769–778, 2012. Citado na página 33.

KIM, Dong-Eok; LEE, Dong-Choon. Feedback linearization control of three-phase ups inverter systems. **IEEE Transactions on Industrial Electronics**, IEEE, v. 57, n. 3, p. 963–968, 2010. Citado na página 39.

KJÆR, Søren Bækthøj. **Design and control of an inverter for photovoltaic applications**. [S.l.]: Institute of Energy Technology, Aalborg University, 2005. Citado na página 113.

LASCU, Cristian et al. High performance current controller for selective harmonic compensation in active power filters. **IEEE Transactions on Power Electronics**, IEEE, v. 22, n. 5, p. 1826–1835, 2007. Citado na página 41.

LEI, Yi et al. An improved virtual resistance damping method for grid-connected inverters with lcl filters. In: IEEE. **Energy Conversion Congress and Exposition (ECCE), 2011 IEEE**. [S.l.], 2011. p. 3816–3822. Citado na página 39.

LISERRE, Marco; DELL'AQUILA, Antonio; BLAABJERG, Frede. Genetic algorithm-based design of the active damping for an lcl-filter three-phase active rectifier. **IEEE Transactions on Power Electronics**, IEEE, v. 19, n. 1, p. 76–86, 2004. Citado na página 40.

MEYNARD, TA; FOCH, Henry. Multi-level conversion: high voltage choppers and voltage-source inverters. In: IEEE. **Power Electronics Specialists Conference, 1992. PESC'92 Record., 23rd Annual IEEE**. [S.l.], 1992. p. 397–403. Citado 3 vezes nas páginas 27, 32 e 34.

NABAE, Akira; TAKAHASHI, Isao; AKAGI, Hirofumi. A new neutral-point-clamped pwm inverter. **IEEE Transactions on industry applications**, IEEE, n. 5, p. 518–523, 1981. Citado 2 vezes nas páginas 27 e 28.

NOGUCHI, Toshihiko et al. New h-bridge multilevel current-source pwm inverter with reduced switching device count. In: IEEE. **Power Electronics Conference (IPEC), 2010 International**. [S.l.], 2010. p. 1228–1235. Citado 2 vezes nas páginas 32 e 33.

OWEN, Edward L. History [origin of the inverter]. **IEEE Industry Applications Magazine**, IEEE, v. 2, n. 1, p. 64–66, 1996. Citado na página 19.

PAN, Donghua et al. Capacitor-current-feedback active damping with reduced computation delay for improving robustness of lcl-type grid-connected inverter. **IEEE Transactions on Power Electronics**, IEEE, v. 29, n. 7, p. 3414–3427, 2014. Citado na página 40.

PARKER, Stewart Geoffrey; MCGRATH, Brendan P; HOLMES, Donald Grahame. Regions of active damping control for lcl filters. **IEEE Transactions on Industry Applications**, IEEE, v. 50, n. 1, p. 424–432, 2014. Citado na página 39.

PENA-ALZOLA, Rafael et al. Analysis of the passive damping losses in lcl-filter-based grid converters. **IEEE Transactions on Power Electronics**, IEEE, v. 28, n. 6, p. 2642–2646, 2013. Citado na página 39.

\_\_\_\_\_. A self-commissioning notch filter for active damping in a three-phase lcl-filter-based grid-tie converter. **IEEE Trans. Power Electron.**, v. 29, n. 12, p. 6754–6761, 2014. Citado na página 40.

RASHID, Muhammad H. **Power electronics handbook**. [S.l.]: Butterworth-Heinemann, 2017. Citado na página 19.

ROIU, Daniel et al. New stationary frame control scheme for three-phase pwm rectifiers under unbalanced voltage dips conditions. **IEEE Transactions on Industry Applications**, IEEE, v. 46, n. 1, p. 268–277, 2010. Citado na página 41.

TAI, Tsang-Li; CHEN, Jian-Shiang. Ups inverter design using discrete-time sliding-mode control scheme. **IEEE Transactions on Industrial Electronics**, IEEE, v. 49, n. 1, p. 67–75, 2002. Citado na página 39.

TEODORESCU, Remus et al. A new control structure for grid-connected lcl pv inverters with zero steady-state error and selective harmonic compensation. In: IEEE. **Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004. APEC'04**. [S.l.], 2004. v. 1, p. 580–586. Citado na página 41.

\_\_\_\_\_. A stable three-phase lcl-filter based active rectifier without damping. In: IEEE. **Industry Applications Conference, 2003. 38th IAS Annual Meeting. Conference Record of the**. [S.l.], 2003. v. 3, p. 1552–1557. Citado na página 39.



\_\_\_\_\_. Proportional-resonant controllers and filters for grid-connected voltage-source converters. **IEE Proceedings-Electric Power Applications**, IET, v. 153, n. 5, p. 750–762, 2006. Citado 4 vezes nas páginas 39, 41, 42 e 118.

WANG, Xiongfei; BLAABJERG, Frede; LOH, Poh Chiang. Design-oriented analysis of resonance damping and harmonic compensation for lcl-filtered voltage source converters. In: IEEE. **Power Electronics Conference (IPEC-Hiroshima 2014-ECCE-ASIA), 2014 International**. [S.l.], 2014. p. 216–223. Citado 2 vezes nas páginas 42 e 43.

\_\_\_\_\_. Virtual damping of lcl-filtered voltage source converters with extended selective harmonic compensation. **IEEE Transactions on Power Electronics**, IEEE, v. 30, n. 9, p. 4726–4737, 2015. Citado na página 40.

\_\_\_\_\_. Grid-current-feedback active damping for lcl resonance in grid-connected voltage-source converters. **IEEE Transactions on Power Electronics**, IEEE, v. 31, n. 1, p. 213–223, 2016. Citado 2 vezes nas páginas 42 e 43.

WANG, Xiongfei et al. Virtual-impedance-based control for voltage-source and current-source converters. **IEEE Trans. Power Electron**, v. 30, n. 12, p. 7019–7037, 2015. Citado na página 39.

WU, Bin; NARIMANI, Mehdi. **High-power converters and AC drives**. [S.l.]: John Wiley & Sons, 2006. Citado 6 vezes nas páginas 30, 31, 32, 37, 38 e 172.

XIONG, Yali et al. New physical insights on power mosfet switching losses. **IEEE Transactions on Power Electronics**, IEEE, v. 24, n. 2, p. 525–531, 2009. Citado 3 vezes nas páginas 99, 100 e 184.

YAO, Wenli et al. Design and analysis of robust active damping for lcl filters using digital notch filters. **IEEE Transactions on Power Electronics**, IEEE, v. 32, n. 3, p. 2360–2375, 2017. Citado 5 vezes nas páginas 39, 40, 41, 120 e 121.

YEPES, Alejandro G et al. High-performance digital resonant controllers implemented with two integrators. **IEEE Transactions on Power Electronics**, IEEE, v. 26, n. 2, p. 563–576, 2011. Citado 2 vezes nas páginas 41 e 42.

ZHANG, Zhen; ZHANG, Junming; WU, Xinke. A single phase t-type inverter operating in boundary conduction mode. In: IEEE. **Energy Conversion Congress and Exposition (ECCE)**, 2016 IEEE. [S.l.], 2016. p. 1–6. Citado 5 vezes nas páginas 20, 35, 36, 43 e 44.

ZHOU, Peng; HE, Yikang; SUN, Dan. Improved direct power control of a dfig-based wind turbine during network unbalance. **IEEE Transactions on Power Electronics**, IEEE, v. 24, n. 11, p. 2465–2474, 2009. Citado na página 41.

ZMOOD, Daniel Nahum; HOLMES, Donald Grahame. Stationary frame current regulation of pwm inverters with zero steady-state error. **IEEE Transactions on power electronics**, IEEE, v. 18, n. 3, p. 814–822, 2003. Citado na página 41.

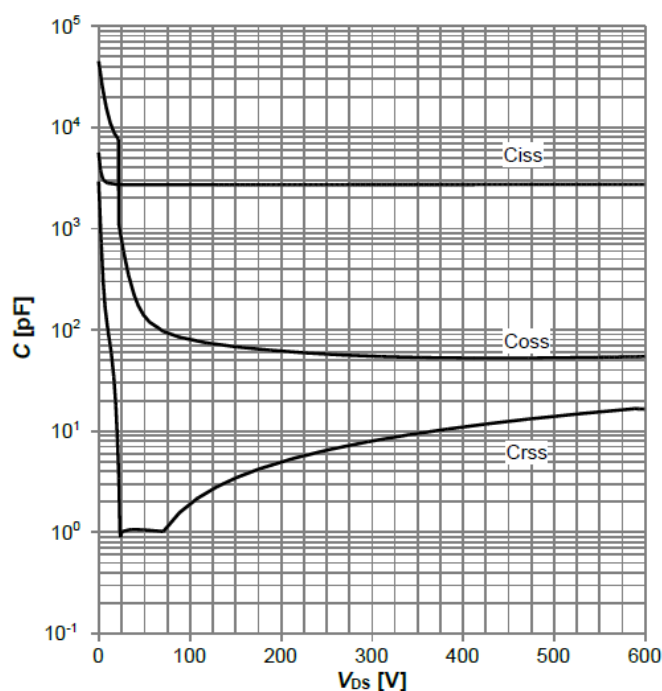
## **ANEXOS**

## ANEXO A – FIGURAS COMPLEMENTARES.

No anexo A são encontradas figuras que visam complementar o conteúdo abordado ao longo do texto, auxiliando na compreensão de questões pontuais.

Na Figura 112 são apresentadas as capacitâncias características do MOSFET CoolMos *IPW60R070CFD7*.

**Figura 112 – Capacitâncias nos MOSFETs do tipo CoolMos.**



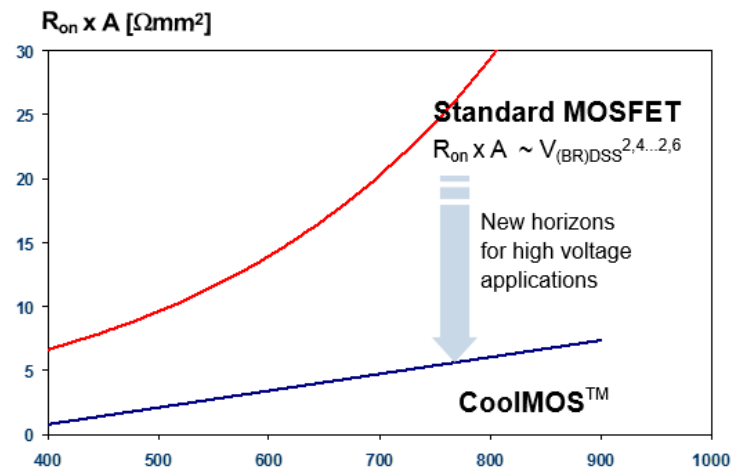
Fonte: *Datasheet - IPW60R070CFD7*.

Como citado no capítulo de revisão bibliográfica, componentes no tipo CoolMos apresentam vantagens em relação aos MOSFETs comuns de *Si*, dentre elas, a relação entre a resistência de condução, considerando a área, e a tensão reversa máxima, como observa-se na Figura 113.

Na Figura 114 é realizado um comparativo entre as modulações *phase-shifted* e *level-shifted*, com o objetivo de mensurar a TDH.

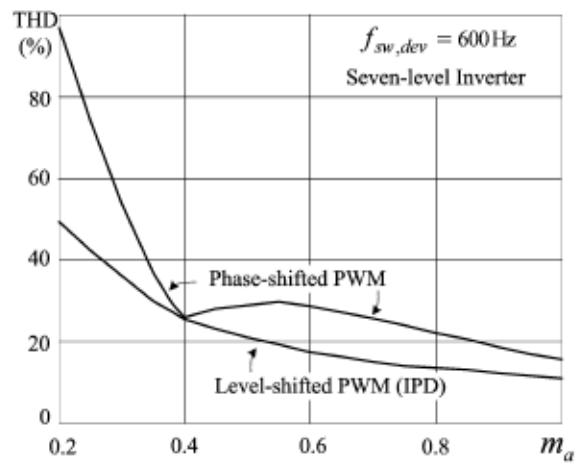
A partir das informações contidas no *datasheet* do componente IPW60R070CFD7, o valor da carga de gatilho é especificado, conforme ilustrado na Figura 115.

Figura 113 – Relação entre tensão e resistência por  $mm^2$ .



Fonte: Fabricante Infineon.

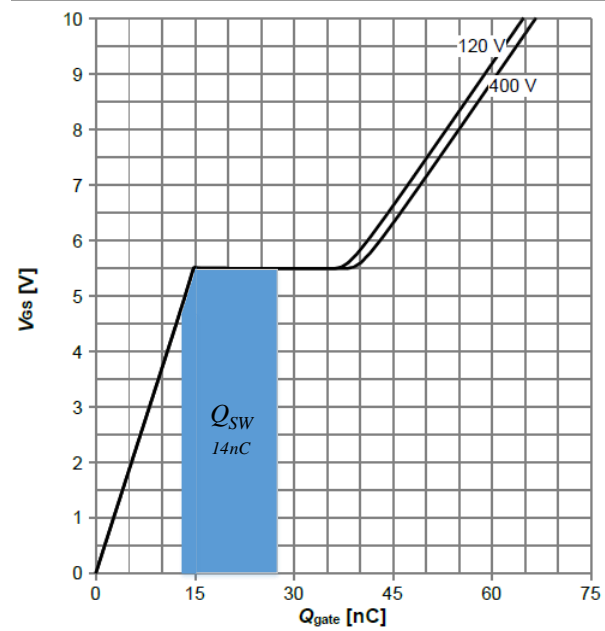
Figura 114 – Taxa de distorção harmônica, modulação *phase-shifted* e *level-shifted* (PD).



Fonte: Wu e Narimani (2006)

**Figura 115 – Curva típica de carga de gatilho.**

**Diagram 10: Typ. gate charge**



$V_{GS}=f(Q_{gate})$ ;  $I_D=11.0$  A pulsed; parameter:  $V_{DD}$

Fonte: Adaptada pelo autor (Datasheet componente IPW60R070CFD7).

## **APÊNDICES**

## APÊNDICE A - PLANILHAS DE CÁLCULOS.

### a) ESPECIFICAÇÕES DE PROJETO.

$$V_{CC} := 400V$$

$$v_g := 220V$$

$$P_g := 2500W$$

$$f_s := 50000Hz$$

$$V_p := v_g \cdot \sqrt{2} = 311.12698372 V$$

$$M := \frac{V_p}{V_{CC}} = 0.77781746$$

$$T_s := \frac{1}{f_s}$$

$$R_g := \frac{v_g^2}{P_g} = 19.36 \Omega$$

$$I_p := \frac{V_p}{R_g} = 16.07060866 A$$

$$i_g := \frac{v_g}{R_g} = 11.36363636 A$$

$$\delta(\theta) := \frac{V_p \cdot \sin(\theta)}{V_{CC}}$$

$$\theta_{\max} := \text{asin}\left(\frac{V_{CC}}{2 \cdot V_p}\right)$$

$$\phi := 0^\circ$$

$$f := 60Hz$$

### b) EQUAÇÕES ONDULAÇÕES:

#### b.1) Valores teóricos:

$$\Delta i_{L_{g\max}} := 0.1 \cdot I_p$$

$$\Delta i_{L_{g\max}} = 1.60706087 A$$

$$L_g := \frac{V_{CC}}{8 \cdot \Delta i_{L_{g\max}} \cdot f_s}$$

$$L_g = 0.62225397 \cdot \text{mH}$$

$$\Delta V_{g\max} := 0.01 \cdot V_p$$

$$\Delta V_{g\max} = 3.11126984 V$$

$$C_g := \frac{\Delta i_{L_{g\max}}}{8 \cdot \Delta V_{g\max} \cdot f_s}$$

$$C_g = 1.29132231 \cdot \mu\text{F}$$

$$\Delta i_{L_{c\max}} := 0.002 \cdot I_p$$

$$\Delta i_{L_{c\max}} = 0.03214122 A$$

$$L_c := \frac{\Delta V_{g\max}}{2\pi \Delta i_{L_{c\max}} \cdot f_s}$$

$$L_c = 0.30812397 \cdot \text{mH}$$

$$C_{g\_res} := \frac{25}{(\pi \cdot f_s)^2 \cdot L_g}$$

$$C_{g\_res} = 1.62829309 \cdot \mu\text{F}$$

$$\Delta V_{C1\_2} := 0.01 \cdot V_{CC}$$

$$f_{oL_g C_g} := \frac{1}{2\pi \cdot \sqrt{C_g \cdot L_g}}$$

$$f_{oL_c C_g} := \frac{1}{2\pi \cdot \sqrt{C_{g\_res} \cdot L_c}}$$

$$f_{oL_g C_g L_c} := \frac{1}{2\pi \cdot \sqrt{C_{g\_res} \cdot L_g \cdot L_c}}$$

$$f_{oL_g C_g} = 5.61460188 \cdot \text{KHz}$$

$$f_{oL_c C_g} = 7.10544201 \cdot \text{KHz}$$

$$f_{oL_g C_g L_c} = 8.68834312 \cdot \text{KHz}$$

#### b.2) Valores Experimentais:

$$L_{g\_ex} := 0.54 \text{mH}$$

$$L_{c\_ex} := 0.31 \text{mH}$$

$$C_{g\_ex} := 2.2 \mu\text{F}$$



$$f_{o_{LgCg}} := \frac{1}{2\pi \cdot \sqrt{C_{g\_ex} \cdot L_{g\_ex}}} \quad f_{o_{LcCg}} := \frac{1}{2\pi \cdot \sqrt{C_{g\_res} \cdot L_{c\_ex}}} \quad f_{o_{LgCgLc}} := \frac{1}{2\pi} \cdot \sqrt{\frac{L_{g\_ex} + L_{c\_ex}}{C_{g\_ex} \cdot L_{g\_ex} \cdot L_{c\_ex}}}$$

$$f_{o_{LgCg}} = 4.61755324 \cdot \text{KHz} \quad f_{o_{LcCg}} = 7.08390934 \cdot \text{KHz} \quad f_{o_{LgCgLc}} = 7.64610975 \cdot \text{KHz}$$

$$\Delta L_{g_{\text{máx\_corrig}}} := \frac{V_{CC}}{8 \cdot L_{g\_ex} \cdot f_s} \quad \Delta V_{g_{\text{máx\_corrig}}} := \frac{\Delta L_{g_{\text{máx\_corrig}}}}{8 f_s C_{g\_ex}} \quad \Delta L_{c_{\text{máx\_corrig}}} := \frac{\Delta V_{g_{\text{máx\_corrig}}}}{2\pi L_{c\_ex} \cdot f_s}$$

$$\Delta L_{g_{\text{máx\_corrig}}} = 1.85185185 \text{ A} \quad \Delta V_{g_{\text{máx\_corrig}}} = 2.1043771 \text{ V} \quad \Delta L_{c_{\text{máx\_corrig}}} = 0.02160787 \text{ A}$$

### c) ÂNGULOS DE TROCAS DE NÍVEIS.

Quando a tensão máxima de  $\delta(\theta)$  for maior que 0,5:

$$\theta_1 := \text{asin}\left(\frac{0.5}{M}\right) = 0.69817966 \quad \theta_{1s} := \frac{\theta_1 \cdot \frac{1}{120}}{\pi} = 1.85197906 \times 10^{-3}$$

$$\theta_2 := (\pi - \theta_1) = 2.443413 \quad \theta_{2s} := \frac{\theta_2 \cdot \frac{1}{120}}{\pi} = 6.48135427 \times 10^{-3}$$

$$\theta_3 := (\pi + \theta_1) = 3.83977231 \quad \theta_{3s} := \frac{(\theta_3) \cdot \frac{1}{120}}{\pi} = 0.01018531$$

$$\theta_4 := (2\pi - \theta_1) = 5.58500565 \quad \theta_{4s} := \frac{(\theta_4) \cdot \frac{1}{120}}{\pi} = 0.01481469$$

$$\theta_{M1} := \text{asin}\left(\frac{V_{CC}}{4 \cdot V_p}\right) = 0.32722041 \quad \theta_{M1\_s} := \frac{(\theta_{M1}) \cdot \frac{1}{120}}{\pi} = 8.67979104 \times 10^{-4}$$

$$\theta_{M2} := \text{asin}\left(\frac{3V_{CC}}{4 \cdot V_p}\right) = 1.30254753$$

### d) ESFORÇOS NOS SEMICONDUTORES.

Quando o índice de modulação  $M$  é  $\leq 0.5$  ou  $> 0.5$ , chegam-se em expressões diferentes. Assim indicam-se as expressões de correntes médias e eficazes, normalizadas, em cada interruptor.

$$I_{S1\_b}(M, \phi) := \begin{cases} \frac{(M \cdot \pi - 2)}{2\pi} \cdot (\cos(\phi)) & \text{if } M \leq 0.5 \\ \frac{(M \cdot \pi - 2)}{2\pi} \cdot (\cos(\phi)) & \text{if } M > 0.5 \end{cases}$$

$$I_{S1\_b}(M, \phi) = 0.07059884$$

$$I_{S1sim} := \frac{1.1305637A}{I_p}$$

$$I_{S1erro\%} := \left( \left| \frac{I_{S1\_b}(M, \phi)}{I_{S1sim}} - 1 \right| \cdot 100 \right)$$

$$I_{S1erro\%} = 0.35404334$$

$$i_{S1\_b}(M, \phi) := \begin{cases} \frac{\sqrt{3}}{6 \cdot \sqrt{\pi}} \cdot \sqrt{3\pi - 8M \cdot [1 + (\cos(\phi))^2]} & \text{if } M \leq 0.5 \\ \frac{\sqrt{3}}{6 \cdot \sqrt{M} \pi} \cdot \left[ \frac{\sqrt{M^2 - 0.25}}{M} \cdot [16M^2 \cdot (1 + \cos(\phi)^2) - (2 \cos(\phi))^2 + 2] \dots \right]^{0.5} & \text{if } M > 0.5 \\ + M \cdot \left( 12 \cdot \text{asin}\left(\frac{0.5}{M}\right) - 3\pi \right) - 8 \cdot M^2 \cdot (1 + \cos(\phi)^2) & \end{cases}$$

$$i_{S1\_b}(M, \phi) = 0.30922746$$

$$i_{S1sim} := \frac{4.9535046A}{I_p}$$

$$i_{S1erro\%} := \left( \left| \frac{i_{S1\_b}(M, \phi)}{i_{S1sim}} - 1 \right| \cdot 100 \right)$$

$$i_{S1erro\%} = 0.32237602$$

$$I_{S2\_b}(\phi) := \begin{cases} \frac{\cos(\phi)}{\pi} & \text{if } M \leq 0.5 \\ \frac{\cos(\phi)}{\pi} & \text{if } M > 0.5 \end{cases}$$

$$I_{S2\_b}(\phi) = 0.31830989$$

$$I_{S2sim} := \frac{5.1545978A}{I_p}$$

$$I_{S2erro\%} := \left( \left| \frac{I_{S2\_b}(\phi)}{I_{S2sim}} - 1 \right| \cdot 100 \right)$$

$$I_{S2erro\%} = 0.7597913$$

$$i_{S2\_b} := \begin{cases} \frac{1}{2} & \text{if } M \leq 0.5 \\ \frac{1}{2} & \text{if } M > 0.5 \end{cases}$$

$$i_{S2\_b} = 0.5$$

$$i_{S2sim} := \frac{8.092753A}{I_p}$$

$$i_{S2erro\%} := \left( \left| \frac{i_{S2\_b}}{i_{S2sim}} - 1 \right| \cdot 100 \right)$$

$$i_{S2erro\%} = 0.70987794$$

$$I_{S3\_b}(M, \phi) := \begin{cases} \frac{(M \cdot \pi - 2)}{2\pi} \cdot (\cos(\phi)) & \text{if } M \leq 0.5 \\ \frac{(M \cdot \pi - 2)}{2\pi} \cdot (\cos(\phi)) & \text{if } M > 0.5 \end{cases}$$

$$I_{S3\_b}(M, \phi) = 0.07059884$$

$$I_{S3sim} := \frac{1.1305637A}{I_p}$$

$$I_{S3erro\%} := \left( \left| \frac{I_{S3\_b}(M, \phi)}{I_{S3sim}} - 1 \right| \cdot 100 \right)$$

$$I_{S3erro\%} = 0.35404334$$

$$i_{S3\_b}(M, \phi) := \begin{cases} \frac{\sqrt{3}}{6 \cdot \sqrt{\pi}} \cdot \sqrt{3\pi - 8M \cdot [1 + (\cos(\phi))^2]} & \text{if } M \leq 0.5 \\ \left[ \frac{\sqrt{3}}{6 \cdot \sqrt{M\pi}} \cdot \frac{\sqrt{M^2 - 0.25}}{M} \cdot [16M^2 \cdot (1 + \cos(\phi)^2) - (2 \cos(\phi))^2 + 2] \dots \right]^{0.5} \\ \quad \left[ + M \cdot \left( 12 \cdot \text{asin}\left(\frac{0.5}{M}\right) - 3\pi \right) - 8 \cdot M^2 \cdot (1 + \cos(\phi)^2) \right] & \text{if } M > 0.5 \end{cases}$$

$$i_{S3\_b}(M, \phi) = 0.30922746$$

$$i_{S3sim} := \frac{4.9535046A}{I_p}$$

$$i_{S3erro\%} := \left( \left| \frac{i_{S3\_b}(M, \phi)}{i_{S3sim}} - 1 \right| \cdot 100 \right)$$

$$i_{S3erro\%} = 0.32237602$$

$$I_{S4\_b}(\phi) := \begin{cases} \frac{\cos(\phi)}{\pi} & \text{if } M \leq 0.5 \\ \frac{\cos(\phi)}{\pi} & \text{if } M > 0.5 \end{cases}$$

$$I_{S4\_b}(\phi) = 0.31830989$$

$$I_{S4sim} := \frac{5.1545978A}{I_p}$$

$$I_{S4erro\%} := \left( \left| \frac{I_{S4\_b}(\phi)}{I_{S4sim}} - 1 \right| \cdot 100 \right)$$

$$I_{S4erro\%} = 0.7597913$$

$$i_{S4\_b} := \begin{cases} \frac{1}{2} & \text{if } M \leq 0.5 \\ \frac{1}{2} & \text{if } M > 0.5 \end{cases}$$

$$i_{S4\_b} = 0.5$$

$$i_{S4sim} := \frac{8.092753A}{I_p}$$

$$i_{S4erro\%} := \left( \left| \frac{i_{S4\_b}}{i_{S4sim}} - 1 \right| \cdot 100 \right)$$

$$i_{S4erro\%} = 0.70987794$$

$$I_{S5\_b}(M, \phi) := \begin{cases} \frac{1}{2\pi} \left[ \int_0^{\pi} I_p \cdot \sin(t + \phi) \cdot (2 \cdot \delta(t)) dt + \int_{\pi}^{2\pi} I_p \cdot \sin(t + \phi) \cdot (-2 \cdot \delta(t)) dt \right] & \text{if } M \leq 0.5 \\ \frac{1}{2\pi} \left[ \int_0^{\theta_1} I_p \cdot \sin(t + \phi) \cdot (2 \cdot \delta(t)) dt + \int_{\theta_1}^{\theta_2} I_p \cdot \sin(t + \phi) \cdot [2 \cdot (1 - \delta(t))] dt \dots \right. \\ \left. + \int_{\theta_2}^{\pi} I_p \cdot \sin(t + \phi) \cdot (2 \cdot \delta(t)) dt + \int_{\pi}^{\theta_3} I_p \cdot \sin(t + \phi) \cdot (-2 \cdot \delta(t)) dt \dots \right. \\ \left. + \int_{\theta_3}^{\theta_4} I_p \cdot \sin(t + \phi) \cdot [2 \cdot (1 + \delta(t))] dt + \int_{\theta_4}^{2\pi} I_p \cdot \sin(t + \phi) \cdot (-2 \cdot \delta(t)) dt \right] & \text{if } M > 0.5 \end{cases}$$

$$I_{S5\_b}(M, \phi) = 0 \text{ A}$$

$$I_{S5sim} := -5.5716089 \cdot 10^{-3} \text{ A}$$

$$i_{S5\_b}(M, \phi) := \begin{cases} \frac{\sqrt{6M}}{3 \cdot \sqrt{\pi}} \cdot \sqrt{3 + \cos(2\phi)} & \text{if } M \leq 0.5 \\ \frac{\sqrt{6}}{6 \cdot \sqrt{M\pi}} \cdot \sqrt{(4M \cdot \cos(\phi))^2 \cdot \left[ \frac{1}{2} + \sqrt{1 - \frac{0.25}{M^2} \cdot \left( \frac{1}{4M^2} - 1 \right)} \right] - 2 \sqrt{1 - \frac{0.25}{M^2}} \dots} \right. \\ \left. + 8M^2 \cdot \left( 1 - 2 \cdot \sqrt{1 - \frac{0.25}{M^2}} \right) - 12M \cdot \text{asin}\left(\frac{0.5}{M}\right) + 6 \cdot M \pi} & \text{if } M > 0.5 \end{cases}$$

$$i_{S5\_b}(M, \phi) = 0.55565885$$

$$i_{S5sim} := \frac{8.9558824 \text{ A}}{I_p}$$

$$i_{S5erro\%} := \left( \left| \frac{i_{S5\_b}(M, \phi)}{i_{S5sim}} - 1 \right| \cdot 100 \right)$$

$$i_{S5erro\%} = 0.29150126$$

$$I_{S6\_b} := \begin{cases} \frac{1}{2\pi} \left[ \int_0^{\pi} -I_p \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) d\theta + \int_{\pi}^{2\pi} -I_p \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) d\theta \right] & \text{if } M \leq 0.5 \\ \frac{1}{2\pi} \left[ \int_0^{\theta_1} -I_p \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) d\theta + \int_{\theta_1}^{\theta_2} -I_p \cdot \sin(\theta + \phi) \cdot [2 \cdot (1 - \delta(\theta))] d\theta \dots \right. \\ \left. + \int_{\theta_2}^{\pi} -I_p \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) d\theta + \int_{\pi}^{\theta_3} -I_p \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) d\theta \dots \right. \\ \left. + \int_{\theta_3}^{\theta_4} -I_p \cdot \sin(\theta + \phi) \cdot [2 \cdot (1 + \delta(\theta))] d\theta + \int_{\theta_4}^{2\pi} -I_p \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) d\theta \right] & \text{if } M > 0.5 \end{cases}$$

$$I_{S6\_b} = 0 \text{ A}$$

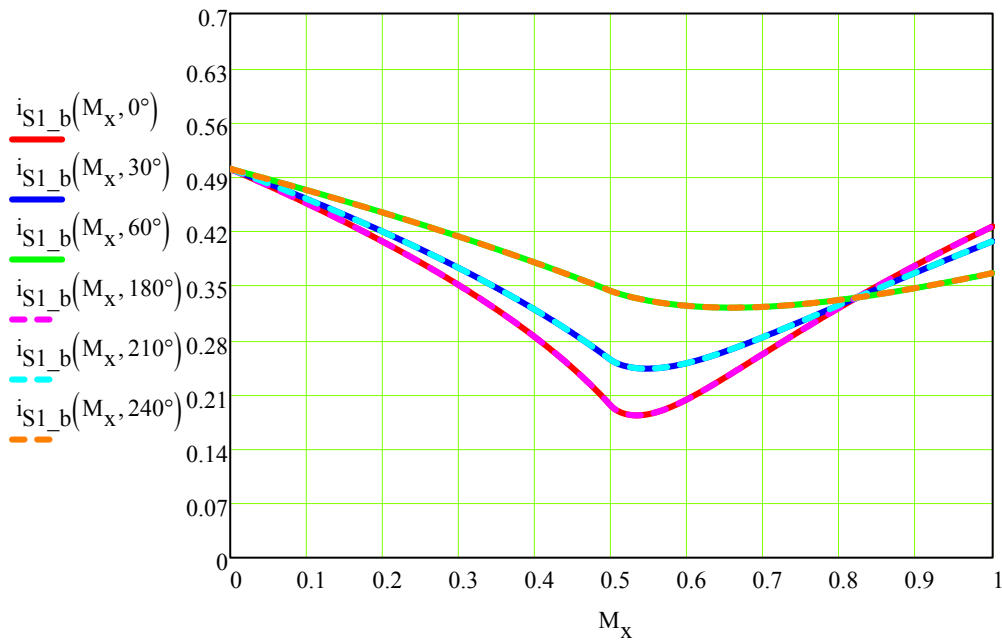
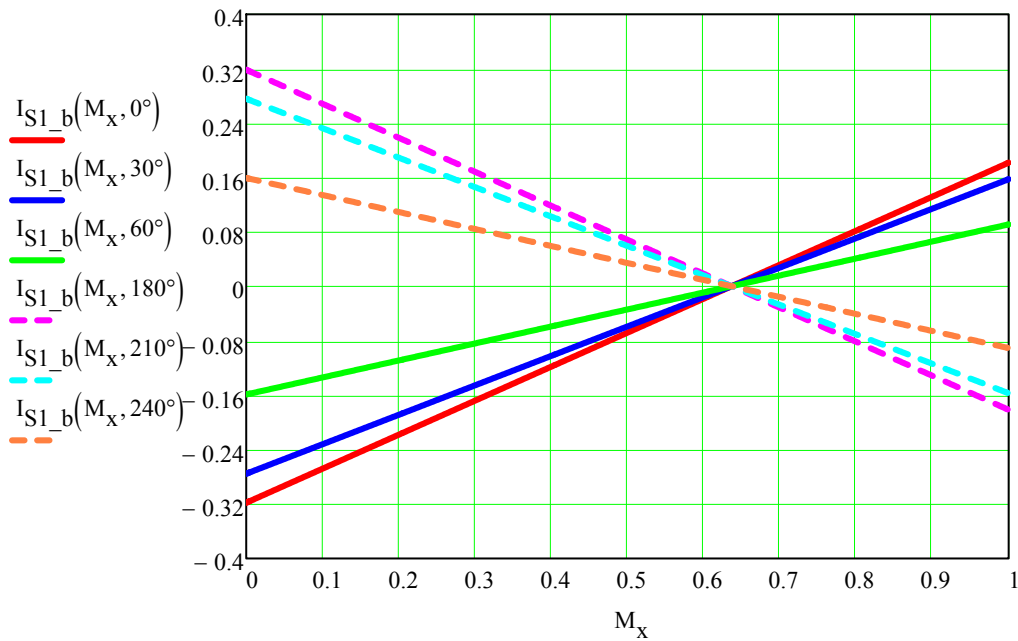
$$i_{S6\_b}(M, \phi) := \begin{cases} \frac{\sqrt{6M}}{3\sqrt{\pi}} \cdot \sqrt{3 + \cos(2\phi)} & \text{if } M \leq 0.5 \\ \frac{\sqrt{2} \cdot \sqrt{3}}{6\sqrt{M}\pi} \cdot \left[ (4M \cdot \cos(\phi))^2 \cdot \left[ \frac{1}{2} + \sqrt{1 - \frac{0.25}{M^2} \cdot \left( \frac{1}{4M^2} - 1 \right)} \right] - 2 \sqrt{1 - \frac{0.25}{M^2}} \dots \right. \\ \left. + 8M^2 \cdot \left( 1 - 2 \cdot \sqrt{1 - \frac{0.25}{M^2}} \right) - 12M \cdot \text{asin}\left(\frac{0.5}{M}\right) + 6 \cdot M \pi \right] & \text{if } M > 0.5 \end{cases}$$

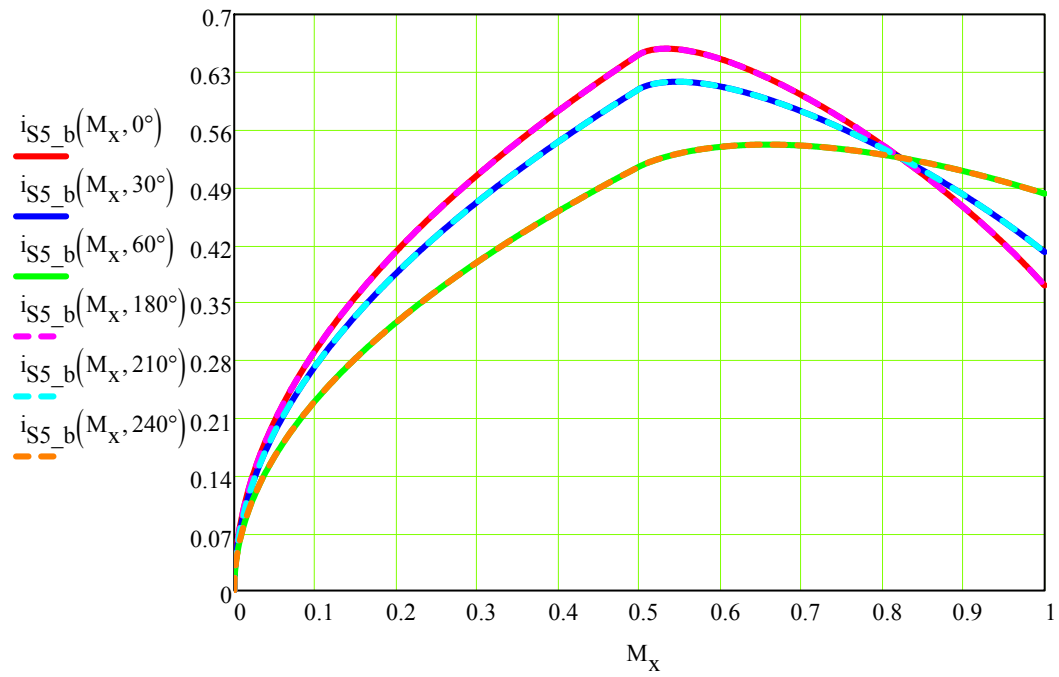
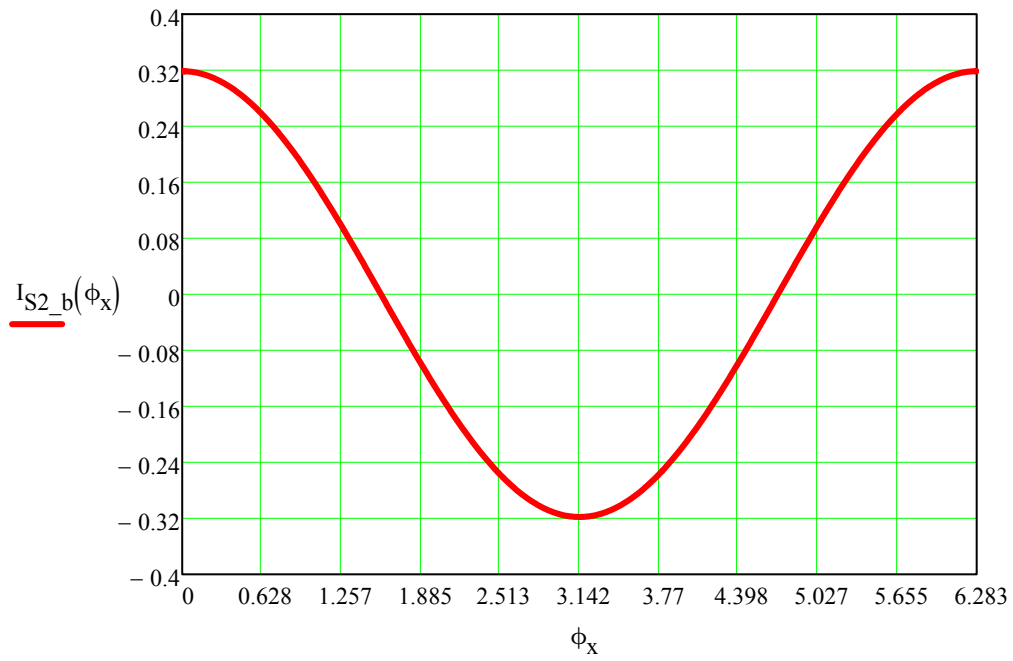
$i_{S6\_b}(M, \phi) = 0.55565885$

$i_{S6sim} := \frac{8.9558824A}{I_p}$

$i_{S6erro\%} := \left( \left| \frac{i_{S6\_b}(M, \phi)}{i_{S6sim}} - 1 \right| \cdot 100 \right)$

$i_{S6erro\%} = 0.29150126$





Correntes normalizadas nos capacitores  $C_1$  e  $C_2$ .

$$I_{C1\_2\_b} := \begin{cases} \frac{1}{2\pi} \cdot \left[ \int_0^\pi I_p \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) \, d\theta + \int_\pi^{2\pi} I_p \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) \, d\theta \right] & \text{if } M \leq 0.5 \\ \frac{1}{2\pi} \cdot \left[ \int_0^{\theta_1} \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) \, d\theta + \int_{\theta_1}^{\theta_2} \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot [2 \cdot (1 - \delta(\theta))] \, d\theta \dots \right. \\ \left. + \int_{\theta_2}^\pi \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot (2 \cdot \delta(\theta)) \, d\theta + \int_\pi^{\theta_3} \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) \, d\theta \dots \right. \\ \left. + \int_{\theta_3}^{\theta_4} \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot [2 \cdot (1 + \delta(\theta))] \, d\theta + \int_{\theta_4}^{2\pi} \frac{I_p}{2} \cdot \sin(\theta + \phi) \cdot (-2 \cdot \delta(\theta)) \, d\theta \right] & \text{if } M > 0.5 \end{cases}$$

$$I_{C1\_2\_b} = 0 \text{ A}$$

$$I_{C1\_2sim} := \frac{0.0022010332A}{I_p}$$

$$i_{C1\_2\_b}(M, \phi) := \begin{cases} \frac{\sqrt{6M}}{6 \cdot \sqrt{\pi}} \cdot \sqrt{3 + \cos(2\phi)} & \text{if } M \leq 0.5 \\ \frac{\sqrt{6}}{12 \cdot \sqrt{M} \pi} \cdot \sqrt{\left( (4M \cdot \cos(\phi))^2 \cdot \left[ \frac{1}{2} + \sqrt{1 - \frac{0.25}{M^2} \cdot \left( \frac{1}{4M^2} - 1 \right)} \right] - 2 \sqrt{1 - \frac{0.25}{M^2}} \dots \right. \right.} \\ \left. \left. + 8M^2 \cdot \left( 1 - 2 \cdot \sqrt{1 - \frac{0.25}{M^2}} \right) - 12M \cdot \text{asin}\left(\frac{0.5}{M}\right) + 6 \cdot M \pi \right)} & \text{if } M > 0.5 \end{cases}$$

$$i_{C1\_2\_b}(M, \phi) = 0.27782942$$

$$i_{C1\_2sim} := \frac{4.4796A}{I_p}$$

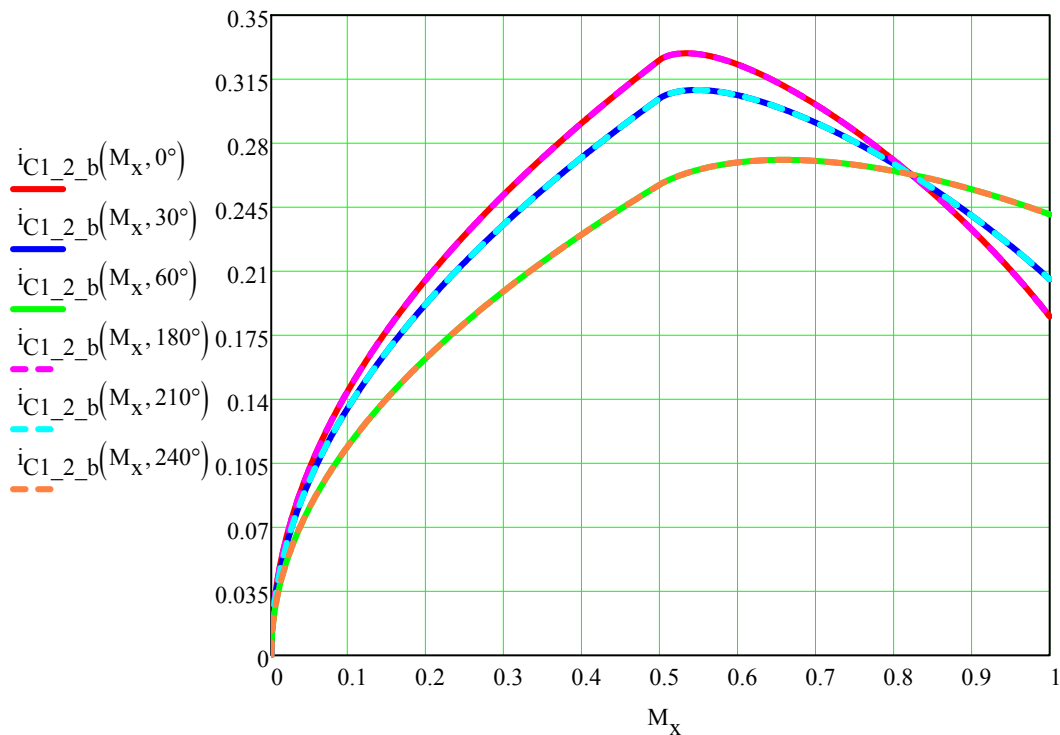
$$i_{C1\_2erro\%} := \left( \left| \frac{i_{C1\_2\_b}(M, \phi)}{i_{C1\_2sim}} - 1 \right| \cdot 100 \right)$$

$$i_{C1\_2erro\%} = 0.32842341$$

Escolha dos capacitores  $C_1$  e  $C_2$ , pelo critério de ondução máxima  $\Delta V_{C1\_2}$ :

$$C_{1\_2} := \begin{cases} \frac{I_p \cdot M \cdot \cos(\phi)}{4f \cdot \Delta V_{C1\_2}} & \text{if } M \leq 0.5 \\ \frac{I_p \cdot \cos(\phi)}{2\pi f \cdot \Delta V_{C1\_2}} \cdot \left( 2 \cdot M \cdot \text{asin}\left(\frac{0.5}{M}\right) + \sqrt{1 - \frac{1}{4M^2}} - \frac{M \cdot \pi}{2} \right) & \text{if } M > 0.5 \end{cases}$$

$$C_{1\_2} = 6.71756039 \times 10^{-3} \text{ F}$$



Corrente média e eficaz, normalizada, na fonte  $V_{CC}$ :

$$I_{CC\_b}(\phi) := \frac{M \cdot \cos(\phi)}{2}$$

$$I_{CC\_b}(\phi) = 0.38890873$$

$$I_{CCsim} := \frac{6.2632889A}{I_p}$$

$$I_{CCerro\%} := \left( \left| \frac{I_{CC\_b}(\phi)}{I_{CCsim}} - 1 \right| \cdot 100 \right)$$

$$I_{CCerro\%} = 0.21217128$$

$$i_{CC\_b}(M, \phi) := \begin{cases} \frac{\sqrt{6M}}{6\sqrt{\pi}} \cdot \sqrt{(\cos(2\phi) + 3)} & \text{if } M \leq 0.5 \\ \frac{1}{\sqrt{3\pi}} \cdot \sqrt{\left( \frac{1}{4M} \cdot \sqrt{1 - \frac{1}{4M^2}} \right) \cdot \left[ 1 + 8 \cdot M^2 + 8 \cdot M^2 \cdot (\cos(\phi))^2 - 2(\cos(\phi))^2 \right]} \dots & \text{if } M > 0.5 \\ \sqrt{\frac{3}{2} \cdot \text{asin}\left(\frac{0.5}{M}\right) + \left[ \frac{4M - 3\pi}{4} + M \cdot (\cos(\phi))^2 \right]} & \end{cases}$$

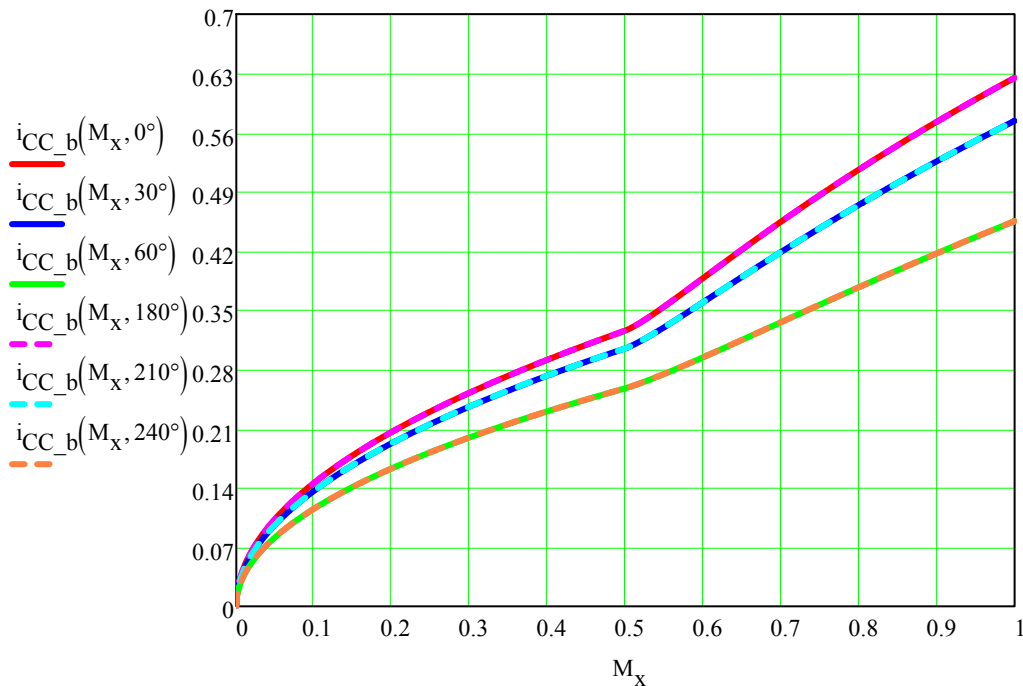
$$i_{CC\_b}(M, \phi) = 0.50291828$$

$$i_{CCsim} := \frac{8.0921921A}{I_p}$$

$$i_{CCerro\%} := \left( \left| \frac{i_{CC\_b}(M, \phi)}{i_{CCsim}} - 1 \right| \cdot 100 \right)$$

$$i_{CCerro\%} = 0.12344334$$





### e) CÁLCULO DE PERDAS NOS SEMICONDUTORES.

Com as grandezas obtidas acima é possível escolher os semicondutores adequados à esta aplicação. A seguir, encontram-se as perdas por condução e comutação, separadamente, em cada transistor ou diodo.

#### Transistor CoolMos: IPW60R070CFD7 e IPW60R031CFD7

Dados fornecidos pelo fabricante.

##### PW60R070CFD7:

$$R_{dSon} := 0.07\Omega$$

$$t_r := 28 \cdot 10^{-9} \text{ s}$$

$$I_{SF} := 43.3 \text{ A}$$

$$C_{oss} := 0 \text{ pF}$$

Para: 5% de  $I_g$ ,  $C_{ss} = 140 \text{ pF}$

10% de  $I_g$ ,  $C_{ss} = 130 \text{ pF}$

20% de  $I_g$ ,  $C_{ss} = 120 \text{ pF}$

Acima de 20% de  $I_g$ ,  $C_{ss} = 0$

$$V_{Sr} := 700 \text{ V}$$

$$t_f := 8 \cdot 10^{-9} \text{ s}$$

##### IPW60R031CFD7:

$$R_{dSon2} := 0.031\Omega$$

Dados estimados segundo metodologia apresentada em (XIONG et al., 2009):

$$V_{gs} := 15 \text{ V}$$

$$V_{Plat} := 5.5 \text{ V}$$

$$R_{gt} := 5.9\Omega + 68\Omega$$

$$Q_{sw} := 14 \text{ nC}$$

$$I_{Gs} := \frac{V_{gs} - V_{Plat}}{R_{gt}} = 0.1285521 \text{ A}$$

$$t_{on} := \frac{Q_{sw}}{I_{Gs}} = 1.08905263 \times 10^{-7} \text{ s}$$

$$t_{off} := t_{on}$$

$$V_{DS}(\theta) := \frac{V_{CC}}{2}$$

$$I_{DS}(\theta) := I_p \cdot \sin(\theta + \phi)$$

$$E_{on}(\theta) := \frac{t_{on} \cdot V_{DS}(\theta) \cdot I_{DS}(\theta)}{2}$$

$$E_{off}(\theta) := \frac{t_{off} \cdot V_{DS}(\theta) \cdot I_{DS}(\theta)}{2}$$

$$E_{com}(\theta) := E_{on}(\theta) + E_{off}(\theta)$$

Inicialmente, apenas as perdas observadas nas chaves são computadas.

$$P_{condS1} := R_{dSon} \cdot (I_p \cdot i_{S1\_b}(M, \phi))^2$$

$$P_{condS1} = 1.72869669 \text{ W}$$

$$P_{comS1} := \frac{f_s}{2\pi} \cdot \left( \int_{\theta_1}^{\theta_2} E_{com}(\theta) d\theta \right) + \frac{C_{oss} \cdot (V_{CC})^2 \cdot f_s}{2}$$

$$P_{comS1} = 4.26744381 \text{ W}$$

$$P_{S1} := P_{condS1} + P_{comS1}$$

$$P_{S1} = 5.99614049 \text{ W}$$

$$P_{condS2} := R_{dSon2} \cdot (I_p \cdot i_{S2\_b}(\phi))^2$$

$$P_{condS2} = 0.81119749 \text{ W}$$

$$P_{comS2} := 0 \text{ W}$$

$$P_{S2} := P_{condS2} + P_{comS2}$$

$$P_{S2} = 0.81119749 \text{ W}$$

$$P_{condS3} := P_{condS1}$$

$$P_{condS3} = 1.72869669 \text{ W}$$

$$P_{comS3} := P_{comS1}$$

$$P_{comS3} = 4.26744381 \text{ W}$$

$$P_{S3} := P_{condS3} + P_{comS3}$$

$$P_{S3} = 5.99614049 \text{ W}$$

$$P_{condS4} := P_{condS2}$$

$$P_{condS4} = 0.81119749 \text{ W}$$

$$P_{comS4} := P_{comS2}$$

$$P_{comS4} = 0$$

$$P_{S4} := P_{condS4} + P_{comS4}$$

$$P_{S4} = 0.81119749 \text{ W}$$

Perdas nas chaves 1 à 4:

$$P_{S\_CoolMos} := P_{S1} + P_{S2} + P_{S3} + P_{S4}$$

$$P_{S\_CoolMos} = 13.61467597 \text{ W}$$

Agora, analisando as perdas por comutação nos diodos em anti-paralelo:

$$P_{\text{comD1}} := \frac{-fs}{2\pi} \cdot \left( \int_{\pi}^{\theta_3} E_{\text{com}}(\theta) d\theta + \int_{\theta_4}^{2\pi} E_{\text{com}}(\theta) d\theta \right) \quad P_{\text{comD1}} = 1.30353263 \text{ W}$$

$$P_{\text{comD2}} := 0 \text{ W}$$

$$P_{\text{comD3}} := P_{\text{comD1}}$$

$$P_{\text{comD4}} := P_{\text{comD2}}$$

$$P_{\text{comD1}_3} := P_{\text{comD1}} + P_{\text{comD3}}$$

$$P_{\text{comD1}_3} = 2.60706527 \text{ W}$$

Somando todas as perdas nos componentes 1 à 4:

$$P_{T\_CoolMos1\_4} := P_{S1} + P_{S2} + P_{S3} + P_{S4} + P_{\text{comD1}_3}$$

$$P_{T\_CoolMos1\_4} = 16.22174124 \text{ W}$$

### Transistor CoolMos: IPW60R070CFD7

Dados fornecidos pelo fabricante.

$$R_{dson} := 0.07 \cdot \Omega$$

$$t_{rr} := 87 \cdot 10^{-9} \text{ s}$$

$$I_{SE} := 37.8 \text{ A}$$

$$V_{Sfr} := 700 \text{ V}$$

$$t_{fv} := 101 \cdot 10^{-9} \text{ s}$$

Dados estimados segundo metodologia apresentada em (XIONG et al., 2009):

$$V_{gs} := 15 \text{ V}$$

$$V_{Plat} := 5.5 \text{ V}$$

$$R_{gt} := 5.9 \Omega + 68 \Omega$$

$$Q_{sw} := 14 \text{ nC}$$

$$I_{Gst} := \frac{V_{gs} - V_{Plat}}{R_{gt}} = 0.1285521 \text{ A}$$

$$t_{onv} := \frac{Q_{sw}}{I_{Gst}}$$

$$t_{offv} := t_{on}$$

$$V_{DS}(\theta) := \frac{V_{CC}}{2}$$

$$I_{DS}(\theta) := I_p \cdot \sin(\theta + \phi)$$

$$E_{on}(\theta) := \frac{t_{on} \cdot V_{DS}(\theta) \cdot I_{DS}(\theta)}{2}$$

$$E_{off}(\theta) := \frac{t_{off} \cdot V_{DS}(\theta) \cdot I_{DS}(\theta)}{2}$$

$$E_{com}(\theta) := E_{on}(\theta) + E_{off}(\theta)$$

Novamente, considerando apenas as perdas nas chaves 5 e 6.

$$P_{\text{condS5}} := R_{\text{dSon}} \cdot (I_p \cdot i_{\text{S5\_b}}(M, \phi))^2 \quad P_{\text{condS5}} = 5.58186282 \text{ W}$$

$$P_{\text{comS5}} := \frac{f_s}{2\pi} \cdot \left( \int_0^{\theta_1} 2 E_{\text{com}}(\theta) d\theta \right) + \frac{C_{\text{oss}} \cdot (V_{\text{CC}})^2 \cdot f_s}{8} \quad P_{\text{comS5}} = 1.30353263 \text{ W}$$

$$P_{\text{S5}} := P_{\text{condS5}} + P_{\text{comS5}} \quad P_{\text{S5}} = 6.88539546 \text{ W}$$

$$P_{\text{condS6}} := P_{\text{condS5}} \quad P_{\text{condS6}} = 5.58186282 \text{ W}$$

$$P_{\text{comS6}} := \frac{-f_s}{2\pi} \cdot \left( \int_{\pi}^{\theta_3} 2 E_{\text{com}}(\theta) d\theta \right) + \frac{C_{\text{oss}} \cdot (V_{\text{CC}})^2 \cdot f_s}{8} \quad P_{\text{comS6}} = 1.30353263 \text{ W}$$

$$P_{\text{S6}} := P_{\text{condS6}} + P_{\text{comS6}} \quad P_{\text{S6}} = 6.88539546 \text{ W}$$

Perdas nas chaves 5 e 6:

$$P_{\text{S5\_6}} := P_{\text{S5}} + P_{\text{S6}} \quad P_{\text{S5\_6}} = 13.77079091 \text{ W}$$

Analisando as perdas por comutação nos diodos em anti-paralelo:

$$P_{\text{comD5}} := \frac{-f_s}{2\pi} \cdot \left( \int_{\theta_3}^{\theta_4} E_{\text{com}}(\theta) d\theta \right) \quad P_{\text{comD5}} = 4.26744381 \text{ W}$$

$$P_{\text{comD6}} := \frac{f_s}{2\pi} \cdot \left( \int_{\theta_1}^{\theta_2} E_{\text{com}}(\theta) d\theta \right) \quad P_{\text{comD6}} = 4.26744381 \text{ W}$$

$$P_{\text{comD5\_6}} := P_{\text{comD5}} + P_{\text{comD6}} \quad P_{\text{comD5\_6}} = 8.53488761 \text{ W}$$

Somando todas as perdas nos componentes 5 e 6:

$$P_{\text{T\_CoolMos5\_6}} := P_{\text{S5}} + P_{\text{S6}} + P_{\text{comD5\_6}} \quad P_{\text{T\_CoolMos5\_6}} = 22.30567852 \text{ W}$$

Portanto, as perdas estimadas nos semicondutores são indicadas a seguir, juntando as parcelas de condução e comutação, nos diodos e interruptores .

$$P_{\text{Semicondutores}} := P_{T\_CoolMos1\_4} + P_{T\_CoolMos5\_6}$$

$$P_{\text{Semicondutores}} = 38.52741976 \text{ W}$$

$$n := \frac{P_g}{P_g + P_{\text{Semicondutores}}} = 0.98482293$$

## Projeto Indutor de Alta Frequência:

### Especificações indutor Lo:

Indutância

$$L_g = 6.22253967 \times 10^{-4} \text{ H}$$

Ondulação de corrente

$$\Delta i_L := \Delta i_{Lg\text{máx}}$$

Corrente máxima

$$I_{\text{pico}} := I_p + \frac{\Delta i_L}{2}$$

Corrente eficaz

$$I_{\text{ef}} := i_g$$

Fluxo de indução máximo

$$B_{\text{máx}} := 1.5 \text{ T}$$

Densidade máxima de corrente

$$J_{\text{max}} := 450 \frac{\text{A}}{\text{cm}^2}$$

Fator de utilização da área do núcleo

$$k_w := 0.7$$

Indutância por espira ao quadrado

$$A_L := 135 \times 10^{-9} \text{ H}$$

### **Escolha do Núcleo:**

**Núcleo Escolhido: pó de ferro APH46P60 (Amogreentech)**

$$A_e := 1.99 \text{ cm}^2$$

$$A_w := 4.27 \text{ cm}^2$$

$$A_e A_w^{\text{esc}} := A_e \cdot A_w = 8.4973 \cdot \text{cm}^4$$

### **Cálculo do Número de Espiras:**

$$N_{\text{esp}} := \text{ceil} \left( \sqrt{\frac{L_g}{A_L}} \right)$$

$$N_{\text{esp}} = 68$$

$$B_{\text{max}} := \frac{L_g \cdot I_{\text{pico}}}{N_{\text{esp}} \cdot A_e}$$

$$B_{\text{max}} = 0.77593852 \cdot \text{T}$$

### **Cálculo da Seção do Condutor:**

$$\Delta := \frac{7.5 \cdot s^{-0.5} \cdot \text{cm}}{\sqrt{f_s}}$$

$$\Delta = 0.03354102 \cdot \text{cm}$$

Diâmetro do Fio:  $D_{\text{fio}} := 2 \cdot \Delta$   $D_{\text{fio}} = 0.06708204 \cdot \text{cm}$

Considerando efeito skin:  $S_{\text{Lo}} := \pi \cdot \left( \frac{D_{\text{fio}}}{2} \right)^2$   $S_{\text{Lo}} = 3.53429174 \times 10^{-3} \cdot \text{cm}^2$

Como a ondulação é muito pequena comparada ao valor eficaz, podemos desconsiderar o efeito Skin e escolher um condutor baseando-se na densidade de corrente.

$S_{\text{cobre}} := \frac{I_{\text{ef}}}{J_{\text{max}}}$   $S_{\text{cobre}} = 0.02525253 \cdot \text{cm}^2$

**O condutor escolhido é o 18AWG.**

$S_{\text{fio}} := 0.01024 \text{cm}^2$

$S_{\text{fioiso}} := 0.0111 \text{cm}^2$

$n_{\text{cond}} := \text{ceil} \left( \frac{S_{\text{cobre}}}{S_{\text{fio}}} \right) + 1$

$n_{\text{cond}} = 4$

**Possibilidade de Execução:**

$A_{\text{w\_min}} := N_{\text{esp}} \cdot S_{\text{fioiso}} \cdot n_{\text{cond}}$

$A_{\text{w\_min}} = 3.0192 \cdot \text{cm}^2$

$\text{Exec} := \frac{A_{\text{w\_min}}}{A_{\text{w}}}$

$\text{Exec} = 0.7070726$

**Cálculo das Perdas:**

**Perdas no Cobre:**

$\rho_{\text{fio}} := 0.00026 \frac{\Omega}{\text{cm}}$

Resistência por centímetro

$l_{\text{espira}} := 6.62 \text{cm}$

Comprimento médio por espira

Número de espira depois de contruído:

$N_{\text{esp}} := 68$   $n_{\text{cond}} := 4$

$R_{\text{cobre}} := \frac{\rho_{\text{fio}} \cdot (l_{\text{espira}} \cdot N_{\text{esp}} + 1 \text{m})}{n_{\text{cond}}}$

$R_{\text{cobre}} = 0.0357604 \cdot \Omega$

$P_{\text{cobre}} := R_{\text{cobre}} \cdot I_{\text{ef}}^2$

$P_{\text{cobre}} = 4.61782025 \cdot \text{W}$

$$\eta_1 := \frac{P_g}{P_g + P_{\text{Semicondutores}} + (P_{\text{cobre}})} = 0.98303469$$

$$L_{cP} := 2.66714876W$$

$$\eta_1 := \frac{P_g}{P_g + P_{\text{Semicondutores}} + (P_{\text{cobre}} + L_{cP})} = 0.98200481$$

Rendimento a partir de resultados experimentias, segundo EU e CEC, para 5 níveis:

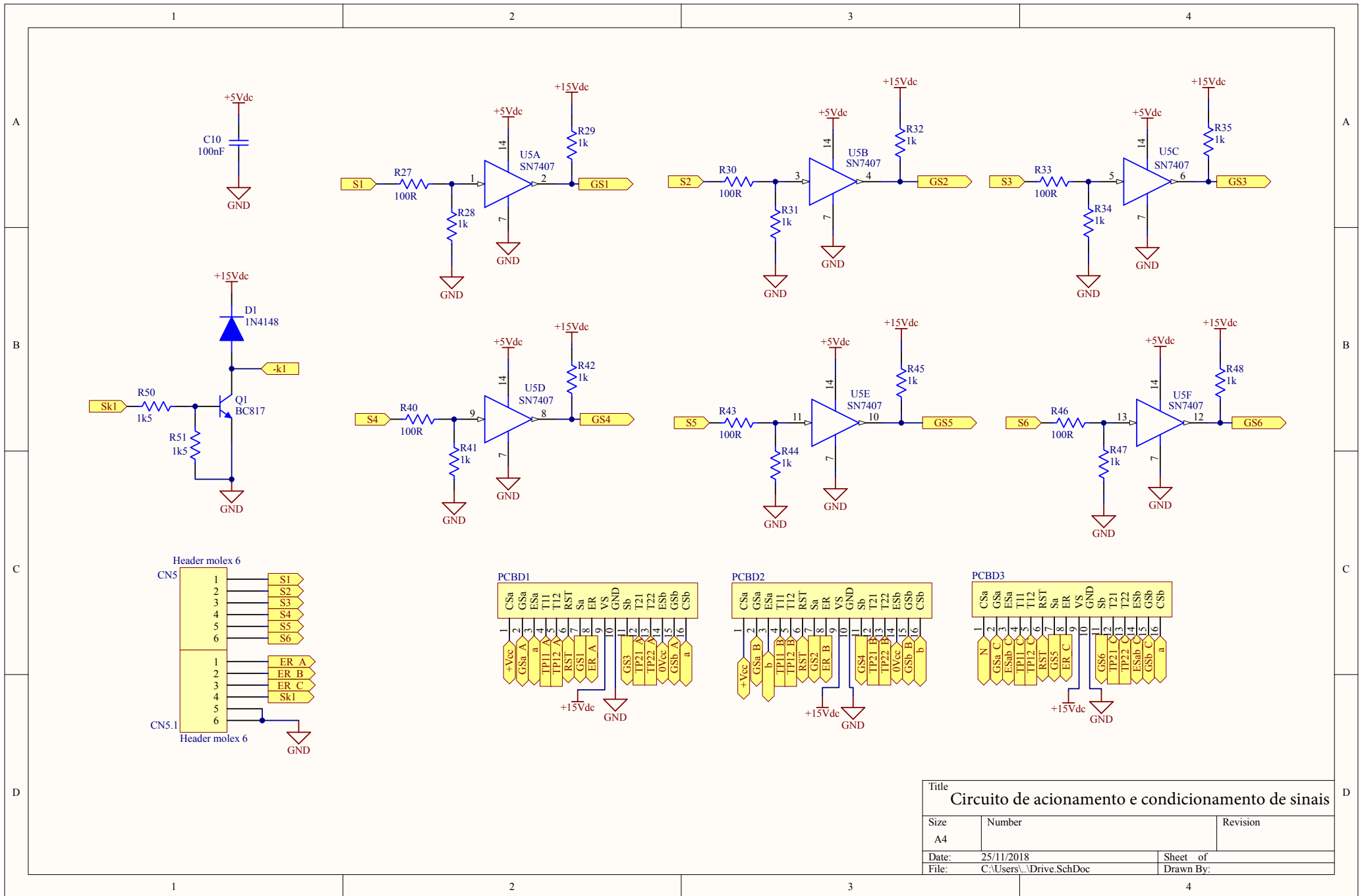
$$\eta_{EU} := 0.03 \cdot 0.9796 + 0.06 \cdot 0.98341 + 0.13 \cdot 0.98589 + 0.1 \cdot 0.98678 + 0.48 \cdot 0.9864 + 0.2 \cdot 0.98287 = 0.9852823$$

$$\eta_{CEC} := 0.04 \cdot 0.98341 + 0.05 \cdot 0.98589 + 0.12 \cdot 0.98678 + 0.21 \cdot 0.9864 + 0.53 \cdot 0.98491 + 0.05 \cdot 0.98287 = 0.9853$$

Rendimento a partir de resultados experimentias, segundo Euro efficiency, para o ponte completa:

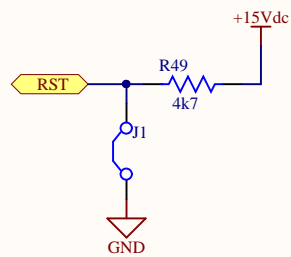
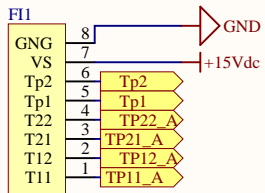
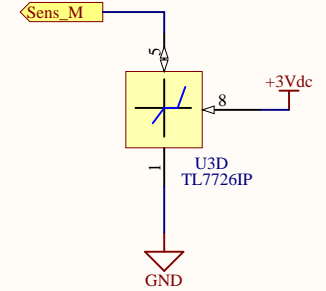
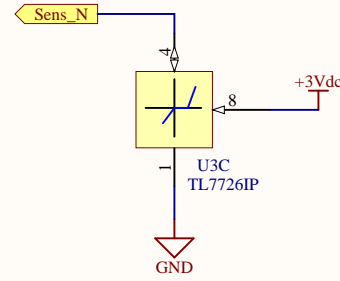
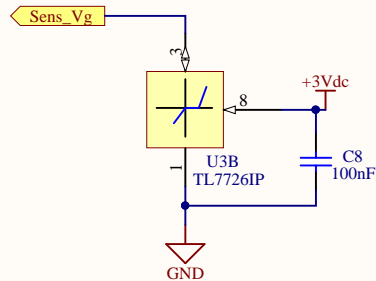
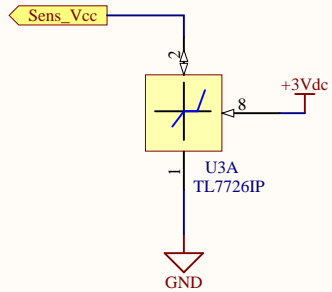
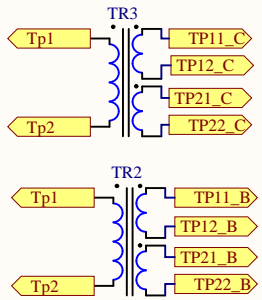
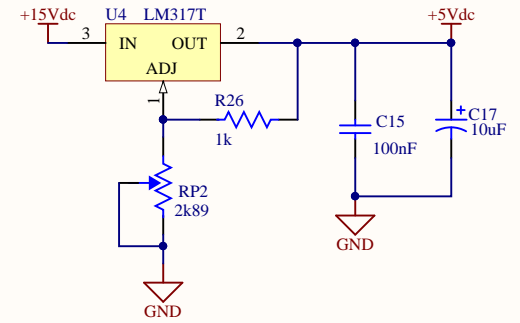
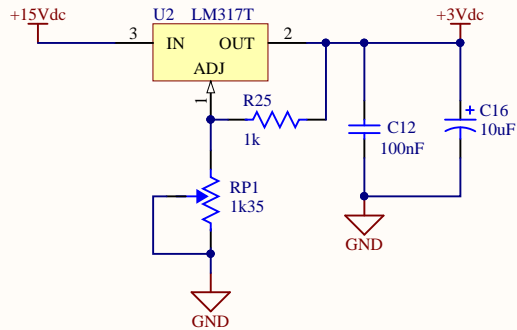
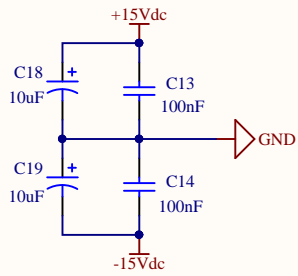
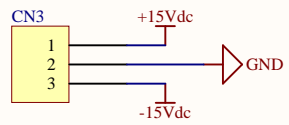
$$\eta_{EU} := 0.03 \cdot 0.88079 + 0.06 \cdot 0.90952 + 0.13 \cdot 0.94194 + 0.1 \cdot 0.95111 + 0.48 \cdot 0.95693 + 0.2 \cdot 0.95611 = 0.949106$$

### APÊNDICE B - PROJETO LAYOUT DO CONVERSOR.



Title		
Circuito de acionamento e condicionamento de sinais		
Size	Number	Revision
A4		
Date:	25/11/2018	Sheet of
File:	C:\Users\...Drive.SchDoc	Drawn By:





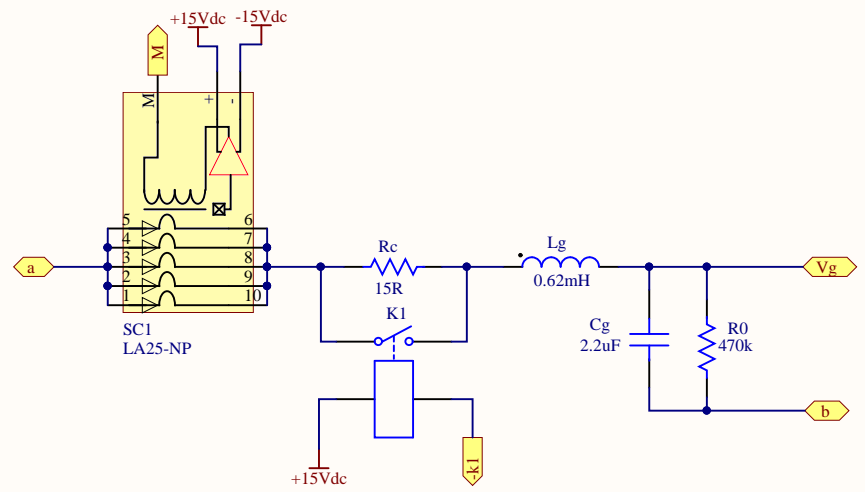
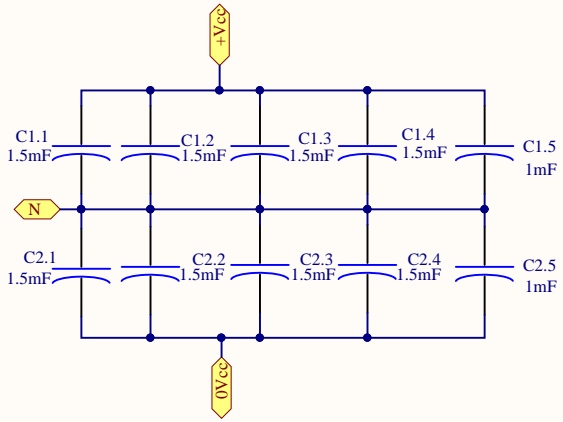
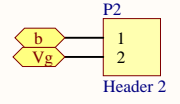
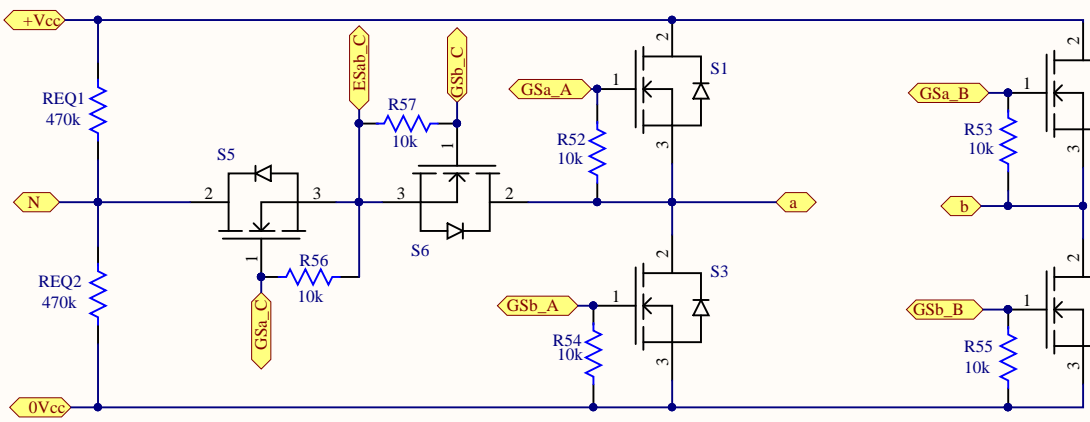
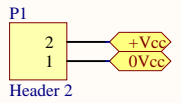
Title		
Fontes auxiliares e circuito de proteção.		
Size	Number	Revision
A4		
Date:	23/11/2018	Sheet of
File:	C:\Users\...\Fontes.SchDoc	Drawn By:

1

2

3

4



Title		
Estágio de potência.		
Size	Number	Revision
A4		
Date:	23/11/2018	Sheet of
File:	C:\Users\...\Pot.SchDoc	Drawn By:

A

A

B

B

C

C

D

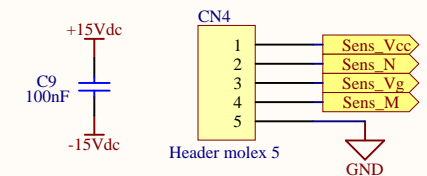
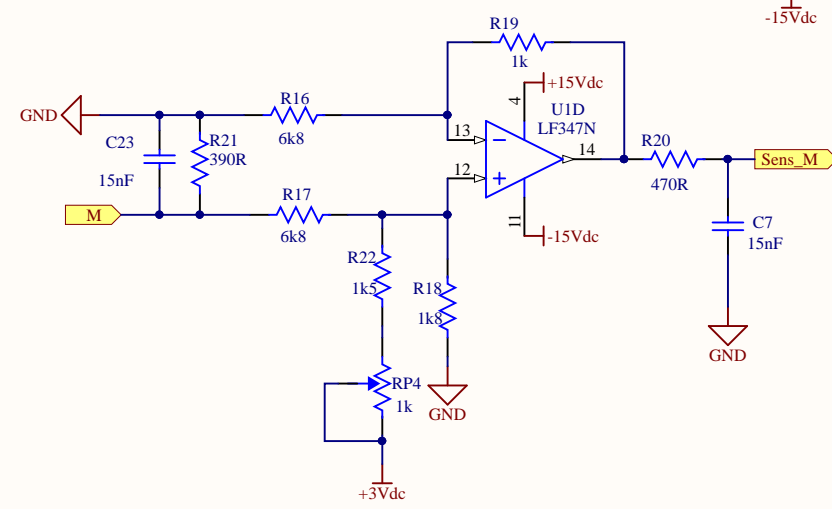
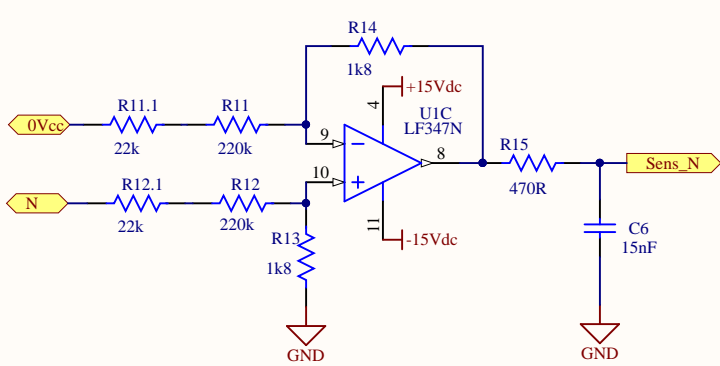
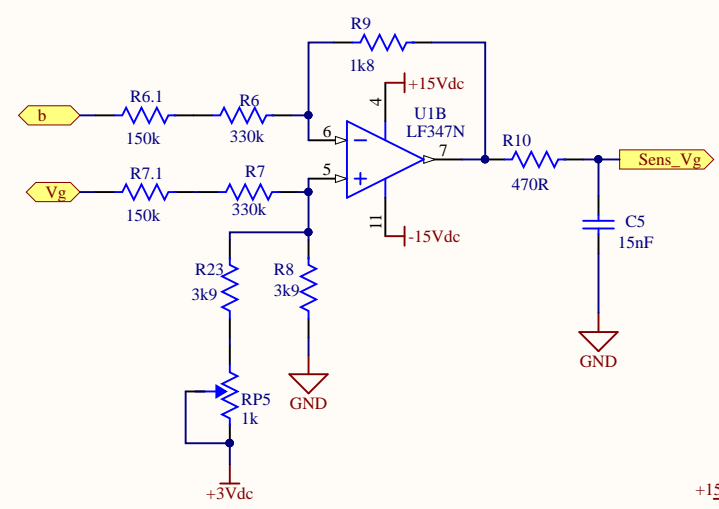
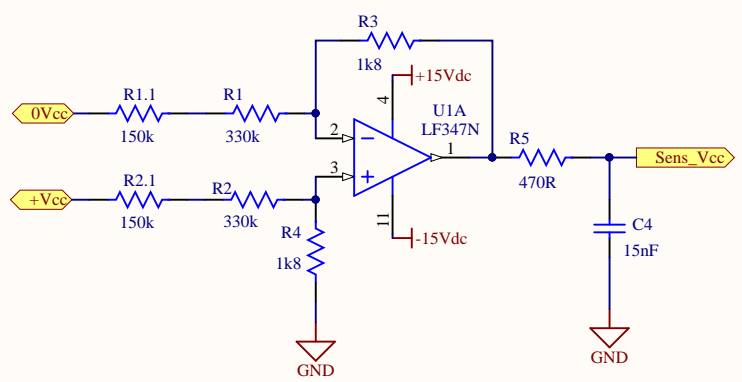
D

1

2

3

4

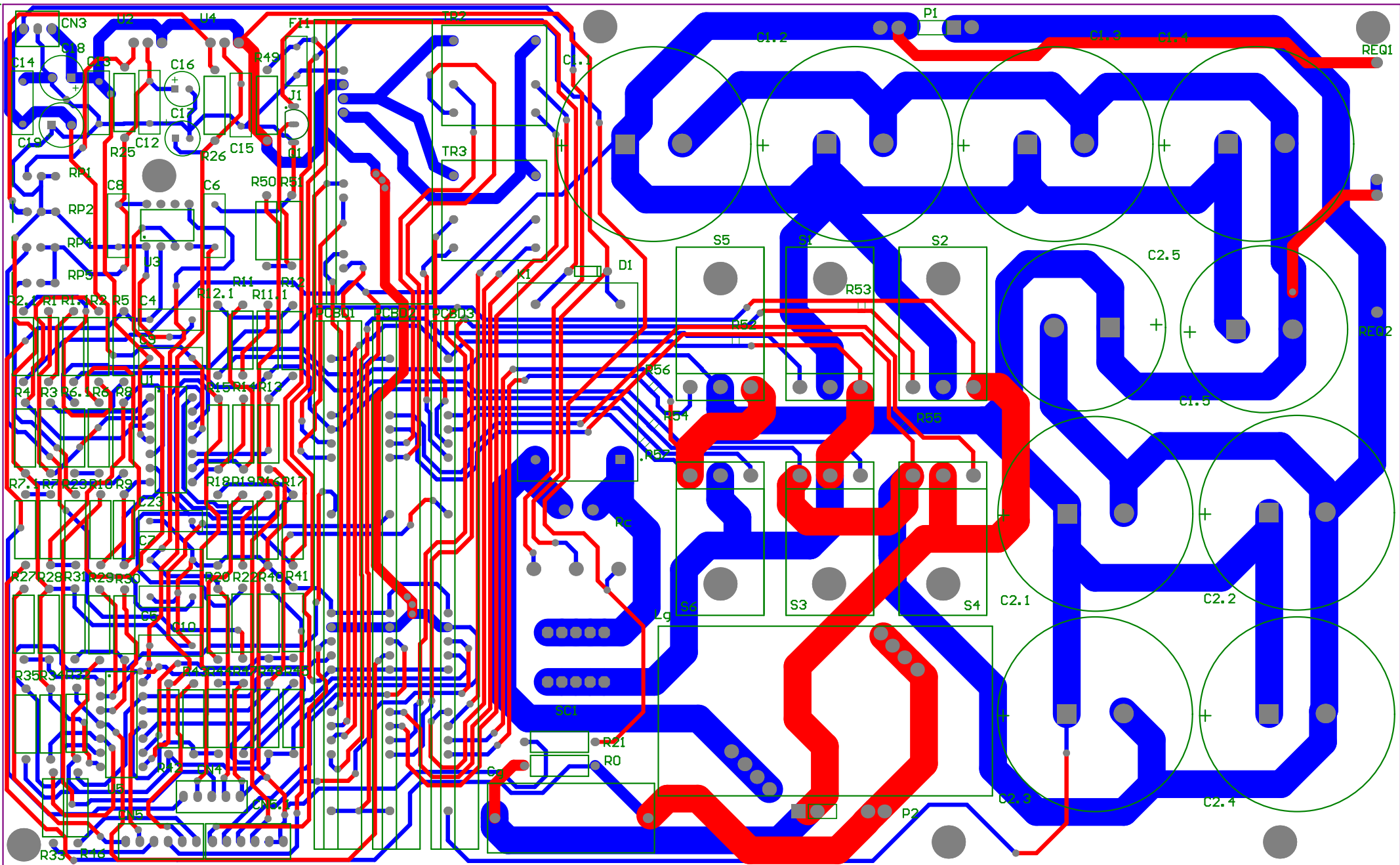


Title		
Leitura e condicionamento de sinais.		
Size	Number	Revision
A4		
Date:	23/11/2018	Sheet of
File:	C:\Users\...\Sensores.SchDoc	Drawn By:

251,00

155,00

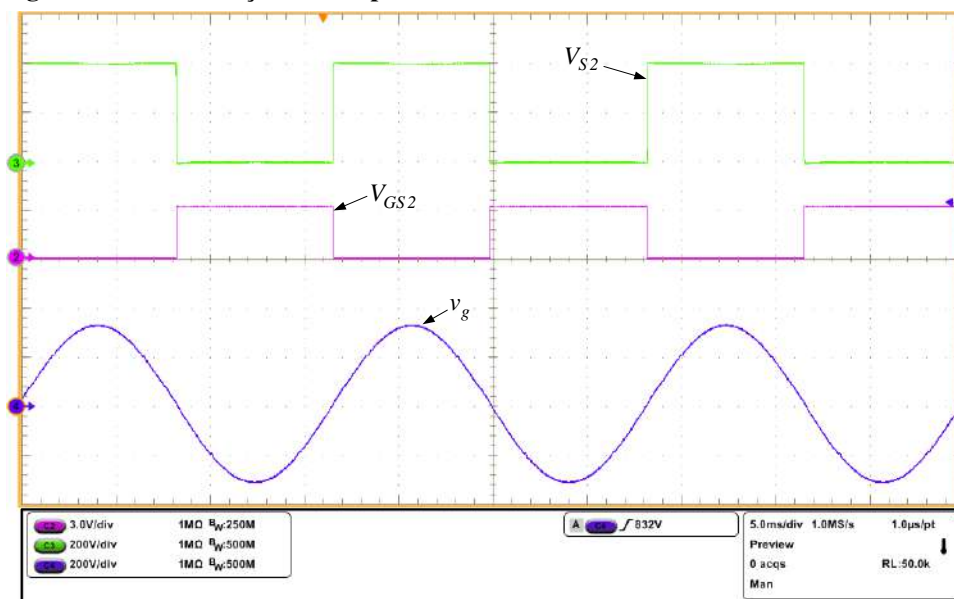
251,00



## APÊNDICE C – RESULTADOS EXPERIMENTAIS

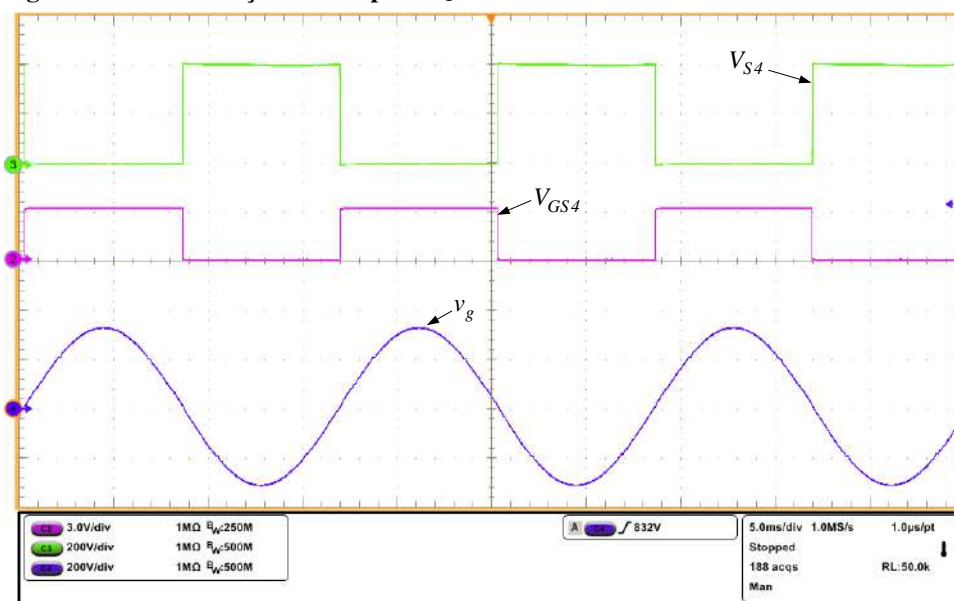
Neste apêndice são ilustrados alguns resultados experimentais adicionais. Assim, nas Figuras 116 à 119 são mostradas as tensões de comando e de bloqueio nos interruptores, que não foram indicados no desenvolvimento do texto.

**Figura 116 – Comutação interruptor  $S_2$ .**



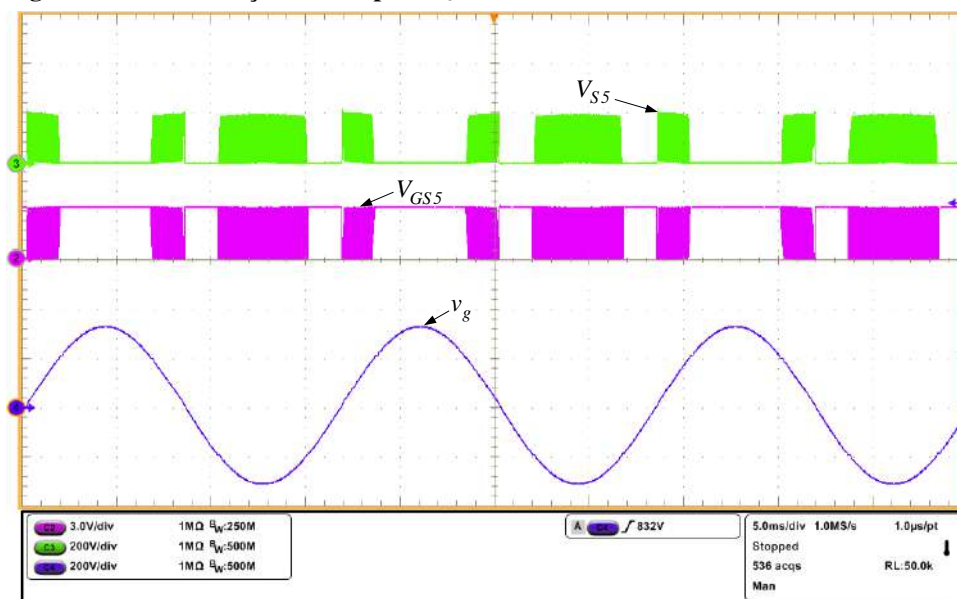
Fonte: Autoria própria.

**Figura 117 – Comutação interruptor  $S_4$ .**



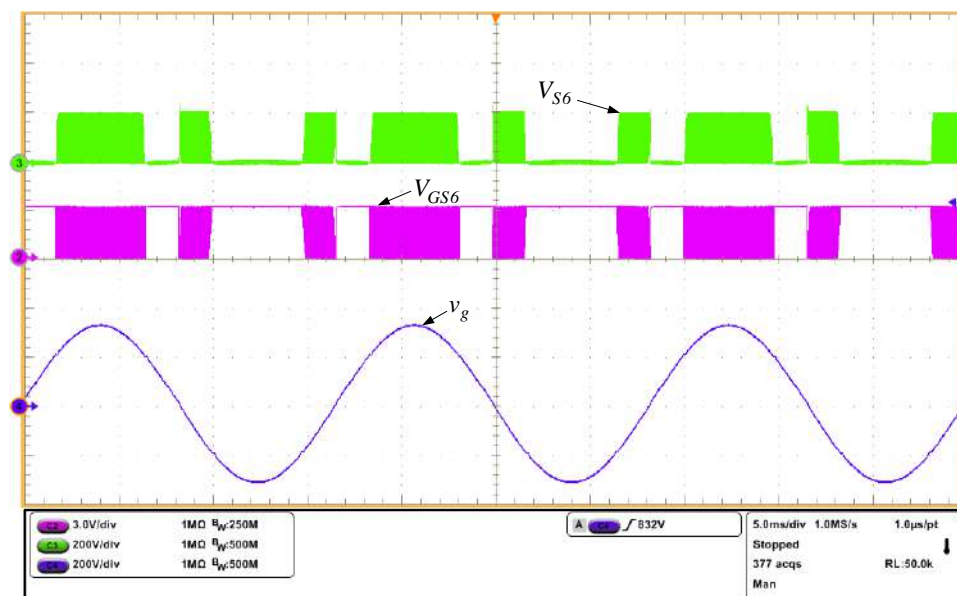
Fonte: Autoria própria.

Figura 118 – Comutação interruptor  $S_5$ .



Fonte: Autoria própria.

Figura 119 – Comutação interruptor  $S_6$ .



Fonte: Autoria própria.