

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ

GIOVANO MAYER

**CONVERSOR CA-CC MONOFÁSICO COM DUPLA MODULAÇÃO, PFC, DE
ESTÁGIO ÚNICO E COM DESACOPLAMENTO DE POTÊNCIA**

CURITIBA

2023

GIOVANO MAYER

**CONVERSOR CA-CC MONOFÁSICO COM DUPLA MODULAÇÃO, PFC, DE
ESTÁGIO ÚNICO E COM DESACOPLAMENTO DE POTÊNCIA**

**Single-phase AC-DC converter with double modulation, PFC, single stage, and
power decoupling**

Tese apresentada como requisito para obtenção do título de Doutor em Engenharia Elétrica do Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial (CPGEI) da Universidade Tecnológica Federal do Paraná (UTFPR).

Orientador: Dr. Alceu Andre Badin.

CURITIBA

2023



[4.0 Internacional](https://creativecommons.org/licenses/by-nc-nd/4.0/)

Esta licença permite download e compartilhamento do trabalho desde que sejam atribuídos créditos ao autor, sem a possibilidade de alterá-lo ou utilizá-lo para fins comerciais. Conteúdos elaborados por terceiros, citados e referenciados nesta obra não são cobertos pela licença.



**Ministério da Educação
Universidade Tecnológica Federal do Paraná
Campus Curitiba**



GIOVANO MAYER

**CONVERSOR CA-CC MONOFÁSICO COM DUPLA MODULAÇÃO, PFC, DE ESTÁGIO ÚNICO E COM
DESACOPLAMENTO DE POTÊNCIA**

Trabalho de pesquisa de doutorado apresentado como requisito para obtenção do título de Doutor Em Ciências da Universidade Tecnológica Federal do Paraná (UTFPR). Área de concentração: Engenharia De Automação E Sistemas .

Data de aprovação: 19 de Dezembro de 2023

Dr. Alceu Andre Badin, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Daniel Flores Cortez, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Delvanei Gomes Bandeira Junior, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Gierry Waltrich, Doutorado - Universidade Federal de Santa Catarina (Ufsc)

Me. Zito Palhano Da Fonseca, Mestrado - Universidade Estadual de Ponta Grossa (Uepg)

Documento gerado pelo Sistema Acadêmico da UTFPR a partir dos dados da Ata de Defesa em 19/12/2023.

Dedico este trabalho à minha família, pelos
momentos de ausência.

AGRADECIMENTOS

Primeiramente deixo meus agradecimentos à minha esposa, Juciele Cristina Barea e aos meus filhos, Matheus Gabriel Mayer e Miguel Henrique Mayer. Sem o apoio da minha família não seria possível vencer este desafio.

Agradeço a Universidade Tecnológica Federal do Paraná – UTFPR, pela oportunidade de realizar este trabalho junto ao Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial (CPGEI), em especial, a todos os docentes do laboratório de Processamento Eletrônico de Energia (LPEE).

Durante a caminhada desta pós-graduação muitas pessoas colaboraram dando apoio e incentivo no desenvolvimento da pesquisa, portanto, deixo meus agradecimentos a todos que de forma direta ou indireta auxiliaram no desenvolvimento deste trabalho, especialmente a todos os colegas do doutorado e do LPEE com quem tive a oportunidade de estudar e trocar experiências.

Ao orientador Dr. Alceu Andre Badin pelo apoio e experiência transmitida e que foram fundamentais no desenvolvimento e término do trabalho.

Ao amigo Neron Alípio Cortes Berghauser, pelas inúmeras conversas e apoio durante os momentos mais difíceis desta trajetória.

Finalmente, o mais profundo agradecimento à Deus.

Saber muito não lhe torna inteligente. A
inteligência se traduz na forma como você
recolhe, julga, maneja e, sobretudo, onde e como
você aplica uma informação.
(CARL EDWARD SAGAN).

RESUMO

Os conversores CA-CC são empregados em equipamentos em todos os setores da economia, desde o industrial, comercial e no uso residencial. São utilizados para a retificação em aplicações de elevada potência tais como em sistema de alimentação ininterrupta de energia, fontes de alimentação, sistemas de carregamento de baterias de carros elétricos, e em potências menores, como em carregadores de computadores e celulares ou no acionamento de sistemas de iluminação. Estes conversores precisam atender as normas vigentes quanto ao fator de potência e às taxas de distorção harmônicas totais de corrente, pois a inserção de conteúdos harmônicos nos sistemas elétricos pode causar vários problemas. Desta forma se observa na literatura especializada inúmeras topologias de retificadores e a busca incessante por topologias que forneçam tais características juntamente com elevado rendimento. Os últimos estudos direcionam as topologias a adotarem estágio único, sendo este responsável por corrigir o fator de potência, fazer o controle da tensão de saída e realizar o desacoplamento de potência, que é inerente nos conversores CA-CC monofásicos. Muitas topologias apresentadas na literatura utilizam circuitos auxiliares para eliminar as ondulações em 120 Hz da tensão da saída, o que aumenta os custos do conversor. Neste trabalho é apresentada uma nova topologia de um conversor CA-CC que é baseada no conversor com correção ativo fator de potência *half-bridge* e no conversor CC-CC com comutação suave. Esta topologia inédita possui estágio único, opera com dupla modulação, é isolado e possui desacoplamento de potência sem a adição de novos componentes no circuito. Resultados de simulação e experimentais mostram que a topologia proposta atende as normas vigentes quanto ao fator de potência a as taxas de distorção harmônica para diferentes valores de potência. Além disso, como a topologia emprega dois indutores de entrada, os esforços de corrente nos interruptores são menores devido à distribuição mais uniforme da corrente nos mesmos. Adicionalmente o conversor apresenta grande potencial para trabalhar com capacitores menores no barramento CC e no filtro de saída devido às baixas ondulações em 120 Hz na tensão de saída.

Palavras-chave: Conversor monofásico CA-CC; correção ativa do fator de potência; desacoplamento de potência; estágio único; ondulação de potência; controle por deslocamento de fase

ABSTRACT

AC-DC converters are used in equipment in all sectors of the economy, from industrial, commercial and residential use. They are used for rectification in high-power applications, such as in uninterruptible power supply systems, power supplies, and electric car battery charging systems, and in lower powers, such as computer and cell phone chargers or driving power lighting systems. These converters must meet current standards regarding power factor and total current harmonic distortion rates, as the insertion of harmonic contents into electrical systems can cause several problems. In this way, numerous rectifier topologies can be seen in the specialized literature, and there is an incessant search for topologies that provide such characteristics together with high performance. The latest studies direct topologies to adopt a single stage responsible for correcting power factor, controlling the output voltage, and performing power decoupling, which is inherent to single-phase AC-DC converters. Many topologies presented in the literature use auxiliary circuits to eliminate ripples at 120 Hz from the output, which increases converter costs. In this work, a new topology of an AC-DC converter is presented, which is based on the half-bridge power factor correction activated converter and the DC-DC converter with soft switching. This unprecedented topology has a single stage, operates with double modulation, is isolated, and has power decoupling without adding new components to the circuit. Simulation and experimental results show that the proposed topology meets current standards regarding power factor and harmonic distortion rates for different power values. Furthermore, as the topology employs two input inductors, the current efforts in the switches are lower due to the more uniform distribution of the current in them. Additionally, the converter has excellent potential to work with smaller capacitors on the DC bus and in the output filter due to the low ripples at 120 Hz in the output voltage.

Keywords: single-phase AC-DC converter; power factor correction; integrated power decoupling; single-stage converter; ripple power; phase-shift control.

LISTA DE ILUSTRAÇÕES

Figura 1: Cenários para o consumo de energia elétrica até 2032	24
Figura 2: (a) Topologia do conversor CA-CC não controlado e em ponte completa. (b) Formas de onda da tensão e da corrente de entrada	25
Figura 3: (a) Topologia do conversor monofásico <i>boost</i> CA-CC com PFC. (b) Formas de onda da tensão e da corrente de entrada do conversor monofásico <i>boost</i> CA-CC com PFC	27
Figura 4: a) Comutação dissipativa no acionamento do interruptor. (b) Comutação não dissipativa ZVS. (c) Comutação dissipativa no bloqueio do interruptor. (d) Comutação não dissipativa ZCS	29
Figura 5: Ondulação na tensão de saída dos conversores CA-CC monofásicos para dois valores de filtro C_0	30
Figura 6: (a) Configuração esquemática de um conversor CA-CC monofásico de dois estágios. (b) Configuração esquemática de um conversor CA-CC monofásico de estágio único	31
Figura 7: Conversor CA-CC <i>boost</i> convencional. (a) Etapa em que S_1 é comandado a entrar em condução no semiciclo positivo de v_{in} . (b) Etapa em que S_1 é comandado a bloquear no semiciclo positivo de v_{in}	35
Figura 8: Conversor <i>boost interleaved</i>	36
Figura 9: (a) <i>Boost</i> modificado. (b) <i>Boost</i> modificado e intercalado (<i>interleaved</i>)	37
Figura 10: <i>Boost Bridgeless</i> . (a) <i>Boost</i> simétrico. (b) <i>Boost</i> assimétrico (<i>totem-pole</i>)	38
Figura 11: Conversor CA-CC <i>boost half-bridge</i> com PFC	40
Figura 12: Conversor CA-CC de estágio único, isolado e baseado no conversor <i>half-bridge</i>	41
Figura 13: Conversor CA-CC de estágio único, isolado em alta frequência e baseado no conversor <i>half-bridge</i>	42
Figura 14: Conversor CA-CC de estágio único baseado no conversor <i>boost</i> e no conversor CC-CC <i>half-bridge</i>	43
Figura 15: Conversor CA-CC de estágio único baseado no <i>boost half-bridge</i> e no <i>boost</i> assimétrico (<i>totem-pole</i>).	44
Figura 16: Conversor CA-CC de um estágio baseado no conversor <i>full-bridge</i>	45
Figura 17: Conversor CA-CC de um estágio com dois indutores de entrada baseado no conversor <i>full-bridge</i>	46
Figura 18: Conversor CA-CC de um estágio com dois indutores de entrada e ponte retificadora de entrada reduzida baseado no conversor <i>full-bridge</i>	47
Figura 19: Conversor CA-CC de um estágio com comutação ZVS	47

Figura 20: Conversor CA-CC de estágio único baseado no conversor <i>interleaved bridgeless</i> e no conversor CC-CC <i>full-bridge</i> LLC ressonante com ponte retificadora na entrada	48
Figura 21: Conversor CA-CC de estágio único baseado no conversor <i>interleaved bridgeless</i> e no conversor CC-CC <i>full-bridge</i> LLC ressonante sem ponte retificadora na entrada	49
Figura 22: Conversor monofásico CA-CC para carregamento de veículos elétricos.	50
Figura 23: Comutação suave obtida com método passivo ressonante (a) Componentes passivos em série destacado no retângulo de linha tracejada. (b) Componentes passivos em paralelo destacados no retângulo de linha tracejada	51
Figura 24: Comutação suave obtida com método ativo ressonante (a) Topologia apresentada em Muntasir, <i>et al.</i> (2017). (b) Topologia apresentada em Lee, Cha e Kwon (2017)	52
Figura 25: Conversor CC-CC <i>full-bridge</i> ZVS.....	53
Figura 26: Conversor CA-CC monofásico com PFC e com estrutura genérica.....	54
Figura 27: Formas de conexão dos circuitos de desacoplamento ativos	57
Figura 28 - Conversor CA-CC <i>buck-boost</i> com circuito auxiliar de desacoplamento de potência.....	58
Figura 29: Conversor CA-CC <i>buck-boost</i> modificado com circuito auxiliar de desacoplamento de potência.....	59
Figura 30 - Conversor CA-CC <i>full-bridge</i> com circuito auxiliar de desacoplamento de potência baseado no <i>half-bridge</i>	59
Figura 31 - Conversor CA-CC com desacoplamento de potência sem componentes auxiliares.	60
Figura 32: Concepção da topologia proposta: Conversores CA-CC <i>half-bridge</i> HB1 e HB2	62
Figura 33: Sinais de controle dos interruptores para os conversores <i>half-bridge</i> HB1 e HB2	63
Figura 34: Formas de onda das tensões V_{in1} , V_{in2} , V_{Ca} , V_{Cb} , V_{Cc} , V_{Cd} , V_{cA} e V_{cB} em baixa frequência (esquerda) e em alta frequência (direita).....	63
Figura 35: Estrutura PFC do conversor CA-CC proposto.....	64
Figura 36: Defasagem das moduladoras triangulares dos dois braços de comutação para obtenção dos sinais de controle dos interruptores do conversor proposto	65
Figura 37: Sinais de controle dos interruptores S_1 a S_4 do conversor proposto (a) Com $D_\alpha = 0$. (b) Com $D_\alpha \neq 0$	66
Figura 38: (a) Formas de ondas das tensões V_{AB} e V_{Pr} . (b) Forma de onda das correntes em L_a e L_b . Figuras a esquerda - baixa frequência. Figuras a direita - alta frequência.....	67
Figura 39: Topologia completa do conversor CA-CC proposto	67
Figura 40: Etapa de operação 1	69
Figura 41: Principais curvas de operação do conversor proposto.....	71

Figura 42: Etapa de operação 2	72
Figura 43: Etapa de operação 3	73
Figura 44: Etapa de operação 4	74
Figura 45: Etapa de operação 5	75
Figura 46: Etapa de operação 6	76
Figura 47: Etapa de operação 7	77
Figura 48: Etapa de operação 8	78
Figura 49: Etapa de operação 9	78
Figura 50 : Circuito equivalente para análise das comutações suaves do conversor proposto	79
Figura 51: Comutação suave no interruptores do conversor proposto para o semiciclo positivo de v_{in} e com carga nominal	80
Figura 52: Transferência de energia	82
Figura 53: Ganho estático $q\alpha$ em função da corrente média de saída parametrizada e para diferentes valores de D_α	86
Figura 54: Perda efetiva da razão cíclica	87
Figura 55: Diferenças entre as razões cíclicas do conversor proposto ($a = 1, D_\alpha = constante$ e $D_\alpha \neq 0$) e do conversor <i>half-bridge</i>	88
Figura 56: Variação da razão cíclica do conversor proposto para diferentes valores de M	88
Figura 57: Explicação dos limites operativos do conversor proposto. (a), (b), (d), (e) - Formas de onda da corrente nos diodos D_1 e D_2 e chaveamento de S_1, S_2, S_3 e S_4 em alta frequência	90
Figura 58: Limite operativo I_{TE1} devido à indutância L_{dmax}	92
Figura 59: Limite operativo I_{TE2} devido ao aumento de D_α . (a) Corrente em L_d e nos diodos D_1 e D_2 . (b) Tensão no indutor L_d . (c) Razão cíclica global e chaveamento ..	93
Figura 60: Sinais de tensão e corrente encaminhados para o sistema de controle ...	95
Figura 61: Estratégia de controle	96
Figura 62: Etapas de operação para o conversor CA-CC <i>half-bridge</i>	99
Figura 63: Circuitos equivalentes da primeira e segunda etapa de operação do conversor <i>half-bridge</i> . (a) Interruptor S_2 fechado [$d_G T$]. (b) Interruptor S_2 aberto [$(1-d_G) T$]. (c) Circuito equivalente com fonte controlada	100
Figura 64: Tensão em L_a para um período de chaveamento	101
Figura 65: Formas de onda v_{La} e v_{Lb} para um período de chaveamento do conversor	103
Figura 66: Modelo equivalente para a obtenção do modelo dinâmico da tensão V_{Pr} em função da razão cíclica $d_G(\omega t)$	104
Figura 67: Circuitos equivalentes para a obtenção da função de transferência que relaciona a tensão do barramento primário e a corrente de entrada	105

Figura 68: Circuito equivalente para obtenção da função de transferência que relaciona i_{in} com V_{Pr} . (a) Correntes médias em cada braço de comutação. (b) Corrente de entrada do conversor.....	105
Figura 69: Circuitos equivalentes do conversor <i>half-bridge</i> para a obtenção da função de transferência para o desequilíbrio nas tensões em C_1 e C_2	108
Figura 70: Circuito equivalente para a tensão de saída do conversor proposto.....	110
Figura 71: Ganho estático q_α em função de D_α	111
Figura 72: Forma de operação da malha de controle de V_0 para o desacoplamento de potência.....	112
Figura 73: Formas de onda para a corrente e tensão no interruptor S_1	116
Figura 74: Formas de onda da corrente em S_1 para um ciclo de chaveamento do conversor.....	117
Figura 75: Formas de onda da corrente em S_3 para um ciclo de chaveamento do conversor.....	120
Figura 76: Tensões e correntes instantâneas em L_a e L_b	126
Figura 77: Ondulação relativa da corrente nos braços 1 e 2 do conversor.....	127
Figura 78: Metodologia de projeto para o cálculo dos componentes do conversor proposto.....	130
Figura 79: Tensão e corrente de entrada obtidas por simulação.....	132
Figura 80: (a) Correntes i_{in} , i_{La} e i_{Lb} . (b) Ondulação da corrente em alta frequência.....	133
Figura 81: Ondulação da tensão no barramento primário.....	133
Figura 82: Ondulação de tensão em C_1 e C_2	134
Figura 83: Ondulação da tensão V_0 obtida por simulação e com o controle do desacoplamento de potência desativado.....	134
Figura 84: Ondulação da tensão V_0 obtida por simulação e com o controle do desacoplamento de potência ativado.....	135
Figura 85: Protótipo do conversor proposto.....	136
Figura 86: Bancada de testes com os principais equipamentos utilizados para a obtenção dos resultados experimentais.....	137
Figura 87: Formas de onda da tensão e da corrente de entrada para o conversor proposto operando com potência nominal ($v_{in} - 50$ V/div e $i_{in} - 10$ A/div).....	138
Figura 88: Divisão da corrente de entrada nos braços do conversor proposto operando com potência nominal ($v_{in} - 50$ V/div, i_{La} e $i_{Lb} - 10$ A/div).....	138
Figura 89: (a) Correntes i_{La} , i_{Lb} e i_{in} em baixa frequência. (b) Correntes i_{La} , i_{Lb} e i_{in} em alta frequência e com o detalhe da ondulação máxima da corrente de entrada i_{in}	139
Figura 90 - Formas de onda das tensões V_{Pr} e V_0 ($V_{Pr} - 50$ V/div, $V_0 - 50$ V/div).....	139
Figura 91 - Formas de onda das tensões V_{Pr} , V_{C1} e V_{C2} ($V_{Pr} - 183$ V/div, $V_0 - 275$ V/div).....	140
Figura 92 - Acoplamento CA da tensão de saída. (a) sem o controle de desacoplamento ativado. (b) com o controle do desacoplamento ativado.....	140

Figura 93: Formas de onda para um degrau de carga de 25%. V_{Pr} (75 V/div). V_0 (35 V/div).....	141
Figura 94: Degrau de 25 V na referência da tensão V_0 (225 V para 250 V).....	142
Figura 95: (a) Rendimento e fator de potência para o conversor proposto. (b) Comparação do conteúdo harmônico da corrente de entrada com a IEC 61000-3-2- <i>Limits – Class A</i>	142
Figura 96: Ligação do transformador isolador	156
Figura 97: Principais formas de onda para o dimensionamento do transformador isolador.....	157
Figura 98: Circuito de potência para simulação do conversor proposto	161
Figura 99: Circuito para a simulação do sistema de controle. (a) Controle da tensão do barramento primário. (b) Controle do Desequilíbrio das tensões em C_1 e C_2	161
Figura 100: Circuito para a simulação do sistema de controle da corrente de entrada	162
Figura 101: Circuito para simulação do acionamento dos interruptores.....	162
Figura 102: Circuito para simulação do <i>Feedforward</i> da corrente de entrada.....	163
Figura 103:Circuito para a simulação do sistema de controle da tensão de saída..	163
Figura 104: Ondulações de tensão com o conversor proposto operando com potência nominal e com $C_1=C_2=470\mu\text{F}$. (a) Ondulação da tensão V_{Pr} (b) Ondulação da tensão em C_1 e C_2	165
Figura 105: Ondulações de tensão com o conversor proposto operando com potência nominal e com $C_1=C_2=180\mu\text{F}$. (a) Ondulação da tensão V_{Pr} (b) Ondulação da tensão em C_1 e C_2	166
Figura 106: Ondulação da tensão de saída V_0 com o conversor proposto operando com potência nominal e com $C_1=C_2=180\mu\text{F}$	166

LISTA DE TABELAS

Tabela 1: Limites de componentes harmônicos segundo a IEC 61000-3-2 para equipamentos da classe A	26
Tabela 2: Resumo das comutações do conversor proposto	81
Tabela 3: Parâmetros para o dimensionamento e valores dos ganhos dos controladores.....	114
Tabela 4: Parâmetros do circuito utilizado para a simulação e execução de protótipo	131
Tabela 5: Especificações dos componentes do protótipo	132
Tabela 6: Comparação entre os resultados dos esforços de corrente obtidos teoricamente e obtidos em simulação	135
Tabela 7: Comparação entre o conversor proposto e outros conversores apresentados na literatura.....	143

LISTA DE ABREVIATURAS E SIGLAS

ANEEL	Agência Nacional de Energia Elétrica
ABDI	Agência Brasileira de Desenvolvimento Industrial
A/D	Analógico Digital
CA	Corrente Alternada
CC	Corrente Contínua
MCC	Modo de Condução Contínua
D/A	Digital Analógico
MCD	Modo de Condução Descontínua
EES	<i>Energy Storage System</i> (Sistema de Armazenamento de Energia)
EMC	<i>Electromagnetic compatibility</i>
EMI	<i>Conducted Electromagnetic Interference</i> (Interferência Eletromagnética Conduzida)
EPE	Empresa de Pesquisas Energéticas
FP	Fator de Potência
GTO	<i>Gate Turn-Off Thyristor</i>
HB	<i>Half-Bridge</i> (Meia-Ponte)
IA	Inteligência Artificial
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i> (Transistor Bipolar de Porta Isolada)
LED	<i>Light Emitting Diode</i> (Diodo Emissor de Luz)
MA	Malha Aberta
MF	Malha Fechada
MOSFET	<i>Metal-Oxide-Semiconductor Field Effect Transistor</i> (Transistor de Efeito de Campo de Oxido Metálico)
PFC	<i>Power Factor Correction</i> (Correção do Fator de Potência)
PLL	<i>Phase Lock Loop</i>
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional
PWM	<i>Pulse Width Modulation</i> (Modulação por Largura de Pulso)
THD	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)
TTDE	Tempo de Transferência Direta de Energia
TTLE	Tempo de Transferência Livre de Energia
UPS	<i>Uninterruptible power supply</i> (Sistemas ininterruptos de Energia)
VE	Veículo Elétrico
ZCS	<i>Zero Current Switching</i> (Chaveamento sob corrente nula)
ZVS	<i>Zero Voltage Switching</i> (Chaveamento sob tensão nula)

LISTA DE SÍMBOLOS

a	Relação de transformação entre o primário e o secundário ou entre o primário e o secundário do transformador isolador T_r
A_n	Área para $n \in \{1,2,3,4\}$
B_L	Sinal de saída da malha de controle do desequilíbrio das tensões nos capacitores C_1 e C_2
C	Capacitor C equivalente entre C_1 e C_2 do conversor proposto
C_A	Capacitor auxiliar
C_B	Capacitor do barramento central
C_a	Capacitor a do conversor <i>half-bridge</i> 1
C_b	Capacitor b do conversor <i>half-bridge</i> 1
C_c	Capacitor c do conversor <i>half-bridge</i> 2
C_d	Capacitor d do conversor <i>half-bridge</i> 2
C_{cent}	Capacitor do barramento central
$C_{iLa}(S)$	Controlador da corrente em L_a
$C_{iLb}(S)$	Controlador da corrente em L_b
C_0	Capacitor de saída
C_1	Capacitor 1
C_{fn}	Capacitor de filtragem para $n \in \{1,2,\dots\}$
C_{mp1}	Comparador 1
C_{mp2}	Comparador 2
C_{Sn}	Capacitor intrínseco do interruptor S para $n \in \{1,2,3,4,\dots\}$
C_{rn}	Capacitor série auxiliar de ressonância onde $n \in \{1,2,3,\dots\}$
$C_{VBL}(S)$	Controlador de desequilíbrio das tensões nos capacitores C_1 e C_2
$C_{VPr}(S)$	Controlador de tensão do barramento primário
$C_{V0}(S)$	Controlador da tensão de saída do conversor
$d_{G\ max}$	Razão cíclica máxima do conversor proposto em rad/s
$d_{G\ min}$	Razão cíclica mínima do conversor proposto em rad/s
$d_G(\omega T)$	Razão cíclica do conversor proposto em rad/s
D_A	Diodo retificador auxiliar
D_α	Ângulo de defasagem <i>phase-shift</i>
$D_{\alpha\ min}$	Ângulo de defasagem mínimo do <i>phase-shift</i>
$D_{\alpha\ max}$	Ângulo de defasagem máximo do <i>phase-shift</i>
$D_{\alpha\ med}$	Ângulo de defasagem médio do <i>phase-shift</i>
$D_\alpha(graus)$	Ângulo de defasagem <i>phase-shift</i> em graus
\hat{d}_G	Perturbação da razão cíclica global em torno de um ponto de operação
D_{HB}	Razão cíclica do conversor <i>half-bridge</i>
$d_{H_B}(\omega T)$	Razão cíclica do conversor <i>half-bridge</i> em rad/s
D_n	Diodo retificador para $n \in \{1,2,3,4,5,6\}$
D_{Sn}	Diodo intrínseco do interruptor S para $n \in \{1,2,3,4\}$
D_{SA}	Diodo intrínseco do interruptor auxiliar S_A
D_{Pn}	Diodo da ponte de entrada para $n \in \{1,2,3,4\}$
$D_{\alpha\ max}$	Ângulo de defasagem <i>phase-shift</i> máximo
e_n	Erro dos sinais das malhas de controle para $n \in \{1,2,3,4,5\}$
F_{D_α}	<i>Feedforward</i> do ângulo <i>phase-shift</i> de controle da tensão de saída
$F_{d\ VPr}$	<i>Feedforward</i> da tensão do barramento primário

F_c	Frequência de corte
F_S	Frequência de chaveamento
i_C	Corrente no capacitor C equivalente entre C_1 e C_2
i_{in}	Corrente de entrada
i_{in_ref}	Corrente de referência de entrada do conversor
$i_{in_ref_sen}$	Corrente de referência senoidal de entrada do conversor
$i_{in_ref_sen_fim}$	Corrente de referência senoidal final de entrada do conversor
i_{Ceq}	Corrente no capacitor C equivalente entre C_1 e C_2
i_{C1}	Corrente no capacitor C_1
i_{C2}	Corrente no capacitor C_2
i_{D1}	Corrente no diodo retificador D_1
i_{D2}	Corrente no diodo retificador D_2
i_{D1_med}	Corrente média no diodo retificador D_1
i_{D2_med}	Corrente média no diodo retificador D_2
i_{D1max}	Corrente máxima no diodo retificador D_1
i_{D2max}	Corrente máxima no diodo retificador D_2
I_{D1p}	Corrente de pico no diodo retificador D_1
I_{D2p}	Corrente de pico no diodo retificador D_2
i_{La}	Corrente no indutor L_a
i_{Lb}	Corrente no indutor L_b
\hat{i}_{La}	Perturbação da corrente em L_a em torno de um ponto de operação
i_{Ld}	Corrente na indutância série total
$i_{med_Sn_TG_PFC}$	Corrente média no interruptor S para um período da rede considerando apenas o conversor PFC para $n \in \{1,2,3,4\}$
$i_{med_Sn_Ts_CC}$	Corrente média no interruptor S para um período de chaveamento considerando apenas o conversor CC-CC para $n \in \{1,2,3,4\}$
$i_{med_Sn_Tg_CC}$	Corrente média no interruptor S para um período da rede considerando apenas o conversor CC-CC para $n \in \{1,2,3,4\}$
i_{med_Sn}	Corrente média no interruptor S para $n \in \{1,2,3,4\}$
$i_{med_Sn_Ts_PFC}$	Corrente média no interruptor S para um período de chaveamento considerando apenas o conversor PFC para $n \in \{1,2,3,4\}$
$i_{rms_Sn_Ts_PFC}$	Corrente eficaz no interruptor S para um período de chaveamento considerando apenas o conversor PFC para $n \in \{1,2,3,4\}$
$i_{rms_Sn_TG_PFC}$	Corrente eficaz no interruptor S para um período da rede considerando apenas o conversor PFC para $n \in \{1,2,3,4\}$
$i_{rms_Sn_Ts_CC}$	Corrente eficaz no interruptor S para um período de chaveamento considerando apenas o conversor CC-CC para $n \in \{1,2,3,4\}$
$i_{rms_Sn_Tg_CC}$	Corrente eficaz no interruptor S para um período da rede considerando apenas o conversor CC-CC para $n \in \{1,2,3,4\}$
i_{RPr}	Corrente na carga nominal do conversor refletida para o barramento primário
i_{Sn_CC}	Corrente instantânea no interruptor S considerando apenas o conversor CC-CC para $n \in \{1,2,3,4\}$
i_{Sn}	Corrente nos interruptores para $n \in \{1,2,3,4\}$
I_0	Corrente de saída do conversor
\bar{I}_0	Corrente média de saída parametrizada
$\langle I_0 \rangle$	Valor médio da corrente de saída do conversor proposto
\hat{I}_0	Perturbação da corrente I_0 em torno de um ponto de operação

I_{PTr_rms}	Corrente eficaz no primário do transformador
I_{S1}	Sensor de corrente do indutor L_a
I_{S2}	Sensor de corrente do indutor L_b
I_{RPr}	Corrente na carga nominal do conversor refletida para o barramento primário
I_{TE1}	Interferência de transferência de energia 1
I_{TE2}	Interferência de transferência de energia 2
$\langle I_{S1} \rangle$	Valor médio da corrente no interruptor S_1
$\langle I_{S2} \rangle$	Valor médio da corrente no interruptor S_2
$\langle I_{SBR1} \rangle$	Valor médio da corrente no braço de comutação 1
$\langle I_{SBR2} \rangle$	Valor médio da corrente no braço de comutação 2
k_α	Constante de ganho da malha de controle da tensão de saída
k_i	Ganho integrativo
k_p	Ganho proporcional
L_a	Indutor de entrada para o braço de comutação 1
L_b	Indutor de entrada para o braço de comutação 2
L_d	Indutância série total ($L_d = L_{disp} + L_s$)
$\frac{L_{d\ max}}{L_{d\ max}}$	Indutância série total máxima parametrizada
L_{disp}	Indutância de dispersão do transformador isolador T_r
L_f	Indutor de filtragem
L_{inn}	Indutor de entrada para $n \in \{1,2,3\}$
L_m	Indutância de magnetização do transformador isolador T_r
L_0	Indutância de saída
L_s	Indutância série
$\frac{L_{rn}}{L_{d1}}$	Indutância série auxiliar de ressonância onde $n \in \{1,2,3\dots\}$
$\frac{L_{d1}}{L_{d2}}$	Indutância série total máxima parametrizada 1
M	Índice de modulação
MF°	Margem de fase em graus
M_{PFC}	Índice de modulação da estrutura primária de controle do PFC
n	Número inteiro onde $n \in \{1,2,3\dots\}$
N_1	Número de espiras no primário do transformador isolador
N_2	Número de espiras no secundário do transformador isolador
N_3	Número de espiras no terciário do transformador isolador
P_{C0}	Potência instantânea no capacitor C_0
P_{in}	Potência de entrada
P_{m_in}	Potência média de entrada
P_{0m}	Potência média na carga
P_{Ceq}	Potência no capacitor C equivalente entre C_1 e C_2
P_0	Potência de saída do conversor
P_{DS}	Potência dissipativa no interruptor S
P_{R0}	Potência instantânea na carga R_0
q_G	Ganho estático global do conversor proposto
q_{HB}	Ganho estático do conversor <i>half-bridge</i>
q_α	Ganho estático entre o barramento primário e a saída do conversor
q_{α_min}	Ganho estático mínimo entre o barramento primário e a saída do conversor
q_{α_max}	Ganho estático máximo entre o barramento primário e a saída

	do conversor
q_{α_med}	Ganho estático médio entre o barramento primário e a saída do conversor
R_{Dn}	Resistores divisores de tensão para $n \in \{1,2,3,4,5,6\}$
R_{se}	Resistência série do capacitor C equivalente entre C_1 e C_2
R_{se1}	Resistência série do capacitor C_1
R_{se2}	Resistência série do capacitor C_2
R_0	Carga nominal de saída
R_{Pr}	Carga nominal do conversor refletida para o barramento primário
R_{P1}	Carga nominal de saída do <i>half-bridge</i> 1
R_{P2}	Carga nominal de saída do <i>half-bridge</i> 2
S_n	Interruptor $n \in \{1,2,3,4,5,6\}$
S_A	Interruptor auxiliar
S_{mod_n}	Sinal modulador $n \in \{1,2\}$
S_{mod_La}	Sinal de tensão modulador da corrente em L_a
S_{mod_Lb}	Sinal de tensão modulador da corrente em L_b
t	Instante de tempo
t_d	Tempo de descida
t'_d	Tempo de descida 1 devido à interferência na transferência de energia
t''_d	Tempo de descida 2 devido à interferência na transferência de energia
t_{m12}	Tempo morto entre o bloqueio do interruptor S_1 e a abertura do interruptor S_2
t_{m45}	Tempo morto entre o bloqueio do interruptor S_1 e a abertura do interruptor S_2
t_{m67}	Tempo morto entre o bloqueio do interruptor S_1 e a abertura do interruptor S_2
$t_{m9\ 10}$	Tempo morto entre o bloqueio do interruptor S_1 e a abertura do interruptor S_2
t_n	Tempo das etapas de operação do conversor para o semiciclo positivo da tensão de entrada e para $n \in \{1,2,3,4,5,6,7,8,9,10\}$
T	Período de chaveamento dos interruptores
T_r	Transformador Isolador
v_{Ca}	Tensão no capacitor a do <i>half-bridge</i>
v_{Cb}	Tensão no capacitor b do <i>half-bridge</i>
v_{cA}	Tensão entre os pontos c e A do <i>half-bridge</i> 1
v_{cB}	Tensão entre os pontos c e B do <i>half-bridge</i> 2
v_{C1}	Tensão no capacitor C_1
v_{C2}	Tensão no capacitor C_2
v_C	Tensão no capacitor equivalente de C_1 e C_2
v_{D1max}	Tensão máxima no diodo retificador D_1
v_{D2max}	Tensão máxima no diodo retificador D_2
V_{gSn}	Tensão de controle no <i>gate</i> dos interruptores para $n \in \{1,2,3,4\}$
v_{in}	Tensão de entrada da rede
v_{in_ref}	Referência da tensão de entrada da rede
$v_{in_D\alpha}$	Tensão de instantânea de entrada para um instante de tempo $v_{in}(t + D_\alpha)$
v_{La}	Tensão da indutância L_a
v_{Lb}	Tensão da indutância L_b
$\langle v_{La} \rangle$	Valor médio da tensão na indutância L_a

$\langle v_{Lb} \rangle$	Valor médio da tensão na indutância L_b
v_{Ld}	Tensão da indutância série total
v_{nA}	Fonte de tensão controlada entre os nós n e A
v_{nB}	Fonte de tensão controlada entre os nós n e B
v_m	Valor médio no nó central dos capacitores C_1 e C_2
v_{Sn}	Tensão nos interruptores para $n \in \{1,2,3,4\}$
V_{AB}	Tensão nos pontos A e B do conversor
V_{CC}	Fonte de tensão em corrente contínua
V_{dif}	Tensão diferencial entre os capacitores C_1 e C_2 do conversor proposto
V_0	Tensão de saída
$V_{0,C0}$	Tensão de saída com capacitor de saída com valor C_0
$V_{0,4C0}$	Tensão de saída com capacitor de saída com valor $4C_0$
V_{0m}	Tensão média de saída na carga
$V(0)_{C1}$	Tensão inicial no capacitor C_1 do conversor proposto
$V(0)_{C2}$	Tensão inicial no capacitor C_2 do conversor proposto
V_{0_ref}	Tensão de referência de saída
\hat{V}_0	Perturbação da tensão V_0 em torno de um ponto de operação
V_p	Tensão de pico da entrada
V_{P1}	Tensão de saída do <i>half-bridge</i> 1
V_{P2}	Tensão de saída do <i>half-bridge</i> 2
V_{Pr}	Tensão no barramento primário
V_{Pr_ref}	Tensão de referência para o barramento primário
V_{PTr_rms}	Tensão eficaz no primário do transformador
v_{PTr}	Tensão no primário do transformador isolador T_r
$V_{rms_Sn_T}$	Tensão eficaz para um período de comutação nos interruptores para $n \in \{1,2,3,4\}$
$V_{rms_Sn_Tg}$	Tensão eficaz para um período da rede nos interruptores para $n \in \{1,2,3,4\}$
V_{Sn_max}	Tensão máxima nos interruptores para $n \in \{1,2,3,4\}$
V_{S0}	Sensor de tensão da saída
V_T	Valor máximo da portadora triangular
$\langle x \rangle$	Valor médio de uma grandeza x qualquer
Δ_{CON1}	Variação do consumo de energia elétrica 1
Δ_{CON2}	Variação do consumo de energia elétrica 2
ΔV	Variação de tensão
Δ_{vC}	Variação da tensão no capacitor C equivalente entre C_1 e C_2 do conversor proposto
ΔV_{0_max}	Máxima variação de tensão de saída
ΔV_{Pr}	Variação de tensão no barramento primário
ΔV_{Pr_max}	Máxima variação de tensão no barramento primário
η_D	Perda efetiva de razão cíclica
ω	Frequência angular da rede de entrada em rad/s

SUMÁRIO

1	INTRODUÇÃO	23
1.1	Empregabilidade dos conversores CA-CC, adequação às normas e problematização	25
1.1.1	Conversores de alto rendimento e a ondulação em 120 Hz.....	28
1.2	Objetivos gerais, específicos e metodologia	32
1.3	Estrutura do trabalho	33
1.4	Publicações	34
2	TOPOLOGIAS DOS CONVERSORES CA-CC, COMUTAÇÃO SUAVE E O DESACOPLAMENTO DE POTÊNCIA	35
2.1	Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no <i>boost</i> convencional	35
2.2	Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no <i>boost half-bridge</i> e <i>boost full-bridge</i>	39
2.2.1	Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no <i>boost half-bridge</i>	39
2.2.2	Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no <i>boost full-bridge</i>	45
2.3	Redução das perdas por comutação nos conversores CA-CC e o conversor <i>boost CC-CC full-bridge</i>	50
2.4	Ondulação na tensão de saída dos conversores CA-CC monofásico e o desacoplamento de potência	54
2.5	Conclusões do capítulo	61
3	CONCEPÇÃO DA TOPOLOGIA, ETAPAS DE OPERAÇÃO E EQUACIONAMENTO DO CONVERSOR PROPOSTO	62
3.1	Concepção da Topologia e formas de chaveamento dos interruptores	62
3.2	Transferência de energia com a inserção de L_d	67
3.3	Etapas de operação	68
3.3.1	Etapa de operação 1 (t_0 a t_1)	69
3.3.2	Etapa de operação 2 (t_1 a t_2)	72
3.3.3	Etapa de operação 3 (t_2 a t_3)	73
3.3.4	Etapa de operação 4 (t_3 a t_4)	74
3.3.5	Etapa de operação 5 (t_4 a t_5)	75
3.3.6	Etapa de operação 6 (t_5 a t_6)	75
3.3.7	Etapa de operação 7 (t_6 a t_7)	77
3.3.8	Etapa de operação 8 (t_7 a t_8)	77

3.3.9	Etapa de operação 9 (t_8 a t_9)	78
3.4	Comutação suave nos interruptores	79
3.5	Análise geral da transferência de energia, ganho estático e razão cíclica global	81
3.6	Limites operacionais	89
3.6.1	Limite operativo I_{TE1} devido a L_{dmax}	91
3.6.2	Limite operativo I_{TE2} devido a $D_{\alpha max}$	91
3.7	Conclusões do capítulo	93
4	MODELAGEM DINÂMICA E O SISTEMA DE CONTROLE DO CONVERSOR PROPOSTO	95
4.1	Estratégia de controle	95
4.1.1	Detalhamento do sistema de controle	95
4.2	Modelo dinâmico para o controle da corrente de entrada	98
4.3	Modelo dinâmico para a tensão do barramento primário	104
4.4	Modelo dinâmico para a tensão diferencial v_{C1} e v_{C2}	107
4.5	Modelo dinâmico para a tensão V_0	109
4.6	Desacoplamento de potência baseado no controle de V_0	111
4.7	Projeto dos controladores	114
4.8	Conclusão do capítulo	114
5	DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR E METODOLOGIA DE PROJETO	115
5.1	Esforços de corrente e tensão	115
5.1.1	Esforços de tensão nos interruptores S_1 , S_2 , S_3 e S_4	115
5.1.2	Esforços de corrente nos interruptores S_1 , S_2 , S_3 e S_4	117
<u>5.1.2.1</u>	<u>Corrente média nos interruptores S_1, S_2, S_3 e S_4</u>	<u>117</u>
<u>5.1.2.1.1</u>	<u>Corrente média nos interruptores S_1 e S_2</u>	<u>117</u>
<u>5.1.2.1.2</u>	<u>Corrente média nos interruptores S_3 e S_4</u>	<u>120</u>
<u>5.1.2.2</u>	<u>Corrente eficaz nos interruptores S_1 e S_2</u>	<u>122</u>
<u>5.1.2.3</u>	<u>Corrente eficaz nos interruptores S_3 e S_4</u>	<u>124</u>
5.1.3	Esforços de corrente e tensão nos diodos D_1 e D_2	124
5.2	Dimensionamento dos indutores L_a e L_b	125
5.3	Dimensionamento dos capacitores C_1, C_2 e C_0	128
5.4	Dimensionamento do transformador isolador T_r	129
5.5	Metodologia de projeto	129
5.6	Conclusões do capítulo	130
6	RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS	131

6.1	Resultados de Simulação	131
6.2	Resultados experimentais	136
6.3	Conclusões do capítulo	144
7	CONSIDERAÇÕES FINAIS	145
	REFERÊNCIAS.....	147
	APÊNDICE A - Dimensionamento do transformador isolador T_r	155
	APÊNDICE B - Circuito utilizado para obtenção dos resultados de simulação.....	160
	APÊNDICE C - Resultados de simulação do conversor proposto com redução de C_1 e C_2	164

1 INTRODUÇÃO

A procura incessante por energia elétrica está associada, no caso brasileiro, ao forte crescimento da produção agroindustrial e de todas as suas cadeias produtivas (EPE, 2022). Além disso verifica-se que cada vez mais os processos industriais vêm adotando medidas de produção baseadas em tecnologias de análise inteligente de dados, o que insere a ideia da indústria 4.0 (ABDI, 2023). Essa nova revolução possui diversas ferramentas capazes de auxiliar na tomada de decisão, quer seja para melhorias dos produtos, promover a minimização dos custos de produção, manutenção de clientes ou fidelização de serviços. Várias ferramentas vêm em apoio a essa nova indústria, como por exemplo, a obtenção de uma imensidade de informações sobre determinada linha de produção via sensores inteligentes e o processamento destas informações com Inteligência Artificial (IA) de tal forma a permitir tomadas de decisão mais assertivas.

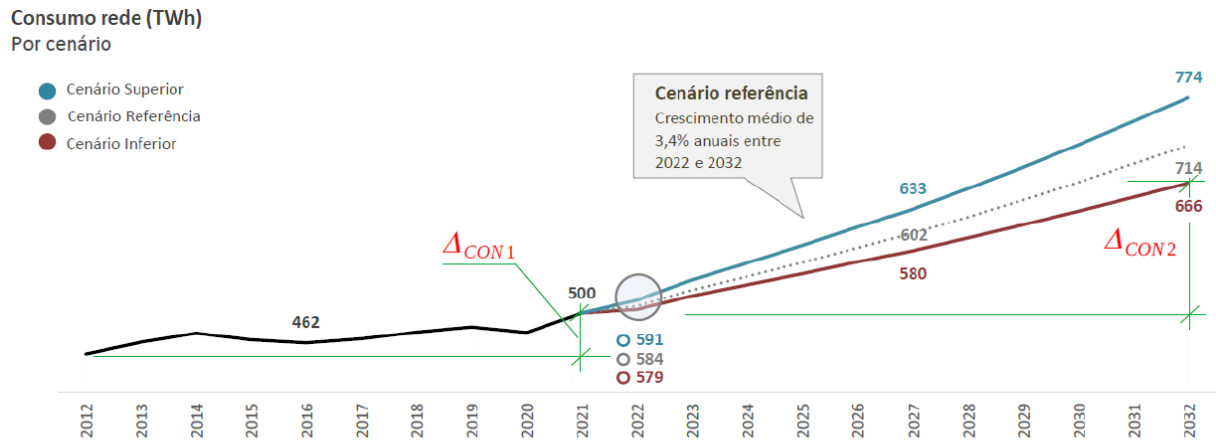
Todo o aparato contido no conceito de uma nova revolução industrial se apoia no consumo de energia elétrica que é a base para o desenvolvimento das economias e pode ser utilizado como um indicativo de desenvolvimento. A medida que o consumo de energia elétrica aumenta é possível verificar que a riqueza interna produzida por determinado país também aumenta, proporcionando o desenvolvimento tecnológico o que pode diminuir as desigualdades sociais e melhorar o índice de desenvolvimento humano.

O aumento da produtividade nos setores industriais alavanca a expansão do setor comercial e de prestação de serviços, o que promove o aumento do consumo de energia elétrica também no setor residencial conforme apresentado no plano decenal de consumo de energia elétrica da Empresa de Pesquisa Energética (EPE). A variação do crescimento do consumo total de energia elétrica (Δ_{CON2}) mesmo para o cenário mais conservativo verificado na Figura 1, é cerca de três vezes maior que a variação do consumo da década passada (Δ_{CON1}), dando um indicativo de aumento no consumo acumulado de aproximadamente 15% até o final de 2032.

A curva mais conservadora do consumo de energia elétrica apresentada na Figura 1 retrata somente a energia consumida nas redes do sistema interligado nacional, não contando a energia não injetada na mesma e que é consumida diretamente na carga, como ocorre por exemplo, nos sistemas de geração fotovoltaica

residencial. A potência não injetada na rede auxilia para que o aumento do consumo não suba de forma mais abrupta nos próximos anos.

Figura 1: Cenários para o consumo de energia elétrica até 2032



O consumo de eletricidade na rede cresce à taxa média de 3,4% ao ano no cenário de referência, enquanto no cenário superior o crescimento anual é de 4,1% e no cenário inferior de 2,8%

Fonte: Adaptado de Estudos do Plano Decenal de Expansão de Energia 2032: Demanda e Eficiência Energética, (EPE, 2022)

Praticamente todos os equipamentos utilizados nos setores industriais, comerciais e residenciais utilizam energia elétrica nas suas duas formas básicas, ou seja, em corrente alternada (CA) ou em corrente contínua (CC). Os sistemas de distribuição onde estão conectados praticamente todos os consumidores opera com tensões alternadas, desta forma a grande maioria dos equipamentos comerciais, residenciais e muitos outros utilizados na indústria, necessitam de corrente contínua para funcionar. Neste contexto entra a necessidade de dispositivos que façam a conversão e o controle da corrente CA advinda das redes de distribuição para corrente contínua. Tais dispositivos são denominados conversores estáticos de potência, ou retificadores CA-CC, e podem processar níveis de potências de alguns watts até algumas dezenas de quilowatts.

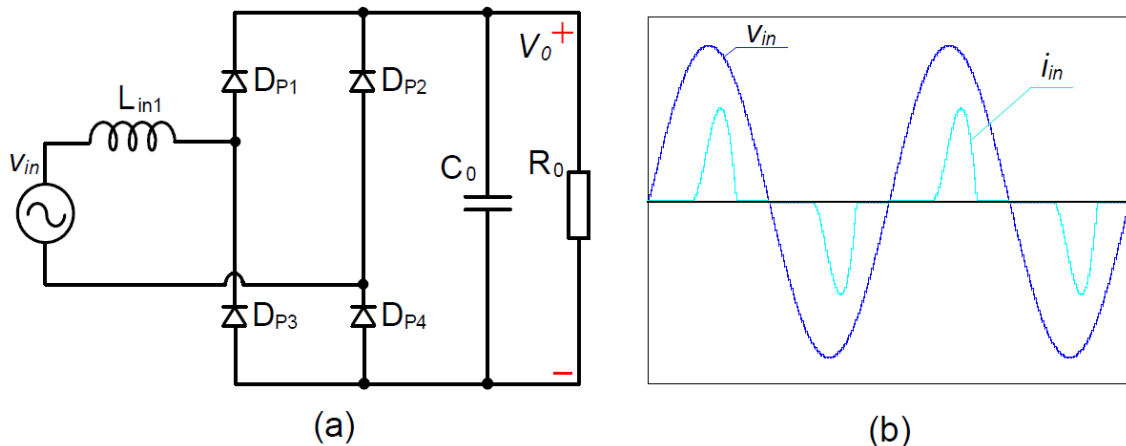
Incessantemente na literatura especializada são apresentadas novas topologias destes dispositivos, que buscam sempre elevar o rendimento e atender as normas regulamentadoras.

1.1 Empregabilidade dos conversores CA-CC, adequação às normas e problematização

Os conversores CA-CC são empregados por exemplo em *drivers* de iluminação por diodos emissores de luz (LED - *Light Emitting Diode*) (Almeida, *et al.*, 2015; Shan, *et al.*, 2018), Sistemas de Armazenamento de Energia (EES - *Energy storage system*) (Parchomiuk, *et al.*, 2017), Fontes Ininterruptas de Energia (UPS - *Uninterruptible power supply*) (Youssef e Jain, 2007; Shahzad, *et al.*, 2021), fontes para carregamento de *laptops*, (Singh, Bhuvaneswari e Singh, 2013), conversores para o controle de velocidade de motores (Bist e Singh, 2014), interfaces com fontes de energia renováveis, tais como energia eólica e solar fotovoltaica, em tecnologia de processos como galvanoplastia e unidades de soldagem (K. Morimoto, *et al.*, 2005), aplicação em Veículos Elétricos (VE) (Gupta e Singh, 2020), aplicações biomédicas (Grzesik e Stepien, 2012), aeroespaciais, entre outras.

Os primeiros conversores CA-CC e que ainda são utilizados em determinadas aplicações não são controlados e caracterizam-se pela utilização de uma configuração em ponte fazendo o uso de diodos. Uma topologia em ponte completa desta configuração de conversor pode ser verificada na Figura 2(a), onde L_{in1} representa a impedância da linha onde o circuito está conectado.

Figura 2: (a) Topologia do conversor CA-CC não controlado e em ponte completa. (b) Formas de onda da tensão e da corrente de entrada



Fonte: Autoria própria

Na Figura 2(b) é apresentada a forma de onda típica da corrente injetada nas redes de distribuição para este tipo de topologia. Se observa que a forma de onda da corrente é distorcida em relação a forma de onda da tensão de entrada, isso faz com

que o mesmo insira na rede elevadas Taxas de Distorção Harmônica Total (THD - *Total Harmonic Distortion*) de corrente e baixo Fator de Potência (FP ≈ 0.62 - *Power Factor*). Outra característica deste tipo de topologia é que apresentam em termos de potência processada, elevado volume e peso.

A inserção de correntes com elevadas THDs nos sistemas elétricos de distribuição podem causar por exemplo, interferência nos circuitos de comunicação, problemas em circuitos de sincronização, além de aumentarem as perdas e o aquecimento em motores e transformadores (IEEE *std* 519, 2014). Desta forma os conversores atuais precisam atender à requisitos mínimos especificados em normas quanto à THD e ao FP.

As principais normas referentes a distorção harmônica são as recomendações da IEEE *std* 519 de 2014 e da norma IEC 61000-3-2: *Electromagnetic compatibility (EMC) Limits for harmonic current emissions*. A IEEE 519 traz em seu conteúdo os valores percentuais dos harmônicos de corrente em função da corrente de curto-circuito no ponto de entrega onde o equipamento está conectado. A IEC 61000-3-2 limita-se a correntes de até 16 A por fase e divide os equipamentos em quatro classes. As classes “B” e “D” referem-se respectivamente às ferramentas portáteis e equipamentos com potência de até 600 W todos alimentados com tensões acima de 220 V. A classe “C” é para equipamentos de iluminação e na classe “A” estão classificados os demais equipamentos que não se encaixam nas classes “B”, “C” e “D”. Com o auxílio da Tabela 1 é possível observar os valores das componentes harmônicas definidas na IEC 61000-3-2 para a classe “A”.

Tabela 1: Limites de componentes harmônicos segundo a IEC 61000-3-2 para equipamentos da classe A

Ordem dos Harmônicos ímpares n	Classe A Máxima corrente (A)	Ordem dos Harmônicos pares n	Classe A Máxima corrente (A)
3	2,3	2	1,08
5	1,14	4	0,43
7	0,77	6	0,30
9	0,4		
11	0,33		
13	0,21		
$15 \leq n \leq 39$	$0,15 = \frac{15}{n}$	$8 \leq n \leq 40$	$0,23 = \frac{8}{n}$

Fonte: IEC 61000-3-2 (1992)

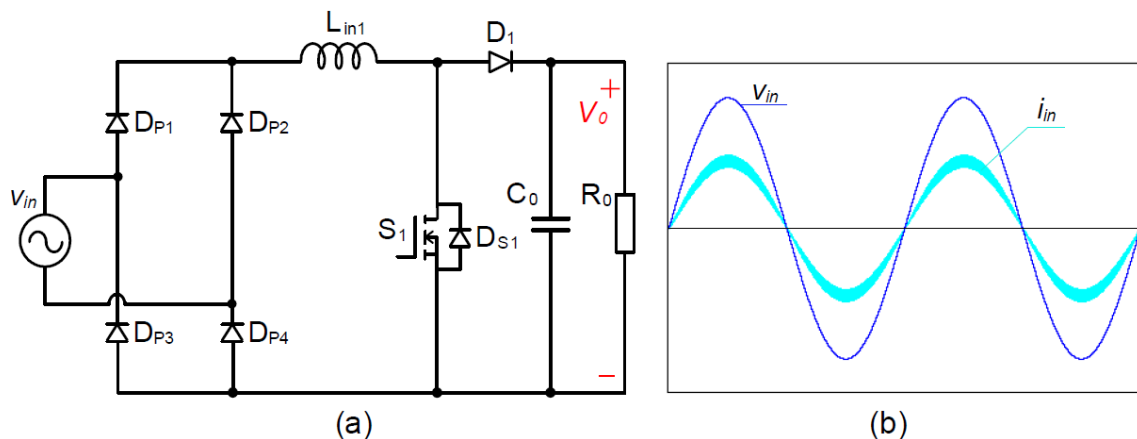
No Brasil, nos Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional - Módulo 8: Qualidade da Energia Elétrica (PRODIST), são mencionadas apenas os harmônicos de tensão e adota-se para o FP o valor compreendido de 0.92 a 1.0 indutivo ou de 1.0 a 0.92 capacitivo (ANEEL, 2018).

Basicamente existem duas formas de reduzir as THDs, aumentar o FP e atender as normas vigentes: Utilizando-se de métodos passivos ou ativos de Correção do Fator de Potência (PFC - *Power Factor Correction*).

Um exemplo de utilização do método passivo é a inserção de um filtro composto por uma indutância L_f na entrada do conversor (aumento de L_{in1} no circuito da Figura 2(a)). O filtro possui a finalidade de controlar a derivada da corrente de entrada o que permite o aumento do FP (Borgonovo, 2005), porém a corrente de entrada apresenta ainda elevada THD. Os métodos passivos são robustos, mas os elementos de circuitos adotados nestas topologias são grandes e volumosos e nem sempre conseguem corrigir adequadamente o FP com a variação da carga à qual o conversor está submetido (Ribeiro e Borges, 2010).

Os métodos ativos consistem na utilização de conversores que usam interruptores de estado sólido comandados a alta frequência. Com a modulação e o controle adequado dos interruptores é possível obter elevados FPs e baixas THDs. Um exemplo desta topologia é a do conversor *boost* CA-CC que pode ser verificado na Figura 3(a). Nesta figura a ponte retificadora de entrada composta por D_{P1} , D_{P2} , D_{P3} e D_{P4} continua existindo, no entanto é adicionado um interruptor controlado, denominado na figura por S_1 , e seu diodo intrínseco por D_{S1} (essa nomenclatura é adotada em toda a tese).

Figura 3: (a) Topologia do conversor monofásico *boost* CA-CC com PFC. (b) Formas de onda da tensão e da corrente de entrada do conversor monofásico *boost* CA-CC com PFC



Fonte: Autoria própria

A ideia básica neste tipo de topologia é impor uma tensão adequada no indutor L_{in1} . Essa tensão é a diferença entre a tensão de entrada e a tensão V_0 de saída do conversor, esta última sempre maior que a tensão de pico da entrada. A imposição adequada da tensão em L_{in1} é obtida via modulação do interruptor S_1 e a análise detalhada pode ser verificada em (Borgonovo, 2005). O resultado é a obtenção de uma corrente de entrada praticamente senoidal (Figura 3(b)) que proporciona alto FP (FP ≈ 1.0) e baixas THDs.

Devido aos inconvenientes da correção passiva do FP mencionada anteriormente e com o avanço tecnológico dos interruptores eletrônicos, principalmente o aumento considerável na velocidade de chaveamento dos interruptores *Metal-Oxide-Semiconductor Field Effect Transistor (MOSFETs)*, *Insulated Gate Bipolar Transistor (IGBTs)*, *Gate Turn-Off Thyristor (GTOs)*, o aumento na condução de corrente e da tensão à que estes componentes podem ser submetidos e o aumento do processamento dos atuais processadores computacionais, o que possibilita a implementação de sistemas de controle mais rápidos e eficientes (Buso, *et al.*, 1998), uma vasta gama de novas topologias de conversores controlados e também denominados conversores de alto rendimento, existem atualmente.

1.1.1 Conversores de alto rendimento e a ondulação em 120 Hz

No conversor *boost* CA-CC convencional quando o interruptor é comandado a conduzir em um instante de tempo “t” qualquer (Figura 4(a)), a corrente começa a circular no dispositivo de tal forma que a tensão ainda não se tornou nula. Como resultado surge a potência dissipativa P_{DS} no interruptor oriunda do produto da corrente e da tensão no dispositivo ($P_{DS} = v_s i_s$). Da mesma forma se o interruptor estiver em condução e for comandado a bloquear em um determinado tempo “t” (Figura 4(c)), o resultado de $v_s i_s$ não é zero e resulta também em perdas dissipativas. Ambas as perdas mencionadas anteriormente recebem o nome de perdas por comutação.

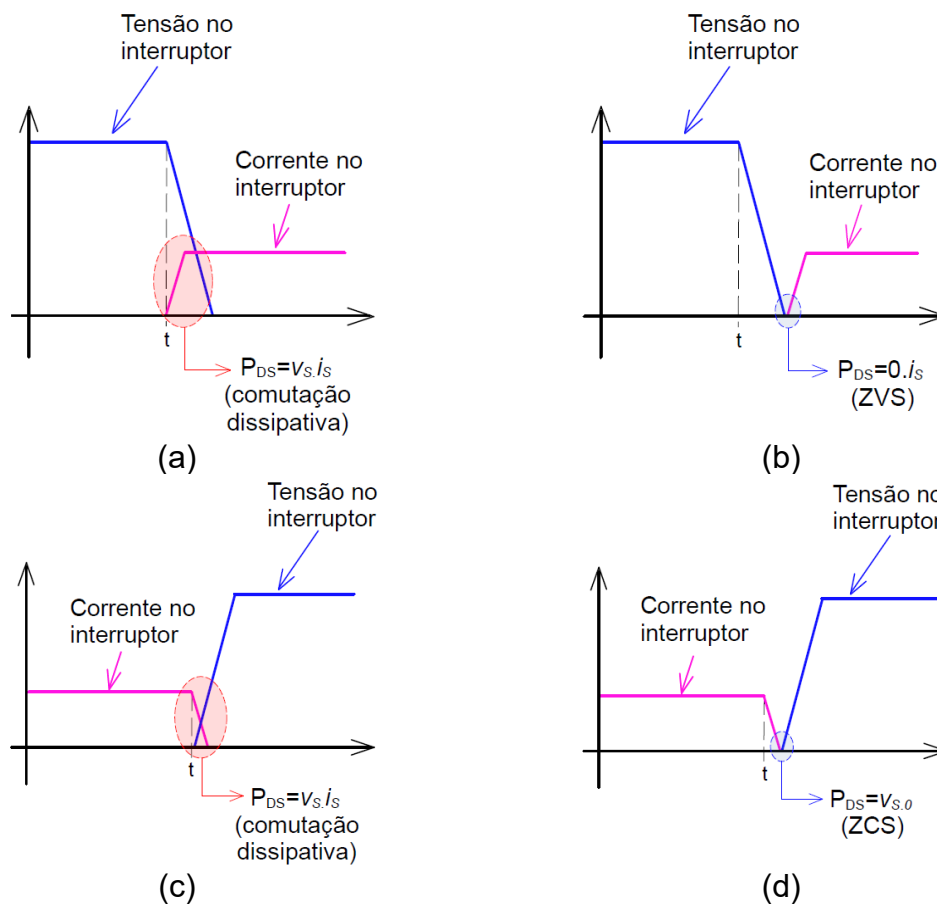
A redução dos indutores de entrada empregados nos conversores CA-CC está associada com o aumento da frequência de chaveamento dos interruptores controlados. Se por um lado estes dispositivos são reduzidos com o aumento da frequência de chaveamento, o que reduz os custos do conversor, do outro ocorre o aumento das perdas por comutação (Mohammed e Jung, 2021). Portanto, a fim de

diminuir custos e aumentar o rendimento dos conversores CA-CC, o ideal seria aumentar a frequência de comutação e evitar as perdas dissipativas nos interruptores.

Se no primeiro caso indicado na Figura 4(a) for assegurado que a corrente no interruptor somente saia de um valor zero após a tensão ter atingido valor nulo, ocorre comutação suave com chaveamento por tensão nula, comumente denominada na literatura por ZVS (*Zero Voltage Switching*) (Figura 4(b)). Da mesma forma, se quando em condução a corrente que circula no interruptor for extinta antes do bloqueio do dispositivo, ocorre a comutação suave com chaveamento sob corrente nula denominada na literatura por ZCS (*Zero Current Switching*) (Figura 4(d)).

O problema da comutação dissipativa pode ser resolvido nos conversores CA-CC monofásicos de duas formas, sendo que a capacitância intrínseca C_{sn} do interruptor passa a auxiliar na eliminação deste problema. As duas formas de obtenção de comutação suave são mais bem apresentadas na seção 2.3.

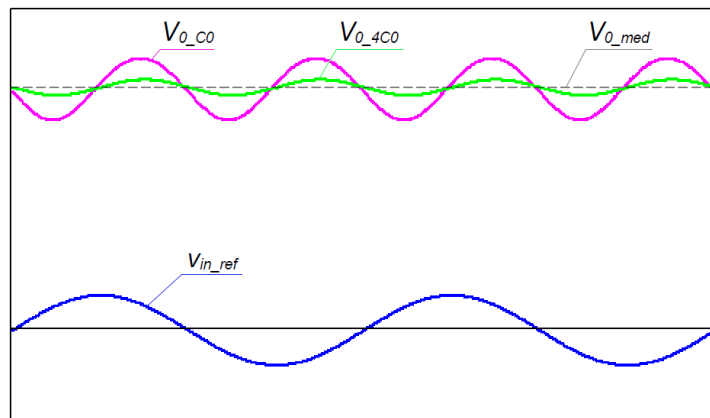
Figura 4: a) Comutação dissipativa no acionamento do interruptor. (b) Comutação não dissipativa ZVS. (c) Comutação dissipativa no bloqueio do interruptor. (d) Comutação não dissipativa ZCS



Fonte: Autoria própria

Uma característica inerente nos conversores monofásicos CA-CC controlados ou não controlados é a existência da ondulação da tensão de saída em 120 Hz, denominada também de acoplamento de potência ou ondulação de *ripple*, cuja origem é apresentada na seção 2.4. Na Figura 5 é possível verificar a ondulação na tensão de saída para a topologia do conversor *boost* da Figura 3(a). Nesta figura V_{in_ref} é a tensão de referência da entrada e V_{o_med} é a tensão média de saída do conversor, que idealmente seria constante ao longo do tempo. A forma de onda V_{o_CO} apresenta o resultado da ondulação em 120 Hz da tensão de saída com o conversor utilizado um filtro capacitivo de valor C_0 , e a forma de onda V_{o_4C0} foi obtida aumentando quatro vezes o valor de C_0 . Observa-se que a diminuição da ondulação está atrelada ao considerável aumento do filtro de saída.

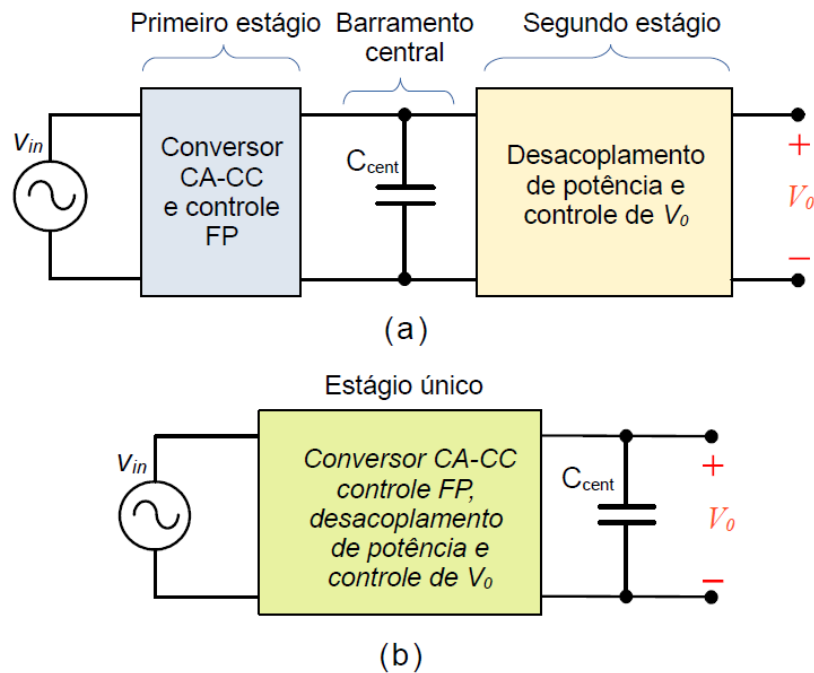
Figura 5: Ondulação na tensão de saída dos conversores CA-CC monofásicos para dois valores de filtro C_0



Fonte: Autoria própria

A eliminação da ondulação em 120 Hz inseriu na literatura o conceito de número de estágios que um conversor monofásico pode possuir. O esquema representativo da Figura 6(a) apresenta a configuração típica de um conversor CA-CC de dois estágios, sendo o primeiro estágio utilizado para fazer a retificação e o controle do FP. A saída do primeiro estágio possui ondulação em 120 Hz que é minimizada, porém não eliminada com o uso do capacitor C_{cent} do barramento central.

Figura 6: (a) Configuração esquemática de um conversor CA-CC monofásico de dois estágios. (b) Configuração esquemática de um conversor CA-CC monofásico de estágio único



Fonte: Autoria própria

No segundo estágio ocorre a isolação do circuito, o controle da tensão V_o de saída do conversor e a eliminação da ondulação em 120 Hz. Geralmente o segundo estágio faz uso de circuitos ativos que possuem interruptores comandados e elementos passivos (capacitores e indutores) que operam de tal forma a propiciar o armazenamento da energia da ondulação da potência de entrada. Várias destas topologias podem ser verificadas em (Sun, *et al.*, 2016; Gottardo, *et al.*, 2018; Chen, *et al.*, 2018; Lin, *et al.*, 2020).

Conversores de estágio único são aqueles que conseguem controlar o FP, a tensão de saída, são isolados e além disso podem eliminar ou reduzir as ondulações em 120 Hz. Um esquema representativo deste tipo de conversor pode ser verificado na Figura 6(b). Quando comparados os conversores de um e de dois estágios, observa-se que geralmente em aplicações de alta potência o rendimento aumenta quando temos um único estágio devido à redução do número de interruptores e diodos presentes no circuito, o que diminui os custos e também as perdas por condução e comutação (Ribeiro e Borges, 2010). Outro motivo para a utilização de estágio único está associado ao conversor possuir somente um sistema de controle, o que permite configurações com uma menor quantidade de sensores de corrente e tensão, diminuindo os custos para a implementação prática.

Como o uso de conversores CA-CC de estágio único traz vários benefícios devido as suas características, este trabalho tem por objetivo apresentar uma nova topologia de conversor CA-CC monofásico, de estágio único, com correção ativa do FP, isolado, de alto rendimento e que permite o desacoplamento de potência.

1.2 Objetivos gerais, específicos e metodologia

O objetivo geral deste trabalho é apresentar uma nova topologia de um conversor CA-CC monofásico, de estágio único, baseado no retificador CA-CC monofásico *boost half-bridge*, com correção ativa do fator de potência, isolado, com desacoplamento de potência e que atenda as principais normas de qualidade de energia.

Os objetivos específicos são:

- Revisar as topologias dos conversores CA-CC isolados e não isolados em alta frequência;
- Propor a topologia de um conversor CA-CC que atenda as normas quanto ao FP e a THD, que tenha baixa ondulação na corrente de entrada e que permita o controle da tensão de saída e o desacoplamento de potência;
- Projetar e construir um protótipo capaz de processar 1 kW e obter a partir dele resultados experimentais e validá-los com os resultados teóricos.

Para alcançar os objetivos mencionados anteriormente, os seguintes passos metodológicos são empregados:

- Apresentação de forma clara e objetiva da concepção da topologia proposta;
- Desenvolvimento do equacionamento matemático juntamente com a explicação de todas as etapas de operação do conversor proposto;
- Obtenção dos circuitos equivalentes do conversor de tal forma a permitir o levantamento dos modelos dinâmicos para o dimensionamento dos sistemas de controle;

- Obtenção do equacionamento matemático para o dimensionamento de todos os componentes do conversor e apresentação de uma metodologia de projeto;
- Realização de simulações da nova topologia e do sistema de controle;
- Apresentação dos resultados teóricos e experimentais obtidos com o protótipo e comparação com outras topologias existentes na literatura.

1.3 Estrutura do trabalho

Este trabalho está organizado em sete capítulos cujos conteúdos são brevemente descritos a seguir.

O capítulo 2 apresenta uma revisão bibliográfica das principais topologias que servem como base para o entendimento da topologia do conversor proposto. Também são apresentadas algumas topologias que possuem comutação suave e os principais conceitos sobre o desacoplamento de potência, bem como algumas topologias básicas utilizadas para esta finalidade.

No capítulo 3 a topologia proposta do conversor CA-CC monofásico é apresentada. No decorrer das análises das etapas de operação, são apresentadas as principais equações dos circuitos equivalentes e as principais formas de onda do conversor. O equacionamento e as explicações dadas neste capítulo permitem o entendimento de como ocorre a transferência de potência e mostram os limites operacionais do conversor.

As funções de transferência do conversor são obtidas no capítulo 4 que inclui: Os modelos para o controle da corrente de entrada; O modelo para o controle da tensão no barramento primário; O modelo para o controle do desequilíbrio das tensões no barramento primário e o modelo para o controle da tensão de saída e para o desacoplamento de potência.

Todos os esforços de corrente e tensão que ficam submetidos os componentes do conversor são obtidos e apresentados no capítulo 5. No final deste capítulo é apresentada uma metodologia de projeto de tal forma a deixar as principais equações de dimensionamento resumidas e permitir maior praticidade no dimensionamento da topologia proposta neste trabalho.

O capítulo 6 apresenta alguns resultados de simulação do conversor proposto para a potência de 1 kW. Nas simulações objetiva-se a apresentação dos resultados

quanto ao FP, a THD, as ondulações da corrente de entrada e da tensão de saída. Os resultados experimentais e todas as especificações de um protótipo são apresentados na sequência. No final do capítulo os resultados experimentais são comparados com os resultados de outras topologias presentes na literatura.

As considerações finais da tese são apresentadas no capítulo 7.

1.4 Publicações

O desenvolvimento deste trabalho permitiu a publicação em revista técnico científica do artigo:

G. Mayer and A. A. Badin, "Design of a Double-Half-Bridge Rectifier With Single-Stage and Power Decoupling", in IEEE Access, vol. 11, pp. 117508-117519, 2023, doi: 10.1109/ACCESS.2023.3326133.

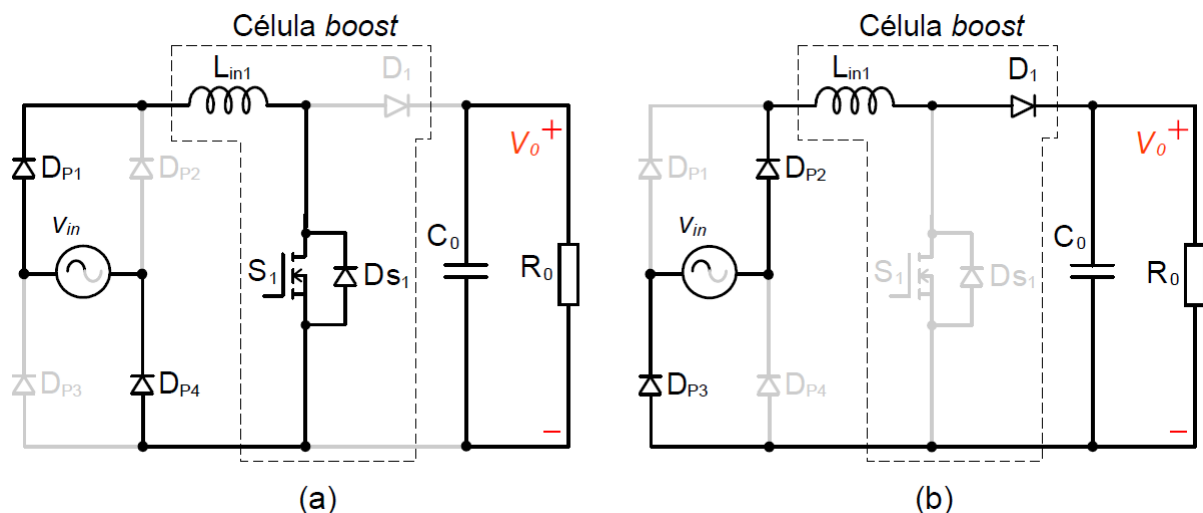
2 TOPOLOGIAS DOS CONVERSORES CA-CC, COMUTAÇÃO SUAVE E O DESACOPLAMENTO DE POTÊNCIA

Neste capítulo são apresentadas primeiramente as topologias do *boost* convencional para o processamento de potências acima de 500 W e que possuem PFC. Posteriormente são abordadas as topologias *half-bridge* e *full-bridge* para dar base teórica e revisar como ocorreu a evolução para a obtenção de topologias de estágio único. Na sequência são apresentadas as formas de obtenção de comutação suave ZVS e também é apresentado o conversor CC-CC *full-bridge*, cuja característica de funcionamento quanto a comutação suave é aplicada no conversor proposto neste trabalho. No final do capítulo é apresentada a origem das ondulações em 120 Hz e algumas topologias utilizadas para o desacoplamento de potência, um dos objetivos deste trabalho.

2.1 Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no *boost* convencional

As etapas de operação para o conversor *boost* CA-CC apresentado anteriormente no capítulo 1 podem ser verificadas nas Figura 7(a) e (b).

Figura 7: Conversor CA-CC *boost* convencional. (a) Etapa em que S_1 é comandado a entrar em condução no semiciclo positivo de v_{in} . (b) Etapa em que S_1 é comandado a bloquear no semiciclo positivo de v_{in}



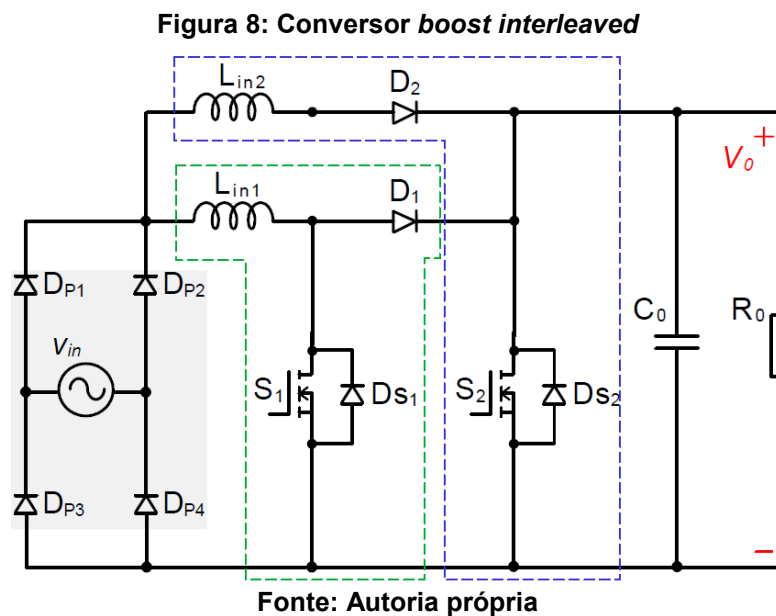
Fonte: Adaptado de Chen e Pooya Davari (2020)

Esta topologia não é isolada, possui PFC e apresenta características interessantes quando operado em Modo de Condução Contínua (MCC). Dentre elas destacam-se o

processamento de potências maiores e a diminuição de Interferências Eletromagnéticas Conduzidas (EMI - *Conducted Electromagnetic Interference*) quando comparado à outras topologias com correção ativa do PFC, tais como a dos conversores *buck* e *buck-boost* (Figueiredo, Tofoli e Silva, 2010).

Se o interruptor S_1 estiver em condução ou bloqueado, existem sempre três semicondutores em condução devido a ponte retificadora da entrada, o que impacta de forma negativa no rendimento do conversor.

Quando ocorre a necessidade de processar potências maiores é possível associar células *boost* em série ou em paralelo. Este tipo de associação dá origem aos conversores *boost interleaved* (intercalado). Com o auxílio da Figura 8 é possível verificar a associação de duas células *boost* em paralelo e a obtenção desta topologia. Na Figura 8 as duas células *boost* estão delimitadas com os retângulos de linhas tracejadas.

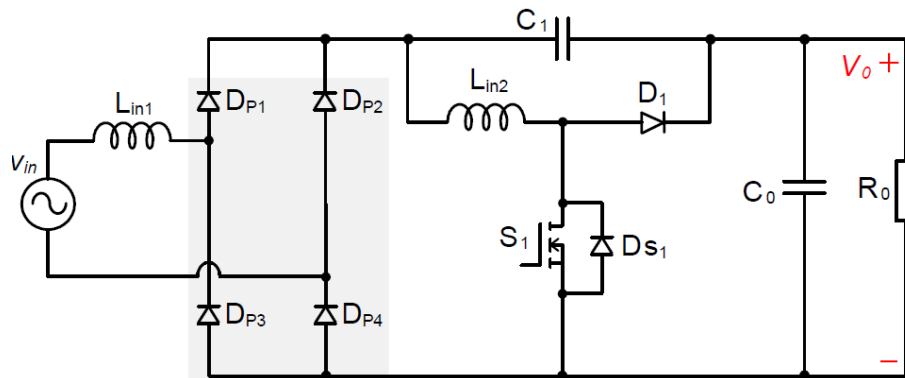


Neste circuito os esforços de corrente nos interruptores são reduzidos, uma vez que a corrente total de entrada se divide igualmente nos indutores L_{in1} e L_{in2} . Com uma técnica de modulação adequada é possível reduzir as ondulações da corrente de entrada, diminuir a EMI (operação em MCC) e manter um bom rendimento para uma ampla faixa de carga no conversor (Figueiredo, Tofoli e Silva, 2010). No trabalho proposto por Nahar e Uddin (2018) é apresentado de forma clara como as ondulações de corrente da entrada e as ondulações da tensão de saída são reduzidas

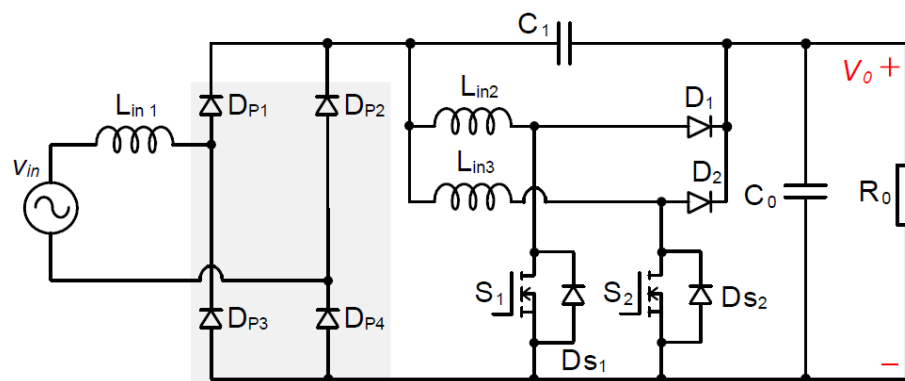
drasticamente quando se inserem na topologia, duas, três ou mais células *boost* em paralelo. No trabalho apresentado por estes autores, o comando dos interruptores é obtido com Modulação por Largura de Pulso (PWM - *Pulse Width Modulation*) e com deslocamento de ângulo de fase (*Phase-Shift*).

Tanto o *boost* convencional quanto o *boost interleaved* quando operados em Modo de Condução Descontínua (MCD), apresentam elevadas EMI (Miwa, Otten e Schlecht, 1992). Uma modificação na topologia do *boost interleaved* foi apresentada em Garinto, (2007) e pode ser verificada na Figura 9(a). Esta topologia apresenta apenas um capacitor e um indutor a mais (C_1 e L_{in2}) no circuito quando comparado ao *boost* convencional (Figura 7). Segundo o autor a operação deste conversor diminui as ondulações da corrente de entrada, propicia elevado fator de potência, além da diminuição ou até a eliminação do filtro de EMI de entrada. Na Figura 9(b) podem ser observadas duas células *boost* modificadas e intercaladas.

Figura 9: (a) *Boost* modificado. (b) *Boost* modificado e intercalado (*interleaved*)



(a)



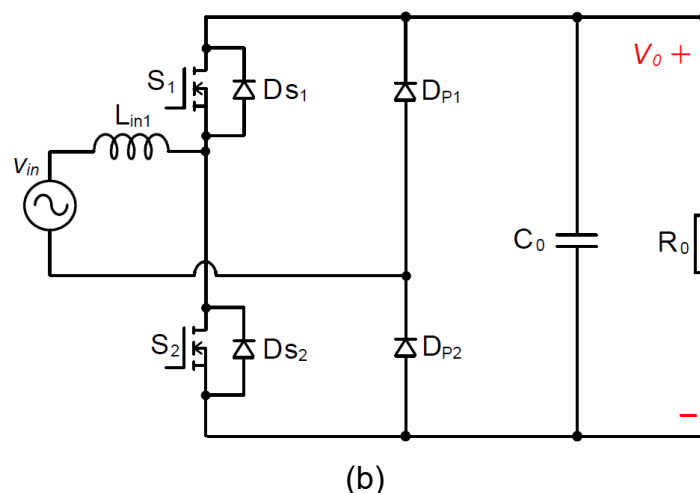
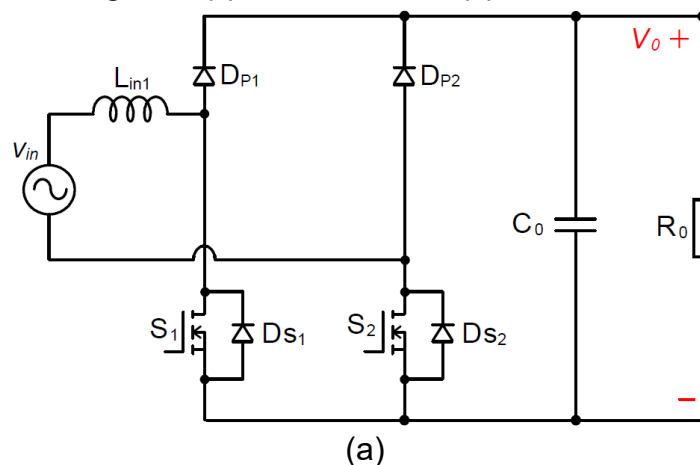
(b)

Fonte: Adaptado de Garinto (2007)

Além de possuir comutação dissipativa, o conversor CA-CC *boost* apresenta perdas de eficiência devido ao tempo de recuperação reversa do diodo de saída quando operando em MCC (Miwa, Otten e Schlecht, 1992). Para que este problema não ocorra são necessários circuitos auxiliares de comutação denominados de *snubbers*, que limitam a tensão no diodo de tal forma a evitar danos no componente e diminuir perdas no chaveamento do mesmo. O princípio de funcionamento dos circuitos *snubbers* pode ser verificado em Ferraro, (1982).

A Figura 8 e a Figura 9 mostram em destaque com o retângulo de cor cinza, que tanto o *boost* convencional quanto o *boost interleaved*, ambos com PFC, possuem em sua entrada uma ponte retificadora que propicia o aumento das perdas por condução. Uma das formas de evitar que três semicondutores fiquem conduzindo ao mesmo tempo é reconfigurar a topologia retirando-se dois diodos da ponte retificadora de entrada e inserindo interruptores, conforme apresentado na Figura 10.

Figura 10: *Boost Bridgeless*. (a) *Boost* simétrico. (b) *Boost* assimétrico (*totem-pole*)



Fonte: Adaptado de B. Singh, et al. (2003)

Tais alterações dão origem aos conversores *boost bridgeless* (sem ponte de entrada).

Com o auxílio da Figura 10 é possível verificar duas topologias distintas do *boost bridgeless* apresentados inicialmente nos trabalhos de Enjeti e Martinez, (1993) e Lim e Kwon, (1999) e denominados posteriormente por B. Singh, *et al.*, (2003) por *boost* simétrico e *boost* assimétrico convencionais (*totem-pole*). Em B. Singh, *et al.*, (2003), outras topologias podem ser verificadas. Como ponto positivo as topologias da Figura 10(a) e (b) permitem a diminuição de EMI para a rede na qual o conversor está conectado (Ancuti, *et al.*, 2014).

Todas as topologias apresentadas anteriormente possuem em comum a utilização de capacitores de saída de valor elevado. A unidirecionalidade destas topologias quanto a inversão do fluxo de potência somente é resolvida com a retirada de todos os diodos do circuito e a substituição dos mesmos por interruptores controlados.

2.2 Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no *boost half-bridge* e *boost full-bridge*

A substituição total ou parcial dos diodos da ponte de entrada dos conversores *boost* convencional ou *boost interleaved* permite a inversão do fluxo de potência e dá origem a novas topologias denominadas *boost half-bridge* e *boost full-bridge*, apresentadas a seguir.

2.2.1 Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no *boost half-bridge*

O circuito do conversor *boost half-bridge* monofásico com PFC teve sua origem da análise de conversores trifásicos bidirecionais (Boys e Green, 1989) e pode ser verificado com o auxílio da Figura 11.

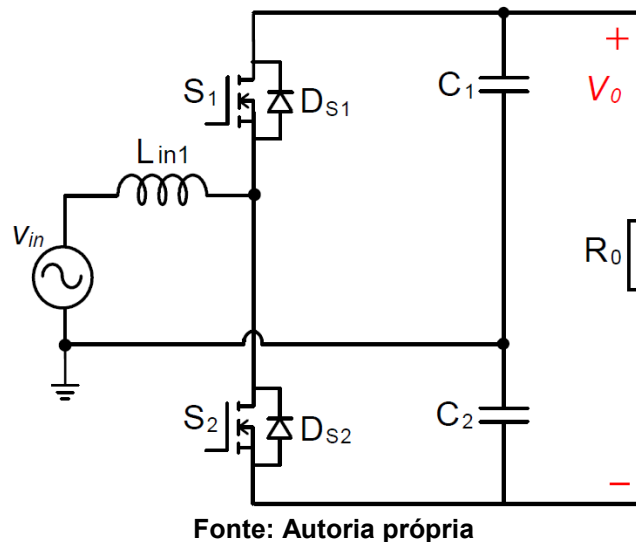
Embora o conversor não tenha isolamento é importante revisar suas principais características, uma vez que a topologia proposta neste trabalho se baseia no princípio de operação deste conversor.

O circuito é composto por apenas dois interruptores comandados, o que o caracteriza por ser um conversor de maior rendimento devido à baixa quantidade de semicondutores no circuito e em condução (Srinivasan e Oruganti, 1997). Neste conversor os interruptores não podem operar juntos e o circuito faz uso dos diodos intrínsecos dos interruptores e denominados por D_{s1} e D_{s2} , além de utilizar dois

capacitores de mesma capacitância denominados por C_1 e C_2 . Esta topologia apresenta as seguintes características:

- A corrente circula por apenas um semicondutor em cada etapa de operação o que aumenta o seu rendimento;
- É bidirecional;
- Funciona como dobrador de tensão;
- Apresenta elevado FP e baixas THDs (J. Su, 2001).

Figura 11: Conversor CA-CC boost half-bridge com PFC



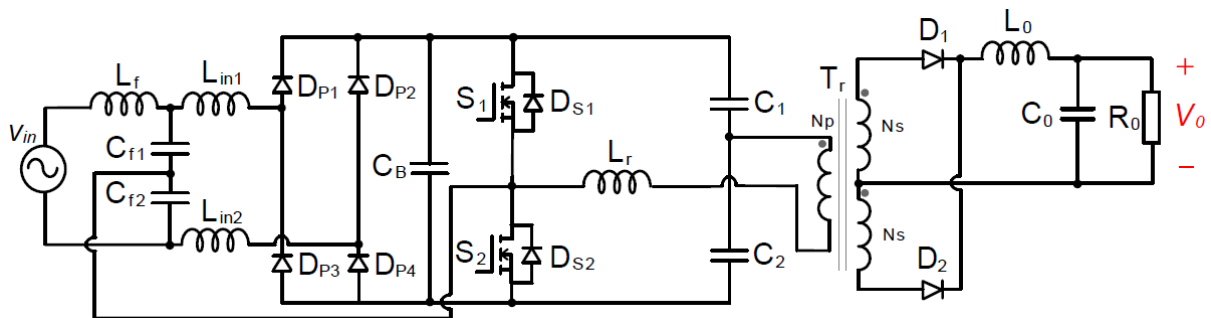
O principal problema da topologia é que a tensão de saída do conversor precisa ser no mínimo duas vezes a tensão de pico da entrada, o que deixa os interruptores S_1 e S_2 sob tensão mais elevada quando se utilizam tensões de entradas maiores. No entanto, para faixas de tensões mais baixas a topologia se torna comercialmente atrativa (Srinivasan e Oruganti, 1997).

Outro ponto de destaque é o desequilíbrio das tensões que existe nos capacitores C_1 e C_2 e que foi verificado inicialmente em Boys e Green, (1989). Segundo Srinivasan e Oruganti, (1997), o desequilíbrio das tensões nos capacitores C_1 e C_2 ocorre devido às condições iniciais de operação, ou seja, dependem do instante de tempo onde ocorre o acionamento do conversor (relação entre o valor instantâneo da tensão de entrada e da tensão de saída do conversor) e também da razão cíclica adotada para o mesmo. Isso impacta no aumento da amplitude das ondulações da tensão de saída e que não apresenta um segundo harmônico puro como os

conversores convencionais *boost* e *buck* Srinivasan e Oruganti, (1997). Embora tal fato possa aumentar as amplitudes das oscilações da tensão de saída, Srinivasan e Oruganti, (1997) propõem um sistema de controle simples baseado na soma da diferença das tensões dos capacitores. O desequilíbrio das tensões pode gerar o aumento ou a diminuição na referência do controle da corrente de entrada e esta técnica corrige o desequilíbrio de tensão em C_1 e C_2 sem a adição de nenhum componente no circuito. Como efeito imediato da eliminação do desequilíbrio das tensões em C_1 e C_2 , ocorre a diminuição da ondulação em 120 Hz na tensão de saída Srinivasan e Oruganti, (1997).

Nos anos 2000 muitas topologias apresentadas na literatura se auto denominavam de estágio único. Uma delas é a topologia da Figura 12 apresentada por Postiglione, Perin e Nascimento, (2006).

Figura 12: Conversor CA-CC de estágio único, isolado e baseado no conversor *half-bridge*



Fonte: Adaptado de Postiglione, Perin e Nascimento (2006)

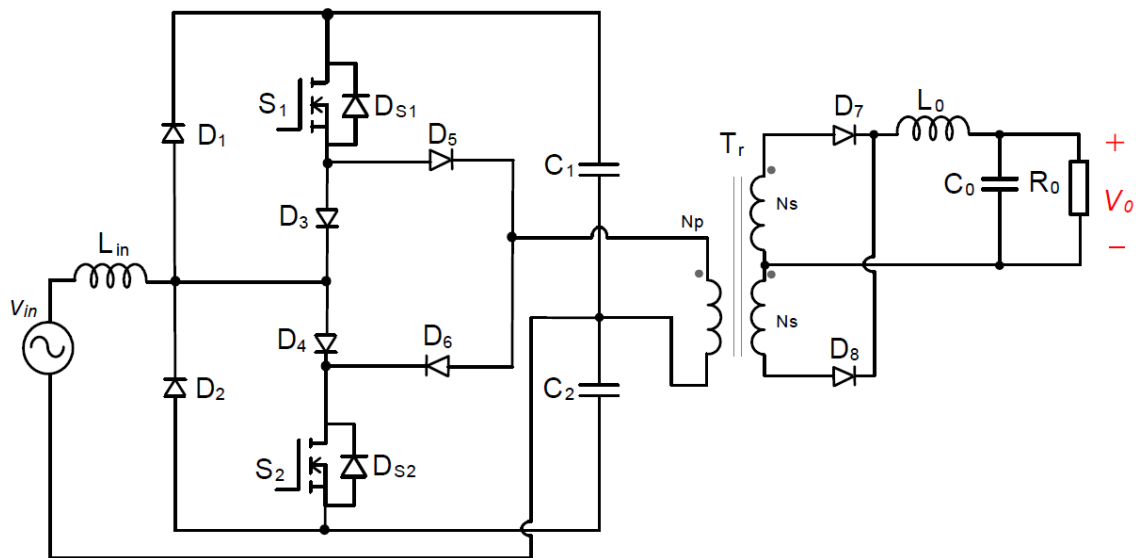
A topologia é obtida da composição de uma ponte retificadora completa na entrada, de um conversor *half-bridge*, de um transformador isolador T_r com *tap* central e mais um circuito retificador no secundário do transformador composto por D_1 e D_2 . O circuito pode ser entendido como dois conversores, sendo o primeiro o que controla o FP e que utiliza os interruptores S_1 e S_2 , e o segundo que controla a tensão de saída operando como um conversor CC-CC e que também utiliza S_1 e S_2 . Essa configuração, segundo os autores, caracteriza a topologia como sendo de estágio único.

A topologia de estágio único apresentada por Postiglione, Perin e Nascimento, (2006), possui rendimento em torno de 87% para a faixa de 50 a 100% da sua potência nominal e sua utilização se torna interessante para potências processadas de até 200 W. Além disso o conversor apresenta comutação não dissipativa para os interruptores

e atende a IEC 61000-3-2 Classe A quanto às THDs e ao FP. O principal problema desta topologia é que a mesma apresenta muitos componentes passivos, o que aumenta os custos de implementação e as perdas. Além disso, apresenta elevados esforços de corrente nos interruptores comandados, altos valores para C_1 e C_2 , necessidade de filtros na entrada (L_f , C_{f1} e C_{f2}) e a presença de ondulações em 120 Hz na tensão de saída mesmo com o filtro adicional L_0 .

A topologia de estágio único apresentada em Ou e Hsiao, (2011) é obtida a partir da integração das topologias do conversor *boost CA-CC half-bridge* para o controle do FP e do conversor *CC-CC half-bridge* para o controle da tensão da saída e pode ser verificada com o auxílio da Figura 13.

Figura 13: Conversor CA-CC de estágio único, isolado em alta frequência e baseado no conversor *half-bridge*

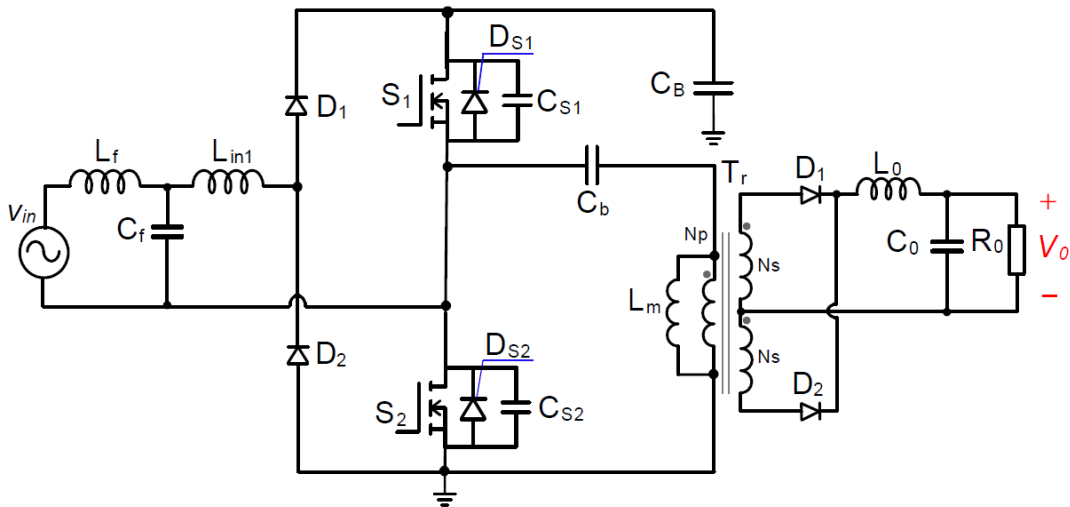


Fonte: Adaptado de Ou e Hsiao (2011)

O controle dos interruptores se dá com modulação PWM convencional, a operação é em DCM e a topologia utiliza uma grande quantidade de diodos. Para cargas de 25% da potência nominal seu rendimento atinge 88% porém, aumenta para 94% quando opera na potência nominal. O conversor apresenta elevados esforços de corrente nos interruptores e não leva em consideração o desequilíbrio das tensões em C_1 e C_2 , o que pode aumentar as ondulações em 120 Hz na tensão de saída.

Outra topologia baseada no *half-bridge* é apresentada em Choi e Yoo, (2011) e consiste em uma simplificação da topologia da Figura 13. Esta topologia pode ser verificada na Figura 14.

Figura 14: Conversor CA-CC de estágio único baseado no conversor *boost* e no conversor CC-CC half-bridge



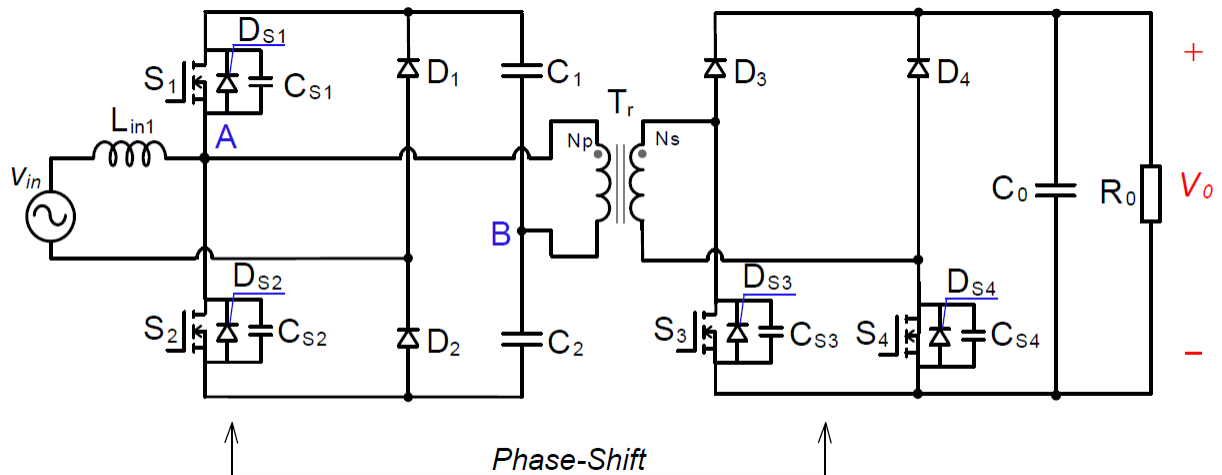
Fonte: Adaptado de Choi e Yoo (2011)

Segundo os autores, comutação suave ZVS é obtida nos dois interruptores comandados com o auxílio da indutância de magnetização do transformador isolador de alta frequência, que carrega e descarrega as capacitâncias intrínsecas C_{S1} e C_{S2} , o que permite, com uma técnica de modulação adequada, chaveamento sob tensão nula. A tensão no capacitor C_B (barramento central CC) depende da potência da carga e a corrente de entrada não é puramente senoidal pois depende da relação entre o valor da tensão de entrada e da tensão neste capacitor, desta forma observa-se que em operação a forma de onda da corrente de entrada não se aproxima de uma forma de onda senoidal, haja visto que a tensão no capacitor C_B é sempre maior que o valor eficaz da tensão de entrada. Quanto ao rendimento, o conversor atinge cerca da 93% para potência nominal e abaixo de 89% para 36% da carga nominal. Embora a forma de onda da corrente de entrada tenha pequenas distorções, o conversor proposto atende às especificações dos equipamentos da classe D da IEC 61000-3-2 quanto à THD e ao FP, embora os resultados do fator de potência não tenham sido apresentados no trabalho. Um dos inconvenientes desta topologia é que os esforços de corrente nos interruptores são elevados e as ondulações em 120 Hz estão presentes na tensão do barramento CC e precisam ser filtradas por C_0 e L_0 .

O conversor proposto por Naradhupa, *et al.*, (2019), pode ser visualizado com o auxílio da Figura 15. Segundo os autores esse conversor apresenta muitas características interessantes tais como: Eliminação da ponte completa de diodos da entrada (*totem-pole*), opera em MCC, possui comutação ZVS para todas os

interruptores, apresenta baixo número de componentes na estrutura e é isolado em alta frequência.

Figura 15: Conversor CA-CC de estágio único baseado no boost half-bridge e no boost assimétrico (totem-pole).



Fonte: Adaptado de Naradhipa, et al. (2019)

Nesta topologia os interruptores S_1 e S_2 trabalham com razão cíclica fixa em torno de 0.5 e a transferência de potência se dá com comando por deslocamento de fase, também conhecido como *phase-shift*. A modulação imposta no conversor defasa em 180° os sinais relativos dos comandos dos interruptores S_1/S_2 e S_3/S_4 . Com isso o transformador fica submetido a três níveis de tensão em alta frequência, o que reduz o seu tamanho (Naradhipa, et al., 2019). Outro ponto de destaque desta topologia é que a mesma opera em MCC e o controle do PFC é feito em Malha Aberta (MA) o que elimina o sensor geralmente utilizado para fechar a malha de controle de corrente de entrada necessário em outras topologias. Como a potência é transferida com comando por deslocamento de fase, existe uma ampla faixa de controle para a tensão de saída e o conversor apresenta elevado FP (>0.99) para faixas de potência da carga compreendidas entre 20% a 100% da carga nominal.

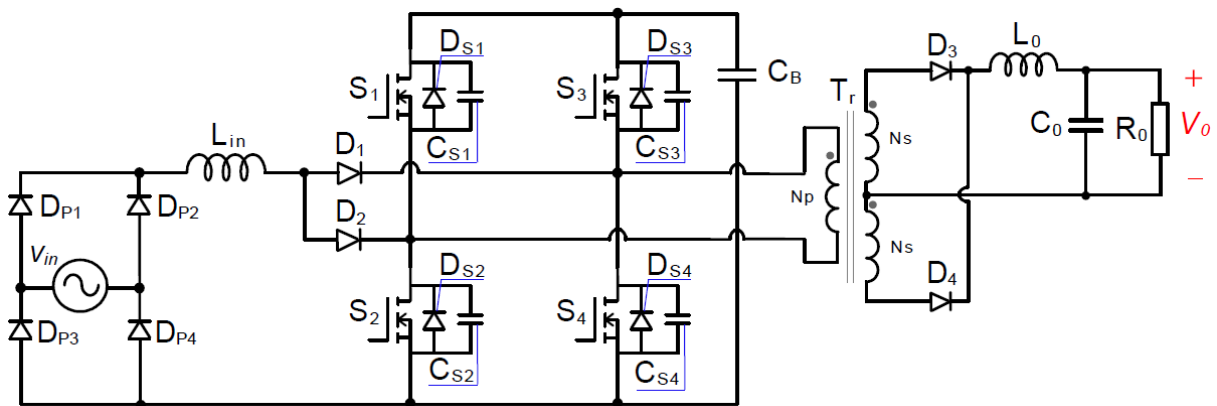
Embora a topologia seja interessante devido a operação em MA do PFC, harmônicos de baixa frequência são verificados na corrente de entrada e os autores não mencionam se a topologia atende a IEC 61000-3-2. A topologia indica que devido a existência de apenas um indutor na entrada, diferentes valores de corrente circulam nos interruptores, o que faz com que os mesmos fiquem submetidos a elevados esforços de corrente. O rendimento para 80% da carga nominal fica acima de 92% e

as ondulações em 120 Hz estão presentes na tensão de saída, o que indica que não existe desacoplamento de potência no conversor.

2.2.2 Topologias dos conversores CA-CC com correção ativa do fator de potência baseados no *boost full-bridge*

Uma das primeiras topologias de estágio único em ponte completa é apresentada em Qiu, *et al.*, (1999) e pode ser verificada com o auxílio da Figura 16.

Figura 16: Conversor CA-CC de um estágio baseado no conversor *full-bridge*



Fonte: Adaptado de Qiu, *et al.* (1999)

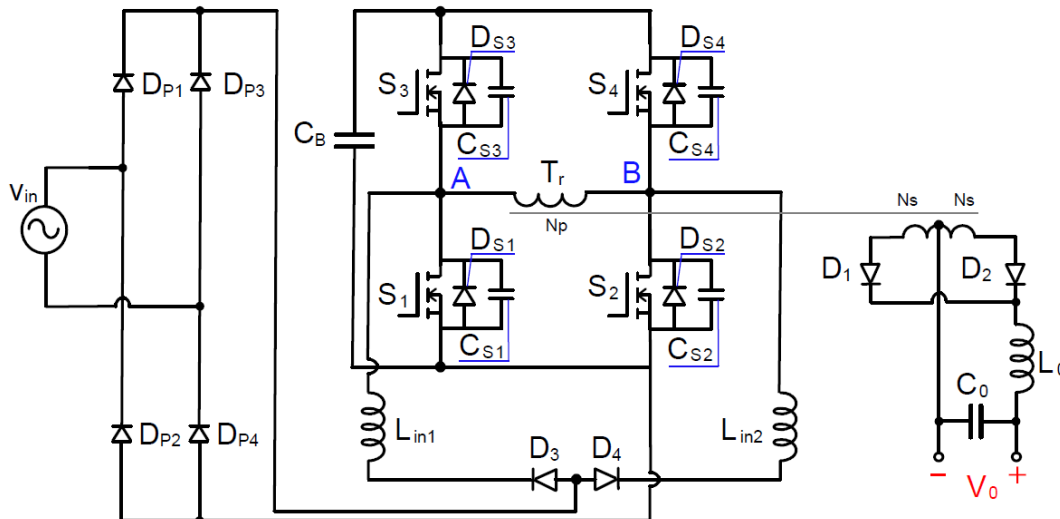
Segundo os autores o conversor pode operar em MCD ou em MCC com modulação PWM *phase-shift*. A potência é transferida para a saída fazendo-se o controle da defasagem relativa entre os braços de comutação compostos por S_1/S_4 e S_2/S_3 . Mesmo quando operado com potências baixas, a topologia atende as normas vigentes quanto a THD e ao FP.

Os principais problemas desta topologia é que existe a necessidade da ponte retificadora de diodos da entrada o que diminui o rendimento do conversor (80% para a potência nominal), além disso como possui apenas um indutor na entrada, as correntes nos interruptores se distribuem de forma desigual, sendo que S_2 e S_4 ficam submetidas à elevados esforços de corrente. Um capacitor eletrolítico de alta capacitância é utilizado no filtro de saída do conversor, o que indica grandes ondulações em 120 Hz na tensão de saída.

No trabalho apresentado por Anunciada e Monteiro, (2001), um segundo indutor de entrada é inserido no circuito, com isso os esforços de corrente nos interruptores inferiores se torna a metade da corrente máxima da entrada. Com o

auxílio da Figura 17 é possível verificar a topologia do retificador proposto por estes autores.

Figura 17: Conversor CA-CC de um estágio com dois indutores de entrada baseado no conversor *full-bridge*



Fonte: Adaptado de Anunciada e Monteiro (2001)

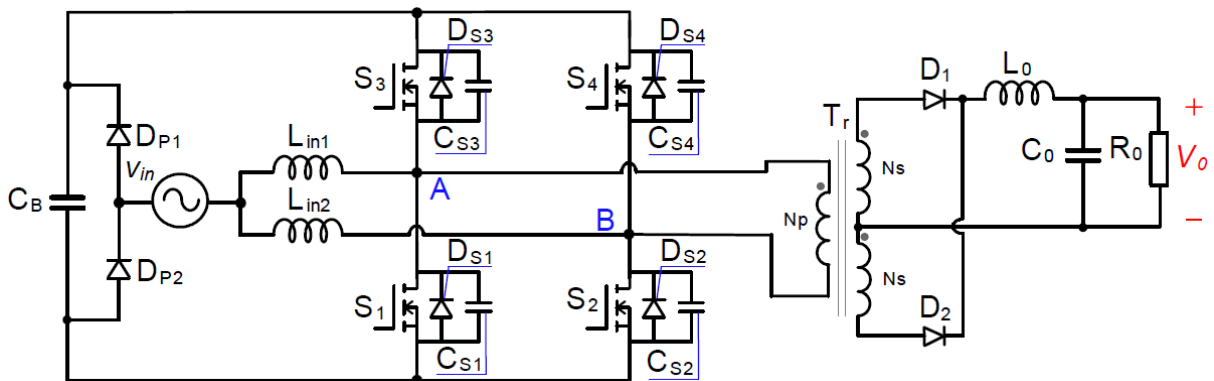
A corrente de entrada fica dividida igualmente em L_{in1} e L_{in2} e por consequência a ondulação em alta frequência acaba sendo reduzida. Nesta configuração são utilizados seis diodos no lado primário do transformador isolador, o que aumenta os custos e reduz a eficiência.

Na Figura 18 é apresentada a topologia proposta por Ribeiro e Borges, (2010). A ponte retificadora da entrada é reduzida e utiliza apenas dois diodos, o que aumenta ligeiramente o rendimento do conversor. Segundo os autores a ação *boost* para a correção PFC existe igualmente nos quatro interruptores comandados, o que divide igualmente a corrente, diminuindo os esforços de corrente e tensão à que estes ficam submetidos.

Nesta topologia existe a necessidade do chaveamento dos interruptores de cada braço da ponte de tal forma que S_1 e S_2 precisam entrar em condução juntos durante o semiciclo positivo da corrente de entrada, e S_3 e S_4 durante o semiciclo negativo. Isso garante a distribuição simétrica da corrente em todos os interruptores. A transferência de potência se dá pelo fechamento dos interruptores no sentido diagonal, ou seja, S_1/S_4 e S_2/S_3 . O conversor pode operar em MCD ou MCC, porém quando operando em MCD e para pequenas potências na carga, a THD na corrente de entrada não atende as normas vigentes. O rendimento da estrutura é de 94% para

potência nominal de 650 W (THD – 15.2% com v_{in} em 250 V_{rms}) e os autores não mencionam se a comutação em todos os interruptores comandados é ou não dissipativa. As amplitudes das oscilações na tensão de saída não são apresentadas, porém devem ser elevadas uma vez que o conversor possui um elevado capacitor de saída C_0 .

Figura 18: Conversor CA-CC de um estágio com dois indutores de entrada e ponte retificadora de entrada reduzida baseado no conversor *full-bridge*

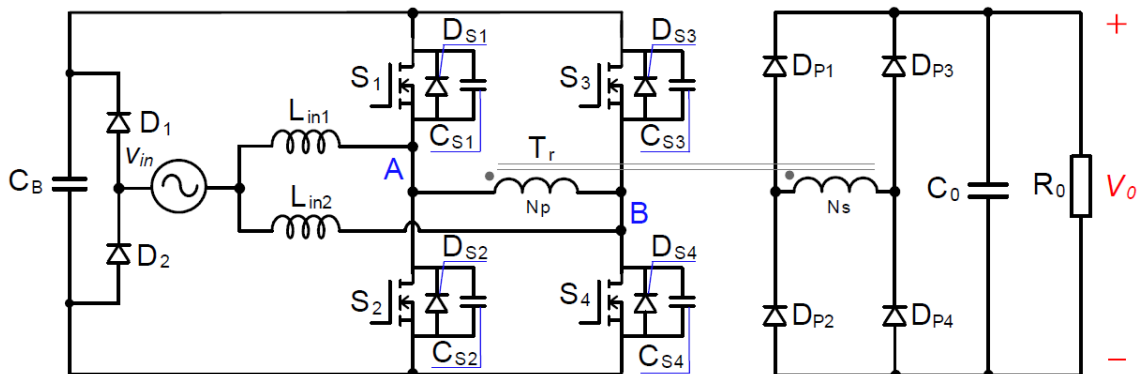


Autor: Adaptado de Ribeiro e Borges (2010)

Como este conversor opera com duas razões cíclicas independentes, ocorrem restrições no modo de operação: Variação da tensão no barramento primário, redução do FP, aumento das THDs com a variação da carga e com a variação da tensão de entrada, distorção da corrente de entrada na passagem por zero e problemas com a operação em cargas leves (Alvarenga, *et al.*, 2013).

A topologia da Figura 19 foi apresentada em Alvarenga, Meier *et al.* (2013) e se trata de uma alteração da topologia apresenta na Figura 18.

Figura 19: Conversor CA-CC de um estágio com comutação ZVS

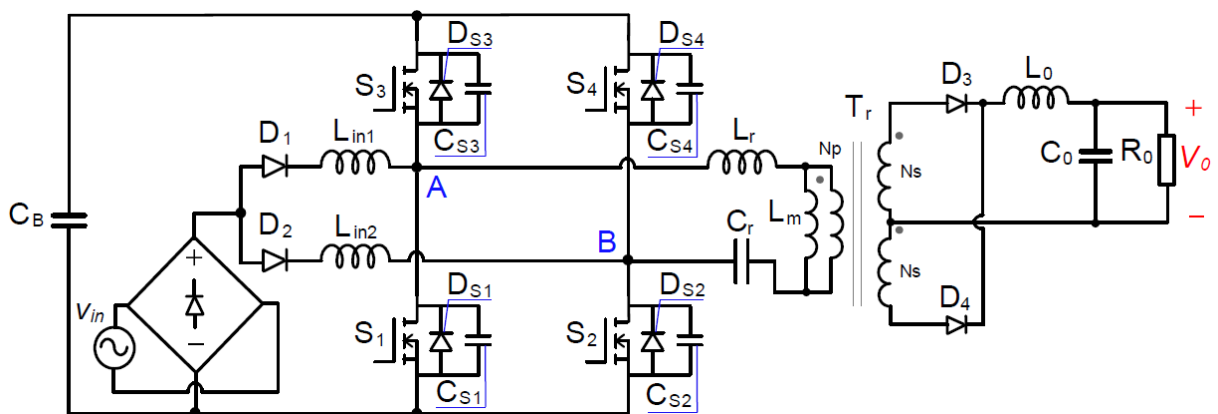


Fonte: Adaptado de (Alvarenga, *et al.*, 2013)

A principal alteração desta topologia quando comparada a topologia apresentada por Ribeiro e Borges, (2010) é a retirada do indutor de saída, o que a caracteriza como saída em tensão. A retirada do filtro L_0 é possível com a alteração da modulação dos interruptores controlados. Tal alteração na forma do comando dos interruptores permite a obtenção de comutação ZVS nos interruptores para uma ampla faixa de potência, elevado FP e rendimento acima de 92%. Embora os capacitores de saída possam ser diminuídos devido à nova modulação dos interruptores, as oscilações em 120 Hz na tensão de saída estão presentes.

Na topologia apresentada por Saasaa, Eberle e Agamy, (2016) os diodos D_1 e D_2 utilizados da topologia de Alvarenga, Meier *et al.*, (2013) são alterados de posição (Figura 20). Segundo os autores essa topologia deriva do conversor *interleaved bridgeless* e do conversor CC-CC *Full-bridge* LLC ressonante, cuja malha ressonante é formada por C_r e L_r . O conversor possui comutação ZVS para os interruptores controlados e comutação ZCS para os diodos do lado secundário do transformador. A topologia foi desenvolvida para ser aplicado em potências inferiores a 500 W.

Figura 20: Conversor CA-CC de estágio único baseado no conversor *interleaved bridgeless* e no conversor CC-CC *full-bridge* LLC ressonante com ponte retificadora na entrada

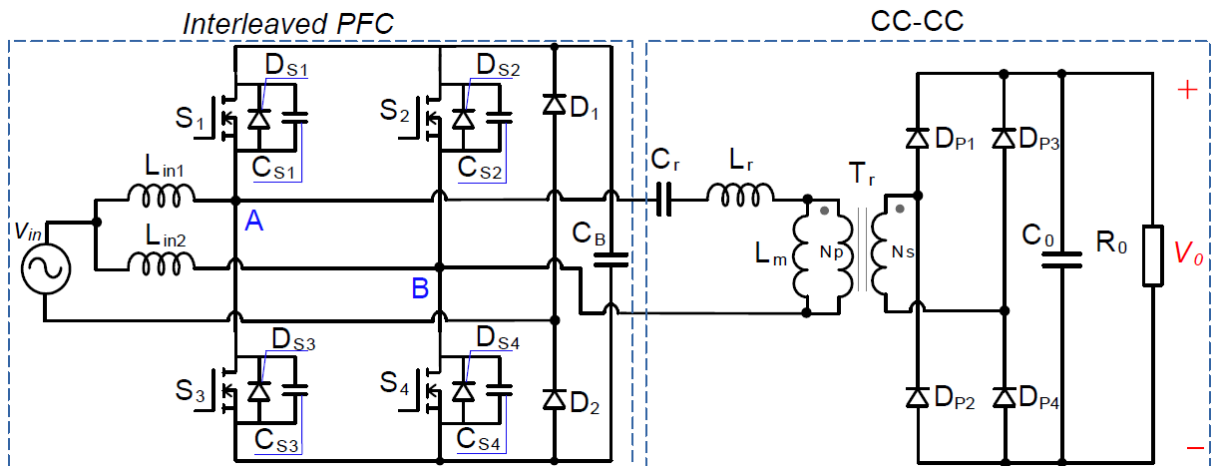


Fonte: Adaptado de Saasaa, Eberle e Agamy (2016)

O conversor atende as normas quanto ao FP e as THDs, possui rendimento um pouco acima de 92% (350 W) e seus principais inconvenientes são a existência da ponte retificadora de entrada e a operação em DCM, o que insere grandes ondulações em alta frequência na corrente de entrada (Li, Xia, *et al.*, 2019). Além disso a tensão de saída apresenta ondulações em 120 Hz que são diminuídas com os filtros C_0 e L_0 .

A inserção também de um capacitor C_r e de um indutor L_r à topologia proposta por Alvarenga, Meier *et al.*, (2013) deu origem a topologia apresentada por Li, Xia *et al.*, (2019), que pode ser verificada na Figura 21.

Figura 21: Conversor CA-CC de estágio único baseado no conversor *interleaved bridgeless* e no conversor CC-CC *full-bridge* LLC ressonante sem ponte retificadora na entrada

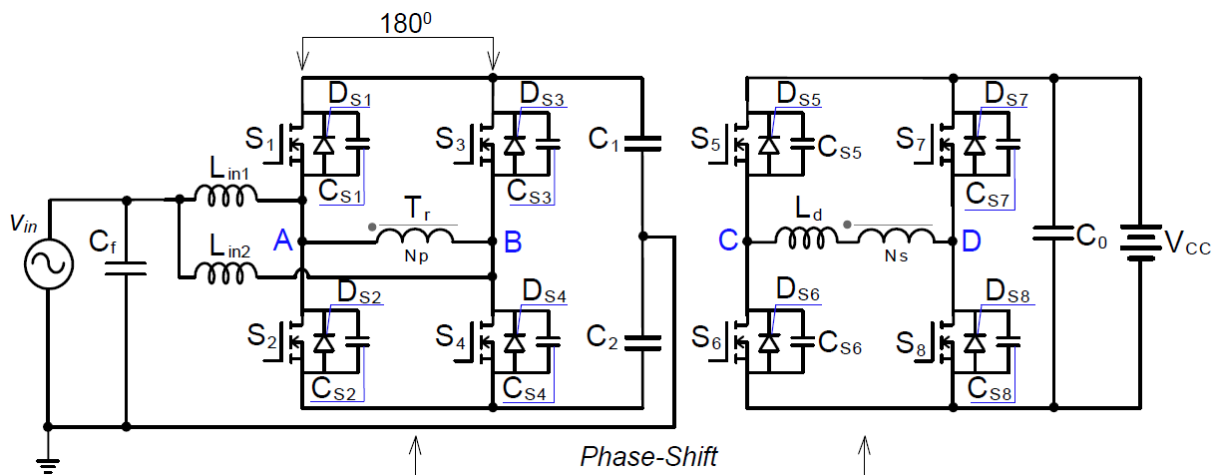


Fonte: Adaptado de Li, Xia, *et al.* (2019)

Segundo os autores essa topologia deriva também do conversor *interleaved bridgeless* e do conversor CC-CC *Full-bridge* LLC ressonante, cuja malha ressonante é formada por C_r e L_r . O conversor opera em CCM e atende as normas quanto ao FP e as THDs para valores de potência compreendidos entre 50 a 100% da potência nominal, além de apresentar elevado rendimento. A modulação nos interruptores é igual a apresentada por Alvarenga, Meier *et al.*, (2013) e são obtidas comutações suaves ZVS para os interruptores comandados e ZCS para os diodos do lado secundário do transformador. Além disso os autores mencionam que a malha ressonante funciona como um filtro passa alta, ou seja, parte das ondulações em 120 Hz não passam para o barramento CC principal. Este fato permite que o capacitor C_B seja menor, o que possibilita a utilização de capacitores de filme neste ponto do circuito. O principal inconveniente desta topologia é que a mesma utiliza dois componentes passivos a mais (L_r e C_r) que a topologia utilizada por Alvarenga, Meier *et al.* (2013), sendo obtidos valores de rendimento praticamente iguais nas duas topologias. As oscilações em 120 Hz na tensão de saída, embora sejam bastante diminuídas, ainda existem.

O trabalho apresentado em Barreto, *et al.*, (2018), utiliza uma topologia derivada do conversor *interleaved half-bridge* para ser utilizado em médias tensões. O conversor é isolado, bidirecional e a transferência de potência se dá por meio da defasagem *phase-shift* entre os braços do primário e secundário do conversor. Esta topologia foi analisada em Ramos e Mezaroba, (2018) que alteraram a topologia de tal forma que a mesma pudesse ser utilizada em sistemas de carregamento de baterias de Veículos Elétricos (VEs), sendo também bidirecional e isolada. Os braços de comutação formados por S_1/S_2 e S_3/S_4 (Figura 22) operam com razão cíclica complementar e defasados de 180° . A transferência de potência para a carga se dá por meio da defasagem relativa entre os interruptores do lado esquerdo e direito do circuito.

Figura 22: Conversor monofásico CA-CC para carregamento de veículos elétricos



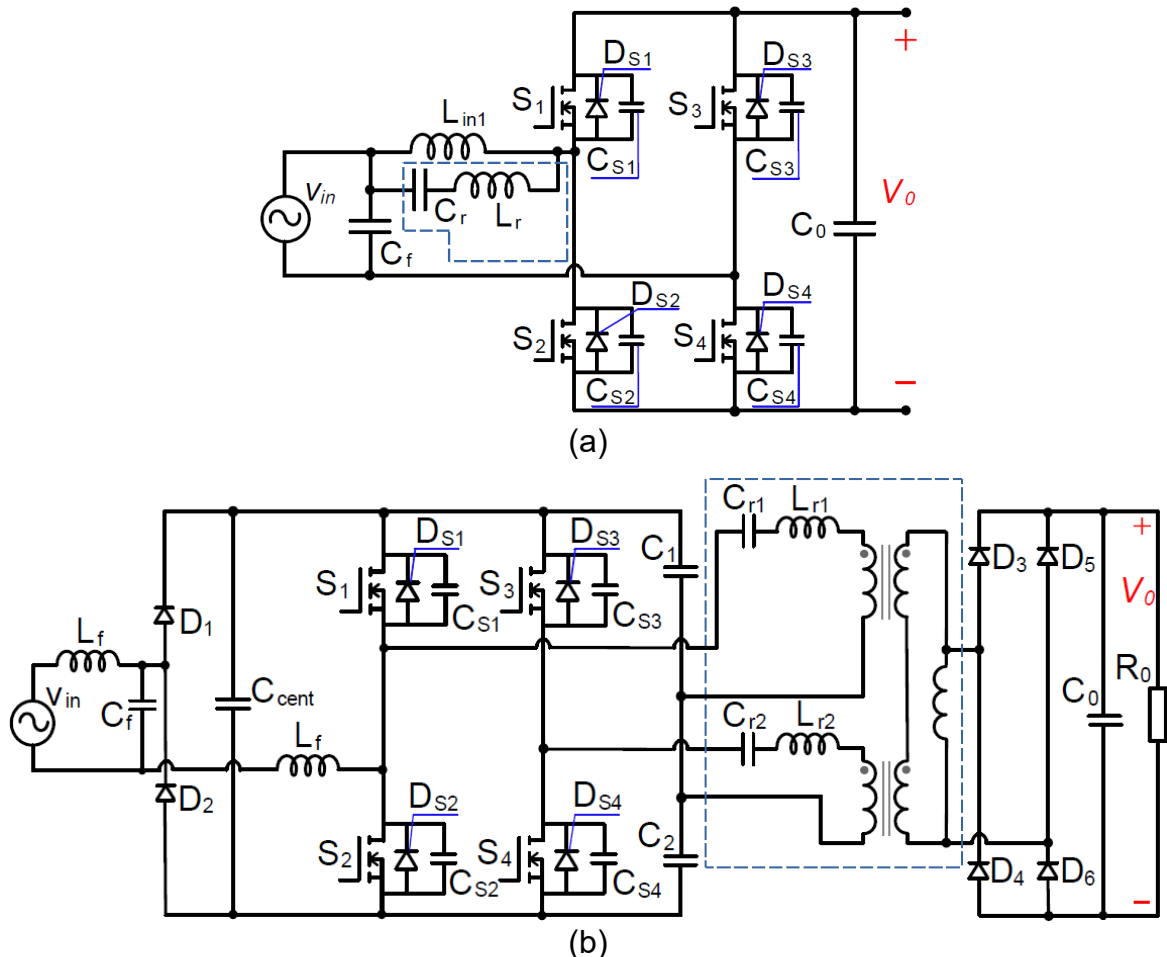
Fonte: Adaptado de Ramos e Mezaroba (2018)

2.3 Redução das perdas por comutação nos conversores CA-CC e o conversor boost CC-CC full-bridge

Como mencionado na seção 1.1.1, existem duas formas de mitigar as perdas por comutação dos interruptores controlados. A primeira é obtida inserindo elementos passivos no circuito (Mohammed e Jung, 2021) tais como capacitores e indutores, para propiciar o retardo da corrente ou da tensão no interruptor por ação ressonante. Esta forma de obtenção de comutação suave foi analisada primeiramente em Schwarz, (1970), Oruganti e Lee, (1984) e Oruganti e Lee, (1985), sendo que os capacitores e indutores auxiliares podem ser inseridos em série ou em paralelo no

circuito (Mohammed e Jung, 2021), como pode ser observado na Figura 23(a) e Figura 23(b).

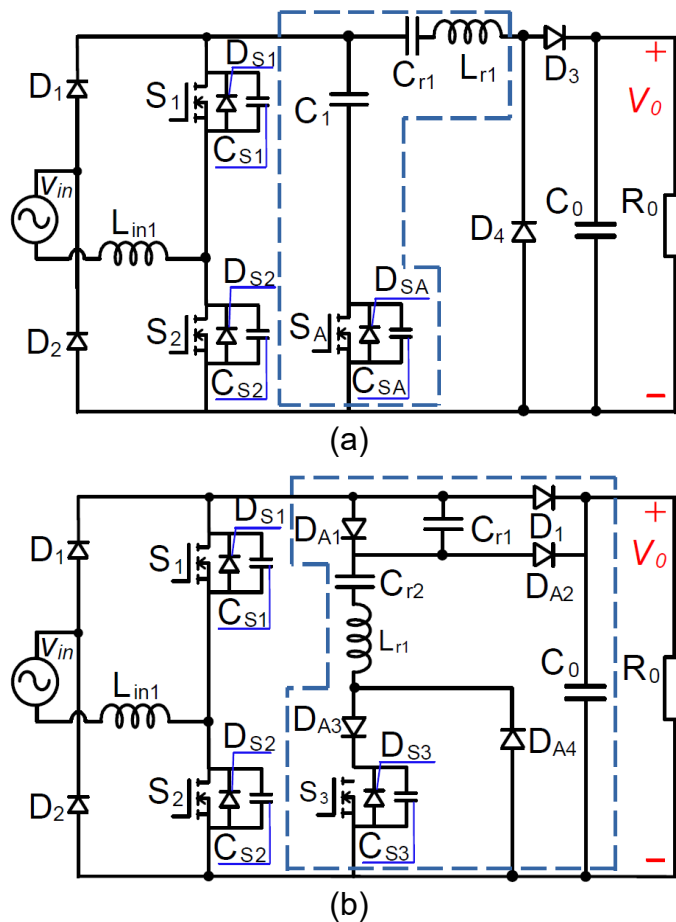
Figura 23: Comutação suave obtida com método passivo ressonante (a) Componentes passivos em série destacado no retângulo de linha tracejada. (b) Componentes passivos em paralelo destacados no retângulo de linha tracejada



Fonte: (a) Adaptado de Rothmund, *et al.* (2017). (b) Adaptado de Pinheiro, Jain e Joos (1999)

A segunda forma de obtenção de comutação suave é inserindo propositalmente elementos passivos (indutores e capacitores) juntamente com interruptores adicionais (S_A) de tal forma a criar circuitos que auxiliem na comutação dos interruptores principais do conversor (Mohammed e Jung, 2021). Exemplos de duas topologias que fazem uso deste método de obtenção de comutação suave podem ser verificadas nas Figura 24(a) e (b).

Figura 24: Comutação suave obtida com método ativo ressonante (a) Topologia apresentada em Muntasir, et al. (2017). (b) Topologia apresentada em Lee, Cha e Kwon (2017)



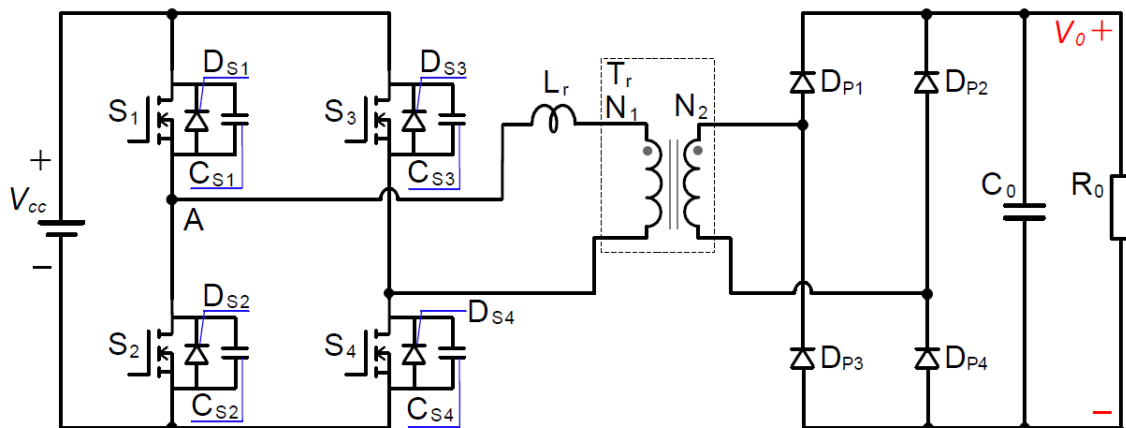
Fonte: (a) Adaptado de Muntasir, et al. (2017). (b) Adaptado de Lee, Cha e Kwon (2017)

A utilização de interruptores auxiliares para ajudar na comutação é bem aceita em conversores de potência elevada, não sendo muito atrativa para potências menores (Mohammed e Jung, 2021). Ambas as formas de obtenção de comutação suave mencionadas anteriormente não fazem uso das capacitâncias intrínsecas dos próprios interruptores.

Em algumas topologias de conversores CC-CC, as capacitâncias e diodos intrínsecos denominadas respectivamente por D_{Sn} , C_{Sn} , são utilizadas para auxiliar na comutação. Além disso estas topologias não necessitam de interruptores auxiliares, o que diminui os custos dos conversores. Tais estruturas podem ou não possuir circuitos ressonantes e muitas topologias podem ser verificadas em Barbi e Souza, (2019). É comum também nos conversores CC-CC com comutação suave a utilização de um intervalo de tempo entre o acionamento dos interruptores. Este intervalo de tempo é denominado na literatura por tempo morto (*dead time*).

O conversor *boost full-bridge* CC-CC (Figura 25) apresenta como principal característica a operação com comutação suave ZVS (Barbi e Souza, 2019) oriunda da utilização da indutância L_r de dispersão do transformador isolador T_r , das capacitâncias e dos diodos intrínsecos dos interruptores, não havendo portanto, nenhuma adição de componente ativo ou capacitor ressonante no circuito. Esse fato torna a topologia naturalmente atrativa sob o ponto de vista econômico e operativo.

Figura 25: Conversor CC-CC *full-bridge* ZVS



Fonte: Adaptado de Barbi e Souza (2019)

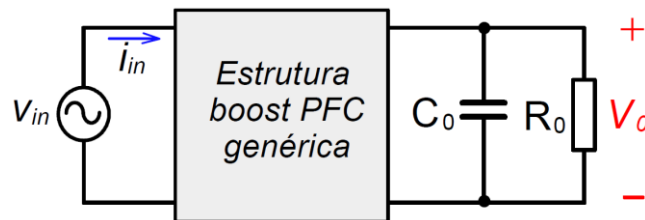
Quando o conversor CC-CC *full-bridge* opera em MCD ocorre comutação dissipativa nos interruptores S_3 e S_4 e comutação suave ZVS nos interruptores S_1 e S_2 , (Barbi e Souza, 2019). Outro problema quanto á comutação suave é que mesmo em MCC, quando o conversor opera com potências baixas, a comutação suave é perdida em todos os interruptores. A comutação suave depende também da indutância de dispersão do transformador isolador que nem sempre é suficiente. Desta forma é comum a topologia adotar uma pequena indutância L_r em série com o primário do transformador para que a comutação suave possa abranger uma faixa maior de potência processada sem perder a comutação suave (Jitaru, 2000).

A topologia apresentada anteriormente é importante pois o conversor proposto neste trabalho utiliza o conceito do conversor CC-CC *full-bridge* para operar com comutação ZVS.

2.4 Ondulação na tensão de saída dos conversores CA-CC monofásicos e o desacoplamento de potência

Para entender a origem das ondulações em 120 Hz naturalmente presente nos conversores CA-CC monofásicos, é apresentado o equacionamento para o circuito da Figura 26, que é a estrutura genérica de um conversor *boost* com PFC. Para o conversor desta figura se considera apenas a tensão e corrente de entrada, o capacitor de saída C_0 e a carga R_0 .

Figura 26: Conversor CA-CC monofásico com PFC e com estrutura genérica



Fonte: Autoria própria

Supondo que a tensão e a corrente de entrada são puramente senoidais e que o FP é unitário, estas grandezas podem ser escritas por

$$v_{in}(t) = V_P \text{sen}(\omega t) \text{ e} \quad (1)$$

$$i_{in}(t) = I_P \text{sen}(\omega t), \quad (2)$$

onde V_P e I_P são respectivamente a tensão de pico e a corrente de pico.

A potência instantânea de entrada $p_{in}(t)$ é dada por

$$p_{in}(t) = v_{in}(t)i_{in}(t). \quad (3)$$

Substituindo (1) e (2) em (3) e com algumas manipulações matemáticas resulta em

$$p_{in}(t) = \frac{V_P I_P}{2} - \frac{V_P I_P}{2} \cos(2\omega t) \quad (4)$$

O primeiro termo do lado direito da equação (4) é a potência média de entrada denominada por P_{m_in} . O segundo termo a direita é a potência oscilante de entrada em 120 Hz e que possui valor médio nulo. A equação (4) pode ser escrita na forma

$$p_{in}(t) = P_{m_in} - P_{m_in} \cos(2\omega t) \quad (5)$$

Desconsiderando a potência instantânea no indutor de entrada do conversor *boost* e nos interruptores, é possível representar o mesmo por apenas três termos, ou seja, a fonte de entrada, o capacitor C_0 e a carga de saída R_0 (Borgonovo, 2005). Considerando rendimento unitário, a potência instantânea de entrada deve ser igual a potência em C_0 e R_0 e resulta em

$$p_{in}(t) = P_{C_0}(t) + P_{R_0}(t). \quad (6)$$

A potência instantânea em C_0 pode ser obtida da derivada da energia

$$P_{C_0}(t) = \frac{d}{dt} \left[\frac{C_0 V_0^2(t)}{2} \right] \quad (7)$$

e a potência $P_{R_0}(t)$ é dada por

$$P_{R_0}(t) = \frac{V_0^2(t)}{R_0}. \quad (8)$$

Substituindo (5), (7) e (8) em (6), se obtém

$$P_{m_in} - P_{m_in} \cos(2\omega t) = \frac{d}{dt} \left[\frac{C_0 V_0^2(t)}{2} \right] + \frac{V_0^2(t)}{R_0}. \quad (9)$$

O termo P_{m_in} do lado esquerdo de (9) e o último termo do lado direito da mesma equação são iguais, pois se trata da potência média na carga definida por P_{0_m} . Desta forma a equação (9) pode ser reescrita na forma

$$P_{0_m} - P_{0_m} \cos(2\omega t) = \frac{d}{dt} \left[\frac{C_0 V_0^2(t)}{2} \right] + P_{0_m}. \quad (10)$$

Resolvendo a derivada de (10) e fazendo a simplificação, é possível escrever

$$-P_{0_m} \cos(2\omega t) = C_0 V_0(t) \frac{d}{dt} V_0(t). \quad (11)$$

A tensão de saída pode ser expressa em termos de um valor médio somado a um valor variável no tempo, ou seja

$$V_0(t) = V_{0m} + \Delta V_0(t). \quad (12)$$

Substituindo (12) em (11) resulta em

$$-P_{0m} \cos(2\omega t) = C_0(V_{0m} + \Delta V_0(t)) \frac{d}{dt}(V_{0m} + \Delta V_0(t)). \quad (13)$$

Integrando os dois lados da equação (13) e considerando apenas os termos variáveis no tempo é possível escrever

$$\Delta V_0(t) = \frac{-P_{0m} \sin(2\omega t)}{2\omega C_0 V_{0m}}. \quad (14)$$

A tensão média de saída do conversor V_{0m} é a própria tensão de saída V_0 ($V_{0m} = V_0$). Da mesma forma, a potência de saída média P_{0m} é a própria potência de saída P_0 ($P_{0m} = P_0$). Com essas considerações e substituindo (14) em (12), a tensão de saída em função do tempo se torna

$$V_0(t) = V_0 - \frac{P_0 \sin(2\omega t)}{2\omega C_0 V_0}. \quad (15)$$

A ondulação na tensão de saída pode ser observada no segundo termo de (15).

Um dos métodos para a diminuição das ondulações em 120 Hz, denominada de método passivo, pode ser obtida com o aumento do filtro de saída C_0 , conforme apresentado na Figura 5 da seção 1.1.1. A diminuição ou a eliminação desta ondulação com capacitores de filtragem de saída é onerosa, uma vez que resulta na utilização de capacitores de elevada capacitância. Geralmente são utilizados os capacitores eletrolíticos para esta finalidade, porém estes apresentam baixa vida útil quando comparados à capacitores de filme (Wang, 2014; Bramouille, 1998).

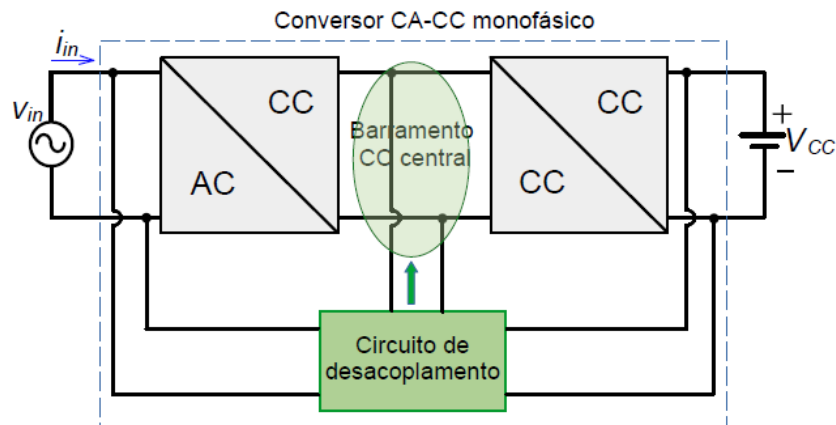
Ao longo dos anos muitas topologias de circuitos auxiliares vêm sendo apresentadas para eliminar a ondulação da tensão de saída e inicialmente foram introduzidas nos conversores CA-CC com a denominação de circuitos pré-reguladores (Spiazzi, Mattavelli e Rossetto, 1997) com filtro ativo. O desacoplamento de potência obtido a partir de circuitos auxiliares é denominado por métodos de desacoplamento ativo de potência (Sun, *et al.*, 2016).

A ideia básica dos métodos de desacoplamento ativo é desviar a energia das ondulações em 120 Hz com o circuito auxiliar de tal forma a armazenar a mesma em

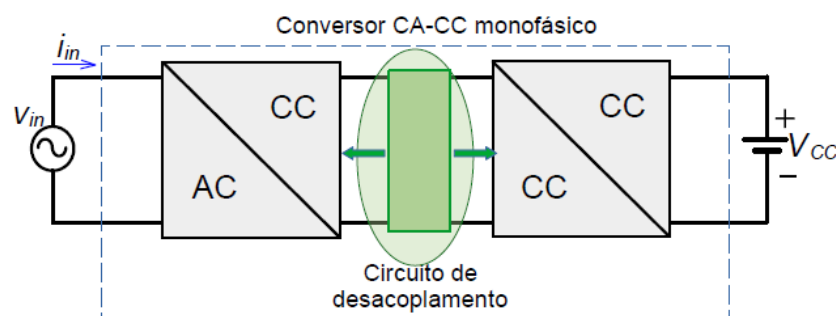
elementos passivos tais como capacitores ou indutores (Mozaffari, Amirabadi e Deshpande, 2018). Os circuitos de desacoplamento são também denominados por células de desacoplamento, que podem como mencionado anteriormente, utilizar circuitos completamente independentes (células independentes) ou utilizar os interruptores do próprio conversor para promover o desacoplamento de potência. Esta última forma é denominada de solução integrada de desacoplamento de potência (Li, *et al.*, 2019).

Segundo Sun *et al.* ,(2016) as células de desacoplamento podem ser conectados no conversor original em paralelo (Figura 27(a)), em série (Figura 27(b)), ou de outras maneiras.

Figura 27: Formas de conexão dos circuitos de desacoplamento ativos



(a) Célula de Desacoplamento de Potência conectada em Paralelo



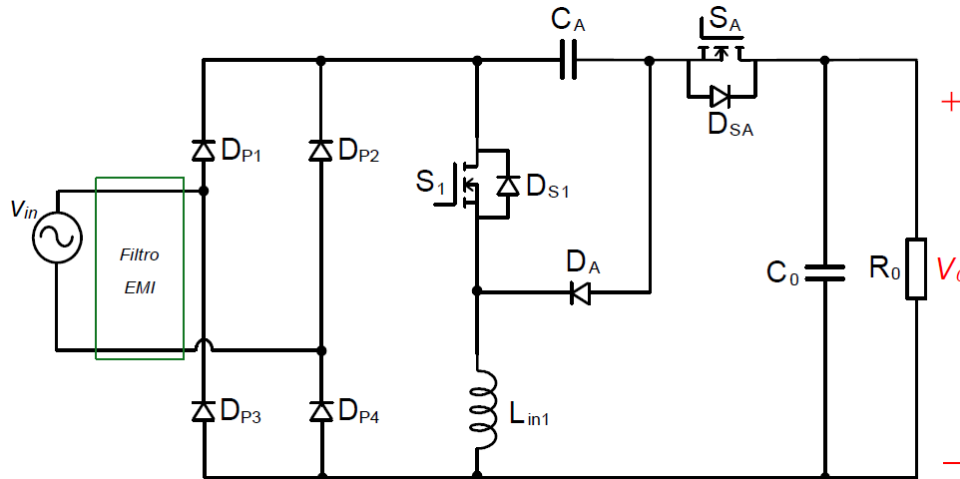
(b) Célula de Desacoplamento de Potência conectada em Série

Fonte: Adaptado de Vitorino, *et al.* (2017)

Quando o circuito de desacoplamento é inserido em série, os esforços de tensão nos interruptores auxiliares são menores do que quando inserido em paralelo (Ming, Zhong e Zhang, 2016). Um exemplo de circuito que propicia o desacoplamento

de potência e associado em série com um conversor CA-CC *buck-boost* pode ser verificado na Figura 28. Esse conversor foi proposto por Li, *et al.*, (2017).

Figura 28 - Conversor CA-CC *buck-boost* com circuito auxiliar de desacoplamento de potência

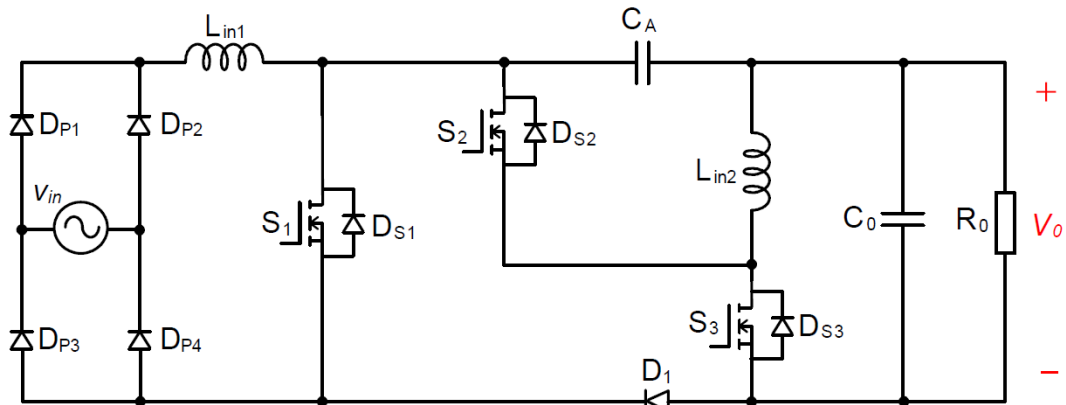


Fonte: Adaptado de Li, *et al.* (2017)

Os componentes inseridos a mais na topologia convencional do *buck-boost* são o interruptor S_A e o capacitor auxiliar C_A . A modulação adequada em S_A faz com que as ondulações em V_0 sejam absorvidas no capacitor auxiliar. O rendimento do conversor fica acima de 93% para quase toda a faixa de potência e as oscilações da tensão no capacitor de saída são reduzidas a 3 V sendo utilizado um capacitor C_A de 15 μF e um de 10 μF para C_0 . Embora o conversor apresente bons resultados de rendimento e redução dos capacitores, este tipo de circuito é adequado para baixas potências (100 W).

Outra topologia semelhante à apresentada anteriormente pode ser verificada em Liu, *et al.*, (2018) (Figura 29). Segundo os autores esse circuito pode operar para potências maiores (480 W), porém o capacitor de desacoplamento C_A é de 90 μF . O conversor emprega duas malhas de controle independentes. A primeira controla o FP e amplitude da tensão de saída e a segunda faz o controle da tensão no capacitor C_A de tal forma que este absorve as ondulações em 120 Hz. Apesar da topologia reduzir significativamente as ondulações em 120 Hz, o rendimento é menor do que o rendimento de um conversor *boost* convencional devido à inserção dos interruptores da célula de desacoplamento S_2 e S_3 .

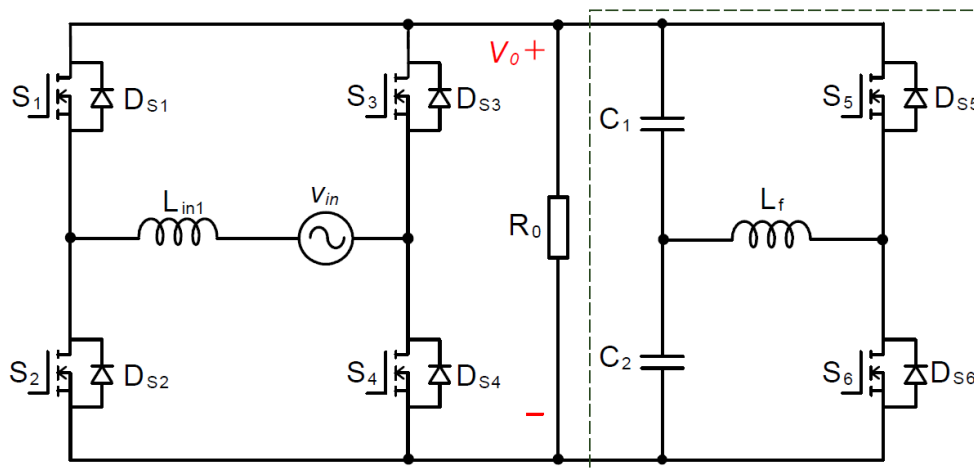
Figura 29: Conversor CA-CC *buck-boost* modificado com circuito auxiliar de desacoplamento de potência.



Fonte: Adaptado de Liu, et al. (2018)

Para o processamento de potência maiores é natural o uso das topologias em ponte completa, como comentado anteriormente neste trabalho. Com o auxílio da Figura 30 é possível verificar o conversor proposto por Tang, et al., (2015) e que é baseado em uma topologia *full-bridge*.

Figura 30 - Conversor CA-CC *full-bridge* com circuito auxiliar de desacoplamento de potência baseado no *half-bridge*.



Fonte: Adaptado de Tang, et al. (2015)

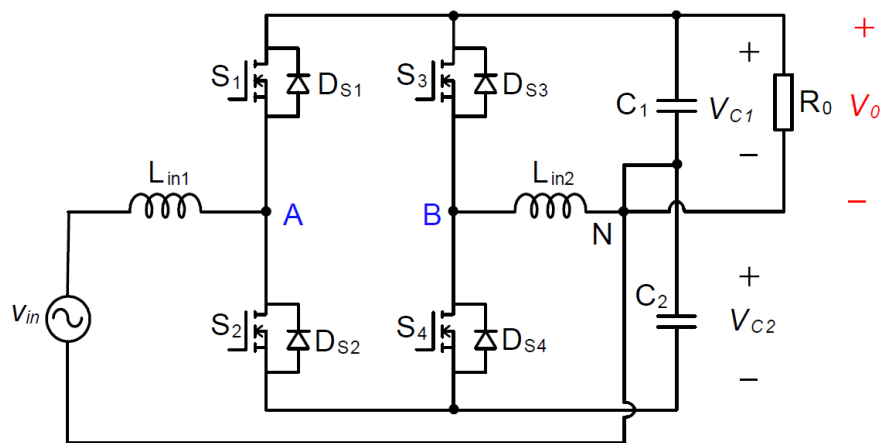
O conversor possui um circuito de desacoplamento baseado em uma célula de desacoplamento *half-bridge* conectada em paralelo com o barramento CC do conversor. A célula é composta por S_5 , S_6 , C_1 , C_2 e um pequeno filtro L_f , e esta delimitada com o retângulo tracejado na Figura 30. Os autores desenvolvem o sistema de controle de tal forma a comandar os interruptores do circuito auxiliar para reduzir as ondulações em 120 Hz do barramento CC de tal forma que as mesmas são

absorvidas em C_1 e C_2 . Menores ondulações em 120 Hz foram comprovadas com os resultados experimentais de um protótipo de 800 W com tensão no barramento CC de 350 V e tensão de entrada em 120 V_{rms}. Os capacitores C_1 e C_2 utilizados apresentam capacitância de 90 μ F, o que é um valor baixo se comparado aos capacitores de 470 μ F que deveriam ser utilizados para se obter a mesma ondulação na tensão de saída, para as mesmas especificações e sem o desacoplamento de potência.

O principal problema das topologias de desacoplamento ativas independentes é a adição de componentes no circuito, o que aumenta os custos dos conversores e torna esta alternativa pouco atrativa sob esta ótica. Outra forma de mitigar a ondulação da tensão de saída consiste em injetar correntes harmônicas com a alteração das estratégias de controle dos interruptores comandados existentes do próprio conversor. Esse método é interessante pois não aumenta os custos do conversor (Ming, Zhong e Zhang, 2016).

Em Ming, Zhong e Zhang, (2016) é apresentada uma topologia *full-bridge* baseada no *half-bridge* e que pode ser verificada com o auxílio da Figura 31. Embora a topologia não seja isolada, a mesma mostra que os próprios interruptores do circuito podem diminuir as ondulações da tensão de saída, exemplificando uma forma de desacoplamento de potência integrada, ou seja, sem a adição de novos componentes no circuito.

Figura 31 - Conversor CA-CC com desacoplamento de potência sem componentes auxiliares.



Fonte: Adaptado de Ming, Zhong e Zhang (2016)

Com o apropriado sistema de controle e a modulação adequada dos interruptores comandados, a ideia básica do conversor é fazer com que as ondulações que circulam em C_1 sejam canceladas com o controle da corrente que passa no

indutor L_{in2} e com a diferença das tensões nos dois capacitores, que é mantida de forma proposital pelo sistema de controle. Desta forma o capacitor inferior apresenta oscilações em 120 Hz, porém a carga está isenta de tais ondulações pois fica ligada em paralelo com o capacitor C_1 . Como o capacitor C_2 não possui carga acoplada é possível substituir os dois capacitores por capacitores de filme (Ming, Zhong e Zhang, 2016). Os resultados experimentais mostram que quando o capacitor inferior apresenta elevada tensão, as oscilações de tensão no capacitor superior são reduzidas para 5 V e capacitores de 5 μ F de polipropileno são utilizados. Para potência de 1 kW o conversor proposto apresenta rendimento superior a 92%.

Embora a topologia integrada apresentada por Ming, Zhong e Zhang, (2016) não utilize nenhum novo componente, o principal problema da implementação do desacoplamento é o complexo controle da modulação dos interruptores.

2.5 Conclusões do capítulo

A revisão bibliográfica apresentada neste capítulo serve para dar embasamento teórico e permite a verificação de forma clara como as topologias baseadas no conversor CA-CC *boost* com PFC evoluíram nas últimas décadas. Se observa que ao longo do tempo os conversores desta família passaram a processar potências maiores se baseando inicialmente no emprego do método *interleaving*, e posteriormente nas configurações em ponte.

Algumas topologias que permitem comutação suave nos interruptores principais dos conversores CA-CC e que operam sem interruptor auxiliar e de forma ressonante se sobressaem aos demais por não usarem componentes comandados adicionais. Uma topologia interessante é a do conversor CC-CC *full-bridge* com comutação suave. Neste conversor comutação ZVS é obtida de forma não ressonante e sem interruptor auxiliar, o que torna a sua topologia atrativa sob o ponto de vista operativo e de custos.

O emprego de circuitos auxiliares para o desacoplamento de potência se mostra eficiente, contudo aumentam os custos devido à adição de componentes extras. Desta forma as topologias que permitem o desacoplamento de potência com a utilização dos próprios interruptores do conversor e denominadas de topologias de desacoplamento integradas podem ser empregadas.

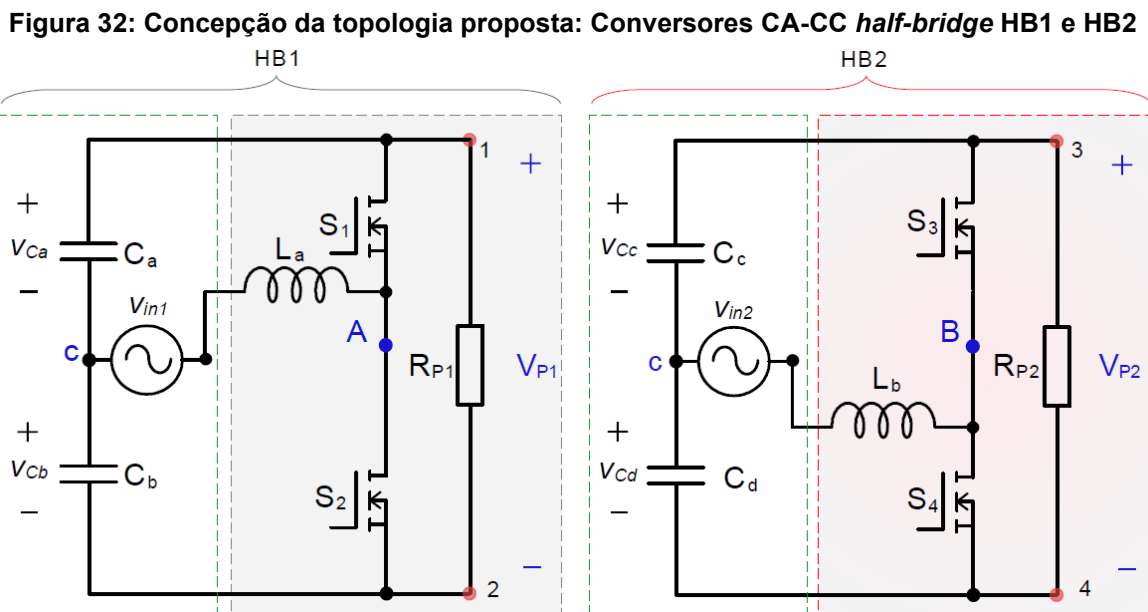
A topologia proposta neste trabalho utiliza os conceitos apresentados anteriormente e é apresentada de forma detalhada no capítulo 3.

3 CONCEPÇÃO DA TOPOLOGIA, ETAPAS DE OPERAÇÃO E EQUACIONAMENTO DO CONVERSOR PROPOSTO

Inicialmente neste capítulo é apresentada a concepção da topologia do conversor CA-CC proposto. Posteriormente são descritas as etapas de operação juntamente com o equacionamento matemático e os limites operacionais da topologia desenvolvida.

3.1 Concepção da Topologia e formas de chaveamento dos interruptores

A topologia do conversor proposto deriva da junção de dois conversores *half-bridge* (HB) com PFC, idênticos e denominados na Figura 32 por HB1 e HB2.



Fonte: Autoria própria

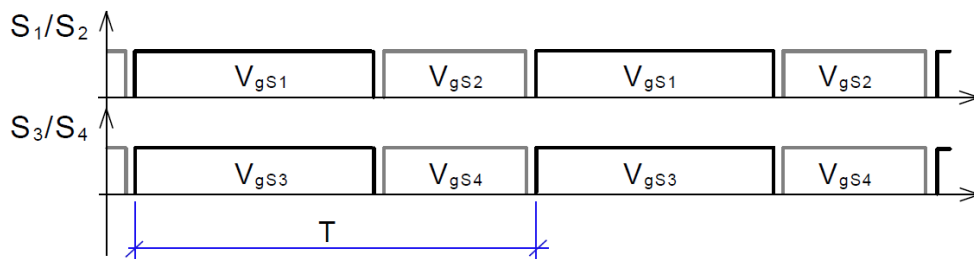
Nesta figura ambos os conversores possuem fontes de alimentação e capacitores independentes e estão delimitados com os retângulos de cor verde. Para questões de análise se considera que todos os elementos dos circuitos são ideais e:

- As fontes de entrada v_{in1} e v_{in2} de ambos os *half-bridge* estão em fase, possuem a mesma amplitude e a mesma frequência;
- Os capacitores C_a , C_b , C_c e C_d possuem capacitâncias iguais;
- As tensões V_{Ca} , V_{Cb} , V_{Cc} e V_{Cd} (Figura 32) possuem a mesma amplitude;

- As indutâncias L_a e L_b são iguais;
- Os interruptores S_1 , S_2 , S_3 e S_4 são idênticos;
- As tensões de saída V_{P1} e V_{P2} são iguais;
- As cargas R_{P1} e R_{P2} são iguais;

A modulação de ambos os conversores *half-bridge* é a mesma e os sinais de controle (V_{gs}) em alta frequência dos interruptores pode ser verificada na Figura 33.

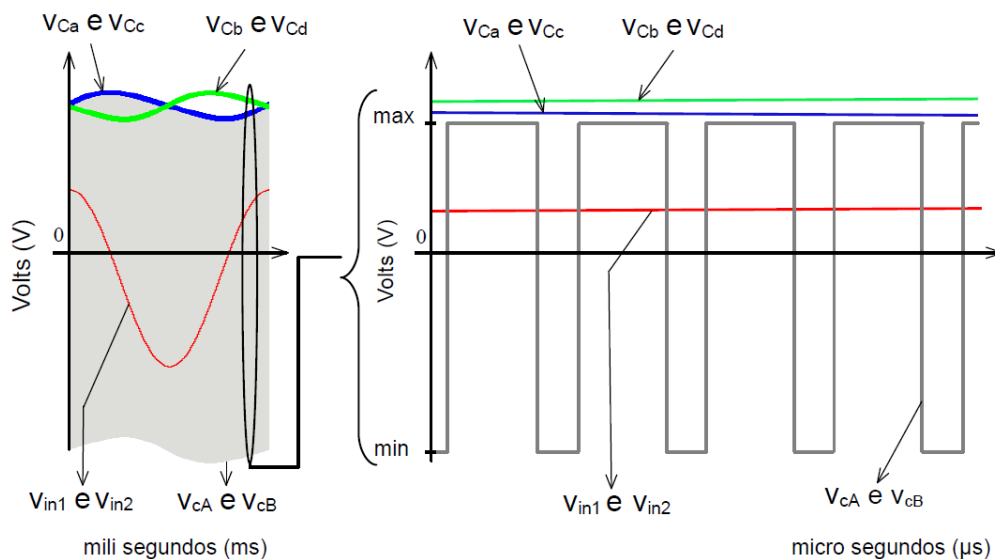
Figura 33: Sinais de controle dos interruptores para os conversores *half-bridge* HB1 e HB2



Fonte: Autoria própria

As tensões entre os pontos 1 e 2 ou entre os pontos 3 e 4 da Figura 32 são as tensões V_{P1} e V_{P2} obtidas da soma das tensões individuais de cada capacitor (v_{Ca} e v_{Cb} para o HB1, e v_{Cc} e v_{Cd} para o HB2).

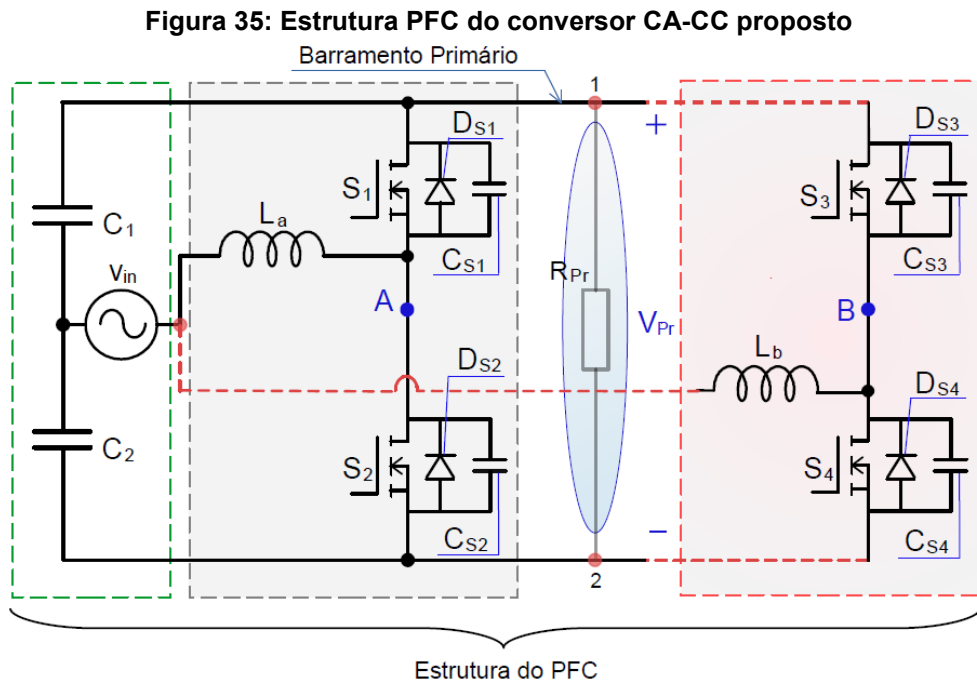
Figura 34: Formas de onda das tensões V_{in1} , V_{in2} , V_{Ca} , V_{Cb} , V_{Cc} , V_{Cd} , V_{cA} e V_{cB} em baixa frequência (esquerda) e em alta frequência (direita)



Fonte: Autoria própria

A esquerda da Figura 34 são apresentadas as formas de onda das tensões típicas nos capacitores e entre os pontos cA e cB da Figura 32 (V_{cA} e V_{cB}), além das formas de onda das tensões de entrada v_{in1} e v_{in2} . A direita da Figura 34 são apresentadas as mesmas formas de onda, porém em uma escala de tempo menor. Se observa que V_{cA} e V_{cB} apresentam apenas dois níveis de tensão, ou seja, seus valores excursionam entre um valor máximo e mínimo.

As partes que constituem os circuitos da Figura 32 delimitadas nos retângulos de cor cinza e vermelha nos conversores HB1 e HB2 podem compartilhar a mesma fonte de entrada, capacitores e carga, uma vez que $v_{in1} = v_{in2}$, $C_a = C_b = C_c = C_d$ e $R_{P1} = R_{P2}$. Isso resulta na **estrutura PFC** do conversor proposto e apresentada na Figura 35.



Fonte: Autoria própria

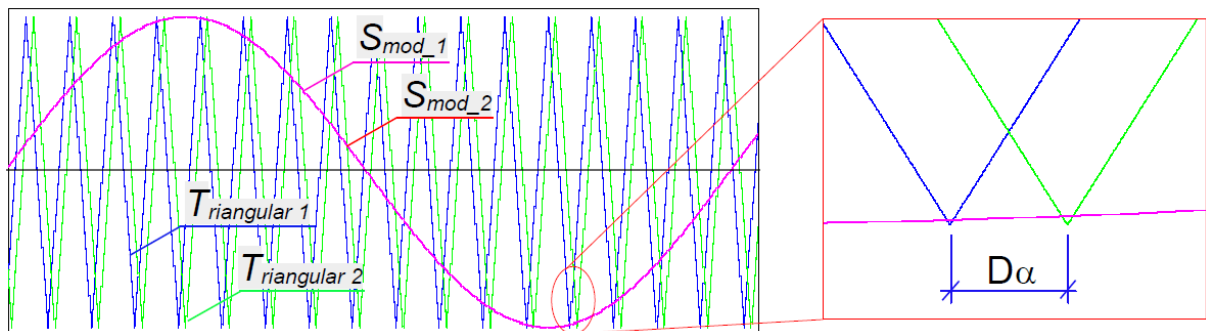
A estrutura do PFC é responsável por manter o fator de potência (FP) próximo a unidade e também controla o valor da tensão do barramento primário denominada V_{Pr} . Nesta estrutura a fonte de entrada, os capacitores e a carga estão denominados respectivamente por v_{in} , C_1 , C_2 e R_{Pr} . Os interruptores S_1 e S_2 compõem o braço de comutação 1 e os interruptores S_3 e S_4 o braço de comutação 2. Em todos os interruptores comandados do circuito, os diodos e capacitâncias intrínsecas das

mesmas estão representadas por D_s e C_s respectivamente e seguem esta nomenclatura acompanhada pelo respectivo número da chave.

Se os braços de comutação 1 e 2 apresentarem a mesma razão cíclica, o circuito continua a operar como um único *half-bridge* e a tensão entre os pontos AB (V_{AB}) do circuito da Figura 35 é nula. No entanto se for inserida uma defasagem relativa entre as razões cíclicas, surge a modulação do conversor proposto.

Do ponto de vista prático as razões cíclicas continuam iguais e a defasagem é obtida inserindo um ângulo D_α nas formas de onda das moduladoras triangulares S_{mod_1} e S_{mod_2} conforme pode ser observado na Figura 36, que é meramente ilustrativa.

Figura 36: Defasagem das moduladoras triangulares dos dois braços de comutação para obtenção dos sinais de controle dos interruptores do conversor proposto



Fonte: Autoria própria

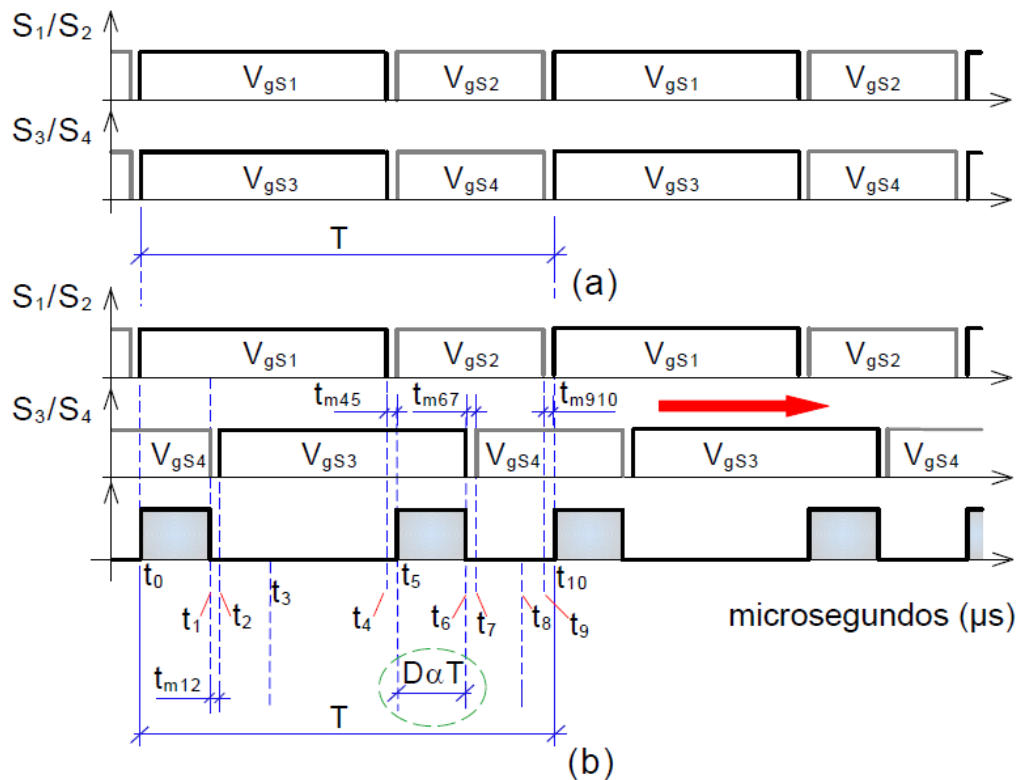
Os sinais da tensão de acionamento do *gate* (V_{gs}) dos interruptores de cada braço de comutação são complementares e estão representados por V_{gs1} , V_{gs2} , V_{gs3} e V_{gs4} na Figura 37(a) quando $D_\alpha = 0$. Para este caso a modulação é idêntica a modulação do conversor monofásico CA-CC *half-bridge* (Figura 33).

O defasamento da forma de onda triangular 2 com um $D_\alpha \neq 0$, faz com que o braço de comutação 2 (S_3/S_4) se desloque para a direita como indica a seta de cor vermelha na Figura 37(b). O defasamento (*phase-shift*) implica no intervalo de tempo definido por $D_\alpha T$ e destacado na Figura 37(b) com a elipse de cor verde. Este intervalo de tempo origina os quadriláteros de cor azul da mesma figura, os quais indicam os tempos onde ocorre parte da transferência de potência para a saída do conversor.

A tensão V_{Pr} possui ondulação em 120 Hz conforme pode ser verificado no gráfico da Figura 38(a) a esquerda. Embora presente, esta ondulação pode ser significativamente diminuída conforme apresentado na seção 4.6 deste trabalho. Na

Figura 38(b) a esquerda, estão apresentadas as formas de onda das correntes nos indutores i_{L_a} e i_{L_b} em baixa frequência, e a direita em alta frequência com o detalhe da defasagem D_α entre os braços de comutação 1 e 2.

Figura 37: Sinais de controle dos interruptores S_1 a S_4 do conversor proposto (a) Com $D_\alpha = 0$. (b) Com $D_\alpha \neq 0$

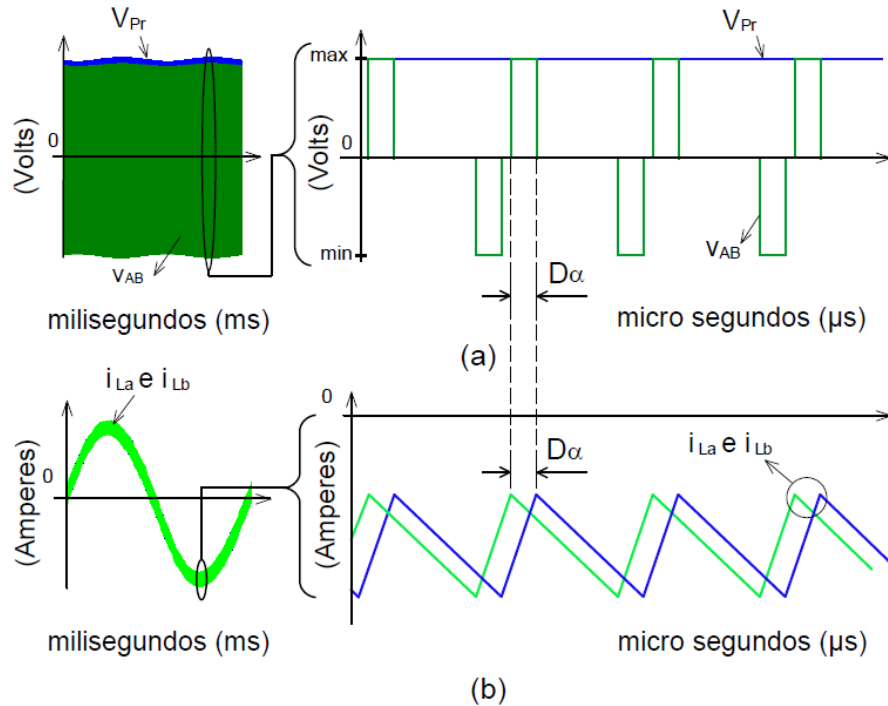


Fonte: Autoria própria

Com a inclusão da defasagem D_α a tensão v_{AB} passa a apresentar três níveis como pode ser observado na Figura 38(a) a direita.

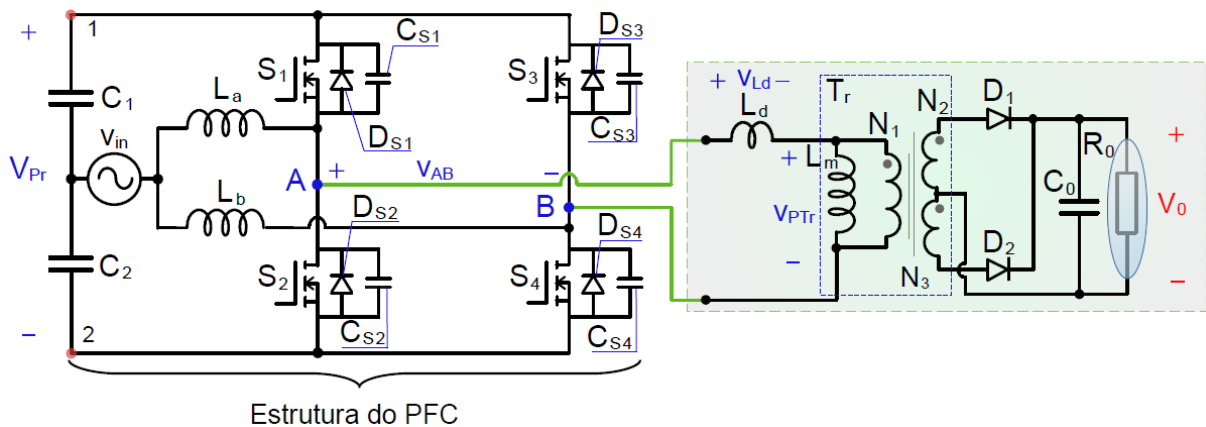
A topologia completa do conversor proposto pode ser verificada na Figura 39 e é obtida inserindo-se um transformador isolador T_r com *tap* central e o circuito retificador no lado do secundário/terciário do mesmo, composto por D_1 , D_2 e C_0 . A carga R_{Pr} conectada no barramento primário da Figura 35 é redesenhada no secundário do transformador e substituída por R_0 . A topologia proposta pode operar com cargas distintas tanto no barramento primário quanto no secundário do transformador, porém neste estudo a carga R_0 ficará somente no secundário de T_r .

Figura 38: (a) Formas de ondas das tensões V_{AB} e V_{Pr} . (b) Forma de onda das correntes em L_a e L_b . Figuras a esquerda - baixa frequência. Figuras a direita - alta frequência



Fonte: Autoria própria

Figura 39: Topologia completa do conversor CA-CC proposto



Fonte: Autoria própria

3.2 Transferência de energia com a inserção de L_d

Na Figura 39 se observa ainda a inclusão das indutâncias L_d e L_m , onde L_m é a indutância de magnetização de T_r . Como a tensão entre os pontos AB do conversor apresenta a forma de onda da Figura 38(a) a direita, ocorre a carga de L_d durante o intervalo de tempo $D_\alpha T$ e a posterior descarga sobre R_0 . Desta forma a carga e descarga da corrente em L_d promove a transferência de energia do conversor.

Destaca-se ainda que a corrente iL_d não possui componentes em baixa frequência, haja visto que o sinal de tensão V_{AB} existe somente em alta frequência.

A transferência de energia pode ser proveniente apenas da indutância de dispersão L_{disp} de T_r , que pode ser obtida de forma adequada via processo de fabricação como proposto em Hurley e Wilcox, (1994) ou em Park e Kim, (2021), porém na prática usa-se uma pequena indutância em série L_s com o primário de T_r , de tal forma que L_d é a soma de L_{disp} com L_s .

Na Figura 39 destacam-se ainda a tensão de saída V_0 e as tensões V_{Ld} e V_{PT_r} , a serem utilizadas para o entendimento do funcionamento do conversor.

3.3 Etapas de operação

Embora os capacitores intrínsecos dos interruptores C_{s1} , C_{s2} , C_{s3} e C_{s4} apareçam nos circuitos equivalentes desta seção, por questão de um melhor entendimento do funcionamento do conversor tais capacitores não fazem parte das análises, e estes serão utilizados na seção 3.4 que apresenta o circuito equivalente para a análise das comutações suaves.

Para a análise das etapas considera-se que:

- A tensão v_{in} é constante em um ciclo de chaveamento e vale V_{in} para o semiciclo positivo;
- Todos os elementos do circuito são ideais;
- A indutância L_m é infinita;
- A tensão no barramento primário é constante;
- Os indutores L_a e L_b são iguais;
- Todos os componentes do circuito estão em regime permanente.

A análise de operação do conversor é obtida do circuito da Figura 39 apenas redesenhado de forma mais compacta. A relação de transformação do transformador isolador é denominada

$$a = \frac{N_1}{N_2} = \frac{N_1}{N_3}, \quad (16)$$

onde N_1 , N_2 e N_3 são os números de espiras do primário, secundário e terciário do transformador, sendo que $N_2=N_3$. As tensões em C_1 (v_{C1}) e C_2 (v_{C2}) são consideradas

constantes para a análise e quando somadas resultam na tensão do barramento primário

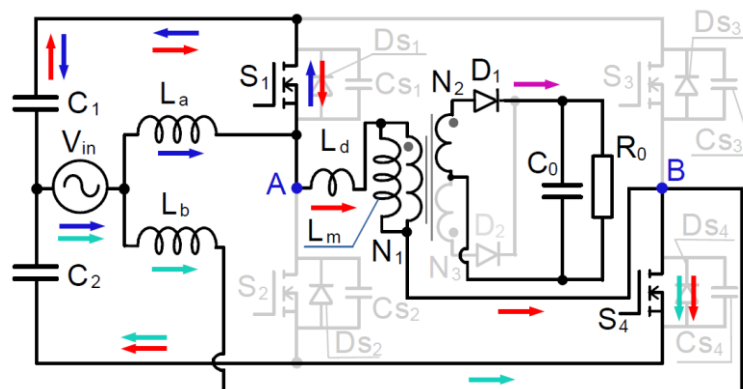
$$V_{Pr} = v_{C1} + v_{C2}. \quad (17)$$

A tensão V_{Pr} é sempre maior que o módulo da tensão de pico da fonte de entrada v_{in} devido ao efeito *boost* dos conversores *half-bridge* que compõem a estrutura primária. As etapas de operação apresentadas a seguir consideram a defasagem $D_\alpha = cte$, (*cte* = constante) ou seja, ainda sem a eliminação da ondulação em 120 Hz da tensão V_{Pr} no barramento primário e da tensão de saída V_o do conversor.

3.3.1 Etapa de operação 1 (t_0 a t_1)

No intervalo de tempo t_0 a t_1 , os interruptores S_1 e S_4 estão em condução e o circuito resultante pode ser observado na Figura 40.

Figura 40: Etapa de operação 1



Fonte: Autoria própria

A energia armazenada na etapa anterior no indutor L_a é transferida para o capacitor C_1 através da corrente i_{La} que está representada com a seta de cor azul na Figura 40 e que circula por V_{in} , L_a e no interruptor S_1 . A indutância L_b armazena energia por meio da corrente i_{Lb} representada com a seta de cor ciano na Figura 40 e que circula por V_{in} , L_b , S_4 e no capacitor C_2 . Desta forma a corrente i_{La} diminui ao longo do tempo, enquanto que i_{Lb} aumenta até o seu valor máximo durante esta etapa de operação. A corrente total na fonte de entrada resulta em

$$i_{in} = i_{La} + i_{Lb}. \quad (18)$$

A corrente em S_1 é igual a corrente que circula no capacitor C_1 , desta forma

$$i_{S1} = i_{C1}. \quad (19)$$

As correntes em C_1 e C_2 resultam nas equações (20) e (21).

$$i_{C1} = i_{Ld} - i_{La} \quad (20)$$

$$i_{C2} = i_{Lb} + i_{Ld} \quad (21)$$

Com o auxílio da Figura 40 se observa que a corrente que circula no interruptor S_4 é a mesma que circula em C_2 , logo

$$i_{C2} = i_{S4} \Rightarrow i_{S4} = i_{Lb} + i_{Ld}. \quad (22)$$

Durante esta etapa a corrente i_{Ld} sai de zero (t_0) e aumenta linearmente até seu valor de pico i_{Ldp} em t_1 , como pode ser observado no gráfico da Figura 41.

As equações da tensão e da corrente em L_d e da corrente em D_1 são apresentadas em (23), (24) e (25).

$$v_{Ld} = (v_{C1} + v_{C2}) - aV_0 \quad (23)$$

$$i_{Ld} = \frac{[(v_{in} + v_{C2}) - (v_{La} + aV_0)](t_1 - t_0)}{L_d} \quad (24)$$

$$i_{D1} = \frac{[(v_{in} + v_{C2}) - (v_{La} - aV_0)](t_1 - t_0)}{aL_d} \quad (25)$$

As tensões e as correntes nos indutores de entrada L_a e L_b são dadas por

$$v_{La} = v_{in} - v_{C1}, \quad (26)$$

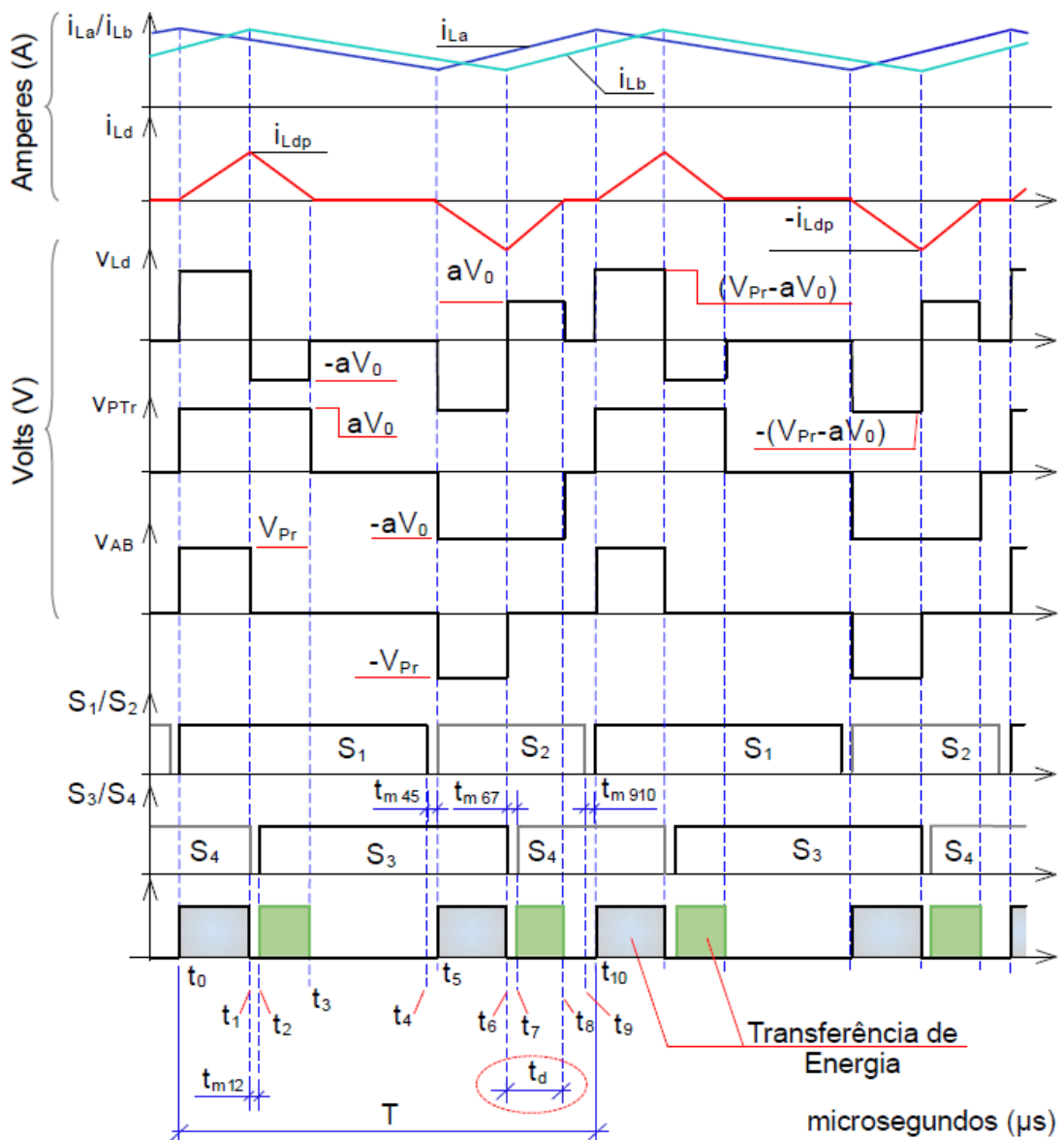
$$v_{Lb} = v_{in} + v_{C2}, \quad (27)$$

$$i_{La} = \frac{(v_{in} - v_{c1})(t_1 - t_0)}{L_a}, \quad (28)$$

$$i_{Lb} = \frac{(v_{in} + v_{c2})(t_1 - t_0)}{L_b}. \quad (29)$$

No término desta etapa quando S_4 é comandado a bloquear no instante de tempo t_1 , a corrente i_{Lb} possui valor máximo como pode ser observado no gráfico da Figura 41.

Figura 41: Principais curvas de operação do conversor proposto.



Fonte: Autoria própria

3.3.2 Etapa de operação 2 (t_1 a t_2)

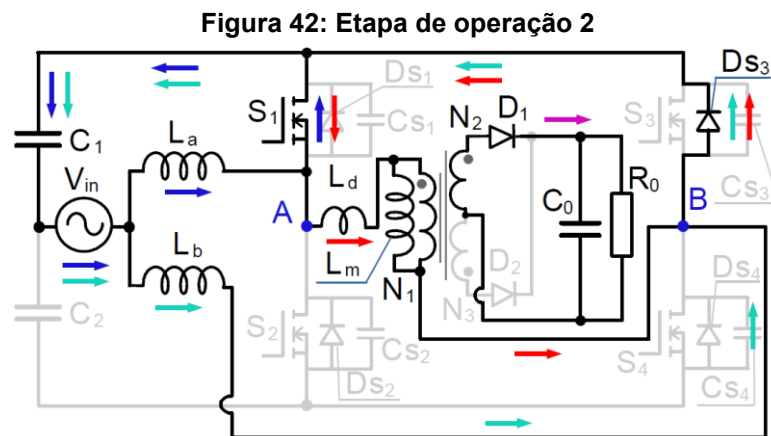
Quando o interruptor S_4 bloqueia em t_1 , o diodo intrínseco D_{S3} entra em condução e a corrente que circula no capacitor C_2 se anula, ($i_{C2} = 0$). O circuito equivalente para esta etapa de operação é o da Figura 42. A corrente em C_1 passa a ser a soma das correntes em L_a e L_b .

$$i_{C1} = -(i_{La} + i_{Lb}) \quad (30)$$

O sinal negativo em (30) indica que o capacitor C_1 está recebendo energia armazenada em L_a e L_b proveniente da etapa anterior.

A tensão no indutor L_b inverte de sentido e resulta em

$$v_{Lb} = v_{La} = V_{in} - v_{C1}. \quad (31)$$



Fonte: Autoria própria

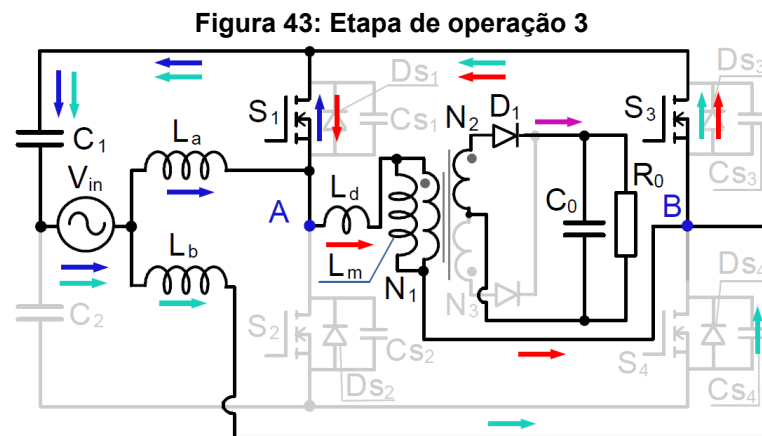
A corrente no indutor L_a continua a decrescer linearmente com a inversão do sentido da tensão sobre o indutor L_b e resulta em

$$i_{Lb} = \frac{(V_{in} - v_{C1})(t_2 - t_1)}{L_b}. \quad (32)$$

No início desta etapa a corrente em L_d que atingiu seu valor de pico na etapa anterior começa a decrescer.

3.3.3 Etapa de operação 3 (t_2 a t_3)

Nesta etapa de operação os interruptores S_1 e S_3 estão conduzindo e a configuração do circuito diferencia-se do circuito da etapa anterior apenas pelo fato das correntes i_{Lb} e i_{Ld} circularem no canal do interruptor S_3 ao invés de circular no diodo intrínseco D_{S3} . O circuito equivalente para esta etapa pode ser visualizado na Figura 43.



Fonte: Autoria própria

A corrente no interruptor S_3 resulta em

$$i_{S3} = i_{Ld} + i_{Lb}, \quad (33)$$

e i_{S1} continua sendo representada por (19).

A tensão em v_{La} e v_{Lb} são iguais e L_d fica submetida à tensão $-aV_0$. As equações para a tensão e para a corrente em L_d resultam em

$$v_{Ld} = -aV_0, \quad (34)$$

$$i_{Ld} = \frac{-aV_0(t_3 - t_2)}{L_d}. \quad (35)$$

Esta etapa termina quando a corrente e a tensão em L_d tornam-se nulas no instante de tempo t_3 .

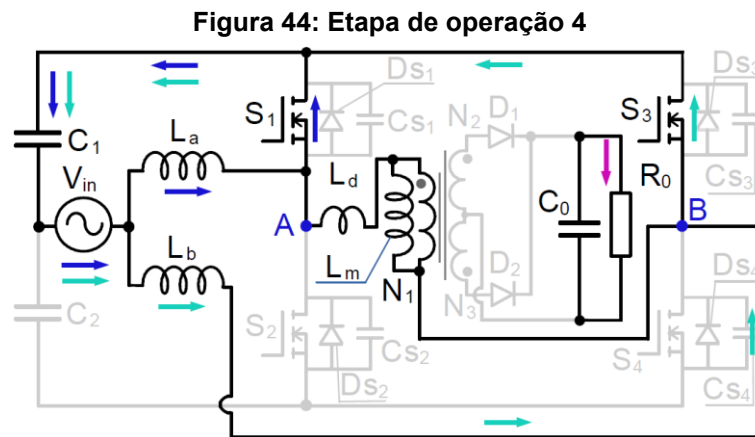
3.3.4 Etapa de operação 4 (t_3 a t_4)

O circuito equivalente para esta etapa de operação é o da Figura 44. As correntes em S_1 , S_3 e no capacitor C_1 resultam em

$$i_{S1} = i_{La}, \quad (36)$$

$$i_{S3} = i_{Lb} \text{ e} \quad (37)$$

$$i_{C1} = -(i_{La} + i_{Lb}). \quad (38)$$



Fonte: Autoria própria

O sinal negativo de (38) indica que o capacitor C_1 continua a receber a energia acumulada nos indutores L_a e L_b , desta forma as correntes nestas indutâncias continuam a diminuir linearmente e resultam em

$$i_{La} = i_{Lb} = \frac{(V_{in} - v_{C1})(t_4 - t_3)}{L_a} \quad (39)$$

Como a corrente em L_d é nula, a ponte retificadora da saída fica bloqueada e a tensão na carga é mantida por meio da tensão do capacitor de saída C_0 . As tensões em L_a e L_b podem ser expressas com o auxílio da equação (40).

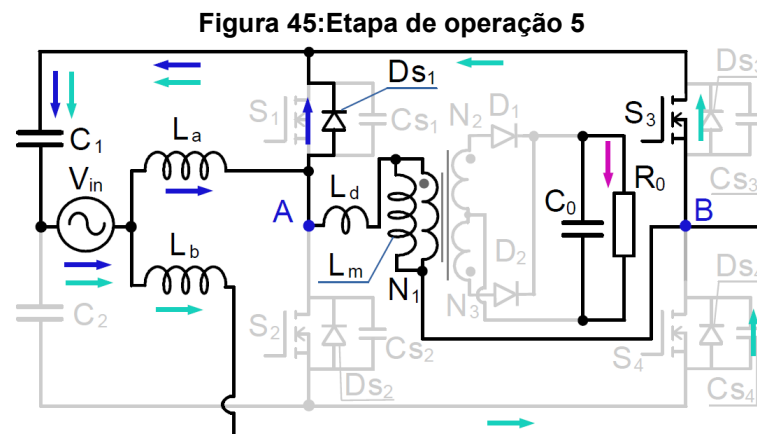
$$v_{La} = v_{Lb} = V_{in} - v_{C1} \quad (40)$$

3.3.5 Etapa de operação 5 (t_4 a t_5)

No instante de tempo t_4 quando o interruptor S_1 é comandado a bloquear, a corrente i_{La} que circulava em S_1 passa a circular no diodo intrínseco DS_1 e tem seu valor mínimo atingido em t_5 . O capacitor C_1 continua a armazenar energia de L_a e L_b . O circuito equivalente pode ser visualizado na Figura 45.

A corrente em L_d permanece nula, as tensões em L_a e L_b são as mesmas apresentadas em (40) e as correntes resultam e

$$i_{La} = i_{Lb} = \frac{(V_{in} - v_{C1})(t_5 - t_4)}{L_a} \quad (41)$$



Fonte: Autoria própria

3.3.6 Etapa de operação 6 (t_5 a t_6)

No instante de tempo t_5 o interruptor S_2 entra em condução e o circuito equivalente pode ser observado na Figura 46.

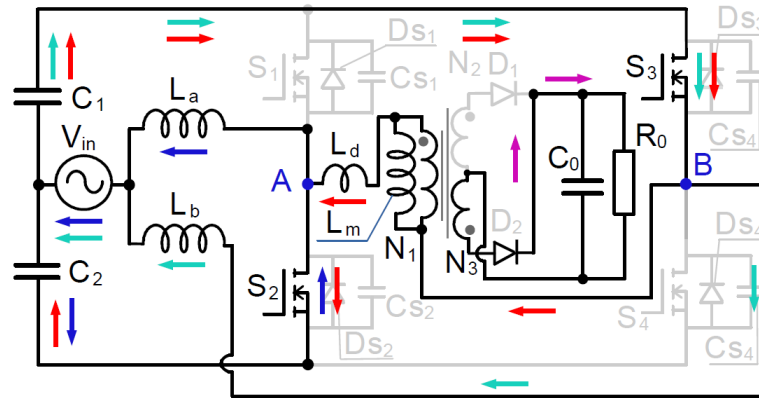
A corrente i_{La} começa a aumentar e a corrente i_{Lb} continua a decrescer linearmente até seu valor mínimo em t_6 . A indutância L_d fica submetida à tensão

$$v_{Ld} = -(V_{Pr} - aV_0) \quad (42)$$

e à corrente

$$i_{Ld} = -\frac{(V_{Pr} - aV_0)(t_6 - t_5)}{L_d} \quad (43)$$

Figura 46: Etapa de operação 6



Fonte: Autoria própria

Desta forma i_{Ld} começa a diminuir invertendo seu sentido, o que leva a condução do diodo D_2 situado no secundário de T_r .

A corrente i_{c1} é a mesma que i_{s3} e resulta em

$$i_{c1} = i_{s3} = i_{Ld} + i_{Lb}. \quad (44)$$

O mesmo ocorre para as correntes que circulam em C_2 e S_2 , ou seja,

$$i_{c2} = i_{s2} = i_{Ld} - i_{La}. \quad (45)$$

As tensões e correntes em L_a e L_b são expressas nas equações (46), (47), (48) e (49) a seguir.

$$v_{La} = V_{in} + v_{C1} \quad (46)$$

$$v_{Lb} = V_{in} - v_{C2} \quad (47)$$

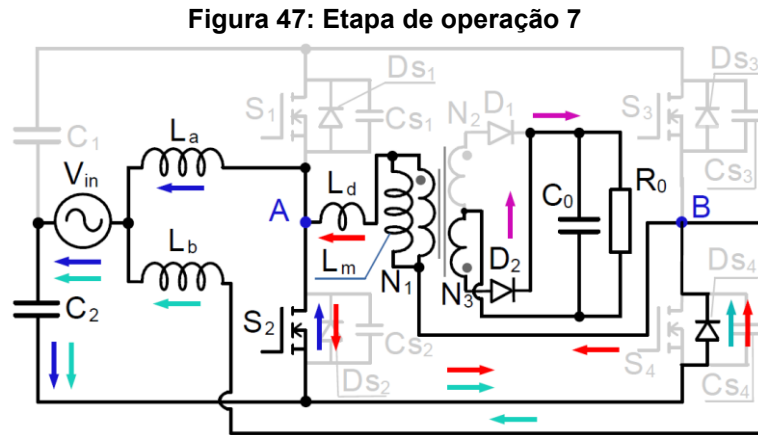
$$i_{La} = \frac{(V_{in} + v_{C1})(t_6 - t_5)}{L_a} \quad (48)$$

$$i_{Lb} = \frac{(V_{in} - v_{C2})(t_6 - t_5)}{L_b} \quad (49)$$

A etapa é finalizada no instante de tempo t_6 quando o interruptor S_3 é comandado a bloquear.

3.3.7 Etapa de operação 7 (t_6 a t_7)

Esta etapa de operação ocorre entre o instante de tempo morto t_{67} quando somente S_2 está conduzindo e as correntes i_{Lb} e i_{Ld} circulam no diodo intrínseco D_{S4} . No instante de tempo t_6 a corrente i_{Ld} atinge seu valor mínimo $-i_{Ldp}$. O circuito equivalente pode ser observado na Figura 47.



Fonte: Autoria própria

A tensão e a corrente em L_d resultam em

$$v_{Ld} = aV_0, \quad (50)$$

$$i_{Ld} = \frac{aV_0(t_7 - t_6)}{L_d}. \quad (51)$$

As correntes i_{La} e i_{Lb} continuam a aumentar indicando que energia está sendo armazenada no capacitor C_2 . As tensões e correntes nos indutores L_a e L_b são

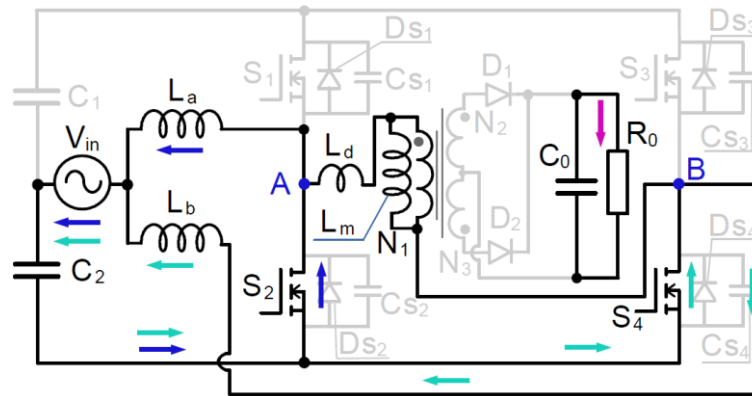
$$v_{La} = v_{Lb} = V_{in} - v_{C2}, \quad (52)$$

$$i_{La} = i_{Lb} = \frac{(V_{in} - v_{C2})(t_7 - t_6)}{L_a}. \quad (53)$$

3.3.8 Etapa de operação 8 (t_7 a t_8)

No instante de tempo t_7 o interruptor S_4 é comandado a conduzir e o circuito equivalente está representado na Figura 48.

Figura 48: Etapa de operação 8



Fonte: Autoria própria

A corrente em L_d se descarrega por completo em t_8 e durante esta etapa os indutores L_a e L_b continuam a armazenar energia juntamente com o capacitor C_2 . As tensões e correntes nestes indutores resultam em

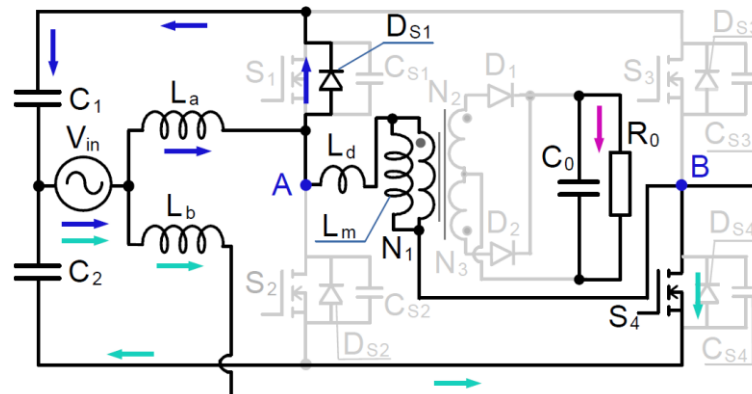
$$v_{L_a} = v_{L_b} = V_{in} - v_{C_2}, \quad (54)$$

$$i_{L_a} = i_{L_b} = \frac{(V_{in} - v_{C_2})(t_8 - t_7)}{L_a}, \quad (55)$$

3.3.9 Etapa de operação 9 (t_8 a t_9)

Esta etapa de operação ocorre entre os instantes de tempo t_8 a t_9 , neste último quando o interruptor S_2 é comandada a bloquear. O circuito equivalente está apresentado na Figura 49.

Figura 49: Etapa de operação 9



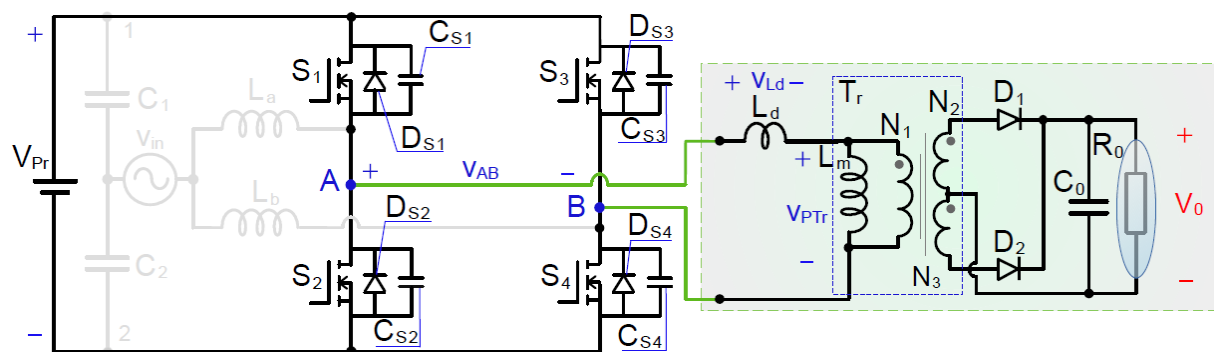
Fonte: Autoria própria

Para esta etapa de operação a corrente i_{Ld} é nula e somente ocorre a circulação das correntes i_{La} e i_{Lb} , sendo que i_{La} atinge seu valor máximo em t_9 conforme apresentado na Figura 41. Após o tempo morto t_{m910} no instante de tempo t_{10} , o interruptor S_1 é comandado a conduzir, o que indica o início da primeira etapa novamente.

3.4 Comutação suave nos interruptores

Em regime permanente a tensão no barramento primário é constante e as tensões em C_1 e C_2 podem ser substituídas por uma fonte de tensão contínua V_{Pr} para questões de análise. O circuito resultante pode ser verificado na Figura 50 e se trata do conversor *full-bridge* ZVS (*Zero Voltage Switching*) apresentado em Barbi e Souza, (2019) e na seção 2.3 (Figura 25). Desta forma o conversor proposto herda as características de comutação suave deste conversor.

Figura 50 : Circuito equivalente para análise das comutações suaves do conversor proposto



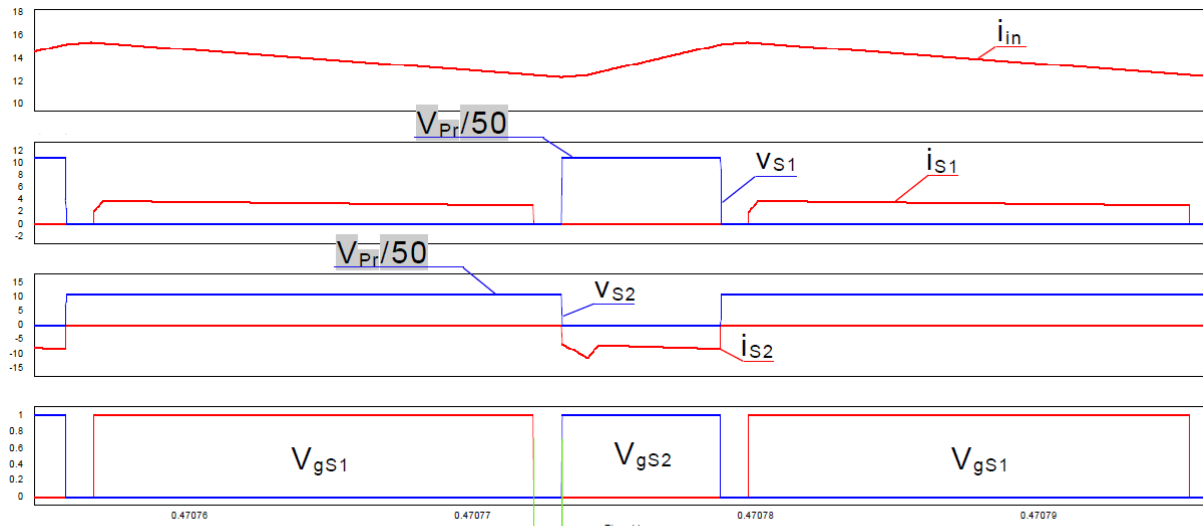
Fonte: Autoria própria

Para Barbi e Souza, (2019), o braço de comutação 2 (S_3/S_4) do conversor *full-bridge* ZVS CC-CC quando operado em MCD apresenta comutações dissipativas. No conversor proposto a transferência de potência entre o barramento primário e o secundário do transformador se dá também em modo de condução descontínua para a corrente i_{Ld} , porém os resultados de simulação mostram que as comutações suaves dependem do semiciclo da tensão de entrada.

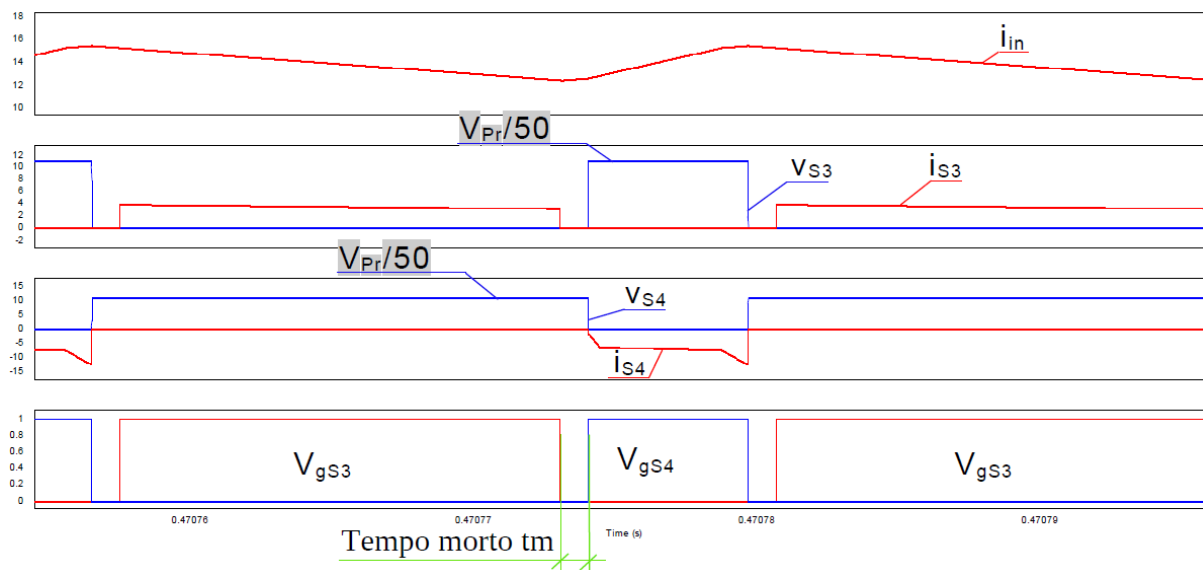
A Figura 51 apresenta o resultado obtido por simulação para as comutações dos interruptores S_1 , S_2 , S_3 e S_4 para o semiciclo positivo de v_{in} . Os resultados obtidos

com a simulação do circuito da Figura 50 para um ciclo completo da tensão de entrada podem ser verificados na Tabela 2.

Figura 51: Comutação suave no interruptores do conversor proposto para o semiciclo positivo de v_{in} e com carga nominal



(a)



(b)

Fonte: Autoria própria

Conforme apresentado em Barbi e Souza, (2019), as comutações suaves também dependem da carga na qual o conversor está operando. Os autores também apresentam um circuito auxiliar para permitir a comutação suave em todas os

interruptores e para o conversor operando em MCD e com potências processadas menores.

Tabela 2: Resumo das comutações do conversor proposto

Interruptor	Semiciclo da tensão de entrada v_{in}	Bloqueio do interruptor	Condução do interruptor
S ₁	Positivo	suave	suave
S ₂		dissipativa	dissipativa
S ₃		suave	suave
S ₄		dissipativa	dissipativa
S ₁	Negativo	dissipativa	dissipativa
S ₂		suave	suave
S ₃		dissipativa	dissipativa
S ₄		suave	suave

¹ Resultados de simulação obtidos com passo de cálculo 4.6E-9

² Capacitores intrínsecos de 220pF

³ Tempo morto de 1μs

Fonte: Autoria própria

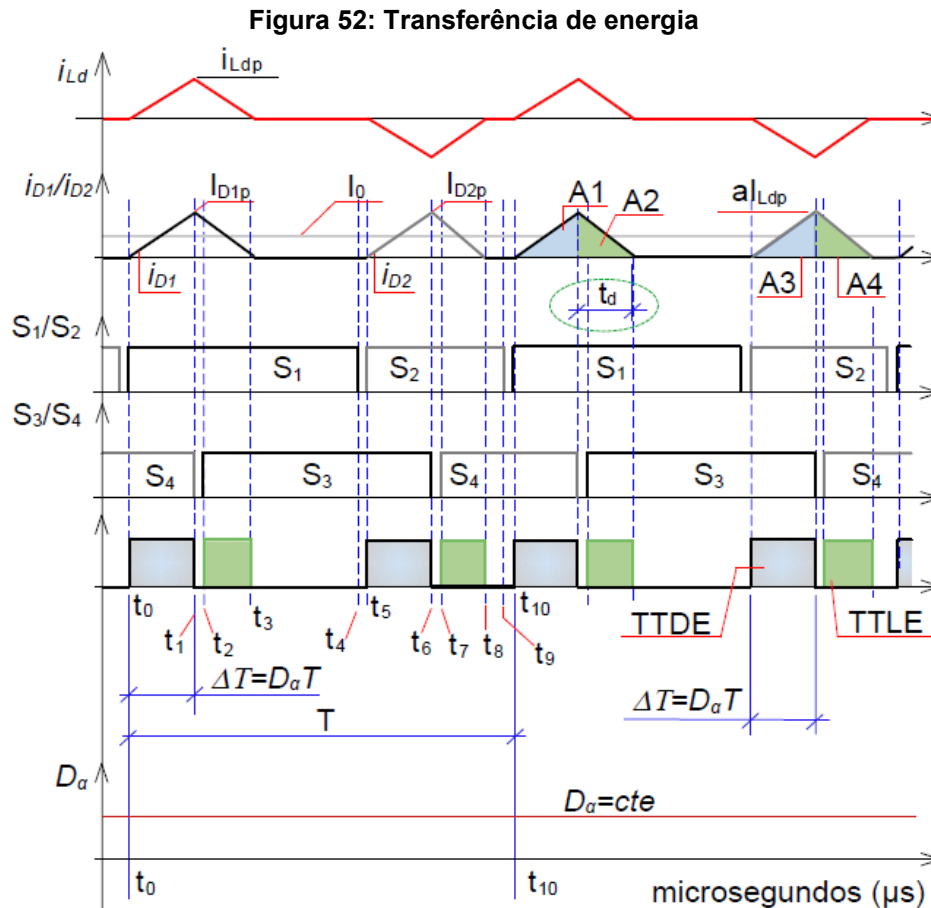
3.5 Análise geral da transferência de energia, ganho estático e razão cíclica global

A Figura 52 apresenta o chaveamento do conversor para um instante de tempo qualquer compreendido em um período de chaveamento T . Se observa que a razão cíclica dos dois interruptores que compõem cada braço de comutação (S₁/S₂ ou S₃/S₄) não controla a transferência de potência e sim a defasagem D_α (*phase-shift*) entre os comandos dos dois braços do conversor conforme apresentado na Figura 37. Portanto quando os braços comutação 1 (S₁/S₄) e 2 (S₂/S₃) atuam com uma defasagem relativa D_α , ocorre transferência de energia entre o barramento primário e a saída do conversor via L_d . Nos demais instantes de tempo quando os interruptores S₁ e S₃ ou S₂ e S₄ conduzem ao mesmo tempo, ocorre a acumulação de energia em L_a , L_b e nos capacitores C_1 e C_2 .

O aumento ou a diminuição de D_α faz o controle da corrente de saída I_o e da tensão de saída V_o . Como a razão cíclica “D” de transferência de energia do conversor não é a razão cíclica do PFC, esta será denominada por D_α . Tal característica de operação implica em um conversor com dupla modulação, sendo a primeira proveniente da correção do FP dos dois conversores *half-bridge* (estrutura do PFC) operando em conjunto, e a segunda referente à transferência de energia e ao

desacoplamento de potência. No secundário de T_r e após os diodos retificadores D_1 e D_2 , circulam as correntes i_{D1} e i_{D2} que podem ser observadas no gráfico da Figura 52 e representadas matematicamente por

$$i_{D1} + i_{D2} = a|i_{Ld}|. \quad (56)$$



Fonte: Autoria própria

As correntes de pico resultam em

$$I_{D1p} = I_{D2p} = aI_{Ldp}. \quad (57)$$

O valor médio da soma $i_{D1} + i_{D2}$ resulta na corrente I_0 de saída do conversor.

Das análises das etapas observa-se que a corrente i_{Ld} e, portanto, em i_{D1} e i_{D2} , aumentam linearmente em módulo entre os instantes de tempo t_0 a t_1 e t_5 a t_6 . Para estes intervalos de tempo a corrente em D_1 é dada por

$$i_{D1} = \frac{aV_{Ld}(t)}{L_d} \Delta T. \quad (58)$$

Substituindo (17) e (23) em (58) resulta em

$$i_{D1} = \frac{a(V_{Pr} - aV_0)}{L_d} \Delta T. \quad (59)$$

O intervalo de tempo ΔT em (59) pode ser obtido com

$$\Delta T = D_\alpha T, \quad (60)$$

uma vez que ocorrem duas transferências completas de energia em um único período de chaveamento do conversor. ΔT é um intervalo de tempo que depende apenas de D_α uma vez que a frequência de chaveamento F_s é constante. O valor de D_α pode ficar compreendido entre 0 e 1 e cujo valor em graus pode ser obtido de

$$D_\alpha(\text{graus}) = D_\alpha 360^\circ \quad (61)$$

No gráfico mais abaixo da Figura 52 se observa que D_α é representado com valor constante, o que torna os retângulos de cor verde e azul do gráfico anterior da mesma figura com largura fixa ao longo do período. O retângulo de cor azul é definido pelo tempo $D_\alpha T$ e denominado por Tempo de Transferência Direta de Energia (TTDE). No final deste intervalo de tempo ocorre o valor máximo da corrente em L_d e conseqüentemente em D_1 e D_2 . As correntes de pico de i_{D1} e i_{D2} resultam em

$$I_{D1p} = I_{D2p} = \frac{a(V_{Pr} - aV_0)}{L_d} D_\alpha T \quad (62)$$

Nas etapas 2, 3, 7 e 8, a tensão v_{Ld} vale em módulo aV_0 e o tempo de descida t_d destacado Figura 52 com elipse de cor verde é definido como Tempo de Transferência Livre de Energia (TTLE) e dá origem aos retângulos de cor verde da Figura 52. O tempo t_d é obtido de

$$t_d = \frac{L_d I_{D1p}}{a^2 V_0} \quad (63)$$

Substituindo (62) em (63) resulta em

$$t_d = \frac{(V_{Pr} - aV_0)}{aV_0} D_\alpha T. \quad (64)$$

Nos gráficos da Figura 52 as áreas $A_1 = A_3$ e $A_2 = A_4$, desta forma o valor médio da soma de i_{D1} com i_{D2} resulta na corrente de saída

$$I_0 = \frac{2(A_1 + A_2)}{T}. \quad (65)$$

As áreas A_1 e A_2 podem ser obtidas com (66) e (67).

$$A_1 = I_{D1p} D_\alpha T \quad (66)$$

$$A_2 = I_{D2p} t_d \quad (67)$$

Substituindo (64), (66) e (67) em (65) e com algumas manipulações matemáticas resulta em

$$I_0 = \frac{\left\{ I_{D1p} D_\alpha T + I_{D2p} \left[\frac{(V_{Pr} - V_0) D_\alpha T}{aV_0} \right] \right\}}{T}. \quad (68)$$

A equação (62) quando substituída em (68) resulta na corrente de saída

$$I_0 = \frac{D_\alpha^2 (V_{Pr}^2 - V_{Pr} V_0 a)}{F_S L_d V_0}, \quad (69)$$

que pode ser reescrita em termos da potência de saída

$$P_0 = \frac{D_\alpha^2 (V_{Pr}^2 - V_{Pr} V_0 a)}{F_S L_d}, \quad (70)$$

ou rearranjada de tal forma a se obter a tensão de saída

$$V_0 = \frac{V_{Pr}}{a} - \frac{P_0 F_S L_d}{a D_\alpha^2 V_{Pr}}. \quad (71)$$

Se $a = 1$ em (71), a tensão V_0 não pode atingir a tensão do barramento primário V_{Pr} , pois para $0 < D_\alpha \leq 1$ existe uma queda de tensão dada por

$$\Delta V = \frac{P_0 F_s L_d}{a D_\alpha^2 V_{Pr}}. \quad (72)$$

Dividindo (71) por V_{Pr} é possível obter o ganho estático q_α definida como sendo a relação entre V_0 e V_{Pr} e resulta em

$$q_\alpha = \frac{V_0}{V_{Pr}} = \frac{1}{a} - \frac{P_0 F_s L_d}{a D_\alpha^2 V_{Pr}^2}. \quad (73)$$

Usando o artifício

$$\frac{(V_{Pr} - aV_0)}{aV_0} = \frac{(1 - aq_\alpha)}{aq_\alpha}, \quad (74)$$

a corrente I_0 pode ser reescrita em termos de aq_α e resulta em

$$I_0 = \frac{(1 - aq_\alpha) D_\alpha^2 V_{Pr}}{aq_\alpha F_s L_d}. \quad (75)$$

Definida a corrente média de saída parametrizada como sendo \bar{I}_0 , (75) pode ser reescrita na forma

$$\bar{I}_0 = I_0 \frac{F_s L_d}{V_{Pr}} \Rightarrow \bar{I}_0 = D_\alpha^2 \frac{(1 - aq_\alpha)}{aq_\alpha}. \quad (76)$$

O resultado gráfico de (76) para $a = 1$ pode ser verificado na Figura 53. Com um determinado valor de corrente parametrizada é possível obter desta figura os valores de D_α e q_α , o que auxilia no dimensionamento do conversor.

O ganho estático entre a entrada v_{in} do conversor e o barramento primário dada pela tensão V_{Pr} é o ganho estático q_{HB} do conversor *half-bridge* PFC amplamente difundido na literatura e dado por

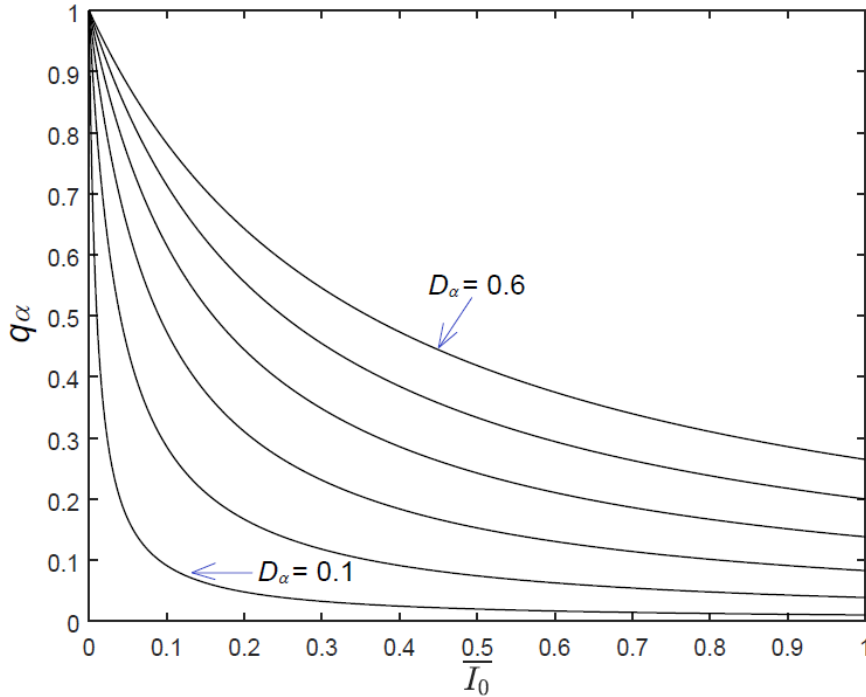
$$q_{HB} = \frac{V_{Pr}}{v_{in}} = \frac{2}{1 - 2D_{HB}}, \quad (77)$$

onde D_{HB} é a razão cíclica do conversor *half-bridge*.

Isolando V_{Pr} de (77) e substituindo em (71) se obtém

$$V_0 = \frac{2v_{in}}{(1 - 2D_{HB})a} - \frac{P_0 F_s L_d}{2v_{in} D_\alpha^2} (1 - 2D_{HB}). \quad (78)$$

Figura 53: Ganho estático q_α em função da corrente média de saída parametrizada e para diferentes valores de D_α



Fonte: Autoria própria

Dividindo todos os termos de (78) por v_{in} e considerando $P_0 = V_0^2/R_0$, o ganho estático global definido por q_G resulta em

$$q_G = \frac{V_0}{v_{in}} = \frac{2}{(1 - 2D_{HB})a} - \frac{P_0 F_s L_d}{2v_{in}^2 D_\alpha^2} (1 - 2D_{HB}), \quad (79)$$

que pode ser reescrita na forma

$$q_G = \left(\frac{2}{(1 - 2D_{HB})} \right) \left[\left(\sqrt{1 + \frac{4\gamma}{aD_\alpha^2}} - 1 \right) \frac{D_\alpha^2}{2\gamma} \right], \quad (80)$$

onde $\gamma = L_d F_s / R_0$. As equações (77) e (80) se diferenciam devido ao termo entre colchetes de (80).

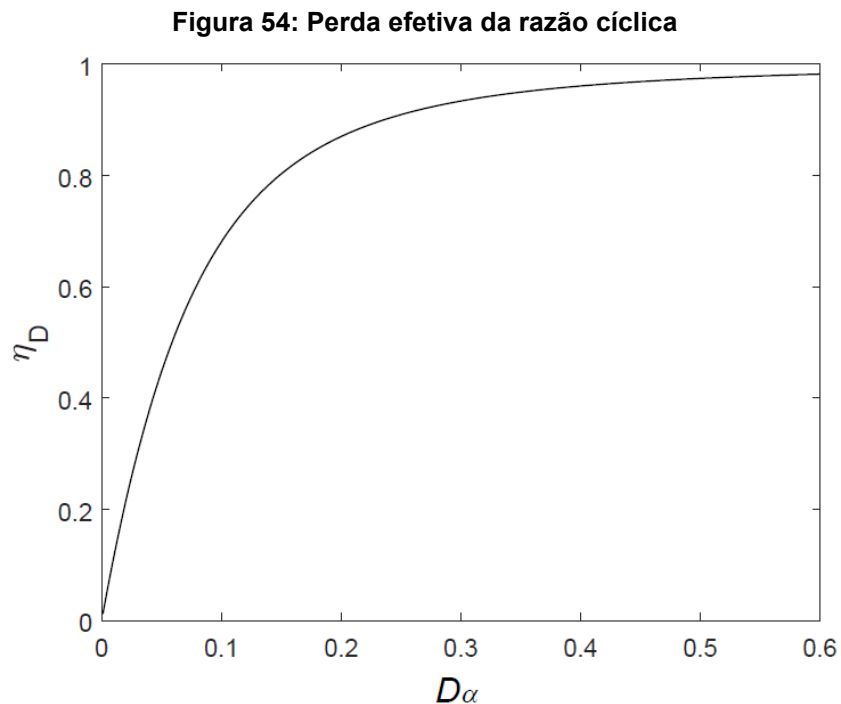
Inserindo v_{in} na forma sinusoidal em (80) é possível isolar D_{HB} que resulta na razão cíclica do conversor proposto e denominado por $d_G(\omega t)$.

$$d_G(\omega t) = 0.5 - M \sin(\omega t) \left\{ \frac{D_\alpha^2}{2\gamma} \left(\sqrt{1 + \frac{4\gamma}{D_\alpha^2 a^2}} - 1 \right) \right\} \quad (81)$$

Em (81) $M = V_P/V_0$ é o índice de modulação. A razão cíclica para o conversor *half-bridge* dada por $d_{H_B}(\omega t) = 0.5 - M \sin(\omega t)$ difere de (81) devido ao termo entre chaves. Este termo é denominado por perda efetiva de razão cíclica e designada por

$$\eta_D = \frac{D_\alpha^2}{2\gamma} \left(\sqrt{1 + \frac{4\gamma}{D_\alpha^2 a^2}} - 1 \right). \quad (82)$$

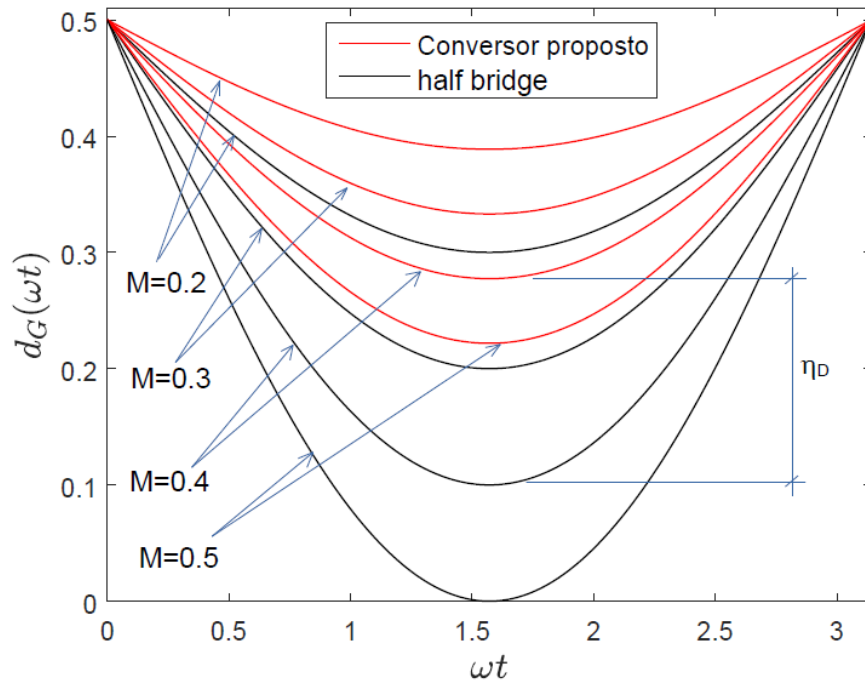
O gráfico de η_D em função de D_α pode ser verificado na Figura 54.



Fonte: Autoria própria

As curvas resultantes para diferentes valores de M em (81) e para a razão cíclica do conversor *half-bridge* ($d_{H_B}(\omega t) = 0.5 - M \sin(\omega t)$) podem ser visualizadas no gráfico da Figura 55.

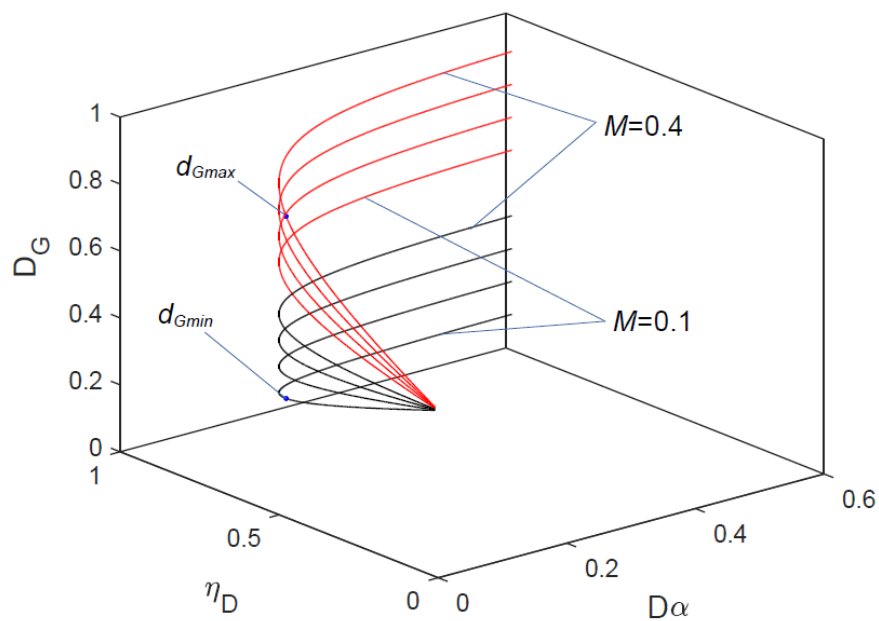
Figura 55: Diferenças entre as razões cíclicas do conversor proposto ($\alpha = 1, D_\alpha = \text{constante}$ e $D_\alpha \neq 0$) e do conversor *half-bridge*



Fonte: Autoria própria

Nas curvas apresentadas na Figura 56 é possível verificar o comportamento dos valores máximos e mínimos de $d_G(\omega t)$ em função de η_D , D_α e para diferentes valores de M . A medida que M diminui, o valor pico a pico de $d_G(\omega t)$ é reduzido.

Figura 56: Variação da razão cíclica do conversor proposto para diferentes valores de M



Fonte: Autoria própria

Com $D_\alpha \rightarrow 0$ ocorre uma indeterminação em (81) e isso mostra que se não houver transferência de potência entre o barramento primário e a saída do conversor, este passa a operar como um *half-bridge* sem carga. Na prática e do ponto de vista experimental, uma possibilidade é partir o conversor com uma carga no barramento primário, iniciar a transferência de potência para a saída do conversor e posteriormente retirar a carga do barramento primário se assim for necessário.

3.6 Limites operacionais

A operação do conversor na transferência de energia se dá em MCD como apresentado anteriormente no gráfico da corrente i_{L_d} da Figura 52. Caso ocorra a operação em MCC, ocorrem distorções na tensão de saída, na corrente de entrada e a circulação de um valor de corrente média diferente de zero em T_r , o que ocasiona o aquecimento do mesmo, perda de eficiência e danos ao conversor.

Para entender os limites operacionais do conversor, nas análises seguintes considera-se o valor instantâneo de $d_G(\omega t)$ e a defasagem entre os braços 1 e 2 do conversor é admitida com valor $D_\alpha = cte$, sendo $0 < D_\alpha < 1$. As Figura 57(a), (b), (d) e (e) são das correntes i_{D1} e i_{D2} em quatro pontos distintos de $d_G(\omega t)$, esta última apresentada na Figura 57(c).

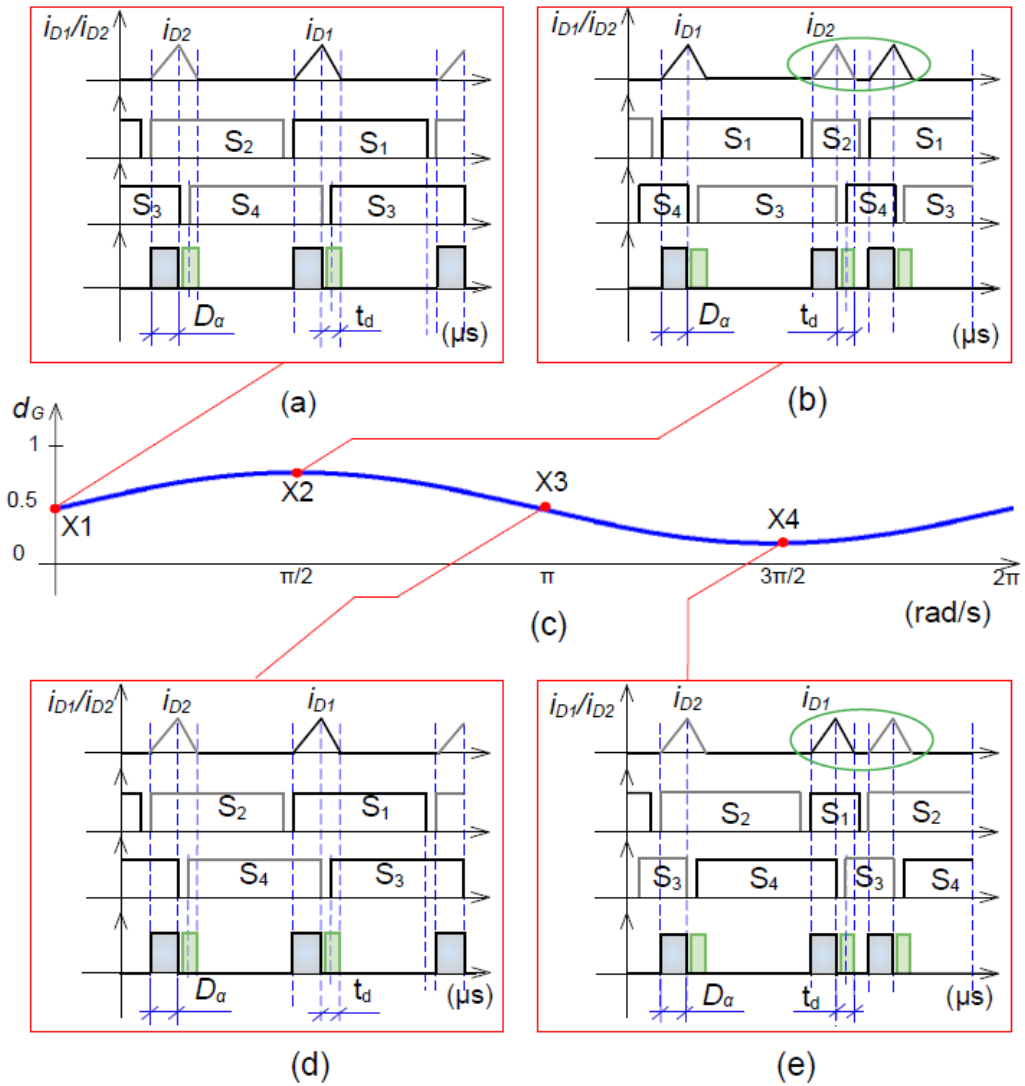
No ponto X1 da Figura 57(c) quando $\omega t = 0$, a razão cíclica de ambos os braços de comutação é 0.5, porém defasados de D_α . Para esta condição i_{D1} e i_{D2} estão afastadas como pode ser observado na Figura 57(a). Quando $d_G(\omega t)$ alcança seu valor máximo no ponto X2, i_{D1} e i_{D2} se aproximam conforme destacado na elipse de cor verde da Figura 57(b). No ponto X3 de $d_G(\omega t)$ as correntes nos diodos voltam a se distanciar (Figura 57(d)) e quando $d_G(\omega t)$ atinge seu valor mínimo em X4, novamente i_{D1} e i_{D2} se aproximam conforme destacado na Figura 57(e). A não extinção completa da corrente em L_d antes de uma nova transferência de energia ocasiona a Interferência de Transferência de Energia denominada por I_{TE} .

Existem duas formas de ocorrer I_{TE} , sendo a primeira resultante de um L_d projetado com um valor muito elevado o que faz com que a corrente no dispositivo não se anula antes de um novo ciclo de transferência de energia. A segunda forma de I_{TE} ocorre com o aumento demasiado de D_α , o que implica também na não extinção da corrente no indutor L_d antes de uma nova transferência de energia. Com a análise

da Figura 57(c), isso pode ocorrer para valores próximos de $\omega t = \pi/2$ e $\omega t = 3\pi/2$ de $d_G(\omega t)$.

Figura 57: Explicação dos limites operativos do conversor proposto. (a), (b), (d), (e) - Formas de onda da corrente nos diodos D_1 e D_2 e chaveamento de S_1, S_2, S_3 e S_4 em alta frequência.

(c) - Razão cíclica $d_G(\omega t)$



Fonte: Autoria própria

Os dois limites operativos são apresentados como

$$\begin{cases} I_{TE1} \Rightarrow L_d > L_d \max \\ I_{TE2} \Rightarrow D_\alpha > D_\alpha \max \end{cases} \quad (83)$$

ou seja, existe um valor máximo para L_d e D_α que não podem ser atingidos na operação do conversor. Os dois limites impostos com os valores $L_{d\ max}$ e $D_{\alpha\ max}$ são apresentados de forma detalhada nas subseções seguintes.

3.6.1 Limite operativo I_{TE1} devido a $L_{d\ max}$

A indutância máxima é obtida da condição

$$d_G T > D_\alpha T + t_d \quad (84)$$

considerando V_{Pr} , V_0 e P_0 constantes. Substituindo (64) em (84) e com o auxílio de (75), a indutância L_d máxima resulta em

$$L_d < \frac{V_{pr}^2 D_\alpha^2 (d_G - D_\alpha)}{P_0 F_S d_G}, \quad (85)$$

que parametrizada pode ser reescrita na forma

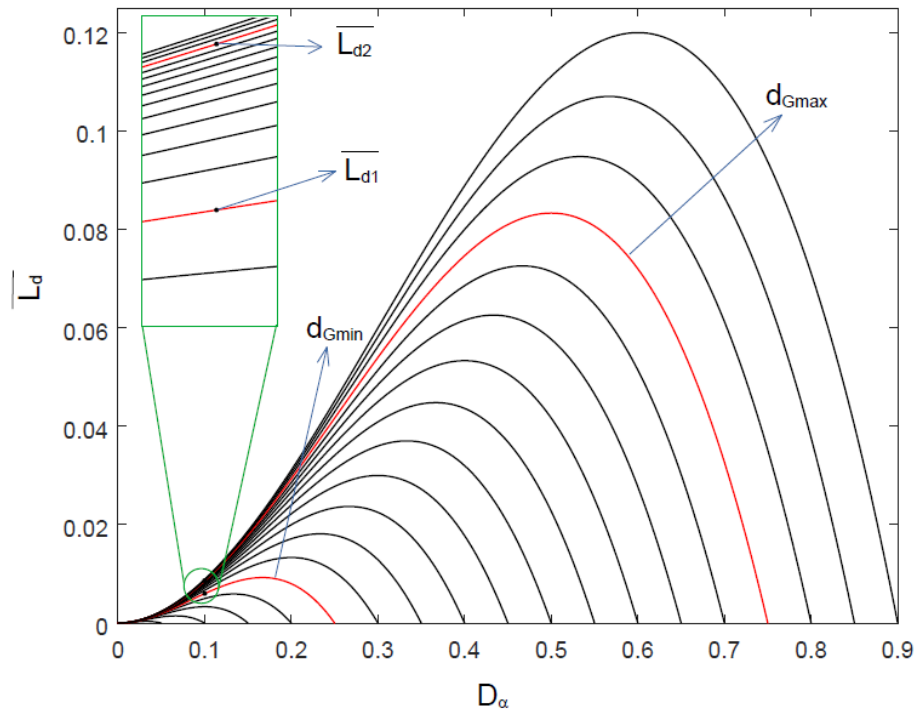
$$\overline{L_{d\ max}} < L_d \frac{P_0 F_S D_\alpha^2 (d_G - D_\alpha)}{V_{pr}^2 d_G}. \quad (86)$$

O gráfico da Figura 58 apresenta os valores da indutância série parametrizada e para diferentes valores de D_α e d_G . Nesta figura por exemplo, as duas curvas de cor vermelha são resultantes de (86) considerando-se o valor máximo e mínimo da equação (81) e com D_α variando de 0 a 0.9. Como exemplo, para o ponto $D_\alpha = 0.1$ (com $d_{G\ min} = 0.25$ e $d_{G\ max} = 0.75$) está destacado no zoom da figura e que resulta em dois valores de L_d denominados $\overline{L_{d1}}$ e $\overline{L_{d2}}$. Portanto $\overline{L_{d\ max}}$ deve ser projetado utilizando sempre o menor valor de $d_G(\omega t)$ obtido na equação (81). Ainda da Figura 58 se observa que quando $D_\alpha = d_G$ a indutância L_d é nula, ou seja, para esta condição não existe a possibilidade real de operação do conversor.

3.6.2 Limite operativo I_{TE2} devido a $D_{\alpha\ max}$

A interferência de transferência de energia devido ao aumento de D_α é obtida substituindo t_d na condição (84) e resolvendo a referida equação para D_α , o que resulta em

Figura 58: Limite operativo I_{TE1} devido à indutância L_{dmax}



Fonte: Autoria própria

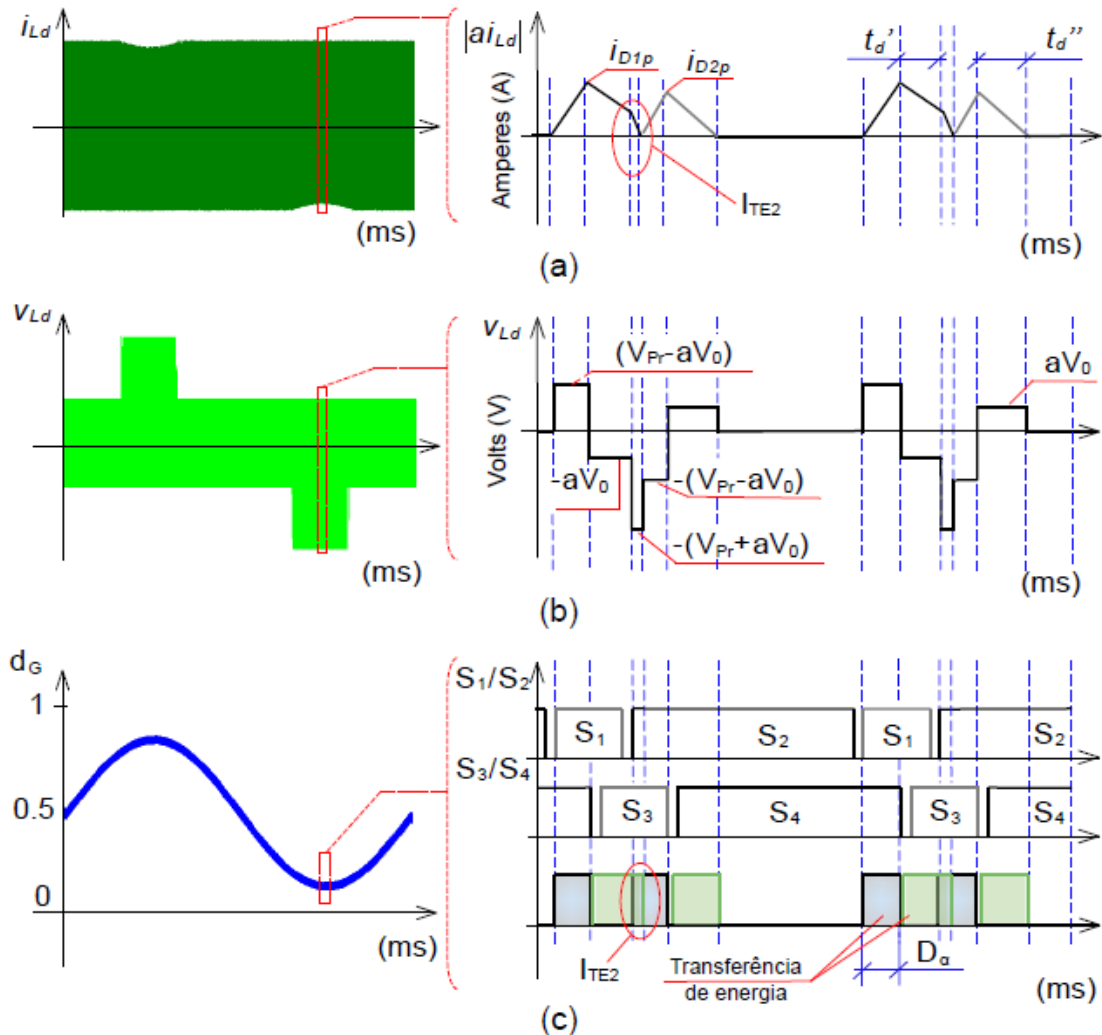
$$D_\alpha < d_G \frac{V_0}{V_{Pr}} \quad (87)$$

ou

$$D_\alpha < d_G q_\alpha. \quad (88)$$

Na equação (87) o valor de D_α máximo é obtida para o menor valor de $d_G(\omega t)$. No gráfico esquerdo da Figura 59(c) é apresentada a razão cíclica global para um ciclo de rede. Na mesma figura a direita, é possível observar de forma representativa e destacado na elipse de cor vermelha, que uma nova transferência de energia ocasionada no fechamento dos interruptores S_2 e S_3 ocorre com corrente não nula no diodo D_1 (Figura 59(a)). Tal fato ocasiona uma tensão $v_{Ld} = -(V_{Pr} + aV_0)$ no momento da transferência de energia (Figura 59(b)) o que distorce a corrente i_{Ld} apresentada no secundário do transformador e após a ponte retificadora D_1 e D_2 . A distorção da corrente e da tensão em L_d ocasiona tempos de descida t_d distintos e denominados na Figura 59 (a) por t_d' e t_d'' , e também ocasiona consequentemente a distorção da tensão de saída e da corrente de entrada do conversor.

Figura 59: Limite operativo I_{TE2} devido ao aumento de D_a . (a) Corrente em L_d e nos diodos D_1 e D_2 . (b) Tensão no indutor L_d . (c) Razão cíclica global e chaveamento



Fonte: Autoria própria

3.7 Conclusões do capítulo

Neste capítulo foi apresentada a concepção da topologia do conversor CA-CC proposto, assim como todas as suas etapas de operação incluindo o equacionamento das principais grandezas envolvidas. Uma breve análise das comutações suaves foi apresentada de tal forma a evidenciar que o conversor herda as características do conversor *full-bridge* CC-CC ZVS apresentado em Barbi e Souza (2019), o que faz com que o mesmo tenha elevado rendimento mesmo sendo isolado. As análises da transferência de energia e todo o equacionamento apresentado mostram que a razão cíclica do conversor é afetada por um coeficiente que depende do ângulo de defasagem, porém este não impacta no controle da corrente de entrada.

Se observa que o conversor possui limites de operação associados a valores elevados de indutância série ou valores de defasagem do controle da tensão de saída muito elevados. Desta forma equações foram apresentadas para auxiliar no projeto do conversor, cuja metodologia é apresentada no capítulo 5.

4 MODELAGEM DINÂMICA E O SISTEMA DE CONTROLE DO CONVERSOR PROPOSTO

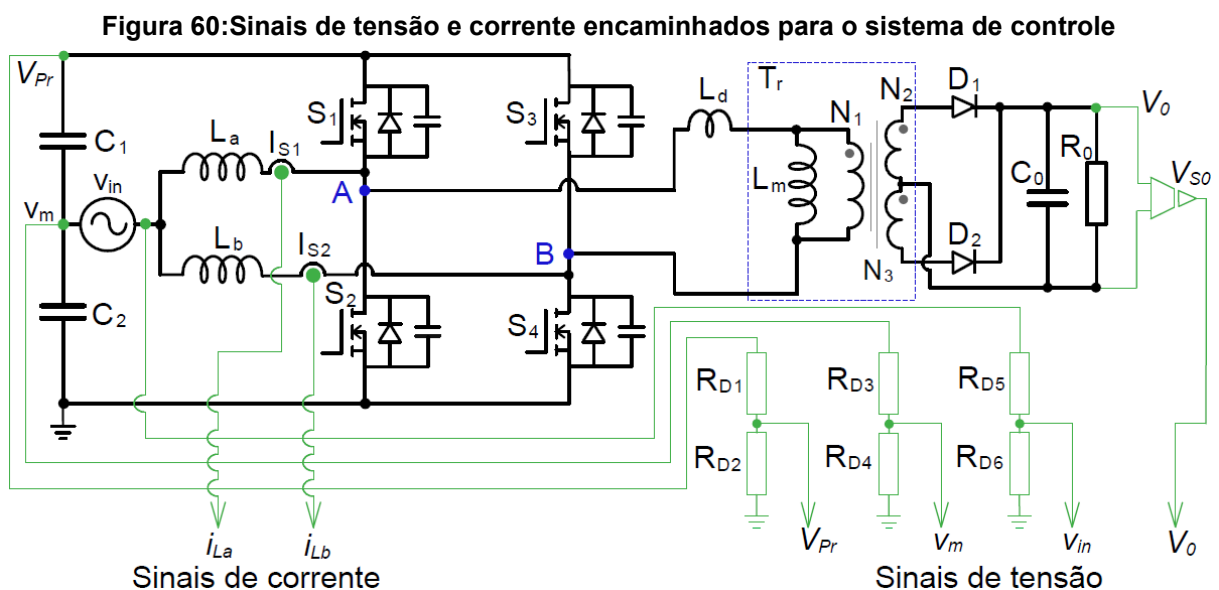
Conversores CA-CC convencionais não controlados se caracterizam por impor ao sistema elétrico a que estão conectados um baixo FP e elevadas THD. Os conversores atuais são capazes de promover, por meio do controle do acionamento dos interruptores controlados, FP que chegam muito próximo à unidade. Portanto é de suma importância a modelagem do conversor para que posteriormente seja possível o projeto dos controladores de tensão e corrente do mesmo.

4.1 Estratégia de controle

Todos os detalhes do sistema de controle incluindo o sistema de controle da tensão de saída são apresentados nas próximas seções.

4.1.1 Detalhamento do sistema de controle

São necessários seis sinais do conversor para efetuar o controle do mesmo (Figura 60). Os componentes de maior custo empregados são os dois sensores de corrente denominados por I_{S1} e I_{S2} e o sensor da tensão de saída V_{S0} , este último utilizado para evitar a perda de isolamento do conversor. Os demais sinais de tensão são obtidos por simples divisores de tensão e apresentados na Figura 60.



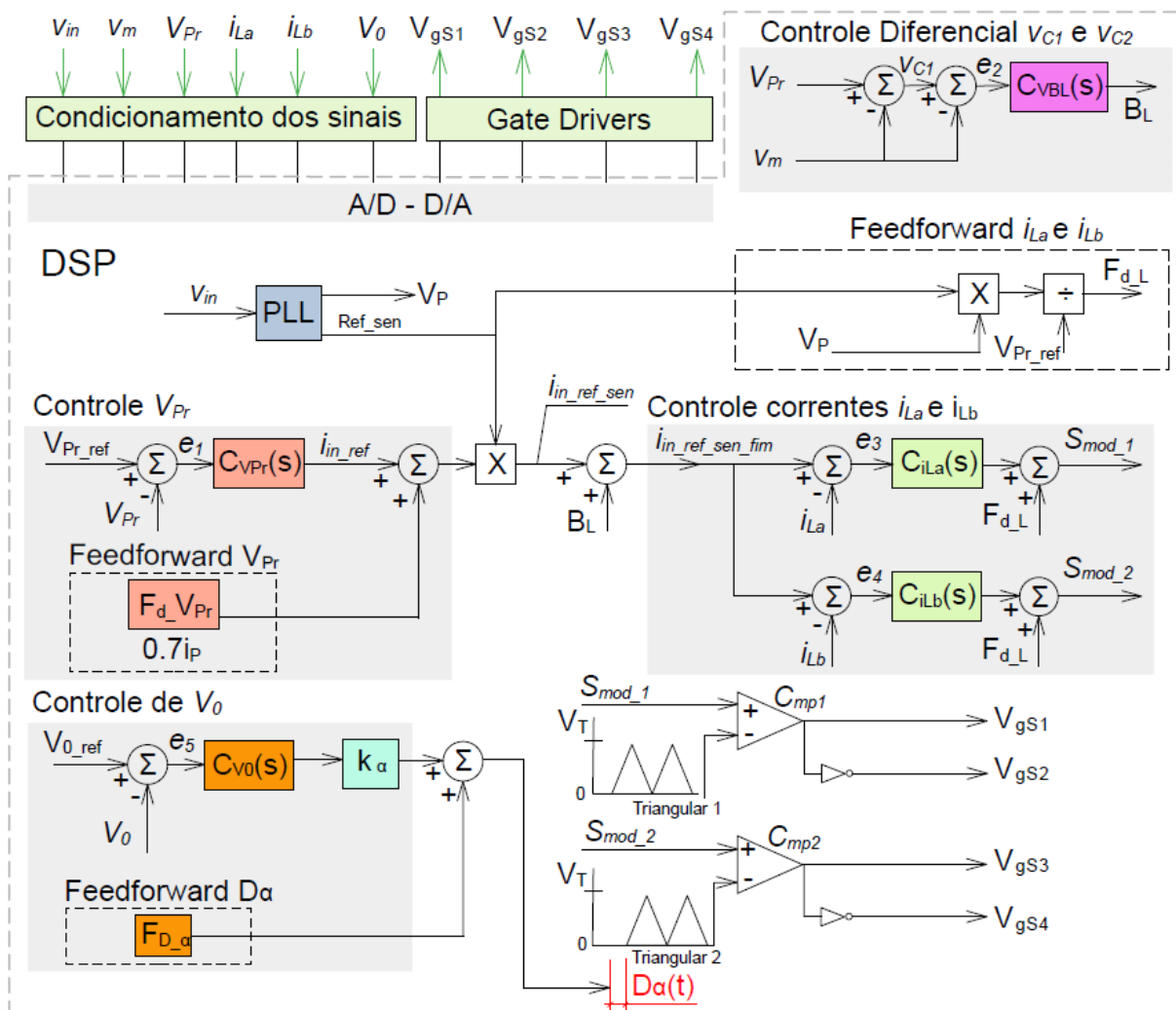
Fonte: Autoria própria

O sistema de controle faz uso de quatro malhas de controle assim denominadas:

- Controle correntes i_{La} e i_{Lb} ;
- Controle V_{Pr} ;
- Controle diferencial v_{C1} e v_{C2} , e
- Controle V_0 .

Os sinais de tensão e corrente advindos do conversor são inicialmente filtrados e condicionados em circuitos específicos para posteriormente serem lidos nas entradas analógicas do processador e convertidos no A/D do mesmo. Toda a estratégia de controle pode ser observada na Figura 61.

Figura 61: Estratégia de controle



Fonte: Autoria própria

Para que o conversor opere com FP próximo a unidade é necessário a sincronização de todas as malhas de controle com a tensão v_{in} . Essa sincronização é feita com o auxílio de um algoritmo PLL (*Phase Lock Loop*) que gera o sinal de referência da tensão de entrada (v_{Ref_sen}) e também obtém a tensão de pico V_P (Rolim e Aredes, 2006).

A malha de controle da tensão V_{Pr} da Figura 61 é responsável por fornecer a amplitude da corrente de entrada. O valor de *set point* denominado por V_{Pr_ref} ao ser subtraído do valor V_{Pr} gera o sinal de erro e_1 que passa pelo controlador de tensão $C_{VPr}(s)$ dando origem ao sinal i_{in_ref} . Como a tensão no barramento primário deve ficar fixa em um determinado valor, um sinal *feedforward* chamado $F_d_V_{Pr}$ pode ser somado a i_{in_ref} o que aumenta a velocidade de resposta. Na prática $F_d_V_{Pr}$ é um valor constante e que vale cerca de 70% do valor de I_P , o que permite a liberdade para o controle V_{Pr} ajustar a referência da corrente de entrada não deixando o $F_d_V_{Pr}$ como um bloco de saturação no sistema. Posteriormente, a saída da malha de tensão do barramento primário é multiplicada pela referência senoidal e gera o sinal $i_{in_ref_sen}$ que é somado com o sinal B_L advindo da malha de controle diferencial das tensões v_{C1} e v_{C2} .

A malha de controle diferencial tem por objetivo manter a tensão nos capacitores C_1 e C_2 com a mesma amplitude, pois podem ocorrer desequilíbrios nestas tensões devido a chaveamentos e condições iniciais de acionamento do conversor como apresentado em Srinivasan e Oruganti, (1997). O valor médio v_m é necessário para se obter o valor da tensão em cada capacitor e é obtido com um divisor de tensão R_{D3} e R_{D4} ligado ao nó central de C_1 e C_2 (Figura 60). Este sinal, que é igual a v_{C2} , quando diminuído de V_{Pr} resulta em v_{C1} . A subtração de v_{C1} e v_{C2} gera o erro e_2 , que é a diferença da tensão em C_1 e C_2 . O erro diferencial segue para o controlador $C_{VBL}(s)$ cuja saída é o sinal de controle B_L .

O sinal de saída do controle V_{Pr} é multiplicado pela referência do sinal de entrada de tensão $i_{in_ref_sen}$, que posteriormente somado à B_L gera o sinal $i_{in_ref_sen_fim}$. O sinal $i_{in_ref_sen_fim}$ é subtraído dos valores medidos de i_{La} e i_{Lb} e resultam nos sinais de erro e_3 e e_4 que seguem para os controladores $C_{iLa}(s)$ e $C_{iLb}(s)$. Os sinais de saída destes controladores podem ser somados ao sinal *feedforward* F_d_L , pois a resposta em regime permanente para d_G é conhecida e o controladores de corrente atuarão apenas em casos de perturbações no conversor. O sinal *feedforward* F_d_L é definido por

$$F_{d_L} = 0.5 - M \left\{ \frac{D_\alpha^2}{2\gamma} \left(\sqrt{1 + \frac{4\gamma}{D_\alpha^2 \alpha^2}} - 1 \right) \right\} \quad (89)$$

onde D_α pode ser considerado um valor médio constante para este caso específico e será mais bem apresentado na seção 4.6. O sinal final da malha de controle de corrente resulta nos sinais moduladores S_{mod_1} e S_{mod_2} .

As moduladoras S_{mod_1} e S_{mod_2} são comparadas nos blocos C_{mp1} e C_{mp2} com as funções Triangular 1 e Triangular 2, as quais geram os sinais de acionamento do terminal *gate* dos interruptores denominados por V_{gs1} , V_{gs2} , V_{gs3} e V_{gs4} . Se as triangulares estiverem em fase, a modulação nos braços de comutação 1 e 2 são idênticas e não defasadas, ou seja, o conversor opera como um único *half-bridge* conforme apresentado na seção 3.1.

A última malha de controle denominada por controle V_0 é responsável por controlar a tensão de saída do conversor e reduzir as ondulações em 120 Hz. O sinal de erro e_5 é obtido da subtração de V_{0_ref} e da tensão V_0 medida. Este sinal de erro entra no controlador $C_{V0}(s)$ e segue para um bloco de ganho k_α . Assim como a tensão no barramento primário é conhecida, a tensão V_0 também é, e isso permite a utilização de um *feedforward* de V_0 . Este *feedforward* é denominado F_{D_α} e é apenas um valor constante para D_α e diferente de zero, e que resulta em uma tensão próxima a tensão de referência de V_0 . A saída desta malha de controle é o sinal $D_\alpha(t)$ que passa a ser uma função no tempo que pode ou não ser constante.

A malha de controle de V_0 pode ser rápida de tal forma que o sinal de saída desta malha ($D_\alpha(t)$) é capaz de reduzir significativamente a ondulação de V_0 , e cujas análises estão apresentadas na seção 4.6.

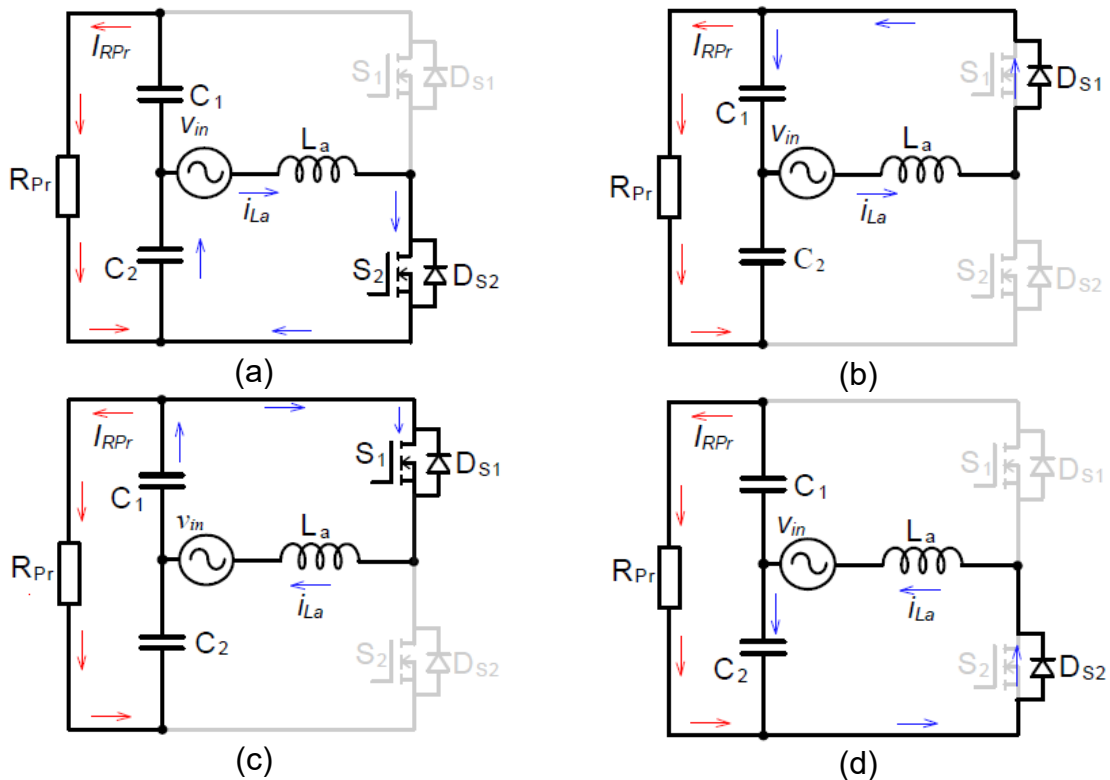
4.2 Modelo dinâmico para o controle da corrente de entrada

A tensão nos indutores depende do valor da razão cíclica d_G do conversor, ou seja, a corrente imposta como sendo senoidal para L_a e L_b depende da razão cíclica $d_G(\omega t)$ que deve seguir a referência senoidal obtida diretamente de v_{in} por meio do PLL. Desta forma é necessário obter uma função de transferência que represente a planta de corrente e que relaciona a tensão V_{Pr} e $d_G(\omega t)$.

O modelo dinâmico pode ser obtido diretamente da análise de operação do conversor *half-bridge*, uma vez que o conversor proposto utiliza duas destas

estruturas que trabalham em conjunto conforme apresentado na seção 3.1. A Figura 62 apresenta a operação do *half-bridge* HB1 que opera com o braço de comutação 1 e com L_a . Para este circuito, as etapas de operação dependem do semiciclo de v_{in} e dos diodos intrínsecos D_{S1} e D_{S2} . Nos circuitos da Figura 62 a carga R_{Pr} é a carga R_0 representada no barramento primário, além disso V_{Pr} é considerado constante. Quando $v_{in} > 0$ ocorrem duas etapas de operação que podem ser observadas na Figura 62(a) e (b) respectivamente. Na etapa 1 quando S_2 está em condução, a corrente i_{La} aumenta linearmente e é armazenada em L_a . Ainda no semiciclo positivo da tensão de entrada, o interruptor S_2 abre, o diodo D_{S1} passa a conduzir e a corrente é descarregada sobre C_1 .

Figura 62: Etapas de operação para o conversor CA-CC *half-bridge*



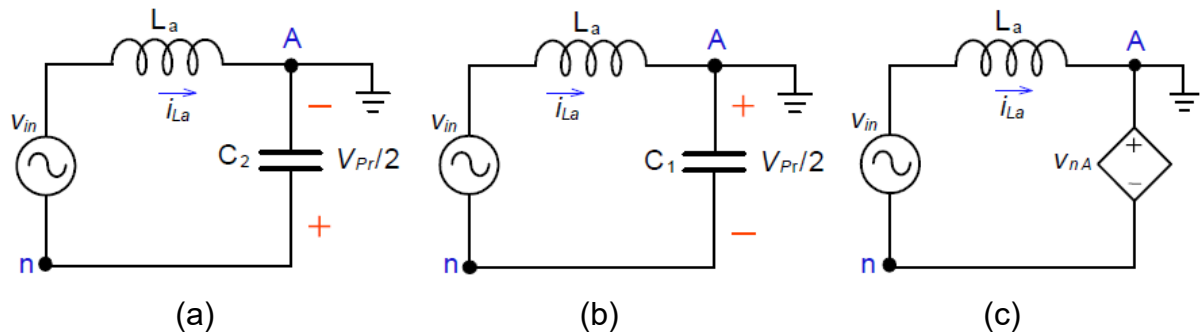
Fonte: Autoria própria

Quando a tensão de entrada $v_{in} < 0$ ocorrem outras duas etapas de operação análogas às etapas 1 e 2. Na etapa 3 no semiciclo negativo (Figura 62(c)) com S_1 fechado, o indutor L_a armazena energia e a corrente i_{La} aumenta linearmente. Na etapa 4 que pode ser verificada na Figura 62(d) quando S_1 é comandada a abrir, o diodo D_{S2} passa a conduzir e a corrente é descarregada sobre C_2 .

A função de transferência que relaciona V_{Pr} com a razão cíclica do conversor d_G é obtida da análise dos circuitos equivalentes para a primeira e segunda etapa de operação do *half-bridge*.

Os circuitos das Figura 62(a) e (b) quando redesenhados resultam nos circuitos das Figura 63(a) e (b).

Figura 63: Circuitos equivalentes da primeira e segunda etapa de operação do conversor *half-bridge*. (a) Interruptor S_2 fechado $[d_G T]$. (b) Interruptor S_2 aberto $[(1-d_G) T]$. (c) Circuito equivalente com fonte controlada



Fonte: Autoria própria

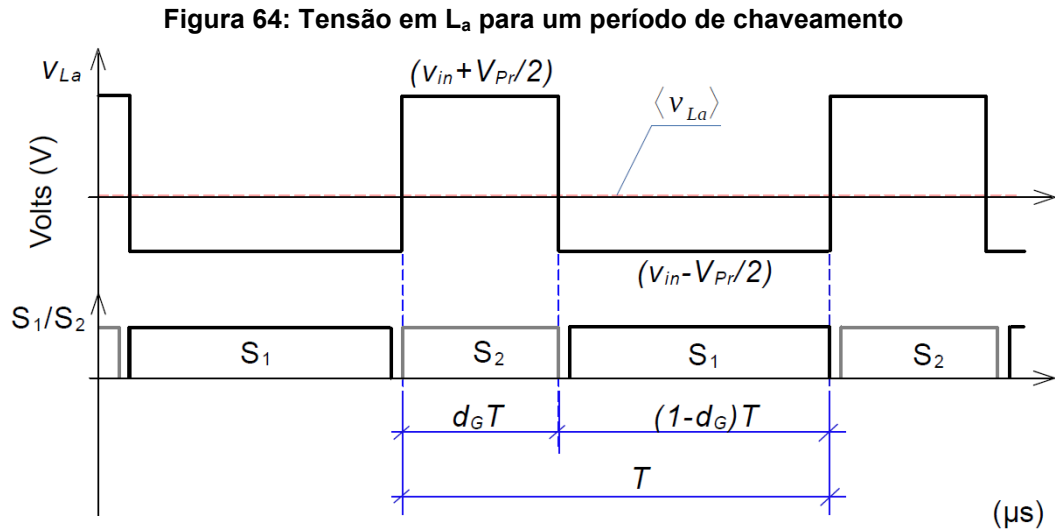
O conversor impõe sobre os pontos nA a tensão $V_{Pr}/2$ alternado de sinal para cada abertura e fechamento de S_2 . O circuito equivalente é o da Figura 63(c), onde v_{nA} é uma fonte que representa a imposição de tensão entre os nós n e A.

O modelo dinâmico para controle da corrente de entrada é obtido considerando que para um período de chaveamento do conversor, v_{in} e V_{Pr} são constantes uma vez que a frequência de chaveamento é muito maior que a frequência da rede. Além disso, como mencionado anteriormente, a corrente em L_a é controlada pela imposição da tensão sobre a mesma e cujo valor médio ao longo de um período de chaveamento deve ser nulo (Erickson e Maksimović, 2020). Desta forma o equacionamento das malhas de tensão para os circuitos equivalentes e considerando os valores médios resulta em

$$v_{in} - L_a \frac{di_{La}}{dt} = v_{nA} \Rightarrow v_{in} - L_a \frac{di_{La}}{dt} = v_{nA}, \quad (90)$$

$$v_{in} - L_a \frac{di_{La}}{dt} = -v_{nA} \Rightarrow v_{in} - L_a \frac{di_{La}}{dt} = -v_{nA}. \quad (91)$$

Em termos de valor médio, a tensão no indutor pode ser expressa como apresentado no gráfico da Figura 64, onde a simbologia $\langle x \rangle$ representa o valor médio da grandeza x , neste caso, a tensão v_{La} .



Fonte: Autoria própria

Os valores médios das equações (90) e (91) podem ser obtidos calculando-se o valor médio para cada intervalo da função da tensão em L_a e substituindo $v_{nA} = |V_{Pr}/2|$.

$$\langle v_{La} \rangle = \frac{1}{T} \left[\int_0^{d_G T} \left(v_{in} + \frac{V_{Pr}}{2} \right) dt + \int_{d_G T}^T \left(v_{in} - \frac{V_{Pr}}{2} \right) dt \right] \quad (92)$$

$$\frac{d}{dt} L_a \langle i_{La} \rangle = \langle V_{in} + \frac{V_{Pr}}{2} \rangle d_G + \langle V_{in} - \frac{V_{Pr}}{2} \rangle (1 - d_G). \quad (93)$$

Aplicando uma perturbação em torno do ponto de operação de i_{La} e d_G é possível escrever

$$\langle i_{La} \rangle = i_{La} + \hat{i}_{La}, \quad (94)$$

$$\langle d_G \rangle = d_G + \hat{d}_G. \quad (95)$$

Substituindo as equações (94) e (95) em (93) e resolvendo para $\langle i_{La} \rangle$

$$\begin{aligned} & \frac{d}{dt}L_a i_{La} + \frac{d}{dt}L_a \hat{i}_{La} = \\ & = \langle v_{in} + \frac{V_{Pr}}{2} \rangle d_G + \langle v_{in} - \frac{V_{Pr}}{2} \rangle - \langle v_{in} - \frac{V_{Pr}}{2} \rangle d_G + \langle v_{in} + \frac{V_{Pr}}{2} \rangle \hat{d}_G - \langle v_{in} - \frac{V_0}{2} \rangle \hat{d}_G. \end{aligned} \quad (96)$$

Os três primeiros termos do lado direito da equação (96) são constantes, portanto a derivada destes termos para a pequena perturbação resulta em zero. Retirando os termos nulos de (96), esta pode ser reescrita na forma

$$\frac{d}{dt}L_a \hat{i}_{La} = v_{in} \hat{d}_G + \frac{V_{Pr}}{2} \hat{d}_G - v_{in} \hat{d}_G + \frac{V_{Pr}}{2} \hat{d}_G. \quad (97)$$

Fazendo as somas dos termos e aplicando a transformada de Laplace na equação (97), esta se torna

$$\frac{d}{dt}L_a \hat{i}_{La} = V_{Pr} \hat{d}_G \Rightarrow sL_a \hat{i}_{La}(s) = V_{Pr} \hat{d}_G(s). \quad (98)$$

Finalmente a função $G_{iLa}(s)$ que relaciona a corrente i_{La} com a razão cíclica do conversor é apresentada na equação (99).

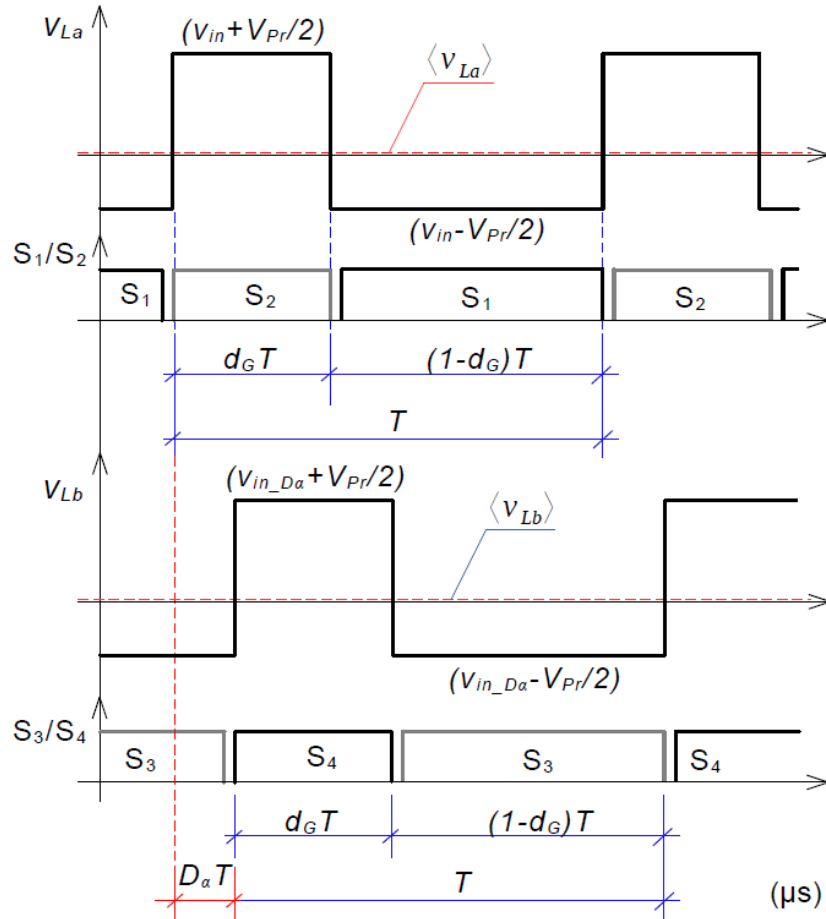
$$G_{iLa}(s) = \frac{\hat{i}_{La}(s)}{\hat{d}_G(s)} = \frac{V_{Pr}}{sL_a} \quad (99)$$

A função de transferência apresentada na equação (99) relaciona a razão cíclica com a corrente em apenas um dos braços do conversor. Quando o conversor está operando, o braço de comutação 2 opera com a defasagem D_α a fim de transferir potência para a carga. Desta forma a tensão sobre L_b apenas se encontra deslocada com relação a tensão em L_a , o que por consequência acarretará no deslocamento da corrente i_{Lb} em relação a i_{La} de um valor D_α . A Figura 65 mostra que embora a tensão instantânea v_{in} não seja a mesma para v_{La} e v_{Lb} (observe que para v_{Lb} , v_{in} está denotada por $v_{in_D\alpha}$), o valor médio de v_{Lb} também é nulo para um período de chaveamento.

Essa análise permite o emprego do mesmo raciocínio para a obtenção de uma função de transferência que relaciona a razão cíclica do conversor com a corrente em i_{Lb} , o que e resulta em

$$G_{iLb}(s) = \frac{\hat{i}_{Lb}(s)}{\hat{d}_G(s)} = \frac{V_{Pr}}{sL_b}. \quad (100)$$

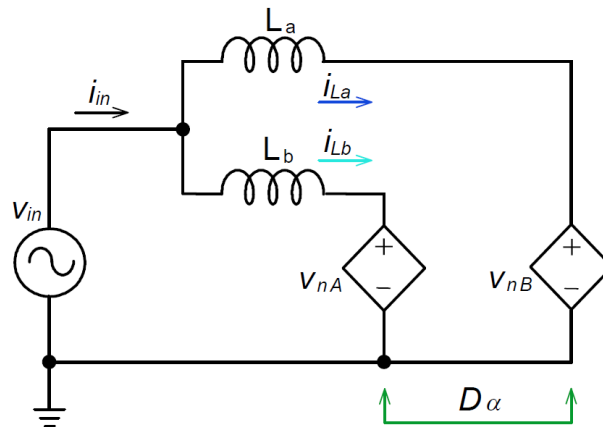
Figura 65: Formas de onda v_{La} e v_{Lb} para um período de chaveamento do conversor



Fonte: Autoria própria

O circuito equivalente completo do conversor para as duas malhas de corrente pode ser observado na Figura 66. A corrente i_{in} é a soma de i_{La} e i_{Lb} e as fontes controladas operam com a defasagem relativa D_α . O dimensionamento dos indutores de entrada pode ser verificado na seção 5.2, onde é possível verificar que a defasagem D_α não impacta na forma de onda da entrada do conversor.

Figura 66: Modelo equivalente para a obtenção do modelo dinâmico da tensão V_{Pr} em função da razão cíclica $d_G(\omega t)$



Fonte: Autoria própria

4.3 Modelo dinâmico para a tensão do barramento primário

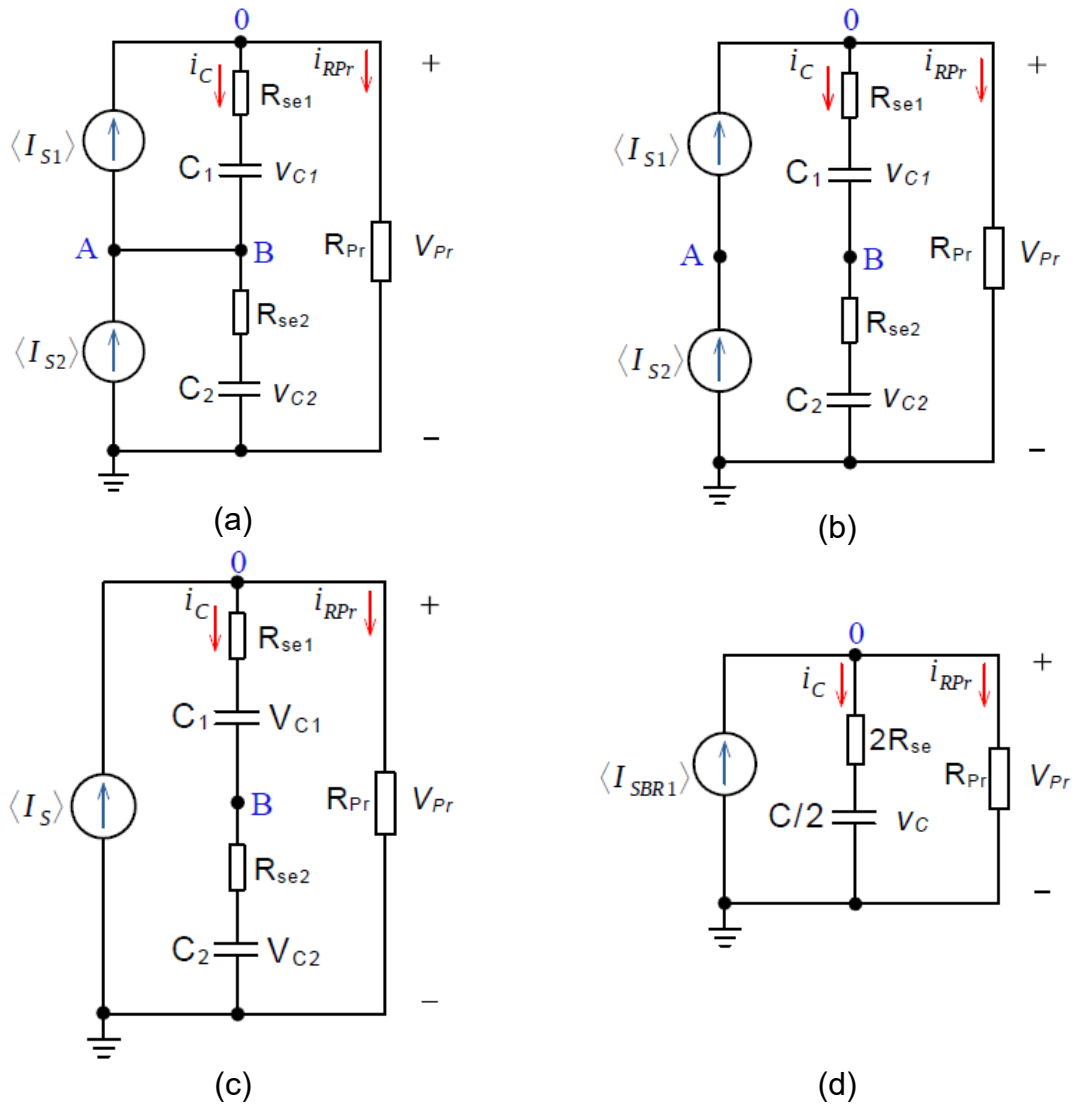
O sinal $i_{in_ref_sen}$ é a amplitude da corrente de entrada e tem origem da malha de controle de V_{Pr} . Desta forma é necessário obter uma função de transferência que relacione as correntes i_{La} e i_{Lb} com V_{Pr} .

Os dois interruptores S_1 e S_2 do conversor *half-bridge* em análise, podem ser substituídos por duas fontes de corrente de tal forma a representarem o valor médio de corrente que circula nos mesmos. A Figura 67(a) representa o circuito equivalente para este caso. Considerando que as fontes de corrente apresentam o mesmo valor, a corrente média que circula em AB é nula e o circuito pode ser redesenhado conforme apresentado na Figura 67(b).

Aplicando a lei das correntes de Kirchhoff no nó A do circuito da Figura 67(b), a corrente média em S_1 e S_2 são iguais e resultam em $\langle I_{S1} \rangle = \langle I_{S2} \rangle$. Portanto, as duas fontes de corrente podem ser substituídas por uma única fonte de mesmo valor, o que dá origem ao circuito equivalente da Figura 67(c) e cuja fonte de corrente é denominada $\langle I_{SBR1} \rangle$. Supondo que $C_1 = C_2 = C$ e que suas resistências série são definidas como sendo $R_{se1} = R_{se2} = R_{se}$, o circuito pode ser simplificado conforme apresentado na Figura 67(d).

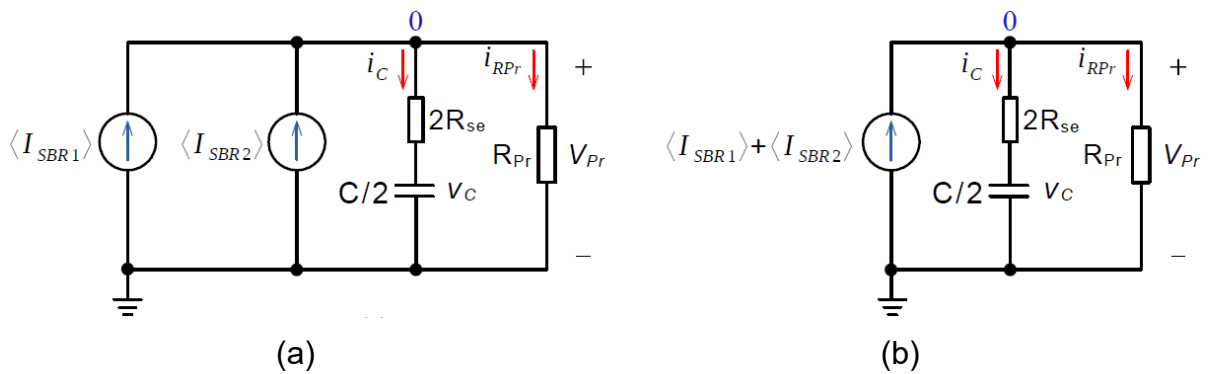
A mesma análise para o braço 2 composto por S_3 e S_4 pode ser feita, o que resulta no circuito equivalente da Figura 68(a). A soma das correntes em cada braço de comutação é a corrente de entrada do conversor, cujo circuito equivalente para a obtenção de $G_{VPr}(s) = V_{Pr}(s)/i_{in}(s)$ é o da Figura 68(b).

Figura 67: Circuitos equivalentes para a obtenção da função de transferência que relaciona a tensão do barramento primário e a corrente de entrada



Fonte: Autoria própria

Figura 68: Circuito equivalente para obtenção da função de transferência que relaciona i_{in} com V_{Pr} . (a) Correntes médias em cada braço de comutação. (b) Corrente de entrada do conversor



Fonte: Autoria própria

Ao aplicar a lei das correntes de Kirchhoff para o nó “0” do circuito da Figura 68(b) é possível escrever

$$i_{in} = \langle I_{SBR1} \rangle + \langle I_{SBR2} \rangle = i_c + i_{RPr} \quad (101)$$

A tensão V_{Pr} é a soma das quedas de tensão em $C/2$ e na resistência série $2R_{se}$ e resulta em

$$V_{Pr} = \frac{2}{C} \int i_c dt + 2R_{se} i_c. \quad (102)$$

Derivando a equação (102) e isolando a corrente i_c é obtido o resultado

$$\frac{d}{dt} V_{Pr} = \frac{2}{C} i_c + 2R_{se} \frac{d}{dt} i_c. \quad (103)$$

A corrente em R_{Pr} pode ser escrita em termos da tensão no barramento primário na forma

$$i_{RPr} = \frac{V_{Pr}}{R_{Pr}}. \quad (104)$$

Aplicando a transformada de Laplace em (103), resolvendo para i_c e substituindo em (101) juntamente com i_{RPr} obtido em (104), resulta em

$$i_{in}(s) = \frac{V_{Pr}(s)Cs}{2CR_{se}s + 2} + \frac{V_{Pr}(s)}{R_{Pr}} \quad (105)$$

e que pode ser rerepresentada por

$$\frac{V_{Pr}(s)}{i_{in}(s)} = \frac{2R_{Pr}(1 + CR_{se}s)}{s(2CR_{se} + CR_{Pr}) + 2}. \quad (106)$$

Substituindo $R_{Pr} = a^2 R_0$ em (106), a função de transferência se torna

$$G_{VPr}(s) = \frac{V_{Pr}(s)}{i_{in}(s)} = \frac{2a^2 R_0 \cdot (1 + CR_{se}s)}{s(2CR_{se} + Ca^2 R_0) + 2}. \quad (107)$$

Caso $R_{se} = 0$, a função $G_{VPr}(s)$ é simplificada e resulta em

$$G_{VPr}(s) = \frac{V_{Pr}(s)}{i_{in}(s)} = \frac{2a^2R_0}{sCa^2R_0 + 2}, \quad (108)$$

onde $C = C_1 = C_2$.

4.4 Modelo dinâmico para a tensão diferencial v_{C1} e v_{C2}

As tensões nos capacitores C_1 e C_2 embora tenham sido consideradas constantes e iguais para as análises anteriores, não apresentam estas características sob o ponto de vista prático. Ocorre que tais tensão apresentam desequilíbrios que são provocados devido as condições iniciais de operação do conversor e que foram apresentadas em Srinivasan e Oruganti, (1997). A diferença nas tensões resulta no termo Δ_{vC} da equação (109) obtida de Srinivasan e Oruganti, (1997), onde $V(0)_{C1}$ e $V(0)_{C2}$ são as condições iniciais nos capacitores C_1 e C_2 .

$$\Delta_{vC} = \frac{I_P \cos(\omega t)}{\omega C} + (V(0)_{C1} - V(0)_{C2}) \quad (109)$$

Em (109) caso $V(0)_{C1} \neq 0$ ou $V(0)_{C2} \neq 0$ se observa que o desequilíbrio devido as condições iniciais permanecerão ao longo do tempo. A equação (109) explica também porque a magnitude do desequilíbrio das tensões é arbitrária, ou seja, pois depende das condições iniciais da tensão nos capacitores (Srinivasan e Oruganti, 1997).

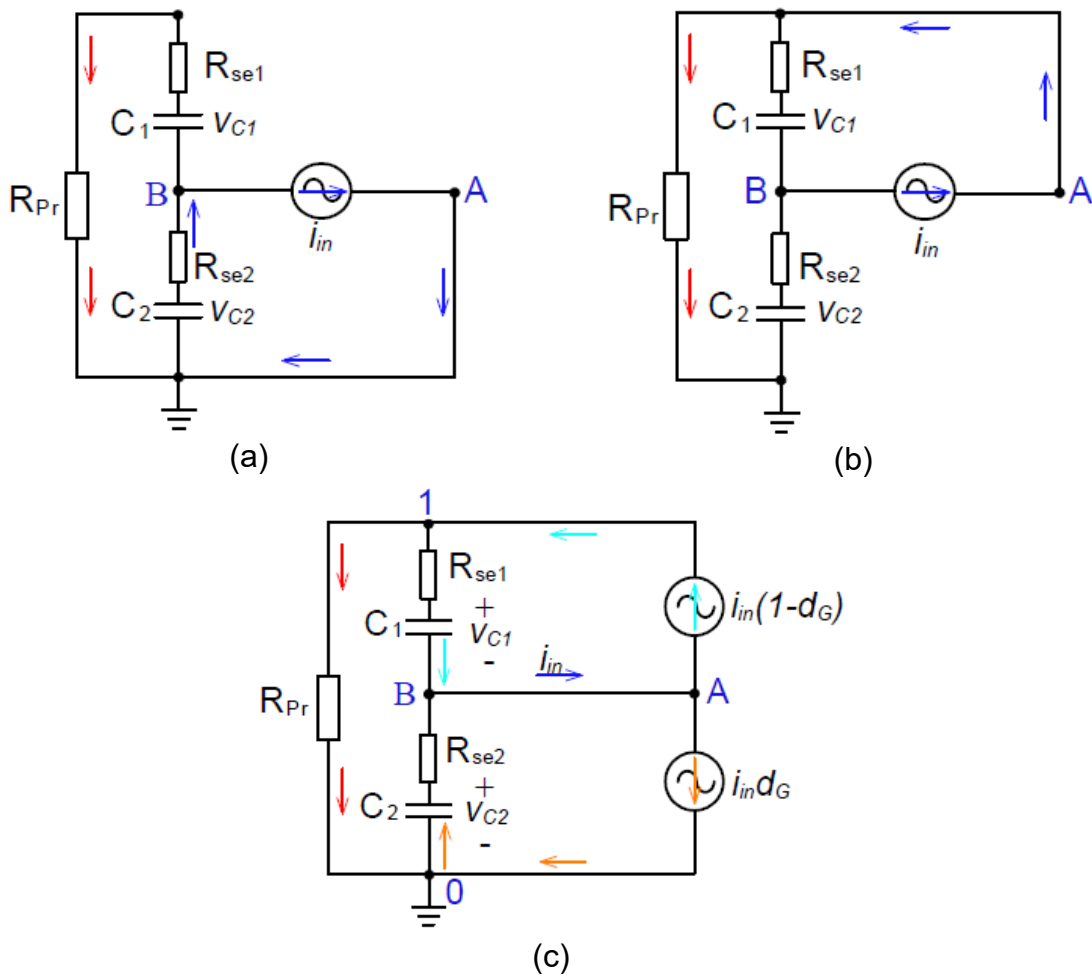
As malhas de controle da corrente de entrada impõem no conversor um FP unitário, portanto a fonte de tensão de entrada e os indutores L_a e L_b podem ser substituídos por uma única fonte de corrente conforme apresentado nas Figura 69(a) e (b). Esta análise permite verificar que para o propósito da análise do desequilíbrio das tensões em C_1 e C_2 , o conversor proposto resulta no circuito do conversor *half-bridge*.

Para um período de chaveamento do conversor é possível substituir a fonte de corrente de entrada das Figura 69(a) e (b) por duas fontes de corrente que dependem da razão cíclica d_G do conversor (Ramos, 2019). O circuito equivalente esta apresentado na Figura 69(c) e o equacionamento das tensões nos capacitores aplicando Laplace resultam em

$$\frac{dv_{C1}}{dt} = \frac{i_{in}(1 - d_G)}{C_1} = \frac{i_{in}(s)(1 - d_G(s))}{sC_1}, \quad (110)$$

$$\frac{dv_{C2}}{dt} = \frac{i_{in}}{C_2} d_G = \frac{i_{in}(s)}{sC_2} d_G(s). \quad (111)$$

Figura 69: Circuitos equivalentes do conversor *half-bridge* para a obtenção da função de transferência para o desequilíbrio nas tensões em C_1 e C_2



Fonte: Adaptado de RAMOS, 2019

As quedas de tensão sobre as resistências série dos capacitores podem ser obtidas com as equações (112) e (113).

$$v_{Rse1} = i_{in}(1 - d_G)R_{se1} = i_{in}(s)(1 - d_G(s))R_{se1} \quad (112)$$

$$v_{R_{se2}} = i_{in} d_G R_{se2} = i_{in}(s) d_G(s) R_{se2} \quad (113)$$

A tensão entre os nós 1e B do circuito da Figura 69(c) é a soma

$$v_{1B}(s) = i_{in}(s)(1 - d_G(s)) \left[\frac{1}{sC_1} + R_{se1} \right]. \quad (114)$$

A tensão entre os nós B e 0 do circuito da Figura 69(c) resulta em

$$v_{oB}(s) = -i_{in}(s) d_G(s) \left[\frac{1}{sC_2} + R_{se2} \right]. \quad (115)$$

A diferença entre as tensões $V_{oB}(s)$ e $V_{1B}(s)$ resulta na tensão de desequilíbrio dos capacitores e é denominada por tensão diferencial $v_{dif}(s)$ dada por

$$v_{dif}(s) = v_{oB}(s) - v_{1B}(s). \quad (116)$$

Substituindo (114) e (115) em (116) e considerando que $C_1 = C_2 = C$ e $R_{se1} = R_{se2} = R_{se}$, a função de transferência que relaciona o desequilíbrio das tensões nos capacitores C_1 e C_2 com a corrente i_{in} resulta em

$$\frac{v_{dif}(s)}{i_{in}(s)} = \frac{R_{se}Cs + 1}{Cs} \quad (117)$$

4.5 Modelo dinâmico para a tensão V_0

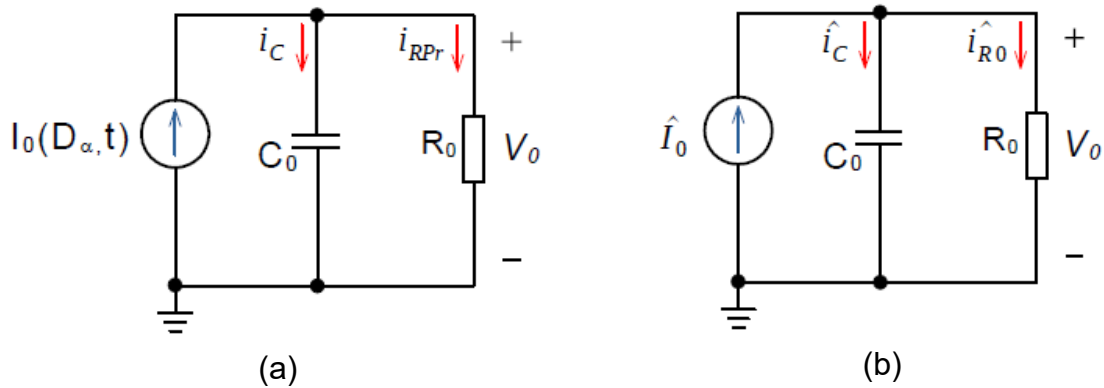
A tensão de saída V_0 depende do ângulo de deslocamento (*phase-shift*) D_α , desta forma é necessária a obtenção de uma função de transferência que relacione V_0 com D_α .

A corrente no secundário do transformador e antes de C_0 é a corrente que circula em D_1 e D_2 apresentada na equação (56). O valor médio desta corrente resulta na corrente de saída do conversor apresentada na equação (69) e o circuito equivalente pode ser verificado na Figura 70.

O método dos valores médios pode ser aplicado para a corrente de entrada do circuito da Figura 70, logo, uma pequena perturbação em torno do ponto de operação de I_0 resulta em

$$\langle I_0 \rangle = I_0 + \hat{I}_0, \quad (118)$$

Figura 70: Circuito equivalente para a tensão de saída do conversor proposto



Fonte: Autoria própria

Como D_α é considerado constante para esta análise, nenhuma dinâmica sob esta variável afeta a resposta da corrente de saída. Desta forma, o primeiro termo a direita de (118) é constante e $\langle I_0 \rangle$ pode ser representada por

$$\hat{I}_0 = \frac{D_\alpha^2 (V_{Pr}^2 - V_{Pr} V_0 a)}{F_S L_d V_0} \quad (119)$$

e que resulta no circuito equivalente da Figura 70(b). Equacionando o nó superior do circuito, é possível escrever

$$\hat{I}_0(t) = C_0 \frac{d\hat{V}_0(t)}{dt} + \frac{\hat{V}_0(t)}{R_0}. \quad (120)$$

Substituindo o valor da corrente de saída da equação (119) em (120) e aplicando a Transformada de Laplace, resulta em

$$G_{V_0}(s) = \frac{V_0(s)}{D_\alpha(s)} = \frac{\sqrt{V_{Pr} - a q_\alpha}}{q_\alpha \sqrt{L_d F_S R_0}} \frac{R_0}{s C_0 R_0 + 1}. \quad (121)$$

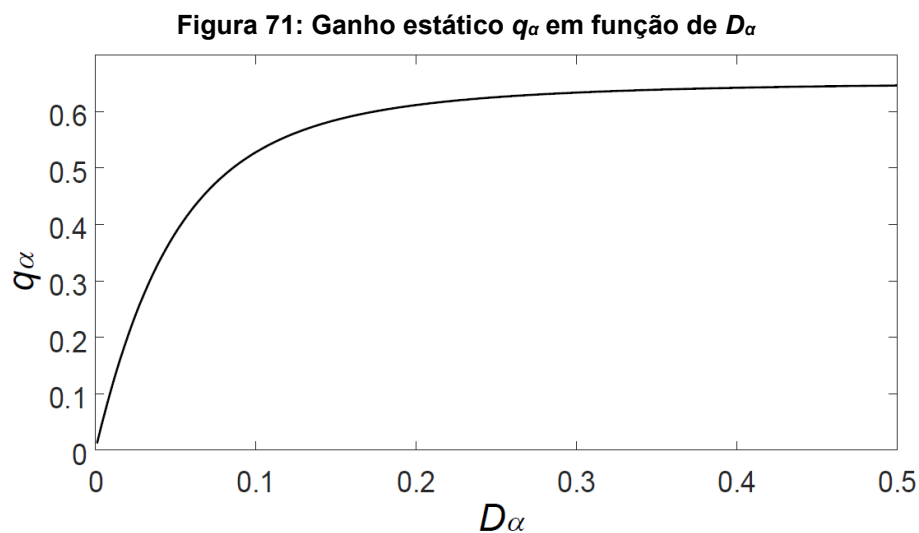
4.6 Desacoplamento de potência baseado no controle de V_0

Ao substituir $P_0 = V_0^2/R_0$ na equação (73) esta resulta em

$$q_\alpha = \frac{V_0}{V_{Pr}} = \frac{D_\alpha^2}{2\gamma} \left(\sqrt{a^2 + \frac{4\gamma}{D_\alpha^2}} - a \right). \quad (122)$$

A equação (122) permite verificar que o ganho estático entre a tensão de saída e a tensão do barramento primário é independente da razão cíclica que controla o PFC, ou seja, a transferência de potência para a saída do conversor é função apenas de D_α e de $\gamma = cte$, este último que depende da frequência de chaveamento do conversor, da carga R_0 e da indutância L_d . A equação (80) apresentada no capítulo 3 mostra que o ganho estático global q_G depende de D_α , e que este influencia a razão cíclica global dependendo do seu valor, o que está de acordo com o limite operativo I_{TE2} apresentado na equação (88).

Na Figura 71 é possível verificar o resultado de q_α em função de D_α para valores típicos de γ e de relação de transformação a . A curva apresenta um comportamento de saturação, logo o conversor precisa trabalhar com valores baixos de D_α a fim de permitir a transferência de energia de tal forma a não atingir a I_{TE2} .

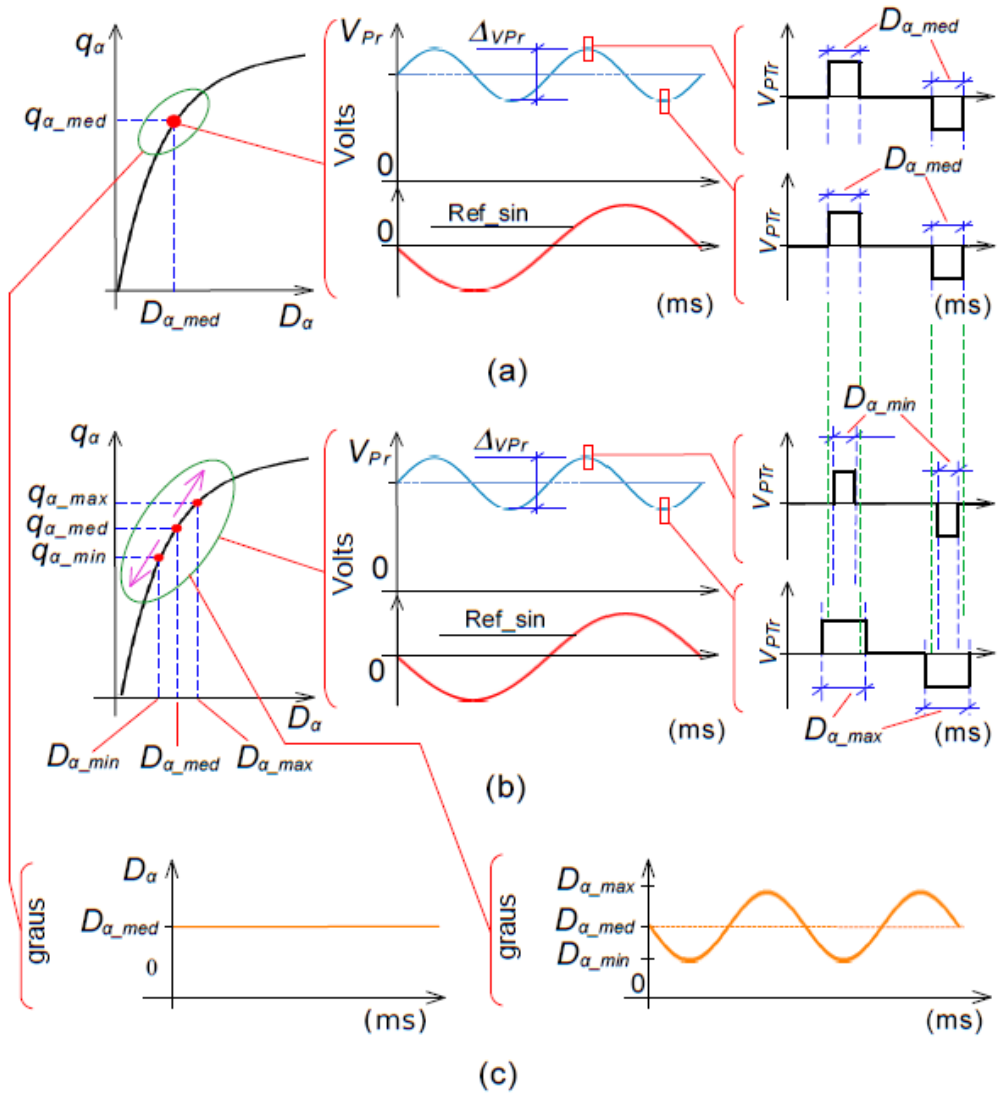


Fonte: Autoria própria

Se a região de I_{TE2} for respeitada, o controle da corrente de entrada é garantido e é possível inserir uma segunda modulação para corrigir a ondulação da tensão de saída.

Na Figura 61 a malha de controle “Controle V_0 ” possui um bloco denominado k_α que converte o sinal advindo do controlador $C_{V_0}(s)$ em um valor proporcional em graus que defasa a Triangular 2 em relação a Triangular 1. Como é de se esperar uma tensão V_0 média fixa na saída do conversor, um sinal F_{D_α} (*Feedforward D_α*) fixo pode ser somado de tal forma a melhorar a resposta de V_0 frente a variações de carga ou de *setpoint* da referência de V_0 . Se $k_\alpha = 0$ e F_{D_α} for constante e maior que zero, ocorre a transferência de energia com D_α fixo e denominado por D_{α_med} . A curva a esquerda da Figura 72(a) apresenta um ponto de operação fixo para o ganho estático q_α e D_{α_med} .

Figura 72: Forma de operação da malha de controle de V_0 para o desacoplamento de potência



Fonte: Autoria própria

Nas curvas centrais da Figura 72(a) e (b) são apresentadas as formas de onda da tensão em V_{Pr} , da ondulação ΔV_{Pr} e da tensão v_{in} de referência da entrada. A tensão no primário do transformador e que é refletida para o secundário é dada por

$$v_{PTr} = V_{Pr} - v_{Ld}. \quad (123)$$

Independente da ondulação ΔV_{Pr} atingir o valor máximo ou mínimo, a tensão no primário do transformador V_{PTr} (Figura 72(a) a direita) possui largura fixa $D_\alpha(t) = cte$ ao longo do tempo. Logo, se o conversor for operado desta forma o ganho q_α é fixo, a malha de controle de V_0 está desativada e a ondulação em 120 Hz do barramento primário é transferida para a saída do conversor.

Por outro lado se o controlador $C_{V_0}(s)$ passar a operar no sistema de controle com $k_\alpha \neq 0$, o sinal advindo do mesmo aumenta ou diminui o ângulo D_α conforme ocorrem variações da tensão em V_{Pr} . Se por exemplo V_{Pr} atingir o valor máximo, e conseqüentemente v_{PTr} e V_0 , o controlador diminui D_α . Se V_{Pr} atinge seu valor mínimo, D_α é aumentado.

O aumento ou diminuição de D_α implica no aumento ou diminuição do valor eficaz de v_{PTr} , que dividido pela relação de transformação de T_r , retificado por D_1/D_2 e filtrado por C_0 , resulta na tensão V_0 . A Figura 72(b) a esquerda apresenta o resultado da variação de D_α para pontos de máximo e mínimo de V_{Pr} . Desta forma D_α passa a ser uma função no tempo com um valor médio dado por D_{α_med} somado à uma função sinusoidal conforme apresentado na Figura 72(c) a direita. $D_\alpha(t)$ é a segunda modulação do conversor que passa a operar com o ganho estático q_α variável, aumentado e diminuído seu valor conforme indicam as setas de cor magenta da Figura 72(b) a esquerda.

A operação do conversor proposto com D_{α_med} fixo e constante (Figura 72(c) a esquerda) é a mesma realizada no conversor *full-bridge* CC-CC apresentado em Barbi e Souza, (2019). A segunda modulação não altera as questões do chaveamento sob tensão nula do conversor, portanto a característica de comutação ZVS do conversor *full-bridge* CC-CC é herdada como mencionado no capítulo 3.

Se observa que o desacoplamento de potência é obtido sem a inserção de nenhum novo componente no circuito, o que caracteriza o conversor proposto como tendo desacoplamento de potência ativo e integrado.

4.7 Projeto dos controladores

Todos os controladores utilizados são do tipo PI por apresentarem a característica de imprimir erro nulo em regime permanente. Os projetos de todos os controladores foram obtidos seguindo a metodologia proposta por Barbi, (2007).

Na sequência foram inseridos todos os ganhos e aplicou-se o método de Tustin para a discretização dos sistemas de controle de tal forma a serem implementados no processador utilizado. Os principais parâmetros utilizados no dimensionamento dos controladores podem ser observados na Tabela 3.

Tabela 3: Parâmetros para o dimensionamento e valores dos ganhos dos controladores

Malha de controle	F_c , MF ^o	Kp	Ki
Corrente de entrada	1000 Hz, 60 ^o	-0.54	-0.044
Tensão no barramento primário	12 Hz, 60 ^o	2.12	2.6
Desequilíbrio de tensão em C ₁ e C ₂	4 Hz, 60 ^o	-0.50	-0.0039
Tensão de Saída	1500 Hz, 60 ^o	0.082	0.032

F_c – Frequência de corte. MF^o – Margem de fase, Kp – ganho proporcional. Ki – ganho integrativo

Fonte: Autoria própria

4.8 Conclusão do capítulo

Neste capítulo foi apresentada a estratégia de controle do conversor proposto e que faz o uso de quatro malhas. Os modelos dinâmicos foram obtidos com circuitos equivalentes e da análise das etapas operativas do conversor.

O modelo dinâmico para a malha de controle da tensão de saída foi obtido de forma inédita neste trabalho, e sua operação no conversor impõem uma segunda modulação de tal forma que o ganho estático entre o barramento primário e a tensão de saída é variável ao longo do tempo. Uma vez que o controle da tensão de saída é acionado, o mesmo ajusta quase que em tempo real o ângulo da defasagem responsável por transferir a potência para o secundário do transformador e por consequência para a carga. Se um *setpoint* constante for inserido nesta malha de controle, a tensão de saída é constante e o desacoplamento de potência pode ser obtido.

5 DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR E METODOLOGIA DE PROJETO

Nesta seção são apresentados os equacionamentos resultantes da análise dos esforços de corrente e tensão nos componentes do conversor.

As análises seguintes levam em consideração que em um período de chaveamento do conversor,

- As tensões v_{in} , V_{Pr} e V_0 são constantes;
- As correntes i_{La} e i_{Lb} são iguais e constantes;
- O ângulo D_α é constante.

5.1 Esforços de corrente e tensão

O equacionamento da análise das etapas apresentado no capítulo 3 são utilizados e, em alguns casos, as equações serão reapresentadas por questões didáticas.

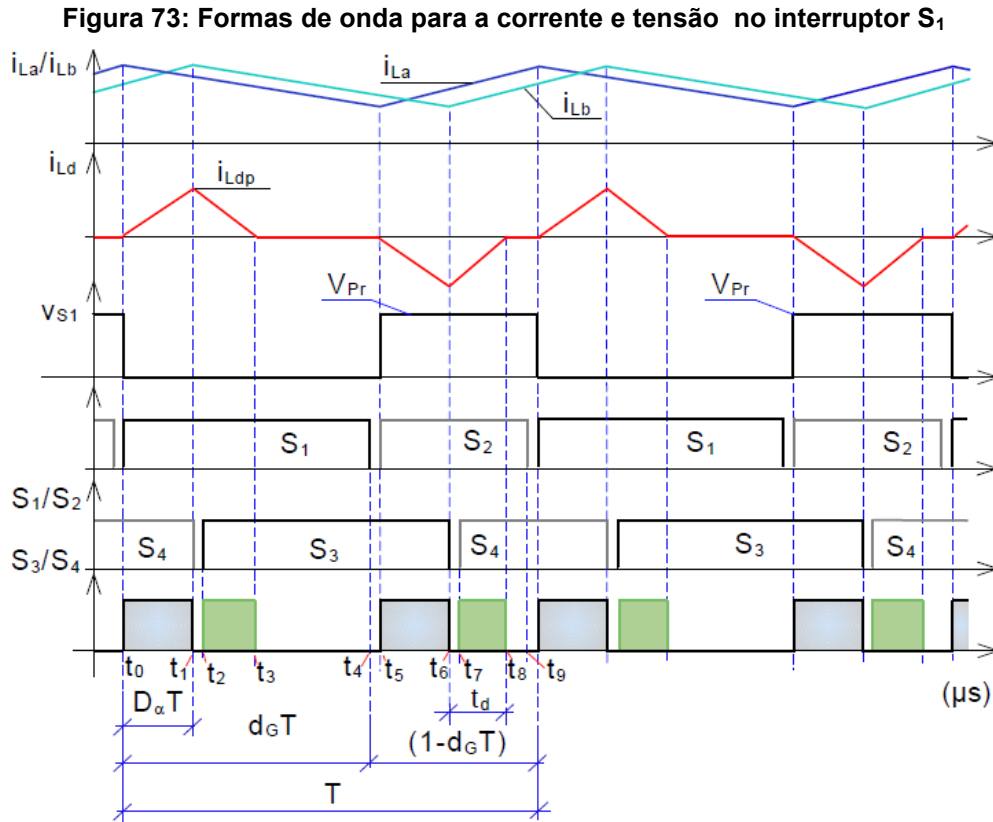
5.1.1 Esforços de tensão nos interruptores S_1 , S_2 , S_3 e S_4

Quando o interruptor S_1 está bloqueado, este fica submetido à tensão do barramento primário V_{Pr} , logo as tensões máximas em todos os interruptores resultam em

$$V_{S1_max} = V_{S2_max} = V_{S3_max} = V_{S4_max} = V_{Pr}. \quad (124)$$

O gráfico da tensão no interruptor S_1 definidas por v_{S1} podem ser verificados na Figura 73. O valor eficaz da tensão em S_1 para um ciclo de chaveamento do conversor pode ser obtida de

$$V_{rms_S1-T} = \sqrt{\frac{1}{T_s} \int_{d_g T}^T (V_{Pr})^2 d(t)}. \quad (125)$$



Fonte: Autoria própria

A solução de (125) resulta na equação

$$V_{rms_S1_T} = \sqrt{-V_{Pr}^2 (d_G - 1)}. \quad (126)$$

Substituindo d_G em (126) e resolvendo para um período da rede (T_g), se obtém

$$V_{rms_S1_Tg} = \sqrt{\frac{1}{T_g} \int_0^{d_G T_g} (V_{rms_S1_T})^2 d(t)}. \quad (127)$$

que resulta em

$$V_{rms_S1_Tg} = \frac{\sqrt{2}}{2} V_{Pr}. \quad (128)$$

O valor eficaz da tensão para S₂, S₃ e S₄ são iguais a (128), portanto

$$V_{rms_S1_Tg} = V_{rms_S2_Tg} = V_{rms_S3_Tg} = V_{rms_S4_Tg} = \frac{\sqrt{2}}{2} V_{Pr}. \quad (129)$$

5.1.2 Esforços de corrente nos interruptores S_1 , S_2 , S_3 e S_4

As equações que permitem calcular os valores médios e eficazes das correntes nos interruptores podem ser obtidas considerando a existência de dois conversores, sendo o primeiro um conversor CA-CC (*half-bridge*) responsável por corrigir o FP e manter a tensão no barramento primário constante, e o segundo, um conversor CC-CC responsável por transferir a potência para a carga. Os valores das correntes médias e eficazes aproximados resultam da soma dos valores obtidos para cada conversor analisado.

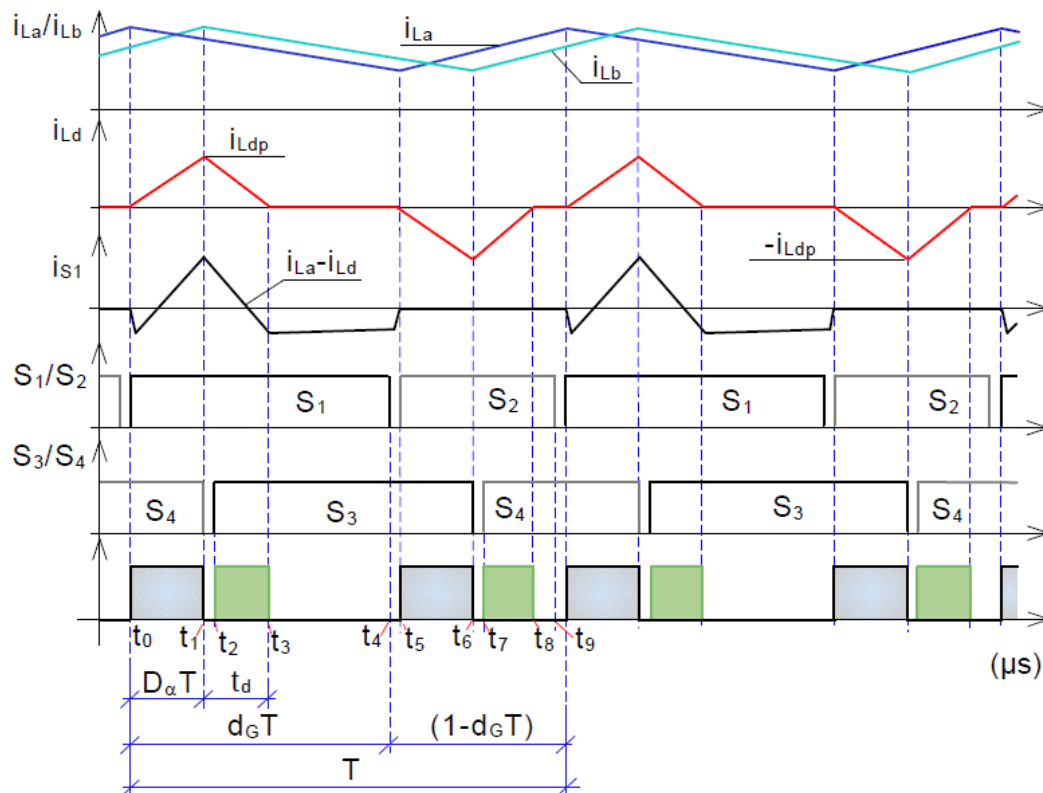
5.1.2.1 Corrente média nos interruptores S_1 , S_2 , S_3 e S_4

As correntes médias são calculadas para os dois braços de comutação de forma separada.

5.1.2.1.1 *Corrente média nos interruptores S_1 e S_2*

A forma de onda da corrente para o braço 1 (S_1/S_2) pode ser verificada na Figura 74.

Figura 74: Formas de onda da corrente em S_1 para um ciclo de chaveamento do conversor



Fonte: Autoria própria

Como mencionado na seção 3.1 se os dois conversores *half-bridge* que compõem o conversor proposto operarem com a mesma razão cíclica, os braços de comutação 1 e 2 operam como um único *half-bridge*. Desta forma o valor médio da corrente para o braço 1 do conversor pode ser obtido de

$$i_{med_S1_T_PFC} = \frac{1}{T} \int_0^{D_{HB.pfc}T} i_{S1_PFC} dt \quad (130)$$

A corrente i_{S1_PFC} é a metade da corrente de entrada do conversor que pode ser considerada senoidal e em fase com a tensão v_{in} .

$$i_{med_S1_T_PFC} = \frac{1}{T} \int_0^{D_{HB.pfc}T} \frac{I_P}{2} \sin(\omega t) dt \quad (131)$$

Para um período de chaveamento considera-se que $(I_P / 2) \sin(\omega t) = cte$, pois o período de chaveamento do conversor é muito menor que o período da corrente de entrada i_{in} (Barbi¹, 2015). A razão cíclica pode ser considerada $D_{HB.pfc} = \frac{1}{2} - M_{PFC} \sin(\omega t)$. Substituindo estes valores e resolvendo a equação (131), a corrente média para um ciclo de chaveamento resulta em

$$i_{med_S1_T_PFC} = \frac{I_P}{2} \left[\frac{\text{sen}(\omega t)}{2} - M_{PFC} \text{sen}^2(\omega t) \right]. \quad (132)$$

O termo M_{PFC} é o índice de modulação de controle do PFC da estrutura primária dado por

$$M_{PFC} = \frac{V_P}{V_{Pr}} \quad (133)$$

A corrente média para o interruptor S_1 é obtido da integração de $i_{med_S1_T_PFC}$ para um ciclo da rede e pode ser equacionada da seguinte forma:

$$i_{med_S1_Tg_PFC} = \frac{1}{T_g} \int_0^{2\pi} \frac{I_p}{2} \left[\frac{\text{sen}(\omega t)}{2} - M_{PFC} \cdot \text{sen}^2(\omega t) \right] dt \quad (134)$$

Resolvendo a equação (134), a corrente média no interruptor S_1 obtida somente com a análise da estrutura primária de controle do PFC resulta em

$$i_{med_S1_Tg_PFC} = -\frac{I_P V_P}{4V_{Pr}}. \quad (135)$$

O valor obtido em (135) é o mesmo para o interruptor S₂, portanto

$$i_{med_S1_Tg_PFC} = i_{med_S2_Tg_PFC} = -\frac{I_P V_P}{4V_{Pr}}. \quad (136)$$

Considerando apenas a operação do conversor CC-CC, a corrente em S₁ é

$$i_{S1_CC} = i_{La} - i_{Ld}. \quad (137)$$

Na equação (137) a corrente i_{La} pode ser desconsiderada uma vez que este termo já foi incluso no cálculo dos valores médios da análise do conversor PFC. Logo, i_{S1_CC} resulta apenas na corrente i_{Ld} (ver gráficos da Figura 74). Para um período de chaveamento,

$$i_{med_S1_T_CC} = \frac{1}{T} \int_0^{d_G T} i_{S1_CC} dt \Rightarrow i_{med_S1_T_CC} = \frac{1}{T_s} \int_0^{d_G T} -i_{Ld} dt. \quad (138)$$

i_{Ld} depende da tensão que L_d fica submetida conforme apresentado nas equações (23), (34), (42), (50) quando referenciadas ao primário do transformador isolador. Logo, o valor médio para um período de chaveamento pode ser calculado para cada trecho da função i_{Ld} na forma

$$i_{med_S1_T_CC} = \frac{1}{T} \left[\int_{t_0}^{t_1} -\left(\frac{V_{Pr} - aV_0}{L_d}\right) dt + \int_{t_1}^{t_3} -\left(\frac{-aV_0}{L_d}\right) dt \right] \quad (139)$$

e que resolvida se torna

$$i_{med_S1_T_CC} = \frac{1}{T} \left[-\left(\frac{V_{Pr} - aV_0}{L_d}\right) (t_1 - t_0) + \left(\frac{aV_0}{L_d}\right) (t_3 - t_1) \right]. \quad (140)$$

Os termos $(t_1 - t_0)$ e $(t_3 - t_1)$ são respectivamente $D_G T$ e t_d apresentados nas equações (45) e (49) e que podem ser visualizados nos gráficos da Figura 74. Tais valores quando substituídos em (140) torna o valor médio da corrente em S₁ devido ao conversor CC-CC igual a

$$i_{med_S1_T_CC} = \frac{V_{PR}}{8F_s L_d} D_\alpha^2 \frac{(1 - aq_\alpha)}{q_\alpha} \quad (141)$$

A corrente média em um ciclo de rede para S_1 resulta na soma das parcelas obtidas do conversor PFC e do conversor CC-CC na forma

$$i_{med_S1} = \frac{V_{PR}}{8F_s L_d} D_\alpha^2 \frac{(1 - aq_\alpha)}{q_\alpha} - \frac{I_p V_p}{4V_{Pr}}. \quad (142)$$

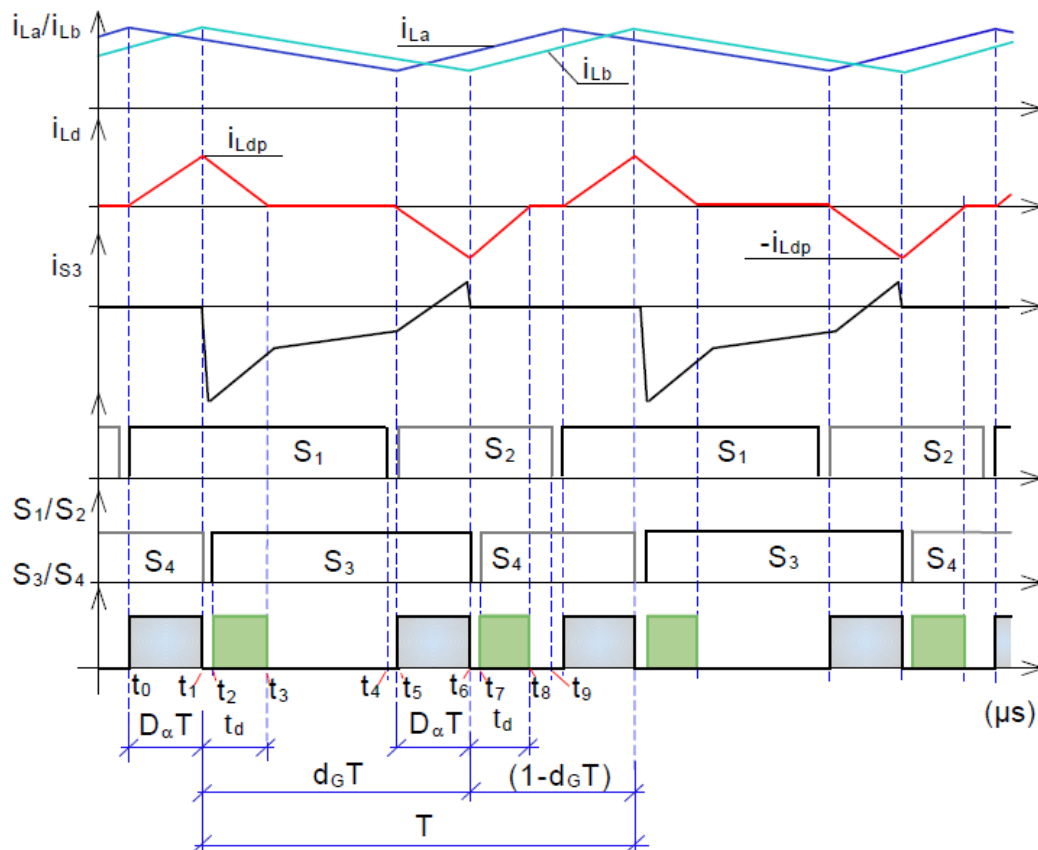
A corrente média $i_{med_S2_T_CC}$ é igual ao obtido na equação (142), logo

$$i_{med_S1} = i_{med_S2} = \frac{V_{PR}}{8F_s L_d} D_\alpha^2 \frac{(1 - aq_\alpha)}{q_\alpha} - \frac{I_p V_p}{4V_{Pr}}. \quad (143)$$

5.1.2.1.2 Corrente média nos interruptores S_3 e S_4

A forma de onda da corrente para o braço de comutação 2 (S_3/S_4) pode ser verificada na Figura 75.

Figura 75: Formas de onda da corrente em S_3 para um ciclo de chaveamento do conversor



Fonte: Autoria própria

A análise para o conversor CA-CC que controla o FP é a mesma adotada para os interruptores S_1 e S_2 , porém a corrente em S_3 é dada por

$$i_{S3} = -i_{Lb} - i_{Ld}. \quad (144)$$

O valor médio para um ciclo de chaveamento considerando apenas o termo da corrente em L_b resulta em

$$i_{med_S3_T_PFC} = \frac{1}{T} \int_0^{D_{HB.pfc}T} i_{S3_PFC} dt, \quad (145)$$

$$i_{med_S3_T_PFC} = \frac{I_P}{2} \left[M_{PFC} \cdot \text{sen}^2 - \frac{\text{sen}(\omega t)}{2} \right]. \quad (146)$$

O valor médio em S_3 para um ciclo de rede é

$$i_{med_S1_Tg_PFC} = \frac{1}{T_g} \int_0^{2\pi} \frac{I_P}{2} \left[M_{PFC} \cdot \text{sen}^2 - \frac{\text{sen}(\omega t)}{2} \right] dt \quad (147)$$

Resolvendo a equação (147), a corrente média no interruptor S_3 obtida somente com a análise do conversor *half-bridge* é igual para S_4 , ou seja

$$i_{med_S3_Tg_PFC} = i_{med_S4_Tg_PFC} = \frac{I_P V_P}{4V_{Pr}}. \quad (148)$$

Considerando apenas a operação do conversor CC-CC, a corrente em S_3 é

$$i_{S3_CC} = -i_{Lb} - i_{Ld}. \quad (149)$$

Na equação (149) a corrente i_{Lb} pode ser desconsiderada uma vez que este termo já foi incluso no cálculo dos valores médios da análise do conversor PFC. Portanto,

$$i_{S3_CC} = -i_{Ld}$$

$$i_{med_S3_T_CC} = \frac{1}{T} \int_0^{t_d} -i_{Ld} dt + \int_{D_G - (D_\alpha + t_d)}^T -i_{Ld} dt. \quad (150)$$

Substituindo o valor de i_{Ld} para os intervalos definidos em (150) e resolvendo, a corrente media em S_3 pode ser obtida de

$$i_{med_S3_T_CC} = \frac{V_{Pr}}{8F_S L_d} D_\alpha^2 \frac{(aq_\alpha - 1)}{q_\alpha}. \quad (151)$$

A corrente média para um ciclo de rede considerando somente o conversor CC-CC, é representada pela mesma equação (151), portanto S_3 resulta na soma das parcelas obtidas do conversor PFC e do conversor CC-CC na forma

$$i_{med_S3} = \frac{V_{Pr}}{8F_S L_d} D_\alpha^2 \frac{(aq_\alpha - 1)}{q_\alpha} + \frac{I_P V_P}{4V_{Pr}}. \quad (152)$$

A corrente média $i_{med_S4_T_CC}$ também é representada por (152), logo

$$i_{med_S3} = i_{med_S4} = \frac{V_{Pr}}{8F_S L_d} D_\alpha^2 \frac{(aq_\alpha - 1)}{q_\alpha} + \frac{I_P V_P}{4V_{Pr}}. \quad (153)$$

5.1.2.2 Corrente eficaz nos interruptores S_1 e S_2

A corrente eficaz no interruptor S_1 considerando apenas o conversor *half-bridge* pode ser obtido com o auxílio da equação

$$i_{rms_S1_T_PFC} = \sqrt{\frac{1}{T} \int_0^{D_{HB_pfc} T} (i_{S1_PFC})^2 dt}. \quad (154)$$

Substituindo o valor $i_{S1_PFC} = (I_P/2) \sin(\omega t)$ e considerando este valor constante para um ciclo de chaveamento, se obtém

$$i_{rms_S1_T_PFC} = \frac{I_P}{2} \sin(\omega t) \sqrt{\frac{1}{2} - M_{PFC} \sin(\omega t)}. \quad (155)$$

O valor eficaz em S_1 para um período da rede é obtido de

$$i_{rms_S1_T_g_PFC} = \sqrt{\frac{1}{T_g} \int_0^{D_{HB_pfc} T_g} (i_{rms_S1_T_PFC})^2 dt}. \quad (156)$$

Substituindo $i_{rms_S1_T_PFC}$ da equação (155) em (156) e resolvendo, resulta em

$$i_{rms_S1_Tg_PFC} = \frac{I_P}{4}. \quad (157)$$

Considerando que a razão cíclica para o conversor CA-CC é a mesma, o valor eficaz para os demais interruptores são iguais e resultam em

$$i_{rms_S1_Tg_PFC} = i_{rms_S2_Tg_PFC} = i_{rms_S3_Tg_PFC} = i_{rms_S4_Tg_PFC} = \frac{I_P}{4}. \quad (158)$$

Para um ciclo de rede do conversor CC-CC e considerando apenas o termo $i_{S1_CC} = -i_{Ld}$, pois o termo de i_{Ld} foi considerado anteriormente, é possível escrever

$$i_{rms_S1_T_CC} = \sqrt{\frac{1}{T} \int_0^{D_{HB_CC} T} (-i_{Ld})^2 dt}. \quad (159)$$

O valor de $-i_{Ld}$ depende das tensões que L_d está submetido conforme apresentado nas equações (23), (34), (42) e (50). Para um ciclo de chaveamento a corrente em L_d é considerada constante, portanto seu valor pode ser retirado da integral de (159) e da raiz quadrada conforme apresentado na equação (160) já solucionada.

$$i_{rms_S1_T_CC} = \frac{V_{Pr}}{2F_s L_d} D_\alpha (1 - aq_\alpha) \sqrt{\frac{D_\alpha}{6a}}. \quad (160)$$

A soma dos valores eficazes considerando os dois conversores resulta no valor eficaz completo para o interruptor S_1 e pode ser obtido da soma quadrática de (158) e (160) o que resulta em

$$\sqrt{(i_{rms_S1_Tg_PFC})^2 + (i_{rms_S1_T_CC})^2} = \frac{I_P}{4} + \frac{V_{Pr}}{2F_s L_d} D_\alpha (1 - aq_\alpha) \sqrt{\frac{D_\alpha}{6a}}. \quad (161)$$

O resultado para o interruptor S_2 é o mesmo, portanto

$$i_{rms_S1} = i_{rms_S2} = \frac{I_P}{4} + \frac{V_{Pr}}{2F_s L_d} D_\alpha (1 - aq_\alpha) \sqrt{\frac{D_\alpha}{6a}}. \quad (162)$$

5.1.2.3 Corrente eficaz nos interruptores S₃ e S₄

O valor eficaz da corrente em S₃ e S₄ somente da parcela do conversor CC-CC pode ser obtida com o auxílio da equação

$$i_{rms_S3_T_CC} = \sqrt{\frac{1}{T} \int_0^{t_d} (-i_{Ld})^2 dt + \int_{D_G - (D_\alpha + t_d)}^T (-i_{Ld})^2 dt}. \quad (163)$$

Seguindo a mesma análise feita anteriormente para o interruptor S₁ e substituído os intervalos correspondentes nas integrais da equação (163), os valores eficazes para S₃ e S₄ resultam em

$$i_{rms_S3} = i_{rms_S4} = \frac{I_P}{4} + \frac{V_{Pr}}{2F_s L_d} D_\alpha (aq_\alpha - a) \sqrt{\frac{D_\alpha}{6a}}. \quad (164)$$

5.1.3 Esforços de corrente e tensão nos diodos D₁ e D₂

Conforme apresentado na seção 3.5, a corrente média nos diodos retificadores é a metade da corrente de saída do conversor (Figura 52). Desta forma, equacionado e substituindo o valor de I₀ da equação (75), a corrente média para esses componentes resulta em

$$i_{D1_med} = i_{D2_med} = \frac{I_0}{2} = \frac{(1 - aq_\alpha) D_\alpha^2 V_{Pr}}{2aq_\alpha F_s L_d}. \quad (165)$$

Os valores máximos da corrente em regime permanente para D₁ e D₂ são iguais a i_{Ldp} apresentados na equação (62) e apresentados novamente na forma

$$I_{D1max} = I_{D2max} = \frac{(V_{Pr}^2 - V_{Pr}V_0)}{2aL_d F_s V_0} D_\alpha^2. \quad (166)$$

Os valores eficazes i_{D1_rms} e i_{D2_rms} são iguais aos valores eficazes do conversor CC-CC obtidas para S₁ e S₂,

$$i_{D1_rms} = i_{D2_rms} = \frac{V_{Pr}}{2F_s L_d} D_\alpha (1 - aq_\alpha) \sqrt{\frac{D_\alpha}{6a}}. \quad (167)$$

As tensões máximas reversas nos diodos retificadores resultam na tensão máxima de saída V_o do conversor.

$$V_{D1_{max}} = V_{D2_{max}} = V_{o_{max}}. \quad (168)$$

5.2 Dimensionamento dos indutores L_a e L_b

Devido a defasagem D_α entre os braços de comutação 1 e 2, as tensões sobre os indutores L_a e L_b não são iguais instantaneamente o que faz com que os valores máximos e mínimos de i_{La} e i_{Lb} não coincidam no tempo. Isso pode ser observado com o auxílio da Figura 76. O Quadro 1 apresenta todos os intervalos de tempo e as tensões v_{La} e v_{Lb} obtidas das análises das etapas do capítulo 3 e também representadas na Figura 76.

Quadro 1: Tensões instantâneas em L_a e L_b para um ciclo de chaveamento qualquer

t_0 a t_5	t_5 a t_9	t_0 a t_1	t_1 a t_6	t_6 a t_9
v_{La}		v_{Lb}		
$v_{La} = 0$	$v_{La} = \frac{V_{Pr}}{2} - v_{in}$	$v_{Lb} = \frac{V_{Pr}}{2} - v_{in}$	$v_{Lb} = 0$	$v_{Lb} = \frac{V_{Pr}}{2} - v_{in}$
$d_G T_s$	$(1 - d_G T_s)$	$D_\alpha T_s$	$(D_\alpha T_s + d_G T_s)$	$(1 - d_G T_s) - D_\alpha T_s$

Fonte: Autoria própria

Como os indutores de entrada são iguais, a equação da tensão sobre um indutor $L_x = L_a = L_b$ é dada por

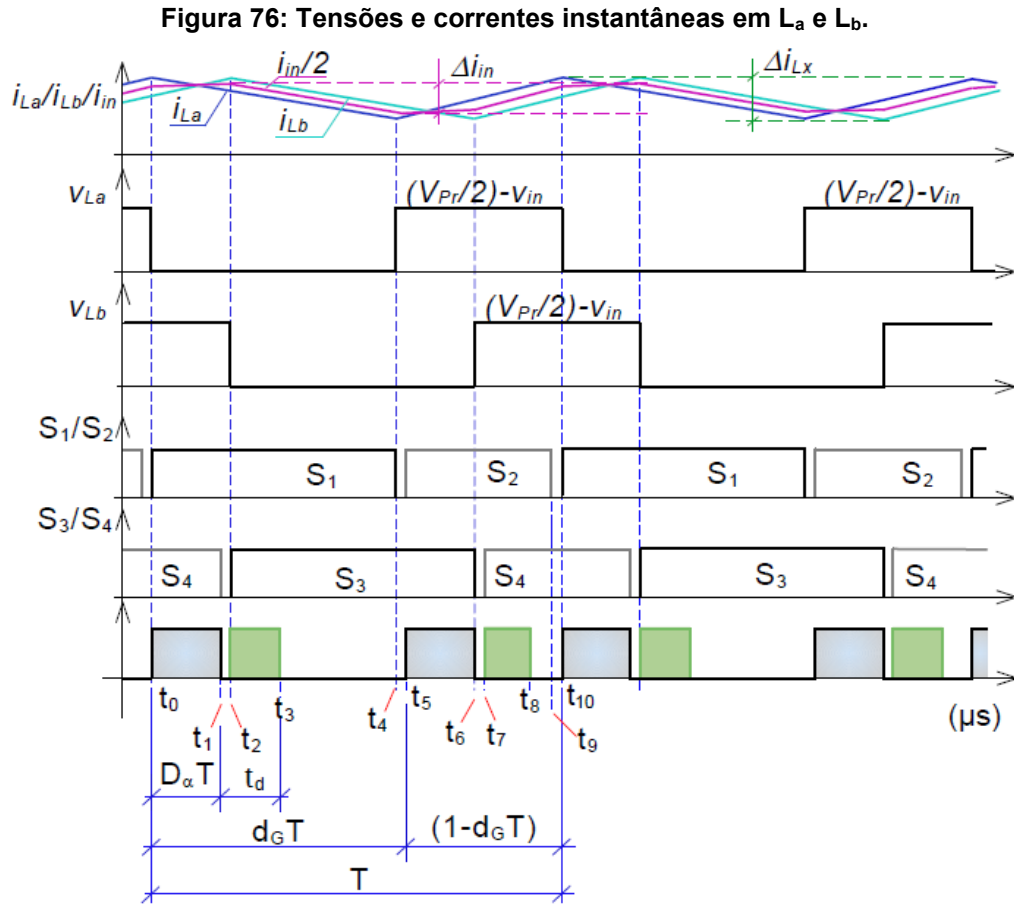
$$v_{Lx} = L_x \frac{di_{Lx}(t)}{dt}. \quad (169)$$

e que pode ser reescrita para a variação da corrente na forma

$$\Delta i_{Lx} = \frac{v_{Lx}}{L_x} \Delta t. \quad (170)$$

onde Δt são os intervalos de tempo ao longo de um período de comutação T . Com a equação (170) é possível escrever para Δi_{Lx} durante o intervalo $(1 - d_G T)$

$$\Delta i_{Lx} = \frac{\left(\frac{V_{Pr}}{2} - v_{in}\right) (1 - d_G T)}{L_x}. \quad (171)$$



Fonte: Autoria própria

Substituindo $v_{in}(t) = V_p \sin(\omega t)$ e $d_G(\omega t) = 1/2 - M\eta \sin(\omega t)$ na equação (171) se obtém

$$\frac{\Delta i_{Lx}}{T} = \frac{V_{Pr}}{4} - V_p M_{PFC} \eta \sin^2(\omega t), \quad (172)$$

que difere apenas da ondulação do conversor *half-bridge* devido ao termo η da equação (172). A equação (172) que pode ser rearranjada na forma

$$\frac{\Delta i_{Lx}}{TV_{Pr}} = \frac{1}{4} - (M_{PFC} \eta \sin(\omega t))^2. \quad (173)$$

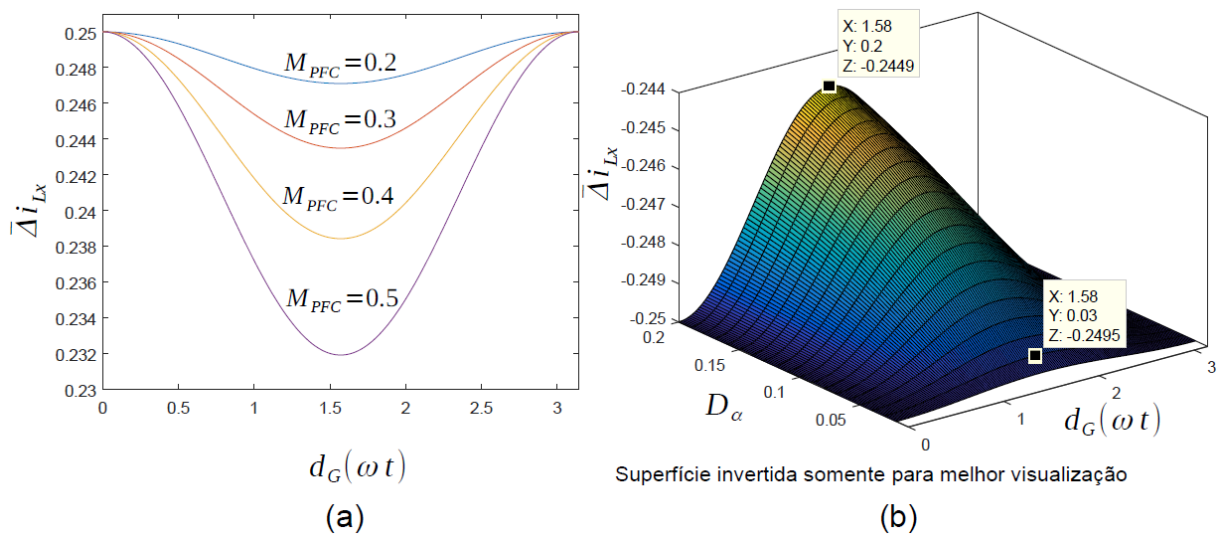
A equação (173) pode ser parametrizada a fim de se obter a característica de ondulação de corrente nos indutores L_a e L_b . Além disso, o termo η da equação (82) pode ser substituído o que resulta em

$$\overline{\Delta i_{Lx}} = \frac{1}{4} - \left(M_{PFC} \sin(\omega t) \frac{D_\alpha^2}{2\gamma} \left(\sqrt{1 + \frac{4\gamma}{D_\alpha^2 a^2}} - 1 \right) \right)^2. \quad (174)$$

onde $\overline{\Delta i_{Lx}} = \frac{\Delta i_{Lx}}{TV_{Pr}}$.

Na equação (174) é possível verificar que a ondulação da corrente de entrada de cada braço do conversor depende de M_{PFC} , de D_α e da relação a de transformação de T_r . O gráfico da Figura 77(a) mostra o comportamento da ondulação parametrizada para diferentes valores de M_{PFC} , com um D_α constante e diferente de zero e para meio ciclo da frequência da rede. A maior ondulação relativa ocorre quando $\omega t = 0$ e $\omega t = \pi/2$ e vale 0.25.

Figura 77: Ondulação relativa da corrente nos braços 1 e 2 do conversor



Fonte: Autoria própria

Na Figura 77(b) as curvas parametrizadas da ondulação de corrente são rerepresentadas para um M_{PFC} constante e diferente de zero e para D_α (eixo Y) variando de um valor próximo de zero a 0.2. É possível verificar que a ondulação relativa da corrente não sofre grandes variações devido a variação de D_α , portanto, o controle da tensão V_0 com D_α variando ao longo do tempo conforme apresentado na seção 4.6 não afeta o conteúdo harmônico da corrente de entrada.

Na Figura 77 é possível observar que a ondulação da corrente de entrada i_{in} , apresentada na figura por $i_{in} / 2$ somente por questões didáticas, é menor que a ondulação de corrente de cada braço do conversor. Embora a ondulação da corrente i_{in} seja menor, uma forma conservadora de dimensionar os indutores é adotar a maior ondulação relativa para cada braço do conversor. Como a máxima ondulação relativa de cada braço vale $\overline{\Delta i_{Lx}} = 0.25$, o valor dos indutores L_a e L_b podem ser obtidos de

$$L_a = L_b = \frac{V_{Pr}}{4\Delta i_{max}F_S}, \quad (175)$$

consequentemente a corrente de entrada terá uma ondulação menor que a Δi_{max} adotada com o dimensionamento de L_a e L_b a partir da equação (175). A metodologia para a execução dos indutores L_a e L_b pode ser verificada em Barbi², (2015).

5.3 Dimensionamento dos capacitores C_1 , C_2 e C_0

Considerando que i_{in} e v_{in} estão em fase, a potência de entrada resulta na equação (4) apresentada novamente abaixo por questões didáticas

$$P_{in} = \frac{I_P V_P}{2} - \frac{I_P V_P}{2} \cos(2\omega t). \quad (176)$$

O primeiro termo a direita da equação (176) é a potência média consumida na carga e a segunda parcela pode ser entendida como a potência oscilante reativa do conversor. Se o rendimento for considerado unitário e considerando que a carga está refletida no primário do conversor estando este operando como um único *half-bridge* ($D_\alpha = 0$), é possível escrever a segunda parcela de (176) como sendo a potência nos capacitores C_1 e C_2 .

$$P_{Ceq} = V_{Pr} i_{Ceq} = -\frac{I_P V_P}{2} \cos(2\omega t). \quad (177)$$

Os termos P_{Ceq} e i_{Ceq} se referem a potência e a corrente equivalente para a associação série de C_1 e C_2 . A potência na carga considerada no barramento primário é

$$P_{Ceq} = \frac{V_{Pr}^2}{R_0/a^2} = P_0. \quad (178)$$

Isolando a corrente i_{Ceq} da equação (177) e substituindo (178) resulta em

$$i_{ceq} = -\frac{P_0}{V_{Pr}} \cos(2\omega t). \quad (179)$$

A tensão no capacitor equivalente pode ser obtida com a integração de (179) e dividindo o resultado por C_{eq} , o que resulta em

$$v_{ceq} = -\frac{P_0}{2\omega C_{eq} V_{Pr}} \sin(2\omega t). \quad (180)$$

Na equação (180) a ondulação máxima ocorre quando $\omega t = \pi/4 + k\pi/2$ ($k \in \mathbb{N}$). Desta forma,

$$\Delta V_{Pr} = \frac{P_0}{2\pi F_r C_{eq} V_{Pr}}. \quad (181)$$

Como C_1 e C_2 estão em série no circuito, o dimensionamento resulta em termos da adoção de uma máxima variação de tensão nos capacitores

$$C_1 = C_2 = \frac{P_0}{\pi F_r \Delta V_{Pr_max} V_{Pr}}. \quad (182)$$

O capacitor C_0 pode ser obtido com a mesma metodologia apresentada anteriormente, porém igualando-se a potência do barramento primário com a potência de saída do conversor, portanto

$$C_0 = \frac{P_0}{2\pi F_r \Delta V_{0_max} V_0}. \quad (183)$$

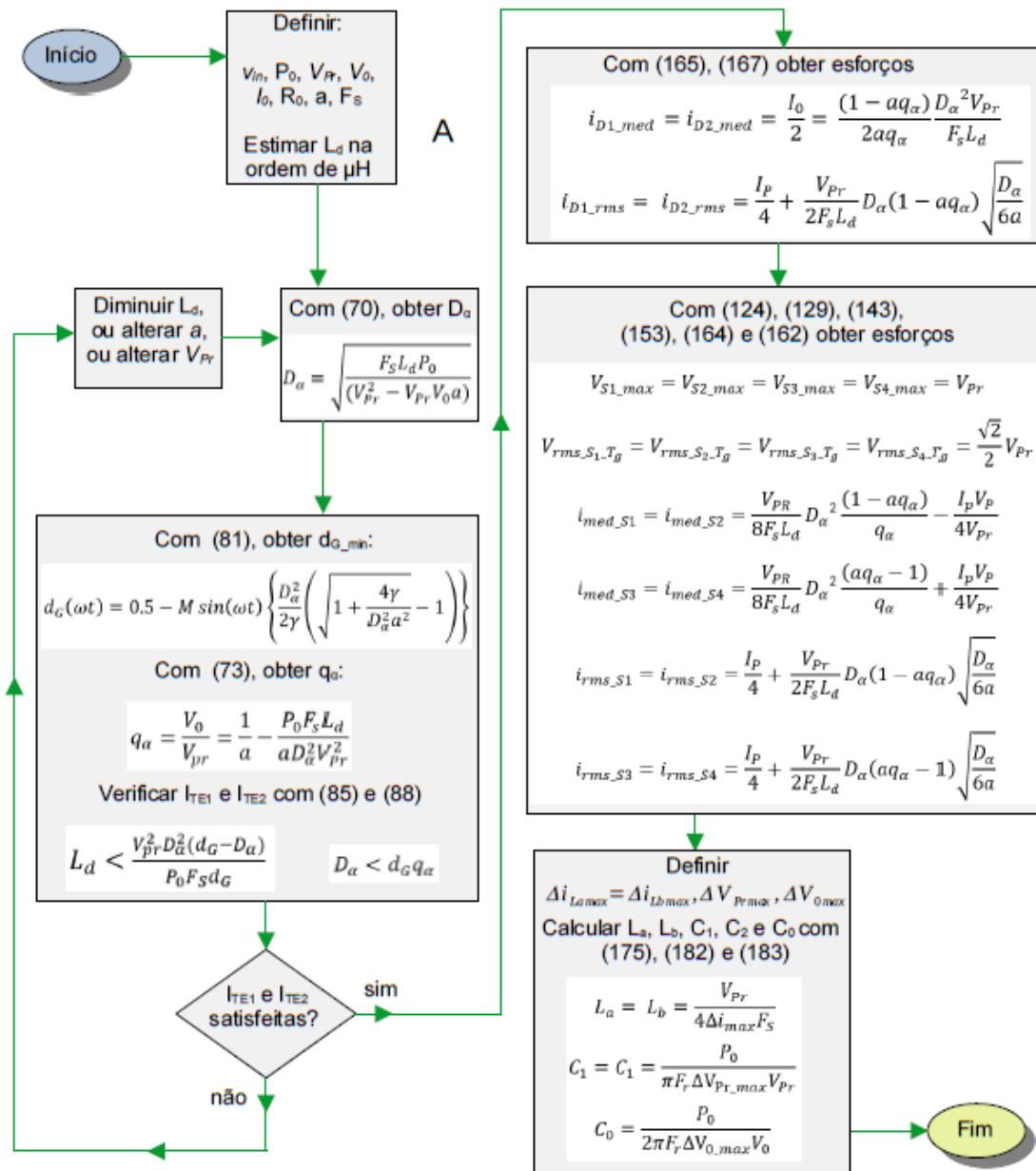
5.4 Dimensionamento do transformador isolador T_r

Utilizando as equações da tensão e da corrente eficaz no primário do transformador, as equações do eletromagnetismo e a metodologia adotada por Barbi (2007), o dimensionamento de T_r é obtido. As equações para o dimensionamento podem ser verificadas no Apêndice I.

5.5 Metodologia de projeto

A Figura 78 apresenta de forma resumida os principais passos a serem seguidos para o projeto do conversor.

Figura 78: Metodologia de projeto para o cálculo dos componentes do conversor proposto



Fonte: Autoria própria

5.6 Conclusões do capítulo

Das análises apresentadas neste capítulo foram obtidas as equações dos esforços de tensão e corrente para todos os interruptores comandados e diodos retificadores do conversor proposto. Foram desenvolvidas as equações para o dimensionamento dos magnéticos e também dos capacitores C1, C2 e C0. O fluxograma apresentado no final do capítulo auxilia no projeto do conversor de forma clara e objetiva.

6 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

As validações das análises teóricas apresentadas nos capítulos anteriores são confirmadas por meio da simulação e da montagem de um protótipo com potência nominal de 1 kW. Com a metodologia de projeto apresentada na seção 5.5 é possível especificar todos os componentes do conversor, os quais são apresentados nas próximas seções.

6.1 Resultados de Simulação

Na Tabela 4 são apresentados os parâmetros do circuito usados na simulação e posteriormente aplicados no protótipo desenvolvido.

Tabela 4: Parâmetros do circuito utilizado para a simulação e execução de protótipo

Grandeza	Descrição	Valor	unidade
V_{in}	Tensão nominal da entrada	100	Volts RMS
I_{in}	Corrente nominal da entrada	10	Amperes RMS
F_r	Frequência da rede	60	Hz
F_s	Frequência de chaveamento	43.2	kHz
V_{Pr}	Tensão nominal do barramento primário	550	V
V_0	Tensão nominal de saída	250	V
P_0	Potência nominal de saída	1.0	kW
R_0	Resistência da carga	62.5	Ω
$L_a = L_b$	Indutores de entrada	1.5	mH
$C_1 = C_2$	Capacitores do barramento primário	470	μF
C_0	Capacitor do filtro de saída	66	μF
a	Relação de transformação de T_r	26/17	espiras
L_m	Indutância de magnetização de T_r	1.47	mH
L_{disp}	Indutância de dispersão de T_r	26	μH
L_s	Indutância série	5.7	μH
L_d^a	Indutância total série	31.7	μH
D_{α_med}	Deslocamento <i>phase-shift</i> médio	35	graus

$$^a L_d = L_{disp} + L_s$$

Fonte: Autoria própria

Os indutores de entrada L_a e L_b apresentam dimensionamento para uma ondulação máxima da corrente em cada braço do conversor de $\Delta_{iLa} = \Delta_{iLb} = 30\%$.

A ondulação máxima da tensão no barramento primário e utilizada para o dimensionamento de C_1 e C_2 é $\Delta_{VPr} = 2\%$. Para o dimensionamento do capacitor C_0 admite-se uma ondulação máxima na tensão de $\Delta_{V0} = 2\%$.

Com os resultados obtidos no dimensionamento dos componentes, as especificações técnicas podem ser visualizadas na Tabela 5.

Tabela 5: Especificações dos componentes do protótipo

Componentes	Especificação
Interruptores S_1 a S_4	(SiC C2M0025120D)
Indutores de entrada L_a e L_b ^a	1.5 mH, Magnetic Cor EE65/33/26 Thorton, 2 x (75 espiras de fio Litz 50x34AWG)
Transformador isolador T_r ^a	1 kW, Magnetic Cor EE65/33/39 Thorton, Primário 2 x (26 espiras de fio Litz 50x34AWG). Secundário e terciário 3 x (17 espiras de Litz 50x34AWG)
Capacitores C_1 e C_2	B4345A9477M 470 μ F, 450 V, Epcos
Capacitor do filtro de saída C_0	(DC 400 V 60 μ F) Wima
Indutor série L_s ^a	5.7 μ H, Magnetic Cor EE42/21/15 Thorton, 3 x (14 espiras de fio Litz 50x34AWG)
Diodos retificadores D_1 e D_2	(IDH16G65C5 Infineon)
Processador digital de sinais (DSP)	MC56F84763V Freescale

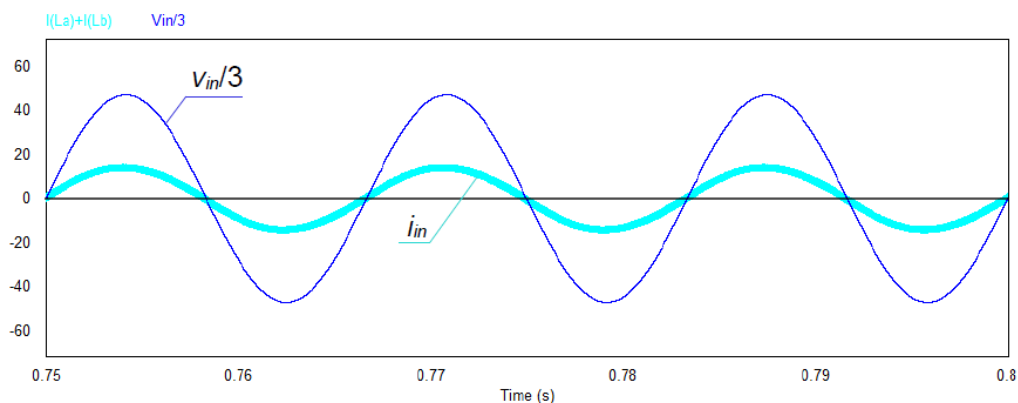
^a Magnéticos executados de acordo com a disponibilidade dos materiais no laboratório.

Fonte: Autoria própria

O circuito utilizado para a simulação pode ser observado no anexo B e os resultados de simulação apresentados a seguir foram obtidos com um passo de cálculo de 1E-08s.

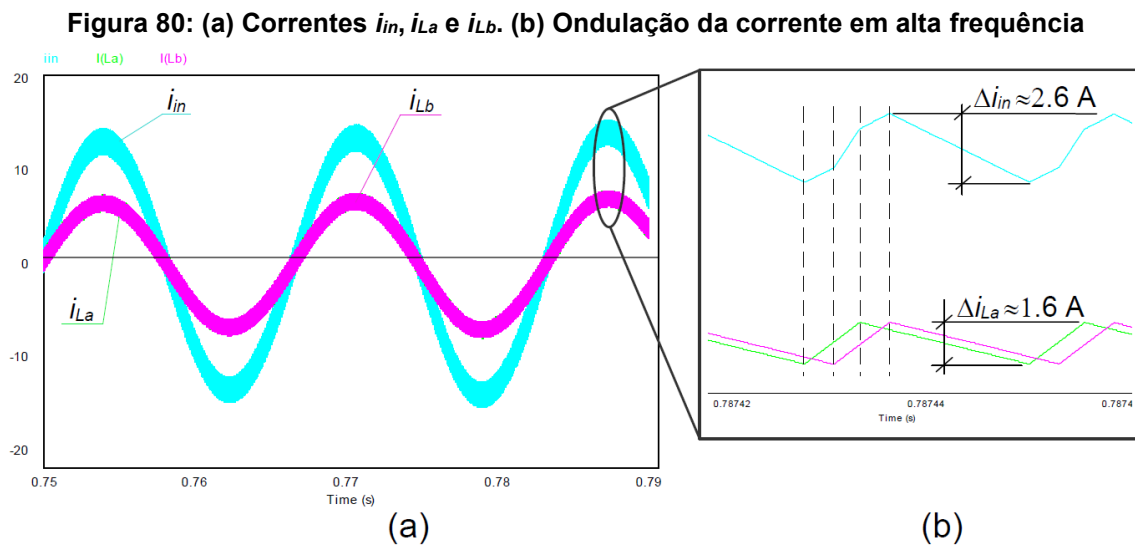
O gráfico da Figura 79 apresenta as formas de onda da tensão e da corrente de entrada e é possível verificar que o FP é praticamente unitário.

Figura 79: Tensão e corrente de entrada obtidas por simulação



Fonte: Autoria própria

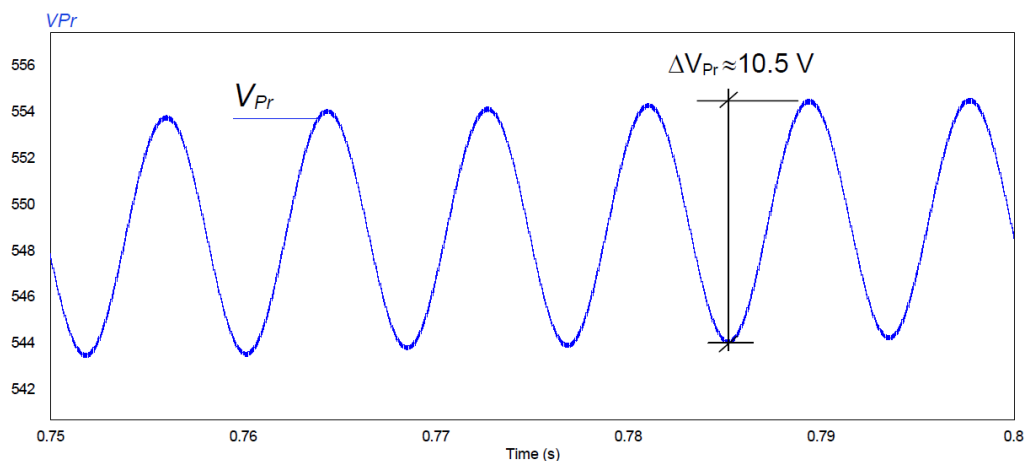
Nos gráficos da Figura 80 são apresentados os resultados de simulação para as correntes i_{in} ($i_{La} + i_{Lb}$), i_{La} e i_{Lb} . A ondulação de corrente apresenta seus valores máximos nos instante de tempo $\omega t = \pi/2$ conforme apresentado na seção 5.2 e verificado na Figura 80(a). Na Figura 80(b) é possível observar que a máxima ondulação da corrente de entrada é menor que as somas individuais das ondulações das correntes em cada braço do conversor.



Fonte: Autoria própria

A Figura 81 apresenta a ondulação da tensão no barramento primário do conversor que é de aproximadamente 2%, conforme resultado obtido do cálculo teórico.

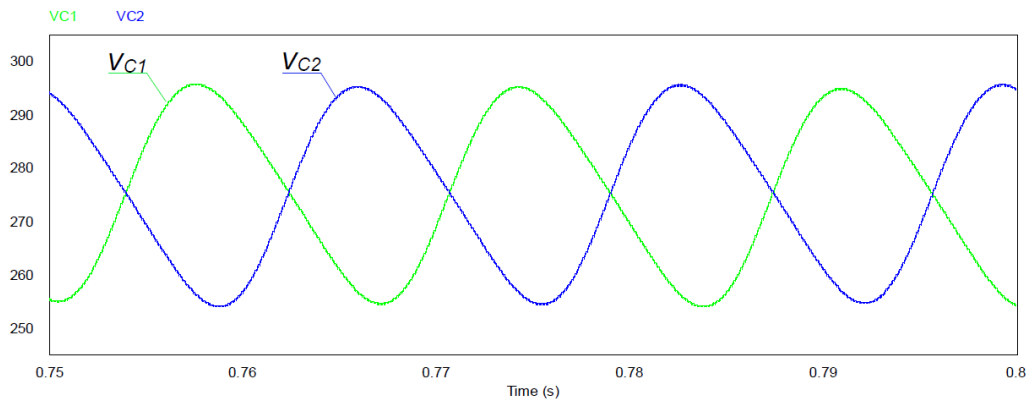
Figura 81: Ondulação da tensão no barramento primário



Fonte: Autoria própria

As tensões nos capacitores C_1 e C_2 podem ser verificadas na Figura 82, onde é possível verificar que as tensões nos capacitores são equilibradas e possuem ondulação em 120 Hz. Tais ondulações continuam a existir no barramento primário e a eliminação ocorre como o sistema de controle da tensão de saída ativado.

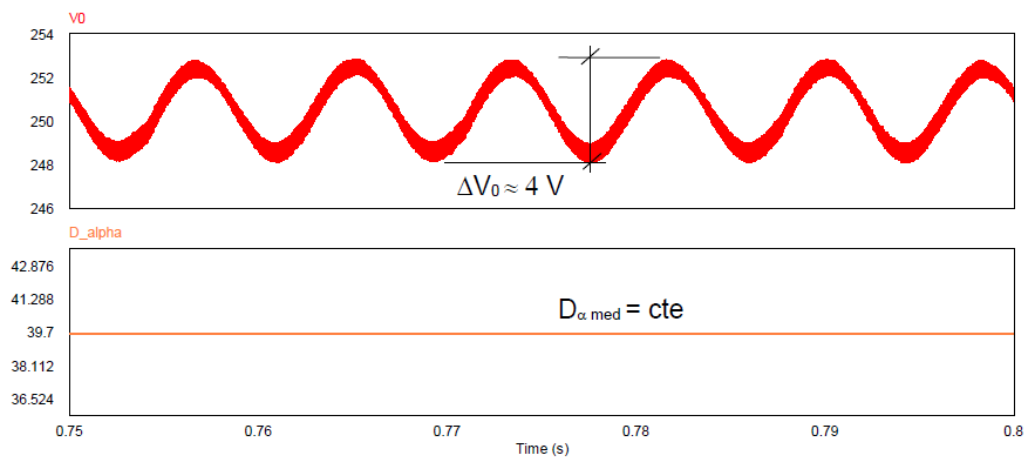
Figura 82: Ondulação de tensão em C_1 e C_2



Fonte: Autoria própria

A tensão de saída sem o sistema de controle da tensão V_0 operando e com $D_\alpha = 39,7^\circ$ pode ser visualizada na Figura 83. É possível verificar que as ondulações do barramento primário são transferidas para o secundário e resultam em uma variação de aproximadamente 4 V, ou seja, muito próximo do valor teórico calculado.

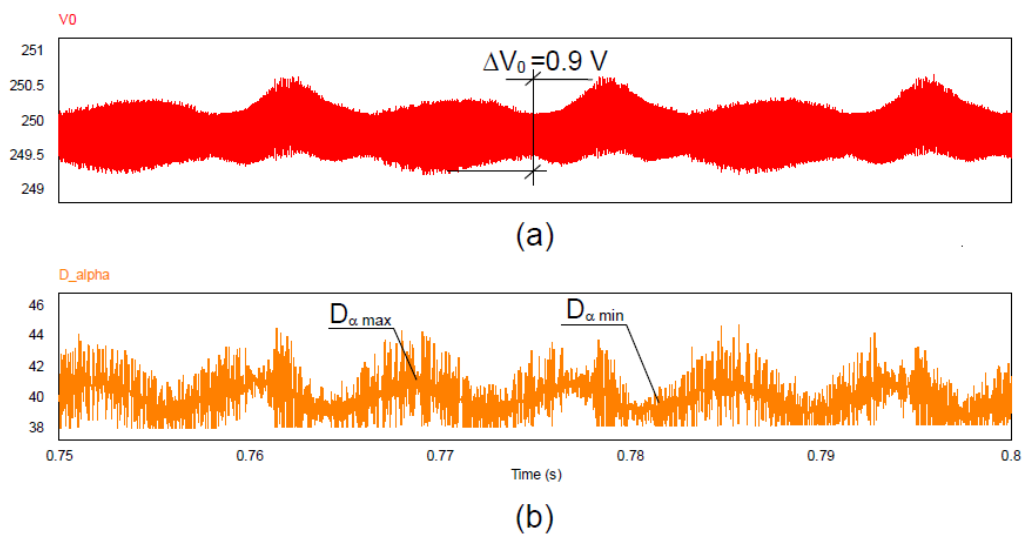
Figura 83: Ondulação da tensão V_0 obtida por simulação e com o controle do desacoplamento de potência desativado



Fonte: Autoria própria

Quando o sistema de controle da tensão de saída é acionado, a ondulação praticamente é eliminada conforme pode ser verificado na Figura 84(a). A ondulação de ΔV_0 é bem menor quando comparada com o sistema de controle de desacoplamento desligado, além disso, é possível verificar que D_α deixa de ser constante e passa a ter uma forma de onda sinusoidal aumentando ou diminuindo a defasagem de tal forma a manter a tensão de saída em torno do valor de referência constante.

Figura 84: Ondulação da tensão V_0 obtida por simulação e com o controle do desacoplamento de potência ativado



Fonte: Autoria própria

Os resultados teóricos e de simulação para os esforços de corrente nos interruptores e diodos do conversor proposto podem ser verificados na Tabela 6. Os valores dos erros entre as grandezas obtidos via equações teóricas e de simulação são pequenos, o que valida todo o desenvolvimento teórico apresentado nas seções anteriores.

Tabela 6: Comparação entre os resultados dos esforços de corrente obtidos teoricamente e obtidos em simulação

(continua)

Corrente Média		Corrente Eficaz					
Comp.	Valor teórico (A)	Valor simulado (A)	Erro (%)	Comp.	Valor teórico (A)	Valor simulado (A)	Erro (%)
S ₁	0.23	0.26	11.54	S ₁	4.88	4.86	0.41
S ₂	0.49	0.53	8.16	S ₂	4.88	4.92	0.81

Tabela 6: Comparação entre os resultados dos esforços de corrente obtidos teoricamente e obtidos em simulação (conclusão)

Corrente Média				Corrente Eficaz			
Comp.	Valor teórico (A)	Valor simulado (A)	Erro (%)	Comp.	Valor teórico (A)	Valor simulado (A)	Valor simulado (A)
S ₃	0.23	0.25	8.00	S ₃	5.59	5.31	1.48
S ₄	0.49	0.53	8.16	S ₄	5.59	5.39	3.58
D ₁	1.96	1.99	1.51	D ₁	2.47	2.75	10.18
D ₂	1.96	1.99	1.51	D ₂	2.47	3.75	10.18

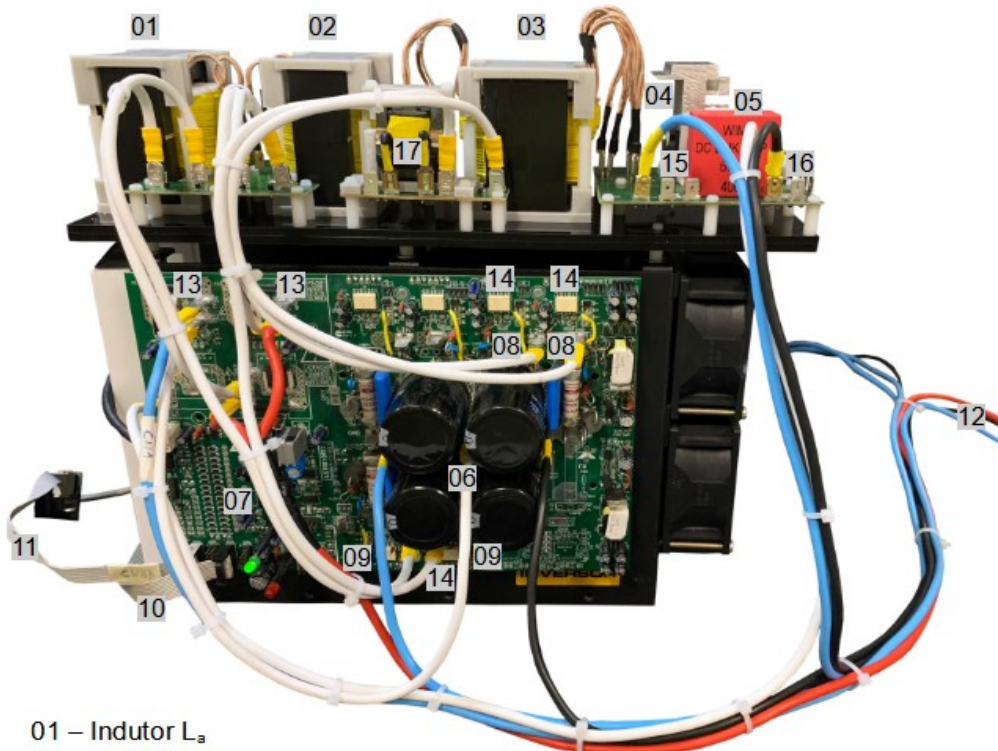
¹ Valores teóricos obtidos com o valor médio de D_{α} obtido na simulação.

Fonte: Autoria própria

6.2 Resultados experimentais

Os principais componentes do protótipo desenvolvido estão indicados na Figura 85.

Figura 85: Protótipo do conversor proposto

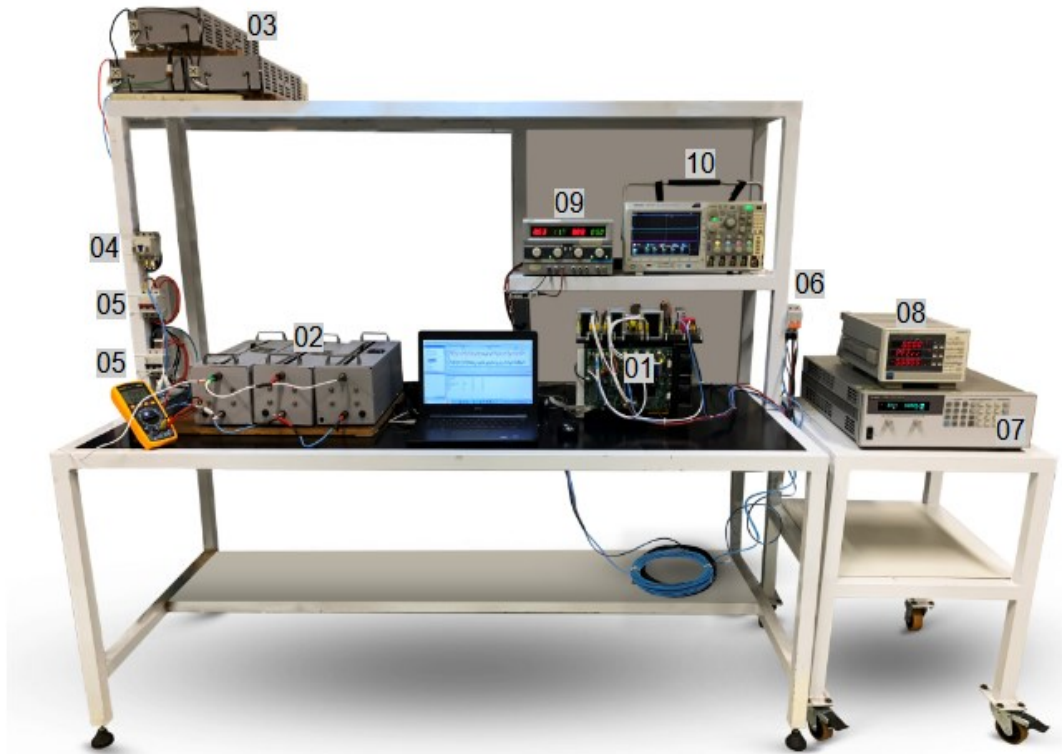


- | | |
|---|--|
| 01 – Indutor L_a | 10 – Alimentação do protótipo |
| 02 – Indutor L_b | 11 – Com. serial com computador |
| 03 – Transformador isolador T_r | 12 – Entrada monofásica |
| 04 – Diodos retificadores D_1 e D_2 | 13 – Sensores de corrente |
| 05 – Capacitor de saída C_0 | 14 – <i>Driver</i> de acion. dos interruptores |
| 06 – Capacitores C_1 e C_2 | 15 – Tensão de saída $-V_0$ |
| 07 – Processador | 16 – Tensão de saída $+V_0$ |
| 08 – Interruptores S_1 e S_2 | 17 – Indutor L_d |
| 09 – Interruptores S_3 e S_4 | |

Fonte: Autoria própria

Na Figura 86 é apresentada a imagem da bancada com os principais equipamentos utilizados para a obtenção dos resultados experimentais.

Figura 86: Bancada de testes com os principais equipamentos utilizados para a obtenção dos resultados experimentais

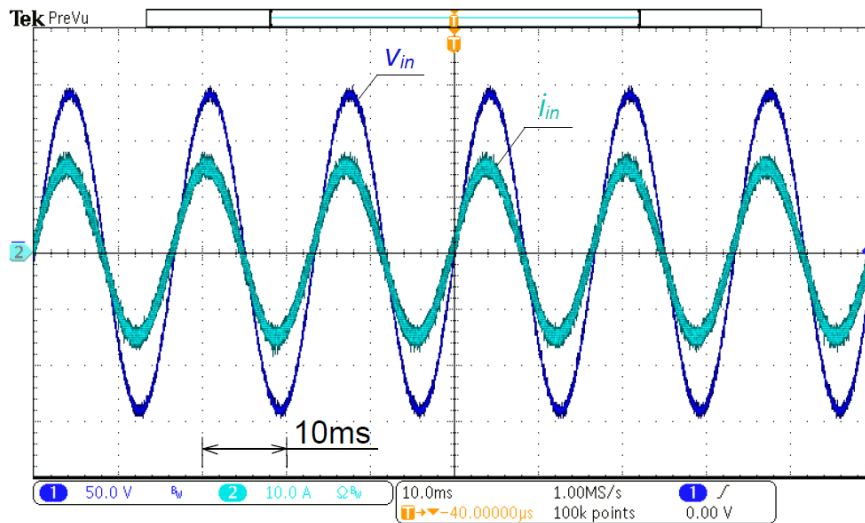


- | | |
|--|--|
| 01 – Protótipo do conversor proposto | 07 – Fonte de alimentação monofásica Agilent 6813B |
| 02 – Carga de saída R_0 | 08 – Multimetro Yokogawa WT230 |
| 03 – Carga do barramento primário R_{pr} | 09 – Fonte de alimentação 12 Vcc |
| 04 – Manobra e proteção de R_0 | 10 – Osciloscópio Tektronics MD03014 (TCPA3000) |
| 05 – Manobra e proteção de R_{pr} | |
| 06 – Manobra e proteção de v_{in} | |

Fonte: Autoria própria

As formas de onda de v_{in} e i_{in} para o conversor operando com potência nominal e em regime permanente são apresentadas na Figura 87. É possível observar que praticamente não existe defasagem entre as formas de onda de v_{in} e i_{in} , o que permite presumir um elevado FP.

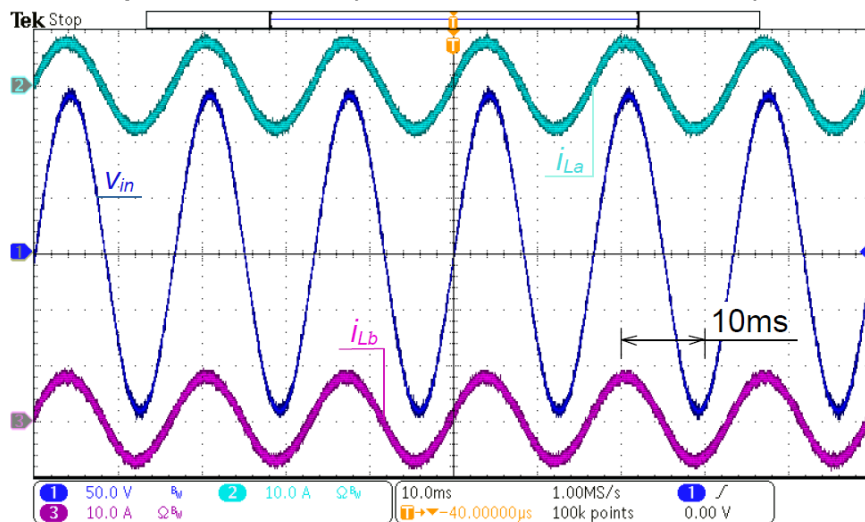
Figura 87: Formas de onda da tensão e da corrente de entrada para o conversor proposto operando com potência nominal ($v_{in} = 50 \text{ V/div}$ e $i_{in} = 10 \text{ A/div}$)



Fonte: Autoria própria

As formas de onda das correntes i_{La} e i_{Lb} podem ser verificadas na Figura 88 e indicam a divisão igual de i_{in} nos dois braços de comutação do conversor.

Figura 88: Divisão da corrente de entrada nos braços do conversor proposto operando com potência nominal ($v_{in} = 50 \text{ V/div}$, i_{La} e $i_{Lb} = 10 \text{ A/div}$)

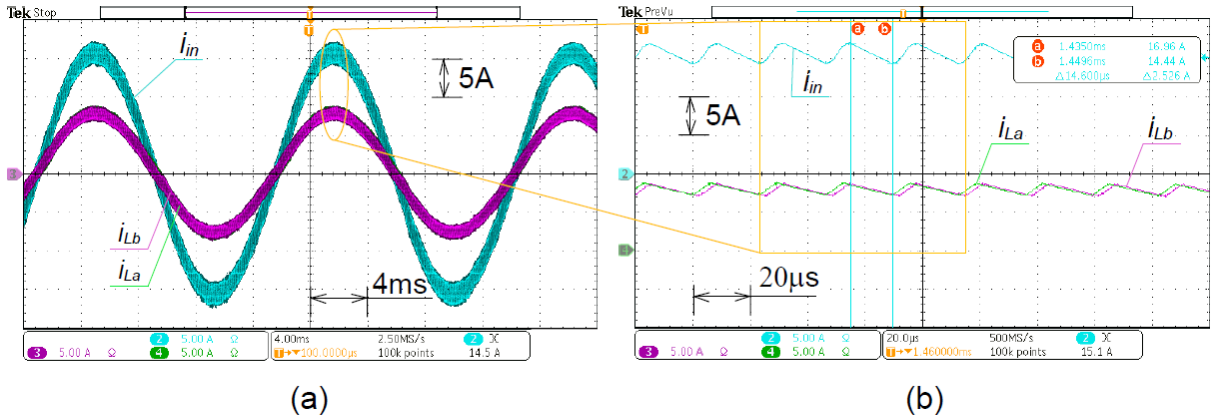


Fonte: Autoria própria

Os resultados experimentais para as correntes i_{La} , i_{Lb} e i_{in} podem ser verificadas também na Figura 89(a). Na Figura 89(b) é possível verificar a ondulação máxima da corrente de entrada e as formas de onda das correntes nos indutores L_a e

Lb. Observa-se que a ondulação máxima de i_{in} é muito próxima dos valores obtidos por simulação.

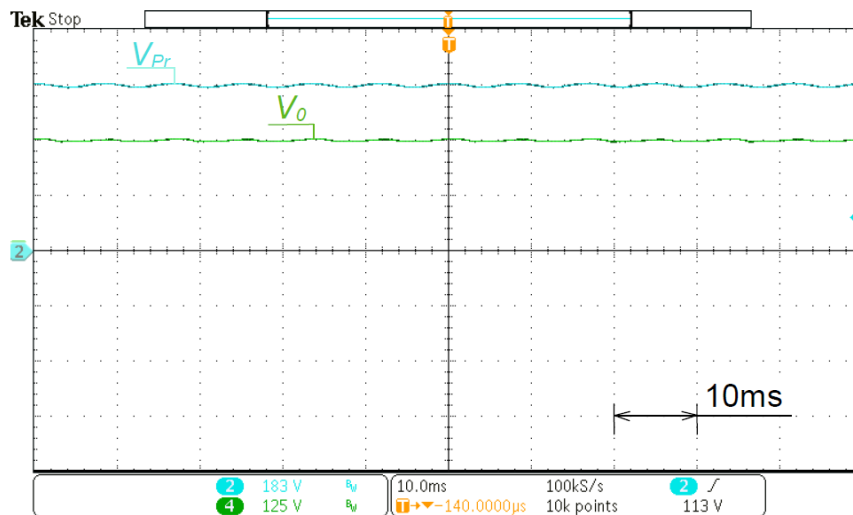
Figura 89: (a) Correntes i_{La} , i_{Lb} e i_{in} em baixa frequência. (b) Correntes i_{La} , i_{Lb} e i_{in} em alta frequência e com o detalhe da ondulação máxima da corrente de entrada i_{in}



Fonte: Autoria própria

A tensão do barramento primário e sua ondulação podem ser observados com o auxílio da Figura 90. Na mesma figura pode ser observada a tensão de saída do conversor ainda com a ondulação em 120 Hz.

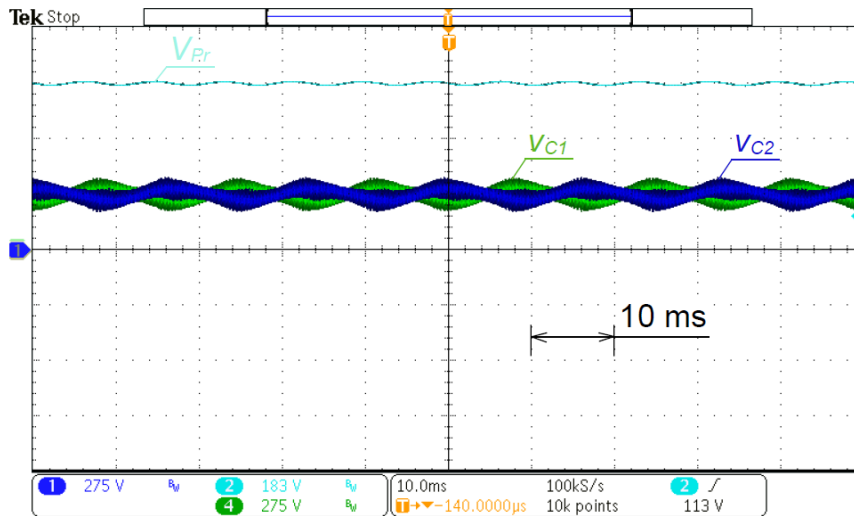
Figura 90 - Formas de onda das tensões V_{Pr} e V_0 ($V_{Pr} = 50$ V/div, $V_0 = 50$ V/div)



Fonte: Autoria própria

As forma de onda da tensão nos capacitores C_1 e C_2 são apresentadas na Figura 91. É possível verificar que a malha de controle do desequilíbrio de tensão nos capacitores mantém os valores de V_{C1} e V_{C2} com os mesmos valores de amplitude.

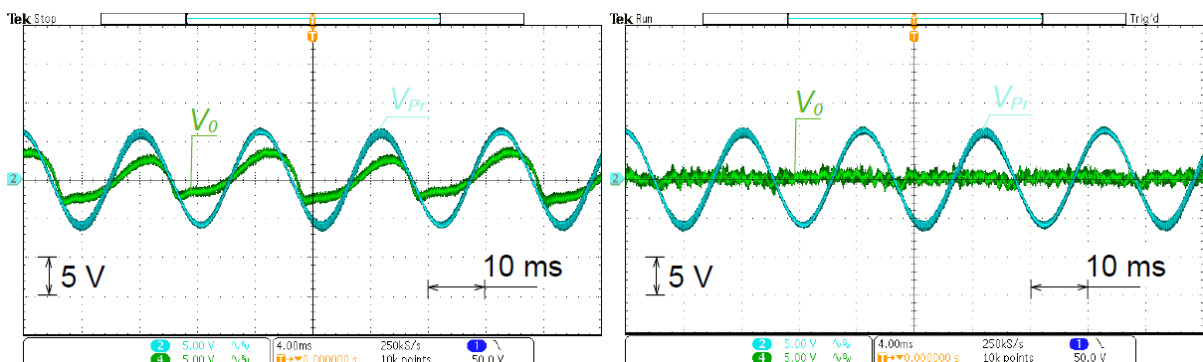
Figura 91 - Formas de onda das tensões V_{Pr} , v_{C1} e v_{C2} ($V_{Pr} = 183$ V/div, $V_0 = 275$ V/div)



Fonte: Autoria própria

Se o conversor operar com a malha de controle da tensão de saída V_0 desligada, ou seja, com um $D_{\alpha_{med}} = cte$, a ondulação em V_{Pr} é transferida para o primário do transformador e por consequência para a tensão de saída V_0 . Na Figura 92(a) é possível verificar somente o acoplamento CA das tensões V_{Pr} e V_0 para este caso. Quando a malha de controle da tensão de saída é acionada, as ondulações em V_0 praticamente são eliminadas conforme pode ser observado na Figura 92(b).

Figura 92 - Acoplamento CA da tensão de saída. (a) sem o controle de desacoplamento ativado. (b) com o controle do desacoplamento ativado

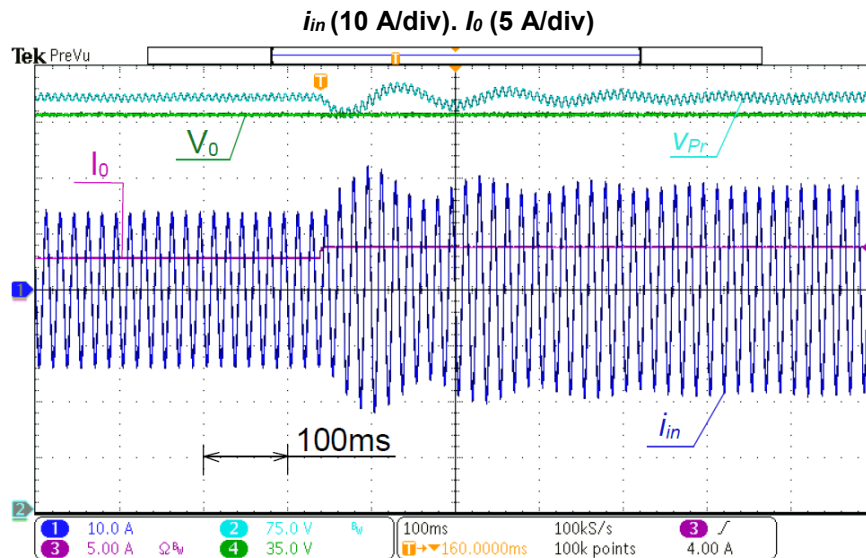


Fonte: Autoria própria

As respostas dinâmicas dos sistemas de controle com o conversor processando inicialmente 750W e com um degrau de 250W podem ser verificados nas curvas da Figura 93. A malha de tensão do barramento primário é lenta a fim de evitar

sinais transitórios acima de 630V, que é uma limitação da placa utilizada no experimento.

Figura 93: Formas de onda para um degrau de carga de 25%. V_{Pr} (75 V/div). V_o (35 V/div).



Fonte: Autoria própria

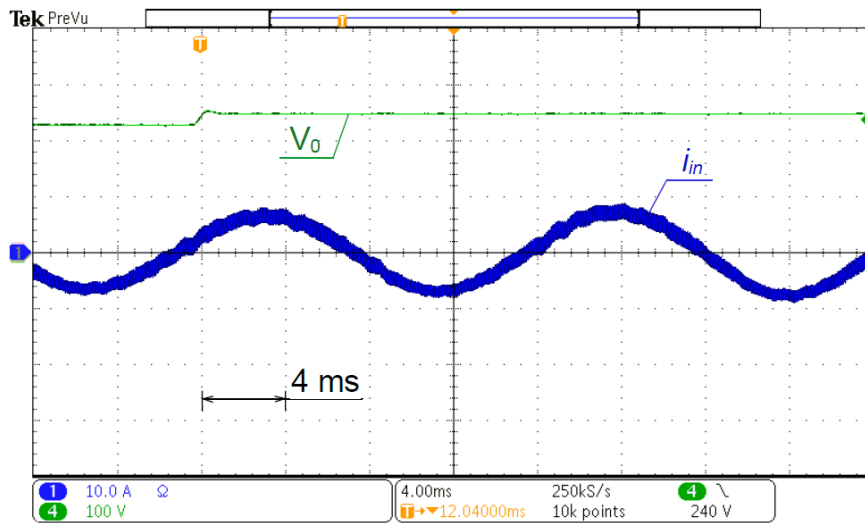
Como a malha da tensão de saída V_o pode ser rápida de tal forma a eliminar a ondulação em 120 Hz, a resposta transitória é quase imperceptível. Embora a amplitude da corrente de entrada i_{in} seja proveniente da malha de controle da tensão V_{Pr} , a corrente i_{in} oscila e entra em regime permanente mantendo o FP próximo a unidade.

No gráfico da Figura 94 é possível verificar a velocidade de atuação da malha de controle da tensão de saída frente a um degrau de 25 V na tensão de referência (225 V para 250 V) e com o conversor processando 500 W de potência.

O rendimento e o FP do conversor proposto podem ser verificados na Figura 95(a), cujos resultados foram obtidos com o multimedidor de grandezas Yokogawa WT230.

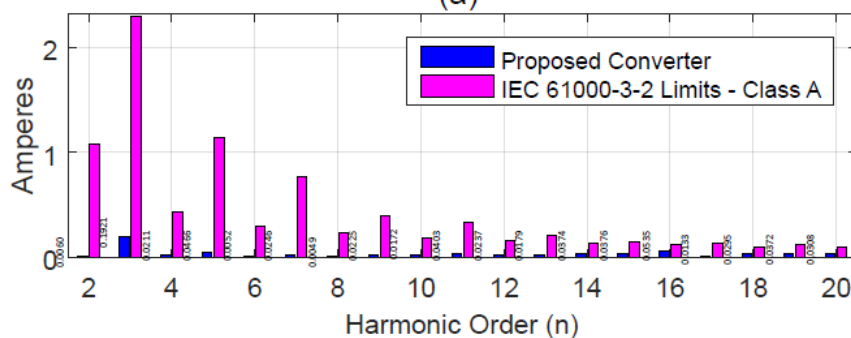
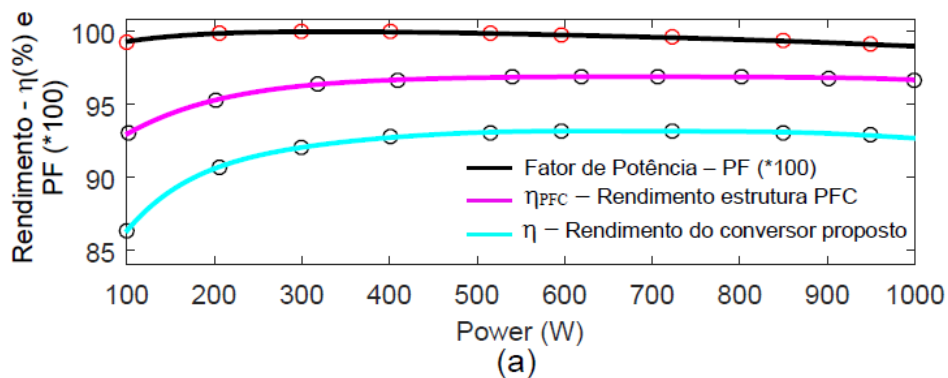
O rendimento da estrutura primária denominada por η_{PFC} pode ser obtido com a inserção da carga somente no barramento primário, fazendo o conversor operar como um único *half-bridge* convencional (acionamento dos braços de comutação 1 e 2 com $D_\alpha = 0$). Os resultados são muito próximos de 97% e a curva de rendimento pode ser verificada no gráfico da Figura 95.

Figura 94: Degrau de 25 V na referência da tensão V_0 (225 V para 250 V). i_{in} (10 A/div). V_0 (100 V/div).



Fonte: Autoria própria

Figura 95: (a) Rendimento e fator de potência para o conversor proposto. (b) Comparação do conteúdo harmônico da corrente de entrada com a IEC 61000-3-2-Limits – Class A



(b)

Fonte: Autoria própria

A operação completa do conversor com todas as malhas de controle em operação, imprime no mesmo um rendimento máximo acima de 93% com FP próximo a unidade para potências acima de 20% da potência nominal. Para potências

compreendidas entre 10% a 20% da potência nominal, o FP se mostrou sempre acima do estabelecido em norma.

O gráfico da Figura 95(b) apresenta a comparação do conteúdo harmônico da corrente i_{in} em comparação com a norma a IEC 61000-3-2-*Limits – Class A*. A segunda harmônica é a mais significativa, porém sua amplitude é muito menor do que o estabelecido em norma.

A Tabela 7 apresenta a comparação do conversor proposto, em termos de quantidade de interruptores comandados e demais semicondutores, isolamento, quantidade e valores dos capacitores/indutores e rendimento, com outros conversores apresentados na literatura.

Tabela 7: Comparação entre o conversor proposto e outros conversores apresentados na literatura

Conversor Proposto em:	Pot. nom. $V_{in\ rms} / V_0$	Sem. S / D / NT	Isolação	Sensor de corrente	Comp. CDCL / CR / C0 / LR	Comut. suave	η (%)
Li, <i>et al.</i> (2020). (Figura 21)	1 kW 110 V_{rms} / 400 V	4 / 6 / 10	S ^{2W}	1	17 μ F / 68 μ F / 1500 μ F / 37 μ H	S	94.8
(Ming, Zhong, & Zhang, 2016) (Figura 31)	1 kW 110 V_{rms} / 200 V	6 / 0 / 6	N	1	10 μ F / N / N / N	N	92.5
(Ramos, 2019) (Figura 22)	6.6 kW 220 V_{rms} / 450 V	8 / 8 / 16	S ^{2W}	2	240 μ F / N / 20 μ F / 10 μ H	N	-
(Sun, Liu, Su, Li, & Yang, 2016) (Figura 29)	0.45 kW 110 V_{rms} / 60 V	4 / 6 / 10	N	1	180 μ F / N / N / 5mH	N	90
(Tang, Qin, Blaabjerg, & Loh, 2015) (Figura 30)	1 kW 120 V_{rms} / 350 V	6 / 0 / 6	N	1	180 μ F / N / N / 1mH	N	95
Conversor proposto (Figura 39)	1 kW 100 V_{rms} / 250 V	4 / 2 / 6	S ^{3W}	2	470 μ F / N / 66 μ F / 31.7 μ H	S ¹	93.2

¹Mas não para todos os interruptores e para toda a faixa de potência.

Pot. nom. = Potência nominal; Sem.=Semicondutores; Comp.=Componentes; Comut.=Comutação; S=Interruptor; D=Diodo; CDCL=Capacitor do barramento CC; CR=Capacitor série; LR= Indutor série; C0=Capacitor de saída; NT=Número total de interruptores; 2W=2 enrolamentos; 3W=3 enrolamentos; S=Sim; N=Não.

6.3 Conclusões do capítulo

Neste capítulo foram apresentados os resultados obtidos por simulação, tendo como principal objetivo mostrar as principais formas de onda para tensões e correntes nos componentes do conversor. Das simulações se obteve também os valores dos esforços de corrente nos principais componentes, tais como interruptores e diodos retificadores. Os resultados de simulação são próximos aos valores obtidos com as equações teóricas desenvolvidas no capítulo 5.

Os resultados obtidos com a execução de um protótipo com potência nominal de 1 kW foram apresentados e se observa que o sistema de desacoplamento de potência diminui consideravelmente as ondulações em 120 Hz. Isso possibilita a troca dos capacitores do barramento primário por um banco de capacitores menor e de filme, que possuem vida útil maior. No Apêndice C é possível verificar o resultado de simulações obtidos com valores de $C_1 = C_2 = 180\mu F$ (62% menor que os capacitores utilizados no protótipo).

As medições quanto ao FP e às THDs mostram que o conversor proposto atende as condições impostas pela principal norma internacional mesmo quando operando com baixas potências.

Quando comparada a outras topologias apresentadas na literatura, é possível verificar que o conversor proposto faz uso de um reduzido número de componentes semicondutores e apresenta elevado rendimento mesmo sendo isolado. Este fato viabiliza sua implementação e utilização prática.

7 CONSIDERAÇÕES FINAIS

Muitas topologias de conversores CA-CC com controle do fator de potência e que processam potências elevadas (acima de 1 kW) são baseadas nas topologias dos conversores *boost half-bridge* e *full-bridge*. A utilização de topologias de estágio único capazes de promover isolamento galvânico além de controlar a corrente de entrada e a tensão de saída são amplamente estudadas na literatura. A maioria das topologias existentes possuem elevado fator de potência e baixas taxas de distorção harmônica total, porém, a grande maioria apresenta ondulações em 120 Hz na tensão de saída. Para muitas aplicações é necessário um segundo estágio para corrigir essa ondulação.

Este trabalho apresenta uma nova topologia de conversor CA-CC que se baseia nas topologias *half-bridge* e *full-bridge*. Possui isolamento e apresenta desacoplamento de potência sem a inserção de novos componentes comandados no circuito, o que é usual em outras topologias.

Das análises apresentadas ao longo do trabalho, identificou-se que o conversor proposto possui limites operativos quanto ao dimensionamento da indutância de dispersão do transformador isolador e também quanto ao ângulo de deslocamento máximo de transferência de potência. As equações matemáticas para estes limites operativos apresentadas juntamente com as equações de esforços de corrente e tensão nos componentes do conversor, permitem o projeto de forma rápida e objetiva, conforme apresentado nas metodologias de projeto.

Os modelos dinâmicos para o projeto dos sistemas de controle foram obtidos e os controladores foram ajustados de tal forma a propiciar correntes senoidais em fase com a tensão de entrada, manter a tensão no barramento primário constante e as tensões nos capacitores com os mesmos valores de amplitude. A malha de controle da tensão de saída quando em operação, permite o desacoplamento de potência, conforme análise teórica desenvolvida. Resultados de simulação (Apêndice C) mostram que é possível reduzir cerca de 62% os capacitores do barramento primário. Isso possibilita o uso de capacitores de filme que apresentam vida útil maior.

As comparações entre os resultados de simulação, teóricos e experimentais, mostram que o equacionamento matemático desenvolvido pode ser utilizado para o dimensionamento de todos os componentes do conversor.

As medições realizadas para o fator de potência e para as taxas de distorção harmônica total mostram que o conversor atende a principal norma internacional. Outros fatores relevantes que podem ser citados quando o conversor é comparado com outros conversores apresentados na literatura são:

- Possui número reduzido de componentes;
- As perdas por condução são reduzidas, pois o conversor possui poucos semicondutores conduzindo ao mesmo tempo;
- Apresenta comutação suave parcial para os interruptores comandados;
- O desacoplamento de potência é obtido sem a inserção de nenhum novo componente no circuito;
- Como possui baixas ondulações na tensão de saída, é possível a troca dos capacitores eletrolíticos do barramento primário por capacitores de filme;
- Possui elevado rendimento mesmo sendo isolado.

A topologia apresentada juntamente com toda a análise matemática desenvolvida a deixa bem fundamentada, e faz com que a mesma possa ser utilizada do ponto de vista prático devido as suas excelentes características.

Algumas melhorias e apontamentos para trabalhos futuros podem finalmente ser citados:

- Substituição dos capacitores eletrolíticos do barramento primário por capacitores de filme;
- Estudo e análise da substituição dos indutores de entrada por um autotransformador, o que permite a divisão da corrente nos dois braços do conversor e com isso se obtém uma única malha de controle para a corrente de entrada;
- Análise da operação do conversor com carga no barramento primário e no secundário do transformador isolador;
- Análise das comutações suaves para diferentes valores de potência processada.

REFERÊNCIAS

ABDI – ASSOCIAÇÃO BRASILEIRA DE DESENVOLVIMENTO INDUSTRIAL
Acesso em 25 de Novembro de 2023, disponível em <https://www.abdi.com.br/>

ALMEIDA, P. S., BRAGA, H. A., DALA COSTA, M. A., ALONSO, J. M. Offline Soft-Switched LED Driver Based on an Integrated Bridgeless Boost Asymmetrical Half-Bridge Converter. **IEEE Transactions on Industry Applications**, v. 51, n. 1, p. 761–769, jan-fev. 2015, doi:10.1109/TIA.2014.2332066.

ALVARENGA, D. B., MEIER, M. B., GULES, R., BADIN, A., ROMANELI, E. F., ASSEF, A. A. Development of a new single phase high power factor rectifier with ZVS commutation and high frequency isolation. *In* Brazilian Power Electronics Conference, Gramado, RS, 2013, p. 7-14, doi:10.1109/COBEP.2013.6785088.

ANCUTI, M.-C., SVOBODA, M., MUSUROI, S., HEDES, A., OLARESCU, N.-V., WIENMANN, M. Boost interleaved PFC versus bridgeless boost interleaved PFC converter performance/efficiency analysis. *In* IEEE International Conference on Applied and Theoretical Electricity (ICATE), Craiova, RO, 2014, pp 1-6, doi:10.1109/ICATE.2014.6972651.

ANEEL - AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA -. PRODIST - **Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional**, Módulo 8: Qualidade da Energia Elétrica, mai. 2022.

BARBI, I¹. Correção ativa do fator de potência: retificadores monofásicos operando em condução descontínua. **Apostila** de Curso. Programa de Pós-graduação em Engenharia Elétrica - UFSC. Florianópolis, ago. 2015.

BARBI, I². Retificadores monofásicos com correção ativa do fator de potência empregando o conversor boost. **Apostila** de Curso. Programa de Pós-graduação em Engenharia Elétrica - UFSC. Florianópolis, ago. 2015.

BARBI, I., **Eletrônica de Potência: Projetos de Fontes Chaveadas**. 3. ed. Florianópolis: Ed. do Autor, 2007.

BARBI, I., SOUZA, F. P. **Soft Commutation Isolated DC-DC Converters**. 1. ed. New York, NY, USA: Springer, 2019

BARRETO, L. H., de A., HONORIO, D., de Souza, OLIVEIRA, D., PRAÇA, P. P. An Interleaved-Stage AC-DC Modular Cascaded Multilevel Converter as a Solution for MV Railway Applications. **IEEE Transactions on Industrial Electronics**, v. 65, n. 4, p. 3008–3016, abr. 2018, doi:10.1109/TIE.2017.2756600.

BIST, V., SINGH, B. An Adjustable-Speed PFC Bridgeless Buck-boost Converter-Fed BLDC Motor Drive. **IEEE Transactions on Industrial Electronics**. v. 61, n. 6, p. 2665–2677, jun. 2014, doi:10.1109/TIE.2013.2274424.

BORGONOVO, D. **Análise modelagem e controle de conversores PWM trifásicos**. 2005. Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Santa Catarina - UFSC, Florianópolis, 2005. Disponível em <<https://repositorio.ufsc.br/bitstream/handle/123456789/101586/221955.pdf?sequencia=1&isAllowed=y>>. Acesso em 7/jun/2022.

BOYS, J. T., GREEN, A. W. Current-forced single-phase reversible rectifier. **IEE Proceedings B - Electric Power Applications**. v. 136, n. 5, p 205–211, set. 1989, doi:10.1049/ip-b.1989.0028.

BRAMOULLE, M. Electrolytic or film capacitors? *In* Conference Record of 1998 IEEE Industry Applications Conference. Thirty-Third IAS Annual Meeting (Cat. No.98CH36242). St. Louis, MO. 1998. v. 2, p. 1138–1141, doi:10.1109/IAS.1998.730290.

BUSO, S., MATTAVELLI, P., ROSSETTO, L., SPIAZZI, G. Simple digital control improving dynamic performance of power factor pre-regulators. **IEEE Transactions on Power Electronics**, v. 13, n.5, p.814-823, set. 1998, doi:10.1109/63.712280.

CHEN, W.-J., WU, T.-H., HSIEH, Y.-C., MOO, C.-S., WEN, P.-H. Power-Factor-Correction with Power Decoupling for AC-to-DC Converter. *In* 2018 International Power Electronics Conference. IPEC. Niigata, 2018, p. 3544–3548, doi:10.23919/IPEC.2018.8507366.

CHEN, Z., DAVARI, P., WANG, H. (2020). Single-phase Bridgeless PFC Topology Derivation and Performance Benchmarking. **IEEE Transactions on Power Electronics**, v. 35, n.9, p.9238-9250, set. 2020, doi: 10.1109/TPEL.2020.2970005.

CHOI, W. Y., YOO, J. S. (2011). A Bridgeless Single-Stage Half-Bridge AC/DC Converter. **IEEE Transactions on Power Electronics**, v. 26, n.12, p. 3884-3895, dez. 2011, doi: 10.1109/TPEL.2011.2141152.

ENJETI, P. N., MARTINEZ, R. A high-performance single phase AC to DC rectifier with input power factor correction. *In* Proceedings Eighth Annual Applied Power Electronics Conference and Exposition, IEEE. San Diego, CA, 1993. p 190-195. doi:10.1109/APEC.1993.290631.

EPE – EMPRESA DE PESQUISA ENERGÉTICA. **Plano Decenal de Expansão de Energia 2032** - Demanda de Eletricidade. Rio de Janeiro, 2022.

ERICKSON, R. W., MAKSIMOVIĆ, D. **Fundamentals of Power Electronics**. 3th ed. Cham, Suíça: Springer, 2020, doi:10.1007/978-3-030-43881-4.

FATHY, K., DOI, T., MORIMOTO, K., LEE, H. W., NAKAOKA, M. A New High Frequency Linked Soft-Switching PWM DC-DC Converter with High and Low Side DC Rail Active Edge Resonant Snubbers for High Performance Arc Welder. *In* Conference Record of the 2006 IEEE Industry Applications Conference Forty-First IAS Annual Meeting. Tampa, FL, 2006, p. 2129-2135, doi:10.1109/IAS.2006.256837.

FERRARO, A. An overview of low-loss snubber technology for transistor converters. *In* IEEE Power Electronics Specialists Conference, Cambridge, MA, 1982, p. 466–477, doi:10.1109/PESC.1982.7072443.

FIGUEIREDO, J. P., TOFOLI, F. L., & SILVA, B. L. Review of Single-Phase PFC Topologies Based. *In* 9th IEEE/IAS International Conference on Industry Applications - INDUSCON, 2010, São Paulo, 2010, p. 978-983, doi: 10.1109/INDUSCON.2010.5740015.

GARINTO, D. Interleaved boost converter system for unity power factor operation. *In* European Conference on Power Electronics and Applications, Aalborg, DI, 2007, p. 1-7, doi: 10.1109/EPE.2007.4417772.

GOTTARDO, D., LILLO, L. D., EMPRINGHAM, L., COSTABEBER, A., CHEN, L., Single Stage Dual Active Bridge AC-DC Converter with Active Power Decoupling. *In* International Symposium on Power Electronics, Electrical Drives, Automation and Motion (IEEE/SPEDAMM), Amalfi, IT, 2018, p. 497–501, doi:10.1109/SPEEDAM.2018.8445410.

GUPTA, J., SINGH, B., A Single Phase Pre-Regulated High Power-Factor Bridgeless Isolated AC-DC Converter for EV Charging Application. *In* IEEE 7th Uttar Pradesh Section International Conference on Electrical, Electronics and Computer Engineering (UPCON) IEEE, Prayagraj, IN, 2020, p. 1-6, doi:10.1109/UPCON50219.2020.9376409.

HURLEY, W. G., WILCOX, D. J. (1994). Calculation of leakage inductance in transformer windings. **IEEE Transactions on Power Electronics**, v. 9, n.1, p. 121–126, jan. 1994, doi:10.1109/63.285502.

IEEE - INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS. **Std 519.2014**: Recommended Practice and Requirements for Harmonic Control in Electric Power Systems. p. 1-29. Nova Iorque, NY, mar, 2014.

JEE-WOO, L., BONG-HWAN, K., A Power-Factor Controller for Single Phase PWM Rectifier. **IEEE Transaction on Industrial Electronics**, v. 46, n. 5, p. 1035-1037, 1999, doi:10.1109/41.793353.

JITARU, I., A 3 kW soft switching DC-DC converter. *In* APEC 2000. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition. New Orleans, LA, 2000, p. 86-92, v.1, doi: 10.1109/APEC.2000.826088.

LI, G., XIA, J., WANG, K., DENG, Y., HE, X., WANG, Y. A Single-Stage Interleaved Resonant Bridgeless Boost Rectifier with High-Frequency Isolation. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 8, n. 2, p. 1767-1781, jun. 2020, doi:10.1109/JESTPE.2019.2912434.

LI, S., QI, W., TAN, S.-C., HUI, S. Y. A Single-Stage Two-Switch PFC Rectifier With Wide Output Voltage Range and Automatic AC Ripple Power Decoupling. **IEEE Transactions on Power Electronics**, v. 32, n. 9, p. 6971-6982, set. 2017, doi: 10.1109/TPEL.2016.2622980.

LIM, J.-W., KWON, B.-H. A power-factor controller for single-phase PWM rectifiers. **IEEE Transactions on Industrial Electronics**, v. 46, n. 5, p. 1035–1037, out. 1999, doi:10.1109/41.793353.

LIN, Z., SU, M., LIU, Y., SUN, Y., LIAO, Y., CHEN, X. Single-phase Integrated Power Decoupling Inverter Based on Boost Converter. *In* IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia), Nanjing, CH, 2020, p. 405-408, doi:10.1109/IPEMC-ECCEAsia48364.2020.9368232.

LIU, Y., SUN, Y., SU, M., ZHOU, M., ZHU, Q., LI, X. A Single-Phase PFC Rectifier With Wide Output Voltage and Low-Frequency Ripple Power Decoupling. **IEEE Transactions on Power Electronics**, v. 33, n. 6, p. 5076-5086, jun. 2018, doi: 10.1109/TPEL.2017.2734088.

MING, W.-L., ZHONG, Q.-C., ZHANG, X. A Single-Phase Four-witch Rectifier With Significantly Reduced Capacitance. **IEEE Transactions on Power Electronics**, v. 31, n. 2, p. 1618-1632, doi:10.1109/TPEL.2015.2414425

MIWA, B. A., OTTEN, D. M., SCHLECHT, M. E. High efficiency power factor correction using interleaving techniques. *In* IEEE - APEC '92 Seventh Annual Applied Power Electronics Conference and Exposition, Boston, MA, 1992, p. 557-568, doi:10.1109/APEC.1992.228361

MOHAMMED, S. A., JUNG, J.-W. A State-of-the-Art Review on Soft-Switching Techniques for DC-DC, DC-AC, AC-DC, and AC-AC Power Converters. **IEEE Transactions on Industrial Informatics**, v. 17, n. 10, p. 6569–6582, out. 2021, doi:10.1109/TII.2021.3058218.

MORIMOTO, K., DOI, T., MANABE, H., AHMED, N. A., LEE, H.-W., NAKAOKA, M. Advanced High Power DC-DC Converter using Novel Type Half-Bridge Soft Switching PWM Inverter with High Frequency Transformer for Arc Welder. *In* International Conference on Power Electronics and Drives Systems - IEEE, Kuala Lumpur, MA, 2005, p. 113–118, doi:10.1109/PEDS.2005.1619670.

MOZAFFARI, K.; AMIRABADI, M.; DESHPANDE, Y. A single-phase inverter/rectifier topology with suppressed double-frequency ripple. **IEEE Transactions on Power Electronics**, v. 33, n. 11, p. 9282-9297, 2018.

MUNTASIR, A., EBERLE, W., GAUTAM, D. S., BOTTING, C., "A Soft-Switching Bridgeless AC–DC Power Factor Correction Converter," **IEEE Transactions on Power Electronics**, v. 32, n. 10, p. 7716-7726, Oct. 2017, doi: 10.1109/TPEL.2016.2632100.

NAHAR, S., UDDIN, M. B. Analysis the performance of interleaved boost converter. IEEE. *In* 4th International Conference on Electrical Engineering and Information & Communication Technology (iCEEICT) IEEE: Dhaka, BA, 2018, p. 547-551, doi:10.1109/CEEICT.2018.8628104

NARADHIPA, A. M., KANG, S., KIM, B., CHOI, S. A New Single-Stage Bridgeless Boost Half-Bridge AC/DC Converter with Semi-Active-Rectifier. *In* IEEE Applied Power Electronics Conference and Exposition (APEC), Anaheim, CA, 2019, p. 757-762, doi:10.1109/APEC.2019.8722217.

ORUGANTI, R., LEE, F. C. Resonant Power Processors: Part I - State Plane Analysis. **IEEE Transactions on Industry Applications**, v. IA-21, n. 6, p. 1453-1460, nov./dez. 1985, doi:10.1109/TIA.1985.349602.

ORUGANTI, R., LEE, F. C. Resonant Power Processors: Part II-Methods of Control. **IEEE Transactions on Industry Applications**, v. IA-21, n. 6, p. 1461-1471, nov./dez. 1985, doi:10.1109/TIA.1985.349603.

OU, S.-Y., HSIAO, H.-P. Analysis and Design of a Novel Single-Stage Switching Power Supply With Half-Bridge Topology. **IEEE Transactions on Power Electronics**, v. 26, n. 11, p. 3230-3241, nov. 2011, doi:10.1109/TPEL.2011.2141688.

PAN, X., LI, H., LIU, Y., ZHAO, T., JU, C., RATHORE, A. K. An Overview and Comprehensive Comparative Evaluation of Current-Fed-Isolated-Bidirectional DC/DC Converter. **IEEE Transactions on Power Electronics**, v. 35, n. 3, p. 2732-2763, mar. 2020, doi:10.1109/TPEL.2019.2931739.

PARCHOMIUK, M., STRZELECKI, R., ZYMMER, K., DOMINO, A. Modular power converter topologies for energy storage and electric power distribution systems. *In* Progress in Applied Electrical Engineering (PAEE), Koscielisko, PO, 2017, p. 1–6, doi:10.1109/PAEE.2017.8009022.

PARK, J.-H., KIM, R.-Y. Analysis, Design Method of High-Frequency Integrated Transformer Structure. Analysis, *In* 24th International Conference on Electrical Machines and Systems (IEEE/ICEMS), Gyeongju, KO, 2021, p. 239-242, doi:10.23919/icems52562.2021.9634540.

POSTIGLIONE, C. S., PERIN, A. J., NASCIMENTO, C. B. A Single-Stage Power Factor Correction Switched Mode Power Supply . *In* European Conference on Power Electronics and Applications, Aalborg, DI, 2007, p. 1-9, doi: 10.1109/EPE.2007.4417764.

POSTIGLIONE, C. S., PERIN, A. J., NASCIMENTO, C. B. Single-Stage Power Factor Correction Switched Power Supply . *In* IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics, Paris, FR, 2006, p. 2402-2407, doi:10.1109/IECON.2006.347776.

QIU, M., MOSCHOPOULOS, G., PINHEIRO, H., JAIN, P. Analysis and design of a single stage power factor corrected full-bridge converter. *In* APEC '99. Fourteenth Annual Applied Power Electronics Conference and Exposition, Dallas, TX, 1999, p. 119-125, vol. 1, doi:10.1109/APEC.1999.749499.

RAMOS, L. A. **Conversor CA-CC Bidirecional Isolado para Recarregadores de Baterias de Veículos Elétricos**. 2019. Dissertação (Mestrado em Engenharia Elétrica) - UDESC - Universidade Estadual de Santa Catarina. Joinville. 2019.

RAMOS, L. A., MEZAROBA, M. Bidirectional isolated AC-DC converter for electric vehicles multifunctional chargers. *In* IEEE International Conference on Industrial Technology (ICIT) IEEE, Lyon, FR, 2018, p. 1789-1794, doi:10.1109/ICIT.2018.8352455.

RIBEIRO, H. S., BORGES, B. V. Analysis and Design of a High-Efficiency Full-Bridge Single-Stage Converter With Reduced Auxiliary Components. **IEEE Transactions on Power Electronics**, v. 25, n. 7, p. 1850–1862, jul. 2010, doi:10.1109/TPEL.2010.2042970.

ROLIM, L. G., DA COSTA, D. R., AREDES, M. Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory. **IEEE Transactions on Industrial Electronics**, v. 53, n. 6, p. 1919–1926, dez. 2006, doi:10.1109/TIE.2006.885483.

ROSSETO, L., BUSO, S. Digitally-controlled single-phase single-stage AC/DC PWM converter. **IEEE Transactions on Power Electronics**, v. 18, n. 1, p. 326–333, Jan. 2003, doi:10.1109/TPEL.2002.807162.

SAASAA, R., EBERLE, W., AGAMY, M. A Single-stage Interleaved LLC PFC Converter. *In* IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, 2016, p. 1-6, doi: 10.1109/ECCE.2016.7854785.

SHAHZAD, D., PERVAIZ, S., ZAFFAR, N. A., AFRIDI, K. K., GaN-Based High-Power-Density AC-DC-AC Converter for Single-Phase Transformerless Online Uninterruptible Power Supply. **IEEE Transactions on Power Electronics**, v. 36, n. 12, p. 13968–13984, dez. 2021, doi:10.1109/TPEL.2021.3089079.

SHAN, Z., CHEN, X., FAN, S., JATSKEVICH, J., TSE, C. K. An Electrolytic Capacitor-Less AC-DC LED Driver with a Low Power Processing Auxiliary Circuit and Ceramic Capacitors for Ripple Power Decoupling. *In* IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, 2018, p. 5101-5108, doi:10.1109/ECCE.2018.8557456.

SINGH, B., SINGH, B. N., CHANDRA, A., AL-HADDAD, K., PANDEY, A., KOTHARI, D. P. A review of single-phase improved power quality AC-DC converters. **IEEE Transactions on Industrial Electronics**, v. 50, n. 5, p. 962–981, out. 2003. doi:10.1109/TIE.2003.817609.

SINGH, S., BHUVANESWARI, G., SINGH, B. Improved power quality based bridgeless multiple outputs power supply. *In* IEEE International Conference on Computer Communication and Informatics, Coimbatore, IN, 2013, p. 1-5, doi:10.1109/ICCCI.2013.6466124.

SPIAZZI, C., MATTAVELLI, P., ROSSETTO, L. Power factor preregulators with improved dynamic response. **IEEE Transactions on Power Electronics**, v. 12, n. 2, p. 343–349, mar. 1997. doi:10.1109/63.558761.

SRINIVASAN, R., ORUGANTI, R., Analysis and design of power factor correction using half bridge boost. *In* APEC 97 - Applied Power Electronics Conference, Atlanta, GA, 1997, p. 489-499, v. 1, doi:10.1109/APEC.1997.581501.

SU, G. J., ADAMS, D. J., TOLBERT, L. M., Comparative study of power factor correction converters for single-phase half-bridge inverters. *In* IEEE 32nd Annual Power Electronics Specialists Conference IEEE/PESC, Vancouver, CA, 2001, p. 995–1000, v. 2, doi: 10.1109/PESC.2001.954249.

SUN, Y., LIU, Y., SU, M., LI, X., YANG, J. Active Power Decoupling Method for Single-Phase Current-Source Rectifier With No Additional Active Switches. **IEEE Transactions on Power Electronics**, v. 31, n. 8, p. 5644–5654, ago. 2016, doi:10.1109/TPEL.2015.2494742.

TANG, Y., QIN, Z., BLAABJERG, F., LOH, P. C. A Dual Voltage Control Strategy for Single-Phase PWM Converters With Power Decoupling Function. **IEEE Transactions on Power Electronics**, v. 30, n. 12, p. 7060-7071, dez. 2015, doi:10.1109/TPEL.2014.2385032.

TAUSIF, A., JUNG, H., CHOI, S. Single-stage isolated electrolytic capacitor-less EV onboard charger with power decoupling. **CPSS Transactions on Power Electronics and Applications**, v. 4, n. 1, p. 30–39, mar. 2019, doi:10.24295/CPSSPEA.2019.00004.

VICTOR, A., ANUNCIADA, A., MONTEIRO, R. D., Single stage full-bridge converter with power factor correction. *In* IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat.), Vancouver, CA, 2001, p. 1566-1570, v. 3, doi: 10.1109/PESC.2001.954342.

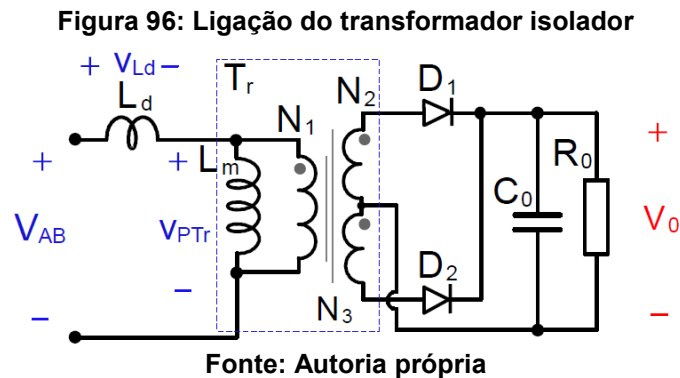
VITORINO, M. A. *et al.* Low-frequency power decoupling in single-phase applications: a comprehensive overview. **IEEE Transactions on Power Electronics**, v. 32, n. 4, p. 2892-2912, 2017.

WANG, H., BLAAJBERG, F., Reliability of Capacitors for DC-Link Applications in Power Electronic Converters: An Overview. **IEEE Transactions on Industry Application**, v. 50, n. 5, p. 3569-3578, set.-out. 2014, doi:10.1109/TIA.2014.2308357.

YOUSSEF, M. Z., JAIN, P. K. Analysis and Design of a Compact Single-Stage AC-DC Resonant Converter with High Power Factor. *In* Canadian Conference on Electrical and Computer Engineering, Vancouver, CA, 2007, p. 702-705, doi:10.1109/CCECE.2007.180.

APÊNDICE A - Dimensionamento do transformador isolador T_r

O circuito da Figura 96 apresenta o esquema de ligação do transformador isolador utilizado no conversor proposto.



A tensão no primário do transformador T_r é definida por V_{PTr} , e é dada por

$$V_{PTr} = V_{AB} - V_{Ld}. \quad (184)$$

Onde V_{AB} é a tensão instantânea do barramento primário ($V_{AB} = V_{C1} + V_{C2}$), e V_{Ld} é a tensão no indutor série.

Com o auxílio do gráfico da Figura 97(a) é possível observar as formas de onda das tensões apresentadas na Figura 96. Observa-se que em um período de comutação, a tensão V_{PTr} apresenta valor não nulo durante as duas transferências de energia e durante os dois tempos de descida t_d . Durante a transferência de energia, a tensão na indutância série é a tensão de saída V_0 refletida ao primário, ou seja

$$V_{Ld} = aV_0. \quad (185)$$

Onde a é a relação de transformação entre o primário e o secundário.

Na Figura 97(b) é apresentada a forma de onda da corrente que circula no primário do transformador, ou seja,

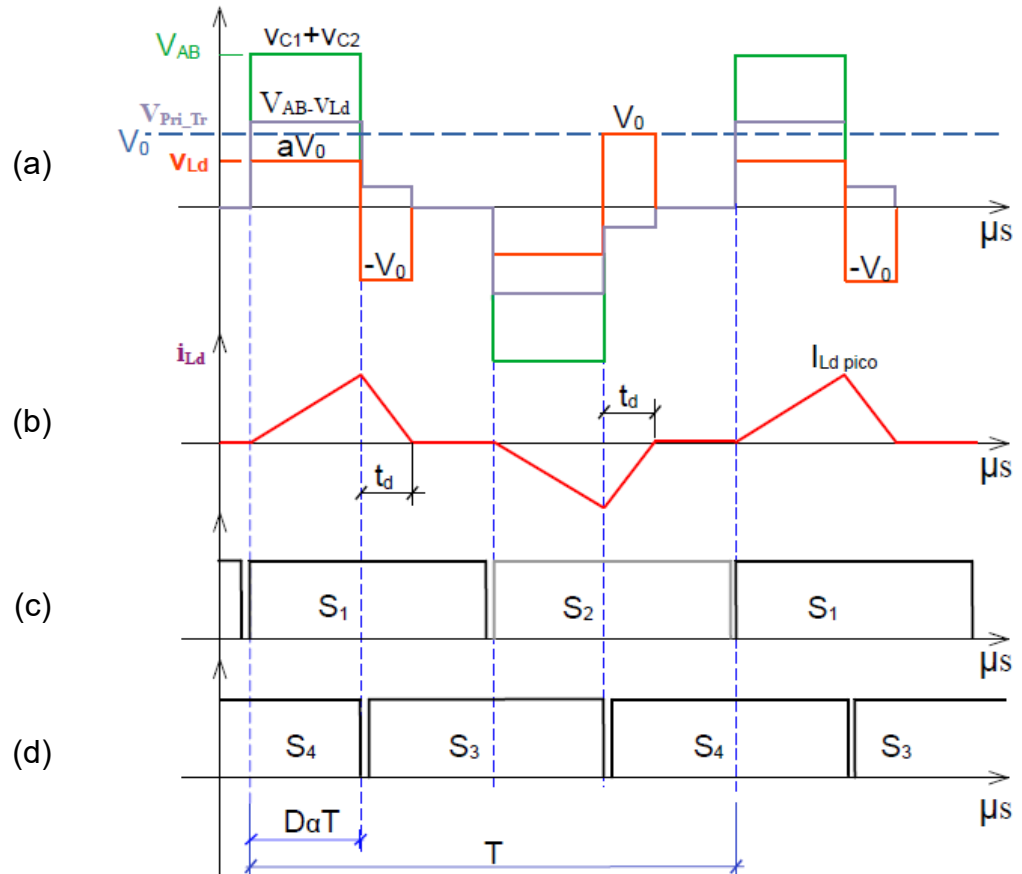
$$i_{PTr} = i_{Ld}. \quad (186)$$

Aplicando a teoria eletromagnética já na forma integral, é possível escrever a tensão no primário do transformador da seguinte forma

$$V_{PTr_rms} = N_P \frac{d\phi}{dt}, \quad (187)$$

$$\frac{d\phi}{dt} = \frac{\Delta\phi}{\Delta t}. \quad (188)$$

Figura 97: Principais formas de onda para o dimensionamento do transformador isolador.



Fonte: Autoria própria

A variação temporal do fluxo é dada pelas seguintes equações:

$$\phi = \Delta\phi \Rightarrow \Delta\phi = \Delta B \cdot A_e. \quad (189)$$

Onde A_e é a área da seção transversal do núcleo do transformador. Substituindo a equação (188) e (189) em (187), a tensão eficaz no primário resulta em

$$V_{PTr_rms} = N_P \frac{\Delta B \cdot A_e}{\Delta t}. \quad (190)$$

O intervalo de tempo Δt é a soma do intervalo de tempo de transferência de energia dado por $D_\alpha T$ e t_d , logo, este tempo pode ser escrito como

$$\Delta t = 2\tau \Rightarrow 2\tau = D_\alpha T + t_d. \quad (191)$$

O termo 2 que multiplica τ refere-se às duas transferências de energia que ocorre em um período de comutação. O valor de t_d apresentado na equação (64) pode ser substituído na equação (190) e após algumas manipulações resulta em

$$\Delta t = 2\tau = D_\alpha \frac{1}{F_S} \left(\frac{V_{Pr}}{V_0} \right). \quad (192)$$

Onde o período de comutação T é dado por $T = 1/F_S$, sendo F_S a frequência de chaveamento. O termo V_{Pr} é a tensão no barramento primário dada por e $V_{Pr} = V_{C1} + V_{C2}$. Substituindo (192) em (190) e considerando $\Delta B = B_{max}$, resulta em:

$$V_{PTr} = N_P \frac{B_{max} \cdot A_e}{D_\alpha \frac{1}{F_S} \left(\frac{V_{Pr}}{V_0} \right)} \quad (193)$$

$$A_e = \frac{V_{PTr_rms} D_{\alpha_max} V_{Pr}}{N_P B_{max} V_0 F_S} \quad (194)$$

Onde D_{α_max} é a máxima defasagem admitida para o conversor.

A máxima densidade de corrente é dada por

$$J_{max} = \frac{N_P I_{PTr_rms}}{A_P} \quad (195)$$

$$A_p = K_p K_w A_w \quad (196)$$

Onde:

A_P é a área da seção transversal ocupada pelo enrolamento primário;

A_w é a área da janela do núcleo;

K_p é o fator de ocupação da área de janela por este enrolamento;

K_w é o fator de ocupação do cobre dentro do carretel;
 $I_{PTr_{rms}}$ é a corrente eficaz no primário do transformador.

Substituindo (196) em (195) e isolando A_w , resulta em

$$A_w = \frac{N_p I_{PTr_{rms}}}{K_p K_w J_{max}} \quad (197)$$

Multiplicando (194) e (197) é possível obter o produto $A_e A_w$ para a escolha do núcleo do transformador.

$$A_e A_w = \frac{V_{PTr_{rms}} D_{\alpha_{max}} V_{Pr} I_{PTr_{rms}} 1.2}{J_{max} B_{max} V_0 F_S K_p K_w} \quad (198)$$

O termo 1.2 na equação (198) refere-se à corrente de magnetização, sendo considerada 20% da corrente eficaz. O número de espiras do primário pode ser obtido isolando-se N_p da equação (194) e resulta em

$$N_p = \frac{V_{PTr_{rms}} D_{\alpha_{max}} V_{Pr}}{A_e B_{max} V_0 F_S} \quad (199)$$

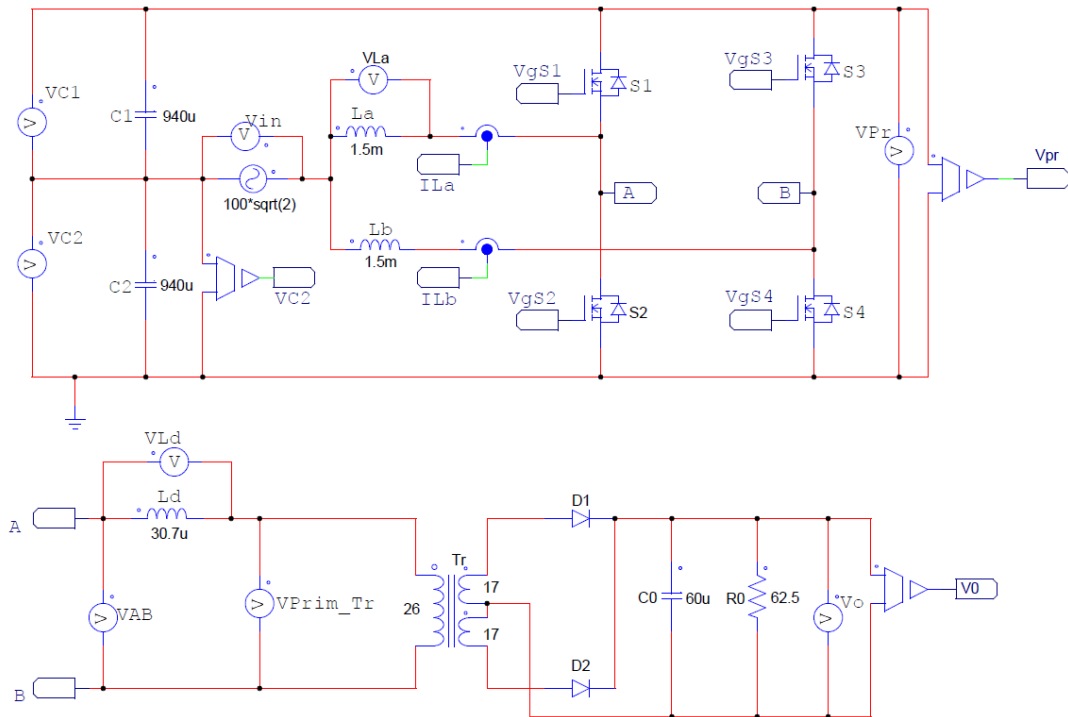
Considerando “a” a relação de transformação entre primário e secundário, o número de espiras do enrolamento no secundário é dado por

$$N_s = a N_p. \quad (200)$$

A indutância de dispersão do transformador pode ser aumentada ou diminuída em função do método de enrolamento dos condutores no primário e no secundário/terciário. Algumas técnicas podem ser verificadas em Park e Kim, (2021) e podem ser utilizadas para permitir uma dispersão tal que o indutor L_s possa ser retirado, o que conseqüentemente reduz os custos no conversor.

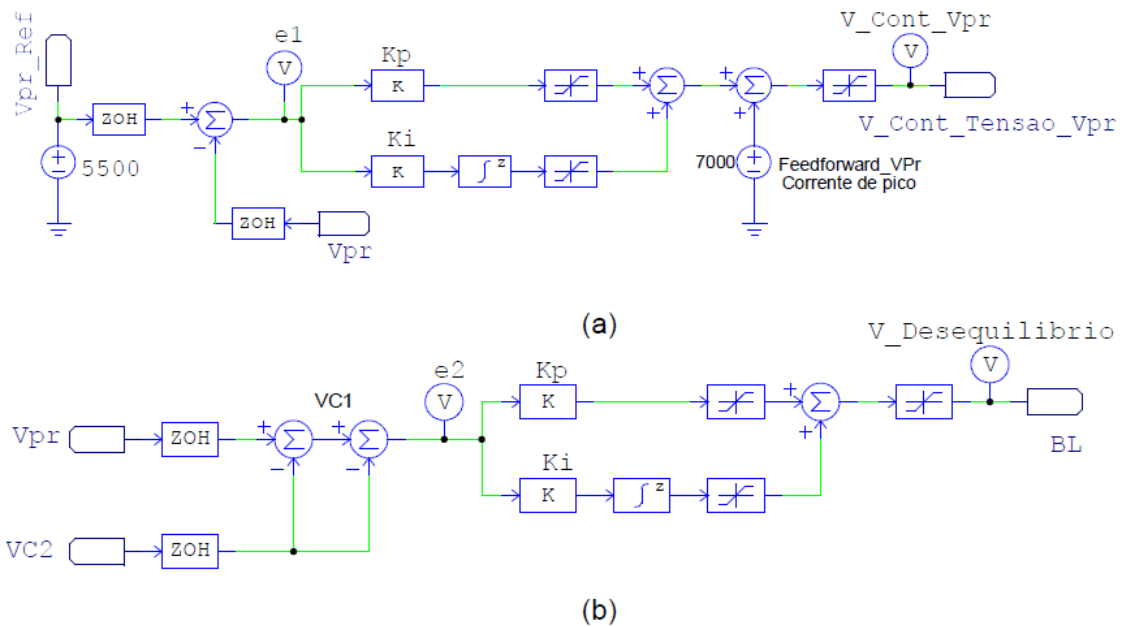
APÊNDICE B - Circuito utilizado para obtenção dos resultados de simulação

Figura 98: Circuito de potência para simulação do conversor proposto



Fonte: Autoria própria

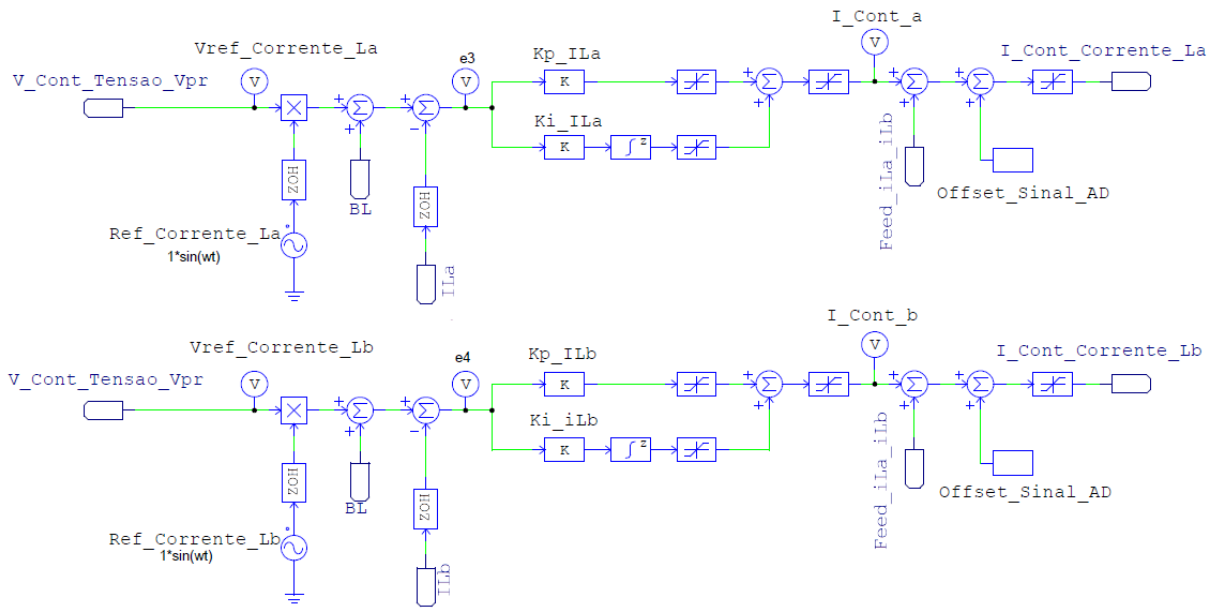
Figura 99: Circuito para a simulação do sistema de controle. (a) Controle da tensão do barramento primário. (b) Controle do Desequilíbrio das tensões em C₁ e C₂.



¹Ganho de tensão igual a 10 devido ao divisor de tensão utilizado no protótipo
 Ganho de corrente igual a 1000 devido ao sensor utilizado no protótipo

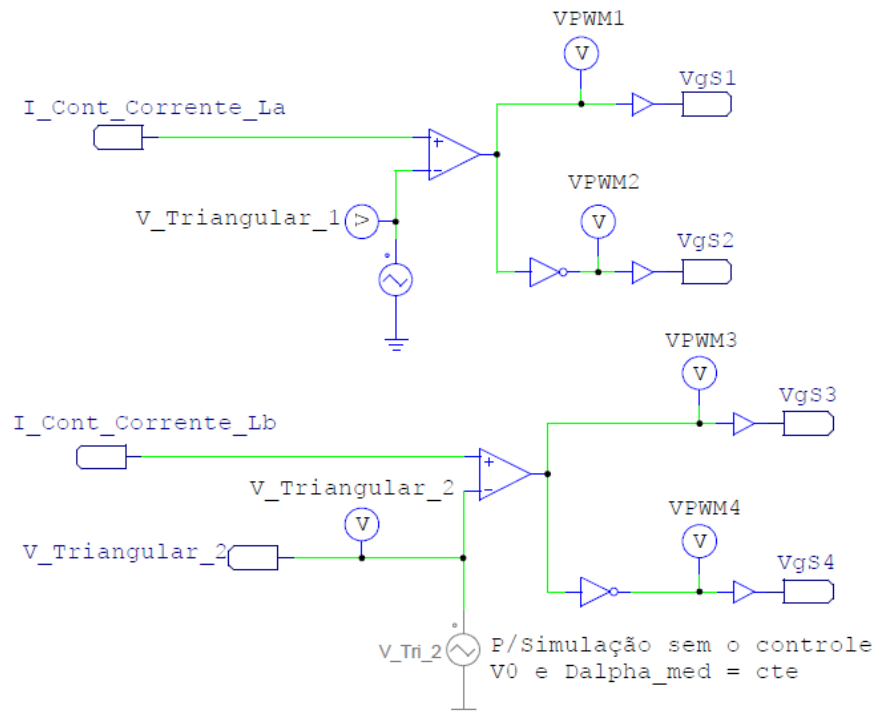
Fonte: Autoria própria

Figura 100: Circuito para a simulação do sistema de controle da corrente de entrada



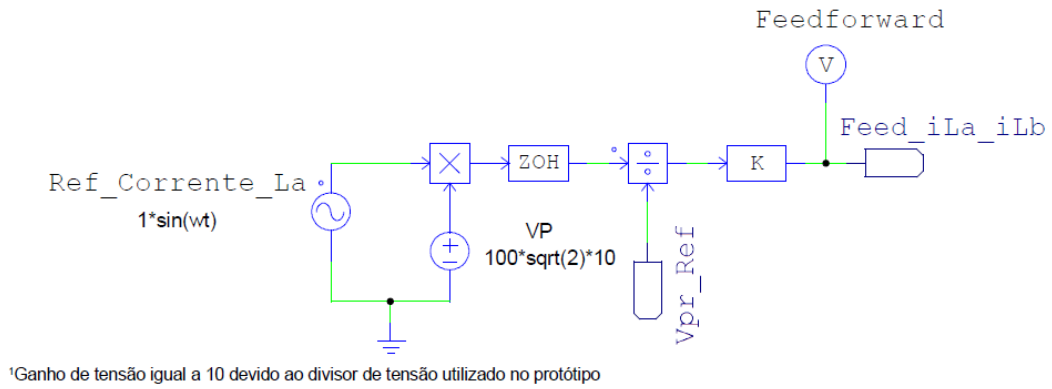
Fonte: Autoria própria

Figura 101: Circuito para simulação do acionamento dos interruptores



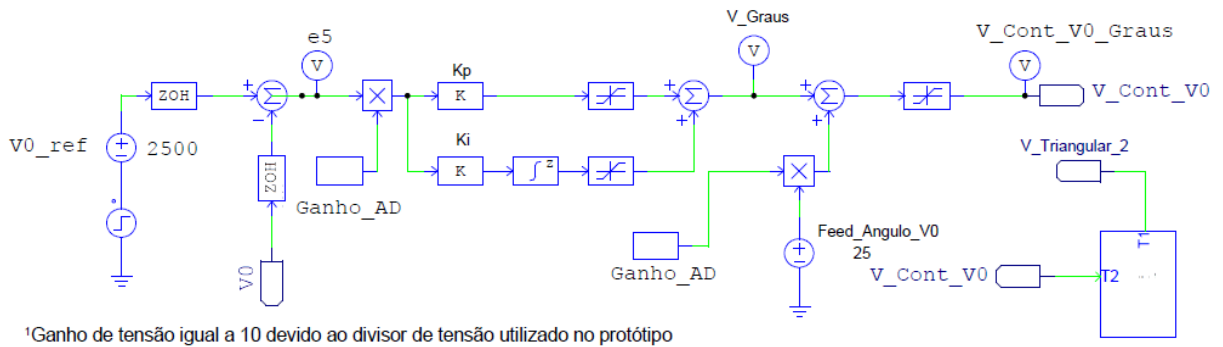
Fonte: Autoria própria

Figura 102: Circuito para simulação do *Feedforward* da corrente de entrada



Fonte: Autoria própria

Figura 103: Circuito para a simulação do sistema de controle da tensão de saída

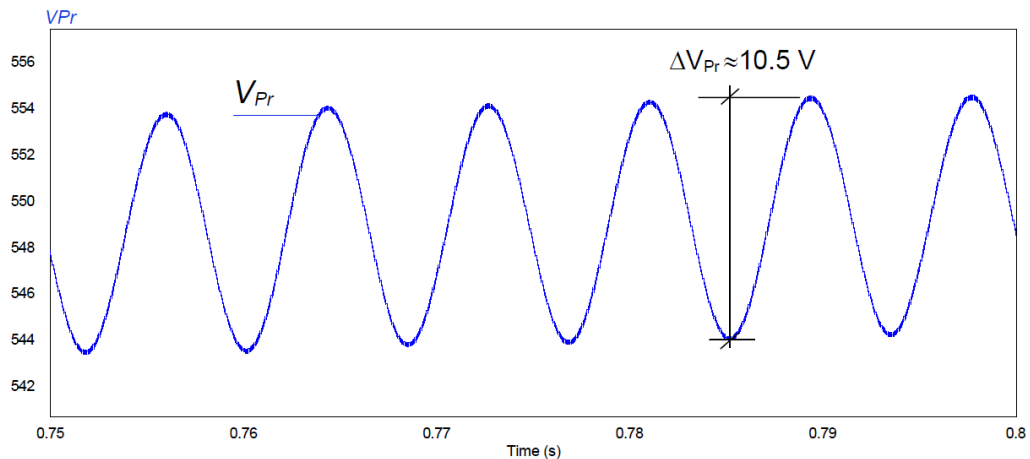


Fonte: Autoria própria

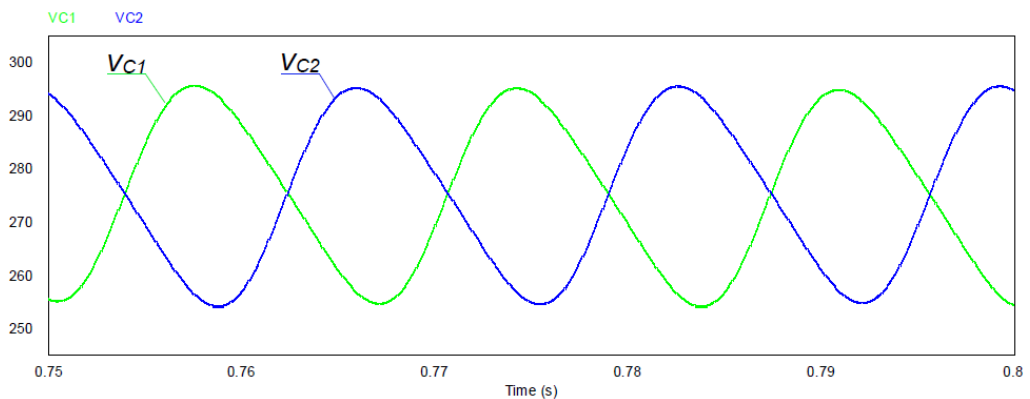
APÊNDICE C - Resultados de simulação do conversor proposto com redução de C_1 e C_2

Os gráficos da Figura 104(a) e (b) são respectivamente as ondulações de tensão no barramento primário e nos capacitores C_1 e C_2 da Figura 81 e Figura 82, apresentadas novamente por questões didáticas.

Figura 104: Ondulações de tensão com o conversor proposto operando com potência nominal e com $C_1=C_2=470\mu\text{F}$. (a) Ondulação da tensão V_{Pr} (b) Ondulação da tensão em C_1 e C_2



(a)

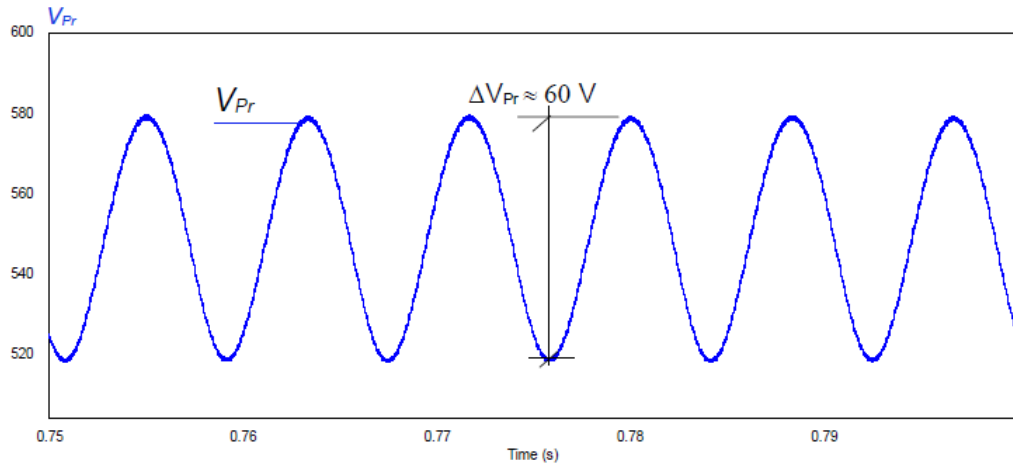


(b)

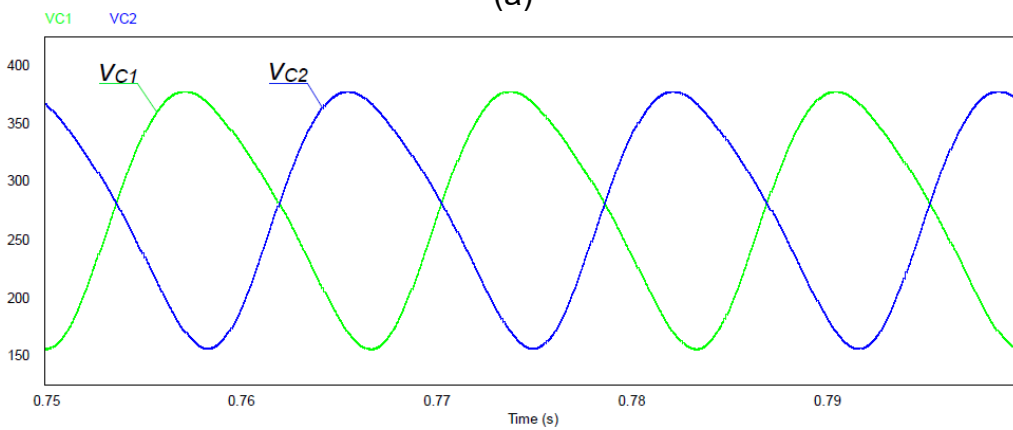
Fonte: Autoria própria

Os resultados de simulação do conversor proposto com valores $C_1 = C_2 = 180\mu\text{F}$ podem ser verificados com o auxílio da Figura 105 e da Figura 106. Na Figura 105(a) e (b) é possível verificar que ondulação da tensão no barramento primário (V_{Pr}) e nos capacitores aumenta consideravelmente quando comparada às ondulações apresentadas na Figura 104. Contudo, o gráfico da Figura 106 mostra a tensão de saída V_0 , e é possível observar que mesmo com C_1 e C_2 cerca de 62% menor, a ondulação em 120 Hz é praticamente eliminada.

Figura 105: Ondulações de tensão com o conversor proposto operando com potência nominal e com $C_1=C_2=180\mu\text{F}$. (a) Ondulação da tensão V_{Pr} (b) Ondulação da tensão em C_1 e C_2



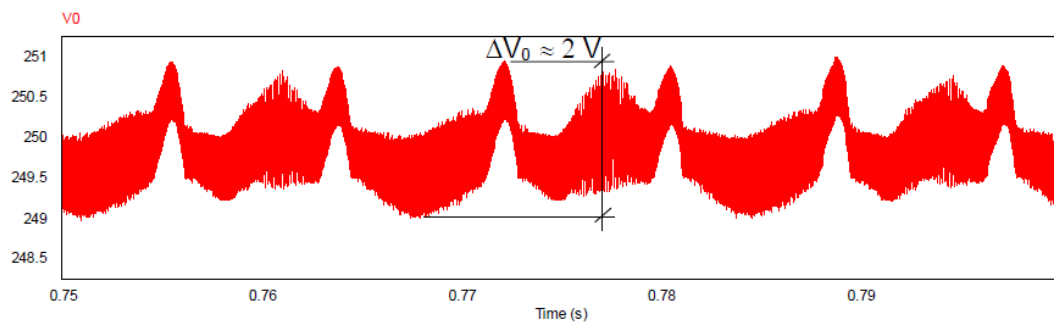
(a)



(b)

Fonte: Autoria própria

Figura 106: Ondulação da tensão de saída V_0 com o conversor proposto operando com potência nominal e com $C_1=C_2=180\mu\text{F}$



Fonte: Autoria própria