

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ

FÁBIO INOCÊNCIO KRAVETZ

**CONVERSORES BASEADOS NA ESTRUTURA SEPIC MODIFICADO
COM COMUTAÇÃO SUAVE PARA APLICAÇÕES DE ELEVADO
DESEMPENHO**

TESE DE DOUTORADO

CURITIBA

2023

FÁBIO INOCÊNCIO KRAVETZ

**CONVERSORES BASEADOS NA ESTRUTURA SEPIC MODIFICADO
COM COMUTAÇÃO SUAVE PARA APLICAÇÕES DE ELEVADO
DESEMPENHO**

**Converters based on modified SEPIC structure with soft switching to
High Performance Applications**

Tese de Doutorado apresentada ao Programa de Pós-graduação em Engenharia Elétrica e Informática Industrial da Universidade Tecnológica Federal do Paraná como requisito parcial para obtenção do título de “Doutor em Ciências” – Área de Concentração: Engenharia de Automação e Sistemas.

Orientador: Prof. Dr. Roger Gules

CURITIBA

2023



4.0 International

Esta licença permite compartilhamento, remixes, adaptação e criação a partir do trabalho, mesmo para fins comerciais, desde que sejam atribuídos créditos ao(s) autor(es).

Conteúdos elaborados por terceiros, citados e referenciados nesta obra não são cobertos pela licença.



FABIO INOCENCIO KRAVETZ

CONVERSORES BASEADOS NA ESTRUTURA SEPIC MODIFICADO COM COMUTAÇÃO SUAVE PARA APLICAÇÕES DE ELEVADO DESEMPENHO

Trabalho de pesquisa de doutorado apresentado como requisito para obtenção do título de Doutor Em Ciências da Universidade Tecnológica Federal do Paraná (UTFPR).
Área de concentração: Engenharia De Automação E Sistemas .

Data de aprovação: 29 de Março de 2023

Dr. Roger Gules, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Alceu Andre Badin, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Delvanei Gomes Bandeira Junior, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Eduardo Felix Ribeiro Romaneli, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Mario Lucio Da Silva Martins, Doutorado - Universidade Federal de Santa Maria (Ufsm)

Dr. Yales Romulo De Novaes, Doutorado - Fundação Universidade do Estado de Santa Catarina (Udesc)

Documento gerado pelo Sistema Acadêmico da UTFPR a partir dos dados da Ata de Defesa em 29/03/2023.

AGRADECIMENTOS

Agradeço primeiramente a DEUS por ter me dado perseverança em todos os momentos desta árdua jornada.

Ao meu orientador, Prof. Dr. Roger Gules pelo apoio, sugestões, críticas e conhecimentos compartilhados em todas as fases deste trabalho.

Aos meus pais Nicolau Kravetz e Luzia Fernandes Kravetz pela compreensão que demonstraram em todo os momentos.

À minha esposa Marcia Hitomi Fukuda Kravetz por sua compreensão e apoio incondicional em todos os momentos dessa caminhada.

Um agradecimento especial aos meus amigos Jhonatan de Abreu Soares Pontes e Renato Gregolon Scortegagna e demais colegas laboratório pelos conhecimentos compartilhados e, também pelos momentos de descontração.

Agradeço a UTFPR.

Agradeço a todos que contribuíram diretamente ou indiretamente para a realização deste trabalho.

“Success consists of going from failure to failure without loss of enthusiasm.”

— Winston Churchill

RESUMO

KRAVETZ, Fábio Inocêncio. CONVERSORES BASEADOS NA ESTRUTURA SEPIC MODIFICADO COM COMUTAÇÃO SUAVE PARA APLICAÇÕES DE ELEVADO DESEMPENHO. 213 f. Tese de doutorado – Programa de Pós-graduação em Engenharia Elétrica e Informática Industrial, Universidade Tecnológica Federal do Paraná. Curitiba, 2023.

Este trabalho apresenta o estudo e implementação de técnicas de comutação suave na topologia SEPIC modificado e em algumas de suas variações. O conversor SEPIC (SEPIC, do inglês, *Single-Ended Primary Inductance Converter*) modificado é um conversor CC-CC de alto desempenho com alto ganho estático intrínseco com tensão reduzida em todos os semicondutores, podendo ser usado em aplicações, como: fontes renováveis de energia, retificadores com alto fator de potência, acionamento de LED, carregadores de bateria e conversores bidirecionais CC-CC com alta taxa de conversão. No entanto, a maior parte dos desenvolvimentos propostos até o momento que usam essa topologia, tem como base a estrutura com comutação dissipativa. A comutação suave é importante para a redução das perdas e da interferência eletromagnética do conversor, visto que habilita a topologia proposta a ser utilizada em aplicações de elevada frequência de chaveamento. Algumas estruturas de comutação suave são propostas neste trabalho, dado que estas configurações são utilizadas em diferentes topologias que tem o conversor SEPIC modificado como estrutura base. As técnicas de comutação suave aplicadas nesta tese permitem a redução das perdas por comutação e da corrente de recuperação reversa dos diodos. Neste trabalho foram apresentados e estudados três conversores com comutação suave. A primeira estrutura utiliza a técnica ZVRT (ZVRT, do inglês *Zero Voltage Resonant Transition*) aplicada ao SEPIC modificado. A segunda topologia implementada é um SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão. A terceira estrutura estudada é o SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial, esta topologia é multifase, possui ambas as comutações suaves e opera com o dobro da potência em relação as demais conversores propostos nesta tese. Considerando o conversor SEPIC modificado ZVRT foi processada a potência nominal de 180 W com eficiência de 97 %, sendo o ganho estático igual a 6,66. Para o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão obteve-se a eficiência de 94,51 % na potência nominal de 200 W, sendo o ganho estático igual a 15. Por fim, para o conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial foi processada a potência nominal de 400 W com eficiência de 93,90 %, sendo o ganho estático igual a 16,66. Em relação a frequência de comutação dos conversores propostos e implementados neste trabalho, tem-se que para o conversor SEPIC modificado ZVRT opera-se na frequência de 70 kHz e para os demais conversores apresentados neste trabalho operou-se na frequência de chaveamento igual a 100 kHz.

Palavras-chave: Conversores CC-CC, Comutação suave, Energias renováveis, alto ganho estático

ABSTRACT

KRAVETZ, Fábio Inocêncio. Converters based on modified SEPIC structure with soft switching to High Performance Applications. 213 f. Tese de doutorado – Programa de Pós-graduação em Engenharia Elétrica e Informática Industrial, Universidade Tecnológica Federal do Paraná. Curitiba, 2023.

This work presents the study and implementation of techniques from soft-switching in modified SEPIC topology in some of your variations. The modified SEPIC converter is a high performance dc-dc converter with intrinsic high static gain and reduced voltage stress in all semiconductors, used in several applications, as: renewable energy sources, high power factor rectifiers, LED driver, battery charges and high conversion ratio bidirectional dc-dc converters. However, most part of developments proposed up to now that use this topology, is based on hard-switching structure. The soft-switching is important for reduction of converter losses and electromagnetic interference, because enable the proposed topology be used in high power density applications. Some soft-switching structures are proposed in this work, because this configurations are use in different topology that has modified SEPIC as base structure. The soft-switching techniques applied in this thesis allow the reduction of the losses for commutation and from the diodes reverse recovery current. In this work were presented and studied three converters with soft-switching. The first structure uses the ZVRT technique applied to the modified SEPIC. The second topology implemented is a modified SEPIC ZVRT converter with serial magnetic coupling and voltage multiplier cell. The third structure studied is the modified SEPIC with serial magnetic coupling and non-dissipative snubber with differential connection, this topology is multiphase, has both soft-switching and operates with the double of the power compared to other converters proposed is this thesis. Regarding the modified SEPIC ZVRT converter was processed a nominal output power of 180 W with 97% of efficiency, being the static gain equal the 6.66. To the modified SEPIC ZVRT converter with serial magnetic coupling and voltage multiplier cell it was obtained an efficiency of 94.51% at nominal output power of 200 W, being the static gain equal the 15. Finally, to the modified SEPIC with serial magnetic coupling and non-dissipative snubber with differential connection was processed at nominal output power of 400 W with efficiency of 93,90%, being the static gain equal the 16.66. Regarding the switching frequency of the proposed converters and implemented in this work, has been which for the modified SEPIC ZVRT converter operate in frequency of 70 kHz and to the other converters presented in this word operate in switching frequency equal the 100 kHz.

Keywords: DC-DC converters, Soft-switching, Renewable energy, High static gain

LISTA DE FIGURAS

FIGURA 1	– Conversores baseados na topologia SEPIC modificado com comutação dissipativa.	22
FIGURA 2	– Formas de onda - comutações ZCS e ZVS.	31
FIGURA 3	– Conversor boost semi-ressonante ZVS FM.	34
FIGURA 4	– Tensão e corrente no interruptor (S_1) e diodo de saída (D_o) - conversor boost semi-ressonante ZVS FM.	35
FIGURA 5	– Células fundamentais de comutação ZVS PWM - grampeamento ativo. ..	36
FIGURA 6	– Conversor boost com célula buck-boost ZVS PWM com grampeamento ativo.	36
FIGURA 7	– Tensão e corrente nos interruptores S_1 e S_2	37
FIGURA 8	– Conversor boost com comutação ZVRT.	38
FIGURA 9	– Tensão e corrente nos semicondutores	39
FIGURA 10	– Conversor boost com comutação ZVT.	40
FIGURA 11	– Tensão e corrente nos interruptores S_1 e S_2 e no diodo D_3	40
FIGURA 12	– Células de comutação ZVT - tipos.	41
FIGURA 13	– Conversores ZVT.	42
FIGURA 14	– Conversor boost com acoplamento magnético célula multiplicadora de tensão e comutação suave.	43
FIGURA 15	– Tensão e corrente no interruptor S_1 e S_2	44
FIGURA 16	– Circuito <i>snubber</i> não dissipativo - conversor boost.	44
FIGURA 17	– Conversores bidirecionais com e sem <i>snubber</i>	45
FIGURA 18	– Comparação entre ganhos estáticos.	53
FIGURA 19	– Conversor SEPIC modificado ZVRT.	55
FIGURA 20	– Primeira etapa de operação.	55
FIGURA 21	– Segunda etapa de operação.	57
FIGURA 22	– Circuito equivalente - etapas 2 e 6.	57
FIGURA 23	– Terceira etapa de operação.	58
FIGURA 24	– Quarta etapa de operação.	59
FIGURA 25	– Quinta etapa de operação.	60
FIGURA 26	– Sexta etapa de operação.	61
FIGURA 27	– Sétima etapa de operação.	62
FIGURA 28	– Formas de onda teóricas.	64
FIGURA 29	– Conversor SEPIC modificado ZVRT - circuito simulado.	71
FIGURA 30	– Tensão e corrente - interruptor S_1	72
FIGURA 31	– Tensão e corrente - interruptor S_2	72
FIGURA 32	– Tensão e corrente - indutor L_1	73
FIGURA 33	– Tensão e corrente - indutor L_2	73
FIGURA 34	– Tensão e corrente - diodo D_o	74
FIGURA 35	– Conversor SEPIC modificado ZVRT - protótipo.	75
FIGURA 36	– Tensão no interruptor S_1 (CH1) e corrente no interruptor S_1 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).	76
FIGURA 37	– Tensão no interruptor S_2 (CH1) e corrente no interruptor S_2 (CH2) do	

	conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).	76
FIGURA 38	– Interruptores S_1 e S_2 - detalhe da comutação ZVS	77
FIGURA 39	– Tensão no indutor L_1 (CH1) e corrente no indutor L_1 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).	77
FIGURA 40	– Tensão no indutor L_2 (CH1) e corrente no indutor L_2 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).	78
FIGURA 41	– Tensão no diodo D_o (CH1) e corrente no diodo D_o (CH2) do conversor SEPIC modificado ZVRT (5A/div, 50V/div, 4 μ s/div).	78
FIGURA 42	– Tensão e corrente - interruptores S_1 e S_2 - 10% da potência nominal.	79
FIGURA 43	– Curvas de eficiência experimentais - conversores SEPIC modificado ZVRT e SEPIC modificado.	81
FIGURA 44	– Curvas de eficiência experimentais - conversor SEPIC modificado ZVRT.	82
FIGURA 45	– Tensão e corrente no interruptor S_1 em operação com baixa carga e com frequência de comutação variável.	83
FIGURA 46	– Comparação estruturas	86
FIGURA 47	– Primeira etapa de operação.	87
FIGURA 48	– Etapa ressonante - circuito.	87
FIGURA 49	– Segunda etapa de operação.	89
FIGURA 50	– Terceira etapa de operação.	90
FIGURA 51	– Circuito equivalente etapa.	90
FIGURA 52	– Quarta etapa de operação.	91
FIGURA 53	– Quinta etapa de operação.	92
FIGURA 54	– Sexta etapa de operação.	93
FIGURA 55	– Sétima etapa de operação.	94
FIGURA 56	– Oitava etapa de operação.	95
FIGURA 57	– Nona etapa de operação.	96
FIGURA 58	– Formas de onda teóricas.	98
FIGURA 59	– Variação do ganho estático em função da razão cíclica.	102
FIGURA 60	– Tensão e corrente - interruptor S_1	104
FIGURA 61	– Tensão e corrente - interruptor S_1	105
FIGURA 62	– Tensão e corrente - interruptor S_2	105
FIGURA 63	– Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - circuito simulado.	112
FIGURA 64	– Tensão e corrente - Interruptor S_1	113
FIGURA 65	– Tensão e corrente - Interruptor S_2	113
FIGURA 66	– Correntes - i_{Lp} / i_{Ls}	114
FIGURA 67	– Correntes - i_{L1} , i_{DM1} , i_{DM2} e i_{DM3}	114
FIGURA 68	– Correntes - i_{CM1} , i_{CS} e i_{CS3}	114
FIGURA 69	– Tensões - V_{CS3} , V_{Co1} e V_{Co2} e V_o	115
FIGURA 70	– Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - protótipo.	116
FIGURA 71	– Tensão no interruptor S_1 (CH1) e corrente no interruptor S_1 (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 5A/div, 2 μ s/div).	118
FIGURA 72	– Tensão no interruptor S_2 (CH2) e corrente no interruptor S_2 (CH1) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 5A/div, 2 μ s/div).	119
FIGURA 73	– Tensão em S_1 (CH1) e Tensão de <i>gate</i> em S_1 (CH2), Tensão em S_2 (CH3)	

	e Tensão de <i>gate</i> em S_2 (CH4) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 10V/div, 50V/div, 10V/div, 2 μ s/div).	119
FIGURA 74	– Corrente i_{Lp} (CH1) e corrente i_{Ls} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 2A/div, 2 μ s/div).	120
FIGURA 75	– Correntes i_{S1} (CH1) e corrente i_{L1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 5A/div, 4 μ s/div).	120
FIGURA 76	– Correntes i_{S1} (CH1) e corrente i_{CS3} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 2A/div, 2 μ s/div).	121
FIGURA 77	– Correntes i_{CS} (CH1) e corrente i_{CM1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 5A/div, 2 μ s/div).	121
FIGURA 78	– Tensão no diodo D_{M1} (CH1) e corrente no diodo D_{M1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 2A/div, 4 μ s/div).	122
FIGURA 79	– Tensão no diodo D_{M2} (CH1) e corrente no diodo D_{M2} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 5A/div, 4 μ s/div).	122
FIGURA 80	– Tensão no diodo D_{M3} (CH1) e corrente no diodo D_{M3} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 5A/div, 4 μ s/div).	123
FIGURA 81	– Tensão de saída V_o (CH1), tensão em C_{M1} (CH2), tensão em C_S (CH3), tensão em C_{S3} (CH4) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 50V/div, 50V/div, 50V/div, 20 μ s/div).	123
FIGURA 82	– Curvas de eficiência experimentais - conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão - com e sem comutação suave.	126
FIGURA 83	– Conversor SEPIC modificado com e sem acoplamento magnético.	129
FIGURA 84	– Ganho estático em função da razão cíclica.	130
FIGURA 85	– Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com <i>snubber</i> não dissipativo.	130
FIGURA 86	– Conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial.	132
FIGURA 87	– Primeira etapa de operação.	133
FIGURA 88	– Etapa ressonante - circuito equivalente.	134
FIGURA 89	– Segunda etapa de operação.	135
FIGURA 90	– Terceira etapa de operação.	136
FIGURA 91	– Quarta etapa de operação.	137
FIGURA 92	– Quinta etapa de operação.	138
FIGURA 93	– Sexta etapa de operação.	139
FIGURA 94	– Sétima etapa de operação.	140
FIGURA 95	– Formas de onda teóricas.	141
FIGURA 96	– Variação do ganho estático em função da razão cíclica.	145
FIGURA 97	– Conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i>	

	não dissipativo com conexão diferencial - circuito simulado.	152
FIGURA 98	– Correntes nos interruptores S_{1a} e S_{1b}	153
FIGURA 99	– Tensão e corrente - interruptor S_{1a}	153
FIGURA 100	– Tensão em C_{S3a} - corrente no interruptor S_{1a}	154
FIGURA 101	– Correntes i_{S1} , i_{Lp} e i_{Ls}	154
FIGURA 102	– Correntes i_{S1} , i_{DM2} , i_{DM3} e i_{CS3}	155
FIGURA 103	– Correntes i_{S1} , i_{DM1} , i_{DM4} e i_{D0}	155
FIGURA 104	– Correntes i_{CM1} , i_{CS1} e i_{CS3}	155
FIGURA 105	– Tensões V_{Coa} , V_{C0b} e V_{C0}	156
FIGURA 106	– Conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial.	158
FIGURA 107	– Tensão V_{S1a} (CH1) e tensão V_{S1b} (CH2) e corrente i_{S1a} (CH3) e corrente i_{S1b} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (50V/div, 50V/div, 10A/div, 10A/div, 1 μ s/div).	160
FIGURA 108	– Tensão V_{S1a} (CH1) e tensão de gate V_{VgS1a} (CH2), tensão de gate V_{VgS1b} (CH3) e tensão V_{S1b} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (50V/div, 10V/div, 10V/div, 50V/div, 1 μ s/div).	160
FIGURA 109	– Corrente i_{S1a} (CH3) e corrente i_{L1a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (10A/div, 5A/div, 1 μ s/div).	161
FIGURA 110	– Corrente i_{Lpa} (CH3) e corrente i_{Lsa} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).	162
FIGURA 111	– Correntes i_{S1a} (CH3), i_{DM3a} (CH4) e i_{CS3a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).	162
FIGURA 112	– Corrente i_{S1a} (CH3) e corrente i_{CS2a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).	163
FIGURA 113	– Corrente i_{S1a} (CH3) e corrente i_{D0a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (10A/div, 5A/div, 1 μ s/div).	163
FIGURA 114	– Tensão no diodo D_{M1a} (CH1) e corrente no diodo D_{M1a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (50V/div, 5A/div, 1 μ s/div).	164
FIGURA 115	– Tensão no diodo D_{M4a} (CH1) e corrente no diodo D_{M4a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (100V/div, 5A/div, 1 μ s/div). ...	165
FIGURA 116	– Tensão no diodo D_{0a} (CH1) e corrente no diodo D_{0a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (100V/div, 5A/div, 1 μ s/div).	165
FIGURA 117	– Tensão de saída V_o (CH3), tensão em C_{0a} (CH1) e tensão em C_{0b} (CH2) do conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial (250V/div, 250V/div, 250V/div, 1 μ s/div).	166
FIGURA 118	– Curvas de eficiência experimentais.	170

FIGURA 119 – Conversor SEPIC modificado com e sem comutação suave.	172
FIGURA 120 – Modelo matemático e conversor SEPIC modificado com comutação dissipativa - Validação.	175
FIGURA 121 – Conversor SEPIC modificado ZVRT - circuito utilizado na modelagem dinâmica.	176
FIGURA 122 – Modelo matemático e conversor SEPIC modificado ZVRT - validação. ..	177
FIGURA 123 – Conversor SEPIC modificado ZVRT - malha fechada	178
FIGURA 124 – Lugar geométrico das raízes	179
FIGURA 125 – Diagrama de Bode - sistema estável	179
FIGURA 126 – Resposta ao degrau	180
FIGURA 127 – Degrau - aumento/redução de carga	181
FIGURA 128 – Degrau de carga - tensão e corrente de saída.	181
FIGURA 129 – Degrau de carga - tensão de saída e corrente de entrada.	182
FIGURA 130 – Degrau de carga - tensão de saída e sinal de controle.	182
FIGURA 131 – Degrau - aumento/redução de carga	183
FIGURA 132 – Transitório de carga - ponto de operação	184
FIGURA 133 – Transitório na tensão de entrada (incremento de 30 %)	185
FIGURA 134 – Modelo matemático e conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - validação.	187
FIGURA 135 – Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - malha fechada.	188
FIGURA 136 – Lugar geométricos das raízes.	189
FIGURA 137 – Diagrama de Bode - sistema estável.	189
FIGURA 138 – Resposta ao degrau.	190
FIGURA 139 – Transitórios de retirada e inserção de carga.	191
FIGURA 140 – Degrau de carga - tensão e corrente de saída.	191
FIGURA 141 – Transitórios de retirada e inserção de carga	192
FIGURA 142 – Transitórios de retirada e inserção de carga	193
FIGURA 143 – Transitório na tensão de entrada (incremento de 30 %)	193

LISTA DE TABELAS

TABELA 1	– Comparação topologias - Comutação suave	50
TABELA 2	– Parâmetros do protótipo - conversor SEPIC modificado ZVRT.	67
TABELA 3	– Comparação entre valores simulados e calculados - conversor SEPIC modificado ZVRT.	74
TABELA 4	– Conversor SEPIC modificado ZVRT - protótipo.	75
TABELA 5	– Parâmetros do protótipo - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.	106
TABELA 6	– Comparação entre valores simulados e calculados - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.	115
TABELA 7	– Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - protótipo.	117
TABELA 8	– Parâmetros do protótipo - conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial.	146
TABELA 9	– Comparação entre valores simulados e calculados - conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial.	157
TABELA 10	– Conversor SEPIC modificado com acoplamento magnético série e <i>snubber</i> não dissipativo com conexão diferencial - protótipo.	159
TABELA 11	– Coeficientes - função de transferência - conversor SEPIC modificado com comutação dissipativa.	174
TABELA 12	– Coeficientes - função de transferência - conversor SEPIC modificado ZVRT.	176
TABELA 13	– Coeficientes - função de transferência - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.	186
TABELA 14	– Dimensionamento indutores	202
TABELA 15	– Dimensões de núcleos de ferrite	203
TABELA 16	– Dimensionamento indutores	206
TABELA 17	– Dimensões de núcleos de ferrite	207
TABELA 18	– Dimensionamento indutores	210
TABELA 19	– Dimensões de núcleos de ferrite	211

LISTA DE SIGLAS

ANEEL	Agência Nacional de Energia Elétrica
CCM	<i>Continuous Conduction Mode</i>
DCM	<i>Discontinuous Conduction Mode</i>
EMI	<i>Electromagnetic Interference</i>
GaN	<i>Gallium Nitride</i>
LED	<i>Light Emission Diode</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PWM	<i>Pulse Width Modulation</i>
RSE	Resistência Série Equivalente
SEPIC	<i>Single-Ended Primary Inductance Converter</i>
SiC	<i>Silicon Carbide</i>
SMD	<i>Surface Mounted Device</i>
ZCS	<i>Zero Current-Switching</i>
ZVRT	<i>Zero Voltage Resonant Transition</i>
ZVS	<i>Zero Voltage-Switching</i>
ZVT	<i>Zero Voltage Transition</i>

LISTA DE SÍMBOLOS

D	Razão cíclica
S_1	Interruptor S_1
L_r	Indutor ressonante
C_r	Capacitor ressonante
V_i	Tensão de entrada
L_1	Indutor de entrada
L_2	Indutor de saída
i_{L1max}	Corrente máxima no indutor de entrada
V_{CM}	Tensão no capacitor C_M
V_{CS}	Tensão no capacitor C_S
V_o	Tensão de saída
n	Relação de transformação
L_{eq}	Indutor equivalente
i_{Ls}	Corrente no secundário
i_{Lp}	Corrente no primário
i_{CS}	Corrente no capacitor C_S
i_{CM1}	Corrente no capacitor C_{M1}
i_{L1min}	Corrente mínima no indutor de entrada
C_{o1}	Capacitor de saída
C_{o2}	Capacitor de saída
V_{CM1}	Tensão no capacitor C_{M1}
K_p	Ganho proporcional
K_i	Ganho integral
K_d	Ganho derivativo
A_e	Área da coluna central do núcleo utilizado
A_w	Área da janela do núcleo
AP	Produto de áreas do núcleo do indutor de entrada
u	Possibilidade de execução

SUMÁRIO

1 INTRODUÇÃO	18
1.1 OBJETIVOS	25
1.2 PUBLICAÇÃO	26
1.3 ESTRUTURA DO DOCUMENTO	26
2 TECNOLOGIAS DE COMUTAÇÃO SUAVE	29
2.1 COMUTAÇÕES ZCS E ZVS	30
2.1.1 Comutação ZCS	31
2.1.2 Comutação ZVS	33
2.1.2.1 Conversor boost semi-ressonante ZVS FM	33
2.1.3 Células de comutação ZVS PWM - grampeamento Ativo	35
2.1.4 Conversor boost com comutação ZVRT	37
2.2 CONVERSORES ZVT	39
2.3 CIRCUITOS <i>SNUBBERS</i> NÃO DISSIPATIVOS	42
2.4 COMUTAÇÃO - SiC / GaN	46
2.5 DISCUSSÃO SOBRE AS TÉCNICAS DE COMUTAÇÃO SUAVE APRESENTADAS	47
3 CONVERSOR SEPIC MODIFICADO ZVRT	52
3.1 ETAPAS DE OPERAÇÃO	55
3.2 ANÁLISE MATEMÁTICA	62
3.2.1 Comutação suave	65
3.3 CONVERSOR SEPIC MODIFICADO ZVRT - METODOLOGIA E EXEMPLO DE PROJETO	67
3.3.1 Razão Cíclica	67
3.3.2 Resistência de Carga	67
3.3.3 Indutores L_1 e L_2	68
3.3.4 Capacitores C_S e C_M	68
3.3.5 Esforços de corrente e tensão	69
3.3.6 Interruptores S_1 e S_2	69
3.3.7 Diodo de saída - D_o	70
3.3.8 Capacitores C_S e C_M	70
3.4 RESULTADOS DE SIMULAÇÃO	71
3.5 RESULTADOS EXPERIMENTAIS	74
3.5.1 Análise das Perdas	79
3.5.2 Rendimento	80
4 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO	84
4.1 ETAPAS DE OPERAÇÃO	86
4.2 ANÁLISE MATEMÁTICA	96
4.2.1 Comutação suave	102
4.3 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO	

MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO -	
METODOLOGIA E EXEMPLO DE PROJETO	106
4.3.1 Razão Cíclica	106
4.3.2 Resistência de Carga	107
4.3.3 Indutor de entrada	107
4.3.4 Acoplamento magnético	108
4.3.5 Capacitores - C_{M1} , C_S e C_{S3}	108
4.3.6 Período Ressonante	108
4.3.7 Esforços de corrente e tensão	109
4.4 RESULTADOS DE SIMULAÇÃO	112
4.5 RESULTADOS EXPERIMENTAIS	116
4.5.1 Análise das Perdas	124
4.6 RENDIMENTO	125
5 CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO	
SÉRIE E <i>SNUBBER</i> NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL ...	128
5.1 ETAPAS DE OPERAÇÃO	133
5.2 ANÁLISE MATEMÁTICA	140
5.3 CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO	
SÉRIE E <i>SNUBBER</i> NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL -	
METODOLOGIA E EXEMPLO DE PROJETO	145
5.3.1 Razão Cíclica	146
5.3.2 Resistência de Carga	146
5.3.3 Indutores de entrada	147
5.3.4 Acoplamento magnético - L_p e L_s	148
5.3.5 Capacitores - C_{M1} , C_{S1} e C_{S2}	148
5.3.6 Esforços de corrente e Tensão	148
5.4 RESULTADOS DE SIMULAÇÃO	152
5.5 RESULTADOS EXPERIMENTAIS	157
5.6 ANÁLISE DAS PERDAS	166
5.7 RENDIMENTO	169
6 ANÁLISE DINÂMICA	171
6.1 CONVERSOR SEPIC MODIFICADO - COMUTAÇÃO DISSIPATIVA	171
6.2 CONVERSOR SEPIC MODIFICADO ZVRT	175
6.2.1 Projeto compensador - conversor SEPIC modificado ZVRT	177
6.2.2 Resultados Experimentais - Sistema de Controle	181
6.3 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO	
MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO	185
6.3.1 Projeto compensador - conversor SEPIC modificado ZVRT com acoplamento	
magnético série e célula multiplicadora de tensão	187
6.4 RESULTADOS EXPERIMENTAIS - SISTEMA DE CONTROLE	191
7 CONCLUSÕES GERAIS	195
REFERÊNCIAS	198
8 APÊNDICE	202
8.1 DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO	
ZVRT	202
8.1.1 Dimensionamento do indutor de entrada	202

8.1.2	Dimensionamento do Indutor de Saída	204
8.2	DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO	205
8.2.1	Dimensionamento do indutor de entrada	206
8.2.2	Dimensionamento dos indutores acoplados	208
8.3	DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO SÉRIE E <i>SNUBBER</i> NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL	209
8.3.1	Dimensionamento do indutor de entrada	210
8.3.2	Dimensionamento dos indutores acoplados	212

1 INTRODUÇÃO

O consumo de energia é um tema de muita importância e preocupação a nível mundial, dado que a crescente demanda por energia vem se intensificando a cada ano, devido a diversos fatores, como: aumento da capacidade produtiva, transmissão e distribuição de energia elétrica, transportes, conversão de energia entre outros fatores. Portanto, é necessário que sejam desenvolvidas tecnologias que façam essa geração e/ou conversão da maneira mais eficiente possível. A geração e o consumo de energia no mundo estão vinculados em sua grande parte as fontes não renováveis de energia, como: petróleo, carvão mineral e gás natural que além de poluentes, estão se esgotando. Estes combustíveis fósseis liberam na atmosfera gases, como: dióxido de enxofre e gás carbônico responsáveis pela chuva ácida e efeito estufa, respectivamente. Portanto, como a demanda por energia é cada vez maior em todo o mundo, as emissões de gás carbônico propendem a um aumento significativo caso não se busque outra alternativa energética.

As energias renováveis já possuem uma parcela considerável na matriz energética em diversos países e nota-se que o investimento em energias renováveis tende a crescer exponencialmente nas próximas décadas. Na Europa, segundo especialistas da Ember, no ano de 2022 devido a invasão da Ucrânia pela Rússia houve uma escassez de gás natural, pois tal combustível fóssil era fornecido pela Rússia a diversos países europeus, logo tal fato acarretou a alta dos preços deste tipo de combustível não renovável. Deste modo, os países da União Européia que tiveram que diminuir drasticamente a quantidade de gás natural importado da Rússia, encontraram a solução ou, pelo menos a mitigação dos seus problemas utilizando tanto a energia eólica quanto a solar para superar tal crise energética. Pela primeira vez, um quinto da eletricidade produzida na União Européia foi obtida através das fontes renováveis de energia solar e eólica. Em relação aos países europeus líderes em geração de energia solar 2022, pode-se destacar a Holanda e a Espanha que geraram 14 % e 12 % de sua eletricidade a partir da energia solar. Além disso, destaca-se que neste mesmo ano vinte países da União Européia estabeleceram novos recordes de participação solar em 2022, sendo os cinco países principais Alemanha, Espanha, Polónia, Holanda e França (JONES *et al.*, 2023).

O Brasil é o maior mercado de energia da América Latina e apesar de seu grande potencial de geração de energia através de fontes renováveis, o investimento ainda fica aquém se comparado com países de 1º mundo e a China em energias do tipo solar e eólica. A matriz energética brasileira é predominante renovável devido ao grande potencial hidrelétrico do país. Todavia é essencial que essa matriz energética seja menos dependente deste tipo de energia, pois em períodos de escassez de chuvas os custos de geração se tornam elevados.

Segundo a ANEEL (ANEEL - Agência Nacional de Energia Elétrica), o Brasil inicia o ano de 2023 com uma potência instalada de 205 gigawatts, as energias solar e eólica correspondem a aproximadamente 11,2% e 11,1% da matriz energética brasileira, já a hidráulica corresponde a 51,3%. Portanto, nota-se que há um grande espaço para crescimento das energias renováveis no país, mas isso exige investimento e políticas que busquem incentivar a diminuição de custos associados a essas tecnologias.

A busca por novas fontes de energia e melhor aproveitamento no processo de conversão de energia das fontes já existentes é incessante, tanto no meio acadêmico quanto na indústria. Portanto, é necessário buscar opções que contemplem tecnologias não poluentes que contribuam para o aproveitamento de maneira mais eficiente da energia. Nesse âmbito, dando como exemplo as energias renováveis, com exceção da energia hidráulica que já é largamente utilizada, têm-se algumas fontes de energia, como: energia eólica e solar que vem crescendo bastante nos últimos anos e necessitam de tecnologias de conversão de energia com uma alta eficiência energética. Uma tecnologia amplamente empregada na conversão de energia são os conversores CC-CC não isolados. Conforme apresentado por (BARBI; MARTINS, 2006), seis deles conhecidos como conversores básicos são mais difundidos. O conversor abaixador buck, elevador boost e conversores abaixador/elevador buck-boost, SEPIC, Zeta e CUK são utilizados em diversos processos como na conversão CC-CC e conversão CA-CC, os quais se destacam os retificadores com elevado fator de potência presentes nas fontes de alimentação de diversos equipamentos. A aplicação destes conversores não só para a geração de energia, mas também no processamento da energia disponível de forma mais eficiente e com menores perdas é um foco permanente de pesquisa.

Recentemente, um novo conversor CC-CC foi proposto por (MELO *et al.*, 2010) e (GULES *et al.*, 2014), chamado de SEPIC modificado. Este conversor diferencia-se dos anteriores por ser um conversor exclusivamente elevador, mas com ganho estático maior do que o dos conversores básicos. O ganho estático, para valores elevados de razão cíclica, é aproximadamente o dobro do conversor boost clássico que é o conversor elevador básico de maior ganho. O conversor SEPIC modificado também se destaca pelo reduzido

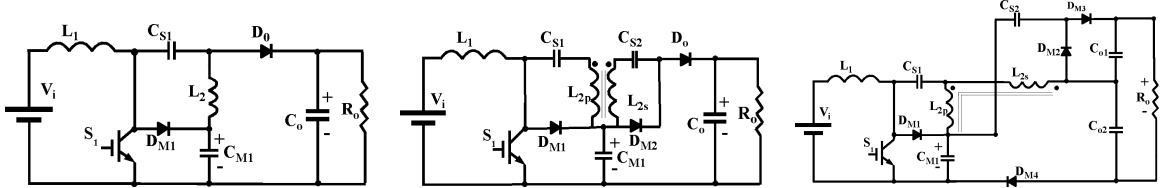
esforço de tensão quando comparado com as topologias básicas. Estas características qualificam esta nova topologia como uma solução de alto desempenho para algumas aplicações específicas tais como: - Fontes renováveis de energia, como apresentado em (GULES *et al.*, 2014), (KRAVETZ; GULES, 2016), (MORADPOUR *et al.*, 2018) e (HASANPOUR *et al.*, 2019); - Retificadores com elevado fator de potência, como apresentado em (MELO *et al.*, 2010), (BIANCHIN *et al.*, 2015), (GABRI *et al.*, 2015); - Sistema de iluminação a LED (LED - *Light Emission Diode*), como apresentado por (WANG *et al.*, 2019); - Acionamento de máquinas, como apresentado por (VISWANATHAN; SEENITHANGOM, 2018). Entretanto, por ser uma estrutura recente, ainda existem avanços tecnológicos a serem desenvolvidos de forma a melhorar o desempenho desta topologia em diferentes aplicações.

Um desenvolvimento ainda pouco explorado no conversor SEPIC modificado é a aplicação de técnicas para a redução das perdas por comutação. A topologia original apresenta comutação dissipativa, a qual aumenta as perdas a medida que se eleva a frequência de comutação do conversor. Em aplicações, como fontes renováveis de energia, que em alguns casos possuem baixa tensão de entrada CC e fontes em que a geração de energia é intermitente, como é o caso de módulos fotovoltaicos (CABRAL *et al.*, 2013). Este tipo de aplicação requer a operação com elevada frequência de comutação para redução do peso e volume dos elementos magnéticos. Com o advento da tecnologia *wide band gap*, elevados valores de frequência podem ser alcançados mesmo operando com comutação dissipativa. No entanto, o uso desta tecnologia implica o uso de placas de circuito impresso com *layout* mais elaborado e robusto, além do uso de componentes SMD (SMD - *Surface Mounted Device*) para diminuição das perdas associadas as indutâncias e capacitâncias parasitas.

Sabe-se que uma estrutura que possui elevadas perdas por comutação, mesmo que tal topologia apresente elevado ganho estático intrínseco, como é o caso de (GULES *et al.*, 2014) e (KRAVETZ; GULES, 2016), tem seu uso inviabilizado em aplicações que exijam a operação com elevada frequência de comutação. Deste modo, o desenvolvimento e utilização de técnicas de comutação suave no conversor SEPIC modificado é essencial, e é um dos focos de estudo a serem realizados nesta tese, permitindo o desenvolvimento de conversores que possam ser utilizados em aplicações de elevado rendimento e elevada frequência de comutação. Existem diferentes técnicas ativas de comutação suave, com a inclusão de chaves controladas e utilizando modulações específicas. Também existem técnicas passivas de comutação suave, com a adição de elementos não comandados compondo circuitos de ajuda a comutação conhecidos como circuitos *snubbers* não dissipativos. Outra alternativa é a utilização do conversor compondo a operação no modo ressonante, a qual pode permitir a operação com elevada frequência e com comutação suave. Outros desenvolvimentos podem ser aplicados para

aumentar a a tensão de saída e a frequência de comutação, como a integração e acoplamento dos elementos magnéticos utilizando um único núcleo magnético. Em aplicações de elevado ganho estático tem-se utilizado a estrutura do conversor SEPIC modificado associado a técnicas de elevação de ganho tais como indutores acoplados e multiplicadores de tensão atingindo, na prática ganhos de tensão acima de vinte vezes, como apresentado em (KRAVETZ; GULES, 2016), (MORADPOUR *et al.*, 2018) e (HASANPOUR *et al.*, 2019). No entanto, o conversor SEPIC modificado e diversas de suas variações, conforme apresentado na Figura 1, apesar de serem topologias de alto ganho estático intrínseco apresentam comutação dissipativa, seja no bloqueio e/ou na entrada em condução do interruptor ativo e este fato limita sua utilização em aplicações que exijam operação com elevada frequência de chaveamento. Portanto, as técnicas de comutação suave, sejam elas ativas ou passivas são uma alternativa para que seja possível a elevação da frequência de chaveamento com perdas reduzidas nos semicondutores. Uma observação importante a se fazer sobre a operação de um dado conversor com comutação dissipativa e elevada frequência de chaveamento, é que a tecnologia *wide band gap* permite tal operação, deste conversor em questão, que venha utilizar tais componentes. Todavia, este fato não impede a utilização de técnicas de comutação suave em topologias que utilizem semicondutores com tecnologia *wide band gap*, dado que os circuitos de comutação suave contribuem para a limitação das derivadas abruptas de tensão e corrente e redução dos problemas de EMI (EMI - *Electromagnetic Interference*).

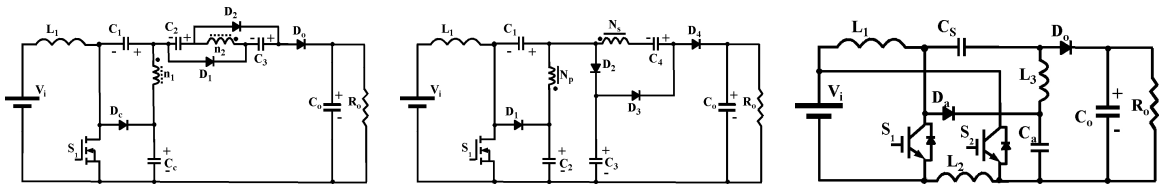
Figura 1 - Conversores baseados na topologia SEPIC modificado com comutação dissipativa.



(a) Conversor SEPIC modificado. Referência: (GULES *et al.*, 2014).

(b) Conversor SEPIC modificado com acoplamento magnético paralelo. Referência: (GULES *et al.*, 2014).

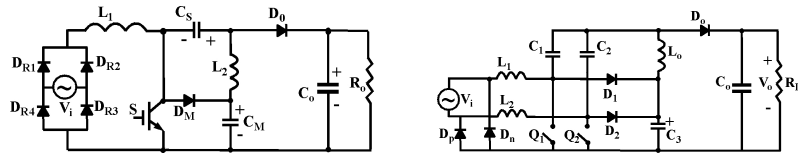
(c) Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão. Referência: (KRAVETZ; GULES, 2016).



(d) Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão. Referência: (HASANPOUR *et al.*, 2019).

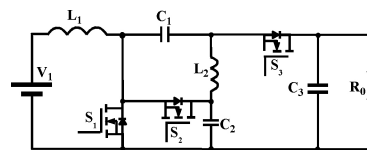
(e) Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão. Referência: (MORADPOUR *et al.*, 2018).

(f) Conversor SEPIC modificado com indutor chaveado. Referência: (ANSARI; MOGHANI, 2019).



(g) Retificador PFC com conversor SEPIC modificado. Referência: (MELO *et al.*, 2010).

(h) Retificador bridgless PFC com conversor SEPIC modificado. Referência: (GABRI *et al.*, 2015).



(i) Conversor SEPIC modificado bidirecional. Referência: (HIRTH *et al.*, 2021).

Fonte: Autoria Própria

Sabe-se que o conversor apresentado na Figura 1.(a) é utilizado como estrutura base para as demais topologias apresentadas acima, as quais são propostas em algumas aplicações, como: fontes renováveis de energia (GULES *et al.*, 2014), (MORADPOUR *et*

al., 2018), (HASANPOUR *et al.*, 2019), (KRAVETZ; GULES, 2016), (ANSARI; MOGHANI, 2019), retificadores de alto desempenho ((MELO *et al.*, 2010), (GABRI *et al.*, 2014), (GABRI *et al.*, 2015) e (BIANCHIN *et al.*, 2015)), carregadores de bateria (KUSHWAHA; SINGH, 2019), sistemas de acionamento de motores (VISWANATHAN; SEENITHANGOM, 2018), Sistema de iluminação a LED (WANG *et al.*, 2019) e conversores bidirecionais com alta taxa de conversão (HIRTH *et al.*, 2021).

O conversor SEPIC modificado pode ser utilizado em aplicações que exigem uma estrutura de alto ganho estático intrínseco e reduzidos esforços de tensão. Em aplicações relativas a fontes renováveis de energia, esta topologia é utilizada devido as características citadas e a alta eficiência da estrutura em frequências não muito elevadas. É importante destacar que sendo necessário o aumento do ganho estático, pode-se adicionar à estrutura técnicas elevadoras de tensão que além de aumentar a tensão de saída, podem vir a fornecer comutação suave na entrada em condução do interruptor e redução da recuperação reversa nos diodos, como no caso da técnica de indutores acoplados.

Conforme apresentado em (MELO *et al.*, 2010), retificadores de alto desempenho geralmente utilizam a estrutura boost clássica, no entanto, para aplicações com entrada de tensão universal considerando os casos em que a tensão de entrada é baixa, o rendimento pode ser prejudicado. Neste cenário, o SEPIC modificado surge como uma alternativa interessante, visto que opera com reduzidos esforços de tensão no interruptor, corrente de entrada com ondulação inferior ao conversor boost clássico e ganho estático $(1+D)$ vezes maior, sabendo que o parâmetro D é a razão cíclica do conversor. Em (MELO *et al.*, 2010) é apresentado uma análise detalhada dos conversores boost com e sem snubber e de uma variação do conversor SEPIC modificado. O estudo em questão evidencia que a estrutura derivada do SEPIC modificado possui diversas vantagens em relação aos conversores boost, como: maior ganho estático para operação com a faixa de tensão de entrada mais baixa, operação de maior eficiência com a menor tensão de entrada, menor ondulação de corrente de entrada e fácil integração com snubber não dissipativos. Ainda tratando-se dos retificadores de alto desempenho, a topologia SEPIC modificado *bridgeless*, conforme apresentado em (GABRI *et al.*, 2015), é uma alternativa interessante aos demais retificadores de ponte completa de diodos, pois diminui as perdas por condução do conversor, mas também apresenta todas as comutações dissipativas.

Em sistemas de acionamento de motores (VISWANATHAN; SEENITHANGOM, 2018) a topologia SEPIC modificado é utilizada em conjunto com um barramento de tensão, dado que para reduzir a pulsação do torque de maneira adequada, um circuito seletor de tensão de barramento é usado para aplicar a tensão regulada por este conversor em um intervalo de

comutação. Basicamente a topologia SEPIC modificado tem a função de ajustar a tensão de barramento a partir da velocidade de rotação do motor.

Conforme apresentado em (KUSHWAHA; SINGH, 2019), carregadores de bateria podem fazer uso do conversor SEPIC modificado no estágio retificador de entrada, dado que as características desta topologia, como: reduzidos esforços de tensão nos semicondutores, alto ganho estático com reduzida razão cíclica e baixa ondulação da corrente de entrada, menor que a do boost clássico, são atributos relevantes para este tipo de aplicação.

Uma aplicação recente apresentada em (WANG *et al.*, 2019) mostra o SEPIC modificado na configuração semi-ressonante operando na frequência de 1 MHz, devido a comutação ZVS (*ZVS - Zero Voltage-Switching*) no interruptor, sendo utilizado em um sistema de iluminação a LEDs para faróis automotivos. É importante destacar que até o momento esta é a única estrutura encontrada na literatura com comutação suave do SEPIC modificado.

Por fim, o conversor SEPIC modificado também pode operar na configuração bidirecional com alta taxa de conversão. As topologias bidirecionais podem ser isoladas ou não-isoladas, contudo a opção não-isolada é interessante devido as menores perdas e ao menor custo associado. Todavia, mesmo a configuração sem transformador possui um custo mais elevado em relação as topologias unidirecionais devido ao maior número de interruptores que precisam ser utilizados, além da maior complexidade do sistema de comando. A topologia SEPIC modificado bidirecional apresenta maior complexidade que os conversores bidirecionais convencionais, porém opera com uma taxa de conversão mais elevada e com menores esforços de tensão (HIRTH *et al.*, 2021).

Contudo, ao se verificar o número de conversores CC-CC bidirecionais de elevado ganho, não isolados que operem com um número reduzido de interruptores, (interruptores ≤ 4) constata-se que não há grande número de topologias propostas. No entanto, alguns trabalhos como (SHREELAKSHMI *et al.*, 2019), (FARDOUN *et al.*, 2011) e (ZHANG *et al.*, 2018) apresentam topologias de elevado ganho que possuem diversas vantagens, como por exemplo, a baixa ondulação de corrente que proporciona, o aumento da vida útil de um dado banco de baterias. As principais áreas de aplicação das topologias bidirecionais são: veículos elétricos, aplicações aeroespaciais, *smart grid* entre outras, conforme (FOROUZESH *et al.*, 2017).

As topologias apresentadas na Figuras 1.(b). 1.(c), 1.(d) e 1.(e) empregam as técnicas elevadoras de tensão utilizando indutores acoplados e células multiplicadoras de tensão. A técnica indutores acoplados permite a elevação da tensão de saída, além disso proporciona comutação suave ZCS (*ZCS - Zero Current-Switching*) na entrada em condução dos interruptores devido ao parâmetro indutância de dispersão que é intrínseco a esta estratégia

de elevação de ganho. A técnica capacitor chaveado pode ser uma alternativa aos indutores acoplados, dado que pode ser cascadeada, mas também pode trabalhar em conjunto com a técnica indutor acoplado. Esta permite o aumento da tensão de saída e a possibilidade de reduzir os picos de tensão nos semicondutores causados pela indutância de dispersão dos indutores acoplados. Entretanto, apesar das vantagens citadas e poder operar com uma frequência de comutação mais elevada em relação ao conversor SEPIC modificado, o bloqueio do interruptor ainda continua sendo dissipativo. Desta forma, ao se consultar a literatura e baseando-se nos conversores desenvolvidos até o momento que tem como base o SEPIC modificado, verifica-se que ainda existem diversas contribuições que podem ser desenvolvidas, como por exemplo, a aplicação de técnicas para a redução de perdas por comutação. Desta forma, tem-se a possibilidade de desenvolver conversores que possuem tanto características estáticas como o rendimento e as dinâmicas superiores a estrutura SEPIC modificado e suas variações que apresentam comutação dissipativa.

1.1 OBJETIVOS

Esta tese tem como objetivo geral desenvolver técnicas de comutação suave aplicadas ao conversor SEPIC modificado e a algumas de suas variações topológicas, visando melhorar algumas características de operação destas estruturas como redução de perdas, elevação do rendimento e operação com elevada frequência de comutação.

Neste sentido definem-se objetivos específicos para o desenvolvimento do trabalho os quais são:

- Realizar a análise teórica de diferentes técnicas de comutação suave, passivas e ativas, de forma a permitir a operação com elevada frequência de comutação sem comprometer o rendimento;
- Propor a operação com comutação suave para o conversor SEPIC modificado e suas variações;
- Implementar protótipos para validação da análise teórica e simulação dos conversores propostos;
- Realizar a análise teórica de aplicações com elevada diferença entre a tensão de entrada e a tensão de saída;

- Desenvolver topologias derivadas do SEPIC modificado que permitam a utilização de técnicas elevadoras de ganho com rendimento elevado em comparação as estruturas com comutação dissipativa;
- Análisar as questões dinâmicas e de controle dos conversores propostos, tanto em malha aberta quanto em malha fechada;
- Propor controladores adequados para operação em malha fechada dos conversores propostos;
- Implementar protótipos operando em malha fechada para validação da análise teórica e simulação;
- Empregar as soluções desenvolvidas e consolidadas em aplicações de elevado rendimento, ou seja, eficiência maior que 94 %, nas áreas de fontes renováveis, retificadores, entre outras.

1.2 PUBLICAÇÃO

Até o momento os resultados alcançados com a elaboração desta tese, originaram um artigo científico em periódico da área. O periódico foi publicado em uma edição regular "*IEEE Journal of Emerging and Selected Topics in Power Electronics*".

- *F. I. Kravetz and R. Gules, "Soft-Switching High Static Gain Modified SEPIC Converter," in IEEE Journal of Emerging and Selected Topics in Power Electronics, v.9, n.6, p.6739-6747, Dec 2021. ISSN 2168-6785, doi: 10.1109/JESTPE.2021.3079573.*

1.3 ESTRUTURA DO DOCUMENTO

No primeiro capítulo inicialmente é dado um panorama geral do uso de alguns tipos de energias renováveis em alguns países nos últimos anos, mostrando a relevância do tema e o porquê os estudos nesta área se justificam. Em um segundo momento são discutidas as aplicações do conversor SEPIC modificado, apresentado de forma resumida as principais vantagens e desvantagens desta estrutura. Em relação as limitações da topologia citada e de suas variações topológicas com comutação dissipativa, tais restrições norteiam o estudo desta

tese, onde são propostas técnicas de comutação que visam melhorar a operação e eficiência deste conversor. É apresentado também os principais objetivos do trabalho e publicações realizadas.

No segundo capítulo são discutidas algumas das tecnologias de comutação suave mais utilizadas em conversores CC-CC não isolados, dado que tais tecnologias podem vir a fornecer a comutação suave tanto na entrada em condução quanto no bloqueio dos semicondutores, podendo estas comutações ser ZCS ou ZVS. Portanto, para um melhor entendimento e compreensão são apresentados diversos conversores que tem como estrutura base a topologia boost clássico, com adição de técnicas que permitem a comutação suave no(s) interruptor(es). Destaca-se que o estudo da comutação suave por meio da topologia boost clássico justifica-se devido a entrada do conversor SEPIC modificado ser também um conversor boost.

No terceiro capítulo é discutida a primeira topologia desenvolvida neste trabalho, o conversor SEPIC modificado ZVRT. É apresentada também toda análise estática para este conversor, como: etapas de operação, análise matemática, discussões sobre a comutação suave na topologia em questão, além dos resultados de simulação e experimentais.

No quarto capítulo é apresentada a segunda topologia desenvolvida neste trabalho, sendo esta uma variação do conversor SEPIC modificado e uma evolução do conversor proposto em (KRAVETZ; GULES, 2016). Neste capítulo também está contida toda a análise da topologia, desde o princípio de operação até os resultados experimentais e discussões.

No quinto capítulo é apresentada a terceira topologia desenvolvida neste trabalho, sendo esta também uma variação da estrutura SEPIC modificado, o conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial. Ressalta-se que esta topologia em questão processa o dobro da potência e possui um ganho estático superior aos demais conversores apresentados neste trabalho. Este capítulo compreende toda a análise, verificação e discussão da topologia em pauta, desde as etapas de operação até os resultados experimentais.

No sexto capítulo têm-se a análise dinâmica dos conversores apresentados e discutidos nos capítulos 3 e 4 deste trabalho. Destaca-se que o conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial apresentado no capítulo 5 não tem sua análise dinâmica realizada, pois a técnica de comutação suave utilizada, o *snubber* não dissipativo formado por componentes passivos, tem comportamento rápido e não altera significativamente o desempenho dinâmico em relação ao conversor apresentado em (KRAVETZ; GULES, 2016). A sequência adotada para apresentação destes dados consiste no modelo matemático utilizado para obtenção da função de transferência, validação do modelo matemático por meio de simulação numérica e projeto do compensador. Por fim é realizado

um degrau de carga em malha fechada para comprovação experimental do funcionamento do controlador adotado.

2 TECNOLOGIAS DE COMUTAÇÃO SUAVE

Neste capítulo é apresentada a revisão bibliográfica sobre as tecnologias de comutação suave mais utilizadas em conversores CC-CC não isolados elevadores de tensão. Na eletrônica de potência os dispositivos responsáveis por controlar o fluxo de potência são os interruptores, sendo que com o passar dos anos surgiu a necessidade de interruptores mais eficientes e rápidos, assim chegou-se ao desenvolvimento dos interruptores eletrônicos a estado sólido.

Na área de conversores de energia, normalmente tenta-se alcançar um alto rendimento das topologias e, considerando o nicho correspondente aos conversores CC-CC não-isolados, isso não é diferente. Porém geralmente têm-se comutações dissipativas no(s) interruptor(es) que acabam causando perdas significativas além de interferência eletromagnética, dependendo da frequência de operação. Existem alternativas para mitigar esses efeitos, como os circuitos *snubbers* que reduzem as perdas por comutação no interruptor, e circuitos auxiliares ativos que também são desenvolvidos para que todas as comutações ocorram de forma suave, sem perdas no processo de comutação.

Os conversores CC-CC são largamente empregados em diversas aplicações, como: fontes renováveis de energia, aplicações veiculares, fontes chaveadas entre outras. Considerando as aplicações em energias renováveis que utilizam conversores CC-CC não isolados, tais aplicações requerem topologias que operem com elevada frequência de chaveamento para diminuição do peso e volume dos elementos magnéticos. No entanto, conversores utilizados em aplicações deste tipo usualmente operam com elevada tensão, corrente e frequência (CHENG *et al.*, 2021). Os conversores boost, buck-boost, Cuk, SEPIC, Zeta podem ser utilizados em aplicações relacionadas a energias renováveis, no entanto, exigem que se utilizem tecnologias/soluções que permitam a diminuição das perdas por comutação nos interruptores e diodos a níveis insignificantes.

O problema da comutação dissipativa no bloqueio e/ou na entrada em condução do(s) interruptor(es) também é presente em conversores que possuem alto ganho estático intrínseco, como é o caso do conversor SEPIC modificado e algumas de suas variações, conforme

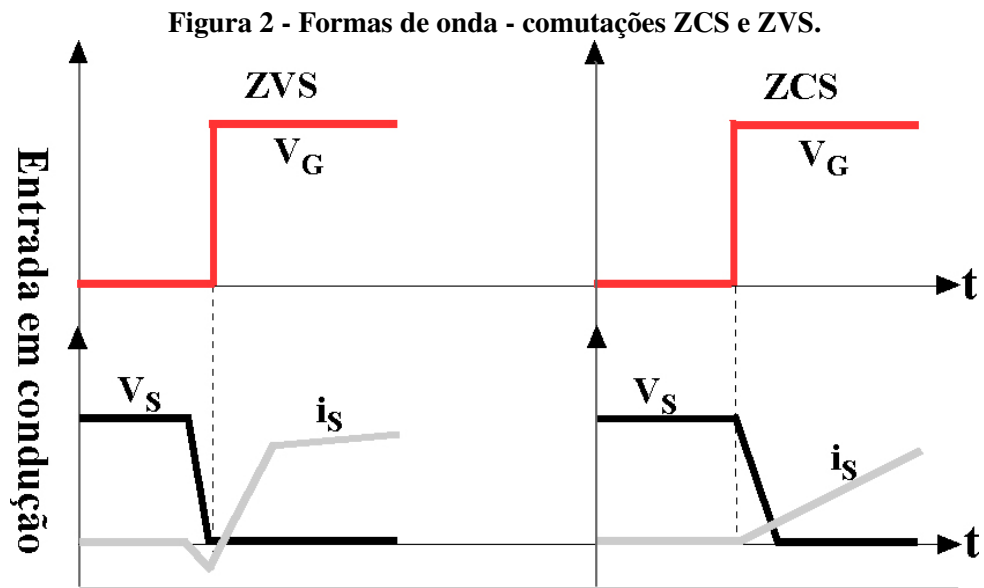
apresentado na Figura 1.

Os conversores apresentados em 1.(a), 1.(f), 1.(g) e 1.(h) apresentam todas as comutações dissipativas e, conseqüentemente problemas como corrente de recuperação reversa nos diodos em CCM (CCM - *Continuous Conduction Mode*), fato que limita a elevação da frequência de chaveamento, por conseqüência restringe a redução do peso e volume dos elementos magnéticos. Além disso, a operação com comutação dissipativa pode gerar problemas de interferência eletromagnética, conseqüentemente prejudica o rendimento das estruturas limitando a gama de aplicações das estruturas em questão. As estruturas apresentadas em 1.(b), 1.(c), 1.(d) e 1.(e) possuem comutação ZCS na entrada em condução do interruptor S_1 , tal característica possibilita a redução da corrente de recuperação reversa nos diodos devido à indutância de dispersão fornecida pelo acoplamento magnético, porém o bloqueio do interruptor S_1 é dissipativo. Neste capítulo primeiramente são apresentadas alguns tipos de tecnologias de comutação suave aplicadas ao conversor boost clássico visando a redução das perdas.

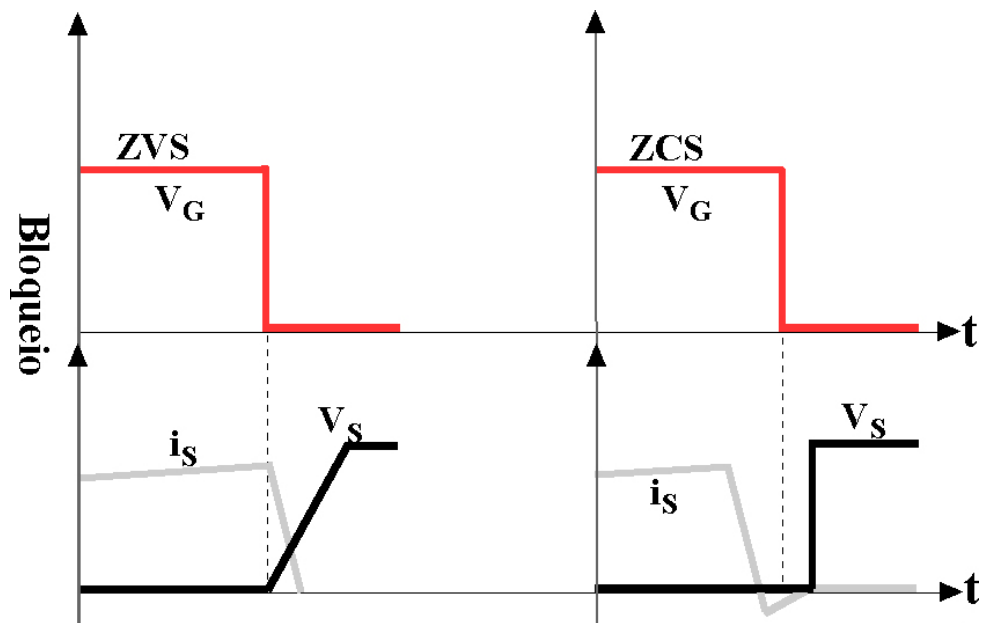
2.1 COMUTAÇÕES ZCS E ZVS

Para a exemplificação do estudo das tecnologias de comutação suave tomar-se-á como padrão o interruptor MOSFET (MOSFET - *Metal Oxide Semiconductor Field Effect Transistor*) que é um semicondutor controlado por uma tensão aplicada entre os terminais *Gate* e *Source*. A comutação suave para este semicondutor pode ser ZCS ou ZVS podendo ocorrer tanto na entrada em condução quanto no bloqueio do interruptor, diminuindo as perdas do conversor e aumentando a eficiência.

As perdas por comutação podem ser reduzidas se a tensão ou a corrente no(s) interruptor(es) forem mantidas em níveis reduzidos no instante da comutação, entrada em condução e bloqueio, dando origem às denominações ZCS (*Zero Current Switching*) para a comutação com corrente nula e ZVS (*Zero Voltage Switching*) para a comutação com tensão nula. A Figura 2 apresenta as comutações ZVS e ZCS tanto na entrada em condução quanto no bloqueio de um dado interruptor.



(a) Entrada em condução - comutações ZCS e ZVS.



(b) Bloqueio - comutações ZCS e ZVS.

Fonte: Adaptado de: (CHENG *et al.*, 2021)

2.1.1 COMUTAÇÃO ZCS

A comutação ZCS, conforme verifica-se na Figura 2 pode ser alcançada tanto na entrada em condução quanto no bloqueio de um dado interruptor. A entrada em condução sob comutação ZCS de um interruptor MOSFET ocorre devido a redução do d_i/d_t do interruptor. Já o bloqueio de um interruptor sob comutação ZCS ocorre com a inversão da corrente, fazendo com que o diodo intrínseco do MOSFET entre em condução. Neste ponto, cabe ressaltar que a

entrada em condução ou o bloqueio de um determinado interruptor pode ocorrer com comutação suave, no entanto, tal comutação pode ser verdadeira, ou seja, não há cruzamento entre as curvas de tensão e corrente no momento da comutação ou falsa onde existe tal sobreposição entre as formas de onda de tensão e corrente (AHMED *et al.*, 2017). Deste modo, ao se verificar a Figura 2, constata-se que o bloqueio sob comutação ZCS é chamada de comutação verdadeira, pois o diodo íntinseco do interruptor conduz e não há tensão ou corrente sobre o dispositivo. Já a entrada em condução sob comutação ZCS é chamada de comutação falsa, pois existe tensão e corrente no momento da comutação, logo, se há uma tensão sobre os terminais de um dado interruptor, a carga armazenada nas capacitâncias internas é dissipada sobre o componente no momento da comutação, ocasionando perdas, sendo este fenômeno mais significativo em frequências elevadas. Ressalta-se que a ocorrência da comutação falsa não significa que as perdas no momento da comutação do interruptor sejam significativas, ao contrário, existe uma sobreposição entre tensão e corrente, no entanto, os valores destas grandezas são reduzidos.

A entrada em condução ou o bloqueio de um interruptor MOSFFET sob comutação ZCS, sem o uso de interruptores auxiliares, pode ser obtida utilizando soluções como conversores quase-ressonantes, circuitos *snubber* passivos não dissipativos, circuitos auxiliares de comutação que utilizam somente indutores, capacitores e diodos e diferentes tipos de modulação. Em relação as topologias quase-ressonantes e ressonantes, tem-se que as perdas por comutação destes conversores podem ser muito reduzidas em relação aos conversores PWM (PWM, do inglês, *Pulse Width Modulation*), devido as suas propriedades que permitem a obtenção de comutação suave. As perdas por comutação são pequenas ou podem ser negligenciadas em conversores ressonantes, pois a corrente no(s) interruptor(es) aumentam senoidalmente a partir de zero. Deste modo, as únicas perdas a serem consideradas no momento da comutação se devem as capacitâncias intrínsecas do interruptor, fato que possibilita a tais conversores operarem com uma elevada frequência de chaveamento em relação aos conversores com comutação dissipativa, conforme discutido em (SHUAI *et al.*, 2010). No que se refere as perdas por condução do interruptor, estas são intrínsecas ao semicondutor e estão associadas ao valor eficaz da corrente, sendo que isso ocorre devido ao modelo equivalente do MOSFET em condução ser uma simples resistência. Em (KRAVETZ; GULES, 2016) é obtida a entrada em condução sob comutação ZCS do interruptor devido a indutância de dispersão fornecida pelo acoplamento magnético série. A indutância de dispersão permite limitar a taxa de crescimento da corrente, isto é, a taxa de aumento da corrente no interruptor é reduzida e a condição para obtenção da comutação ZCS é alcançada.

2.1.2 COMUTAÇÃO ZVS

De maneira análoga a comutação ZCS, a comutação ZVS apresentada na Figura 2, pode ser obtida tanto na entrada em condução quanto no bloqueio de um determinado interruptor. A entrada em condução de um interruptor MOSFET sob comutação ZVS normalmente ocorre com a condução do diodo intrínseco deste semiconductor, já o bloqueio de um interruptor MOSFET sob comutação ZVS comumente ocorre devido a redução do d_v/d_t neste componente. Deste modo, tem-se que a entrada em condução sobre o interruptor ocorre sem perdas, obtendo assim a chamada comutação verdadeira, pois não há sobreposição entre corrente e tensão no momento da comutação. O bloqueio do interruptor sob comutação ZVS apresenta perdas, pois existe uma pequena sobreposição entre tensão e corrente, logo obtém-se a chamada comutação falsa, no entanto, ressalta-se que há uma redução expressiva das perdas por comutação.

Considerando a entrada em condução de um interruptor sob comutação ZVS, tem-se que para que tal comutação ocorra de maneira adequada o diodo intrínseco do interruptor MOSFET deve participar da comutação em conjunto com um capacitor *snubber* que pode ser uma capacitância externa ou a capacitância intrínseca do interruptor a ser utilizado. O sinal de comando do interruptor deve ser aplicado durante a condução do diodo intrínseco para a operação ZVS. Portanto, nessa condição o capacitor está totalmente descarregado antes de o diodo intrínseco conduzir. Deste modo, o capacitor em paralelo ao interruptor possui tensão zero no momento em que tal interruptor entra em condução.

Em relação ao bloqueio do interruptor MOSFET sob comutação ZVS, o diodo intrínseco do interruptor não entra em condução neste momento da comutação, sendo que a capacitância em paralelo ao interruptor seja ela interna ou externa é carregada até o bloqueio efetivo do interruptor.

Na sequência são apresentados algumas técnicas aplicadas ao conversor boost, como: conversor semi-ressonante, grampeamento ativo e conversor ZVRT para obtenção da comutação ZVS seja na entrada em condução e/ou no bloqueio.

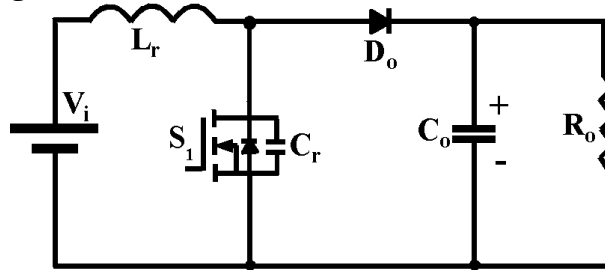
2.1.2.1 CONVERSOR BOOST SEMI-RESSONANTE ZVS FM

Em (DESCHAMPS; BARBI, 1997) foram apresentadas famílias de conversores CC-CC semi-ressonantes, sendo que uma das topologias analisadas deriva do boost clássico. O primeiro ponto a ser destacado é que tal estrutura possui pequenas mudanças em relação a estrutura base, no entanto, não há adição de novos componentes. A indutância de entrada,

representada por L_r , tem valor reduzido e a obtenção da comutação suave se dá devido a ressonância entre L_r e C_r que é a capacitância intrínseca do interruptor S_1 .

Este conversor é modulado em frequência, ou seja, sua frequência é variável sendo que a frequência de comutação é menor que a frequência de ressonância. A entrada em condução do interruptor principal ocorre no instante em que a tensão sobre este interruptor for igual a zero, já o capacitor C_r limita a derivada de crescimento da tensão quando o interruptor é bloqueado. A operação com comutação suave só pode ser alcançada e mantida no modo de condução descontínuo, fato que permite o uso deste conversor somente em aplicações de baixa potência devido aos elevados esforços de corrente. A interação entre L_r e C_r permite a operação ressonante. O funcionamento do conversor em DCM (DCM - *Discontinuous Conduction Mode*), é caracterizada pelo valor reduzido de L_r . A Figura 3 apresenta o conversor boost semi-ressonante ZVS com modulação em frequência.

Figura 3 - Conversor boost semi-ressonante ZVS FM.



Fonte: Adaptado de: Deschamps e Barbi (1997)

Para manter-se a comutação ZVS no interruptor e para que a transferência de energia transcorra normalmente a seguinte condição deve ser atendida:

$$2 < \beta < 1 + \sqrt{1 + \alpha^2} \quad (1)$$

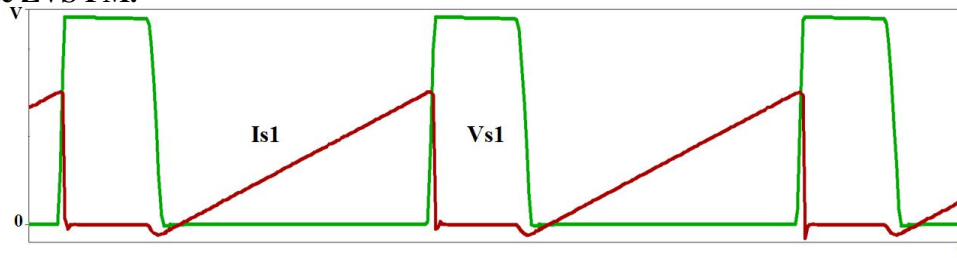
Sabendo que I_1 é a corrente de pico no indutor ressonante L_r , já o parâmetro β consiste na razão entre a tensão de saída pela tensão de entrada.

$$\beta = \frac{V_o}{V_{in}} \quad (2)$$

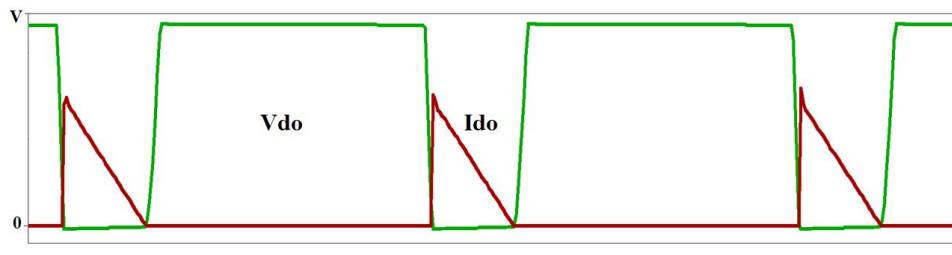
$$\alpha = \frac{i_1}{V_i} \cdot \sqrt{\frac{L_r}{C_r}} \quad (3)$$

Na sequência é apresentada a Figura 4 que é referente as tensões e correntes nos semicondutores do conversor boost semi-ressonante ZVS FM.

Figura 4 - Tensão e corrente no interruptor (S_1) e diodo de saída (D_o) - conversor boost semi-ressonante ZVS FM.



(a) Tensão e corrente - interruptor S_1 .



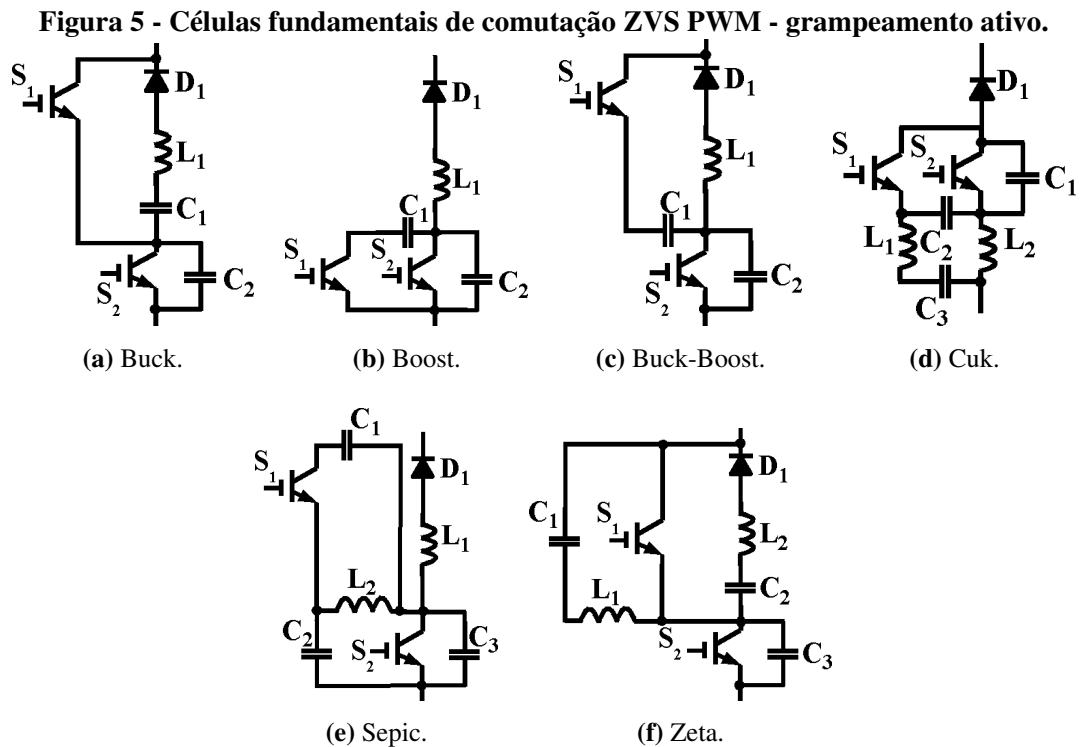
(b) Tensão e corrente - diodo de saída - D_o .

Fonte: Autoria Própria

2.1.3 CÉLULAS DE COMUTAÇÃO ZVS PWM - GRAMPEAMENTO ATIVO

Em (DUARTE, 1997) são apresentadas famílias de conversores isolados e não-isolados que utilizam a técnica de grampeamento ativo, por meio das células de comutação ZVS PWM apresentadas na Figura 5. É importante frisar que cada célula fundamental de comutação gera seis conversores básicos PWM convencionais, essas células representam a comutação de um interruptor S_1 para um interruptor passivo D_1 e vice-versa (DUARTE, 1997).

As células fundamentais apresentadas na Figura 5 permitem a utilização da técnica grampeamento ativo em conversores não isolados. A implementação de tal técnica é obtida incluindo uma chave com comando complementar e um capacitor para o grampeamento ativo. Todos os conversores têm a vantagem de apresentarem comutação suave ZVS com baixos esforços adicionais de tensão nos interruptores devido à ação de grampeamento (DUARTE, 1997).

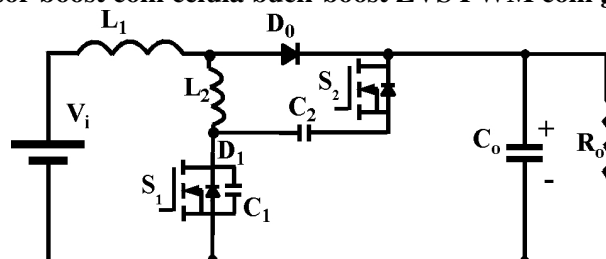


Fonte: Adaptado de: Deschamps e Barbi (1997)

O conversor boost com célula buck-boost usa a técnica de grampeamento ativo que permite a obtenção de comutação ZVS nos interruptores. O sinal de comando é complementar e a obtenção do grampeamento ativo se dá com a inclusão dos componentes L_2 , C_2 e S_2 . O conversor em questão em relação ao boost clássico tem o acréscimo dos componentes L_2 , C_2 e S_2 .

A topologia apresentada na Figura 6 utiliza a célula de comutação ZVS PWM apresentada na Figura 5.(c), no entanto, pode-se utilizar qualquer uma das células de comutação disponíveis. A comutação ZVS nos interruptores deste conversor acontece devido à carga e descarga completa do capacitor de comutação C_1 , sendo sua tensão grampeada em $V_{C2}+V_{Co}$.

Figura 6 - Conversor boost com célula buck-boost ZVS PWM com grampeamento ativo.



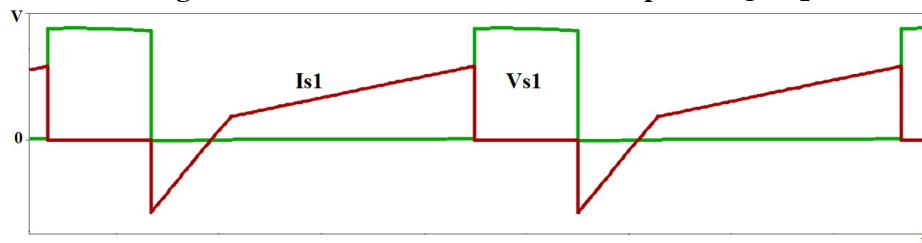
Fonte: Adaptado de: Deschamps e Barbi (1997)

Sabendo que f_s é a frequência de chaveamento e f_o é a frequência de ressonância, tem-se que a comutação ZVS é mantida até uma carga mínima, sendo que a condição apresentada na equação (4) deve ser atendida:

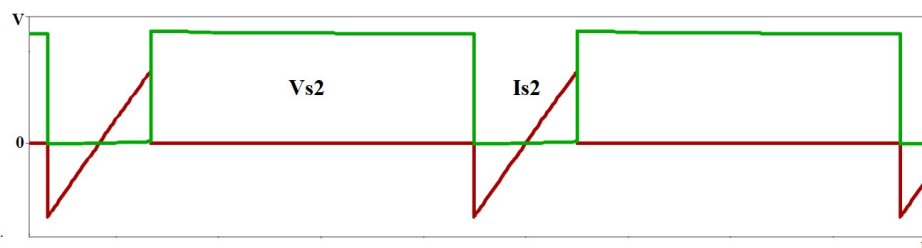
$$L_2 \cdot \frac{I_o \cdot f_s}{V_i} \geq \frac{(1-D)}{\frac{f_o}{f_s} \cdot (1-D) - 2} \quad (4)$$

A Figura 7 apresenta as tensões e correntes nos interruptores S_1 e S_2 , sendo possível observar a ocorrência da comutação ZVS tanto na entrada em condução quanto no bloqueio.

Figura 7 - Tensão e corrente nos interruptores S_1 e S_2 .



(a) Tensão e corrente - interruptor S_1 .



(b) Tensão e corrente - interruptor Interruptor S_2 .

Fonte: Autoria Própria

Esta técnica pode ser utilizada em conjunto com técnicas elevadoras de tensão como indutores acoplados, células multiplicadoras de tensão e capacitor chaveado, conforme os trabalhos apresentados em (KOKKONDA; KULKARNI, 2019), (KRAVETZ; GULES, 2016) e (DO, 2012) aumentando assim o ganho da topologia.

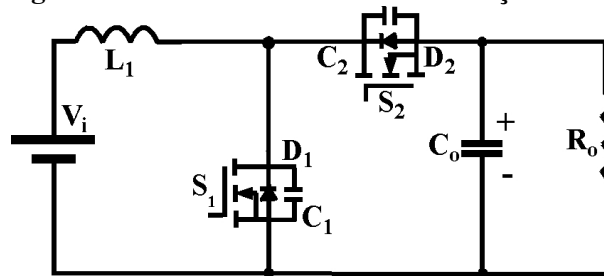
2.1.4 CONVERSOR BOOST COM COMUTAÇÃO ZVRT

O conversor boost com comutação ZVRT em relação ao boost clássico tem como principais diferenças o sinal de comando dos interruptores ser complementar, a substituição do diodo de saída pelo interruptor S_2 e o valor reduzido da indutância de entrada.

O princípio de funcionamento desta topologia consiste na carga e descarga dos

capacitores em paralelo com os interruptores que acontece devido a entrada ou saída de corrente no ponto médio do braço de comutação, por meio de um indutor com valor reduzido, neste caso L_1 . A operação em CCM desta estrutura ocorre em toda a faixa de carga, e é obtida devido à operação complementar do interruptor S_2 . Caso os interruptores sejam MOSFETs utiliza-se a própria capacitância intrínseca do semiconductor. É importante observar que se obtém comutação sob tensão nula tanto na entrada em condução quanto no bloqueio dos interruptores S_1 e S_2 . A Figura 8 apresenta o conversor boost com comutação ZVRT.

Figura 8 - Conversor boost com comutação ZVRT.



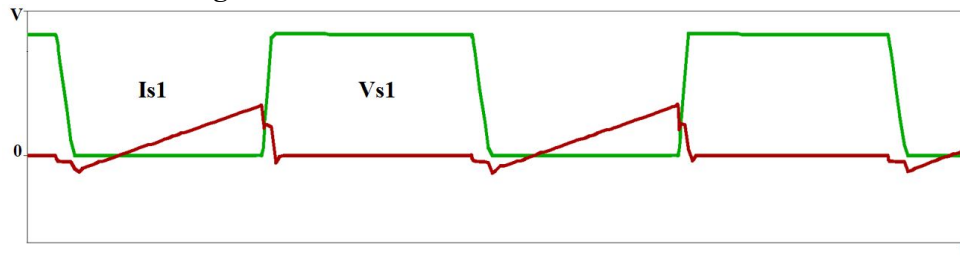
Fonte: Adaptado de: Deschamps e Barbi (1997)

Para que a carga e descarga total dos capacitores de comutação C_1 e C_2 ocorra de maneira adequada, mantendo-se a comutação suave, a energia no indutor L_1 deve ser suficiente para que ocorra este fenômeno. Conforme, definido em (DESCHAMPS; BARBI, 1997), tem-se que a variável (z) presente na equação abaixo é um parâmetro de ajuste, pois tem que ser maior que 2 para garantir que a corrente no indutor L_1 se inverta.

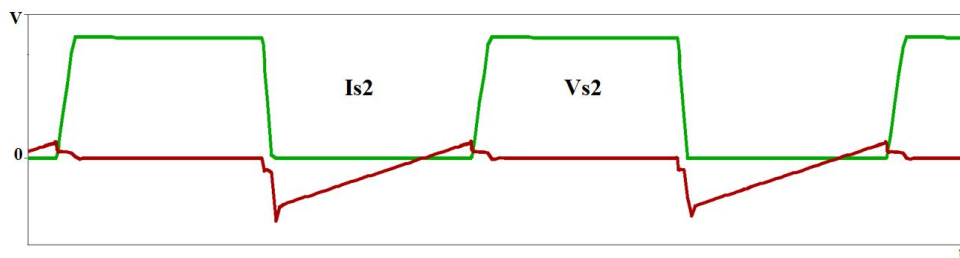
$$L_1 \leq \frac{V_i^2 \cdot D}{z \cdot P_{omax} \cdot f} \quad (5)$$

Na sequência é apresentada a Figura 9 que é referente as tensões e correntes nos interruptores S_1 e S_2 no conversor boost com comutação ZVRT e, como pode-se verificar as comutações em ambos os interruptores ocorrem sob comutação suave sob tensão nula.

Figura 9 - Tensão e corrente nos semicondutores



(a) Interruptor S_1 .



(b) Interruptor S_2 .

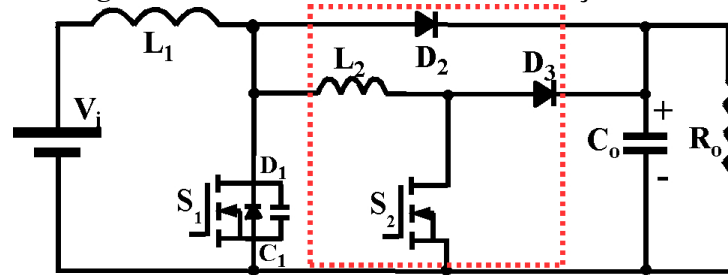
Fonte: Autoria Própria

2.2 CONVERSORES ZVT

As topologias que utilizam a tecnologia ZVT (*ZVT - Zero Voltage Transition*) empregam interruptores auxiliares e outros componentes passivos que criam as condições necessárias para a ocorrência da comutação ZVS no interruptor principal, sendo que este é o caso do conversor boost com comutação ZVT apresentado na Figura 10. O conversor boost com célula de comutação ZVT em relação a topologia boost clássico tem o acréscimo dos componentes L_2 , D_3 e S_2 que formam a célula de comutação. Além disso, o sinal de comando é sincronizado, fato que inclui uma maior complexidade a topologia.

A operação da topologia apresentada na Figura 10 baseia-se na condução do interruptor auxiliar S_2 , visto que enquanto este semiconductor conduz ocorre a descarga total de C_1 permitindo a condução do diodo D_1 e conseqüentemente o interruptor S_1 é comandado sob tensão nula. O diodo D_2 entra em condução após o bloqueio de S_1 , já seu bloqueio se dá após a entrada em condução do interruptor S_2 . O diodo D_3 tem a função de reciclar a energia armazenada em L_2 para a carga. O interruptor S_2 tem sua entrada em condução em ZCS, todavia o bloqueio é dissipativo, fato este que limita a frequência de comutação da topologia. A Figura 10 apresenta o conversor boost ZVT.

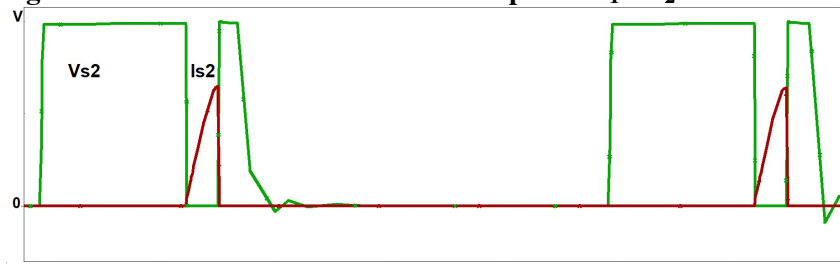
Figura 10 - Conversor boost com comutação ZVT.



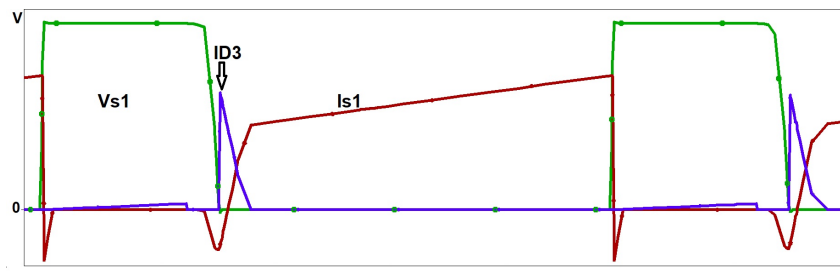
Fonte: Adaptado de: Deschamps e Barbi (1997)

A Figura 11 apresenta as formas de onda nos interruptores e no diodo auxiliar D_3 do conversor boost com comutação ZVT.

Figura 11 - Tensão e corrente nos interruptores S_1 e S_2 e no diodo D_3 .



(a) Tensão e corrente - interruptor S_2 .

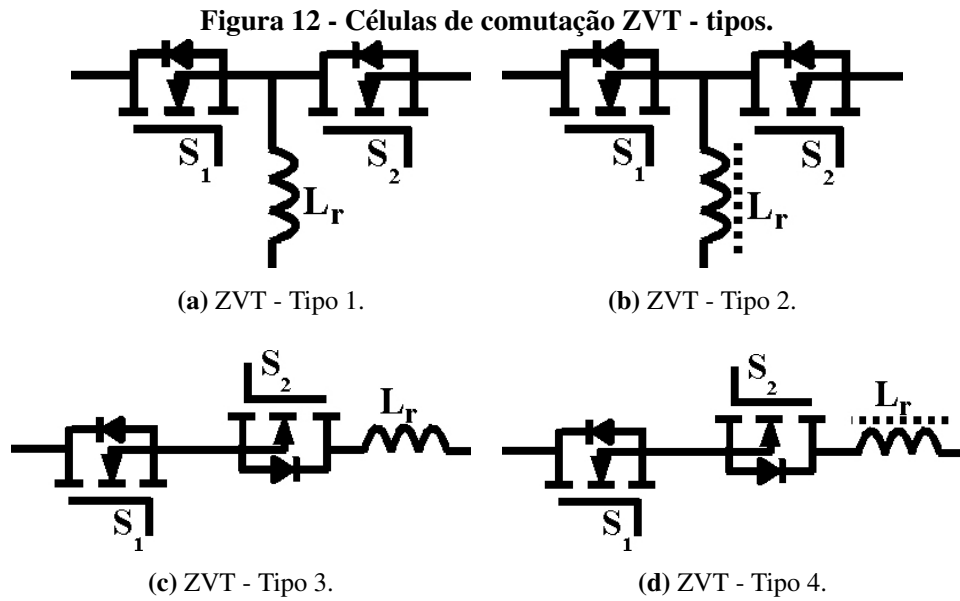


(b) Tensão e corrente - interruptor S_1 e corrente no diodo D_3 .

Fonte: Autoria Própria

No entanto, é importante destacar que o uso de interruptores auxiliares acarreta a necessidade de circuitos de acionamento mais complexos, como por exemplo um sinal de comando sincronizado. A Figura 12 apresenta os circuitos auxiliares mais comuns em conversores ZVT, sendo que estes geralmente consistem em um interruptor auxiliar, um indutor ressonante, um diodo e um capacitor *snubber* que em alguns casos pode ser a própria capacitância parasita do interruptor MOSFET. Em conclusão, destaca-se que as células de comutação ZVT apresentadas em 12.(a) e 12.(c) apresentam núcleo de ar, já as células de

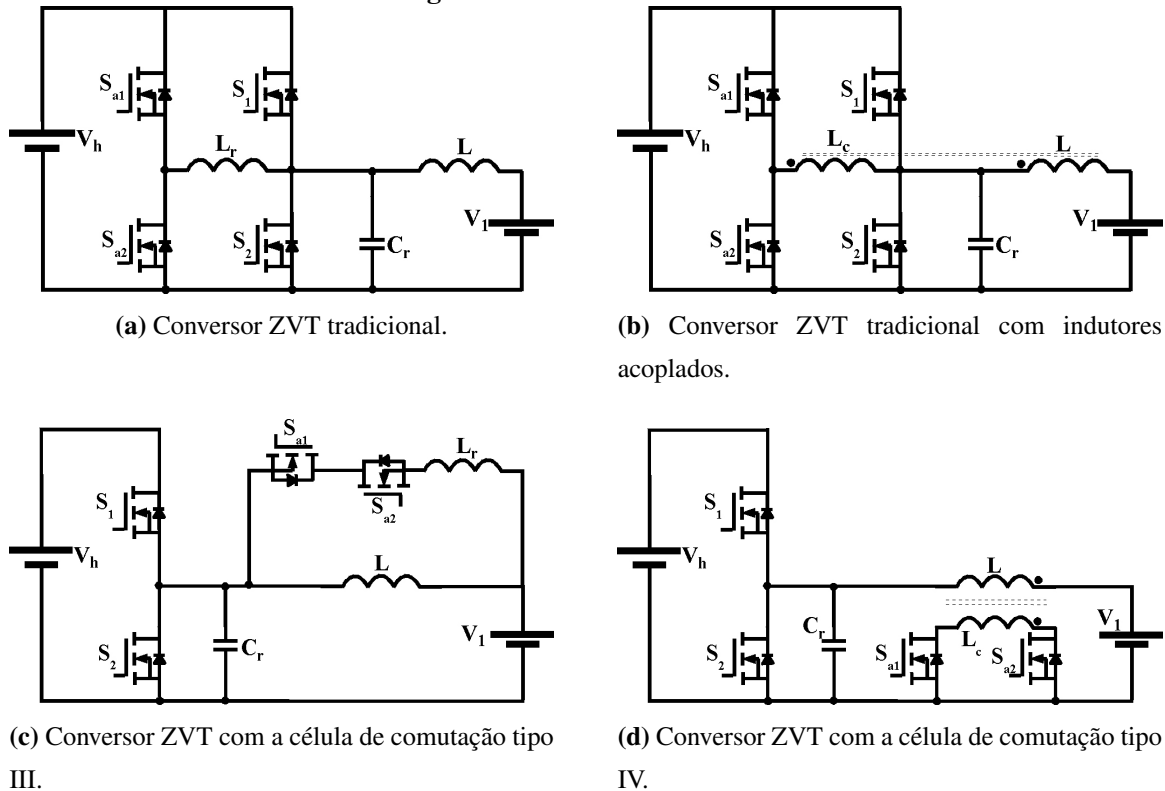
comutação presentes em 12.(b) e 12.(d) apresentam núcleos magnéticos não saturados.



Fonte: Adaptado de: (CHENG *et al.*, 2021)

A partir das células de comutação apresentadas na Figura 12 tem-se a possibilidade de obter diferentes configurações de conversores ZVT, conforme apresentado na Figura 13.

Figura 13 - Conversores ZVT.



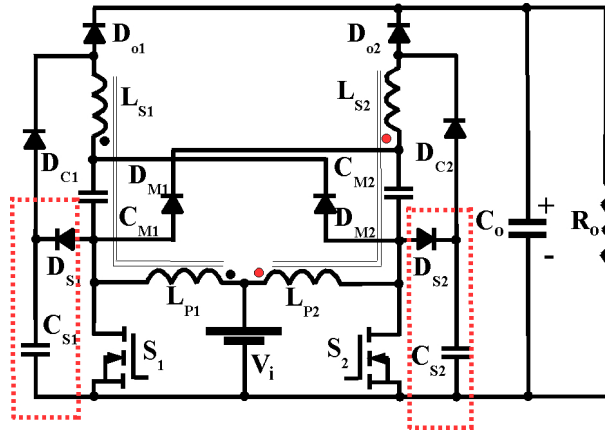
Fonte: Adaptado de: (CHENG *et al.*, 2021)

2.3 CIRCUITOS *SNUBBERS* NÃO DISSIPATIVOS

Os *snubbers* não dissipativos podem ser de tensão ou corrente e consistem em diodos, indutores e capacitores agrupados de tal forma que permitam a obtenção de condições necessárias para o bloqueio de um interruptor sob comutação *ZVS* e/ou a entrada em condução sob comutação *ZCS*. Diversos conversores utilizam essa tecnologia para melhorar sua operação, inclusive é o caso do conversor boost multifase apresentado na Figura 14. A utilização da solução *snubber* não dissipativo em conjunto com as técnicas indutores acoplados e células multiplicadoras de tensão se mostra viável, pois tais soluções apresentam baixo custo e simplicidade de implementação. Os *snubbers* não dissipativos são implementados em ambos os interruptores, da topologia abaixo, permitindo a comutação suave *ZVS* no bloqueio dos interruptores S_1 e S_2 . O funcionamento dos *snubbers* não dissipativos formado por (D_{S1}, C_{S1}) e (D_{S2}, C_{S2}) consiste que a tensão é nula em ambos os interruptores no bloqueio devido a condução de D_{S1} e D_{S2} , sendo que os capacitores C_{S1} e C_{S2} encontram-se descarregados, portanto obtém-se a comutação *ZVS*. A ocorrência de comutação *ZCS* na entrada em condução dos interruptores não tem relação com o *snubber* não dissipativo, dado que esta ocorre devido a

indutância de dispersão fornecida pelos acoplamentos magnéticos.

Figura 14 - Conversor boost com acoplamento magnético célula multiplicadora de tensão e comutação suave.

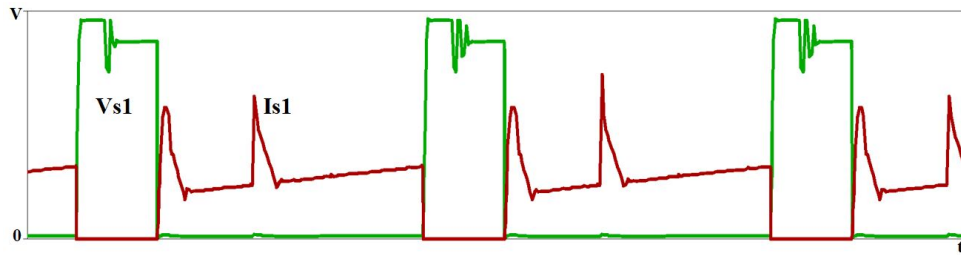


Fonte: Adaptado de: Meier *et al.* (2018)

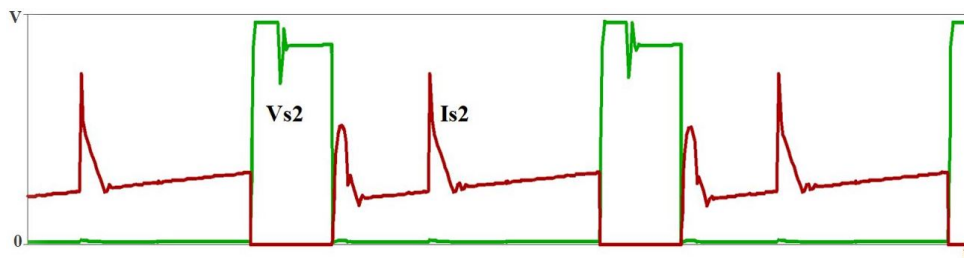
O conversor boost multifase apresentado na Figura 14 em relação a topologia boost clássica e as demais estruturas apresentadas até o momento é o conversor que apresenta o maior número de componentes, maior custo e maior complexidade. No entanto, por ser uma topologia multifase, permite a redução dos esforços de corrente e a operação com potências mais elevadas. A topologia apresentada possui a possibilidade de alcançar uma operação com elevada frequência de chaveamento e elevada tensão de saída, visto que além de operar com comutação suave em toda a faixa de carga, utiliza técnicas que permitem o aumento do ganho estático, como: acoplamento magnético, células multiplicadoras de tensão e *snubbers* não-dissipativos que são circuitos auxiliares que ajudam a reduzir as perdas por comutação nos interruptores.

A utilização de técnicas passivas que auxiliam na comutação suave dos interruptores são amplamente empregadas em diversos conversores, pois reduzem consideravelmente o custo e a complexidade da topologia em relação a conversores que fazem uso das técnicas clássicas de comutação suave que utilizam interruptores auxiliares controlados (MEIER *et al.*, 2018). Conforme verifica-se na Figura 14, não é necessário o uso de interruptores auxiliares para obtenção da comutação suave, fato que constitui vantagens inerentes a topologia conforme citado. A Figura 15 apresenta as tensões e correntes nos interruptores S_1 e S_2 , sendo que a entrada em condução ocorre sob comutação ZCS e o bloqueio sob comutação ZVS.

Figura 15 - Tensão e corrente no interruptor S_1 e S_2 .



(a) Tensão e corrente - interruptor S_1 .

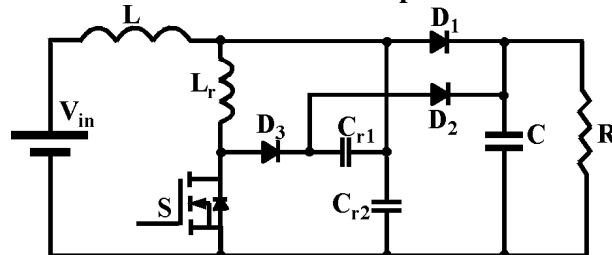


(b) Tensão e corrente - interruptor S_2 .

Fonte: Autoria Própria

No entanto, existem conversores onde a rede de componentes que forma o *snubber* não dissipativo é mais complexa, sendo este o caso da topologia apresentada na Figura 16, onde tem-se um *snubber* não dissipativo.

Figura 16 - Circuito *snubber* não dissipativo - conversor boost.



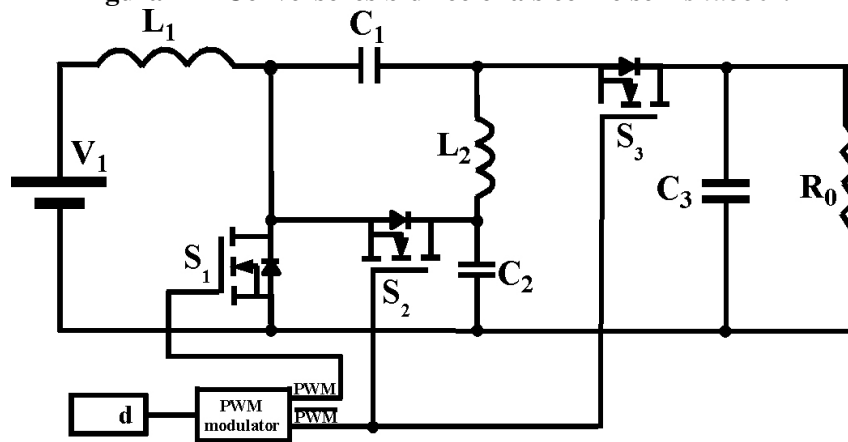
Fonte: Adaptado de: (SHAMSI *et al.*, 2021)

O conversor apresentado na Figura 16 opera sem perdas de comutação, pois a entrada em condução do interruptor ocorre sob comutação ZCS, já o bloqueio do interruptor ocorre sob comutação ZVS. O indutor L_r atenua a taxa de crescimento da corrente i_S no instante da entrada em condução do interruptor S , possibilitando assim a condição necessária para obtenção da comutação ZCS. Os capacitores C_{r1} e C_{r2} tem como função reduzir a taxa de crescimento da tensão quando o interruptor é bloqueado. O bloqueio do interruptor S ocorre sob comutação ZVS desde que a tensão total entre C_{r1} e C_{r2} seja igual a zero (SHAMSI *et al.*, 2021). Além

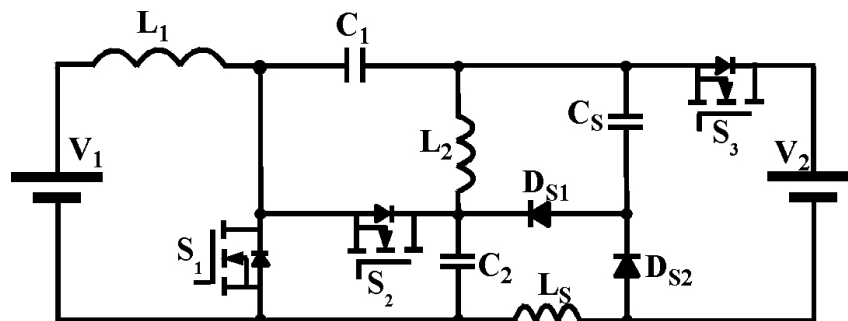
disso, destaca-se que C_{r1} , D_2 e D_3 auxiliam na transferência da energia armazenada em L_r para a saída.

No que se refere aos conversores que apresentam *snubbers* não dissipativos de corrente, é apresentado na Figura 17.(b) uma implementação dessa tecnologia. Este *snubber* em questão utiliza um número reduzido de componentes passivos e não exige o uso de interruptores adicionais, fato que facilita a implementação prática e mantém o baixo custo da topologia. Este *snubber* formado pelos componentes L_s , C_s e os diodos D_{S1} e D_{S2} , tem como finalidade a eliminação de picos de corrente da topologia apresentada em 17.(a). Por fim, destaca-se que o *snubber* não dissipativo, permite a comutação suave sob corrente zero na entrada em condução de todos os semicondutores da estrutura. Em relação ao bloqueio desses semicondutores, a comutação dissipativa ocorre somente em S_1 no modo elevador e em S_2 no modo abaixador.

Figura 17 - Conversores bidirecionais com e sem *snubber*.



(a) Conversor bidirecional sem *snubber*.



(b) Conversor bidirecional com *snubber* de corrente.

Fonte: Adaptado de: (HIRTH *et al.*, 2021)

2.4 COMUTAÇÃO - SiC / GaN

Nesta seção são apresentados os semicondutores - SiC (SiC - *Silicon Carbide*) e GaN (GaN - *Gallium Nitride*) que utilizam a tecnologia *wide band gap*. Este avanço tecnológico vem se tornando cada vez mais relevante e surge como alternativa aos interruptores puramente de silício, dado que estes já alcançaram seu limite físico. Os interruptores de SiC e GaN são dispositivos mais eficientes, rápidos e confiáveis em relação a tecnologia que usa somente o silício.

Neste ponto, cabe enfatizar que em relação a confiabilidade dos semicondutores que utilizam a tecnologia *wide band gap* tem-se comprovado que tais semicondutores possuem uma maior capacidade de corrente de curto-circuito, fato que é uma vantagem em relação a tecnologia que utiliza somente o silício. Todavia na literatura sobre o tema, há estudos sobre o envelhecimento de semicondutores que empregam a tecnologia *wide band gap*, onde verifica-se que no decorrer da vida útil a resistência de condução aumenta, diminuindo a confiabilidade e, conseqüentemente levando ao aumento das perdas do conversor que venha a utilizar tal componente. Outras características interessantes destes interruptores são os valores reduzidos da resistência de condução e das capacitâncias intrínsecas entre os terminais, proporcionando menores perdas por condução e comutação (JONES *et al.*, 2016).

Os semicondutores de SiC operam melhor em altas temperaturas, contudo os interruptores GaN tem um melhor desempenho em conversores de alta frequência até vários MHz. Uma das maiores dificuldades quando se trabalha com interruptores GaN é em relação ao *layout*. Estes semicondutores trabalham com uma alta frequência de comutação e capacitâncias e indutâncias parasitas afetam diretamente o desempenho da topologia onde tais componentes são empregados. Uma das alternativas para contornar esse problema é trabalhar com placas com múltiplas camadas (LOHN *et al.*, 2019). De acordo com (XU *et al.*, 2020), os interruptores que utilizam as tecnologias *SiC* são mais empregados em aplicações de elevada tensão e frequências de chaveamento menores, pois tal semicondutor possui maiores tensões de bloqueio. Já os semicondutores GaN são mais utilizados em topologias de baixa tensão e elevadas frequências de chaveamento, em virtude das capacitâncias de entrada e saída serem baixas.

Em relação a ocorrência de derivadas de corrente e tensão muito abruptas que possam causar problemas de interferência eletromagnética, cabe ressaltar que os semicondutores GaN são produzidos em diversos tipos de invólucro, como os já conhecidos TO220 e o EPC, por exemplo. Portanto, resultados experimentais apresentados na literatura mostram aplicações que utilizam o GaN em um invólucro pequeno (EPC) que possuem menor EMI do que

semicondutores GaN em invólucros TO220 operando em frequências mais baixas. Entretanto, caso ainda o problema da interferência eletromagnética persista, uma possibilidade é o uso das tecnologias de comutação suave que contribuem para a limitação destas derivadas e redução dos problemas de EMI. Deste modo, antes de se aplicar uma determinada tecnologia de comutação suave em topologias que utilizem semicondutores SiC / GaN se deve fazer uma análise criteriosa de todas as variáveis envolvidas para que seja desenvolvido um projeto robusto.

Diversos artigos recentes apresentam estudos que comparam as tecnologias existentes Si, SiC e GaN em relação as perdas associadas a cada uma delas. Em (JAFARI *et al.*, 2020) se faz uma comparação, em relação as perdas, entre semicondutores SiC e GaN operando em frequências de até 40 MHz. As perdas consideradas em (JAFARI *et al.*, 2020) são: Perdas na capacitância de saída (C_{OSS}) do interruptor, perdas no *gate*, perdas de condução e perdas dinâmicas. Ainda em relação as perdas, é importante destacar que as perdas na capacitância de saída são um fator limitante em frequência bastante elevadas, pois valores mais elevados deste parâmetro agravam as perdas.

2.5 DISCUSSÃO SOBRE AS TÉCNICAS DE COMUTAÇÃO SUAVE APRESENTADAS

Neste capítulo foram abordadas algumas tecnologias de comutação suave, sendo primeiramente detalhado o funcionamento de tais tecnologias e na sequência são apresentadas aplicações dessas técnicas ao conversor boost. A escolha do conversor boost clássico como estrutura base para o estudo da comutação suave, justifica-se devido a entrada do conversor SEPIC modificado ser também um boost clássico.

O conversor boost semi-ressonante apresentado possui modulação em frequência. Apesar da comutação suave obtida no interruptor e das poucas mudanças na estrutura do conversor boost, as topologias semi-ressonantes apresentam limitações quanto a faixa de potência que pode ser utilizada devido aos altos esforços de corrente associados e a faixa de comutação suave que é limitada em função da variação de carga.

O conversor boost com comutação ZVT é uma alternativa às topologias semi-ressonantes e ao conversor boost com comutação ZVRT, visto que apresenta esforços de corrente menores. A topologia boost ZVT em relação ao boost ZVRT apresenta maior número de componentes e maior complexidade, tanto em relação a construção da topologia em si quanto à modulação, visto que o sinal de comando da topologia com a célula de comutação ZVT deve ser sincronizado. O sinal de comando da topologia boost ZVRT é complementar, logo é de fácil implementação. Outro ponto que deve ser frisado é que o conversor boost ZVRT apresenta

comutação ZVS em ambos os interruptores tanto na entrada em condução quanto no bloqueio em toda a faixa de carga, já a topologia ZVT tem que o bloqueio do interruptor auxiliar é dissipativo.

Em relação ao conversor boost com grampeamento ativo, esta estrutura possui comando complementar como o boost com comutação ZVRT apresentado na Figura 8, no entanto possui um número maior de componentes e sua faixa de comutação suave é limitada em função da variação de carga.

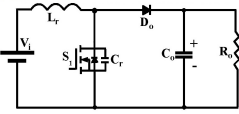
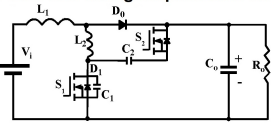
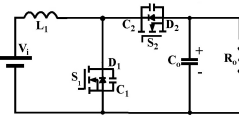
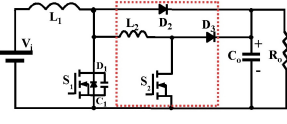
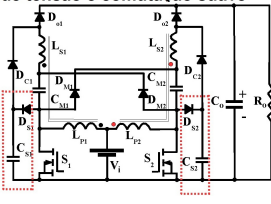
A topologia boost multifase com comutação suave possui uma maior complexidade, em relação as demais, devido ao número de componentes e às técnicas elevadoras associadas, sendo a única topologia de alto ganho estático entre as estruturas discutidas. Assim, destaca-se que o *snubber* não dissipativo permite a comutação suave em toda a faixa de carga. A estrutura multifase utiliza a técnica *snubber* não dissipativo em conjunto com as técnicas elevadoras de tensão acoplamento magnético e multiplicadores de tensão.

Em relação a técnica ZVT apresentada na Figura 10, as perdas adicionais por condução neste conversor estão confinadas nos elementos auxiliares que conduzem por tempos curtos, logo tal topologia opera com esforços de corrente não tão elevados, em comparação as técnicas de comutação suave como o ZVRT, grampeamento ativo e até o conversor semi-ressonante que trabalham com esforços de corrente maiores durante o período em que o interruptor principal está em condução. Todavia, a técnica ZVT trabalha com um número maior de componentes, comando sincronizado e possui comutação dissipativa do interruptor S_2 , essas características constituem desvantagens em relação à topologia ZVRT. Deste modo, verifica-se que existem técnicas de comutação suave que para atuarem de maneira adequada em um dado conversor e em uma determinada faixa de carga exigem o aumento dos esforços de corrente e as perdas por condução. Neste caso, deve-se avaliar se os ganhos alcançados com a operação com comutação suave são satisfatórios para compensar o aumento das perdas por condução.

Por último é realizada uma discussão sobre os semicondutores SiC e GaN que utilizam a tecnologia *wide band gap*. Tais dispositivos quando comparados aos interruptores de silício apresentam diversas vantagens, como: rapidez, confiabilidade e valores reduzidos de resistência de condução e das capacitâncias intrínsecas. No entanto, como estes semicondutores operam com uma elevada frequência de comutação, pode-se ter problemas de interferência eletromagnética e perdas associadas as indutâncias e capacitâncias parasitas que afetam diretamente a eficiência da topologia em questão. Logo, se faz necessário um projeto bem elaborado tanto do *layout* da placa de circuito impresso quanto dos componentes passivos e ativos a serem utilizados no conversor.

A Tabela 1 apresenta uma comparação em relação ao número de componentes da topologia boost em conjunto com as diversas técnicas apresentadas que possibilitam a comutação suave ZVS e/ou ZCS.

Tabela 1 - Comparação topologias - Comutação suave

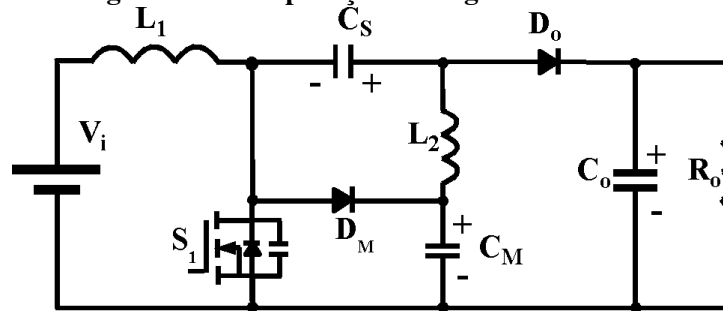
Conversor	Interruptor	Diodo	Indutor	Capacitor	Acoplamento Magnético	Célula Multip. de Tensão
<p>Conversor boost semi-ressonante ZVS FM</p> 	1	1	1	1	0	0
<p>Conversor boost com célula buck-boost ZVS PWM com grameamento ativo</p> 	2	1	2	2	0	0
<p>Conversor boost com comutação ZVRT</p> 	2	0	1	1	0	0
<p>Conversor boost com comutação ZVT</p> 	2	2	2	1	0	0
<p>Conversor boost com acoplamento magnético e célula multiplicadora de tensão e comutação suave</p> 	2	8	2	5	2	2

Dadas as características apresentadas e discutidas no Capítulo 2, selecionou-se a técnica ZVRT para a aplicação e adaptação ao conversor SEPIC modificado, sendo a análise desta configuração abordada no Capítulo 3.

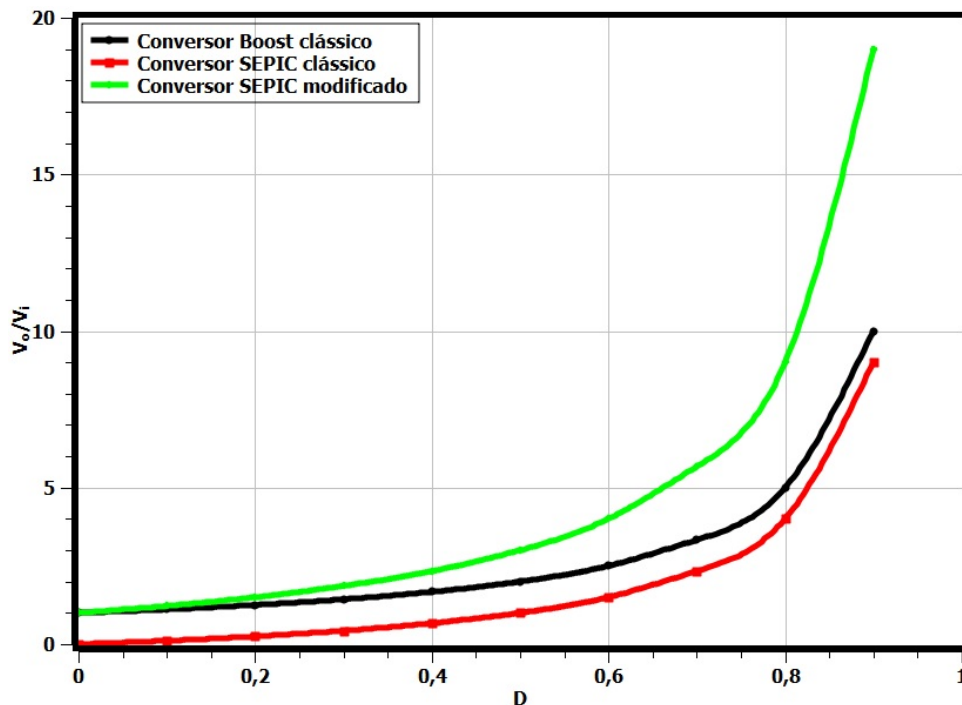
3 CONVERTOR SEPIC MODIFICADO ZVRT

O conversor SEPIC modificado é uma topologia não isolada que possui alto ganho estático quando comparada aos conversores não isolados boost e SEPIC clássicos, conforme verifica-se na Figura 18.(a). A topologia SEPIC modificado em relação ao conversor SEPIC clássico possui somente a adição de dois componentes, o diodo D_M e o capacitor C_M . No entanto, tal alteração ocasiona diversas mudanças operacionais na estrutura como a obtenção de uma elevada tensão de saída a partir de uma razão cíclica não tão elevada, de acordo com a Figura 18.(b). Outro ponto a se destacar é que a tensão sobre o interruptor S_1 , do conversor SEPIC modificado, agora não é mais igual ao somatório entre a tensão de saída e a tensão de entrada, mas sim igual a tensão de saída do conversor boost clássico, sendo inferior à tensão de saída do conversor. Além disso, a tensão sobre o semicondutor D_o é menor que a tensão de saída. No entanto, apesar das melhorias que a topologia SEPIC modificado apresenta em relação aos conversores boost e SEPIC clássicos, ainda existem algumas limitações que restringem o uso dessa topologia em uma gama maior de aplicações, como: comutações dissipativas tanto na entrada em condução quanto no bloqueio do interruptor S_1 , corrente de recuperação reversa no diodo de saída e operação com frequência limitada. Por fim, destaca-se que, ainda que o conversor SEPIC modificado apresente as desvantagens citadas, as características em relação ao elevado ganho estático intrínseco da estrutura, operação com reduzido valor de razão cíclica e menores esforços de tensão sobre os semicondutores habilitam a estrutura SEPIC modificado a ser utilizada em algumas aplicações referentes a energias renováveis.

Figura 18 - Comparação entre ganhos estáticos.



(a) Conversor SEPIC modificado.



(b) Ganho estático em função da razão cíclica.

Fonte: Autoria Própria

O conversor SEPIC modificado é a junção dos conversores boost e SEPIC clássicos, apresentando um alto ganho estático intrínseco, podendo atingir aproximadamente o dobro do conversor boost clássico. Além disso, esta nova topologia opera com tensões reduzidas sobre os semicondutores, diferentemente do conversor elevador boost clássico que opera com a tensão de saída sobre o interruptor e, no caso do SEPIC clássico, este opera com uma tensão sobre o interruptor igual a soma das tensões de entrada e saída. É importante enfatizar que o conversor SEPIC modificado e suas variações operam sob comutação dissipativa seja ela na entrada em condução ou no bloqueio do interruptor (KRAVETZ; GULES, 2016). A comutação dissipativa limita as aplicações destes conversores já que as perdas aumentam significativamente com o aumento da frequência. A célula de comutação ZVRT, apresentada na Figura 8, ao ser adaptada

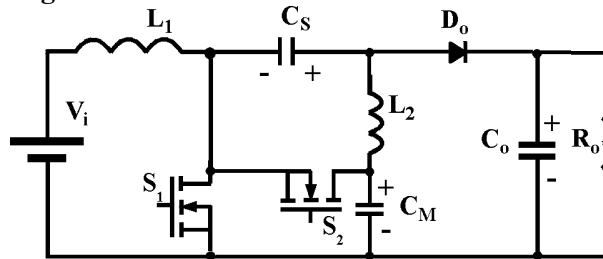
no conversor SEPIC modificado original, têm-se a substituição do diodo D_{M1} por um interruptor MOSFET e a ressonância ocorre entre a indutância de saída (L_2) e o capacitor intrínseco dos interruptores. O comando dos interruptores ocorre de maneira complementar, sendo este de fácil implementação. A topologia SEPIC modificado em conjunto com a célula de comutação ZVRT, de forma semelhante ao conversor apresentado na Figura 8 proporciona comutação suave ZVS em ambos os interruptores. Esta solução elimina as perdas por comutação nos interruptores, visto que esta técnica utiliza a transição ressonante no momento da comutação dos interruptores para realizar a carga e descarga complementar dos capacitores em paralelo com estes semicondutores (DESCHAMPS; BARBI, 1997), melhorando as características de operação e habilitando o uso desta topologia em aplicações que tem a possibilidade de alcançar uma elevada tensão de saída e operar com elevada frequência de chaveamento.

A técnica ZVRT aplicada ao conversor boost clássico possibilita a comutação suave em ambos os interruptores, todavia a característica de baixa ondulação da corrente de entrada da topologia boost é perdida. Já no conversor SEPIC modificado, a corrente de entrada apresenta baixa ondulação mesmo aplicando a técnica ZVRT, pois o indutor de saída é que tem o seu valor reduzido para obtenção da comutação suave.

A técnica ZVRT foi escolhida e implementada no conversor SEPIC modificado, pois permite a operação com frequência de comutação fixa em comparação com a técnica semi-ressonante. Em relação a técnica ZVT, a técnica ZVRT possui modulação mais simples e um menor número de componentes. A técnica de grampeamento ativo apresentada na Figura 6 em comparação com a técnica de comutação suave ZVRT possui algumas desvantagens que dizem respeito a operação com comutação suave em uma faixa limitada de potência de carga e um número maior de componentes.

É importante destacar que não existe a possibilidade do conversor SEPIC modificado ZVRT operar no modo descontínuo, pois a inclusão da técnica de comutação suave impõe a operação em CCM independentemente da carga aplicada ao conversor. O uso da célula de comutação ZVRT em conversores que operam com potência elevada, em torno de 1 kW, pode resultar em elevados esforços de corrente, gerando baixa eficiência energética. A topologia proposta opera sob comutação ZVS tanto no bloqueio quanto na entrada em condução dos interruptores, permitindo o uso deste conversor em aplicações de elevado rendimento, ou seja, eficiência maior que 94 %. A análise do conversor SEPIC modificado ZVRT é realizada em CCM, considerando todos os capacitores carregados e o circuito operando em regime permanente. A Figura 19 apresenta o conversor SEPIC modificado ZVRT.

Figura 19 - Conversor SEPIC modificado ZVRT.



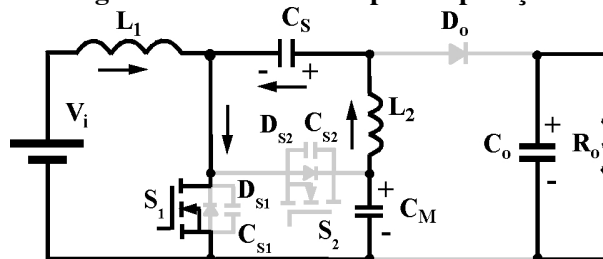
Fonte: Autoria própria

O circuito apresentado na Figura 19 é analisado em modo de condução contínua tendo sete etapas de operação que serão detalhadas na sequência. Para a correta análise do conversor SEPIC modificado ZVRT o diodo D_o é considerado ideal, os capacitores são considerados fontes de tensão e o circuito operando em regime permanente. As capacitâncias intrínsecas dos interruptores C_{S1} e C_{S2} e os diodos intrínsecos dos interruptores D_{S1} e D_{S2} são considerados na operação do conversor. Além disso, não se considera as perdas que possam ocorrer devido as resistências intrínsecas do circuito.

3.1 ETAPAS DE OPERAÇÃO

Primeira Etapa (t_0-t_1): O interruptor S_1 está conduzindo as correntes dos indutores L_1 e L_2 . O interruptor S_2 está bloqueado e a tensão máxima sobre este componente é igual a tensão sobre C_M . Como o valor médio da tensão nos indutores é nulo em regime permanente, a diferença de tensão entre os capacitores C_M e C_S é igual a V_i . Portanto, os indutores L_1 e L_2 estão armazenando energia durante esta etapa com a tensão de entrada V_i aplicada a estes indutores. O diodo de saída está bloqueado e a tensão máxima sobre este componente é igual a do interruptor S_2 . Existe transferência de energia do capacitor C_M para o capacitor C_S . Esta etapa é finalizada quando o interruptor S_1 é bloqueado. A Figura 20 apresenta a primeira etapa de operação.

Figura 20 - Primeira etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é linear tendo como único semiconductor em condução o interruptor S_1 , logo os indutores estão em processo de armazenamento de energia. As principais equações desta etapa são:

$$v_{CS1} = 0 \quad (6)$$

Tendo que o interruptor S_2 está bloqueado nesta etapa, verifica-se que a tensão sobre este semiconductor é igual a v_{CM} .

$$v_{S2} = v_{CM} \quad (7)$$

$$V_{L1} = V_i \quad (8)$$

Sabendo que:

$$V_{CM} = \frac{V_i}{1-D} \quad (9)$$

$$V_{CS} = \frac{V_i \cdot D}{1-D} \quad (10)$$

Obtém-se V_{L2} :

$$v_{L2} = v_{CM} - v_{CS} \quad (11)$$

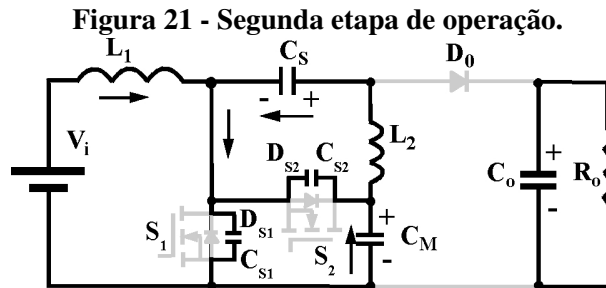
$$i_{S1} = i_{L1} + i_{L2} \quad (12)$$

A primeira etapa de operação é finalizada quando o interruptor S_1 é bloqueado. A duração desta etapa é definida pela equação (13), sendo que i_{L1max} é igual ao somatório da corrente de entrada com a ondulação da corrente de L_1 dividido por 2:

$$\Delta t_1 = \frac{i_{L1max} \cdot L_1}{4 \cdot V_i} \quad (13)$$

Segunda Etapa (t_1-t_2): Quando o interruptor S_1 é bloqueado, a capacitância intrínseca do interruptor S_1 (C_{S1}) é carregada de maneira ressonante enquanto a capacitância intrínseca do

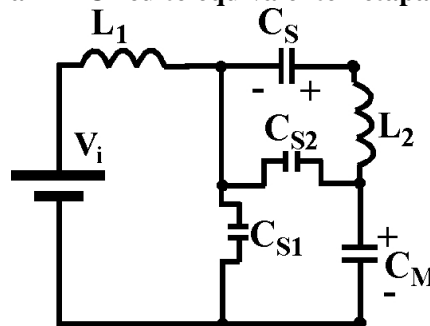
interruptor S_2 (C_{S2}) é descarregada. Quando a tensão do capacitor C_{S1} alcança a tensão de C_M , a tensão no capacitor C_{S2} é zero, finalizando esta etapa de operação. A Figura 21 apresenta a segunda etapa de operação.



Fonte: Autoria própria

As etapas 2 e 6 são lineares e os capacitores intrínsecos dos interruptores, C_{S1} e C_{S2} , são carregados e descarregados. O circuito equivalente dessas etapas é apresentado na Figura 22.

Figura 22 - Circuito equivalente - etapas 2 e 6.



Fonte: Autoria própria

Sabe-se que ao final da segunda etapa de operação $v_{C_{S1}} = v_{C_M}$. Deste modo, as principais equações desta etapa são:

$$v_{C_{S1}} = v_{C_M} \quad (14)$$

$$v_{C_{S2}} = v_{C_S} + v_{L_2} \quad (15)$$

Sabendo que a tensão sobre o indutor de saída é igual a:

$$v_{L_2} = v_{C_M} - V_0 \quad (16)$$

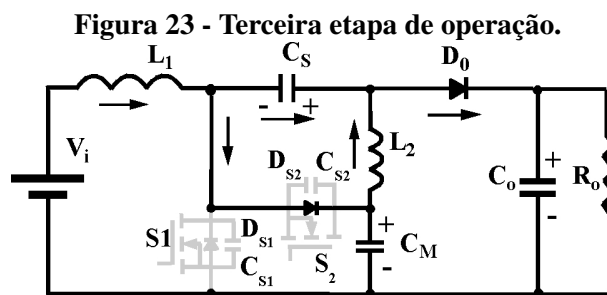
$$i_{C_{S1}} = i_{L_2} - i_{L_1} \quad (17)$$

$$i_{C_{S2}} = -(i_{L_2} - i_{L_1}) \quad (18)$$

A segunda etapa de operação é finalizada quando a tensão no capacitor C_{S1} alcança a tensão de C_M e a tensão no capacitor C_{S2} chega a zero. A duração desta etapa é dada pela equação (19):

$$\Delta t_2 = \frac{\left(\frac{P_o}{V_i}\right) \cdot L_2}{V_{C_M}} \quad (19)$$

Terceira Etapa (t_2 - t_3): Quando a tensão no interruptor S_2 se torna nula, o diodo intrínseco do interruptor S_2 (D_{S2}) conduz transferindo energia para o capacitor C_M . O sinal de comando do interruptor S_2 deve ser aplicado durante a condução do diodo intrínseco para a operação ZVS. O diodo de saída D_o também conduz nesta etapa transferindo energia para a saída. A energia armazenada nos indutores L_1 e L_2 é transferida para os capacitores C_M e C_o durante esta etapa. A corrente no indutor L_2 decresce linearmente até chegar ao valor nulo, finalizando esta etapa de operação. A Figura 23 apresenta a terceira etapa de operação.



Fonte: Autoria própria

Nesta etapa o interruptor S_1 continua bloqueado, sendo este submetido a uma tensão igual a v_{C_M} . As principais equações desta etapa são:

$$v_{S1} = v_{C_M} \quad (20)$$

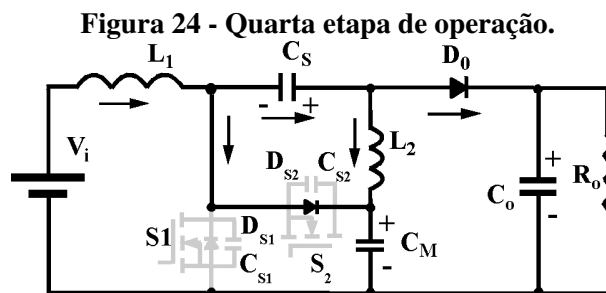
$$v_{C_{S2}} = 0 \quad (21)$$

$$i_{D_{S2}} = - \left(\frac{i_{L1} + i_{L2}}{2} \right) \quad (22)$$

A terceira etapa de operação é finalizada quando a tensão no indutor L_2 chega a zero. A duração desta etapa é dada pela equação (23):

$$\Delta t_3 = \frac{\Delta i_{L2} \cdot L_2}{(|V_{CS}|)} \quad (23)$$

Quarta Etapa (t_3 - t_4): O indutor L_1 ainda mantém a transferência de energia para a saída enquanto a corrente no indutor L_2 decresce tornando-se negativa. Quando i_{L2} tornar-se igual a corrente do indutor L_1 esta etapa é finalizada. A corrente em D_{S2} e a corrente em D_o são ambas nulas, sendo estes diodos bloqueados sem recuperação reversa devido ao di/dt ser limitado. A Figura 24 apresenta a quarta etapa de operação.



Fonte: Autoria própria

Nesta etapa o interruptor S_1 ainda continua bloqueado, sendo este submetido a uma tensão igual a v_{C_M} . As principais equações desta etapa são:

$$v_{S1} = v_{C_M} \quad (24)$$

$$v_{C_{S2}} = 0 \quad (25)$$

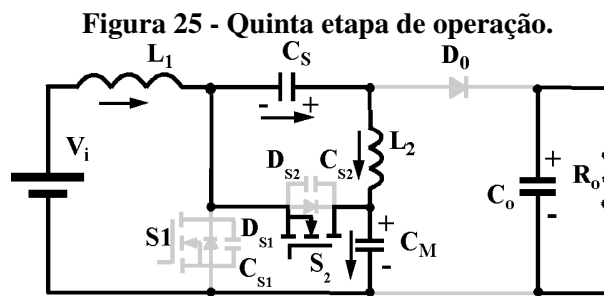
$$i_{D_{S2}} = - \left(\frac{i_{L1} + i_{L2}}{2} \right) \quad (26)$$

A quarta etapa de operação é finalizada quando as correntes nas indutâncias L_1 e L_2 se

igualem. A duração desta etapa é dada pela equação (27):

$$\Delta t_4 = \frac{\left(\frac{P_o}{V_i}\right) \cdot L_2}{(|V_{CS}|)} \quad (27)$$

Quinta Etapa (t_4-t_5): A corrente no indutor L_2 torna-se maior que a corrente no indutor L_1 e a diferença entre essas correntes é conduzida pelo interruptor S_2 . Esta etapa é finalizada quando o interruptor S_2 é bloqueado no instante t_5 . A Figura 25 apresenta a quinta etapa de operação.



Fonte: Autoria própria

Nesta etapa o interruptor S_1 ainda continua bloqueado, sendo este submetido a uma tensão igual a v_{C_M} . As principais equações desta etapa são:

$$v_{S1} = v_{C_M} \quad (28)$$

$$V_{S2} = 0 \quad (29)$$

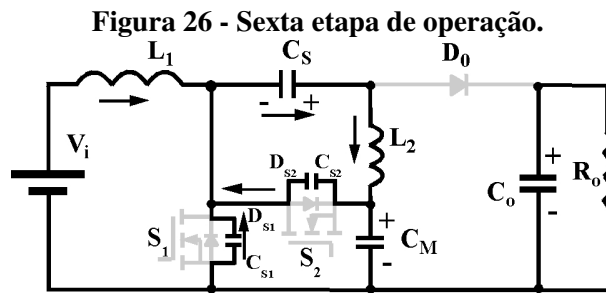
$$i_{S2} = -(i_{L2} + i_{L1}) \quad (30)$$

A quinta etapa de operação é finalizada quando o interruptor S_2 é bloqueado. A duração desta etapa é dada pela equação (31):

$$\Delta t_5 = \frac{i_{L1_{min}} \cdot L_2}{\left|\frac{V_0 - V_i}{2}\right|} \quad (31)$$

Sexta Etapa (t_5-t_6): Quando o interruptor S_2 é bloqueado, a capacitância intrínseca do interruptor C_{S1} é descarregada enquanto a capacitância intrínseca do interruptor C_{S2} é carregada. Quando a tensão na capacitância intrínseca C_{S1} torna-se nula, esta etapa é finalizada.

A Figura 26 apresenta a sexta etapa de operação.



Fonte: Autoria própria

As principais equações desta etapa são:

$$v_{C_{S1}} = v_{C_M} - (v_{C_S} + v_{L_2}) \quad (32)$$

Sabendo que a tensão sobre o indutor de saída é igual a (33) e que ao final da sexta etapa de operação $v_{C_{S2}} = v_{C_M}$, desta forma obtém-se:

$$v_{L_2} = v_{C_M} - v_{C_S} \quad (33)$$

$$v_{C_{S2}} = v_{C_M} \quad (34)$$

$$i_{C_{S1}} = i_{L_1} + i_{L_2} \quad (35)$$

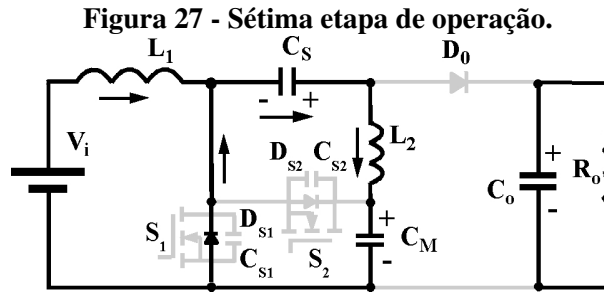
$$i_{C_{S2}} = - \left(\frac{i_{L_1} + i_{L_2}}{3} \right) \quad (36)$$

A sexta etapa de operação é finalizada quando a tensão na capacitância intrínseca C_{S1} torna-se nula. A duração desta etapa é dada pela equação (37):

$$\Delta t_6 = \frac{\Delta i_{L1} \cdot L_2}{V_o} \quad (37)$$

Sétima Etapa (t_6 - t_7): Quando a tensão na capacitância intrínseca C_{S1} torna-se nula, o diodo intrínseco D_{S1} conduz a diferença das correntes dos indutores L_1 e L_2 . Durante a condução deste diodo, os indutores L_1 e L_2 armazenam energia novamente e o sinal de comando do interruptor S_1 deve ser aplicado para assegurar a comutação ZVS neste interruptor. Quando a

corrente neste interruptor inverte a direção o circuito retorna a sua primeira etapa de operação. A Figura 27 apresenta a sétima etapa de operação.



Fonte: Autoria própria

As principais equações desta etapa são:

$$V_{C_{S1}} = 0 \quad (38)$$

Nesta etapa o interruptor S_2 continua bloqueado, desta forma obtém-se (39)

$$v_{S2} = v_{CM} \quad (39)$$

$$i_{D_{S1}} = i_{L1} + i_{L2} \quad (40)$$

A duração desta etapa é dada pela equação (41):

$$\Delta t_7 = \frac{L_2 \cdot \left(\frac{P_o}{V_i} \right)}{V_{CS}} \quad (41)$$

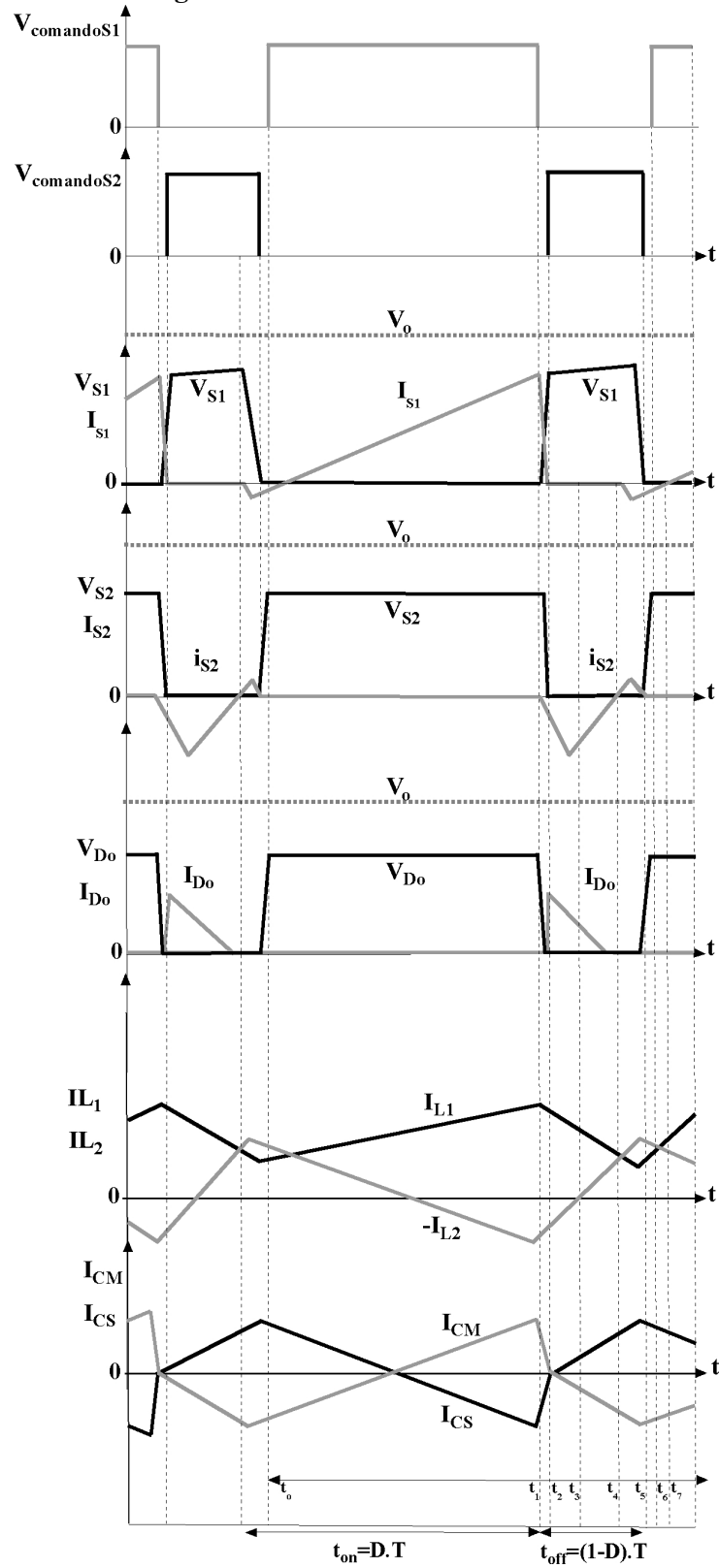
3.2 ANÁLISE MATEMÁTICA

Nesta seção é realizada a análise matemática do conversor SEPIC modificado ZVRT no modo de condução contínua. Após determinada as etapas de operação é apresentada as principais formas de onda teóricas do conversor. Na sequência é realizada a análise para obtenção das equações que definem o ganho estático.

As principais formas de onda teóricas do conversor SEPIC modificado ZVRT são apresentadas na Figura 28. A tensão máxima em todos os semicondutores é igual a tensão do capacitor C_M , sendo esta menor que a tensão de saída. Os respectivos bloqueios e entrada

em condução em ambos os interruptores ocorrem sob tensão zero, reduzindo as perdas de chaveamento. A variação de corrente do diodo de saída apresenta um d_i/d_t limitado reduzindo a corrente de recuperação reversa neste diodo e melhorando as comutações.

Figura 28 - Formas de onda teóricas.



Fonte: Autoria própria

Sabendo que a tensão média em todos os indutores é nula em regime permanente e não

considerando as perdas, obtém-se as equações (42) e (43).

$$V_{L1medio} = V_i \cdot D - (V_{CM} - V_i) \cdot (1 - D) = 0 \quad (42)$$

$$V_{L2medio} = (V_{CM} - V_{CS}) \cdot D - (V_o - V_{CM}) \cdot (1 - D) = 0 \quad (43)$$

Todavia, a tensão sobre o capacitor C_M apresentada na equação (44) é igual ao ganho estático do conversor boost clássico e obtida através da manipulação matemática da equação (42).

$$V_{CM} = \frac{1}{1 - D} \cdot V_i \quad (44)$$

A relação entre as tensões dos capacitores C_S e C_M é igual a (45). Tendo que a tensão em C_S é igual a (46).

$$V_{CS} = V_{CM} - V_i \quad (45)$$

$$V_{CS} = \frac{D}{1 - D} \cdot V_i \quad (46)$$

O ganho estático do conversor SEPIC modificado ZVRT apresentado em (47) é obtido substituindo (44) e (45) em (43). Este ganho estático é aproximadamente o dobro do conversor boost clássico para valores elevados de razão cíclica e o mesmo valor do conversor SEPIC modificado com comutação dissipativa operando em CCM.

$$\frac{V_o}{V_i} = \frac{1 + D}{1 - D} \quad (47)$$

3.2.1 COMUTAÇÃO SUAVE

Tendo realizado a análise matemática detalhada para obtenção da comutação suave em ambos os interruptores do conversor SEPIC modificado ZVRT, é necessário apresentar as condições de operação na qual a topologia deve operar para que esta seja mantida. A comutação suave no interruptor S_2 ocorre com a energia armazenada por L_1 e L_2 conforme verifica-se na segunda etapa de operação. No entanto, a comutação ZVS no interruptor S_1 depende de algumas condições específicas. A corrente no indutor L_2 deve ser maior que a corrente no indutor de

entrada no instante que o interruptor S_2 é bloqueado. O diodo intrínseco D_{S1} entra em condução a fim de manter a comutação ZVS em S_1 , pois enquanto este diodo conduz S_1 recebe o sinal de comando. A corrente em D_{S1} é igual a diferença entre as correntes instantâneas dos indutores L_1 e L_2 . Portanto, a primeira condição para manter-se a comutação suave é apresentada na equação (48), esta condição é sempre válida para qualquer valor de potência de saída inferior ao valor nominal.

$$I_i - \frac{\Delta_{iL1}}{2} = \frac{\Delta_{iL2}}{2} - I_0 \quad (48)$$

A ondulação de corrente do indutor de entrada (Δ_{iL1}) comumente é uma porcentagem ($\Delta_{Percent_iL1}$) da corrente média do indutor, considerando a potência nominal de saída.

$$\Delta_{iL1} = \Delta_{Percent_iL1} \cdot I_i = \Delta_{percent_iL1} \cdot \frac{P}{V_i} \quad (49)$$

Substituindo-se (49) e (50) em (48), obtém-se a equação (51). O valor do indutor L_2 deve ser menor que o valor calculado em (51) para que a operação do conversor SEPIC modificado ZVRT se mantenha com comutação ZVS em toda a faixa de carga.

$$\Delta_{iL2} = \frac{V_i \cdot D}{L_2 \cdot f} \quad (50)$$

$$L_2 < \frac{V_i \cdot V_0 \cdot D}{2 \cdot P \cdot f \cdot \left[\frac{V_0}{V_i} \cdot \left(1 - \frac{\Delta_{Percent_iL1}}{2} \right) + 1 \right]} \quad (51)$$

A segunda condição necessária para garantir a operação ZVS do interruptor S_1 é que a energia armazenada no indutor L_2 até o instante em que ocorre o bloqueio de S_2 deve ser suficiente para realizar a completa carga e descarga de maneira ressonante das capacitâncias intrínsecas (C_{S1} - C_{S2}) dos interruptores. A derivada de tensão dos interruptores é controlada com a inclusão de uma capacitância de comutação externa (C_{cmt}), sendo esta conectada em paralelo com os interruptores. As condições apresentadas nas equações (52) e (53) garantem a comutação ZVS em S_1 desde o conversor a vazio até a potência nominal.

$$I_c^2 \cdot L_2 > \left(\frac{V_i}{1-D} \right)^2 \cdot (C_{S1} + C_{S2} + C_{cmt}) \quad (52)$$

A corrente I_c apresentada na equação (53) se refere a corrente necessária para que ocorra a completa carga e descarga de maneira ressonante das capacitâncias intrínsecas dos

interruptores.

$$I_c = \frac{\Delta_{iL2}}{2} - I_0 - I_i + \frac{\Delta_{iL1}}{2} \quad (53)$$

3.3 CONVERSOR SEPIC MODIFICADO ZVRT - METODOLOGIA E EXEMPLO DE PROJETO

Esta seção tem por objetivo apresentar detalhadamente os passos adotados para determinação dos valores de componentes utilizados na topologia, conforme as especificações definidas na Tabela 2.

Tabela 2 - Parâmetros do protótipo - conversor SEPIC modificado ZVRT.

Tensão de entrada (V_i)	30 V
Tensão de saída (V_o)	200 V
Potência de saída (P_o)	180 W
Frequência de chaveamento (f)	70 kHz
Rendimento mínimo esperado (η)	95%
Ondulação de tensão (ΔV_C)	10 V
Ondulação de tensão de saída (ΔV_o)	5 V

Fonte: Autoria Própria

3.3.1 RAZÃO CÍCLICA

Conhecendo o ganho estático do conversor SEPIC modificado ZVRT, definido na equação (47), pode-se definir a razão cíclica. Este parâmetro é utilizado em cálculos posteriores para definição dos demais componentes da topologia proposta.

$$D = \frac{V_o - V_i}{V_o + V_i} = \frac{200 - 30}{200 + 30} = 0,7391 \quad (54)$$

3.3.2 RESISTÊNCIA DE CARGA

O conversor SEPIC modificado ZVRT opera com uma potência nominal igual a 180 W e uma tensão de saída de 200 V, assim obtém-se (55):

$$R_o = \frac{V_o^2}{P_o} = 222\Omega \quad (55)$$

3.3.3 INDUTORES L_1 e L_2

A ondulação de corrente do indutor L_1 é definida como 50% da corrente nominal de entrada.

$$\Delta_{iL1} = \Delta_{Percent;L1} \cdot I_i = 0,5 \cdot \frac{180}{30} = 3A \quad (56)$$

Conhecendo o valor médio da corrente nominal de entrada e sua ondulação é possível obter os pontos de máximo e mínimo, conforme as equações (57) e (58):

$$i_{iL1max} = I_i + \frac{\Delta_{iL1}}{2} = 7,5A \quad (57)$$

$$i_{iL1min} = I_i - \frac{\Delta_{iL1}}{2} = 4,5A \quad (58)$$

Portanto, para obter-se o valor da indutância L_1 é necessário utilizar a equação que determina a ondulação de corrente. Considerando a primeira etapa de operação, sabe-se que o indutor de entrada está submetido a tensão V_i , assim obtém-se:

$$L_1 = \frac{V_i \cdot D}{\Delta_{iL1} \cdot f} = \frac{30 \cdot 0,7391}{3 \cdot 70 \cdot 10^3} = 105\mu H \quad (59)$$

O indutor L_2 é definido pela equação (60), visto que essa equação é mais restritiva que a apresentada em (51) para garantir a comutação suave até a potência nominal.

$$L_2 = \frac{\left(\frac{V_i}{1-D}\right)^2 \cdot (C_{S1} + C_{S2} + C_{cm})}{(I_c)^2} = \frac{\left(\frac{30}{1-0,7391}\right)^2 \cdot (10 \cdot 10^{-9})}{(2,6)^2} = 20\mu H \quad (60)$$

3.3.4 CAPACITORES C_S e C_M

Os valores das capacitâncias C_S e C_M foram obtidas considerando a forma de onda de corrente nos capacitores. O cálculo destes capacitores é realizado considerando a variação de carga e máxima ondulação de tensão representada por (61).

$$C = \frac{\Delta Q}{\Delta V} \quad (61)$$

Sabendo que a variação de carga corresponde ao cálculo da forma de onda de corrente em C_S e C_M e fazendo-se as devidas substituições em (61), obtém-se (62):

$$C_S = C_M = \frac{\left(i_{L1} + \frac{\Delta i_{L1}}{2}\right) \cdot \frac{D}{2}}{\Delta V_C \cdot f} = \frac{\left(6 + \frac{3}{2}\right) \cdot \frac{0,7391}{2}}{10 \cdot 70 \cdot 10^3} = 3,96 \mu F \quad (62)$$

3.3.5 ESFORÇOS DE CORRENTE E TENSÃO

O cálculo dos esforços de corrente e tensão são de fundamental importância visto que definem os valores médios e eficazes sobre os componentes do conversor em questão. A partir das formas de ondas teóricas definidas na Figura 28 se conhece os tempos de operação de todos os componentes do conversor SEPIC modificado ZVRT, logo é possível o cálculo destes valores em um período de comutação.

3.3.6 INTERRUPTORES S_1 e S_2

Tomando como base as equações definidas nas etapas de operação, verifica-se que as correntes nos interruptores S_1 e S_2 são compostas por 2 intervalos. As equações (63), (64), (65) e (66) apresentam as correntes eficazes e médias nos interruptores, respectivamente.

$$i_{S1(eficaz)} = \sqrt{\frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\frac{i_{L1} + i_{L2}}{2}\right)^2 dt + \int_{t_5}^{t_7} \left(\frac{\Delta i_{L1}}{2}\right)^2 dt \right\}} \quad (63)$$

$$i_{S1(medio)} = \frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\frac{i_{L1} + i_{L2}}{2}\right) dt + \int_{t_5}^{t_7} \left(\frac{\Delta i_{L1}}{2}\right) dt \right\} \quad (64)$$

$$i_{S2(eficaz)} = \sqrt{\frac{1}{T} \left\{ \int_{t_1}^{t_4} \left(-\frac{i_{L1} + i_{CS}}{2}\right)^2 dt + \int_{t_4}^{t_5} \left(\frac{i_{L1} - i_{CM}}{2}\right)^2 dt \right\}} \quad (65)$$

$$i_{S2(medio)} = \frac{1}{T} \left\{ \int_{t_1}^{t_4} \left(-\frac{i_{L1} + i_{CS}}{2}\right) dt + \int_{t_4}^{t_5} \left(\frac{i_{L1} - i_{CM}}{2}\right) dt \right\} \quad (66)$$

Os esforços de tensão sobre os interruptores estão grampeados na tensão sobre o capacitor C_M . É importante salientar que esta tensão é aproximadamente metade da tensão de saída. A equação (67) apresenta a máxima tensão sobre os interruptores.

$$V_{S1} = V_{S2} = \frac{V_i}{1-D} \quad (67)$$

3.3.7 DIODO DE SAÍDA - D_O

O diodo de saída opera nas etapas 3 e 4, sendo que seu bloqueio ocorre sem recuperação reversa devido a derivada de corrente ser limitada.

$$i_{D_o(eficaz)} = \sqrt{\frac{1}{T} \left\{ \int_{t_2}^{t_4} \left(\frac{i_{L1} - i_{CM}}{2} \right)^2 dt \right\}} \quad (68)$$

$$i_{D_o(medio)} = \frac{1}{T} \left\{ \int_{t_2}^{t_4} \left(\frac{i_{L1} - i_{CM}}{2} \right) dt \right\} \quad (69)$$

A máxima tensão sobre D_o é menor que a tensão de saída e igual a (70).

$$V_{D_o} = V_o - V_{CS} = \frac{V_i}{1-D} \quad (70)$$

3.3.8 CAPACITORES C_S e C_M

Sabendo que i_{CS} é igual a i_{CM} , obtém-se a equação (71).

$$i_{CS(eficaz)} = i_{CM(eficaz)} = \sqrt{\frac{1}{T} \left\{ \int_{t_o}^{t_2} \left(\frac{i_{L2pico}}{2} \right)^2 dt + \int_{t_2}^{t_7} (i_{L2pico})^2 dt \right\}} \quad (71)$$

A tensão sobre os capacitores C_M e C_S são menores que a tensão de saída, sendo seus valores apresentados em (72) e (73), respectivamente.

$$V_{CS} = \left(\frac{D}{1-D} \right) \cdot V_i = 85V \quad (72)$$

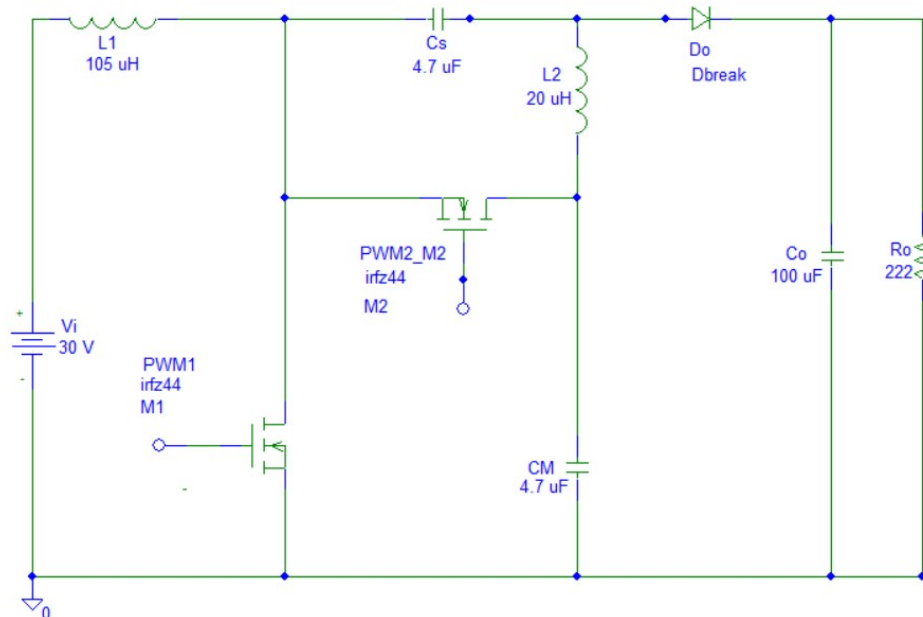
$$V_{CM} = \left(\frac{1}{1-D} \right) \cdot V_i = 115V \quad (73)$$

A validação das equações desenvolvidas nesta seção é realizada nas seções posteriores que dizem respeito aos resultados de simulação e experimentais.

3.4 RESULTADOS DE SIMULAÇÃO

O estudo e análise do conversor SEPIC modificado ZVRT no *software* Pspice ORCAD é necessária para análise de sua operação e imprescindível para validação do equacionamento realizado para esta topologia. A Figura 29 apresenta o circuito de simulação, sendo que as especificações utilizadas para o conversor em questão são apresentadas na Tabela 2.

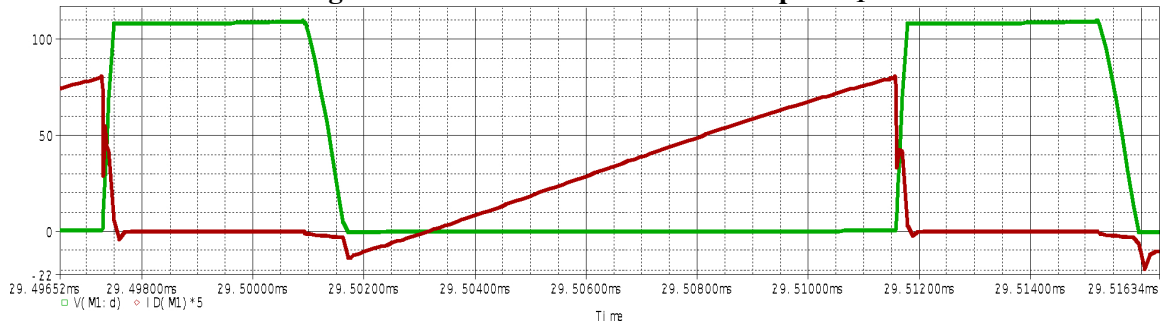
Figura 29 - Conversor SEPIC modificado ZVRT - circuito simulado.



Fonte: Autoria própria

A Figura 30 apresenta as formas de onda de tensão e corrente sobre o interruptor principal. A tensão neste interruptor está grampeada em V_{CM} , diferentemente do conversor SEPIC clássico que tem sobre o interruptor principal a soma das tensões de entrada e saída. Para melhor visualização da forma de onda de corrente no interruptor S_1 , esta é multiplicada pelo fator 5.

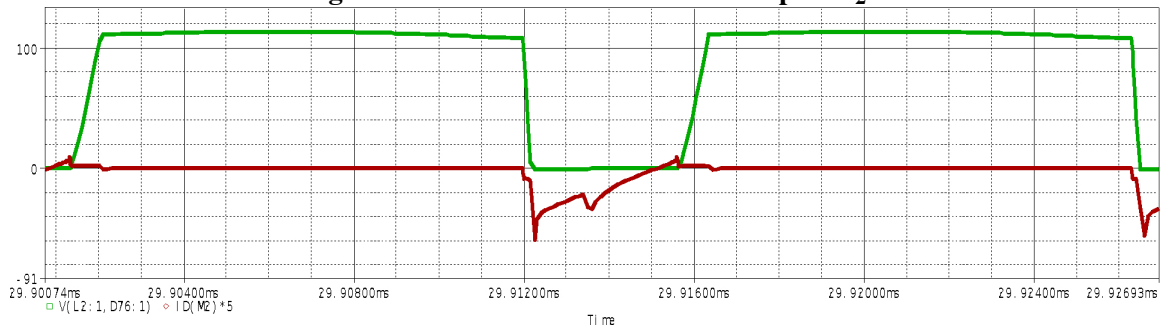
Figura 30 - Tensão e corrente - interruptor S_1 .



Fonte: Autoria própria

A Figura 31 apresenta a tensão e corrente sobre o interruptor auxiliar. A tensão sobre S_2 está grampeada em V_{CM} , tendo o bloqueio e a entrada em condução sob comutação suave ZVS. Para melhor visualização da forma de onda de corrente no interruptor S_2 , esta é multiplicada pelo fator 5.

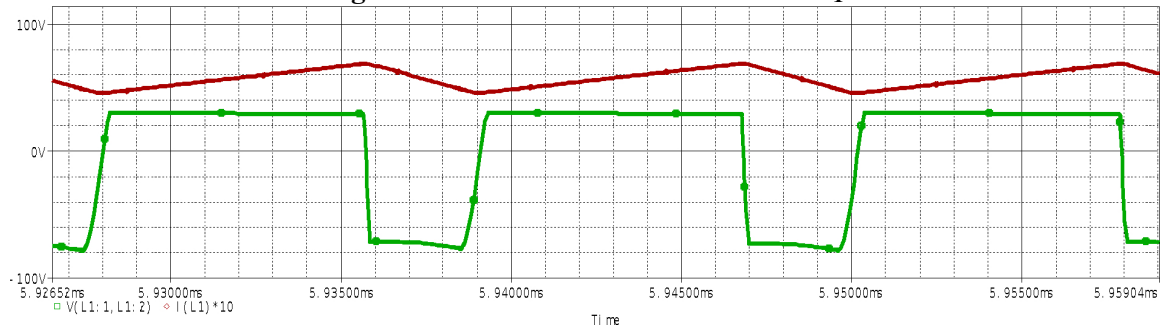
Figura 31 - Tensão e corrente - interruptor S_2 .



Fonte: Autoria própria

A Figura 32 apresenta a tensão e corrente no indutor de entrada, sendo que esta corrente possui baixa ondulação. Este indutor opera submetido a tensão de entrada quando o interruptor S_1 está conduzindo e submetido a $(V_i - V_{CM})$ quando S_1 está bloqueado. Para melhor visualização da forma de onda de corrente no indutor de entrada, esta é multiplicada pelo fator 10.

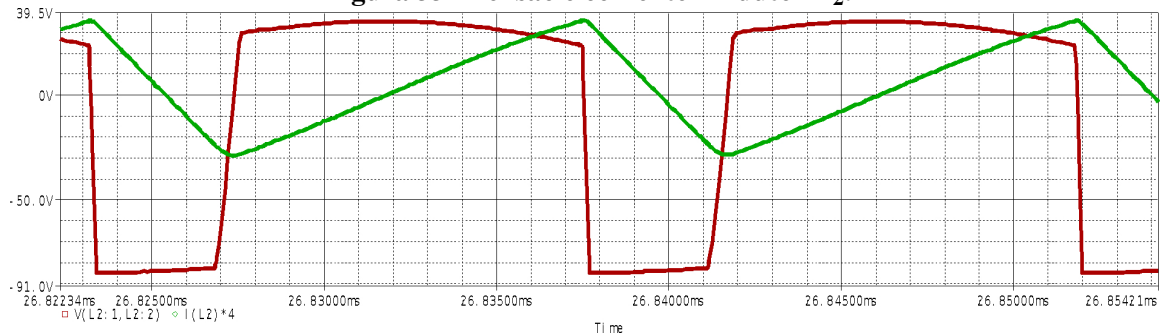
Figura 32 - Tensão e corrente - indutor L_1 .



Fonte: Autoria própria

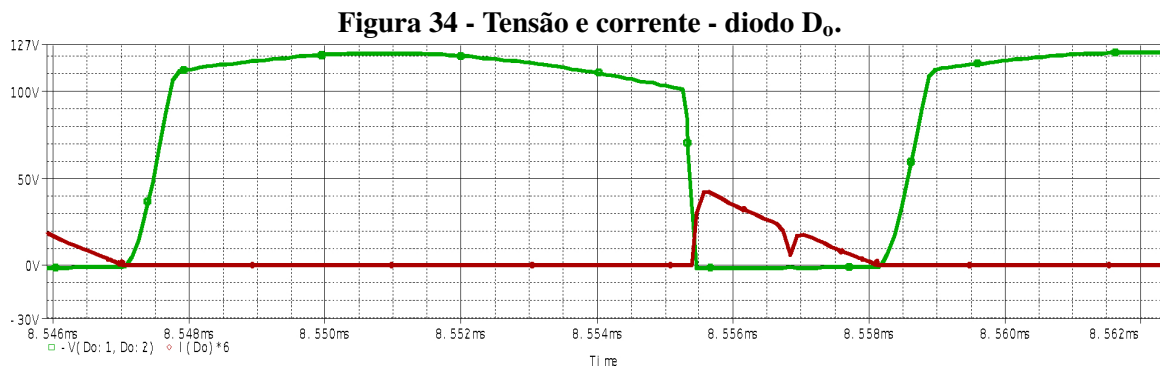
A Figura 33 apresenta a tensão e corrente no indutor L_2 . A corrente média em L_2 é igual a corrente de saída. A tensão a qual L_2 está submetido é igual a $(V_{CM} - V_{CS})$ quando S_1 está conduzindo e $(V_{CM} - V_o)$ quando S_2 está conduzindo. Para melhor visualização da forma de onda de corrente no interruptor L_2 , esta é multiplicada pelo fator 4.

Figura 33 - Tensão e corrente - indutor L_2 .



Fonte: Autoria própria

A Figura 34 apresenta a tensão e corrente em D_o . O diodo de saída conduz enquanto flui corrente pelo diodo intrínseco do interruptor S_2 (D_{S2}). A tensão sobre este semiconductor é igual a $(V_o - V_{CS})$. É importante salientar que a derivada de corrente no bloqueio de D_o é limitada, reduzindo os efeitos da recuperação reversa do diodo de saída, mesmo utilizando diodos ultra-rápidos. Para melhor visualização da forma de onda de corrente no diodo de saída, esta é multiplicada pelo fator 6.



Fonte: Autoria própria

A Tabela 3 apresenta uma comparação entre os valores obtidos através da análise matemática e valores adquiridos por meio de simulação numérica. Na tabela descrita abaixo, também é demonstrado o erro percentual obtido para os principais componentes do conversor SEPIC modificado ZVRT. Por fim, cabe ressaltar que a equação base para o cálculo do erro percentual é $\left[\frac{(\text{Valor}_{\text{simulado}} - \text{Valor}_{\text{calculado}})}{\text{Valor}_{\text{simulado}}} \right]$.

Tabela 3 - Comparação entre valores simulados e calculados - conversor SEPIC modificado ZVRT.

	Resultados Simulados		Resultados Calculados		Erro (%)	Erro (%)
	Médio (A)	Eficaz (A)	Médio (A)	Eficaz (A)	(Valor Médio)	(Valor Eficaz)
i_{S1}	4,85	7,43	5,17	6,81	-6,60 %	8,34 %
i_{S2}	-0,87	2,31	-0,92	2,51	-5,74 %	-8,66 %
i_{CM}	-	4,77	-	4,93	-	-3,35 %
i_{CS}	-	4,90	-	4,93	-	-0,61 %
i_{D_o}	0,86	2,07	0,92	1,97	-6,97 %	4,83 %

Fonte: Autoria Própria

3.5 RESULTADOS EXPERIMENTAIS

Os resultados experimentais foram obtidos com o desenvolvimento de um protótipo, conforme apresentado na Figura 35, considerando as especificações apresentadas na Tabela 2 e componentes utilizados no protótipo apresentados na Tabela 4. Os equipamentos utilizados para obtenção dos resultados foram um osciloscópio digital Tektronix MDO3014(100 MHz - 2,5 GS/s) e um amplificador de corrente Tektronix TCPA300 (100 MHz) com uma ponteira de corrente TCP312 (30 A - 100 MHz).

Figura 35 - Conversor SEPIC modificado ZVRT - protótipo.

Fonte: Autoria própria

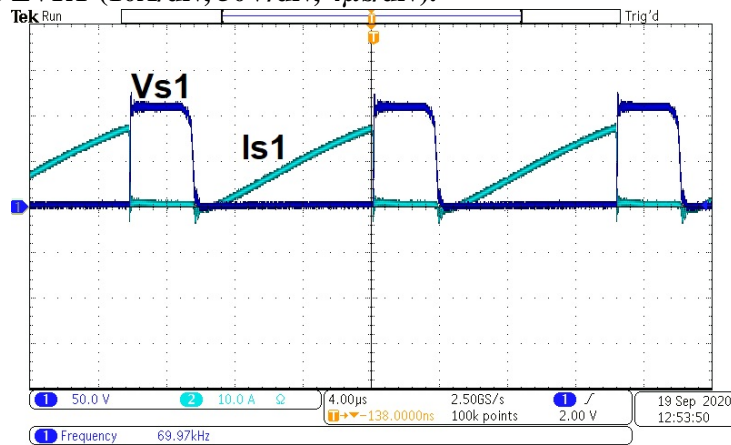
Tabela 4 - Conversor SEPIC modificado ZVRT - protótipo.

Componentes	Especificações
S_1 - S_2	65C7019 ($V_{DS}=650$ V / $R_{DSon}=19$ m Ω)
D_o	MBR20200 ($V_{RRM}=200$ V / $I_F=20$ A, $V_F=0,75$ V)
C_M - C_S	4,7 μ F/400 V (Polipropileno)
L_1	(EE/42-15 Thorton) 28 espiras 3 x Litz 40x34 AWG 105 μ H
L_2	(EE/30-14 Thorton) 14 espiras 3 x Litz 40x34 AWG 20 μ H
C_o	100 μ F/400 V (Eletrolítico)
R_o	222 Ω
Driver	FOD3180
DSP	TMS320F28379D

Fonte: Autoria Própria

A Figura 36 apresenta tensão e corrente sobre o interruptor principal. A entrada em condução neste semiconductor ocorre sob comutação suave caso a energia armazenada no indutor de saída até o instante de bloqueio do interruptor auxiliar seja suficiente para realizar a completa carga e descarga das capacitâncias intrínsecas C_{S1} e C_{S2} .

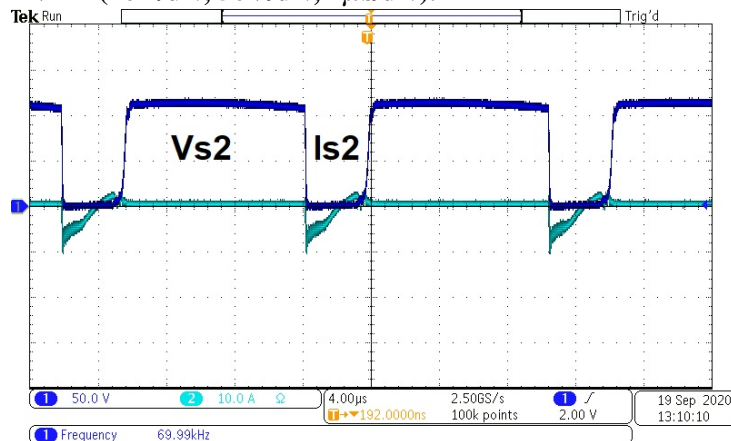
Figura 36 - Tensão no interruptor S_1 (CH1) e corrente no interruptor S_1 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 37 apresenta a tensão e corrente no interruptor auxiliar. A máxima tensão sobre este interruptor é aproximadamente $V_o/2$

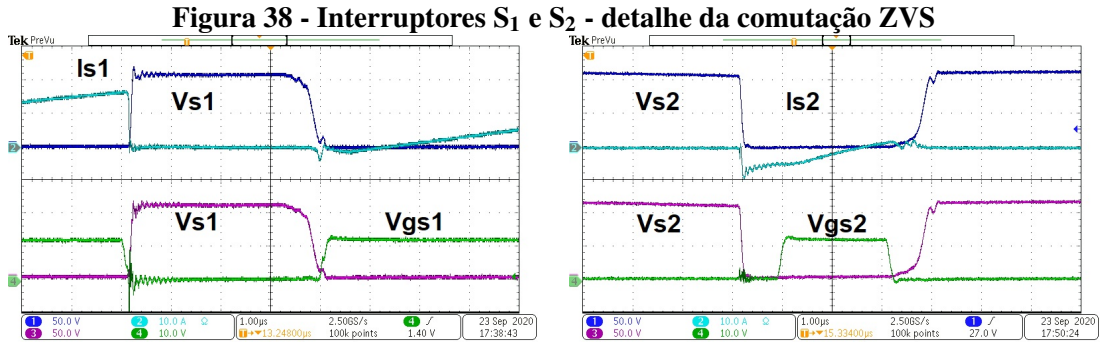
Figura 37 - Tensão no interruptor S_2 (CH1) e corrente no interruptor S_2 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).



Fonte: Autoria própria

É importante frisar que tanto a entrada em condução quanto o bloqueio de ambos os interruptores ocorre sob comutação ZVS. Esta característica permite a operação do conversor com elevada frequência de comutação para redução do peso e volume dos elementos magnéticos. Portanto, as únicas perdas a serem consideradas no conversor são as perdas por condução, fato este que proporciona um alto rendimento a esta topologia e, a possibilidade de utilização deste conversor em aplicações de elevado. A Figura 38.(a) apresenta tensão drenosource e corrente do interruptor S_1 e deslocado destes a tensão drenosource e a tensão de gate de S_1 . Esta aquisição permite a visualização da comutação suave, visto que quando esta ocorre

há um nível zero entre as transições destas tensões. O mesmo procedimento é realizado para o interruptor auxiliar na Figura 38.(b).

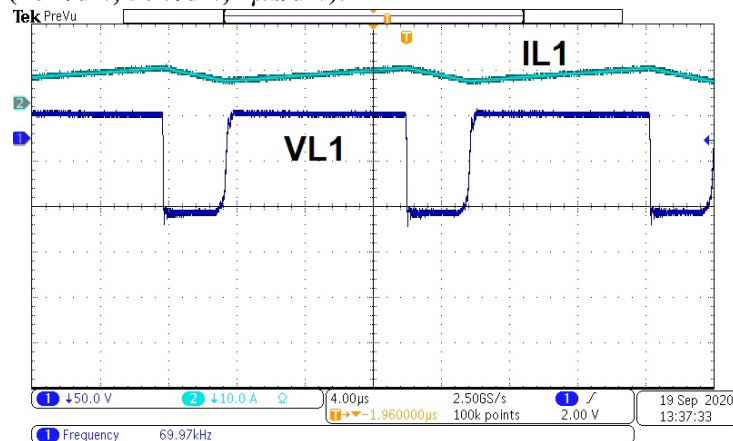


(a) Tensão e corrente em detalhe - interruptor S_1 . (b) Tensão e corrente em detalhe - interruptor S_2 .

Fonte: Autoria Própria

A Figura 39 apresenta a tensão e corrente no indutor de entrada. A corrente de entrada no conversor SEPIC modificado ZVRT apresenta baixa ondulação de corrente.

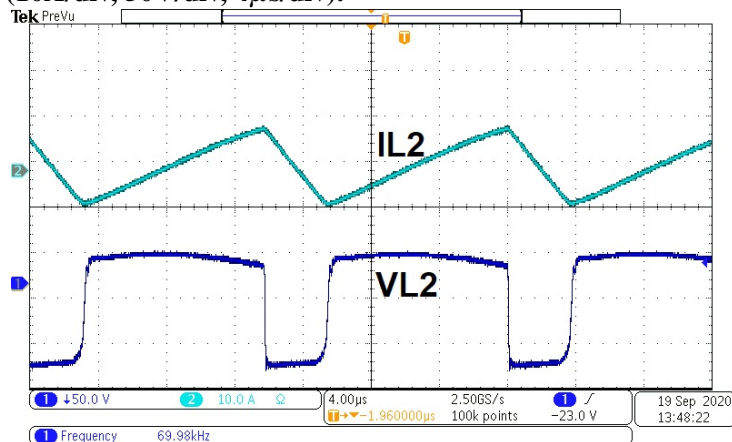
Figura 39 - Tensão no indutor L_1 (CH1) e corrente no indutor L_1 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 40 apresenta a tensão e corrente no indutor L_2 . Existe uma variação de tensão nas formas de onda deste indutor devido a ondulação de tensão nos capacitores C_S e C_M .

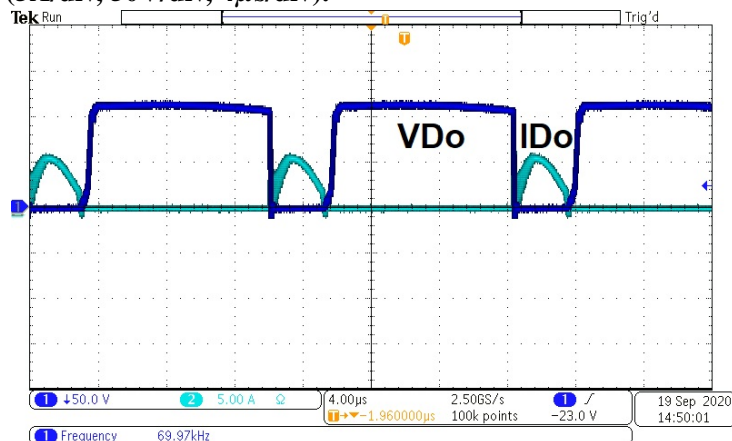
Figura 40 - Tensão no indutor L_2 (CH1) e corrente no indutor L_2 (CH2) do conversor SEPIC modificado ZVRT (10A/div, 50V/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 41 apresenta a tensão e corrente no diodo de saída. A tensão sobre este semicondutor é reduzida e a derivada de corrente é limitada.

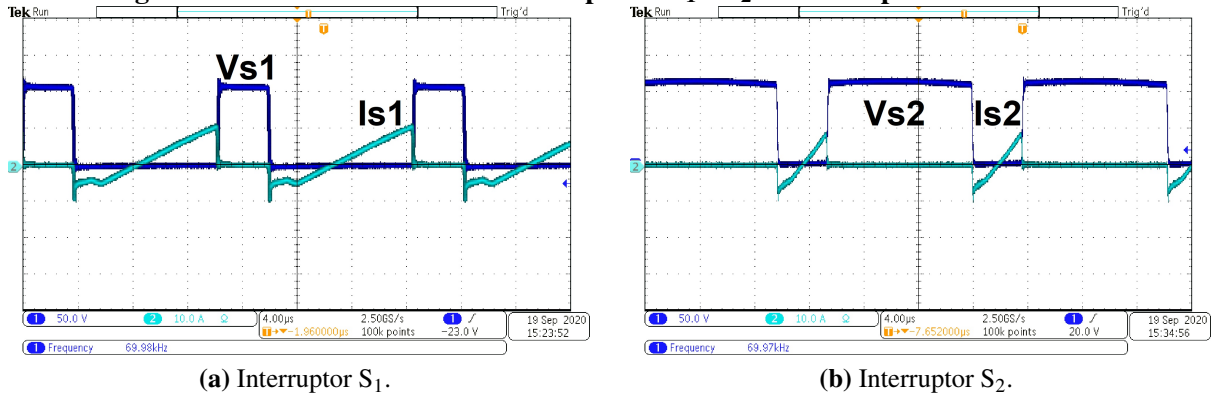
Figura 41 - Tensão no diodo D_o (CH1) e corrente no diodo D_o (CH2) do conversor SEPIC modificado ZVRT (5A/div, 50V/div, 4 μ s/div).



Fonte: Autoria própria

A Figura apresentada em 42 demonstra as formas de onda de tensão e corrente dos interruptores S_1 e S_2 com 10% da potência de saída, comprovando que a comutação suave ZVS se mantém mesmo que se opere com uma baixa potência de saída. A entrada em condução e bloqueio em ambos os interruptores ocorre sob comutação suave ZVS desde a potência nominal até a operação sem carga. A pior condição para a comutação suave ocorrer é na potência nominal, e esta é mantida para toda a faixa de carga.

Figura 42 - Tensão e corrente - interruptores S_1 e S_2 - 10% da potência nominal.



Fonte: Autoria própria

3.5.1 ANÁLISE DAS PERDAS

A topologia SEPIC modificado ZVRT apresenta um rendimento de 97% na potência nominal, sendo que são consideradas somente as perdas por condução em todos os semicondutores, pois as perdas por comutação são nulas devido a comutação ZVS obtida, tanto na entrada em condução quanto no bloqueio, em ambos os interruptores. Com relação aos elementos magnéticos, L_1 e L_2 , são consideradas as perdas no cobre e no núcleo. As equações (74) e (75) apresentam as perdas por condução no diodo de saída e interruptores S_1 e S_2 . As perdas nos indutores L_1 e L_2 são apresentadas nas equações (76), (77), (78) e (79).

$$P_{Do} = V_{To} \cdot i_{Do}(\text{medio}) = 0,72W \quad (74)$$

$$P_{S1S2} = \left[\left(\frac{T_{ONs1}}{T_{ON}} \right) \cdot (i_{S1(\text{eficaz})})^2 \cdot R_{DSon} \right] + \left[\left(\frac{T_{ONs2}}{T_{ON}} \right) \cdot (i_{S2(\text{eficaz})})^2 \cdot R_{DSon} \right] = 1,346W \quad (75)$$

Para o cálculo das perdas nos indutores L_1 e L_2 considera-se as perdas no cobre e as perdas no núcleo, sabendo-se que a resistências dos fios de L_1 e L_2 são iguais a $0,051\Omega$ e $0,052\Omega$, respectivamente. Assim obtêm-se:

$$P_{L1\text{cobre}} = \left[R_{fioL1} \cdot (i_{L1\text{eficaz}})^2 \right] = 1,95W \quad (76)$$

$$P_{L2\text{cobre}} = \left[R_{fioL2} \cdot (i_{L2\text{eficaz}})^2 \right] = 1,31W \quad (77)$$

$$P_{L1nucleo} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoL1} = 0,88 \cdot 10^{-3} W \quad (78)$$

$$P_{L2nucleo} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoL2} = 0,15 \cdot 10^{-3} W \quad (79)$$

As perdas totais no conversor SEPIC modificado ZVRT são apresentadas na equação (80).

$$P_{totaisConv} = P_{Do} + P_{S1S2} + P_{L1cobre} + P_{L2cobre} + P_{L1nucleo} + P_{L2nucleo} = 5,327 W \quad (80)$$

Por fim, tendo o valor total das perdas do conversor discutido nessa capítulo é possível a obtenção do rendimento teórico, definido pela equação (81).

$$\eta = \left(\frac{P_0}{P_{totaisConv} + P_0} \right) \cdot 100 = 97,13\% \quad (81)$$

Sabendo que P_0 é a potência nominal na carga.

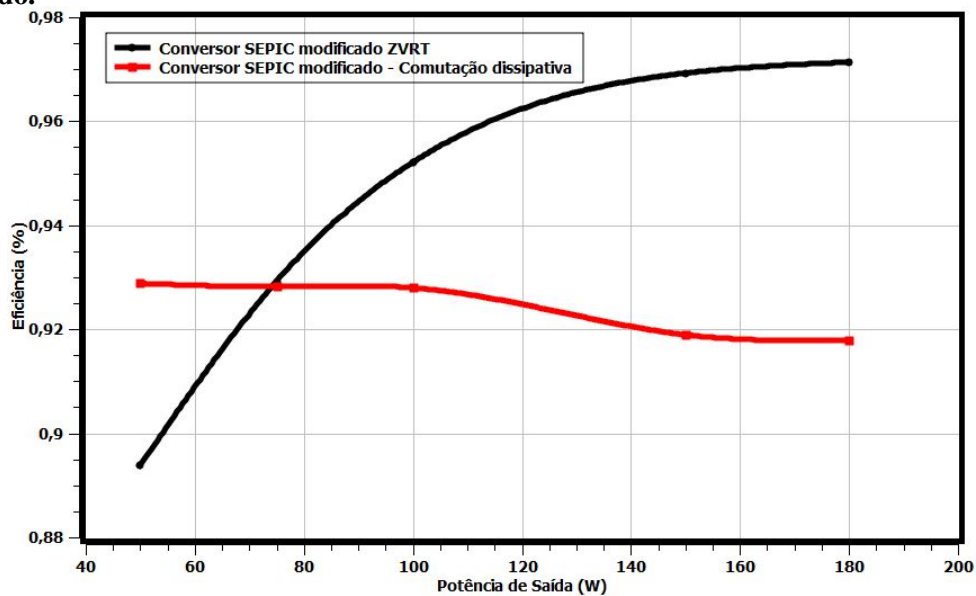
3.5.2 RENDIMENTO

A curva de eficiência do conversor SEPIC modificado ZVRT é obtida com o analisador digital Yokogawa WT230 e apresentada na Figura 43. Somente as perdas do estágio de potência são consideradas, já as perdas do circuito de comando e controle não são consideradas nessa medição. A máxima eficiência ocorre na potência nominal e é igual a 97%. Na Figura 43 são apresentadas as curvas de eficiência do conversor SEPIC modificado ZVRT e do SEPIC modificado com comutação dissipativa apresentado na Figura 1(a), ambos operando na frequência de 70 kHz. Os componentes utilizados em ambas as estruturas são os mesmos afim de comparar a performance das topologias. Somente o interruptor S_2 é substituído por um diodo Schottky e a indutância L_2 tem seu valor alterado de 20 μH para 100 μH afim de reduzir as perdas por condução na topologia convencional sem comutação suave. A eficiência deste conversor operando na potência nominal reduziu-se para 91,8% devido as perdas por comutação.

Contudo, a eficiência do conversor SEPIC modificado ZVRT é menor que a do conversor SEPIC modificado com comutação dissipativa para uma potência de saída menor que 75 W. Isso ocorre porque a ondulação de corrente no indutor L_2 calculada pelas equações (50)

e (52) a fim de manter a comutação suave quando a topologia opera na potência nominal, resulta em elevados esforços de corrente quando se opera em baixa potência, como pode ser observado nas formas de onda dos interruptores apresentadas nas Figuras 42.(a) e 42.(b), respectivamente. Os esforços de corrente mais elevados aumentam as perdas por condução reduzindo a eficiência da estrutura para valores de potência de saída baixos.

Figura 43 - Curvas de eficiência experimentais - conversores SEPIC modificado ZVRT e SEPIC modificado.



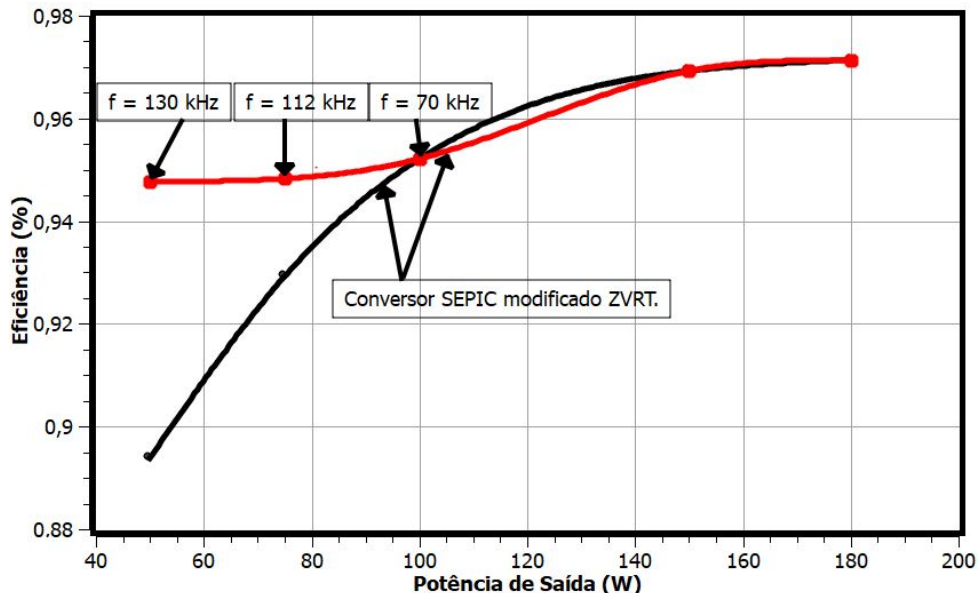
Fonte: Autoria própria

Existem duas alternativas para a redução dos esforços de corrente no conversor SEPIC modificado ZVRT, operando com baixa potência e mantendo a comutação suave em toda a faixa de carga. A primeira consiste na utilização de indutor L_2 saturável em vez de um indutor linear, pois neste caso tem-se uma indutância relativamente elevada em baixa potência, reduzindo a perda por condução. A medida que a potência aumenta, a indutância diminui, aumentando a energia para a manutenção da comutação suave quando a potência aumenta. A segunda opção, a qual foi adotada neste trabalho, decorre da variação, aumento, da frequência de operação para valores de potência baixos. É importante frisar que o ganho estático e o ponto de operação do conversor não sofrem alteração com a mudança do valor da frequência de chaveamento.

Um primeiro ponto a se destacar é que a equação (50) define qual a corrente mínima para se ter comutação suave no conversor SEPIC modificado ZVRT, dado que tal equação é em função da frequência. Logo, a medida que a potência varia tem-se uma frequência específica que garante a menor corrente eficaz no conversor que possibilita a obtenção da comutação suave. Deste modo, tal técnica pode ser implementada em aplicações onde se tem um sensor

de corrente ou que se sabe a potência processada, como é o caso de aplicações que utilizam o algoritmo de rastreamento do ponto de máxima potência (MPPT). O uso desta estratégia pode ser importante para aplicações de conversão de energia fotovoltaica, onde a operação com alta eficiência com cargas de valores reduzidos é considerada na eficiência ponderada (European - EU ou California Energy Commission - CEC). A potência de saída do conversor já é medida nestas aplicações pelo algoritmo de rastreamento do ponto de máxima potência (MPPT), sendo que essa informação pode ser usada para determinar a frequência de chaveamento de operação da estrutura para melhoria da eficiência com cargas reduzidas. Essa técnica foi testada no conversor SEPIC modificado ZVRT e apresentada na Figura 44 (linha vermelha).

Figura 44 - Curvas de eficiência experimentais - conversor SEPIC modificado ZVRT.

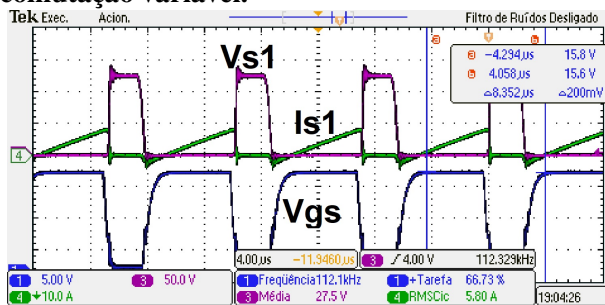


Fonte: Autoria própria

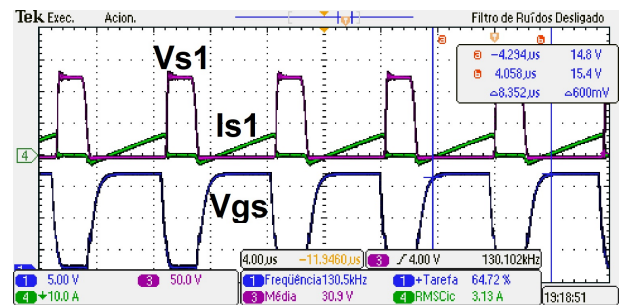
Todos os resultados relacionados ao rendimento do conversor SEPIC modificado ZVRT são obtidos de maneira experimental com a estrutura operando no modo de condução contínua e em malha aberta. Desta forma, tem-se que a frequência de chaveamento foi mantida em 70 kHz até a potência de saída igual a 100 W. A frequência de chaveamento foi incrementada para valores de potência de saída menores que 100 W, mantendo a operação com comutação ZVS e alcançando uma eficiência próxima de 95% para uma faixa de potência de saída com valor reduzido. Todavia, observa-se que uma alteração de frequência em um determinado ponto específico melhora significativamente o rendimento, ou seja, a partir de um dado ponto onde os esforços de corrente começam a ser mais significativos, no entanto, não há mudança no modo de operação. Sabe-se que na potência nominal tem-se a pior condição para a comutação suave, deste modo, tem-se que dimensionar a energia necessária para que a comutação suave

ocorra de maneira apropriada na potência nominal. No entanto, tal energia não sofre variação com a mudança de potência, ou seja, quando a potência é reduzida a energia existente no conversor é superior a necessária para ocorrência da comutação suave. Portanto, a mudança de frequência na potência de 100 W permite uma redução significativa das perdas, mantendo o conversor operando com um rendimento adequado. As formas de onda de tensão e corrente do interruptor S_1 com $P_o = 75W$ e $f = 112kHz$ e operando com S_1 com $P_o = 50W$ e $f = 130kHz$ são apresentadas nas Figuras 45.(a) e 45.(b), respectivamente. A operação com comutação ZVS é mantida com o mínimo esforço de corrente possível, reduzindo as perdas por condução e aumentando a eficiência para valores reduzidos de potência de saída. Destaca-se que a frequência limite para manter a comutação suave com o menor nível de corrente pode ser calculada pelas equações (52) e (53).

Figura 45 - Tensão e corrente no interruptor S_1 em operação com baixa carga e com frequência de comutação variável.



(a) Tensão no interruptor principal (CH3) e corrente (CH4) com $P_o=75$ W e $f=112$ kHz (10A/div, 50V/div, 5V/div, 4 μ s/div).



(b) Tensão no interruptor principal (CH3) e corrente (CH4) com $P_o=50$ W e $f=130$ kHz (10A/div, 50V/div, 5V/div, 4 μ s/div).

Fonte: Autoria própria

Este capítulo apresentou toda a análise estática do conversor SEPIC modificado ZVRT, resultados de simulação e experimentais, além das especificações de projeto do conversor que são imprescindíveis para o cálculo dos componentes passivos e esforços de corrente e tensão da estrutura. O estudo da comutação suave do conversor SEPIC modificado ZVRT também é realizada no Capítulo 3, demonstrando quais são as condições de operação necessárias para que esta ocorra de maneira adequada. O Capítulo 4 apresenta o estudo do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão que trata-se de uma variação topológica do conversor SEPIC modificado e uma evolução de (KRAVETZ; GULES, 2016). Neste Capítulo são descritas as etapas de operação, análise matemática, estudo da comutação suave e resultados de simulação que validam a análise desenvolvida.

4 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO

A topologia analisada neste capítulo possui um elevado ganho estático em relação ao conversor SEPIC modificado e aos demais conversores não isolados clássicos devido a utilização das técnicas indutores acoplados e célula multiplicadora de tensão. A escolha por aplicar a técnica ZVRT a uma estrutura com acoplamento magnético deve-se ao fato de que a comutação suave agora é realizada pela indutância de dispersão. Essa indutância altera o comportamento das comutações, e a operação exigirá um menor nível de energia para obter a comutação suave, e conseqüentemente são reduzidas as perdas por condução. Portanto, mantendo o valor do indutor acoplado elevado para reduzir as perdas por condução, quem vai fornecer a energia necessária para a comutação suave é a indutância de dispersão de forma similar ao que ocorre quando se adiciona a técnica de grampeamento ativo em um conversor não isolado com acoplamento magnético. Por fim, destaca-se que a técnica grampeamento ativo possui uma faixa limitada para obtenção da comutação suave, dado que aumentando o valor da indutância de dispersão, tem-se mais energia para a comutação e o diodo intrínseco da chave conduz por mais tempo. Quando a potência de carga é reduzida, os esforços de corrente no circuito diminuem e o tempo de condução do diodo intrínseco do interruptor diminui proporcionalmente. Isto ocorre até um nível mínimo de potência onde a comutação suave não é mais mantida. No entanto, para a estrutura conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão a comutação suave é mantida em toda a faixa de carga com esforços de corrente baixos no circuito, mantendo baixa as perdas por condução.

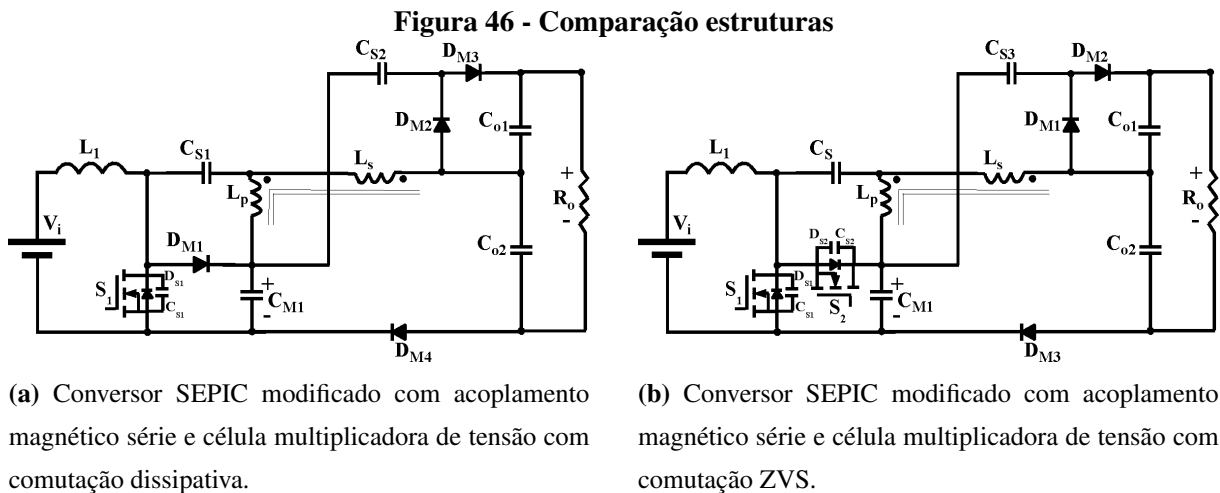
O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão é uma solução não-isolada, sendo uma variação do SEPIC modificado que possui ganho estático muito superior aos conversores não-isolados clássicos. Esta solução é uma alternativa aos conversores não-isolados convencionais e ao próprio SEPIC modificado, visto que pode ser utilizado em aplicações que requerem alto rendimento em conjunto com uma elevada tensão de saída a partir de uma fonte de baixa tensão de entrada CC, como é o caso de painéis fotovoltaicos e células a combustível.

A topologia proposta utiliza um acoplamento magnético série que permite a elevação do ganho sem aumento da razão cíclica em conjunto com os multiplicadores de tensão, os quais absorvem a energia da indutância de dispersão, elevando o ganho da estrutura e eliminando as sobretensões nos semicondutores.

No caso do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, buscou-se a aplicação de uma técnica de comutação suave nas topologias que apresentam acoplamento magnético, dado que a indutância de dispersão altera o comportamento das comutações em relação as topologias sem acoplamento magnético. Comumente, as estruturas que apresentam o acoplamento magnético utilizam o grampeamento ativo, pois se adiciona somente um capacitor de grampeamento e um interruptor auxiliar com comando complementar e faz-se o uso da indutância de dispersão. No entanto, a faixa de operação com comutação suave é limitada e é perdida para operação com baixa carga. Portanto, tomando-se como base a análise da solução de circuito auxiliar para a operação com comutação suave do conversor SEPIC modificado ZVRT, esta pode ser estendida a outras configurações com o SEPIC modificado, como indutores chaveados, por exemplo. Verifica-se que a técnica aplicada ao conversor SEPIC modificado ZVRT apresenta comportamento diferente quando utilizada em conversores com acoplamento magnético devido a presença da indutância de dispersão. Verifica-se que não é necessário reduzir o valor da indutância relativa ao enrolamento primário do indutor acoplado para obtenção da comutação suave em função da presença da indutância de dispersão, reduzindo-se as perdas por condução. Desta forma, justifica-se o estudo da mesma técnica aplicada ao conversor SEPIC modificado ZVRT, também seja implementada na estrutura com acoplamento magnético proposta. O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão possui faixa de comutação suave superior a uma estrutura com grampeamento ativo, além do comportamento das comutações serem diferentes de uma estrutura sem acoplamento magnético. Portanto, é necessário realizar as respectivas análises referente as diferenças na operação e projeto das topologias propostas.

As principais características desta topologia são a comutação suave ZVS em ambos os interruptores e a obtenção de alto ganho estático, devido a inclusão das técnicas elevadoras de tensão indutor acoplado e célula multiplicadora de tensão. Estas técnicas proporcionam uma alta tensão de saída e auxiliam na redução das perdas por comutação nos interruptores, permitindo este conversor operar com elevada frequência de comutação e alto rendimento. O conversor proposto em (KRAVETZ; GULES, 2016) possui elevado ganho estático e comutação ZCS na entrada em condução do interruptor devido a indutância de dispersão que é um parâmetro intrínseco do acoplamento magnético série. Contudo, por apresentar comutação dissipativa no bloqueio do interruptor S_1 , a sua frequência de operação é limitada devido às

elevadas perdas associadas e conseqüente diminuição da eficiência energética da estrutura com o aumento da frequência de chaveamento. Este problema é solucionado no conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, pois ao se substituir o diodo D_{M1} pelo interruptor S_2 obtém-se comutação ZVS tanto na entrada em condução quanto no bloqueio de ambos os interruptores. As Figura 46.(a) e 46.(b) apresentam os conversores SEPIC modificado com adição das técnicas elevadoras de tensão citadas com comutação dissipativa e comutação suave, respectivamente.



Fonte: Autoria Própria

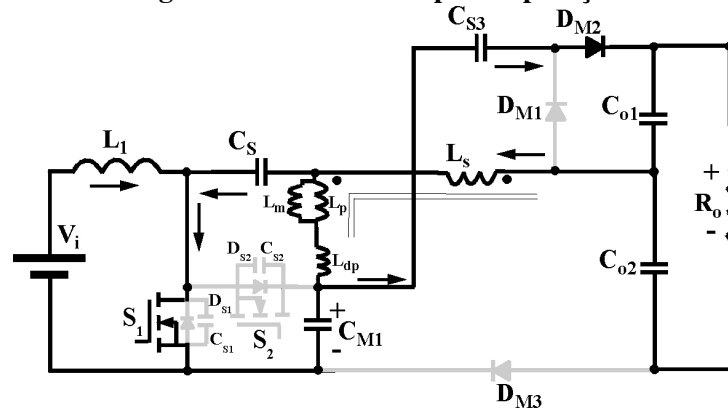
O circuito apresentado na Figura 46.(b) é analisado em modo de condução contínua tendo nove etapas de operação, as quais serão esmiuçadas na sequência. Para a correta análise do conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com comutação ZVS, os capacitores são considerados fontes de tensão, os diodos são considerados ideais e o circuito operando em regime permanente. As capacitâncias intrínsecas dos interruptores C_{S1} e C_{S2} e os diodos intrínsecos dos interruptores D_{S1} e D_{S2} são considerados na operação do conversor. Além disso, considera-se as não idealidades do acoplamento magnético série que consiste na influência da indutância de dispersão no ganho estático da topologia desenvolvida neste Capítulo.

4.1 ETAPAS DE OPERAÇÃO

Primeira Etapa (t_0-t_1): O indutor de entrada L_1 está se magnetizando, submetido à tensão de entrada, visto que o interruptor S_1 está em condução e S_2 está bloqueado. O enrolamento primário L_p está submetido à diferença de tensão entre C_{M1} e C_S , sendo este

valor aproximadamente igual a tensão de entrada. O enrolamento secundário L_s está submetido a uma tensão igual a tensão de entrada multiplicada pela relação de transformação (n). Os semicondutores em condução nesta etapa são S_1 e D_{M2} , já os capacitores C_{M1} e C_{S3} estão se descarregando, tendo que C_S é carregado com a carga liberada por C_{M1} . A Figura 47 apresenta a primeira etapa de operação.

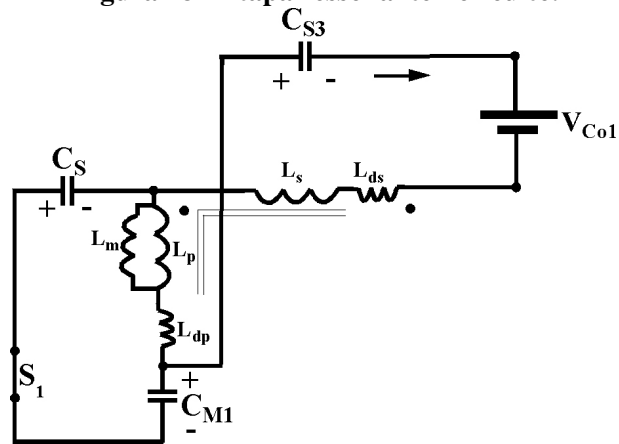
Figura 47 - Primeira etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é ressonante, sendo esta ressonância causada pela interação entre a indutância de dispersão L_{dp} do acoplamento magnético série e os capacitores C_{M1} , C_S e C_{S3} . É importante destacar que a tensão no capacitor de saída C_{o1} é constante durante o período de chaveamento, logo tal componente é substituído por uma fonte de tensão ideal. A Figura 48 apresenta o circuito que representa esta etapa.

Figura 48 - Etapa ressonante - circuito.



Fonte: Autoria própria

O circuito apresentado na Figura 48 é de segunda ordem, tendo que a equação (83) representa tal circuito. O valor da indutância de dispersão é de $10 \mu\text{H}$, e é obtido por meio de simulação. O parâmetro L_{eq} consiste no valor de $10 \mu\text{H}$. Os parâmetros L_{dp} e L_{ds} dizem respeito as indutâncias de dispersão no primário e secundário do acoplamento magnético série, já o parâmetro L_m se refere ao valor da indutância magnetizante. Destaca-se que somente o valor da indutância no primário é considerada para o cálculo do período ressonante. O capacitor C_{o1} participa da primeira etapa de operação do conversor, mas não contribui para o período ressonante, dado que tal componente se comporta como uma fonte de tensão, logo será desconsiderado para o cálculo do capacitor equivalente. O capacitor equivalente (C_{eq}) é obtido por meio da associação em série dos capacitores C_S , C_{M1} e C_{S3} .

Como na primeira etapa de operação o circuito equivalente apresentado na Figura 48 está em ressonância, logo têm-se que a frequência natural de oscilação é:

$$\omega_o = \frac{1}{\sqrt{L_{eq} \cdot C_{eq}}} \quad (82)$$

A equação que define como a corrente no interruptor S_1 se comporta no período ressonante é definida pela equação (83).

$$\sqrt{\frac{L}{C}} \cdot i_{S1}(t) = n \cdot (V_{CM1} - V_{CS}) \cdot \text{sen}(\omega_o \cdot t) \quad (83)$$

Rearranjando a equação (83) e considerando o valor da relação transformação em tal equação, além dos valores de L_{eq} e C_{eq} , tal equação pode ser reescrita como:

$$i_{S1}(t) = \frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \quad (84)$$

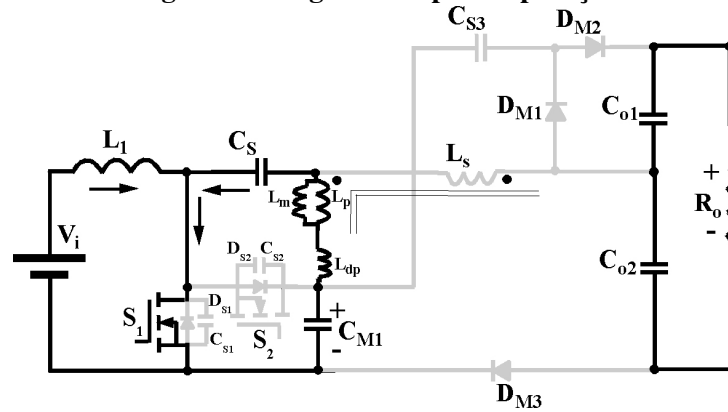
A primeira etapa de operação é finalizada quando o período ressonante no interruptor S_1 se extingue. A duração desta etapa

$$\Delta_{t1} = \frac{n \cdot L_{dp}}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \quad (85)$$

Segunda Etapa (t_1 - t_2): Nesta etapa o interruptor S_1 permanece em condução e S_2 bloqueado. O diodo D_{M2} é bloqueado já que os capacitores C_{S3} e C_{o1} já foram carregados. Não há fluxo de corrente em L_S , logo L_p tem o comportamento de um simples indutor submetido a diferença de tensão entre C_{M1} e C_S que é igual a tensão de entrada. O capacitor C_S continua

seu carregamento de maneira linear com a carga liberada por C_{M1} . A Figura 49 apresenta a segunda etapa de operação.

Figura 49 - Segunda etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é linear, dado que o único semiconductor em condução em condução é o interruptor S_1 . As principais equações desta etapa são:

$$v_{CS1} = 0 \quad (86)$$

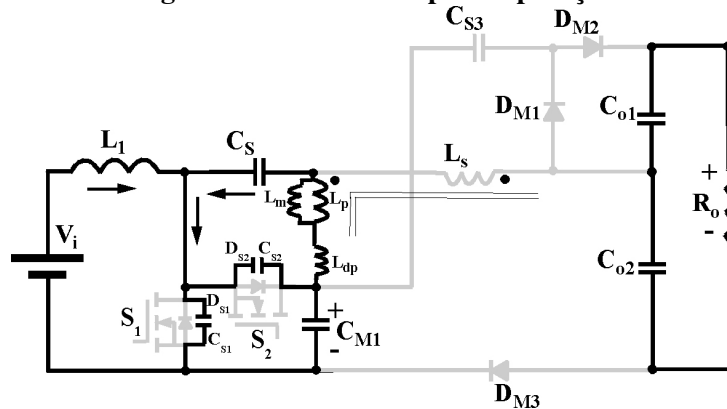
$$V_{L1} = V_i \quad (87)$$

A segunda etapa de operação é finalizada quando o interruptor S_1 é comandado a bloquear. A duração desta etapa é obtida a partir da equação de tensão no indutor L_p , tendo que V_{Lp} é igual a V_i .

$$\Delta t_2 = \frac{L_p \cdot \Delta i_{L1}}{V_{Lp}} \quad (88)$$

Terceira Etapa (t_2-t_3): Nesta etapa o interruptor S_1 é bloqueado, a capacitância intrínseca do interruptor S_1 (C_{S1}) é carregada enquanto a capacitância intrínseca do interruptor S_2 (C_{S2}) é descarregada. Quando a tensão do capacitor C_{S1} alcança a tensão V_{CM1} , a tensão em C_{S2} é zero, finalizando esta etapa de operação. A Figura 50 apresenta a terceira etapa de operação.

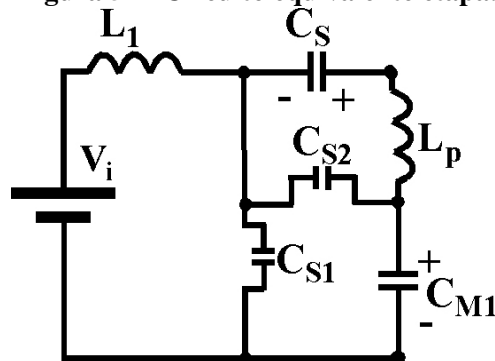
Figura 50 - Terceira etapa de operação.



Fonte: Autoria própria

As etapas 3 e 7 são lineares e os capacitores intrínsecos dos interruptores, C_{S1} e C_{S2} são carregados e descarregados. O circuito equivalente dessas etapas é apresentado na Figura 51.

Figura 51 - Circuito equivalente etapa.



Fonte: Autoria própria

Ao final desta etapa de operação tem-se que a tensão sobre a capacitância intrínseca do interruptor S_1 é igual a tensão no capacitor C_{M1} . As principais equações desta etapa são:

$$v_{C_{S1}} = v_{C_{M1}} \tag{89}$$

$$v_{C_{S2}} = \left[(v_{C_{M1}} - v_{C_{S1}}) - \frac{v_{L_p}}{2} \right] \tag{90}$$

Sabendo que a tensão sobre o primário (V_{L_p}) é aproximadamente igual a tensão de entrada.

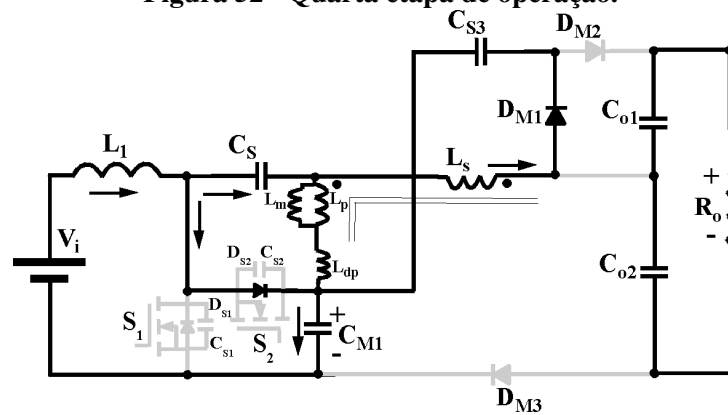
$$V_{Lp} = V_i \quad (91)$$

A terceira etapa de operação é finalizada quando a tensão em C_{S2} se anula. A duração desta etapa é definida pela equação (92):

$$\Delta t_3 = \frac{i_{L_{1max}} \cdot L_{dp}}{3 V_{C_{M1}}} \quad (92)$$

Quarta Etapa (t_3-t_4): Após a tensão no interruptor S_2 tornar-se nula, o diodo intrínseco D_{S2} entra em condução transferindo energia para C_{M1} , sendo a corrente que flui por este semiconductor igual $(i_{CS} - i_{CM1})$. Com a entrada em condução do diodo D_{M1} o capacitor C_{S3} se carrega com uma corrente igual ao inverso de i_{Ls} . O sinal de comando do interruptor S_2 deve ser aplicado durante a condução de seu respectivo diodo intrínseco para que ocorra a operação ZVS. Esta etapa é finalizada no instante em que as correntes i_{CM1} e i_{CS} são iguais. A Figura 52 apresenta a quarta etapa de operação.

Figura 52 - Quarta etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é linear e as principais equações desta etapa são:

$$v_{S1} = v_{CM1} \quad (93)$$

A tensão sobre a capacitância intrínseca do interruptor S_2 é nula, dado que tal interruptor está em condução.

$$v_{CS2} = 0 \quad (94)$$

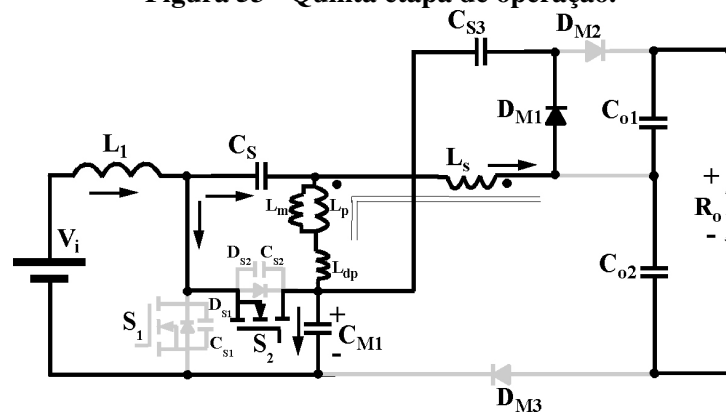
$$v_{CS3} = v_{CM1} + \left(\frac{v_{CS1}}{2}\right) \quad (95)$$

A quarta etapa de operação é finalizada quando a corrente no interruptor S_2 se inverte. O tempo de duração desta etapa é definida pela equação da tensão na indutância primária do acoplamento magnético, sendo considerada a indutância de dispersão para obtenção da equação (96):

$$\Delta t_4 = \frac{L_{dp} \cdot \frac{\Delta i_{L1}}{2}}{\frac{(1-D)}{2} \cdot V_i} \quad (96)$$

Quinta Etapa (t_4 - t_5): A corrente que flui pelo interruptor S_2 é aproximadamente igual a $(i_{Lp} + i_{Ls})$. Esta etapa é finalizada quando D_{M1} é bloqueado devido a C_{S3} estar completamente carregado. A Figura 53 apresenta a quinta etapa de operação.

Figura 53 - Quinta etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é linear e as principais equações desta etapa são:

$$v_{S1} = v_{CM1} \quad (97)$$

A tensão sobre a capacitância intrínseca do interruptor S_2 é nula, dado que tal interruptor está em condução.

$$v_{CS2} = 0 \quad (98)$$

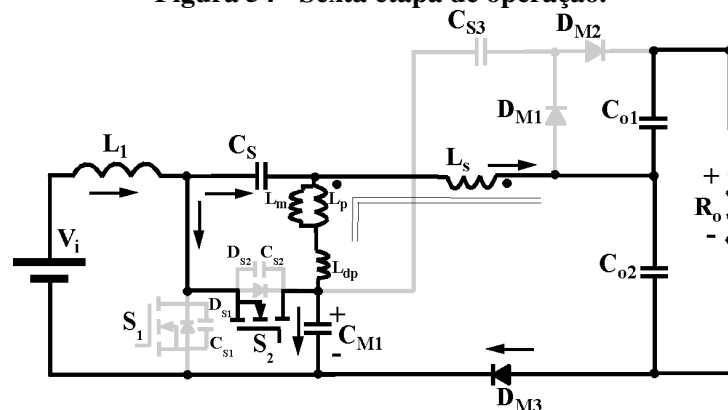
$$i_{S2} = i_{Lp} + i_{Ls} \quad (99)$$

A quinta etapa de operação é finalizada quando D_{M1} é bloqueado. O tempo de duração desta etapa é definida pela equação (100):

$$\Delta t_5 = \frac{L_{dp} \cdot \left(\frac{P_o}{4 \cdot V_i} \right)}{V_i} \quad (100)$$

Sexta Etapa (t_5 - t_6): O interruptor S_2 permanece conduzindo, sendo que a corrente que flui por este semicondutor é aproximadamente igual a $(i_{Lp} + i_{Ls})$, já o diodo D_{M3} entra em condução. Esta etapa é finalizada quando o interruptor S_2 é comandado a bloquear. A Figura 54 apresenta a sexta etapa de operação.

Figura 54 - Sexta etapa de operação.



Fonte: Autoria própria

Esta de operação é linear e as principais equações desta etapa são:

$$v_{CS2} = 0 \quad (101)$$

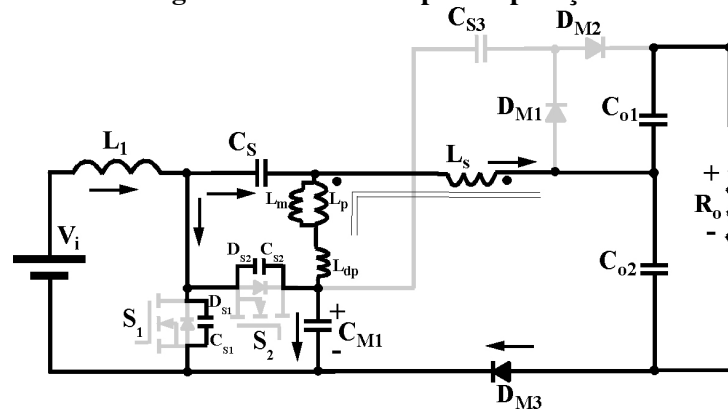
$$i_{S2} = i_{Lp} + i_{Ls} \quad (102)$$

A sexta etapa de operação é finalizada quando o interruptor S_2 é comandado a bloquear. O tempo de duração desta etapa é definida pela equação (103):

$$\Delta t_6 = \frac{L_p \cdot \Delta i_{L1}}{4 \cdot V_i} \quad (103)$$

Sétima Etapa (t_6-t_7): O interruptor S_2 é bloqueado, logo a capacitância intrínseca do interruptor S_1 (C_{S1}) é descarregada enquanto a capacitância intrínseca do interruptor S_2 (C_{S2}) é carregada. No instante em que a tensão na capacitância intrínseca C_{S1} torna-se nula, esta etapa é finalizada. A Figura 55 apresenta a sétima etapa de operação.

Figura 55 - Sétima etapa de operação.



Fonte: Autoria própria

Ressalta-se que ao final da sétima etapa de operação tem-se que a capacitância intrínseca do interruptor S_2 é igual a tensão no capacitor C_{M1} . As principais equações desta etapa são:

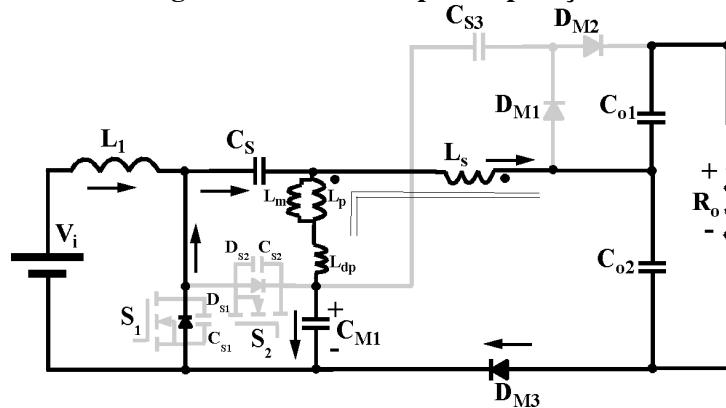
$$v_{CS2} = v_{CM1} \quad (104)$$

A sétima etapa de operação é finalizada quando a tensão na capacitância intrínseca se torna nula. Portanto, o tempo de duração desta etapa é definida pela equação (105):

$$\Delta t_7 = \frac{\frac{\Delta i_{L1}}{2} \cdot L_{dp}}{V_i} \quad (105)$$

Oitava Etapa (t_7 - t_8): Quando a tensão na capacitância intrínseca C_{S1} torna-se nula, o diodo intrínseco D_{S1} conduz uma corrente aproximadamente igual a $-(i_{Lp} - i_{L1})$. No entanto, diferentemente do conversor SEPIC modificado ZVRT, a energia necessária para manter a comutação ZVS na entrada em condução do interruptor S_1 do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão é fornecida pela indutância de dispersão do acoplamento magnético. Durante a condução de D_{S1} o sinal de comando deve ser aplicado para assegurar a comutação suave ZVS no interruptor S_1 . A Figura 56 apresenta a oitava etapa de operação.

Figura 56 - Oitava etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é linear, tendo que as principais equações desta etapa são:

$$v_{CS1} = 0 \quad (106)$$

$$i_{D_{S1}} = -\left(\frac{i_{Ls}}{3}\right) \quad (107)$$

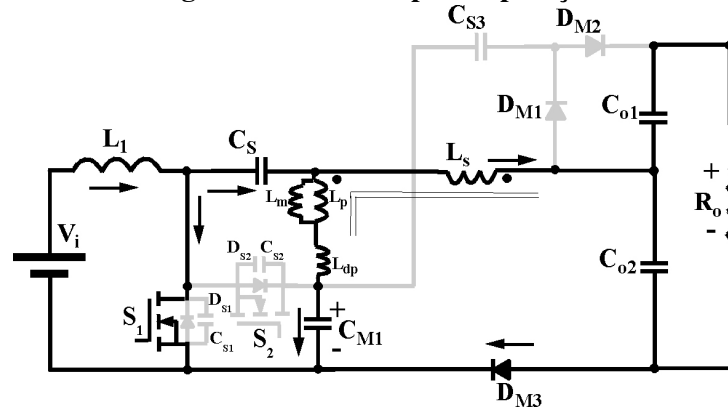
A oitava etapa de operação é finalizada quando a corrente no diodo intrínseco D_{S1} torna-se nula. O tempo de duração desta etapa é definida pela equação (108):

$$\Delta t_8 = \frac{L_{dp} \cdot \left[-\left(\frac{i_{Ls}}{3}\right)\right]}{V_i} \quad (108)$$

Nona Etapa (t_{R0} - t_0): Nesta etapa o interruptor S_1 entra em condução novamente além de D_{M3}

manter-se em condução até o início do período ressonante de S_1 . As correntes i_{Lp} , i_{Ls} , i_{Cs} e i_{CM1} começam a diminuir com a entrada em condução do interruptor e se invertem com o início do período ressonante. Após essa etapa o conversor retorna a sua primeira etapa de operação. A Figura 57 apresenta a nona etapa de operação.

Figura 57 - Nona etapa de operação.



Fonte: Autoria própria

Ressalta-se que nesta etapa de operação sobre o interruptor S_2 é igual a tensão no capacitor C_{M1} . Esta etapa de operação é linear e as principais equações desta etapa são:

$$V_{CS1} = 0 \quad (109)$$

$$v_{S2} = v_{CM1} \quad (110)$$

A nona etapa de operação é finalizada quando o período ressonante do interruptor se inicia. O tempo de duração desta etapa é definida pela equação (111):

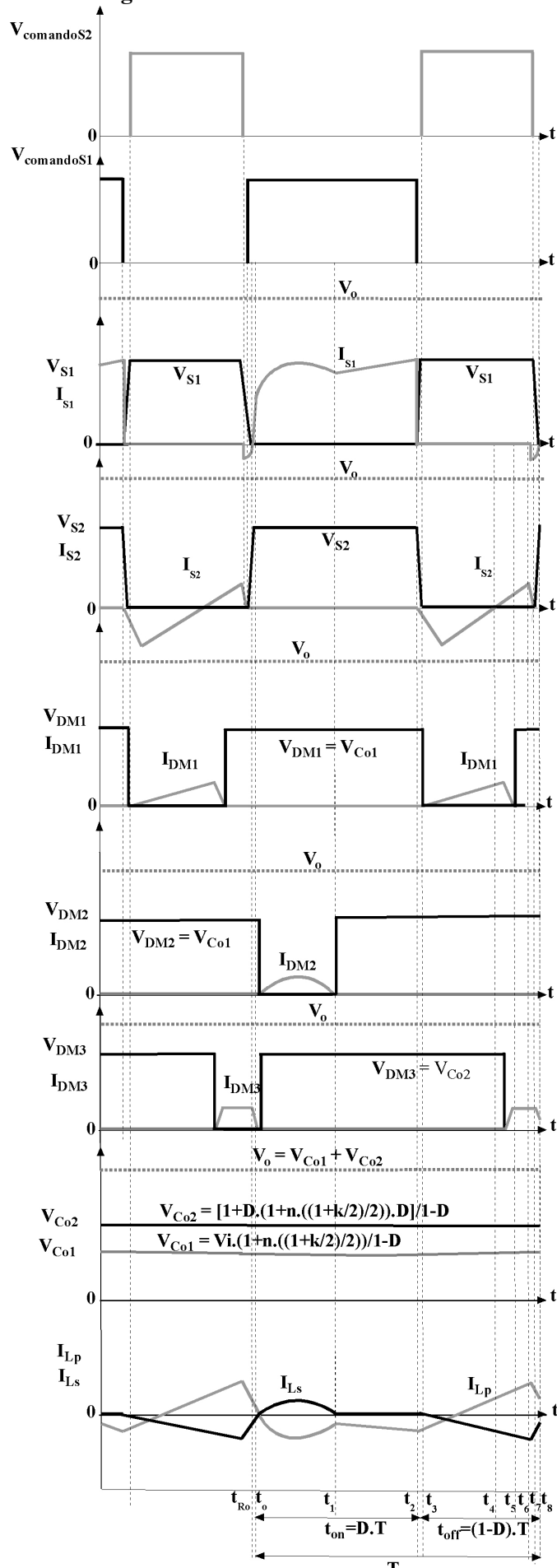
$$\Delta_{t9} = \frac{L_{dp} \cdot \frac{i_{Lpmin}}{4}}{V_{Lp}} \quad (111)$$

4.2 ANÁLISE MATEMÁTICA

Após o estudo das etapas de operação do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, apresenta-se nessa seção o equacionamento das tensões nos capacitores e ganho estático, sendo esta análise realizada considerando o Modo de Condução Contínua (CCM).

As principais formas de onda teóricas do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão é apresentada na Figura 58.

Figura 58 - Formas de onda teóricas.



Fonte: Autoria própria

A tensão sobre o interruptor S_1 é menor que a tensão de saída e igual V_{CM1} . Em relação a comutação, ambos os interruptores operam sob comutação ZVS tanto na entrada em condução quando no bloqueio, possibilitando que esta topologia opere com elevada frequência de chaveamento e alto rendimento. O acoplamento magnético além de permitir por meio da sua relação de transformação o aumento da tensão de saída sem o incremento da razão cíclica, também possui um parâmetro intrínseco, a indutância de dispersão que possibilita que os semicondutores da topologia operem com derivadas suaves e sem corrente de recuperação reversa. A energia necessária para a completa descarga do capacitor intrínseco do interruptor S_1 e consequente entrada em condução sob comutação zero é fornecida pela indutância de dispersão do acoplamento magnético.

A tensão no capacitor C_{M1} é apresentada em (112), sendo esta igual a do conversor boost clássico.

$$V_{CM1} = \frac{1}{1-D} \cdot V_i \quad (112)$$

Para a obtenção do ganho estático do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão deve-se considerar a relação de espiras do acoplamento magnético representada pelo parâmetro (n), que consiste na razão entre número de espiras entre secundário e primário.

$$n = \frac{N_{Ls}}{N_{Lp}} \quad (113)$$

A relação de transformação é um parâmetro que consiste na relação de espiras entre primário e secundário de um dado acoplamento magnético. No âmbito deste trabalho, a relação de transformação definida pela equação (113) permite aos conversores CC-CC não isolados apresentados, conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão e conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial, operar com um elevado ganho estático e com razão cíclica reduzida, conforme o projeto adotado. No entanto, o valor da relação de transformação não pode subir indefinidamente, devido as capacitâncias intrínsecas entre as espiras que ocasionam dissipação de energia, além do aumento dos esforços de corrente e tensão nos semicondutores ocasionados pela elevação da relação de transformação. Conforme, discutido em (KRAVETZ; GULES, 2016), quando se trabalha com aplicações que requerem isolamento elétrica e tensões na ordem kV, como é o caso do Raio-x ou máquinas de choque (*Taser*), por exemplo, utilizam-se acoplamentos magnéticos com uma relação de transformação

mais elevada e diversas células multiplicadoras de tensão para se obter uma tensão de saída excepcionalmente elevada. As aplicações em fontes renováveis de energia não requerem tensões na ordem de kV. Além disso, tensões de saída bastante elevadas proporcionariam elevados esforços de tensão nos semicondutores degradando a eficiência da topologia em questão.

Considerando que o coeficiente de acoplamento não é unitário, ou seja, o acoplamento magnético não é ideal, deste modo tem-se uma indutância de dispersão que afeta o ganho estático da topologia. A variável x , apresentada na equação (114), é a representação matemática que consegue traduzir o efeito da dispersão no ganho estático do conversor proposto, tendo que L_{dp} é a indutância de dispersão ($L_{dp} = L_{eq}$) e a indutância magnetizante L_m é igual ao valor de indutância do enrolamento primário ($L_m = L_p$).

$$x = \frac{L_m}{L_m + L_{dp}} \quad (114)$$

Portanto, ao se desenvolver o equacionamento para obtenção do ganho estático do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, deve-se considerar o coeficiente de acoplamento nas equações que apresentem o parâmetro (n).

A tensão sobre o capacitor C_{S3} é o somatório das tensões no acoplamento magnético, enquanto o interruptor S_1 está em condução, assim obtém-se (115):

$$V_{CS3} = V_{Lp} + V_{Ls} = V_i + n \cdot V_i \quad (115)$$

Como a tensão média no acoplamento magnético é nula, obtém-se (116):

$$V_{CS3} = \frac{D}{1-D} \cdot V_i + \frac{n \cdot \left(\frac{1+x}{2}\right) \cdot D}{1-D} \cdot V_i \quad (116)$$

A tensão no capacitor de saída C_{o1} é igual ao somatório apresentado em (117):

$$V_{Co1} = V_i + n \cdot V_i + V_{CS3} \quad (117)$$

Manipulando matematicamente a equação (117), obtém-se (118):

$$V_{Co1} = \frac{V_i \cdot \left(1 + n \cdot \left(\frac{1+x}{2}\right)\right)}{1-D} \quad (118)$$

Por fim, têm-se o cálculo da tensão em C_{o2} , conforme equação (119):

$$V_{Co2} = V_{CM1} + \frac{D}{1-D} \cdot V_i + \frac{n \cdot \left(\frac{1+x}{2}\right) \cdot D}{1-D} \cdot V_i \quad (119)$$

Portanto, a tensão no capacitor C_{o2} é igual a:

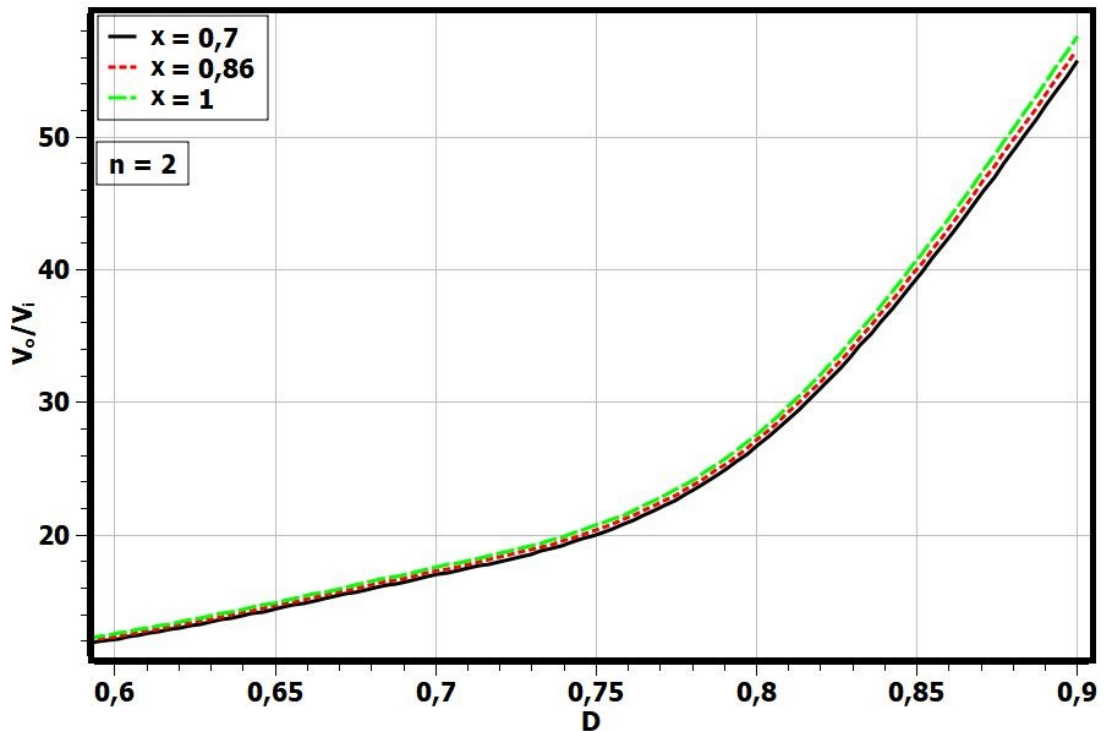
$$V_{Co2} = \frac{1 + D \cdot \left(1 + n \cdot \left(\frac{1+x}{2}\right)\right)}{1-D} \cdot V_i \quad (120)$$

Sabendo-se que a tensão de saída é composta pelo somatório entre V_{Co1} e V_{Co2} , obtém-se o ganho estático do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão em (121):

$$\frac{V_o}{V_i} = \frac{2 + D + n \cdot \left(\frac{1+x}{2}\right) \cdot (1+D)}{1-D} \quad (121)$$

Considerando as não idealidades do acoplamento magnético, obtém-se a influência da dispersão no ganho estático, variável x , que é apresentada na equação (114). Este efeito é diretamente ligado a indutância de dispersão do acoplamento magnético e se reflete na equação do ganho estático, conforme verifica-se em (121). A Figura 59 apresenta um gráfico referente a variação do ganho estático com uma relação de transformação fixa ($n = 2$) e com diferentes valores da variável x . Em relação aos valores de relação de transformação (n) adotados neste trabalho para os conversores que possuem acoplamento magnético, foram adotados alguns parâmetros para sua escolha, como: escolha de um ponto de operação onde o conversor não opere com uma razão cíclica muito elevada e não se trabalhar com um valor de relação transformação muito alta para não aumentar demasiadamente os esforços de corrente nos interruptores.

Figura 59 - Variação do ganho estático em função da razão cíclica.



Fonte: Autoria própria

4.2.1 COMUTAÇÃO SUAVE

A segunda topologia proposta neste trabalho opera com comutação suave tanto na entrada em condução quanto no bloqueio dos interruptores. Apesar de ser utilizada a mesma técnica aplicada ao conversor SEPIC modificado ZVRT para obtenção da comutação suave, devido a presença da indutância de dispersão as comutações tem comportamento diferente em relação a topologia sem acoplamento magnético apresentada na Figura 19. O interruptor S_2 tem sua entrada em condução sob comutação suave ZVS, dado que o diodo intrínseco D_{S2} conduz uma corrente igual a diferença entre i_{CS} e i_{CM1} e enquanto este diodo conduz o interruptor S_2 recebe o sinal de comando. O bloqueio deste interruptor também ocorre com comutação suave desde que a equação (125) seja respeitada.

No instante em que o interruptor S_2 é bloqueado, D_{S1} entra em condução mantendo a comutação ZVS em S_1 , enquanto este diodo conduz o interruptor S_1 recebe o sinal de comando. A corrente que flui através de D_{S1} é igual $-(i_{Lp} - i_{L1})$. A condição necessária para assegurar a comutação ZVS em S_1 é que no instante em que acontece o bloqueio de S_2 , a corrente que flui pelo primário (i_{Lp}) deve ser maior que a corrente mínima no indutor de entrada (i_{L1min}), conforme descrito na equação (122).

$$i_{Lp} \geq i_{Lmed} - \frac{\Delta_{iL1}}{2} \quad (122)$$

A ondulação da indutância de entrada (Δ_{iL1}) é um percentual ($\Delta_{ondulacaoiL1}$) da corrente média deste indutor, tal cálculo, apresentado na equação (123), é realizado considerando a potência nominal de saída.

$$\Delta_{iL1} = i_{Lmed} \cdot \Delta_{ondulacaoiL1} = \Delta_{ondulacaoiL1} \cdot \frac{P}{V_i} \quad (123)$$

A equações apresentadas em (124) e (125) são validadas experimentalmente por meio da construção de um protótipo e consequente análise dos dados obtidos. Sabe-se que V_p e L_{dp} são a tensão e a indutância de dispersão no primário do acoplamento magnético.

$$i_{Lp} = \frac{V_p \cdot (1 - D)}{2 \cdot L_{dp} \cdot f} \quad (124)$$

Substituindo-se as equações (123) e (124) em (122) obtém-se a equação (125). Para que a comutação suave no conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão seja mantida em toda a faixa de carga é imprescindível que o valor da indutância de dispersão seja maior ou igual ao valor definido pela equação (125).

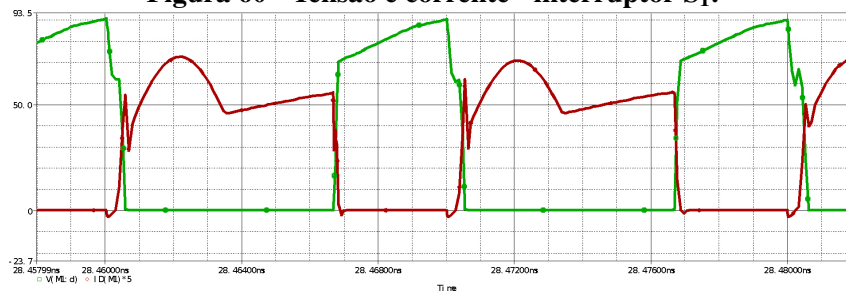
$$L_{dp} \geq \frac{V_p \cdot V_i \cdot (1 - D)}{P \cdot f \cdot (2 - \Delta_{ondulacaoiL1})} \quad (125)$$

Portanto, verifica-se que existe um valor mínimo para a indutância de dispersão que fornece energia suficiente para que ocorra a completa carga e descarga de maneira ressonante das capacitâncias intrínsecas dos interruptores, proporcionando a comutação ZVS tanto em S_1 quanto em S_2 . Assim, é importante destacar que com valores superiores ao valor mínimo da indutância de dispersão definida pela equação (125), tem-se mais energia para a comutação e o tempo de condução de D_{S1} aumenta. No entanto, diferentemente do que ocorre com a técnica grampeamento ativo que quando se reduz a potência da carga, os esforços de corrente no circuito e o tempo de condução de D_{S1} aumentam, mantendo-se assim comutação ZVS em ambos os interruptores desde a vazão até a potência nominal, conforme verifica-se nas Figuras 61 e 62. Para melhor visualização das formas de onda de corrente nos interruptores S_1 e S_2 , estas são multiplicadas pelo fator 6.

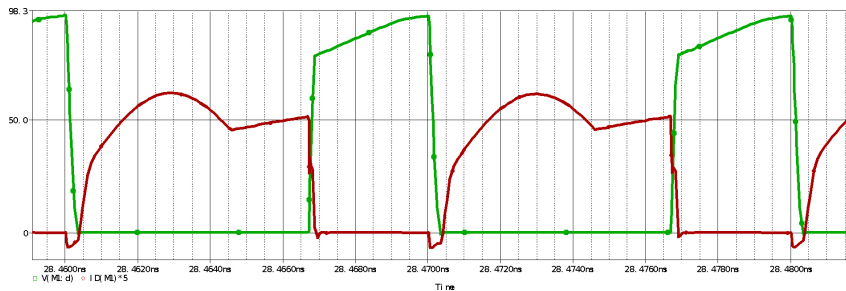
Na sequência são apresentadas alguns cenários simulados com alguns valores de indutância de dispersão. A Figura 60 apresenta as formas de onda relativas a tensão e corrente

no interruptor S_1 , considerando a potência nominal de 200 W. Ressalta-se que a implementação da dispersão na simulação se deu com o acréscimo de um indutor de $10 \mu\text{H}$ em série com o enrolamento primário (L_p) do acoplamento magnético. Para melhor visualização das formas de onda de corrente no interruptor S_1 , está é multiplicada pelo fator 5.

Figura 60 - Tensão e corrente - interruptor S_1 .



(a) Indutância de dispersão - $5 \mu\text{H}$.



(b) Indutância de dispersão - $10 \mu\text{H}$.

Fonte: Autoria Própria

Como pode-se observar na Figura 60.(a), quando se tem uma indutância de dispersão inferior ao valor mínimo definido pela equação (125) não há energia suficiente para que a comutação suave ocorra na entrada em condução do interruptor S_1 . Substituindo os valores obtidos após análise matemática realizada, sendo tais valores validados tanto via simulação quanto experimentalmente, obtém-se a equação (126).

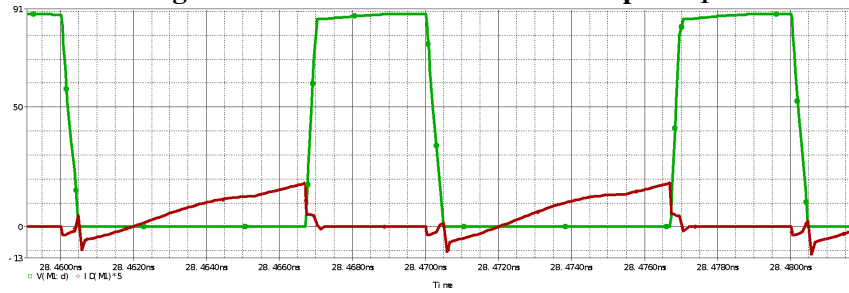
$$L_{dp} \geq \frac{35 \cdot 30 \cdot (1 - 0,663)}{200 \cdot 100 \cdot 10^3 \cdot (2 - 0,3)} = 10 \mu\text{H} \quad (126)$$

No entanto, ao se utilizar o valor de indutância mínima calculada pela equação (125) tem-se a indutância de dispersão igual a $10 \mu\text{H}$, sendo que a comutação suave para este valor ocorre de maneira adequada, de acordo com a Figura 60.(b) .

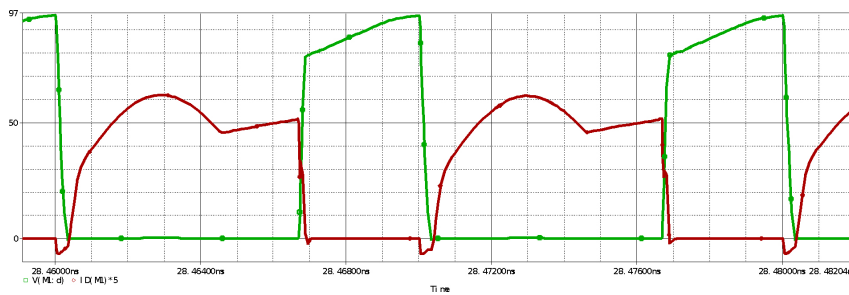
Outro ponto a ser destacado é que a comutação suave é mantida em toda a faixa de carga, respeitando a condição estabelecida pela equação (125), mantendo as perdas por condução reduzidas devido aos baixos esforços de corrente no circuito. A Figura 61 apresenta

a comutação suave para as potências de 200 W e 20 W.

Figura 61 - Tensão e corrente - interruptor S₁.



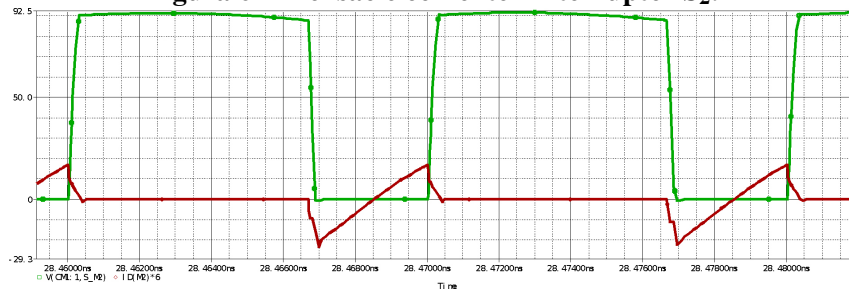
(a) Comutação suave - 20 W.



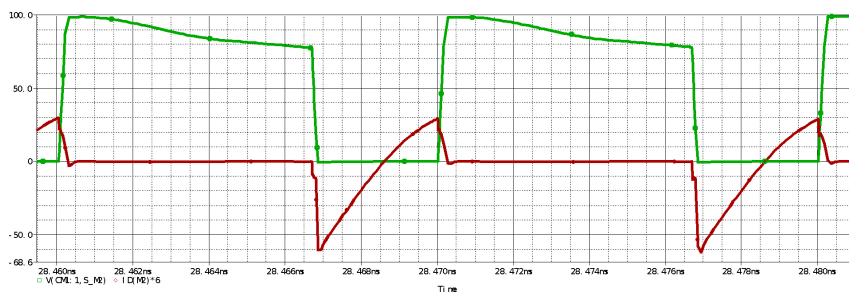
(b) Comutação suave - 200 W.

Fonte: Autoria Própria

Figura 62 - Tensão e corrente - interruptor S₂.



(a) Comutação suave - 20 W.



(b) Comutação suave - 200 W.

Fonte: Autoria Própria

Em relação a comutação suave no momento do bloqueio do interruptor S_1 , tem-se que a derivada de tensão deste semiconductor é controlada com o acréscimo de uma capacitância externa conectada em paralelo com S_1 . Esta capacitância é calculada como função de um dv/dt específico para a obtenção da comutação ZVS. Portanto, tem-se que no momento da comutação a corrente no capacitor *snubber* ($i_{C_{S1}}$) é igual a $(i_{Lmax} + \Delta i_{L1})$. O capacitor *snubber* utilizado no protótipo é igual a 6 nF para uma variação de tensão de 100 V.

$$\frac{i_{C_{S1}}}{C_{S1}} = \frac{dv_{S1}}{dt} \quad (127)$$

4.3 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO - METODOLOGIA E EXEMPLO DE PROJETO

As especificações adotadas para realizar o projeto do conversor são apresentadas na Tabela 5, sendo que se partiu do princípio que esta topologia deve operar com alto rendimento, ganho estático superior a dez vezes e elevada frequência de chaveamento.

Tabela 5 - Parâmetros do protótipo - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.

Tensão de entrada (V_i)	30 V
Tensão de saída (V_o)	450 V
Potência de saída (P_o)	200 W
Frequência de chaveamento (f)	100 kHz
Rendimento mínimo esperado (η)	95%
Relação de transformação (n)	2
Influência da dispersão no ganho estático (x)	0,86
Ondulação da corrente de entrada ($\Delta_{ondulacao_iL1}$)	0,3
Ondulação de tensão (ΔV_{CS})	20 V
Ondulação de tensão (ΔV_{CS3})	5 V
Ondulação de tensão de saída (ΔV_o)	5 V

Fonte: Autoria Própria

4.3.1 RAZÃO CÍCLICA

Este parâmetro é a base para os demais cálculos referentes aos valores de componentes a serem utilizados na topologia proposta e dos esforços de corrente e tensão sobre estes. A razão

cíclica pode ser definida a partir da equação do ganho estático obtida em (121). A equação (128) apresenta o parâmetro razão cíclica e seu respectivo valor.

$$D = \frac{V_o - 2 \cdot V_i - n \cdot \left(\frac{1+\frac{x}{2}}{2}\right) \cdot V_i}{V_o + V_i + n \cdot \left(\frac{1+\frac{x}{2}}{2}\right) \cdot V_i} = 0,663 \quad (128)$$

4.3.2 RESISTÊNCIA DE CARGA

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão opera com uma potência nominal igual a 200 W e uma tensão de saída de 450 V, assim obtém-se (129):

$$R_o = \frac{V_o^2}{P_o} = 1012,5\Omega \quad (129)$$

4.3.3 INDUTOR DE ENTRADA

A corrente média de entrada é apresentada na equação (130):

$$i_{Lmed} = \frac{P_o}{\eta \cdot V_i} = 7,018A \quad (130)$$

A ondulação de corrente para o indutor de entrada é definido como 30 % da corrente média de entrada.

$$\Delta_{iL1} = \Delta_{ondulacaoiL1} \cdot i_{Lmed} = 0,3 \cdot \left(\frac{200}{0,95 \cdot 30}\right) = 2,11A \quad (131)$$

Tendo os valores da corrente média de entrada e da ondulação em L_1 , obtém os valores de máximo e mínimo em (132) e (133).

$$i_{L1max} = i_{L1med} + \frac{\Delta_{iL1}}{2} = 8,12A \quad (132)$$

$$i_{L1min} = i_{L1med} - \frac{\Delta_{iL1}}{2} = 5,92A \quad (133)$$

Por fim, realizando as devidas substituições na equação (134), têm-se que o valor da indutância de entrada é:

$$L_1 = 94,27\mu H \quad (134)$$

4.3.4 ACOPLAMENTO MAGNÉTICO

O acoplamento magnético série implementado no conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão não é acoplado com a indutância de entrada, logo não possui o mesmo valor de ondulação, portanto têm-se que:

$$L_p = \frac{(V_{CM1} - V_{CS}) \cdot D}{\left(\frac{\frac{\sqrt{\frac{L_{eq}}{C_{eq}} \cdot \text{sen}\left(\frac{\pi}{2}\right)}{4 \cdot n}}}{v_i} + \Delta_{iL1} \right) \cdot f} = 51,36\mu H \quad (135)$$

Tendo o valor da indutância correspondente ao enrolamento primário L_p , obtém-se o valor de L_s diretamente por meio da equação (136):

$$L_s = L_p \cdot n^2 = 205,40\mu H \quad (136)$$

4.3.5 CAPACITORES - C_{M1} , C_S e C_{S3}

Os valores dos capacitores podem ser determinados por meio da razão entre a variação de carga pela ondulação de tensão estipulada na Tabela 5. Já a variação de carga no capacitor é definida pela forma de onda de corrente em determinado período. Portanto, têm-se que:

$$C_{M1} = C_S = \frac{1}{T} \left\{ \int_{t_o}^{t_1} \frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega \cdot t) dt + \int_{t_1}^{t_2} \frac{i_{Lmed}}{3} dt \right\} = 1,564\mu H \quad (137)$$

$$C_{S3} = \frac{\frac{1}{T} \left\{ \int_{t_o}^{t_1} \frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega \cdot t) dt \right\}}{2 \cdot n \cdot \Delta_{VCS2} \cdot f} = 1,231\mu H \quad (138)$$

4.3.6 PERÍODO RESSONANTE

O período ressonante ocorre na primeira etapa de operação e para obtenção do valor máximo da corrente ressonante, têm-se que fazendo as devidas substituições na equação (84),

sendo tal equação apresentada abaixo e sabendo que $\omega_o t = \frac{\pi}{2}$, obtém-se:

$$i_{S1}(t) = \frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) = \frac{2 \cdot 30}{\sqrt{\frac{10 \cdot 10^{-6}}{0,44 \cdot 10^{-6}}}} \cdot \text{sen}\left(\frac{\pi}{2}\right) = 12,58A \quad (139)$$

4.3.7 ESFORÇOS DE CORRENTE E TENSÃO

Após a definição dos parâmetros de projeto do conversor e cálculo da corrente média de entrada e sua respectiva ondulação têm-se a possibilidade de obter os esforços de corrente e tensão aos quais os componentes da topologia proposta estão submetidos. Primeiramente são calculados os esforços de corrente e tensão nos interruptores S_1 e S_2 , sendo sua tensão máxima igual a tensão de saída do conversor boost clássico.

$$V_{S1} = V_{S2} = \frac{1}{1-D} \cdot V_i = 88V \quad (140)$$

As correntes média e eficaz no interruptor S_1 são apresentadas nas equações (141) e (142), respectivamente:

$$i_{S1med} = \frac{1}{T} \cdot \left\{ \int_0^{t_{Ro}} (i_{Lmed}) dt + \int_{t_{Ro}}^{t_1} \left(\frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \right) dt + \int_{t_1}^{t_2} \left(i_{Lmed} + \frac{\Delta i_{L1}}{n} \right) dt \right\} \quad (141)$$

$$i_{S1rms} = \sqrt{\frac{1}{T} \cdot \left\{ \int_0^{t_{Ro}} (i_{Lmed})^2 dt + \int_{t_{Ro}}^{t_1} \left(\frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \right)^2 dt + \int_{t_1}^{t_2} (i_{Lmed} + \Delta i_{L1})^2 dt \right\}} \quad (142)$$

As correntes média e eficaz no interruptor S_2 são apresentadas nas equações (143) e (144), respectivamente:

$$i_{S2med} = \frac{1}{T} \left\{ \int_{t_3}^{t_4} \left(\frac{-(i_{L1med} + \Delta i_{L1})}{n} \right) dt + \int_{t_4}^{t_8} \left(\frac{i_{L1med} + \Delta i_{L1}}{n} \right) dt \right\} \quad (143)$$

$$i_{S2rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_3}^{t_4} \left(\frac{-(i_{L1med} + \Delta i_{L1})}{n} \right)^2 dt + \int_{t_4}^{t_8} \left(\frac{i_{L1med} + \Delta i_{L1}}{n} \right)^2 dt \right\}} \quad (144)$$

As correntes média e eficaz no diodo D_{M1} são apresentadas nas equações (145) e (146):

$$i_{DM1med} = \frac{1}{T} \cdot \left\{ \int_{t_3}^{t_5} \left(\frac{i_{Lmed} \cdot \sqrt{2}}{2 \cdot n} \right) dt \right\} \quad (145)$$

$$i_{DM1rms} = \sqrt{\frac{1}{T} \cdot \left\{ \int_{t_3}^{t_5} \left(\frac{i_{Lmed} \cdot \sqrt{2}}{2 \cdot n} \right)^2 dt \right\}} \quad (146)$$

As correntes média e eficaz no diodo D_{M2} são apresentadas nas equações (147) e (148):

$$i_{DM2med} = \frac{1}{T} \cdot \left\{ \frac{\int_{t_{Ro}}^{t_1} \left(\frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \right) dt}{4 \cdot n} \right\} \quad (147)$$

$$i_{DM2rms} = \sqrt{\frac{1}{T} \cdot \left\{ \frac{\int_{t_{Ro}}^{t_1} \left(\frac{n \cdot (V_{CM1} - V_{CS})}{\sqrt{\frac{L_{eq}}{C_{eq}}}} \cdot \text{sen}(\omega_o \cdot t) \right)^2 dt}{4 \cdot n} \right\}} \quad (148)$$

As correntes média e eficaz no diodo D_{M2} são apresentadas nas equações (149) e (150):

$$i_{DM3med} = \frac{1}{T} \cdot \left\{ \int_{t_5}^{t_7} \left(\frac{i_{Lmed}}{2} \right) dt + \int_{t_7}^{t_{Ro}} \left(\frac{i_{Lmed}}{4} \right) dt \right\} \quad (149)$$

$$i_{DM3rms} = \sqrt{\frac{1}{T} \cdot \left\{ \int_{t_5}^{t_7} \left(\frac{i_{Lmed}}{2} \right)^2 dt + \int_{t_7}^{t_{Ro}} \left(\frac{i_{Lmed}}{4} \right)^2 dt \right\}} \quad (150)$$

As correntes eficazes nos capacitores C_{M1} , C_S e C_{S3} são apresentadas nas equações (151), (152) e (153):

$$i_{CM1rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\frac{\frac{n \cdot (V_{CM1} - V_{CS}) \cdot \text{sen}(\omega_o \cdot t)}{\sqrt{\frac{L_{eq}}{C_{eq}}}}}{n} \right)^2 dt + \int_{t_1}^{t_2} (\Delta_{iL1})^2 dt + \int_{t_3}^{t_8} \left(i_{L1med} - \frac{\Delta_{iL1}}{2} \right)^2 dt \right\}} \quad (151)$$

$$i_{CSrms} = \sqrt{\frac{1}{T} \left[\int_0^{t_{Ro}} \left(\frac{\Delta_{iL1}}{n} \right)^2 dt + \int_{t_0}^{t_1} \left(\frac{\frac{n \cdot (V_{CM1} - V_{CS}) \cdot \text{sen}(\omega_o \cdot t)}{\sqrt{\frac{L_{eq}}{C_{eq}}}}}{n} \right)^2 dt + \int_{t_1}^{t_2} \left(\frac{i_{L1med} + \Delta_{iL1}}{n} \right)^2 dt + \int_{t_3}^{t_5} \left(\frac{i_{L1med} + 2 \cdot \Delta_{iL1}}{n} \right)^2 dt \right]} \quad (152)$$

$$i_{CS3rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\frac{\frac{n \cdot (V_{CM1} - V_{CS}) \cdot \text{sen}(\omega_o \cdot t)}{\sqrt{\frac{L_{eq}}{C_{eq}}}}}{3 \cdot n} \right)^2 dt + \int_{t_3}^{t_5} \left(\frac{i_{L1med}}{2 \cdot n} \right)^2 dt \right\}} \quad (153)$$

Tendo que o valor da razão cíclica é definido pela equação (128), a influência da dispersão (k) é definida pela equação (114), sendo seu valor igual a 0,86 e a tensão de entrada definida na Tabela 5, obtém-se a tensão sobre os capacitores C_{S3} e C_{O1} e C_{O2} tem seus valores apresentados em (154), (155) e (157), respectivamente.

$$V_{CS3} = \frac{D}{1-D} \cdot V_i + \frac{n \cdot \left(\frac{1+\frac{\alpha}{2}}{2} \right) \cdot D}{1-D} \cdot V_i = 144V \quad (154)$$

$$V_{CO1} = \frac{V_i \cdot \left(1 + n \cdot \left(\frac{1+\frac{\alpha}{2}}{2} \right) \right)}{1-D} = 217V \quad (155)$$

$$V_{CO2} = \frac{1 + D \cdot \left(1 + n \cdot \left(\frac{1+\frac{\alpha}{2}}{2} \right) \right)}{1-D} \cdot V_i = 233V \quad (156)$$

Sabendo que a tensão de saída é composta pelo somatório das tensões em C_{O1} e C_{O2} ,

têm-se que:

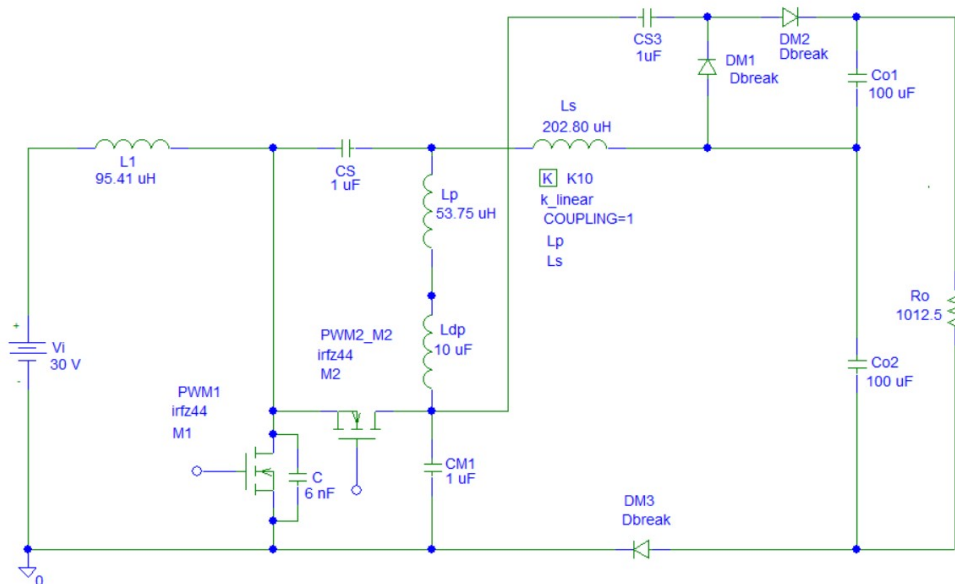
$$V_o = V_{Co1} + V_{Co2} = 450V \quad (157)$$

A validação das equações desenvolvidas nesta seção é realizada nas seções posteriores que dizem respeito aos resultados de simulação e experimentais.

4.4 RESULTADOS DE SIMULAÇÃO

Tendo-se realizado a análise estática do conversor, com os respectivos cálculos referentes aos valores dos componentes e esforços de corrente e tensão, é realizada a simulação numérica do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão no *software* Pspice ORCAD para validação das equações desenvolvidas. Um ponto importante a se enfatizar é que para a obtenção da comutação suave na entrada em condução do interruptor S_1 é considerado um valor de indutância de $10 \mu\text{H}$ em série com o enrolamento L_p . Tal indutor simula a indutância de dispersão do primário do acoplamento magnético. A Figura 63 apresenta o circuito de simulação, sendo que as especificações utilizadas para tal conversor são apresentadas na Tabela 5.

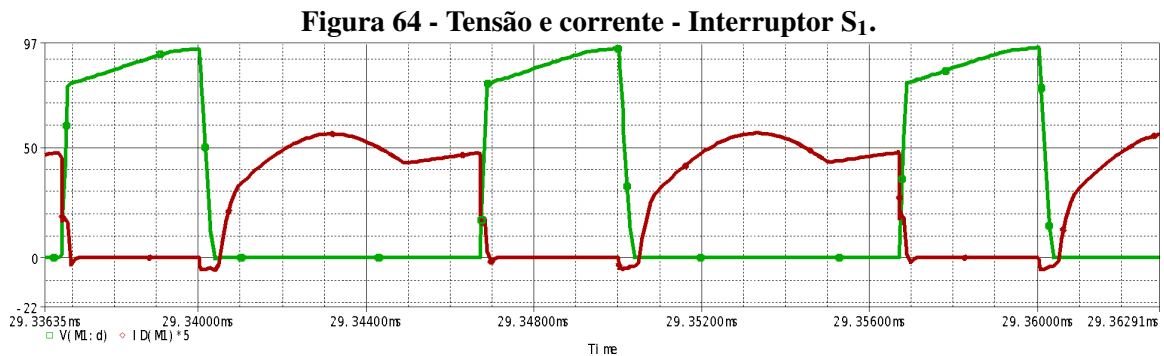
Figura 63 - Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - circuito simulado.



Fonte: Autoria própria

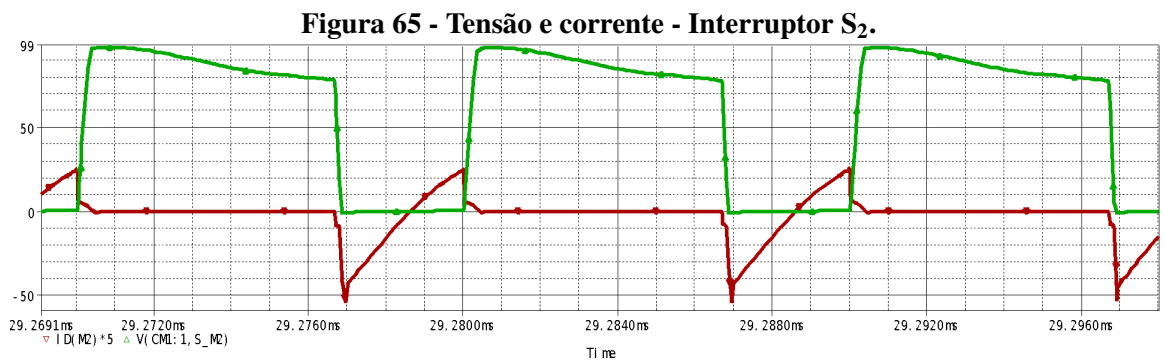
A topologia proposta apresenta dois interruptores e o sinal de comando é

complementar. A tensão sobre o interruptor S_1 é grampeada em V_{CM1} , sendo esta igual a tensão de saída do boost clássico. A forma de onda de corrente neste semicondutor é formada por uma etapa ressonante, ocasionada pela interação entre a indutância de dispersão do acoplamento magnético e os capacitores C_{M1} , C_S e C_{S3} e outra parcela linear. A Figura 64 apresenta as formas de onda de tensão e corrente no interruptor S_1 . Para melhor visualização da forma de onda de corrente no interruptor S_1 , esta é multiplicada pelo fator 5.



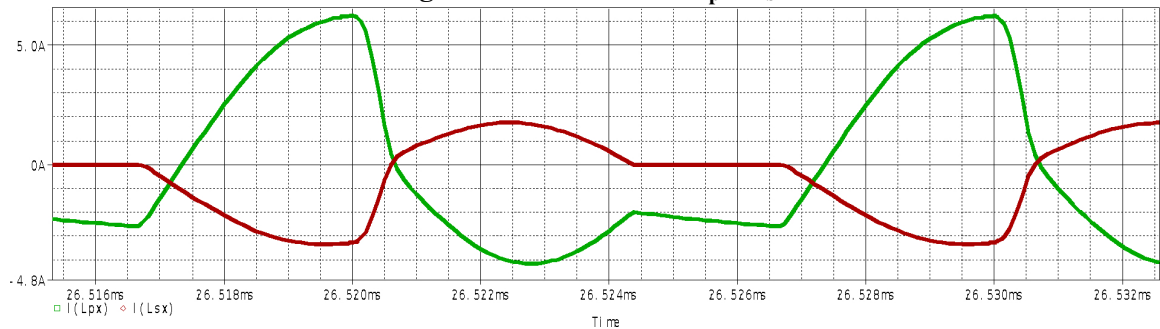
Fonte: Autoria própria

O interruptor S_2 também tem sua tensão grampeada em V_{CM1} , tendo que tanto sua entrada em condução quanto bloqueio ocorre sob comutação ZVS. A Figura 65 apresenta as formas de onda de tensão e corrente no interruptor S_2 . Para melhor visualização da forma de onda de corrente no interruptor S_2 , esta é multiplicada pelo fator 5.



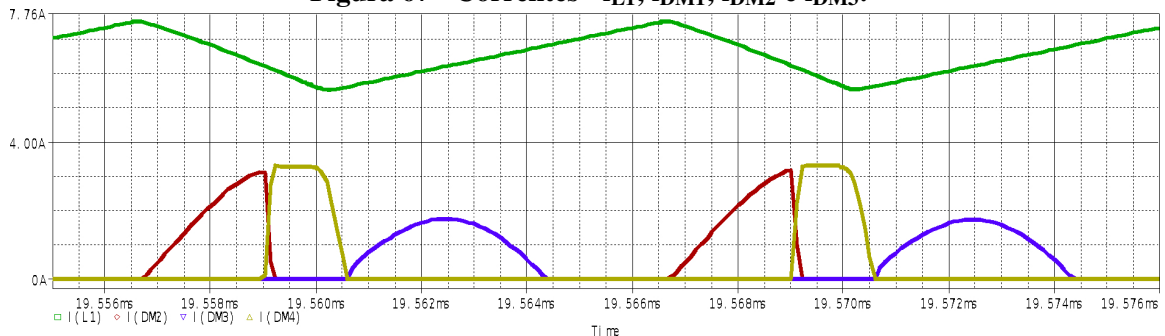
Fonte: Autoria própria

O acoplamento magnético possibilita a topologia proposta o aumento do ganho estático sem o incremento da razão cíclica, além disso através do seu parâmetro intrínseco, indutância de dispersão, fornece a energia necessária para que ocorra a comutação ZVS na entrada em condução de S_1 . A Figura 66 apresenta as formas de onda de corrente no acoplamento magnético série.

Figura 66 - Correntes - i_{Lp} / i_{Ls} .

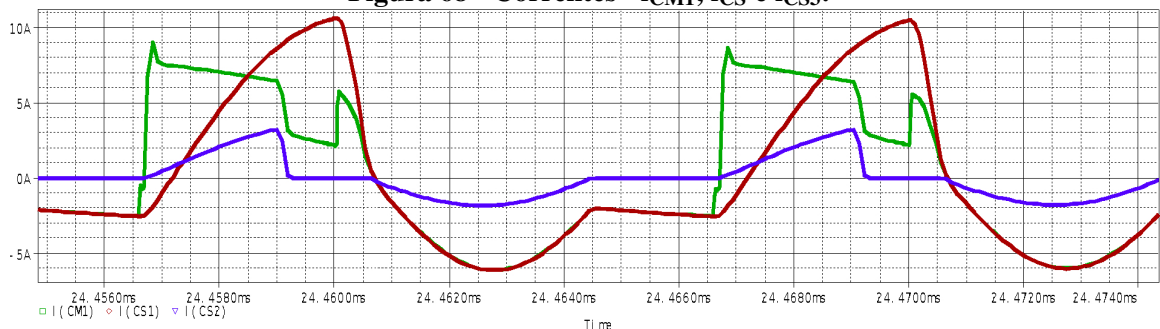
Fonte: Autoria própria

O indutor de entrada possui baixa ondulação e os diodos apresentam derivadas suaves, além de não possuir corrente de recuperação reversa devido a indutância de dispersão fornecida pelo acoplamento magnético série. A Figura 67 apresenta as formas de onda de corrente no indutor de entrada e nos diodos D_{M1} , D_{M2} e D_{M3} .

Figura 67 - Correntes - i_{L1} , i_{DM1} , i_{DM2} e i_{DM3} .

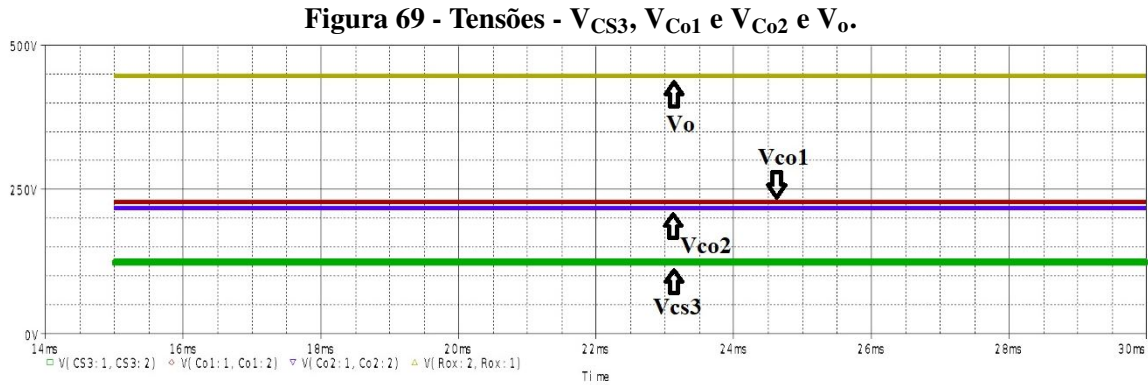
Fonte: Autoria própria

A Figura 68 apresenta as formas de onda de corrente nos capacitores C_{M1} , C_S e C_{S3} .

Figura 68 - Correntes - i_{CM1} , i_{CS} e i_{CS3} .

Fonte: Autoria própria

Para comprovação do equacionamento e cálculos realizados na Figura 69 são apresentadas as tensões nos capacitores C_{S3} , C_{O1} e C_{O2} e a tensão de saída que corresponde ao somatório entre V_{Co1} e V_{Co2} .



Fonte: Autoria própria

Portanto, tendo os valores da simulação numérica e da análise matemática é apresentada uma análise comparativa na Tabela 6 dos resultados obtidos com o respectivo erro percentual, que corresponde a diferença entre os valores obtidos por meio de simulação e valores calculados. Em conclusão, cabe enfatizar que a equação base para o cálculo do erro percentual é $\left[\frac{(Valor_{simulado} - Valor_{calculado})}{Valor_{simulado}} \right]$.

Tabela 6 - Comparação entre valores simulados e calculados - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.

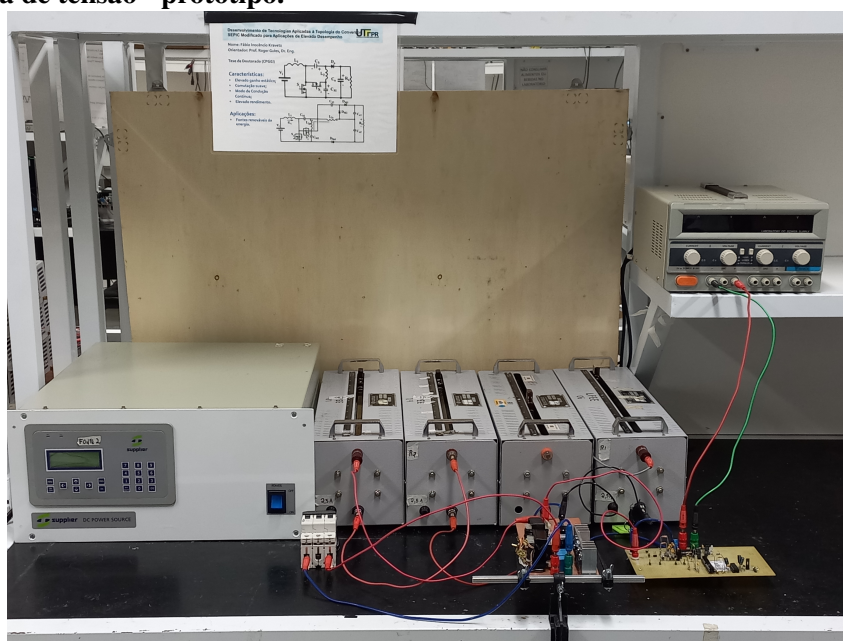
Resultados Simulados			Resultados Calculados		Erro (%) (Valor Médio)	Erro (%) (Valor Eficaz)
	Médio (A)	Eficaz (A)	Médio (A)	Eficaz (A)		
i_{S1}	6,25	8,05	6,28	8,05	-0,48 %	0 %
i_{S2}	-0,46	2,71	-0,49	2,65	-6,52 %	2,21 %
i_{DM1}	0,45	1,04	0,43	1,04	4,44 %	0 %
i_{DM2}	0,45	0,81	0,45	0,82	0 %	-1,23 %
i_{DM3}	0,41	1,17	0,42	1,17	-2,44 %	0 %
i_{CM1}	-	4,72	-	4,92	-	-4,24 %
i_{CS}	-	5,16	-	5,26	-	-1,94 %
i_{CS3}	-	1,31	-	1,38	-	-5,34 %

Fonte: Autoria Própria

4.5 RESULTADOS EXPERIMENTAIS

Os resultados experimentais foram obtidos a partir do desenvolvimento e implementação do protótipo apresentado na Figura 70, sendo suas especificações apresentadas na tabela 10. Os equipamentos utilizados para a aquisição dos resultados foram um osciloscópio digital Tektronix MDO3014 (100 MHz - 2,5 GS/s) e um amplificador de corrente Tektronix TCPA300 (100 MHz) com uma ponteira de corrente TCP312 (30 A - 100 MHz).

Figura 70 - Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - protótipo.



Fonte: Autoria própria

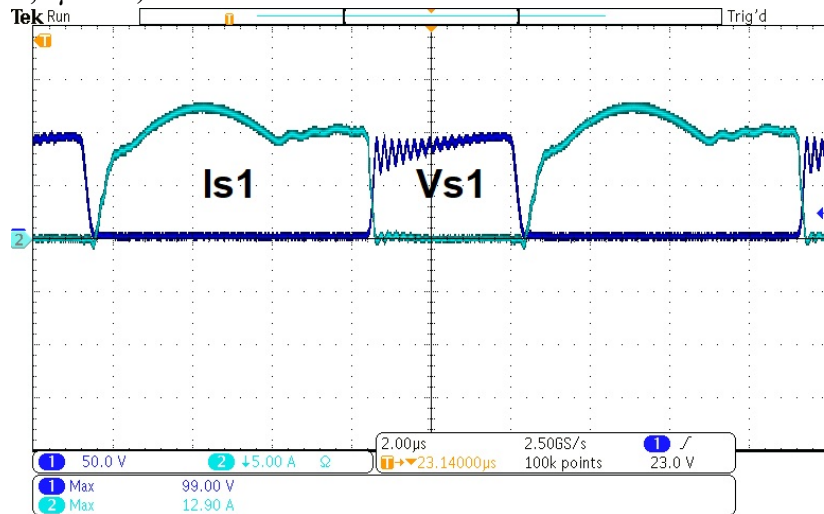
Tabela 7 - Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - protótipo.

Componentes	Especificações
S_1 - S_2	IRFP4768 ($V_{DS}=250$ V / $R_{DSon}=14,5$ m Ω)
D_{M1} - D_{M2}	MBR40250 ($V_{RRM}=250$ V / $I_F=40$ A, $V_F=0,71$ V)
D_{M3}	MUR860 ($V_{RRM}=600$ V / $I_F=8$ A, $V_F=1,2$ V)
C_{M1} - C_S	1 μ F/400 V (Polipropileno)
C_{S3}	1 μ F/250 V (Polipropileno)
L_1	95,41 μ H (EE/42-15 Thorton) 20 espiras
L_p - L_s	53,75 μ H / 202,8 μ H (EE/42-15 Thorton) 15 espiras / 30 espiras
L_{dp} - L_{ds}	(EE/42-15 Thorton) 6,04 μ H / 17,25 μ H
C_{o1} - C_{o2}	100 μ F/400 V (Eletrolítico)
R_o	1012,5 Ω

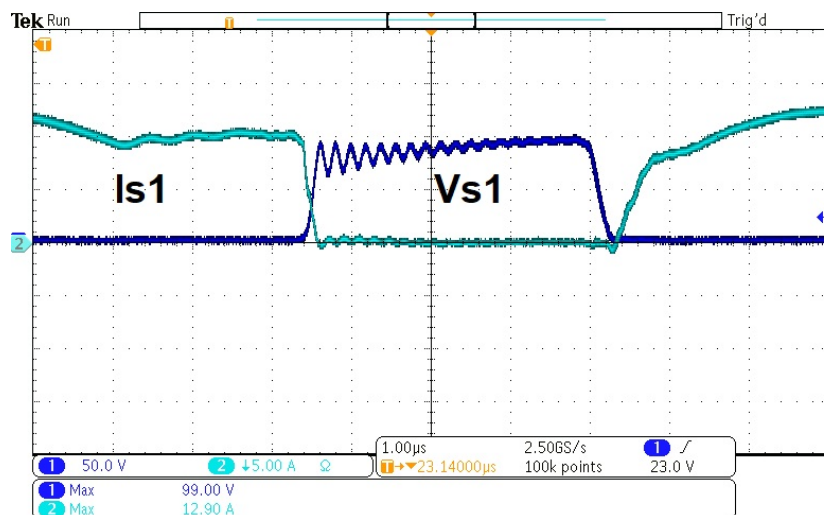
Fonte: Autoria Própria

A Figura 71 apresenta tensão e corrente sobre o interruptor S_1 . A entrada em condução neste interruptor ocorre sob comutação suave caso a energia armazenada pela indutância de dispersão do acoplamento magnético série até o instante de bloqueio do interruptor S_2 seja suficiente. Assim, tem-se a condição necessária para que ocorra a completa carga e descarga de maneira ressonante das capacitâncias intrínsecas do interruptor S_1 . Assim, pode-se assegurar a comutação ZVS em S_1 desde que no instante em que acontece o bloqueio do interruptor S_2 a corrente do primário seja maior que i_{L1min} , conforme descrito na equação (122).

Figura 71 - Tensão no interruptor S_1 (CH1) e corrente no interruptor S_1 (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 5A/div, 2 μ s/div).



(a) Tensão e corrente no interruptor S_1 .

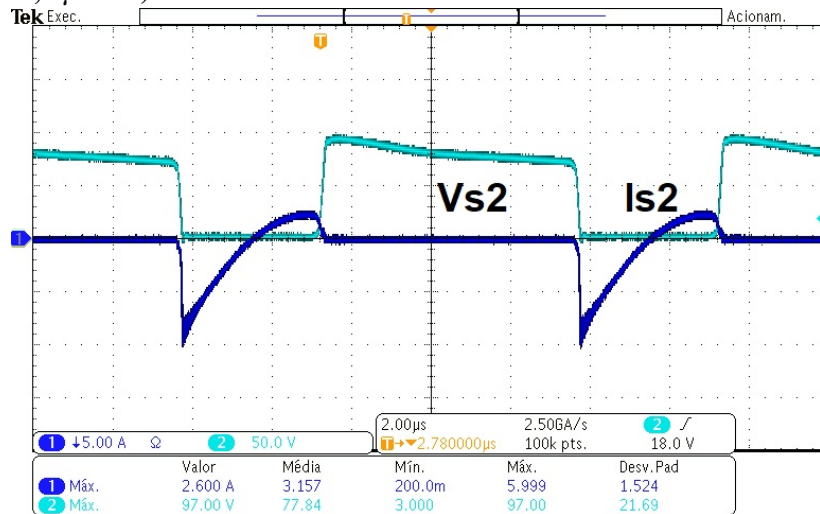


(b) Tensão e corrente no interruptor S_1 - detalhe.

Fonte: Autoria Própria

A Figura 72 apresenta tensão e corrente sobre o interruptor S_2 . Este interruptor tem sua tensão grampeada em V_{CM1} , tendo que a entrada e bloqueio em condução ocorrem sob comutação ZVS. Ressalta-se que enquanto S_2 encontra-se bloqueado ocorre a condução do diodo intrínseco D_{S2} , sendo a corrente conduzida igual a diferença entre i_{CS} e i_{CM1} e enquanto este diodo conduz o interruptor S_2 recebe o sinal de comando. O bloqueio deste interruptor também ocorre com comutação ZVS desde que a equação (125) seja atendida.

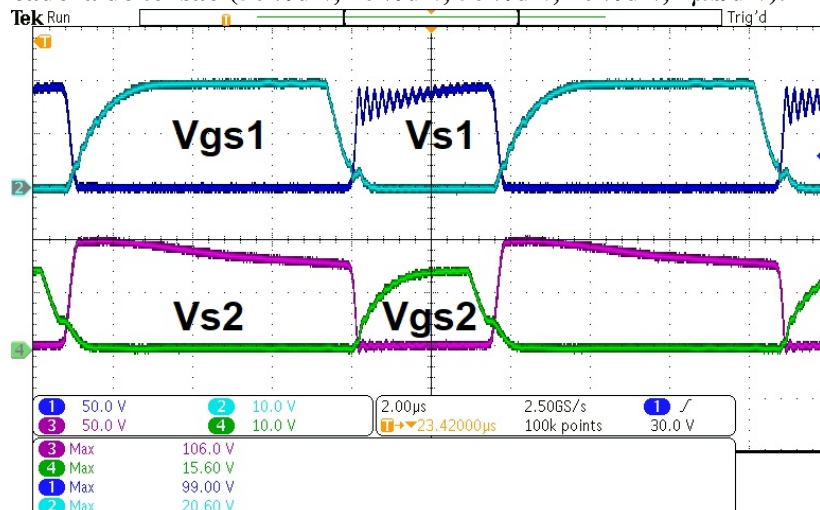
Figura 72 - Tensão no interruptor S_2 (CH2) e corrente no interruptor S_2 (CH1) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 5A/div, 2 μ s/div).



Fonte: Autoria própria

A Figura 73 apresenta as tensões sobre os interruptores S_1 e S_2 e os respectivos sinais de comando. As formas de onda apresentadas na Figura permitem a visualização da comutação suave tanto na entrada em condução quanto no bloqueio de ambos os semicondutores.

Figura 73 - Tensão em S_1 (CH1) e Tensão de *gate* em S_1 (CH2), Tensão em S_2 (CH3) e Tensão de *gate* em S_2 (CH4) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (50V/div, 10V/div, 50V/div, 10V/div, 2 μ s/div).

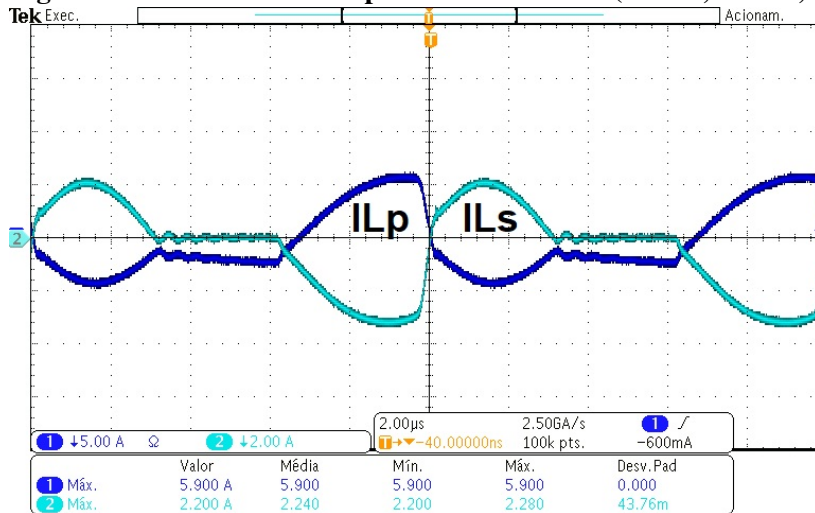


Fonte: Autoria própria

A Figura 74 apresenta as correntes sobre o acoplamento magnético série. Esta técnica, acoplamento magnético série, permite o aumento do ganho estático sem o incremento da

razão cíclica devido a relação transformação. Além disso, o parâmetro intrínseco indutância de dispersão, propicia a energia necessária para a ocorrência da comutação ZVS na entrada em condução do interruptor S_1 .

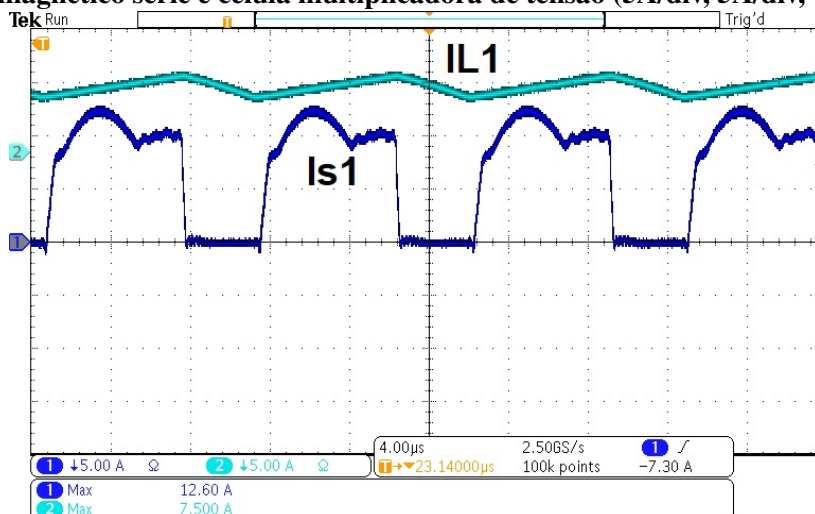
Figura 74 - Corrente i_{Lp} (CH1) e corrente i_{Ls} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 2A/div, 2 μ s/div).



Fonte: Autoria própria

A Figura 75 apresenta as correntes sobre o indutor de entrada e interruptor S_1 . O indutor de entrada apresenta baixa ondulação, dado que não é acoplado.

Figura 75 - Correntes i_{S1} (CH1) e corrente i_{L1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 5A/div, 4 μ s/div).

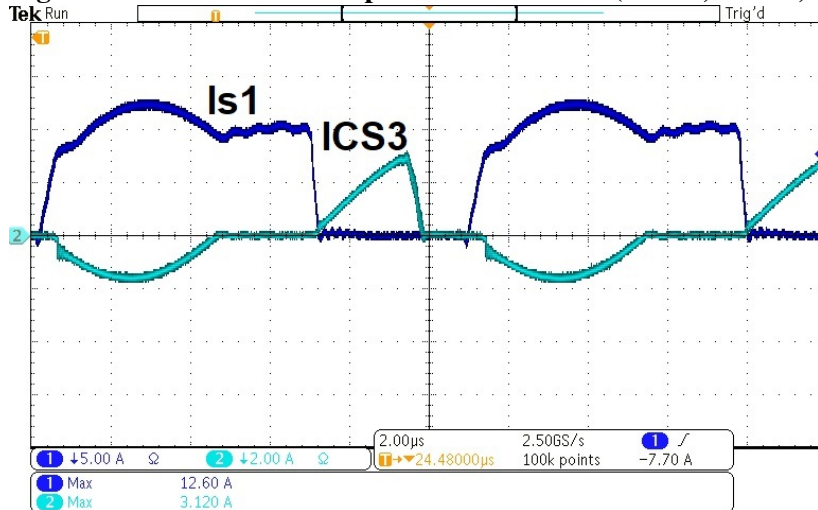


Fonte: Autoria própria

A Figura 76 apresenta as correntes sobre o capacitor C_{S3} e interruptor S_1 . O capacitor

C_{S3} tem comportamento ressonante durante a primeira etapa de operação, devido a sua interação com a indutância de dispersão do acoplamento magnético série. Já na quarta etapa de operação, este capacitor volta a conduzir, após o bloqueio do interruptor S_1 , esta capacitância tem comportamento linear e se carrega com uma corrente igual ao inverso de i_{LS} .

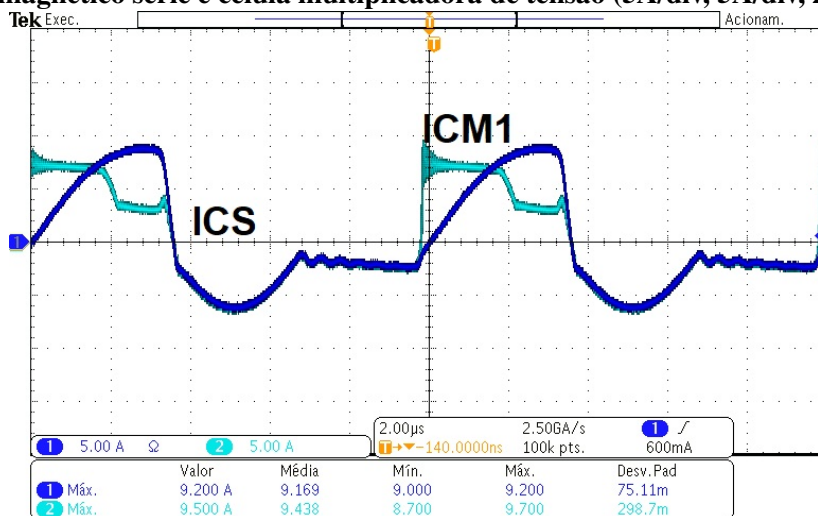
Figura 76 - Correntes i_{S1} (CH1) e corrente i_{CS3} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 2A/div, 2 μ s/div).



Fonte: Autoria própria

A Figura 77 apresenta as correntes sobre os capacitores C_{M1} e C_S .

Figura 77 - Correntes i_{CS} (CH1) e corrente i_{CM1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (5A/div, 5A/div, 2 μ s/div).

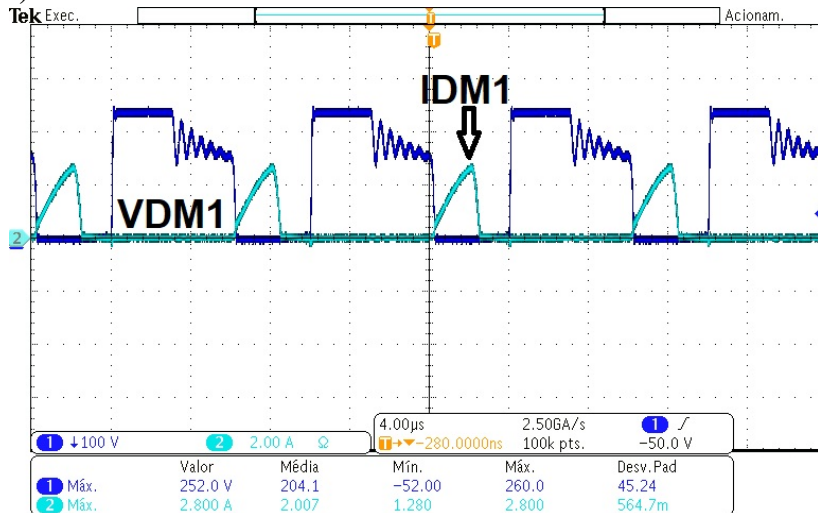


Fonte: Autoria própria

A Figura 78 apresenta a tensão e corrente sobre o diodo D_{M1} . Conforme pode ser

observado, a tensão sobre o diodo é menor que a tensão de saída e a corrente sobre tal diodo não apresenta recuperação reversa.

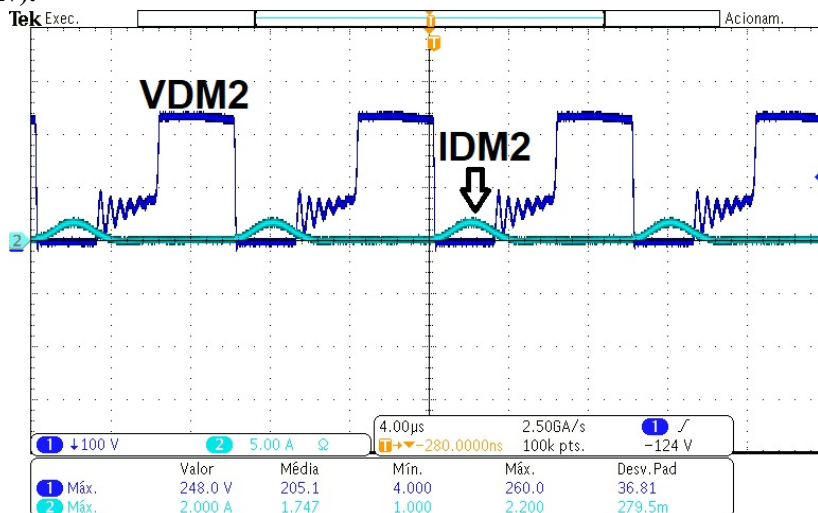
Figura 78 - Tensão no diodo D_{M1} (CH1) e corrente no diodo D_{M1} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 2A/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 79 apresenta a tensão e corrente sobre o diodo D_{M2} . Conforme pode ser observado, a tensão sobre o diodo é menor que a tensão de saída e a corrente sobre tal diodo não apresenta recuperação reversa.

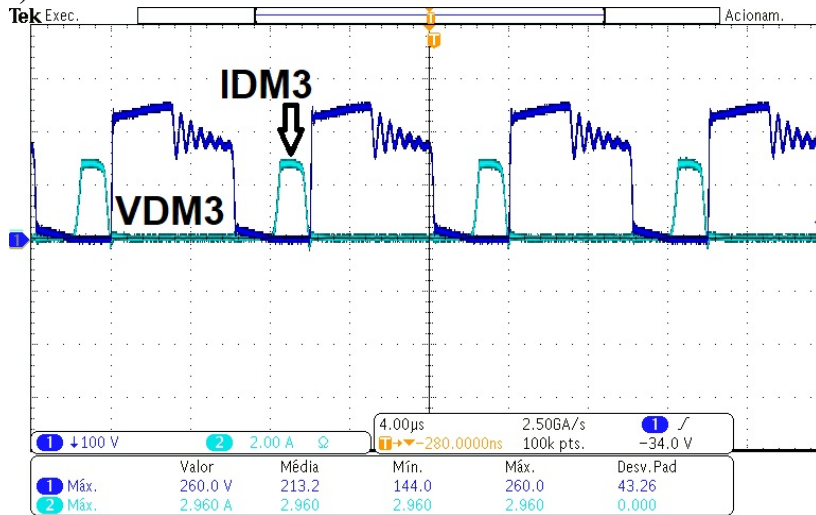
Figura 79 - Tensão no diodo D_{M2} (CH1) e corrente no diodo D_{M2} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 5A/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 80 apresenta a tensão e corrente sobre o diodo D_{M3} . Conforme pode ser observado, a tensão sobre o diodo é menor que a tensão de saída e a corrente sobre tal diodo não apresenta recuperação reversa.

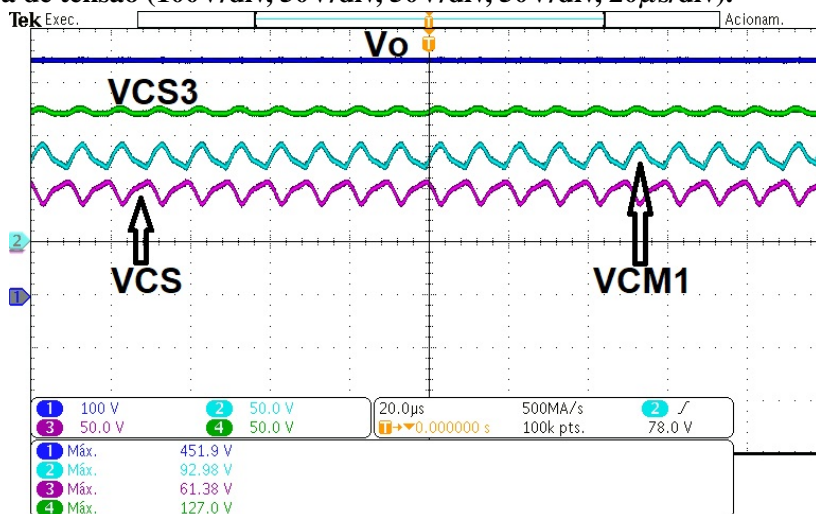
Figura 80 - Tensão no diodo D_{M3} (CH1) e corrente no diodo D_{M3} (CH2) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 5A/div, 4 μ s/div).



Fonte: Autoria própria

A Figura 81 que apresenta as tensões nos capacitores C_S , C_{M1} , C_{S3} e a tensão de saída.

Figura 81 - Tensão de saída V_o (CH1), tensão em C_{M1} (CH2), tensão em C_S (CH3), tensão em C_{S3} (CH4) do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (100V/div, 50V/div, 50V/div, 50V/div, 20 μ s/div).



Fonte: Autoria própria

4.5.1 ANÁLISE DAS PERDAS

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão apresenta um rendimento de 94,51% na potência nominal, sendo que são consideradas somente as perdas por condução em todos os semicondutores e indutores, já as perdas por comutação são nulas devido a comutação ZVS obtida, tanto na entrada em condução quanto no bloqueio, em ambos os interruptores.

$$P_{DM1} = V_{To} \cdot i_{DM1}(\text{medio}) = 0,36W \quad (158)$$

$$P_{DM2} = V_{To} \cdot i_{DM2}(\text{medio}) = 0,36W \quad (159)$$

$$P_{DM3} = V_{To} \cdot i_{DM3}(\text{medio}) = 0,27W \quad (160)$$

$$P_{S1S2} = \left[\left(\frac{T_{ONs1}}{T_{ON}} \right) \cdot (i_{S1(\text{eficaz})})^2 \cdot R_{DSon} \right] + \left[\left(\frac{T_{ONs2}}{T_{ON}} \right) \cdot (i_{S2(\text{eficaz})})^2 \cdot R_{DSon} \right] = 0,82W \quad (161)$$

Para o cálculo das perdas nos indutores L_1 e no acoplamento magnético L_p/L_s são consideradas somente as perdas Joule, sabendo-se que a resistências dos fios de L_1 e L_p/L_s são iguais a $0,125\Omega$ e $0,2/0,2\Omega$, respectivamente. Assim obtêm-se:

$$P_{L1_{\text{cobre}}} = \left[R_{fioL1} \cdot (i_{L1\text{eficaz}})^2 \right] = 4,72W \quad (162)$$

$$P_{L1_{\text{nucleo}}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{\text{nucleoL1}} = 2,96 \cdot 10^{-3}W \quad (163)$$

$$P_{LpLs_{\text{cobre}}} = \left[R_{fioL1} \cdot (i_{L1\text{eficaz}})^2 + R_{fioL2} \cdot (i_{L2\text{eficaz}})^2 \right] = 2,62W \quad (164)$$

$$P_{LpLs_{\text{nucleo}}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{\text{nucleoL2}} = 1,05 \cdot 10^{-3}W \quad (165)$$

As perdas totais no conversor SEPIC modificado ZVRT são apresentadas na equação (166).

$$P_{\text{totalisConv}} = P_{D_{M1}} + P_{D_{M2}} + P_{D_{M3}} + P_{S1S2} + P_{L1\text{cobre}} + P_{L1\text{nucleo}} + P_{LpLs\text{cobre}} + P_{LpLs\text{nucleo}} = 9,16W \quad (166)$$

Tendo o valor total das perdas do conversor proposto obtém-se o rendimento teórico, conforme a equação (167)

$$\eta = \left(\frac{P_0}{P_{\text{totalisConv}} + P_0} \right) \cdot 100 = 95,62\% \quad (167)$$

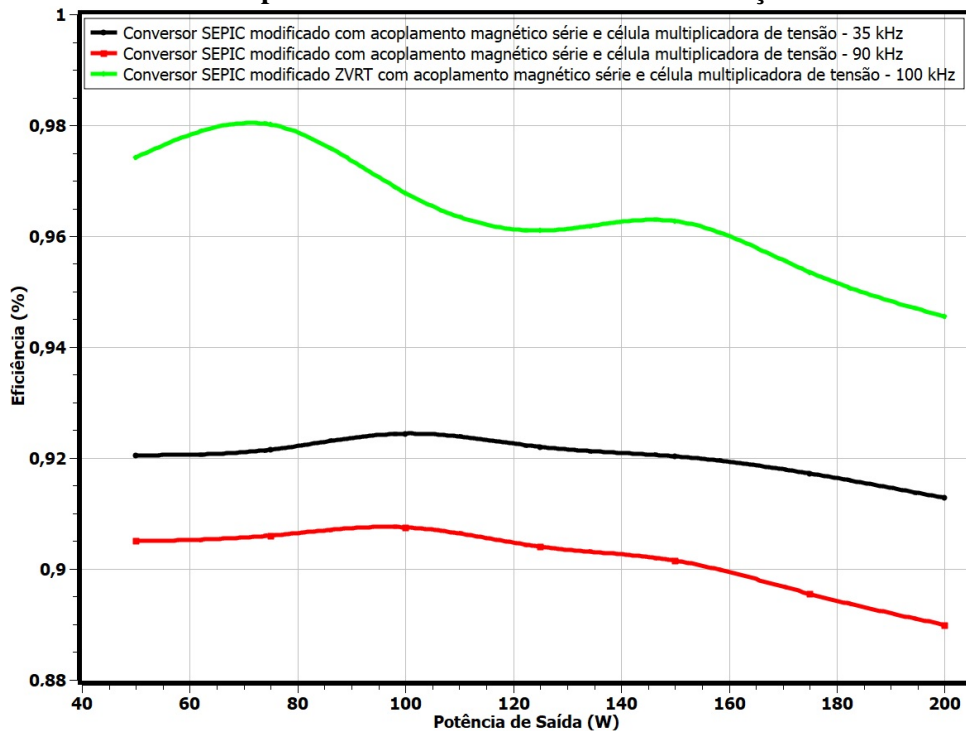
Observa-se que P_0 é a potência nominal na carga.

4.6 RENDIMENTO

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão além de operar com elevada frequência e apresentar um elevado ganho estático, trabalha com um elevado rendimento devido a comutação suave sob tensão zero obtida nos interruptores S_1 e S_2 . A Figura 82 apresenta as curvas de eficiência do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão (curva em verde) e o conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão (curvas em preto e vermelho) apresentado em (KRAVETZ; GULES, 2016), operando nas frequências de 35 kHz e 90 kHz, respectivamente. Apesar de ambas as estruturas não operarem com os mesmos componentes, verifica-se que a técnica de comutação suave utilizada na segunda topologia proposta neste trabalho proporciona uma melhora significativa na operação devido a comutação ZVS obtida em ambos os interruptores, em relação a estrutura proposta em (KRAVETZ; GULES, 2016).

A curva de eficiência do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão é obtida com o analisador digital Yokogawa WT230 e dois multímetros FLUKE 117 (curva em verde). Já, em relação ao conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com bloqueio dissipativo (curvas em preto e vermelho), os valores de corrente e tensão na entrada e saída desta topologia são obtidos com um multímetro Tektronix DMM916 e três multímetros FLUKE 117, sendo que estes valores resultam nas curvas de eficiência (curvas em preto e vermelho) também apresentadas na Figura 82.

Figura 82 - Curvas de eficiência experimentais - conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão - com e sem comutação suave.



Fonte: Autoria própria

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão apresenta eficiência igual a 94,55 % para a potência nominal de 200 W e 97,42 % para a potência de 50 W, sendo a frequência de operação igual a 100 kHz. Portanto, a topologia proposta em (KRAVETZ; GULES, 2016) possui desempenho inferior tanto em relação frequência de operação quanto a eficiência obtida, considerando-se toda a faixa de operação, devido a técnica de comutação suave ZVS utilizada na topologia SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão proposta neste trabalho.

Uma observação interessante a se fazer é que diferentemente do topologia SEPIC modificado ZVRT apresentada na Figura 19, que possui elevadas perdas de condução em baixa potência devido aos elevados esforços de corrente na estrutura, conforme pode ser observado na Figura 43. O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão possui uma alta eficiência em baixa potência, fato que demonstra que esta topologia possui menos energia circulando no conversor para obtenção da comutação suave. Por fim, ressalta-se que a energia necessária para a ocorrência da comutação suave nos interruptores é fornecida pela indutância de dispersão do acoplamento magnético série, sendo que esta é uma característica intrínseca deste tipo de técnica.

Este capítulo apresentou toda a análise estática do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão e a respectiva validação do equacionamento obtido através dos resultados experimentais e de simulação. Também é discutido e analisado no Capítulo 4, o tópico comutação suave que evidencia a melhora nas características de operação da estrutura conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, quando comparada a topologia apresentada em (KRAVETZ; GULES, 2016). O Capítulo 5 apresenta a análise estática e os respectivos resultados simulados e experimentais do conversor SEPIC modificado com Acoplamento Magnético série e *Snubber* não dissipativo com Conexão Diferencial.

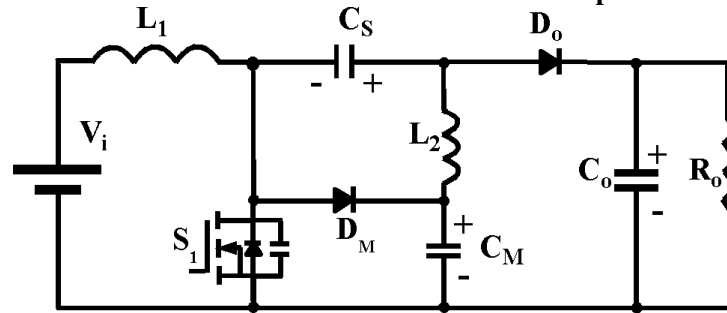
5 CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO SÉRIE E *SNUBBER* NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL

Neste capítulo é analisado e implementado um conversor com maior ganho estático e potência em relação as topologias apresentadas nos capítulos 3 e 4 deste trabalho. A estrutura em questão é multifase, fato que permite a tal estrutura operar com o dobro da potência em relação aos conversores SEPIC modificado ZVRT e SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão. Outro ponto importante a ser destacado é que a comutação suave, em S_{1a} e S_{1b} , ocorre sem o uso de interruptores auxiliares, o que possibilita uma menor complexidade em relação ao sinal de comando em tais semicondutores. A entrada em condução de S_{1a} e S_{1b} ocorre sob comutação ZCS devido a indutância de dispersão fornecida pelo acoplamento magnético, já o bloqueio dos interruptores ocorre sob comutação ZVS devido ao circuito *snubber* não dissipativo implementado.

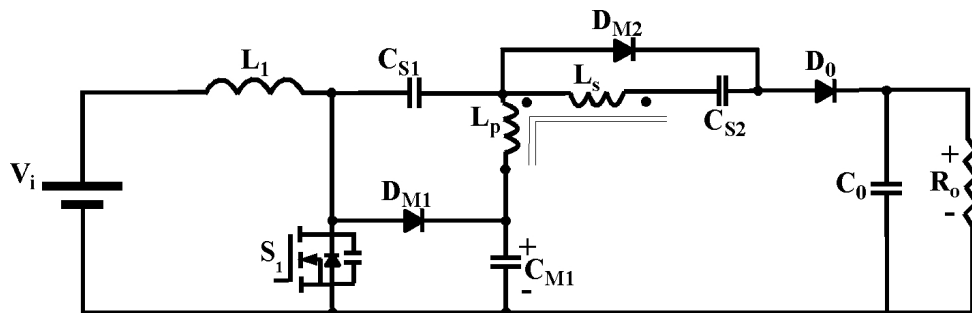
A topologia proposta é não-isolada e consiste em dois conversores SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com as entradas conectadas em paralelo e as saídas conectadas em série, o que permite a obtenção de um elevado ganho estático, compartilhamento da corrente de entrada e aumento da potência de saída. Além disso, o conversor proposto opera com comutação suave ZCS na entrada em condução e ZVS no bloqueio dos interruptores S_{1a} e S_{1b} , fato que permite o aumento da eficiência da estrutura. Por fim, salienta-se que os conversores operam de maneira totalmente independente e defasados de 180° .

A estrutura base para obtenção do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial é apresentado na Figura 83.(b). Ressalta-se que o conversor SEPIC modificado com Acoplamento Magnético série possui a entrada em condução do interruptor S_1 sob corrente zero, todavia o bloqueio é dissipativo, fato que limita a eficiência da topologia.

Figura 83 - Conversor SEPIC modificado com e sem acoplamento magnético.



(a) Conversor SEPIC modificado.

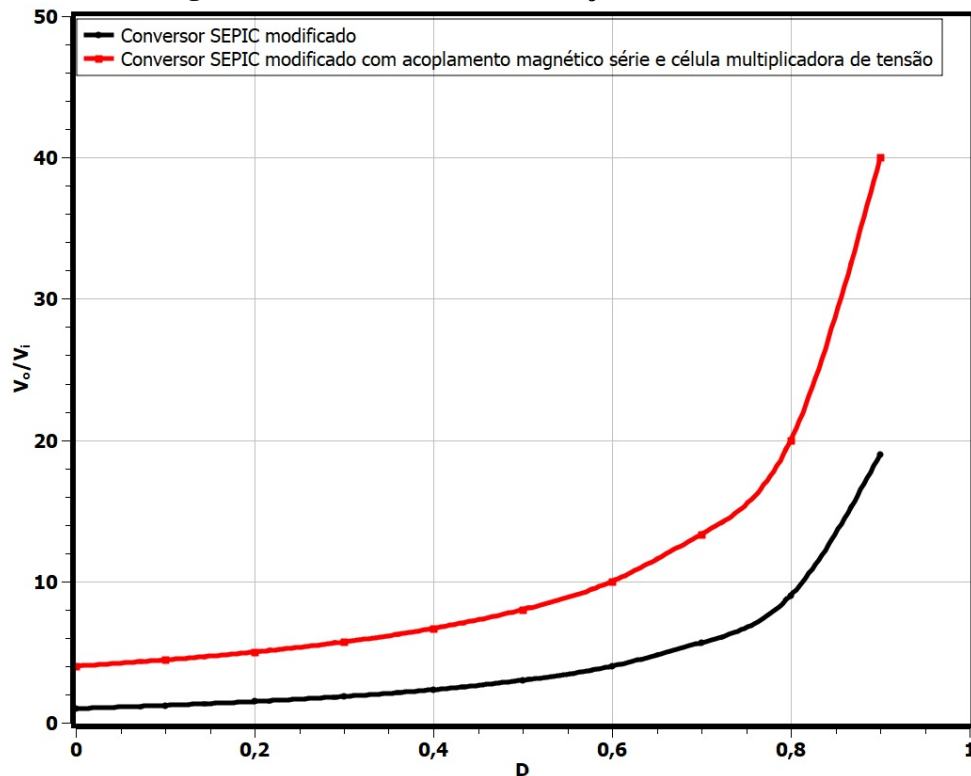


(b) Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão.

Fonte: Autoria Própria

A Figura 84 apresenta uma comparação entre os ganhos estáticos do conversor SEPIC modificado convencional e o conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão, ambas as estruturas apresentadas na Figura 83.(a) e 83.(b), respectivamente. Assim sendo, devido a utilização das técnicas indutor acoplado, sendo a relação de transformação igual a 1,41, e célula multiplicadora de tensão obtém-se um elevado ganho estático sem aumento da razão cíclica para a topologia conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão, como pode se observar na Figura 84. Todavia, apesar de tal conversor utilizar as técnicas elevadoras citadas e apresentar vantagens em relação a topologia SEPIC modificado convencional, o conversor apresentado na Figura 83.(b) ainda possui restrições quanto a sua operação, como a comutação dissipativa no bloqueio do interruptor, e essa característica limita a eficiência e a frequência de chaveamento desse conversor.

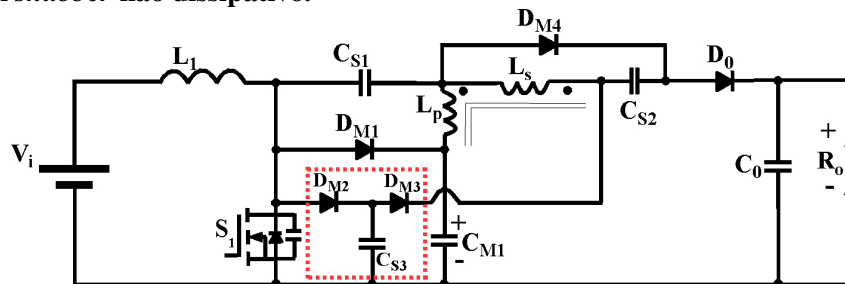
Figura 84 - Ganho estático em função da razão cíclica.



Fonte: Autoria própria

Em relação a topologia apresentada na Figura 83.(b) deve-se eliminar a comutação dissipativa que ocorre no momento do bloqueio do interruptor S_1 para que tal estrutura opere com um elevado rendimento. Deste modo, é implementado um *snubber* não dissipativo que permite que o bloqueio do interruptor S_1 antes dissipativo, agora seja suave devido a comutação ocorrer sob tensão zero. A Figura 85 apresenta o conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com *snubber* não dissipativo.

Figura 85 - Conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com *snubber* não dissipativo.



Fonte: Autoria própria

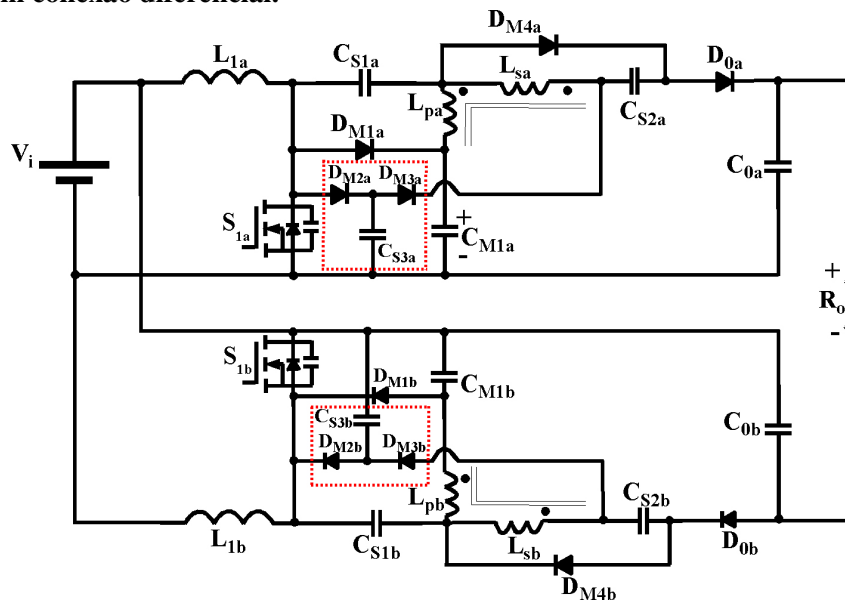
A estrutura apresentada na Figura 86 e discutida neste capítulo é a topologia em seu

formato final. Esse conversor emprega a técnica de indutores acoplados que permite a elevação do ganho estático sem aumento da razão cíclica em conjunto com os multiplicadores de tensão, os quais absorvem a energia da indutância de dispersão, permitindo a obtenção de uma elevada tensão de saída. É importante destacar que, em relação as comutações nos interruptores, devido a indutância de dispersão fornecida pelo acoplamento magnético série, a entrada em condução ocorre sob corrente zero, já o bloqueio ocorre sob tensão nula devido ao circuito *snubber* não-dissipativo implementado, e que é formado por D_{M2} , D_{M3} e C_{S3} .

O conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial possui ganho estático e potência nominal de operação superiores as estruturas já analisadas e implementadas, conforme descrito nos capítulos 3 e 4. Por fim, utiliza-se técnicas para obtenção de comutação suave nos interruptores S_{1a} e S_{1b} distintas, em relação as já analisadas e implementadas nos conversores apresentados em capítulos anteriores.

As características preponderantes do conversor proposto neste capítulo são a comutação suave em ambos os interruptores, tanto na entrada em condução quanto no bloqueio, elevado ganho estático sem aumento da razão cíclica, operação com elevada frequência de chaveamento e alta eficiência. Por fim, tem-se a operação com o dobro da potência em relação aos conversores SEPIC modificado ZVRT e SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão, sendo essas topologias apresentadas nos capítulos 3 e 4, respectivamente. A Figura 86 apresenta o Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial.

Figura 86 - Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial.



Fonte: Autoria própria

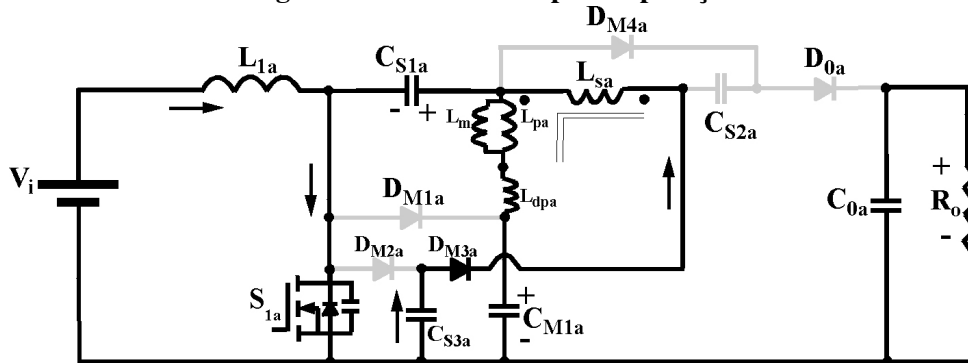
Na sequência são apresentadas as etapas de operação do Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial. Sabendo que os conversores operam de maneira totalmente independente e defasados de 180° a descrição das etapas de operação será realizada considerando somente um dos conversores (conversor superior), dado que as formas de onda são exatamente as mesmas, mas deslocadas de 180° . O circuito apresentado na Figura 86 é analisado em modo de condução contínua tendo sete etapas de operação que serão detalhadas na sequência. Para a correta análise do conversor SEPIC modificado ZVRT os semicondutores são considerados ideais, os capacitores são considerados fontes de tensão, com exceção do capacitor C_{S3} que compõem o *snubber* não dissipativo, e o circuito operando em regime permanente. Além disso, considera-se as não idealidades do acoplamento magnético série que consiste na influência da indutância de dispersão no ganho estático da topologia desenvolvida neste Capítulo. Na sequência são apresentadas as etapas de operação do Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial. Sabendo que os conversores operam de maneira totalmente independente e defasados de 180° a descrição das etapas de operação será realizada considerando somente um dos conversores (conversor superior), dado que as formas de onda são exatamente as mesmas, mas deslocadas de 180° . O circuito apresentado na Figura 86 é analisado em modo de condução contínua tendo sete etapas de operação que serão detalhadas na sequência. Para a correta análise do conversor SEPIC modificado ZVRT os semicondutores são considerados ideais, os capacitores são considerados fontes de tensão, com exceção do capacitor

C_{S3} que compõem o *snubber* não dissipativo, e o circuito operando em regime permanente. Além disso, considera-se as não idealidades do acoplamento magnético série que consiste na influência da indutância de dispersão no ganho estático da topologia desenvolvida neste Capítulo.

5.1 ETAPAS DE OPERAÇÃO

Primeira Etapa (t_0-t_1): O indutor de entrada L_{1a} esta armazenando energia, submetidos à tensão de entrada, dado que o interruptor S_{1a} esta em condução. O enrolamento primário L_{pa} esta submetido à diferença de tensão entre C_{M1a} e C_{S1a} , sendo este valor aproximadamente igual a tensão de entrada. O enrolamento secundário L_{sa} esta submetido a uma tensão igual a tensão de entrada multiplicada pela relação transformação (n). Esta etapa é ressonante, em relação ao interruptor S_{1a} , o circuito ressonante equivalente é apresentado na Figura 88. O capacitor C_{S3a} e o diodo D_{M3a} estão em condução, sendo que quando a tensão deste capacitor chega a zero esta etapa é finalizada. Os semicondutores em condução durante esta etapa são S_{1a} , D_{M3a} . A Figura 87 apresenta a primeira etapa de operação.

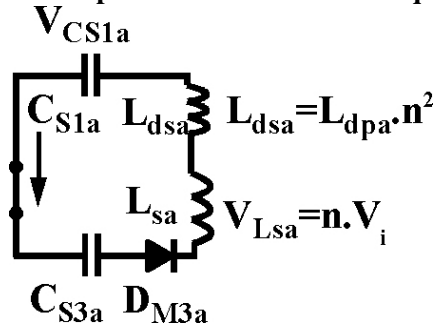
Figura 87 - Primeira etapa de operação.



Fonte: Autoria própria

Esta etapa de operação é ressonante, sendo esta ressonância causada pela interação entre a indutância de dispersão do acoplamento magnético série formado por L_{pa} - L_{sa} e o capacitor C_{S3a} . O circuito equivalente do circuito *snubber* ressonante é apresentado na Figura 88. As equações de tensão no capacitor *snubber* ($V_{C_{S3a}}$) e do circuito de corrente ($i_{C_{S3a}}$) são apresentadas nas equações (168) e (169), respectivamente.

Figura 88 - Etapa ressonante - circuito equivalente.



Fonte: Autoria própria

$$V_{CS3a}(t) = (V_{CS1a} - V_{Lsa}) \cdot \cos(\omega_0 \cdot t) \quad (168)$$

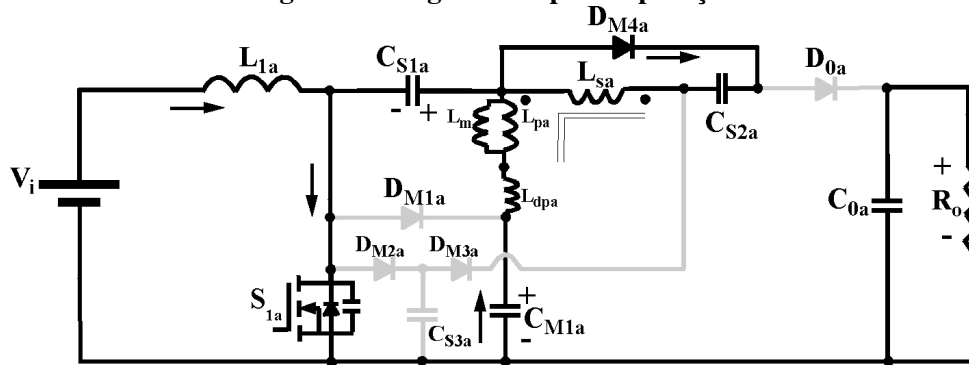
$$i_{CS3a}(t) = \left(\sqrt{\frac{C_{S1a}}{L_{sa}}} \right) \cdot \frac{V_{Lsa}}{2} \cdot \text{sen}(\omega_0 \cdot t) \quad (169)$$

A primeira etapa de operação é finalizada quando a tensão no capacitor C_{S3a} se torna nula. A duração desta etapa é dada pela equação (170). Ressalta-se que i_{Lmax} é o valor máximo que a corrente de entrada pode alcançar e L_{dpa} é o valor da dispersão do primário do acoplamento magnético formando por L_{pa} - L_{sa} .

$$\Delta_{t_1} = \frac{i_{L1max} \cdot L_{dpa}}{3 \cdot V_i} \quad (170)$$

Segunda Etapa (t_1 - t_2): Após o término do período ressonante em S_{1a} no instante t_1 , tal interruptor está submetido a uma corrente linear. Ressalta-se que a corrente que flui pelo semicondutor S_{1a} é igual $(i_{L1a} + n \cdot i_{Lsa})$. As correntes que fluem por C_{M1a} , L_{pa} e C_{S1a} são iguais, o mesmo fato ocorre para as correntes L_{sa} , C_{S2a} e D_{M4a} . Esta etapa é finalizada no instante t_2 quando a corrente que flui pelo enrolamento secundário se anula. A Figura 89 apresenta a segunda etapa de operação.

Figura 89 - Segunda etapa de operação.



Fonte: Autoria própria

Após o período ressonante ter se finalizado no instante t_1 , o comportamento da corrente no interruptor S_{1a} é linear, sendo representado pela equação (171).

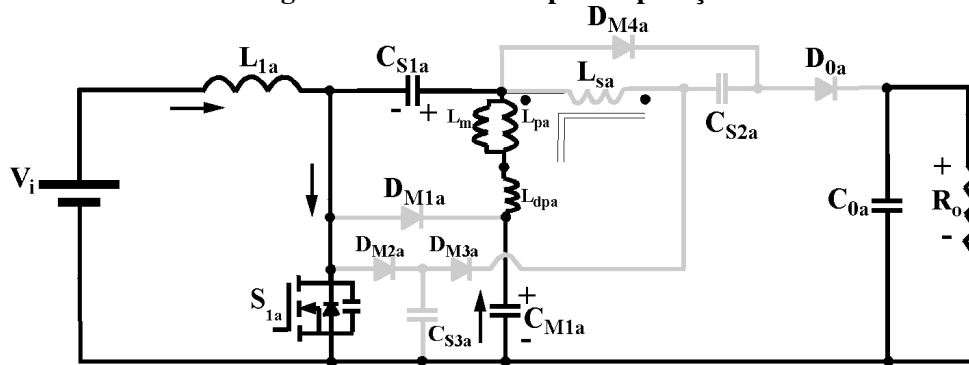
$$i_{S1a} = (i_{L1a} - i_{Lpa}) \quad (171)$$

A segunda etapa de operação é finalizada quando a corrente que flui pelo enrolamento secundário se extingue. A duração desta etapa é dada pela equação (172). Ressalta-se que i_{Lmin} é o valor mínimo da corrente de entrada.

$$\Delta_{t_2} = \frac{i_{Lmin} \cdot L_{dpa}}{V_i} \quad (172)$$

Terceira Etapa (t_2 - t_3): Esta etapa se inicia após o capacitor C_{S2a} ter se carregado completamente, deste modo a corrente que flui pelo diodo D_{M4a} se anula e ocorre o bloqueio deste semicondutor no instante t_2 . O interruptor S_{1a} está em condução e não há fluxo de corrente pelo secundário do acoplamento magnético série formado por L_{pa} - L_{sa} , portanto o primário se comporta como um simples indutor, submetido a diferença de tensão entre C_{M1a} e C_{S1a} . Esta etapa é finalizada no instante t_3 quando o interruptor S_{1a} é bloqueado. A Figura 90 apresenta a terceira etapa de operação.

Figura 90 - Terceira etapa de operação.



Fonte: Autoria própria

As principais equações desta etapa são:

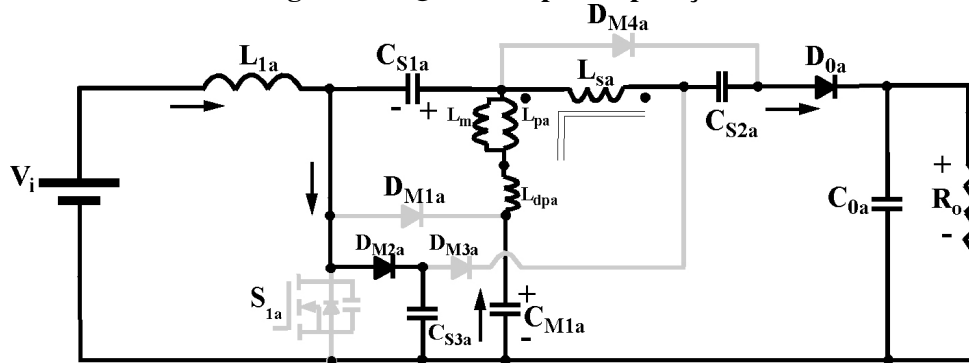
$$i_{S1a} = (i_{L1a} - i_{Lpa}) \quad (173)$$

A terceira etapa de operação é finalizada quando o interruptor S_{1a} é bloqueado. A duração desta etapa é dada pela equação (174).

$$\Delta t_3 = \frac{i_{L1min} \cdot L_{1a}}{V_i} \quad (174)$$

Quarta Etapa (t_3 - t_4): No instante t_3 o interruptor S_{1a} é bloqueado. Sabendo que a tensão inicial em C_{S3a} é próxima de zero, logo essa comutação ocorre sob tensão zero com a condução do diodo D_{M2a} . O capacitor C_{M1a} está se carregando e C_{S1a} está se descarregando. Com o bloqueio de S_{1a} o diodo D_{0a} entra em condução e transfere energia para a saída. Esta etapa é finalizada quando D_{M2a} é bloqueado no instante t_4 e o diodo D_{M1a} entra em condução. A Figura 91 apresenta a quarta etapa de operação.

Figura 91 - Quarta etapa de operação.



Fonte: Autoria própria

A tensão sobre o capacitor *snubber* (V_{CS3a}) é obtida a partir da equação (175). O capacitor *snubber* utilizado no protótipo é igual a 5 nF para uma variação de tensão igual a 130 V. A corrente que flui por C_{S3a} é aproximadamente igual a $(i_{L1medio} + \Delta_{iL1})$.

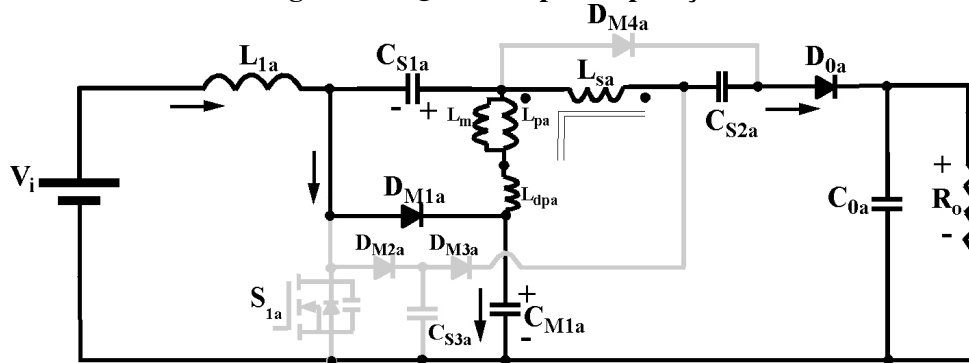
$$\frac{i_{CS3a}}{C_{S3a}} = \frac{dV_{CS3a}}{dt} \quad (175)$$

A quarta etapa de operação é finalizada quando o semiconductor D_{M2a} é bloqueado e D_{M1a} entra em condução. A duração desta etapa é dada pela equação (176).

$$\Delta_{t4} = \frac{\frac{\Delta_{iL1}}{2} \cdot L_{dpa}}{V_i} \quad (176)$$

Quinta Etapa (t_4 - t_5): O interruptor S_{1a} está submetido a uma tensão igual a V_{CM1a} que é igual a tensão de saída do conversor boost clássico. O diodo D_{M1a} entra em condução no instante t_4 , sendo que a derivada de corrente neste semiconductor é abrupta devido a influência do indutor de entrada. O capacitor C_{M1a} está se carregando pois recebe energia do indutor de entrada, já C_{S1a} e C_{S2a} se descarregam enquanto houver transferência de energia para a carga. Esta etapa é finalizada no instante t_5 quando a corrente que flui pelo diodo D_{M1a} se anula. A Figura 92 apresenta a quinta etapa de operação.

Figura 92 - Quinta etapa de operação.



Fonte: Autoria própria

As principais equações desta etapa são:

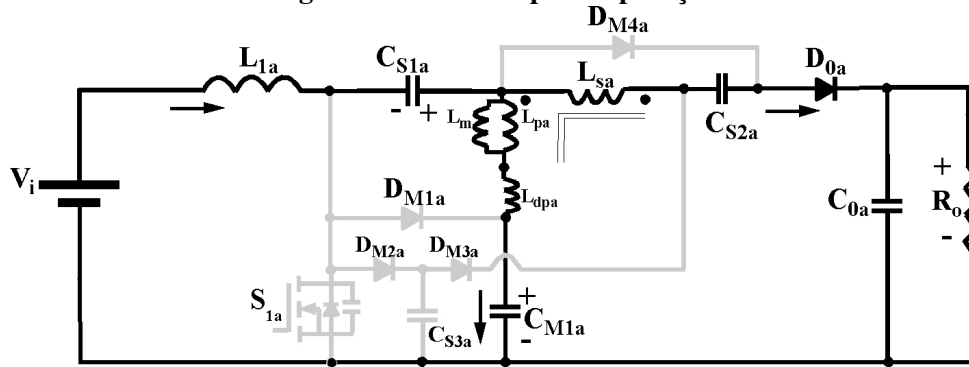
$$v_{S1a} = v_{CM1a} \quad (177)$$

A quinta etapa de operação é finalizada quando a corrente que flui pelo diodo D_{M1a} se anula. A duração desta etapa é dada pela equação (178).

$$\Delta t_5 = \frac{\frac{i_{L1max}}{2} \cdot 3 \cdot n \cdot L_{dpa}}{2 \cdot |V_i|} \quad (178)$$

Sexta Etapa (t_5-t_6): Nesta etapa o único semicondutor que permanece em condução é D_{0a} . Os capacitores C_{M1a} , C_{S1a} e C_{S2a} iniciam seu processo de descarregamento. O indutor de entrada L_{1a} está se descarregando e liberando energia para a saída. O acoplamento magnético série formado por L_{pa} e L_{sa} também transfere energia para a saída submetido a tensão de saída do conversor buck-boost e a tensão de entrada multiplicada pela relação transformação (n), respectivamente. Esta etapa é finalizada no instante t_6 quando S_{1a} entra em condução novamente. A Figura 93 apresenta a sexta etapa de operação.

Figura 93 - Sexta etapa de operação.



Fonte: Autoria própria

A principal equação desta etapa é:

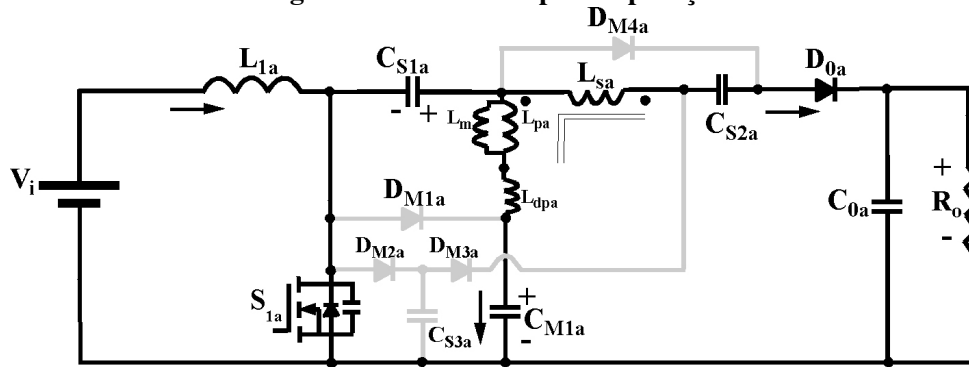
$$i_{D0a} = i_{Lpa} \quad (179)$$

A sexta etapa de operação é finalizada quando o interruptor S_{1a} entra em condução. A duração desta etapa é dada pela equação (180).

$$\Delta t_6 = \frac{i_{L1min} \cdot 2 \cdot n \cdot L_{dpa}}{2 \cdot |V_i|} \quad (180)$$

Sétima Etapa (t_6 - t_7): Nesta etapa o interruptor S_{1a} está em condução novamente no instante t_6 . A entrada em condução de S_{1a} ocorre sob comutação ZCS devido a indutância de dispersão fornecida pelo primário do acoplamento magnético série formado por L_{pa} - L_{sa} . A corrente em D_{0a} decresce enquanto a corrente em S_{1a} cresce linearmente até o bloqueio do diodo de saída. A corrente que flui através do diodo de saída D_{0a} decresce linearmente devido a derivada de corrente reduzida, até se tornar nula, bloqueando a corrente que flui por este semiconductor no instante t_7 . Após essa curta etapa de operação, o sistema retorna a primeira etapa de funcionamento. A Figura 94 apresenta a sétima etapa de operação.

Figura 94 - Sétima etapa de operação.



Fonte: Autoria própria

A entrada em condução do interruptor S_{1a} ocorre sob comutação ZCS, sendo que há uma pequena sobreposição entre a tensão e a corrente deste semicondutor, conforme verifica-se na Figura 107. Portanto, tal fato ocasiona uma perda relativa a energia armazenada na capacitância intrínseca do interruptor. A perda por comutação na entrada em condução de S_{1a} é apresentada na equação abaixo.

$$P_{ON_{S_{1a}}} = V_{D_{S_{1a}}} \cdot \frac{i_{D_{S_{1a}}}}{2} \cdot f \cdot (t_7 - t_6) = 0,068W \quad (181)$$

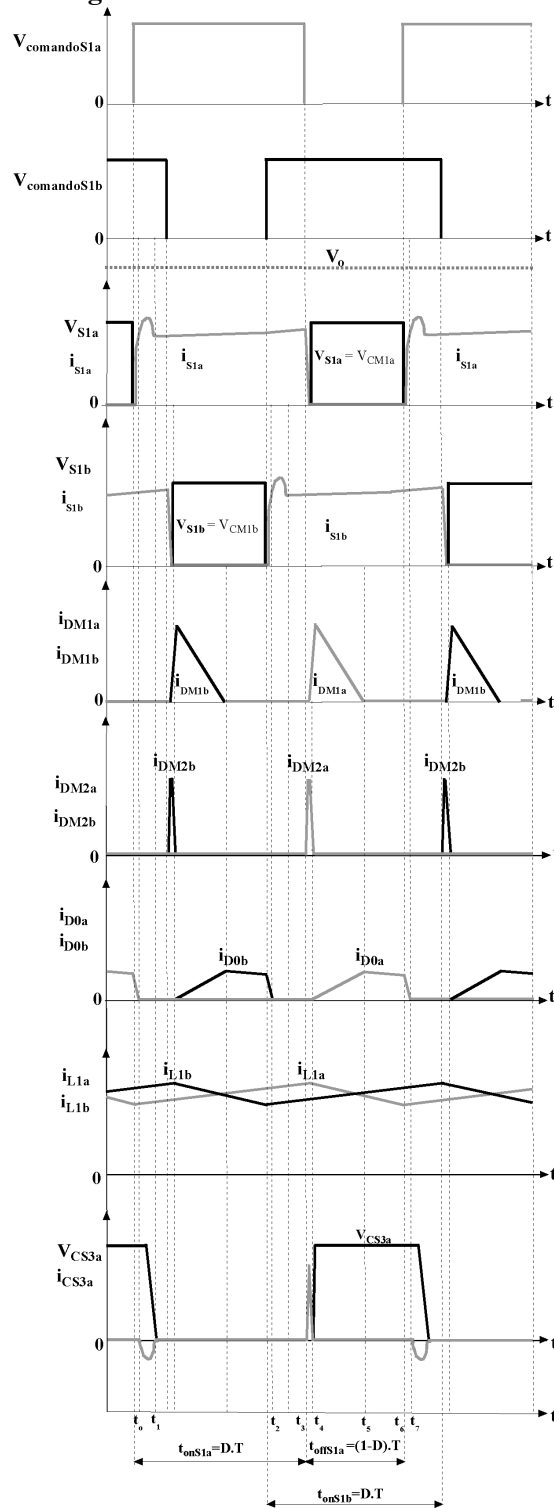
A sétima etapa de operação é finalizada com o início do período ressonante no interruptor S_{1a} . A duração desta etapa é dada pela equação (182).

$$\Delta t_7 = \frac{\Delta i_{L1}}{2} \cdot L_{dpa} \quad (182)$$

5.2 ANÁLISE MATEMÁTICA

A análise do conversor proposto é realizada em modo de condução contínua. Com base na análise das etapas de operação é desenvolvido o equacionamento das tensões nos capacitores e do ganho estático. As principais formas de onda teóricas do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial são apresentadas na Figura 95.

Figura 95 - Formas de onda teóricas.



Fonte: Autoria própria

A tensão sobre ambos os interruptores, quando estes estão bloqueados, é igual a tensão de saída do conversor boost clássico, conforme apresentado na equação (183).

$$V_{S1a} = V_{S1b} = \frac{1}{1-D} \cdot V_i \quad (183)$$

O ganho estático do conversor proposto neste capítulo leva em consideração a relação de transformação (n) fornecida pelos acoplamentos magnéticos. Em relação aos interruptores S_{1a} e S_{1b} , a entrada em condução ocorre sob comutação ZCS devido a indutância de dispersão fornecida pelo acoplamento magnético, já o bloqueio ocorre sob comutação ZVS devido ao circuito *snubber* não dissipativo formado por D_{M2} , D_{M3} e C_{S3} .

A obtenção do ganho estático será realizada para o conversor proposto onde os componentes deste apresentam a letra (a) para a sua correta identificação.

O primeiro ponto a se destacar é que o ganho estático vai possuir o parâmetro (n) que se trata da relação de transformação do acoplamento magnético, sendo sua equação apresentada em (184).

$$n = \frac{N_{Ls}}{N_{Lp}} \quad (184)$$

O conversor proposto e analisado neste capítulo também possui coeficiente de acoplamento não unitário, logo os acoplamentos magnéticos não são ideais, portanto tem-se uma indutância de dispersão que é um parâmetro intrínseco fornecido por esta técnica elevadora, e que afeta o ganho estático da estrutura. A variável x , apresentada na equação (185), é a representação matemática que traduz o efeito da dispersão no ganho estático do conversor proposto, tendo que L_{dpa} é a indutância de dispersão e a indutância magnetizante L_m é igual ao valor de indutância do enrolamento primário ($L_m = L_{pa}$). Ressalta-se que é necessário a inclusão da influência da dispersão no ganho estático, representada pelo variável x , nas equações subsequentes que apresentem a relação de transformação (n).

$$x = \frac{L_m}{L_m + L_{dp}} \quad (185)$$

Sabe-se que a tensão sobre os capacitores C_{M1a} , C_{S1a} e C_{S2a} são iguais a (186), (187) e (188).

$$V_{CM1a} = \frac{1}{1-D} \cdot V_i \quad (186)$$

$$V_{CS1a} = \frac{D}{1-D} \cdot V_i \quad (187)$$

$$V_{CS2a} = n \cdot V_i \quad (188)$$

Considerando o interruptor S_{1a} em condução tem-se que o primário do acoplamento magnético é igual a (189).

$$V_{Lpa} = V_i = V_{CM1a} - V_{CS1a} \quad (189)$$

Já no secundário do acoplamento magnético tem-se (190).

$$V_{CS2a} = V_{Lsa} = n \cdot V_i \quad (190)$$

Assim, tem-se que a tensão de saída em um dos conversores da estrutura proposta é igual a :

$$V_{Coa} = V_{CM1a} + V_{CS2a} + V_{Lpa} + V_{Lsa} \quad (191)$$

Durante a condução do interruptor S_{1a} , as tensões sobre C_{S2a} , L_{pa} e L_{sa} são iguais a V_i e $n \cdot V_i$, respectivamente. Após o bloqueio de S_{1a} , L_{pa} e L_{sa} invertem a polaridade da tensão já que a tensão média em cada enrolamento deve ser nula, assim obtém-se (192) e (193).

$$V_{Lpa} = \frac{V_i \cdot D}{1 - D} \quad (192)$$

$$V_{Lsa} = \frac{V_i \cdot n \cdot \left(\frac{n + \frac{x}{5n}}{n} \right) \cdot D}{1 - D} \quad (193)$$

Substituindo as equações (186), (190), (192) e (193) na equação (191), obtém-se (194):

$$V_{oa} = \frac{1}{1 - D} \cdot V_i + n \cdot V_i + \frac{V_i \cdot D}{1 - D} + \frac{V_i \cdot n \cdot D}{1 - D} \quad (194)$$

Isolando V_i e fazendo as devidas manipulações matemáticas, obtém-se o ganho estático no conversor superior da estrutura proposta.

$$\frac{V_{oa}}{V_i} = \frac{1 + n \cdot \left(\frac{n + \frac{x}{5n}}{n} \right) + D}{1 - D} \quad (195)$$

No entanto, como os valores dos componentes tanto do conversor superior quanto do conversor inferior são muito próximos, conforme verifica-se no circuito de simulação apresentado na Figura 97, tem-se que:

$$\frac{V_{oa}}{V_i} = \frac{V_{ob}}{V_i} \quad (196)$$

Considerando que o conversor proposto é formado por dois conversores que operam de forma independente e defasados de 180°, com as entradas em paralelo e saídas em série, a tensão de saída na carga é apresentada na equação (197).

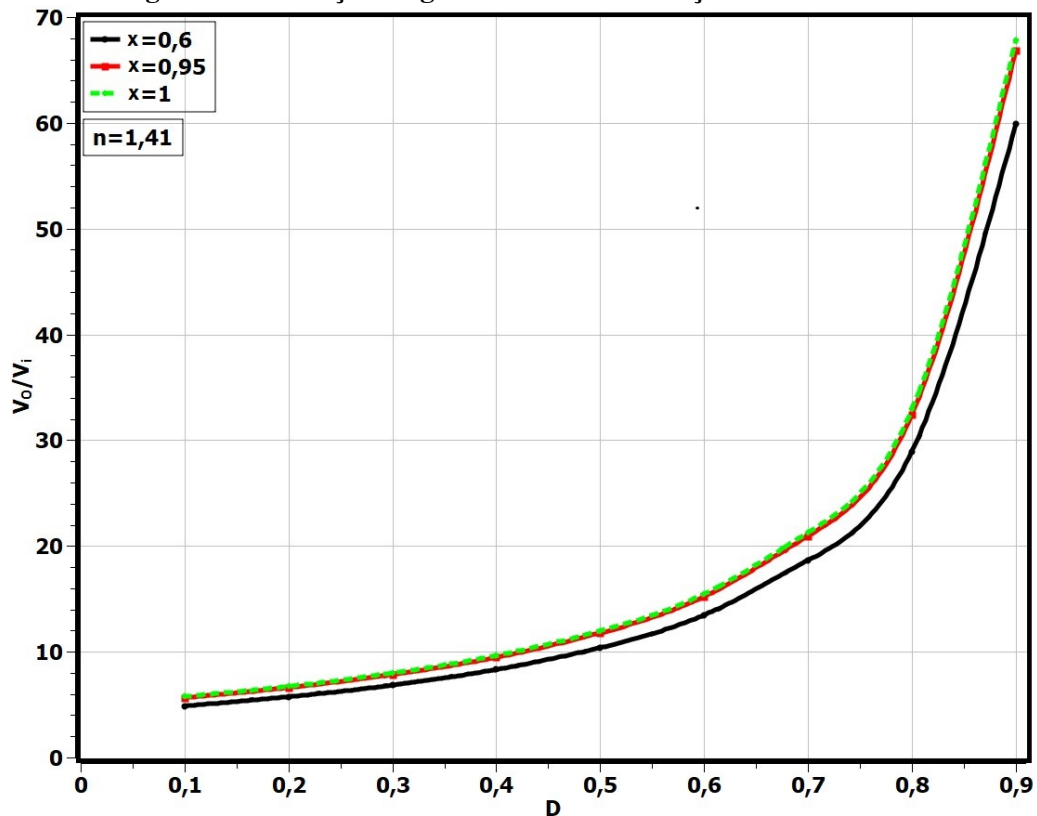
$$V_o = (V_{oa} + V_{ob} - V_i) \quad (197)$$

Deste modo, tomando como base a equação (197) e sabendo que $V_{oa} = V_{ob}$, obtém o ganho estático do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial.

$$\frac{V_{oab}}{V_i} = \left\{ 2 \cdot \left[\frac{1 + n \cdot \left(\frac{n + \frac{x}{5n}}{n} \right) + D}{1 - D} \right] \right\} - 1 \quad (198)$$

O ganho estático definido na equação (198) considera as não idealidades do acoplamento magnético do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial por meio do coeficiente de acoplamento definido pela variável x . Deste modo, por meio da Figura 96 é possível verificar como as não idealidades afetam o ganho estático da topologia, considerando uma relação de transformação fixa ($n = 1,41$) para diferentes valores da variável x que define a influência da dispersão no ganho estático do conversor.

Figura 96 - Variação do ganho estático em função da razão cíclica.



Fonte: Autoria própria

5.3 CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO SÉRIE E *SNUBBER* NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL - METODOLOGIA E EXEMPLO DE PROJETO

Esta seção tem por finalidade apresentar o procedimento de projeto adotado para a topologia em questão, dado que este conversor opera no modo condução contínua com alto rendimento e eficiência. Conforme as especificações apresentadas na Tabela 8, é possível determinar os valores dos componentes utilizados tanto no circuito simulado quanto no protótipo.

Tabela 8 - Parâmetros do protótipo - conversor SEPIC modificado com acoplamento magnético série e snubber não dissipativo com conexão diferencial.

Tensão de entrada (V_i)	30 V
Tensão de saída (V_o)	500 V
Potência de saída (P_o)	400 W
Frequência de chaveamento (f)	100 kHz
Rendimento mínimo esperado (η)	95%
Influência da dispersão no ganho estático (x)	0,95
Relação de transformação (n)	1,41
Ondulação da corrente de entrada ($\Delta_{ondulacao;L1}$)	0,3
Ondulação de tensão (ΔV_{CS1})	10 V
Ondulação de tensão (ΔV_{CS2})	5 V
Ondulação de tensão (ΔV_{CM1})	10 V
Ondulação de tensão de saída (ΔV_o)	5 V

Fonte: Autoria Própria

5.3.1 RAZÃO CÍCLICA

Tendo o ganho estático do conversor proposto neste capítulo, e fazendo as manipulações matemáticas necessárias na equação (198), obtém-se o valor da razão cíclica, parâmetro este que será utilizado como base para equações que são desenvolvidas mais a frente. A equação (199) apresenta o parâmetro razão cíclica e seu respectivo valor.

$$D = \frac{2 \cdot V_i + 2 \cdot n \cdot V_i \left(\frac{n + \frac{x}{5n}}{n} \right) - V_o}{-(V_o - V_i)} = 0,635 \quad (199)$$

5.3.2 RESISTÊNCIA DE CARGA

O conversor proposto opera com uma tensão de saída de 500 V e uma potência nominal igual a 400 W, logo o valor da resistência é:

$$P_o = \frac{V_o^2}{R_o} = 625\Omega \quad (200)$$

5.3.3 INDUTORES DE ENTRADA

Os indutores de entrada são projetados considerando a equação clássica da tensão no indutor no domínio do tempo apresentada em (201).

$$L_1 = \frac{V_i \cdot D}{\Delta i_{L1} \cdot f} \quad (201)$$

Para o seu dimensionamento é assumida uma ondulação máxima da corrente de entrada de 30 % de $i_{L1\text{medio}}$. Entretanto, como o conversor proposto possui a entrada conectada em paralelo a corrente de entrada se divide de maneira igual, logo o valor médio da corrente de entrada é igual a

$$i_{IN\text{medio}} = \frac{P_o}{\eta \cdot V_i} = 14,04A \quad (202)$$

$$i_{L1\text{medio}} = \frac{i_{in}}{2} = 7,02A \quad (203)$$

Portanto, a máxima ondulação no indutor de entrada é igual a (204).

$$\Delta i_{L1} = 0,3 \cdot i_{L1\text{medio}} = 2,11A \quad (204)$$

Com os valores da corrente média de entrada e da ondulação em L_1 , é possível obter os valores máximo e mínimo, conforme equações (205) e (206), ratificando que a topologia proposta opera em CCM.

$$i_{L1\text{max}} = i_{L1\text{medio}} + \frac{\Delta i_{L1}}{2} = 8,08A \quad (205)$$

$$i_{L1\text{min}} = i_{L1\text{medio}} - \frac{\Delta i_{L1}}{2} = 5,97A \quad (206)$$

Com os valores da razão cíclica e ondulação máxima de corrente calculados, obtém-se o valor de L_{1a} e L_{1b} , fazendo as devidas substituições na equação (201).

$$L_{1a} = L_{1b} = 90\mu H \quad (207)$$

5.3.4 ACOPLAMENTO MAGNÉTICO - L_p e L_s

O acoplamento magnético série da topologia proposta permite o aumento do ganho estático sem aumento da razão cíclica, sendo que o valor das indutâncias do primário e secundário são apresentadas por meio das equações (208) e (209), respectivamente.

$$L_p = \frac{\left(\frac{V_i \cdot D}{1-D}\right) \cdot 1 - D}{\frac{1}{T} \left\{ \int_{t_9}^{t_{11}} (i_{CM1} - i_{DM1}) dt \right\} \cdot f} = 149 \mu H \quad (208)$$

Com o valor da indutância do primário, obtém-se o valor da indutância do secundário.

$$L_s = L_p \cdot n^2 = 297 \mu H \quad (209)$$

5.3.5 CAPACITORES - C_{M1} , C_{S1} e C_{S2}

A determinação do valor das capacitâncias se dá através da razão entre a variação de carga pela ondulação de tensão no capacitor em questão. Conforme pode-se verificar na Tabela 8 a ondulação de tensão estipulada no projeto para C_{M1} e C_{S1} são iguais, já C_{S2} possui ondulação de tensão menor. Por fim, destaca-se que para fins de cálculo, a resistência série equivalente de tais capacitores é considerada nula. As capacitâncias C_{M1} , C_{S1} e C_{S2} , são apresentadas nas equações (210), (212) e (212)

$$C_{M1} = \frac{\frac{1}{T} \left\{ \int_{t_9}^{t_{10}} (i_{L1max}) dt \right\} + \frac{1}{T} \left\{ \int_{t_{10}}^{t_{11}} \left(\frac{i_{L1medio}}{2} \right) dt \right\}}{\Delta V_{CM1} \cdot f} = 2,14 \mu F \quad (210)$$

$$C_{S1} = \frac{\frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \left(\frac{i_{L1max}}{2} \right) dt \right\} + \frac{1}{T} \left\{ \int_{t_{10}}^{t_{11}} (i_{L1medio}) dt \right\}}{\Delta V_{CS1} \cdot f} = 2,01 \mu F \quad (211)$$

$$C_{S2} = \frac{\frac{1}{T} \left\{ \int_{t_9}^{t_{10}} (\Delta i_{L1}) dt \right\} + \frac{1}{T} \left\{ \int_{t_{10}}^{t_{11}} \left(\frac{i_{L1medio}}{2} \right) dt \right\}}{\Delta V_{CS2} \cdot f} = 2,04 \mu F \quad (212)$$

5.3.6 ESFORÇOS DE CORRENTE E TENSÃO

A obtenção dos esforços de tensão e corrente sobre os componentes do conversor proposto, consiste no cálculo por meio de equações já bastante disseminadas na literatura para determinação dos valores médio e eficaz durante a operação de tal estrutura. Em primeiro

lugar são apresentados os esforços de corrente e tensão sobre os semicondutores de potência da topologia. A equação (213) apresenta a tensão máxima sobre os interruptores S_{1a} e S_{1b} .

$$V_{S1a} = V_{S1b} = \frac{1}{1-D} \cdot V_i \quad (213)$$

As correntes média e eficaz no interruptor S_1 são apresentadas nas equações (214) e (215), respectivamente.

$$i_{S1medio} = \frac{1}{T} \left[\begin{array}{l} \int_{t_0}^{t_1} \left(i_{L1medio} + i_{DM3} + i_{Ls} + \frac{\Delta_{iL1}}{2} \right) dt + \\ \int_{t_1}^{t_5} \left(i_{L1medio} + i_{Ls} + \frac{\Delta_{iL1}}{2} \right) dt + \\ \int_{t_5}^{t_8} (i_{L1medio} + \Delta_{iL1}) dt \end{array} \right] \quad (214)$$

$$i_{S1rms} = \sqrt{\frac{1}{T} \left[\begin{array}{l} \int_{t_0}^{t_1} \left(i_{L1medio} + i_{DM3} + i_{Ls} + \frac{\Delta_{iL1}}{2} \right)^2 dt + \\ \int_{t_1}^{t_5} \left(i_{L1medio} + i_{Ls} + \frac{\Delta_{iL1}}{2} \right)^2 dt + \\ \int_{t_5}^{t_8} (i_{L1medio} + \Delta_{iL1})^2 dt \end{array} \right]} \quad (215)$$

Destaca-se que a corrente que flui por i_{DM3} é igual a corrente em C_{S3} em módulo, conforme equação 216. A corrente em C_{S3} é apresentada na equação (169).

$$i_{DM3} = |i_{CS3}| \quad (216)$$

Por fim, destaca-se que a corrente que flui por L_p enquanto o interruptor S_1 conduz é aproximadamente igual a:

$$i_{Lp} = |2 \cdot \Delta_{iL1}| \quad (217)$$

As correntes média e eficaz no diodo D_{M1} são apresentadas nas equações (218) e (219):

$$i_{DM1medio} = \frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \frac{\left(i_{L1max} + \frac{\Delta_{iL1}}{4} \right)}{2} dt \right\} \quad (218)$$

$$i_{DM1rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \left(\frac{\left(i_{L1medio} + \frac{\Delta_{iL1}}{4} \right)}{2} \right)^2 dt \right\}} \quad (219)$$

As correntes média e eficaz no diodo D_{M2} são apresentadas nas equações (220) e (221):

$$i_{DM2medio} = \frac{1}{T} \left\{ \int_{t_8}^{t_9} \frac{\left(i_{L1med} + \frac{\Delta i_{L1}}{2} \right)}{2} dt \right\} \quad (220)$$

$$i_{DM2rms} = \frac{1}{T} \left\{ \int_{t_8}^{t_9} \left(\frac{\left(i_{L1med} + \frac{\Delta i_{L1}}{2} \right)}{2} \right)^2 dt \right\} \quad (221)$$

As correntes média e eficaz no diodo D_{M3} são apresentadas nas equações (222) e (223):

$$i_{DM3medio} = \frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\sqrt{\frac{C_{S1a}}{L_k \cdot n^2}} \right) \cdot \frac{V_{Ls}}{2} \cdot \frac{\text{sen}(\omega_0 \cdot t)}{4} dt \right\} \quad (222)$$

$$i_{DM3rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_0}^{t_1} \left(\sqrt{\frac{C_{S1a}}{L_k \cdot n^2}} \right) \cdot \frac{V_{Ls}}{2} \cdot \frac{\text{sen}(\omega_0 \cdot t)}{4} dt \right\}^2} \quad (223)$$

As correntes média e eficaz no diodo D_{M4} são apresentadas nas equações (224) e (225):

$$i_{DM4medio} = \frac{1}{T} \left\{ \int_{t_1}^{t_6} \Delta i_{L1} dt \right\} \quad (224)$$

$$i_{DM4rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_1}^{t_6} (\Delta i_{L1})^2 dt \right\}} \quad (225)$$

As correntes média e eficaz no diodo D_0 são apresentadas nas equações (226) e (227):

$$i_{D0medio} = \frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \frac{\Delta i_{L1}}{2} dt + \int_{t_{10}}^{t_{11}} \frac{i_{L1min}}{2} dt \right\} \quad (226)$$

$$i_{D0rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \left(\frac{\Delta i_{L1}}{2} \right)^2 dt + \int_{t_{10}}^{t_{11}} \left(\frac{i_{L1min}}{2} \right)^2 dt \right\}} \quad (227)$$

As correntes eficazes nos capacitores C_{M1} , C_{S1} e C_{S2} são apresentadas nas equações (228), (229) e (230):

$$i_{CM1rms} = \frac{1}{T} \sqrt{\left[\begin{aligned} & \left\{ \int_{t_o}^{t_5} \left(\frac{i_{CS1} - i_{Ls}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_5}^{t_8} \left(\frac{\Delta i_{L1}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_9}^{t_{10}} (i_{L1max})^2 dt \right\} + \\ & \left\{ \int_{t_{10}}^{t_{11}} \left(\frac{i_{L1med}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_{11}}^{t_{12}} \left(\frac{i_{L1med}}{2} \right)^2 dt \right\} \end{aligned} \right]} \quad (228)$$

$$i_{CS1rms} = \frac{1}{T} \sqrt{\left[\begin{aligned} & \left\{ \int_{t_o}^{t_5} \left(\frac{i_{CS1} - i_{Ls}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_5}^{t_8} \left(\frac{\Delta i_{L1}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_9}^{t_{10}} \left(\frac{i_{L1med}}{2} \right)^2 dt \right\} + \\ & \left\{ \int_{t_{10}}^{t_{11}} (i_{L1min})^2 dt \right\} + \\ & \left\{ \int_{t_{11}}^{t_{12}} \left(\frac{i_{L1med}}{2} \right)^2 dt \right\} \end{aligned} \right]} \quad (229)$$

$$i_{CS2rms} = \sqrt{\frac{1}{T} \left\{ \int_{t_1}^{t_5} \left(\frac{i_{L1medio}}{4} \right)^2 dt \right\} + \frac{1}{T} \left\{ \int_{t_9}^{t_{10}} \left(\frac{\Delta i_{L1}}{2} \right)^2 dt \right\} + \frac{1}{T} \left\{ \int_{t_{10}}^{t_{11}} \left(\frac{i_{L1medio}}{2} \right)^2 dt \right\}} \quad (230)$$

teste

A tensão sobre os capacitores os capacitores C_{0a} e C_{0b} são iguais e apresentada em 231.

$$V_{C0a} = V_{C0b} = \frac{1 + n \cdot \left(\frac{n + \frac{x}{5n}}{n} \right) + D}{1 - D} = 265V \quad (231)$$

Sabendo que a tensão de saída é o somatório das tensões em C_{0a} e C_{0b} menos a tensão de entrada, obtém-se V_o .

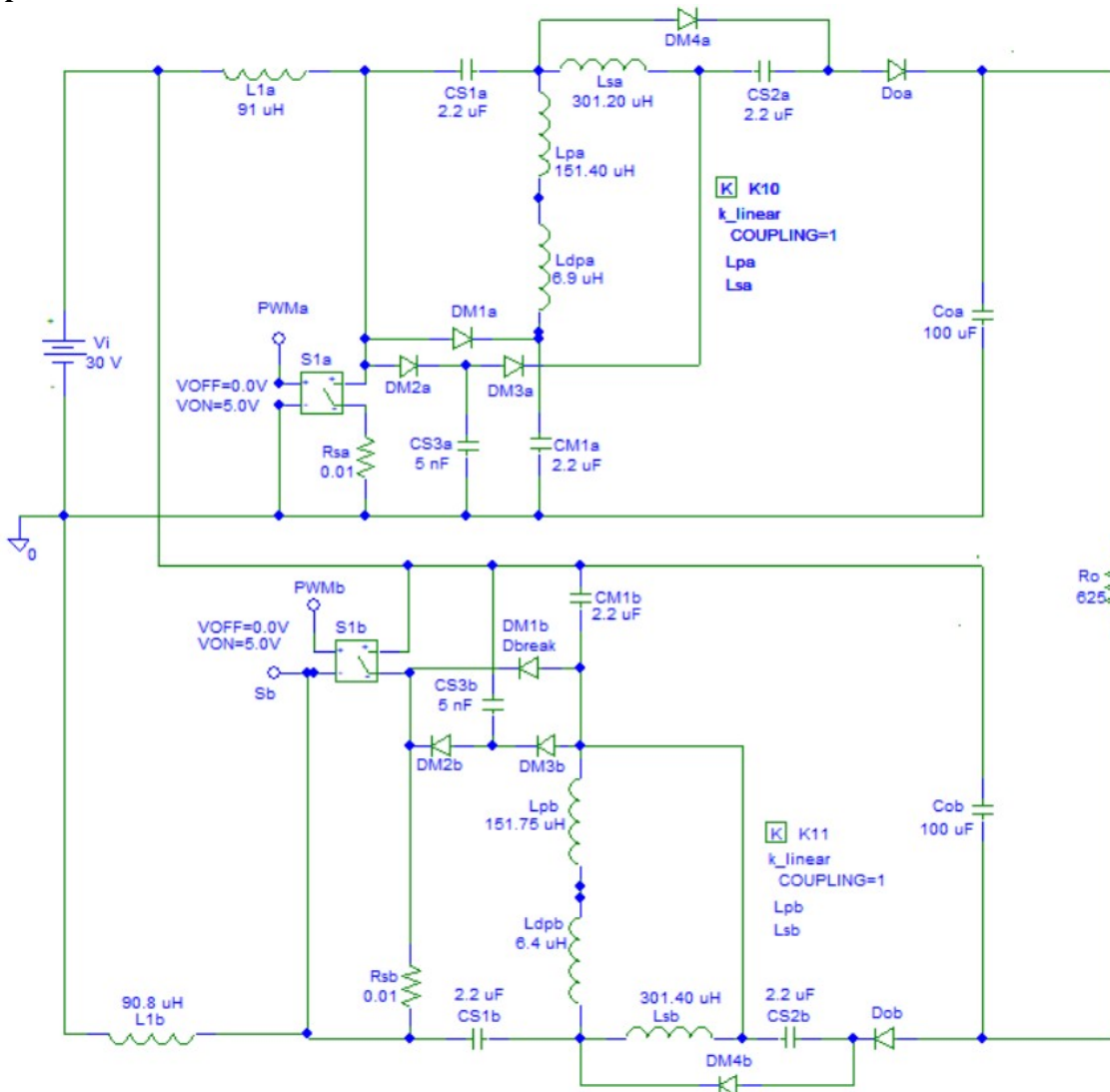
$$V_o = V_{C0a} + V_{C0b} - V_i = 500V \quad (232)$$

Nas próximas seções são realizadas as validações do equacionamento desenvolvido por meio das formas de onda obtidas por meio de simulação e de forma experimental, comprovando assim o funcionamento da topologia proposta.

5.4 RESULTADOS DE SIMULAÇÃO

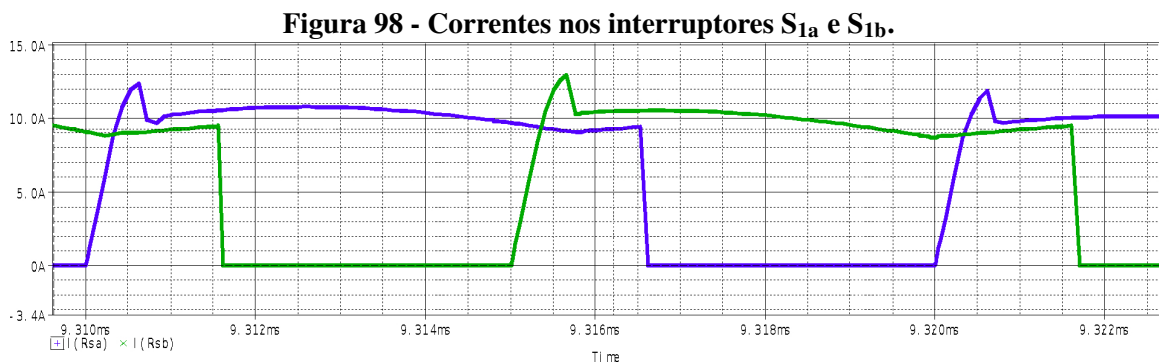
O passo seguinte a realização do projeto do conversor e a análise estática desenvolvida é a implementação de tal estrutura no *software* de simulação numérica Pspice ORCAD para validação do equacionamento desenvolvido. A entrada em condução dos interruptores ocorre sob comutação suave ZCS, sendo que que na simulação são considerados os valores de $6,9 \mu\text{H}$ / $6,4 \mu\text{H}$ em série com os enrolamentos L_{pa} e L_{pb} . Os valores de indutância descritos simulam a indutância de dispersão do enrolamento primário, sendo estes valores obtidos por meio de uma ponte RLC. A Figura 97 apresenta o circuito de simulação, sendo que as especificações utilizadas para este conversor são apresentadas na Tabela 8.

Figura 97 - Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial - circuito simulado.

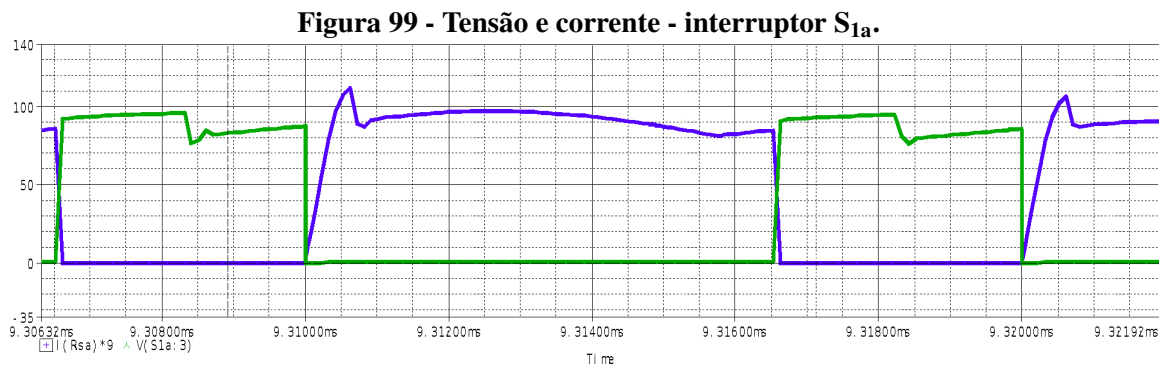


Fonte: Autoria própria

O Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial apresenta dois interruptores, sendo que os sinais de comando são defasados de 180° . A tensão sobre os interruptores é grampeada na tensão do capacitor C_{M1} , sendo esta igual a tensão do conversor boost clássico. Destaca-se que o bloqueio nos interruptores ocorre sob comutação ZVS devido as circuito *snubber* não dissipativo formado por D_{M2} , D_{M3} e C_{S3} , já a entrada em condução ocorre sob comutação ZCS devido a indutância de dispersão fornecida pelo acoplamento magnético. A Figura 98 apresenta as correntes em ambos os interruptores defasadas de 180° , já a Figura 99 apresenta a tensão e corrente no interruptor S_{1a} . Para uma melhor visualização da forma de onda de corrente no interruptor S_{1a} , esta é multiplicada pelo fator 10.

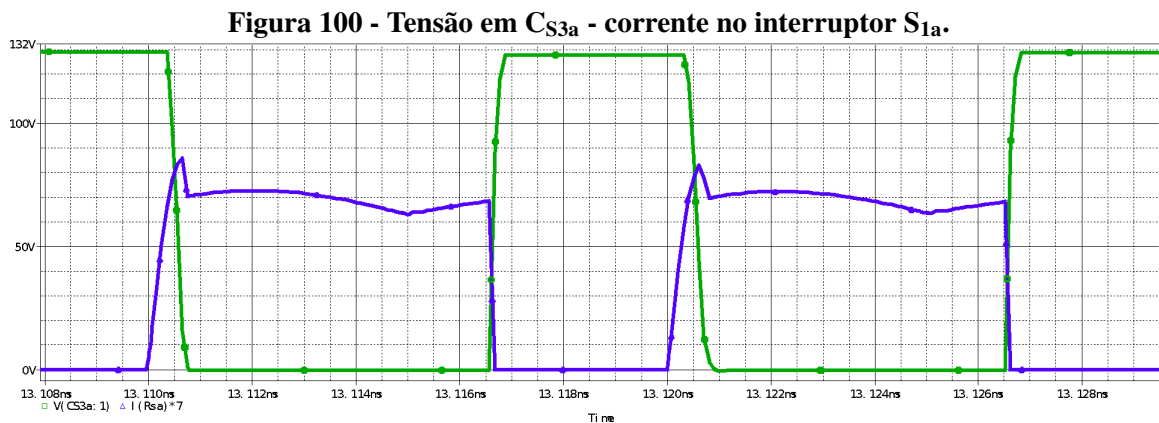


Fonte: Autoria própria

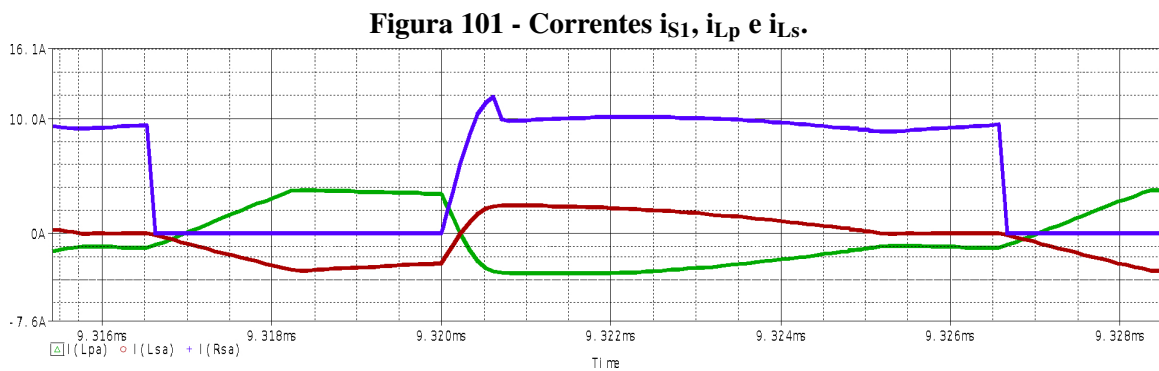


Fonte: Autoria própria

A Figura 100 apresenta a tensão no capacitor C_{S3a} e a corrente no interruptor S_{1a} . Observa-se que o capacitor *snubber* é totalmente descarregado ao final do período ressonante do interruptor. Ressalta-se que o mesmo fato ocorre para o capacitor *snubber* C_{S3b} e o interruptor S_{1b} . Para uma melhor visualização da forma de onda de corrente no interruptor S_{1a} , esta é multiplicada pelo fator 7.

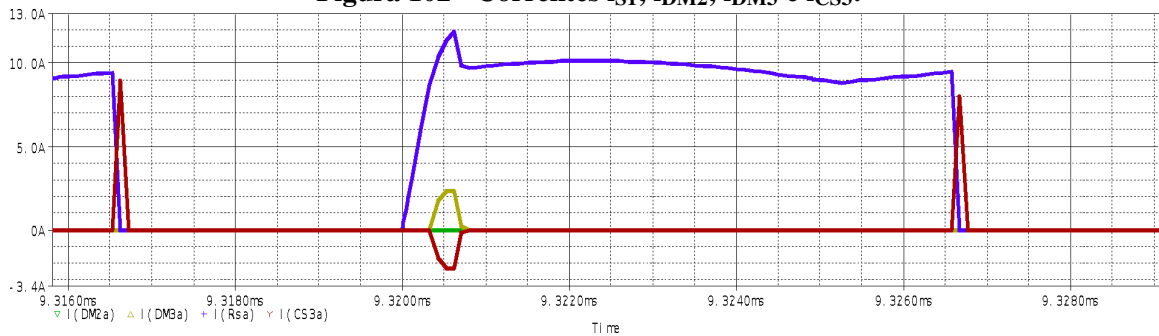


O acoplamento magnético permite ao conversor proposto operar com um elevado ganho estático sem o aumento demasiado da razão cíclica, ademais por meio da indutância de dispersão, que um parâmetro intrínseco desse tipo componente, tem-se a comutação ZCS na entrada em condução do interruptor, fato que permite a operação com baixas perdas e elevada frequência de chaveamento. A Figura 101 apresenta as correntes em S_1 , i_{Lp} e i_{Ls} .



O bloqueio de ambos os interruptores ocorre com comutação ZVS, através do circuito *snubber* não dissipativo implementado. Durante o período ressonante dos interruptores, que ocorrem em momentos distintos, D_{M3} e C_{S3} conduzem correntes iguais e opostas, já no momento do bloqueio D_{M2} e C_{S3} conduzem correntes iguais no mesmo instante. A Figura 102 apresenta as correntes i_{S1} , i_{DM2} , i_{DM3} e i_{CS3} .

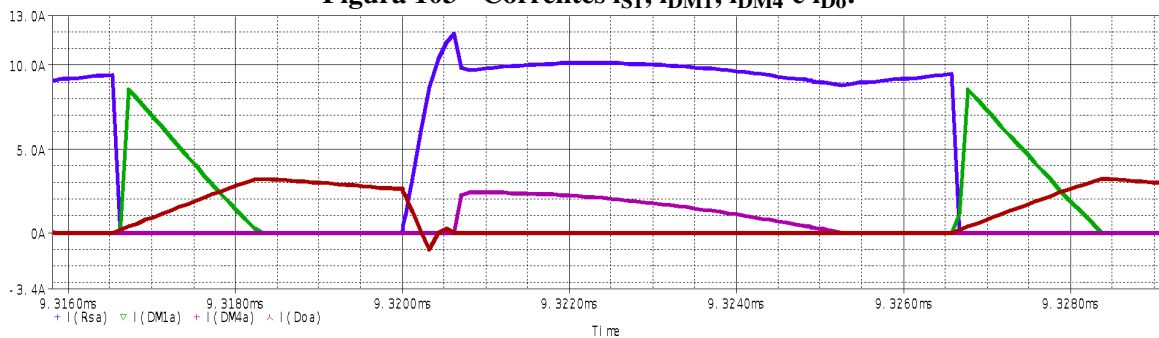
Figura 102 - Correntes i_{S1} , i_{DM2} , i_{DM3} e i_{CS3} .



Fonte: Autoria própria

As correntes nos diodos D_{M1} , D_{M4} e D_o são menos abruptas e a corrente de recuperação reversa é reduzida devido a indutância de dispersão do acoplamento magnético. A Figura 103 apresenta as correntes nos semicondutores S_1 , D_{M1} , D_{M4} e D_o .

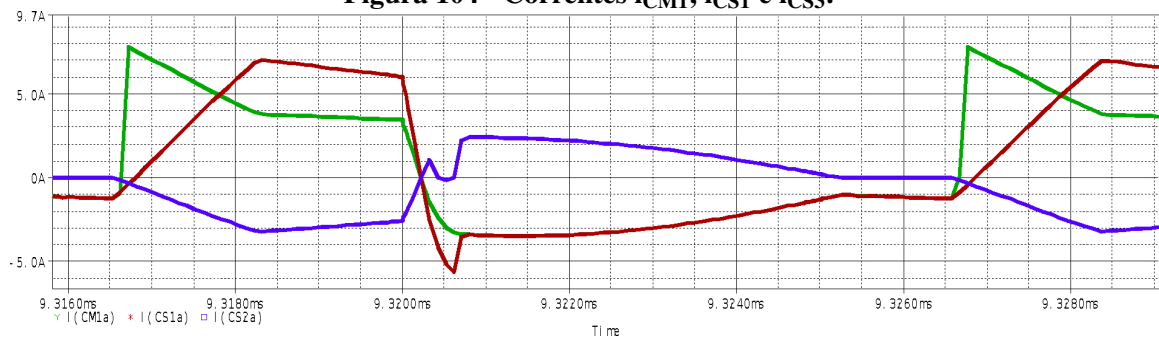
Figura 103 - Correntes i_{S1} , i_{DM1} , i_{DM4} e i_{D_o} .



Fonte: Autoria própria

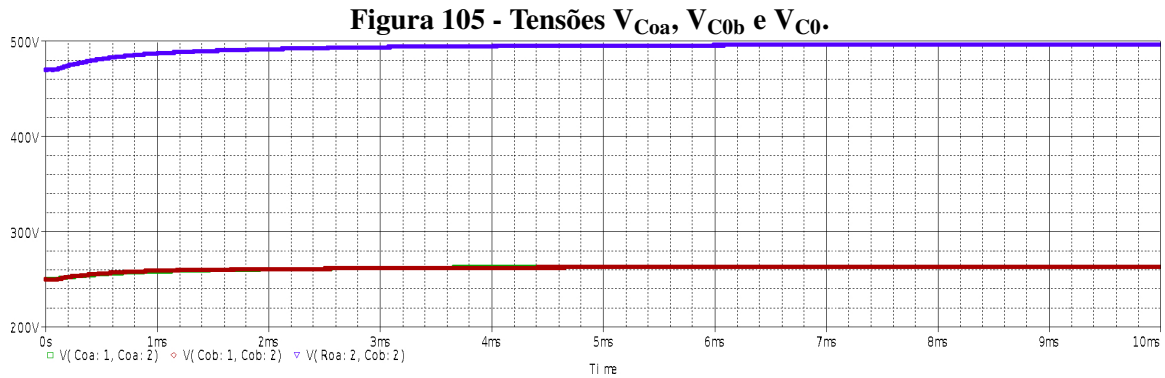
A Figura 104 apresenta as formas de onda de correntes nos capacitores C_{M1} , C_{S1} e C_{S3} .

Figura 104 - Correntes i_{CM1} , i_{CS1} e i_{CS3} .



Fonte: Autoria própria

Por fim, a fim de realizar a validação do equacionamento e cálculos desenvolvidos na seção anterior, na Figura 105 são apresentadas as tensões nos capacitores C_{0a} e C_{0b} , além da tensão de saída, que corresponde ao somatório das tensões nos capacitores citados.



Logo, com a obtenção dos valores de corrente média e eficaz via simulação numérica e análise matemática dos principais componentes da topologia SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial, tais dados são apresentados na Tabela 9. É exibida uma análise comparativa entre resultados calculados e simulados com o respectivo erro percentual, que corresponde a diferença entre os valores obtidos através da simulação e os valores calculados analiticamente nesta seção. Deste modo, cabe destacar que a equação base para o cálculo do erro percentual é $\left[\frac{(\text{Valor}_{\text{simulado}} - \text{Valor}_{\text{calculado}})}{\text{Valor}_{\text{simulado}}} \right]$.

Tabela 9 - Comparação entre valores simulados e calculados - conversor SEPIC modificado com acoplamento magnético série e snubber não dissipativo com conexão diferencial.

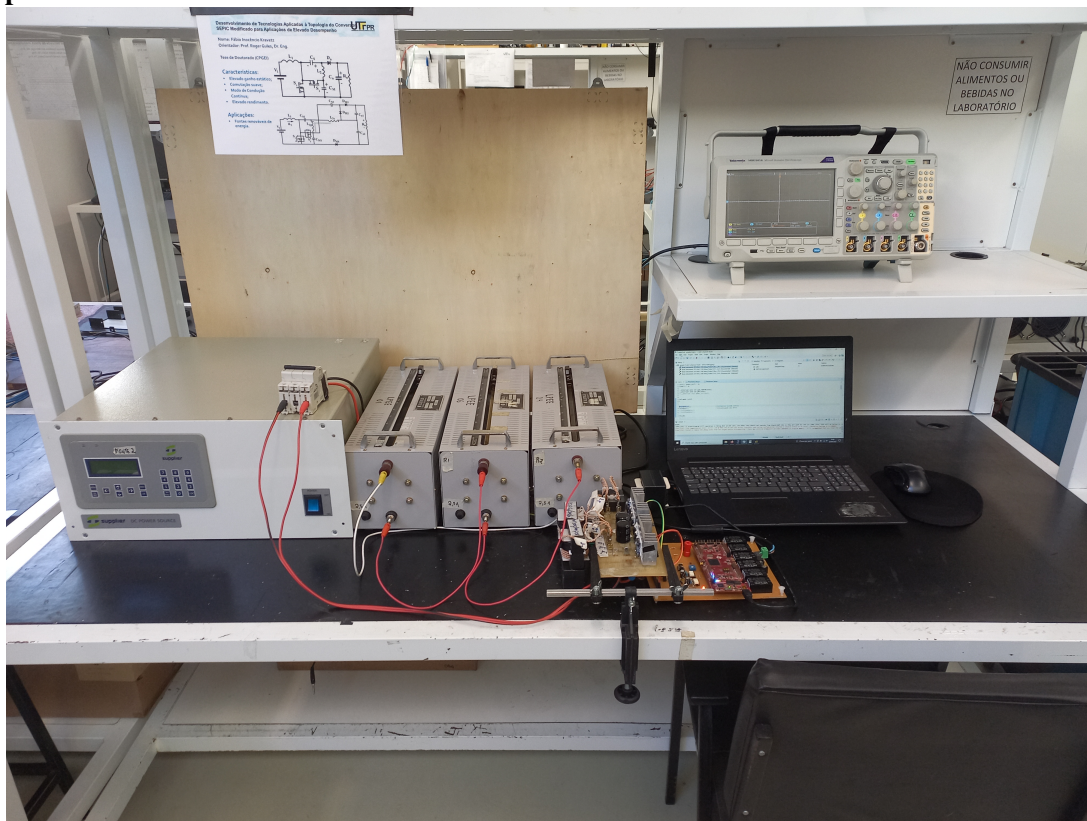
Resultados Simulados			Resultados Calculados		Erro (%) (Valor Médio)	Erro (%) (Valor Eficaz)
	Médio (A)	Eficaz (A)	Médio (A)	Eficaz (A)		
i_{S1a}	6,40	7,95	6,50	8,17	-1,56 %	-2,76 %
i_{DM1a}	0,72	2,06	0,78	1,90	-8,33 %	7,77 %
i_{DM2a}	0,08	0,79	0,08	0,73	0 %	-8,22 %
i_{DM3a}	0,07	0,40	0,07	0,39	0 %	2,5 %
i_{DM4a}	0,82	1,31	0,89	1,37	-8,53 %	-4,58 %
i_{D0a}	0,80	1,46	0,73	1,34	8,75 %	8,22 %
i_{CM1a}	-	3,65	-	3,42	-	6,30 %
i_{CS1a}	-	3,97	-	3,85	-	3,02 %
i_{CS2a}	-	1,96	-	1,89	-	3,57 %

Fonte: Autoria Própria

5.5 RESULTADOS EXPERIMENTAIS

Nesta seção apresentada-se os resultados experimentais, formas de onda, obtidos a partir do protótipo implementado e destacado na Figura 106. Os parâmetros apresentados na Tabela 10 foram utilizados para obtenção dos resultados práticos. Os equipamentos utilizados para aquisição dos resultados foram um osciloscópio digital Tektronix MDO3014 (100 MHz - 2,5 GS/s) e dois amplificadores de corrente Tektronix TCPA300 (100 MHz) com ponteiras de corrente TCP312 (30 A - 100 MHz).

Figura 106 - Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial.



Fonte: Autoria própria

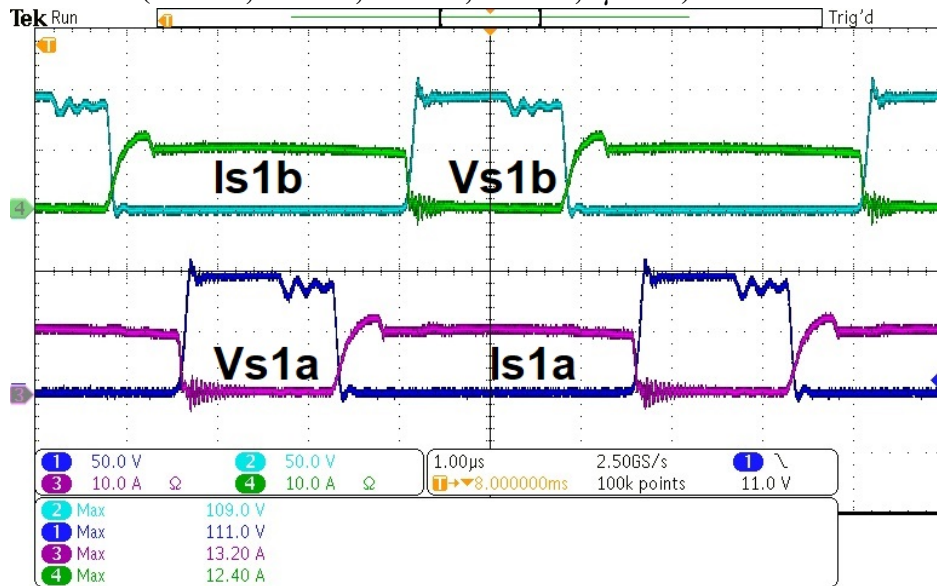
Tabela 10 - Conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial - protótipo.

Componentes	Especificações
S_{1a} - S_{1b}	IRFP4768 ($V_{DS}=250$ V / $R_{DSon}=14,5$ m Ω)
D_{M1} - D_{M2} - D_{M3} - D_{M4} - D_o	MBR40250 ($V_{RRM}=250$ V / $I_F=40$ A, $V_F=0,71$ V)
C_{M1} - C_{S1} - C_{S2}	2.2 μ F/400 V (Polipropileno)
C_{S3}	5 nF/250 V (Polipropileno)
L_{1a}	91 μ H (EE/42-20 Thorton) 10 espiras
L_{1b}	90,8 μ H (EE/42-20 Thorton) 10 espiras
L_{pa} - L_{sa}	151,40 μ H / 301,20 μ H (E-55 Thorton) 21 espiras / 31 espiras
L_{dpa} - L_{dsa}	(E-55 Thorton) 6,9 μ H / 13 μ H
L_{pb} - L_{sb}	151,75 μ H / 301,40 μ H (E-55 Thorton) 21 espiras / 31 espiras
L_{dpb} - L_{dsb}	(E-55 Thorton) 6,4 μ H / 11,3 μ H
C_{0a} - C_{0b}	100 μ F/400 V (Eletrolítico)
R_o	625 Ω
Driver	FOD3180
DSP	TMS320F28379D

Fonte: Autoria Própria

A Figura 107 apresenta as tensões e correntes sobre os interruptores S_{1a} e S_{1b} , sendo possível verificar a defasagem entre os sinais. A entrada em condução tanto em S_{1a} quanto em S_{1b} ocorre sob comutação suave ZCS devido a indutância de dispersão fornecida pelos acoplamentos magnéticos série. O bloqueio nos interruptores ocorre sob comutação ZVS devido as circuito *snubber* não dissipativo implementado.

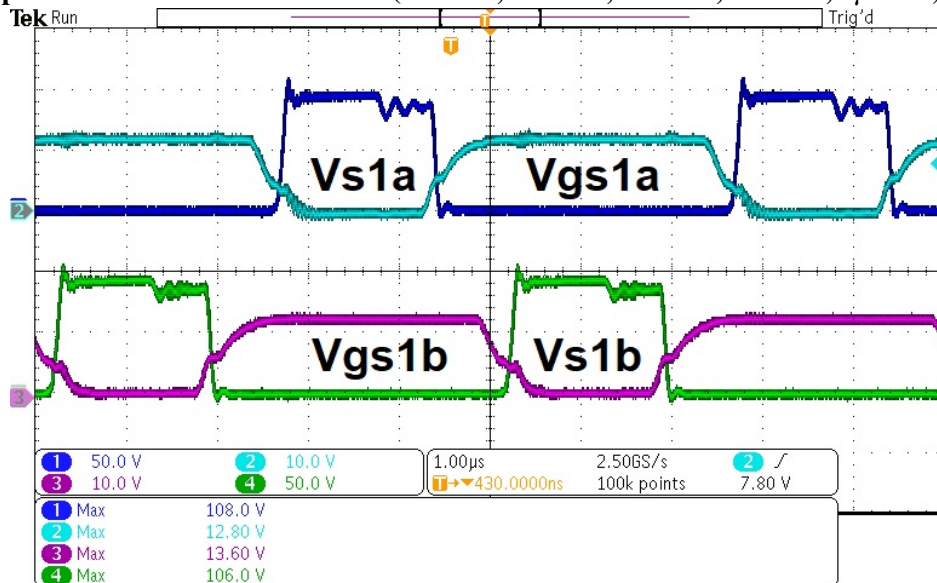
Figura 107 - Tensão V_{S1a} (CH1) e tensão V_{S1b} (CH2) e corrente i_{S1a} (CH3) e corrente i_{S1b} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (50V/div, 50V/div, 10A/div, 10A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 108 apresenta as tensões dreno-source e as tensões de *gate* para os interruptores S_{1a} e S_{1b} . Esta aquisição permite a visualização da comutação suave, visto que quando esta ocorre há um nível zero ou próximo deste valor entre as transições desta tensões.

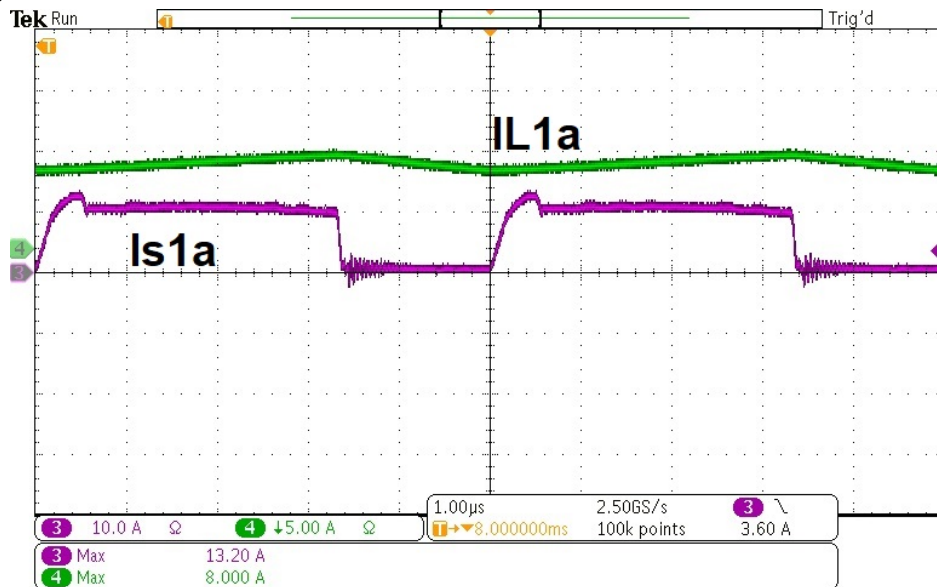
Figura 108 - Tensão V_{S1a} (CH1) e tensão de *gate* V_{VgS1a} (CH2), tensão de *gate* V_{VgS1b} (CH3) e tensão V_{S1b} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (50V/div, 10V/div, 10V/div, 50V/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 109 apresenta as correntes sobre o indutor de entrada L_{1a} e o interruptor S_{1a} . Como pode-se verificar o indutor de entrada opera em modo condução contínua e possui baixa ondulação, dado que não é acoplado.

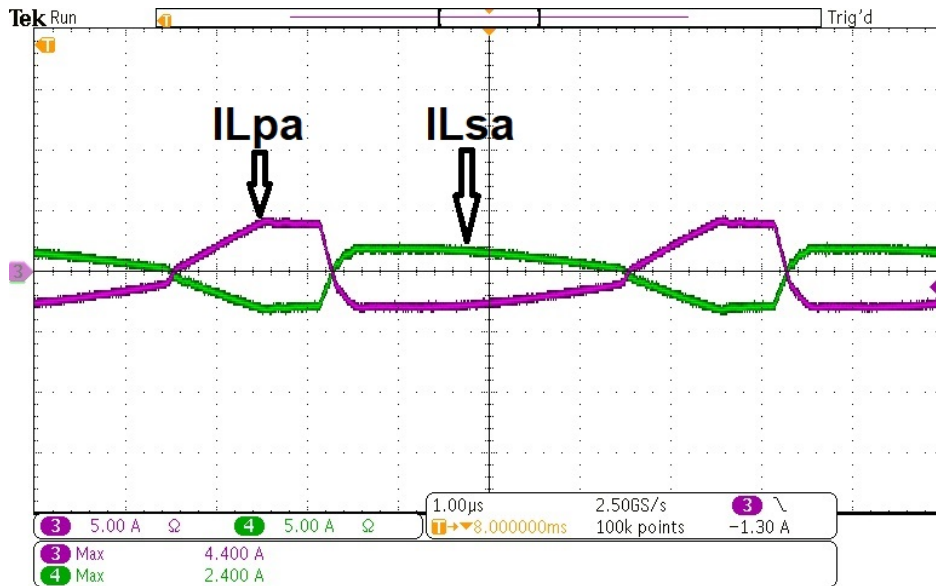
Figura 109 - Corrente i_{S1a} (CH3) e corrente i_{L1a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (10A/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 110 apresenta as correntes sobre o acoplamento magnético série. Esta técnica em questão possibilita o incremento do ganho estático sem aumento da razão cíclica. Além disso, a indutância de dispersão que é um parâmetro intrínseco deste componente, fornece a entrada em condução dos interruptores do conversor proposto sob comutação ZCS, fato que acarreta a redução das perdas por comutação nestes semicondutores e consequentemente a operação da topologia com elevada frequência de chaveamento.

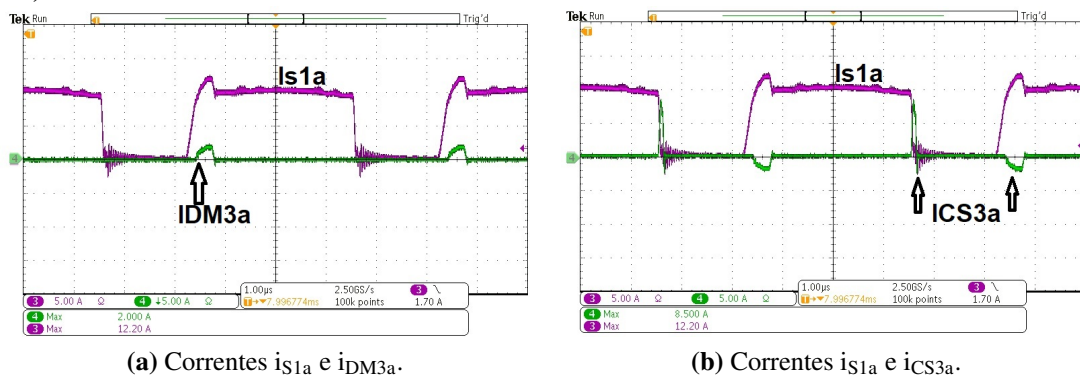
Figura 110 - Corrente i_{Lpa} (CH3) e corrente i_{Lsa} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 111 apresenta as correntes no interruptor S_{1a} e as correntes no diodo D_{M3a} e no capacitor C_{S3a} , sendo que tais correntes possuem comportamento ressonante na primeira etapa de operação da topologia proposta. A corrente em C_{S3a} também aparece quando S_{1a} é bloqueado, no entanto, nesse instante i_{CS3a} possui comportamento linear.

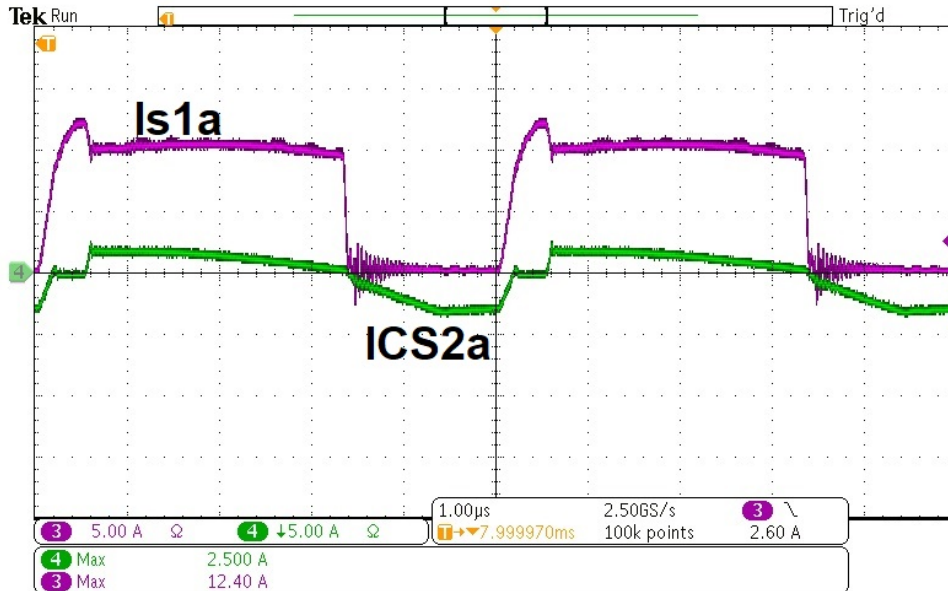
Figura 111 - Correntes i_{S1a} (CH3), i_{DM3a} (CH4) e i_{CS3a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).



Fonte: Autoria Própria

A Figura 112 apresenta as correntes sobre o interruptor S_{1a} e o capacitor C_{S2a} .

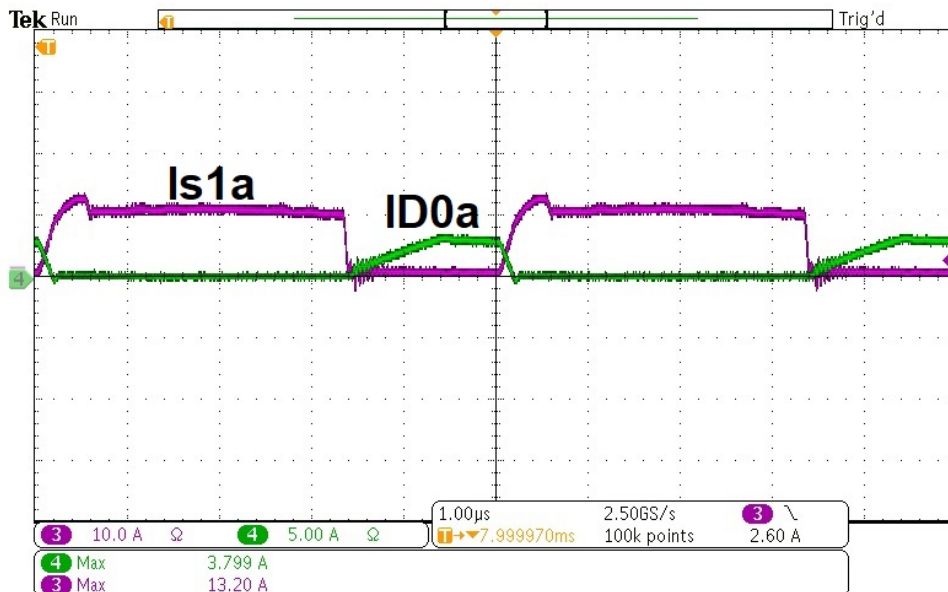
Figura 112 - Corrente i_{S1a} (CH3) e corrente i_{CS2a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (5A/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 113 apresenta a corrente no interruptor S_{1a} e no diodo de saída. Conforme pode ser observado, a tensão sobre D_{0a} é menor que a tensão de saída e a corrente sobre tal diodo não apresenta recuperação reversa.

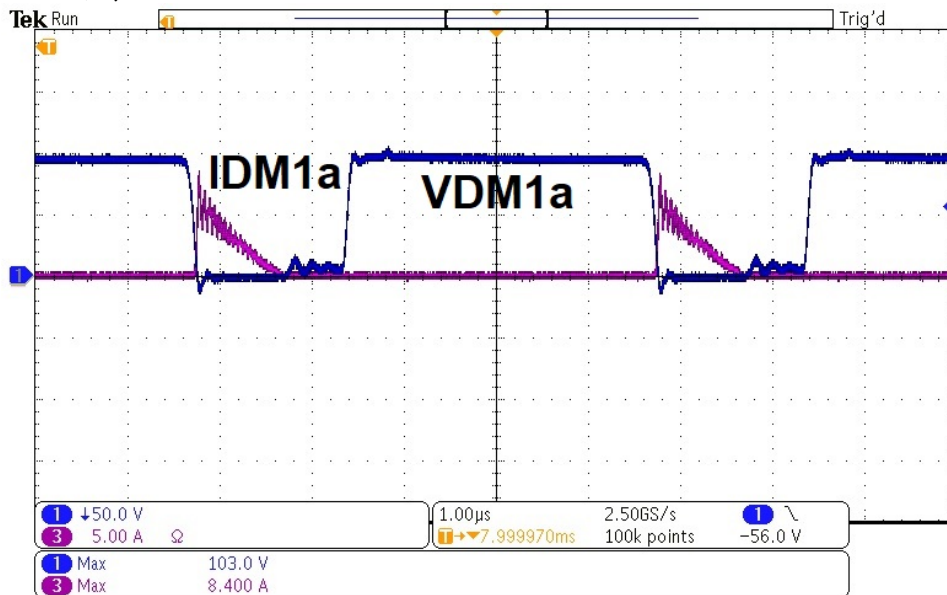
Figura 113 - Corrente i_{S1a} (CH3) e corrente i_{D0a} (CH4) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (10A/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 114 apresenta a tensão e corrente sobre o diodo D_{M1a} . A tensão sobre este semicondutor é reduzida sendo igual a tensão sobre C_{M1a} . A corrente i_{DM1a} não possui derivadas abruptas, além de não apresentar corrente de recuperação reversa.

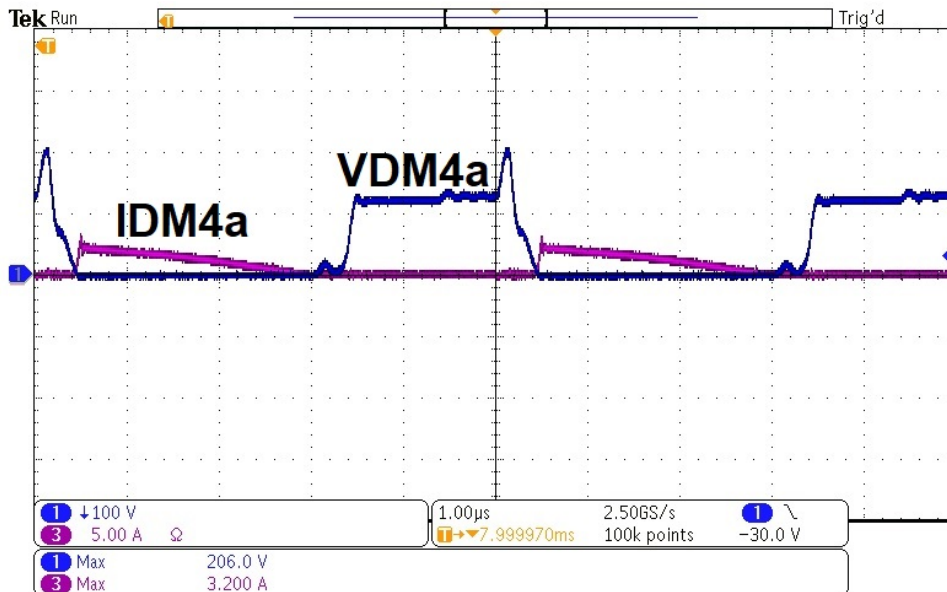
Figura 114 - Tensão no diodo D_{M1a} (CH1) e corrente no diodo D_{M1a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (50V/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 115 apresenta a tensão e corrente sobre o diodo D_{M4a} . A tensão sobre este semicondutor é reduzida, no entanto, ocorre um pico de tensão no momento que o interruptor S_{1a} entra em condução, porém esse pico de tensão é menor que a tensão de saída. O diodo D_{M4a} não apresenta corrente de recuperação reversa, além disso a corrente neste semicondutor apresenta derivadas suaves devido a influência da indutância de dispersão do acoplamento magnético série.

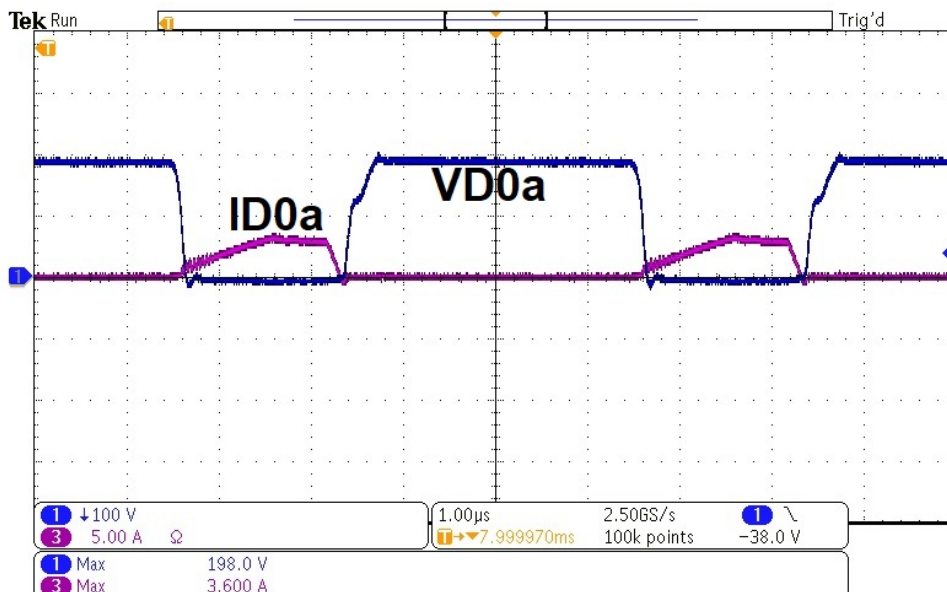
Figura 115 - Tensão no diodo D_{M4a} (CH1) e corrente no diodo D_{M4a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (100V/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 116 apresenta a tensão e corrente sobre o diodo de saída. A tensão sobre este componente é menor que a tensão de saída. Por fim, tem-se que este semicondutor não apresenta derivadas abruptas de corrente.

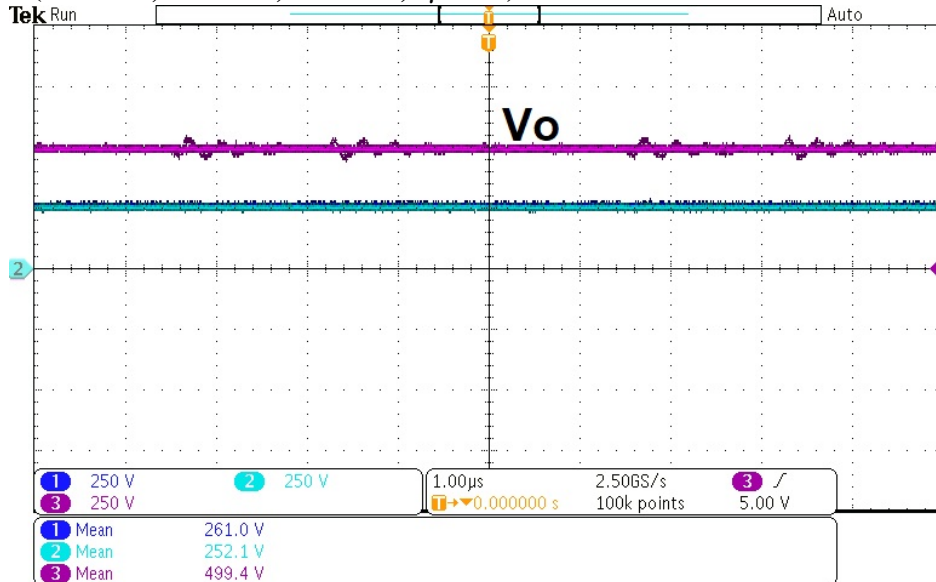
Figura 116 - Tensão no diodo D_{0a} (CH1) e corrente no diodo D_{0a} (CH3) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (100V/div, 5A/div, 1 μ s/div).



Fonte: Autoria própria

A Figura 117 apresenta as tensões sobre os capacitores C_{0a} e C_{0b} e a tensão de saída.

Figura 117 - Tensão de saída V_o (CH3), tensão em C_{0a} (CH1) e tensão em C_{0b} (CH2) do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (250V/div, 250V/div, 250V/div, 1 μ s/div).



Fonte: Autoria própria

5.6 ANÁLISE DAS PERDAS

O conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial apresenta um rendimento de 93,90 % na potência nominal, dado que são consideradas somente as perdas por condução em todos os semicondutores e indutores. As perdas por comutação nos interruptores S_{1a} e S_{1b} são nulas devido a comutação ZCS na entrada em condução e ZVS no bloqueio de ambos os interruptores.

$$P_{DM1a} = V_{To} \cdot i_{DM1a}(medio) = 0,536W \quad (233)$$

$$P_{DM2a} = V_{To} \cdot i_{DM2a}(medio) = 0,073W \quad (234)$$

$$P_{DM3a} = V_{To} \cdot i_{DM3a}(medio) = 0,080W \quad (235)$$

$$P_{DM4a} = V_{To} \cdot i_{DM4a}(medio) = 0,580W \quad (236)$$

$$P_{D0a} = V_{To} \cdot i_{DM0a}(medio) = 0,582W \quad (237)$$

$$P_{DM1b} = V_{To} \cdot i_{DM1b}(medio) = 0,537W \quad (238)$$

$$P_{DM2b} = V_{To} \cdot i_{DM2b}(medio) = 0,081W \quad (239)$$

$$P_{DM3b} = V_{To} \cdot i_{DM3b}(medio) = 0,091W \quad (240)$$

$$P_{DM4b} = V_{To} \cdot i_{DM4b}(medio) = 0,622W \quad (241)$$

$$P_{D0b} = V_{To} \cdot i_{DM0b}(medio) = 0,598W \quad (242)$$

$$P_{S1aS1b} = \left[\left(\frac{T_{ONs1a}}{T_{ON}} \right) \cdot (i_{S1a(eficaz)})^2 \cdot R_{DSon} \right] + \left[\left(\frac{T_{ONs1b}}{T_{ONs1b}} \right) \cdot (i_{S1b(eficaz)})^2 \cdot R_{DSon} \right] = 1,28W \quad (243)$$

Para o cálculo das perdas nos indutores de entrada L_{1a} e L_{1b} , tem-se que a resistência dos fios são $0,1\Omega$ e $0,095\Omega$, respectivamente. Em relação aos acoplamentos magnéticos L_{pa}/L_{sa} e L_{pb}/L_{sb} , tem-se que a resistência dos fios são $0,2\Omega/0,520\Omega$ e $0,196\Omega/0,520\Omega$, respectivamente. Para o cálculo das perdas nos indutores são consideradas somente as perdas Joule.

$$P_{L1a} = \left[R_{fioL1a} \cdot (i_{L1aEficaz})^2 \right] = 5,29W \quad (244)$$

$$P_{L1a_{nucleo}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoL1a} = 0,010W \quad (245)$$

$$P_{L1b} = \left[R_{fioL1b} \cdot (i_{L1bEficaz})^2 \right] = 5,41W \quad (246)$$

$$P_{L1b_{nucleo}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoL1b} = 0,010W \quad (247)$$

$$P_{LpaLsa} = \left[R_{fioLpa} \cdot (i_{LpaEficaz})^2 + R_{fioLsa} \cdot (i_{LsaEficaz})^2 \right] = 3,94W \quad (248)$$

$$P_{LpaLsa_{nucleo}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoLpaLsa} = 0,0025W \quad (249)$$

$$P_{LpbLsb} = \left[R_{fioLpb} \cdot (i_{LpbEficaz})^2 + R_{fioLsb} \cdot (i_{LsbEficaz})^2 \right] = 4,56W \quad (250)$$

$$P_{LpbLsb_{nucleo}} = \Delta B^{2,4} \cdot (K_h \cdot f + K_f \cdot f^2) \cdot V_{nucleoLpbLsb} = 0,0025W \quad (251)$$

Por fim, tem-se que a entrada em condução dos interruptores S_{1a} e S_{1b} ocorrem sob comutação ZCS, sendo que há uma pequena sobreposição entre tensão e corrente, ocasionando perdas nestes semicondutores, conforme definido na equação (252).

$$P_{ON_{S1a}} = P_{ON_{S1b}} = V_{D_{S1a}} \cdot \frac{i_{D_{S1a}}}{2} \cdot f \cdot (t_7 - t_6) = 0,068W \quad (252)$$

As perdas totais no conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial são apresentadas na equação (253).

$$\begin{aligned} P_{TotaisConv} = & P_{DM1a} + P_{DM2a} + P_{DM3a} + P_{DM4a} + \\ & P_{D0a} + P_{DM1b} + P_{DM2b} + P_{DM3b} + P_{DM4b} + \\ & P_{D0b} + P_{L1a} + P_{L1b} + P_{L1a_{nucleo}} + P_{L1b_{nucleo}} + \\ & P_{LpaLsa} + P_{LpbLsb} + P_{LpaLsa_{nucleo}} + P_{LpbLsb_{nucleo}} + \\ & P_{ON_{S1a}} + P_{ON_{S1b}} = 24,489W \end{aligned} \quad (253)$$

Tendo o valor total das perdas do conversor proposto obtém-se o rendimento teórico, conforme a equação (254)

$$\eta = \left(\frac{P_0}{P_{TotaisConv} + P_0} \right) \cdot 100 = 94,23\% \quad (254)$$

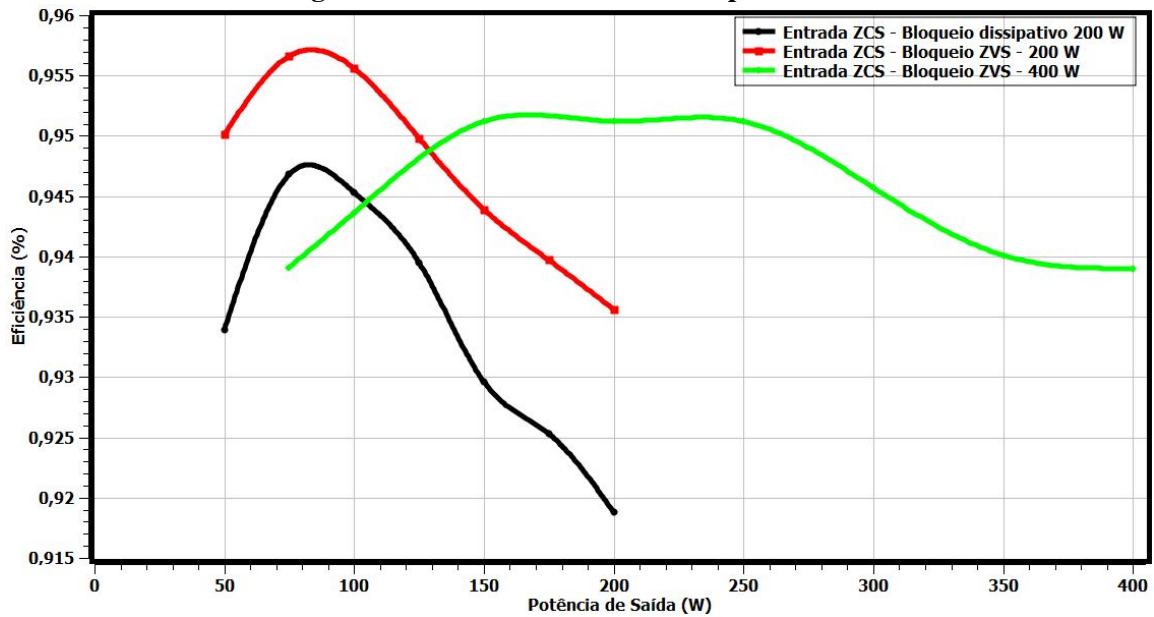
Observa-se que P_0 é a potência nominal na carga.

5.7 RENDIMENTO

O conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial opera com o dobro da potência em relação as topologias apresentadas e analisadas nos capítulos 3 e 4, além da elevada frequência de chaveamento, alto ganho estático e com uma alta eficiência devido a comutação ZCS que ocorre na entrada em condução e a comutação ZVS no bloqueio dos interruptores S_{1a} e S_{1b} . A curva de eficiência da topologia proposta neste capítulo é obtida com o analisador digital Yokogawa WT230 para a tensão e corrente de entrada. Em relação a tensão e corrente de saída, tais medidas são obtidas com dois multímetros FLUKE 117.

O conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão (curva em preto) apresentado na Figura 83 apresenta eficiência igual a 91,88 % para a potência nominal de 200 W e 93,39 % para a potência de 50 W, sendo a frequência igual a 100 kHz. O conversor SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com *snubber* não dissipativo (curva em vermelho) na Figura 85 apresenta eficiência igual a 93,56 % para a potência nominal de 200 W e 95,01 % para a potência de 50 W, sendo a frequência igual a 100 kHz. O conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial (curva em verde) apresenta eficiência igual a 93,90 % para a potência nominal de 400 W e 93,91 % para a potência de 75 W, sendo a frequência igual a 100 kHz. A Figura 118 apresenta as curvas de eficiência dos conversores citados acima.

Figura 118 - Curvas de eficiência experimentais.



Fonte: Autoria própria

Este capítulo apresentou a análise estática completa do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial e a respectiva validação do equacionamento desenvolvido, por meio dos resultados de simulação e experimentais obtidos através *software* Pspice ORCAD e do protótipo implementado, respectivamente. O capítulo 6 apresenta somente as respostas dinâmicas dos conversores propostos nos capítulos 3 e 4, dado que a resposta dinâmica do conversor proposto neste capítulo tem as mesmas características das respostas já obtidas, pois a estrutura em questão também é uma variação do conversor SEPIC modificado.

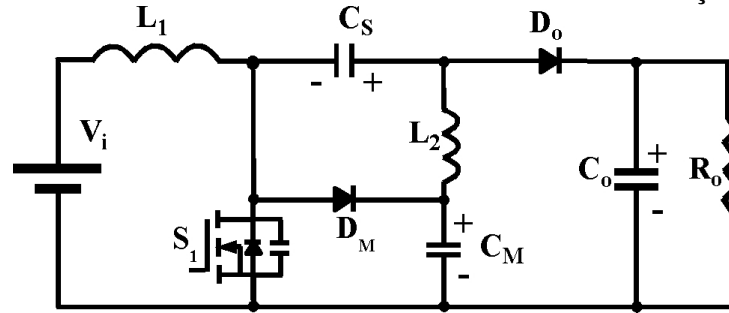
6 ANÁLISE DINÂMICA

Neste capítulo avalia-se os efeitos de algumas técnicas de comutação suave estudadas na resposta dinâmica dos conversores baseados na topologia SEPIC modificado. O estudo da dinâmica de um dado conversor tem como propósito verificar como o sistema reage a introdução de uma determinada perturbação, dado que uma perturbação pode ser descrita como uma componente que retira o sistema do seu ponto de equilíbrio.

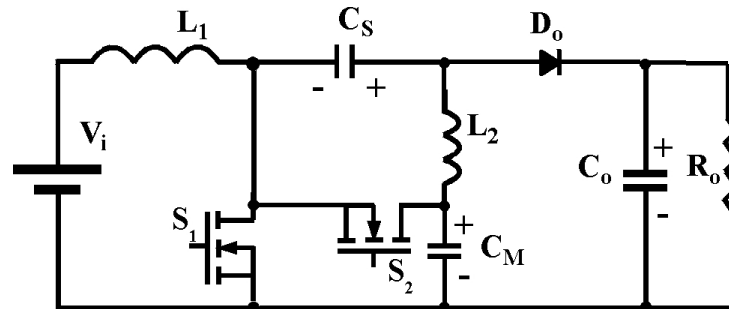
6.1 CONVERTOR SEPIC MODIFICADO - COMUTAÇÃO DISSIPATIVA

A topologia proposta por (GULES *et al.*, 2014) possui tanto a entrada em condução do interruptor S quanto o bloqueio dissipativos. Além disso, apresenta duas diferenças fundamentais em relação ao conversor SEPIC modificado ZVRT apresentado na Figura 119.(b), a utilização do diodo D_M em vez do interruptor S_2 e o valor da indutância L_2 ser superior ($100\mu H$) ao valor utilizado na topologia com comutação suave ($20\mu H$). O conversor SEPIC modificado com comutação dissipativa tem somente duas etapas de operação, sendo que a modelagem de pequenos sinais é baseada nestas etapas. A Figura 119 apresenta as topologias SEPIC modificado com comutação dissipativa e com comutação suave, respectivamente.

Figura 119 - Conversor SEPIC modificado com e sem comutação suave.



(a) Conversor SEPIC modificado - comutação dissipativa.



(b) Conversor SEPIC modificado ZVRT.

Fonte: Autoria Própria

As topologias apresentadas tanto na Figura 119.(a) quanto na Figura 119.(b) possuem 5 elementos armazenadores de energia. No âmbito da modelagem escolhe-se as variáveis de estado que representam os elementos armazenadores de energia, sendo neste caso as tensões nos indutores L_1 e L_2 e as correntes nos capacitores C_M , C_S e C_o . As equações (255), (256), (257), (258) e (259) apresentam as grandezas citadas, respectivamente.

$$L_1 \cdot \frac{d\langle i_{L1}(t) \rangle_{T_S}}{dt} = V_i \cdot d(t) + (V_i + \langle v_{CM} \rangle_{T_S}) \cdot (1 - d(t)) \quad (255)$$

$$L_2 \cdot \frac{d\langle i_{L2}(t) \rangle_{T_S}}{dt} = (-\langle v_{CS} \rangle_{T_S} + \langle v_{CM} \rangle_{T_S}) \cdot d(t) - \langle v_{CS} \rangle_{T_S} \cdot (1 - d(t)) \quad (256)$$

$$C_S \cdot \frac{d\langle v_{CS}(t) \rangle_{T_S}}{dt} = (\langle i_{L2} \rangle_{T_S}) \cdot (d(t)) + \frac{X_1}{R_o \cdot R_{seo}} \cdot (1 - d(t)) \quad (257)$$

$$C_M \cdot \frac{d\langle v_{CM}(t) \rangle_{T_S}}{dt} = (-\langle i_{L2} \rangle_{T_S}) \cdot (d(t)) + \frac{X_2}{R_o \cdot R_{seo}} \cdot (1 - d(t)) \quad (258)$$

$$C_o \cdot \frac{d\langle v_{Co}(t) \rangle_{T_S}}{dt} = \left(-\frac{\langle v_{Co} \rangle}{R_o + R_{seo}} \right) \cdot (d(t)) + \left(\frac{\langle v_{CS} \rangle + \langle v_{CM} \rangle - \langle v_{Co} \rangle}{R_{seo}} \right) \cdot (1 - d(t)) \quad (259)$$

Tendo que o valor de X_1 e X_2 é igual a (260) e (261), respectivamente.

$$X_1 = R_o \cdot R_{seo} \cdot \langle i_{L2} \rangle_{T_S} - R_o \cdot \langle v_{CM} \rangle_{T_S} + R_o \cdot \langle v_{Co} \rangle_{T_S} - R_o \cdot \langle v_{CS} \rangle_{T_S} - R_{seo} \cdot \langle v_{CM} \rangle_{T_S} - R_o \cdot \langle v_{CS} \rangle_{T_S} \quad (260)$$

$$X_2 = R_o \cdot R_{seo} \cdot \langle i_{L1} \rangle_{T_S} - R_o \cdot \langle v_{CM} \rangle_{T_S} + R_o \cdot \langle v_{Co} \rangle_{T_S} - R_o \cdot \langle v_{CS} \rangle_{T_S} - R_{seo} \cdot \langle v_{CM} \rangle_{T_S} - R_o \cdot \langle v_{CS} \rangle_{T_S} \quad (261)$$

Empregando o método que corresponde a modelagem de pequenos sinais nas equações acima e, mantendo somente os termos que correspondem as perturbações a um dado ponto de equilíbrio definido e fazendo as devidas manipulações algébricas, obtém-se a função de transferência que corresponde na razão entre a tensão de saída e a razão cíclica. A equação (262) apresenta a função de transferência da tensão de saída - capacitor C_o - em função da razão cíclica em malha aberta do Conversor SEPIC modificado com comutação dissipativa.

$$G(s) = \frac{B_5 \cdot s^5 + B_4 \cdot s^4 + B_3 \cdot s^3 + B_2 \cdot s^2 + B_1 \cdot s^1 + B_0}{A_5 \cdot s^5 + A_4 \cdot s^4 + A_3 \cdot s^3 + A_2 \cdot s^2 + A_1 \cdot s^1 + A_0} \quad (262)$$

A Tabela 11 apresenta os valores dos coeficientes da função de transferência do conversor SEPIC modificado com comutação dissipativa.

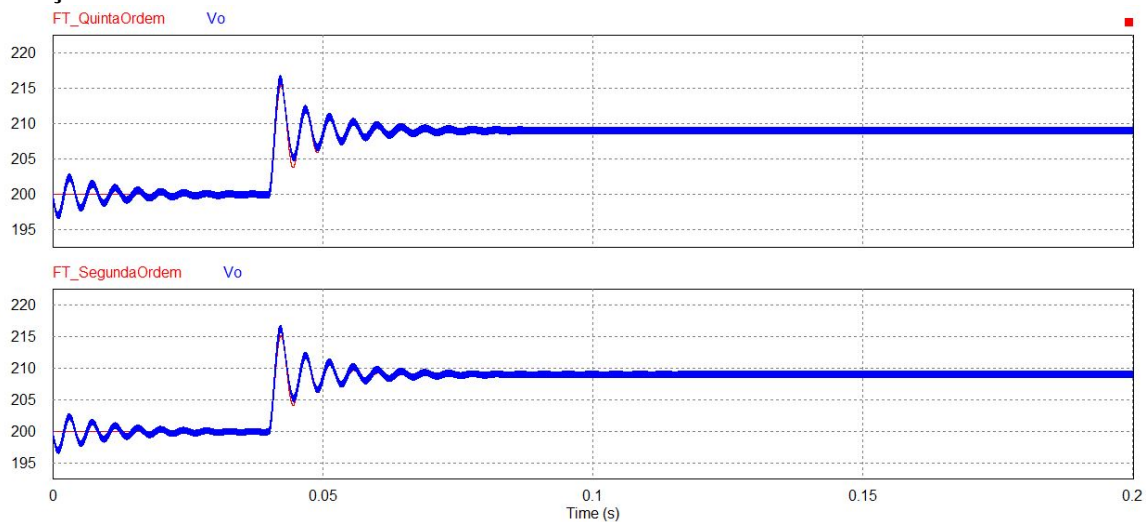
Tabela 11 - Coeficientes - função de transferência - conversor SEPIC modificado com comutação dissipativa.

B ₀	$7,97083014004 \cdot 10^5$
B ₁	-16,6901846129
B ₂	$7,736968953 \cdot 10^{-5}$
B ₃	$-9,6113933856 \cdot 10^{-10}$
B ₄	$-4,364964 \cdot 10^{-17}$
B ₅	0
A ₀	903,2117860
A ₁	$1,3098982484 \cdot 10^{-1}$
A ₂	$4,564107854 \cdot 10^{-4}$
A ₃	$7,934032963 \cdot 10^{-9}$
A ₄	$2,568462535 \cdot 10^{-14}$
A ₅	$4,847292522 \cdot 10^{-21}$

Fonte: Autoria Própria

A Figura 120 apresenta a validação do modelo matemático, sendo esta ratificação obtida através de simulação realizada através do *software* Psim. A Figura mostra a resposta em malha aberta do conversor SEPIC modificado com comutação dissipativa em conjunto com a resposta do modelo matemático, ambas as respostas submetidas a um degrau em um determinado instante. Além disso, é importante salientar que a resposta do modelo matemático de segunda ordem, sendo esta a equação da função de transferência com ordem reduzida em relação a função de transferência original que é de quinta ordem, segue de maneira adequada o resultado da simulação, permitindo que seja utilizado no projeto o modelo de ordem reduzida sem prejuízo dos resultados.

Figura 120 - Modelo matemático e conversor SEPIC modificado com comutação dissipativa - Validação.



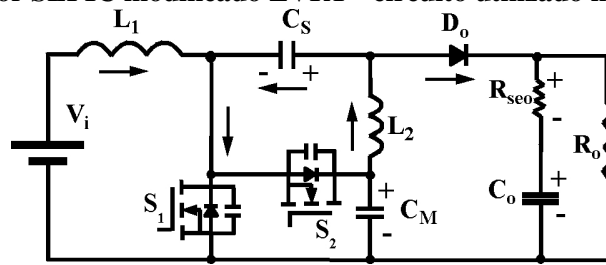
Fonte: Autoria própria

6.2 CONVERSOR SEPIC MODIFICADO ZVRT

No conversor SEPIC modificado ZVRT não deve somente se considerar as questões estáticas como perdas e rendimento, visto que a resposta dinâmica é um aspecto decisivo em muitas aplicações. A análise do comportamento dinâmico e desenvolvimento de estruturas de controle adequadas são temas importantes de estudo por se tratar de uma topologia nova e ainda pouco estudada. O modelo matemático utilizado, neste caso a modelagem de pequenos sinais que consiste na linearização do sistema em torno de um ponto de equilíbrio, é imprescindível para a implementação do projeto do compensador. O conversor SEPIC modificado ZVRT teve sua modelagem baseada nas etapas 1, 3, 4 e 7, visto que as etapas 2 e 6 (etapas de comutação) não contribuem significativamente para a transferência de potência. As etapas 1 e 7 correspondem ao primeiro circuito e as etapas 3 e 4 correspondem ao segundo circuito.

Um ponto importante a ser observado quando se analisa o segundo circuito que corresponde as etapas 3 e 4, é o fato de que é necessário considerar a RSE (RSE - Resistência Série Equivalente) do capacitor de saída para obtenção de equações válidas para as correntes nos capacitores C_M e C_S . A Figura 121 apresenta a topologia do conversor SEPIC modificado ZVRT utilizada para modelagem.

Figura 121 - Conversor SEPIC modificado ZVRT - circuito utilizado na modelagem dinâmica.



Fonte: Autoria própria

De maneira análoga ao conversor SEPIC modificado com comutação dissipativa, para o conversor SEPIC modificado ZVRT também é utilizada a modelagem de pequenos sinais para as equações de estado, (255), (256), (257), (258) e (259).

A Tabela 12 apresenta os valores dos coeficientes da função de transferência do conversor SEPIC modificado ZVRT. Apesar de serem utilizadas as mesmas equações de estado da estrutura com comutação dissipativa, observa-se que os coeficientes das funções de transferência das topologias com e sem comutação suave são distintos, pois o valor da indutância L_2 é diferente.

Tabela 12 - Coeficientes - função de transferência - conversor SEPIC modificado ZVRT.

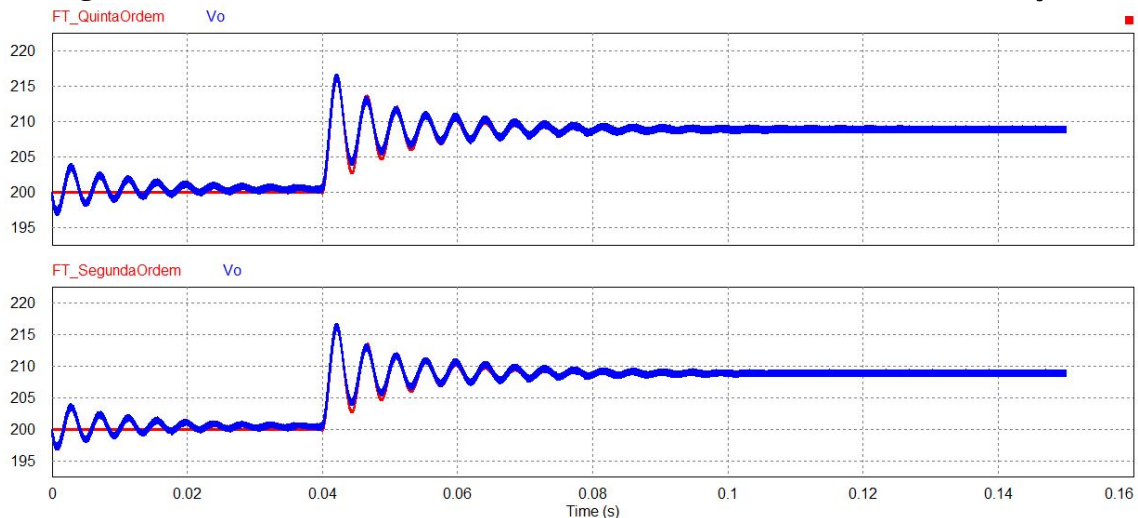
B_0	$7,7162707719 \cdot 10^5$
B_1	$-16,011397615$
B_2	$4,48475105304 \cdot 10^{-5}$
B_3	$-1,80911944762 \cdot 10^{-10}$
B_4	$-8,57715426 \cdot 10^{-18}$
B_5	0
A_0	$876,7531994$
A_1	$7,686902108 \cdot 10^{-2}$
A_2	$4,263609736 \cdot 10^{-4}$
A_3	$7,583554726 \cdot 10^{-10}$
A_4	$4,997229400 \cdot 10^{-15}$
A_5	$9.524929806 \cdot 10^{-22}$

Fonte: Autoria Própria

Para simulação e validação do modelo matemático foi utilizado o *software* Psim. A Figura 122 apresenta a resposta do conversor em conjunto com a resposta do modelo matemático tanto para a função de transferência de quinta ordem quanto para a de segunda ordem, ambas submetidos a um degrau em um dado instante. É possível verificar que ambos os modelos seguem a dinâmica do circuito simulado, conforme apresentado na Figura. A implementação do controlador é realizada a partir da função de transferência de segunda ordem,

visto que os pólos e zeros de maior ordem não contribuem significativamente para a resposta transitória do sistema.

Figura 122 - Modelo matemático e conversor SEPIC modificado ZVRT - validação.



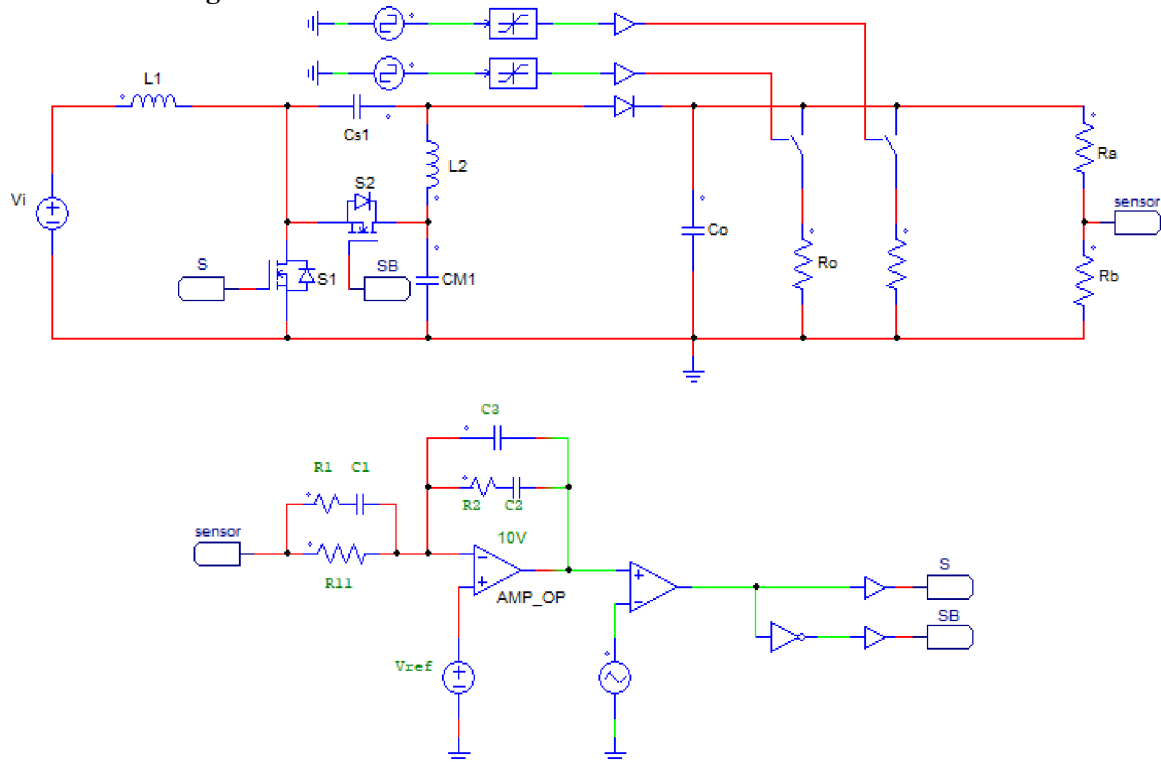
Fonte: Autoria própria

6.2.1 PROJETO COMPENSADOR - CONVERSOR SEPIC MODIFICADO ZVRT

Um conversor operando em malha aberta é muito sensível a perturbações, não sendo capaz de corrigir esses efeitos, logo se faz necessário que a topologia opere em malha fechada para ficar menos suscetível a ruídos e alterações do ambiente. A resposta transitória e os erros em regime permanente podem ser controlados de modo mais apropriado e com maior flexibilidade nos sistemas em malha fechada, frequentemente pelo simples ajuste de um ganho na malha e, algumas vezes, ajustando-se o projeto do controlador (NISE, 2013).

Apesar do conversor SEPIC modificado ZVRT ser de quinta ordem, a obtenção do controlador se dá a partir da função de transferência de segunda ordem, pois os pólos de ordem superior não contribuem de maneira significativa para a resposta transitória. Portanto, é implementada uma única malha de tensão usando um controlador PID. Este tipo de controlador se faz necessário já que topologias que são variações do conversor boost clássico possuem um zero no semiplano direito, onde um controlador PI, por exemplo não tem uma resposta adequada. É importante salientar que caso seja necessário pode-se aplicar uma estrutura de controle em cascata com uma malha interna de corrente e uma malha externa de tensão. A Figura 123 apresenta o conversor SEPIC modificado ZVRT em malha fechada simulado no *software* Psim.

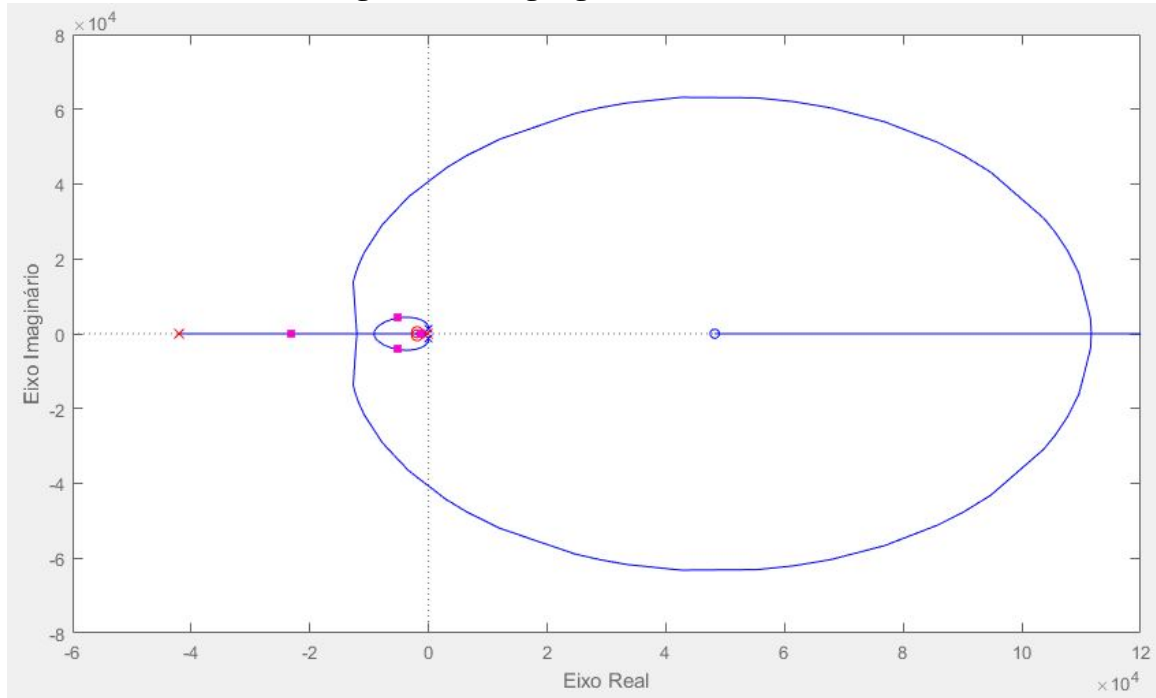
Figura 123 - Conversor SEPIC modificado ZVRT - malha fechada



Fonte: Autoria própria

O lugar geométrico das raízes, é uma forma gráfica de representar os pólos e zeros em malha fechada, por meio desta técnica é possível realizar a análise e projeto para a estabilidade e resposta transitória de um dado sistema. Verifica-se na Figura 124 que como esperado têm-se um zero no semi-plano direito, já pólos encontram-se no semi-plano esquerdo, fato que torna o sistema estável.

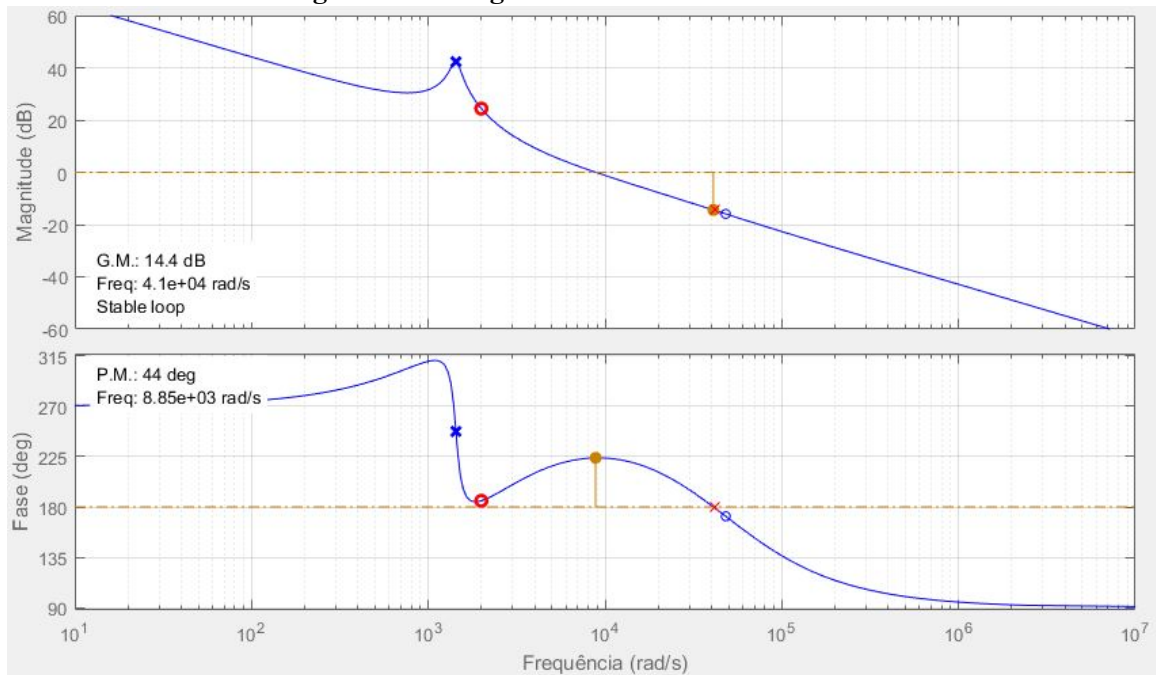
Figura 124 - Lugar geométrico das raízes



Fonte: Autoria própria

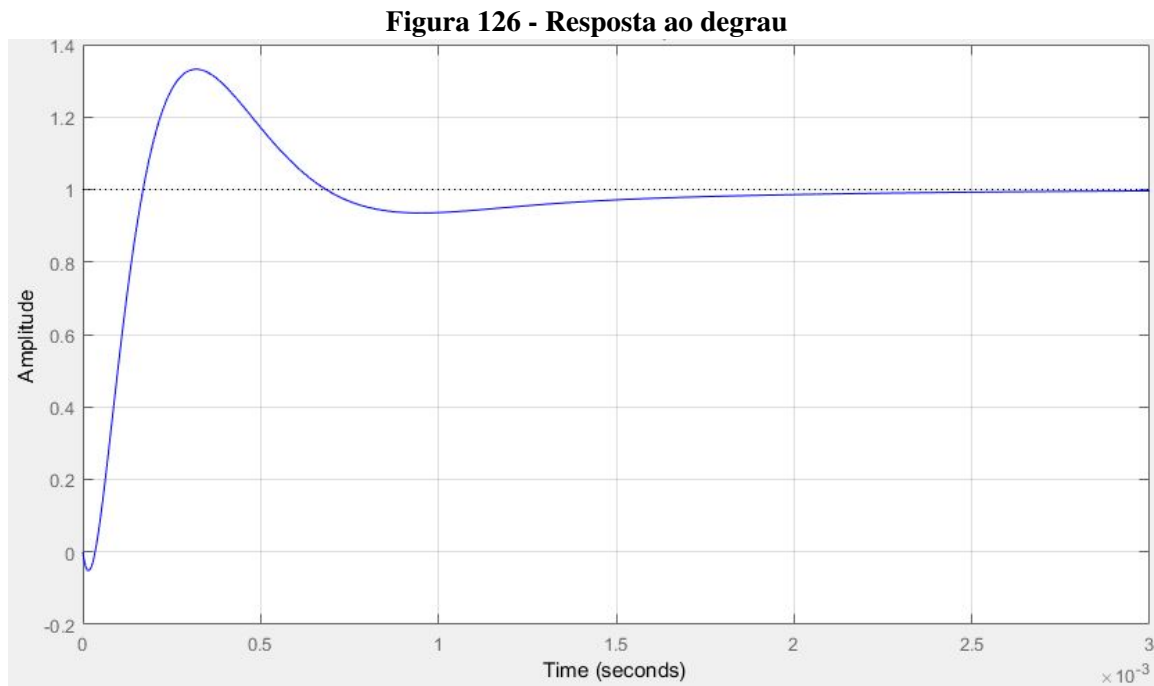
A Figura 125 apresenta o Diagrama de Bode com as respectivas margem de ganho e fase, comprovando a estabilidade do sistema.

Figura 125 - Diagrama de Bode - sistema estável



Fonte: Autoria própria

A Figura 126 apresenta o gráfico referente a resposta ao degrau.



Fonte: Autoria própria

Por meio do *software* MATLAB através ferramenta *rltool* além de ser possível realizar toda a análise que contempla a resposta ao degrau, verificação da estabilidade do sistema e diagramas de Bode, têm-se a possibilidade da obtenção dos ganhos K_p , K_i e K_d , por meio dos quais obtém-se a ação de controle desejada.

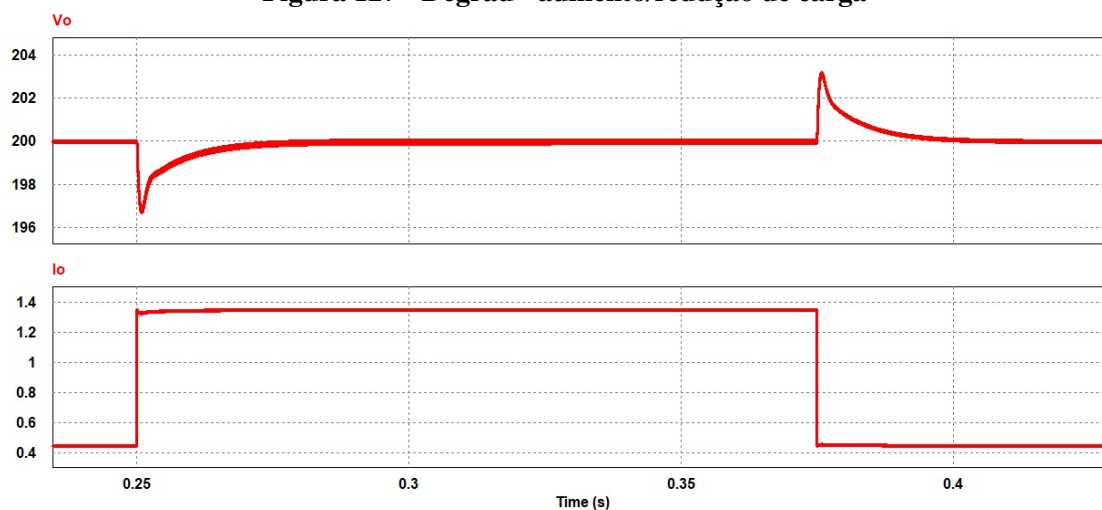
$$K_p = 0,0174 \quad (263)$$

$$K_i = 18,2 \quad (264)$$

$$K_d = 4,16 \cdot 10^{-6} \quad (265)$$

Portanto, tendo os parâmetros do compensador realiza-se a implementação em malha fechada do conversor SEPIC modificado ZVRT no *software* Psim, conforme Figura 123. A Figura 127 apresenta um degrau de redução de carga e verifica-se que a tensão e corrente são corrigidas rapidamente pelo controlador PID implementado.

Figura 127 - Degrau - aumento/redução de carga

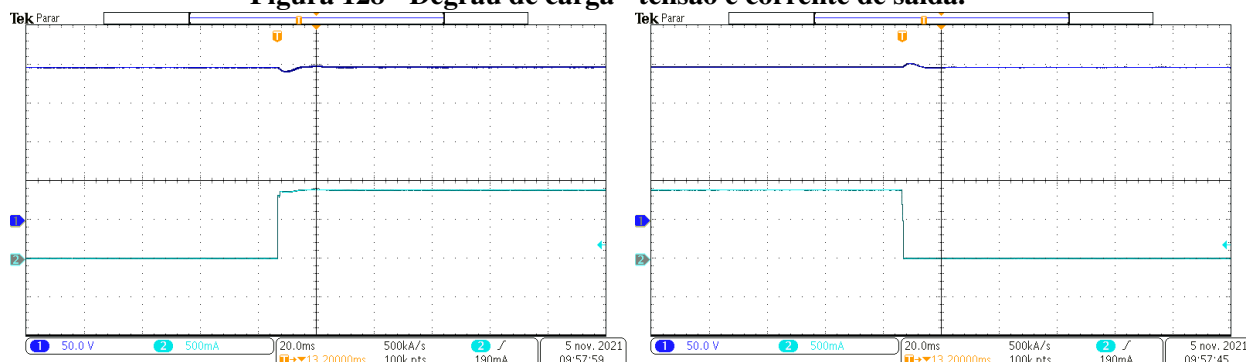


Fonte: Autoria própria

6.2.2 RESULTADOS EXPERIMENTAIS - SISTEMA DE CONTROLE

Para a validação do funcionamento do controle em malha fechada realizou-se a obtenção da resposta do controle a degraus de aumento/redução de carga, este procedimento permite a variação da potência de saída de 180 W e 90 W, respectivamente, considerando a tensão nominal de saída. A Figura 128 apresenta os degraus de aumento/redução de carga da tensão e corrente de saída.

Figura 128 - Degrau de carga - tensão e corrente de saída.



(a) Resposta ao degrau de elevação de carga.

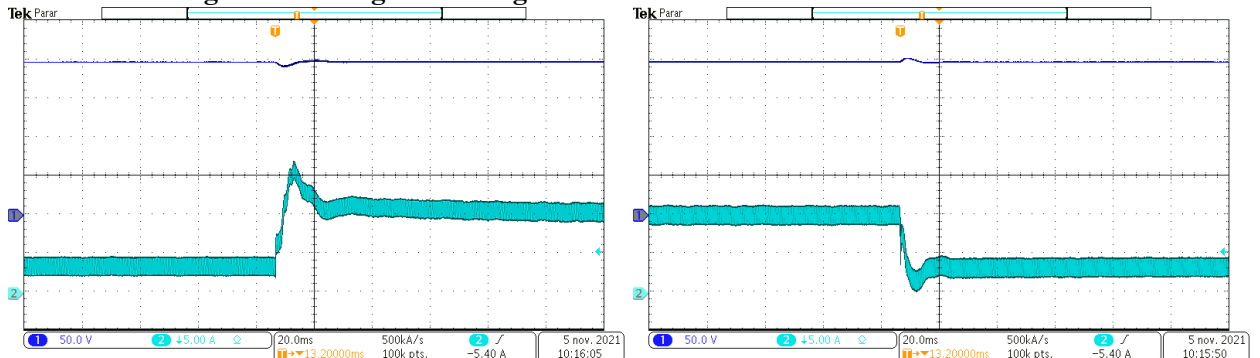
(b) Resposta ao degrau de redução de carga.

Fonte: Autoria própria

Na sequência também é apresentado o degrau de aumento/redução de carga da tensão de saída em conjunto com a corrente de entrada, tendo que a variação de potência é de 180 W e 90 W. A Figura 129 apresenta os degraus de aumento/redução de carga da tensão de saída e

corrente de entrada.

Figura 129 - Degrau de carga - tensão de saída e corrente de entrada.



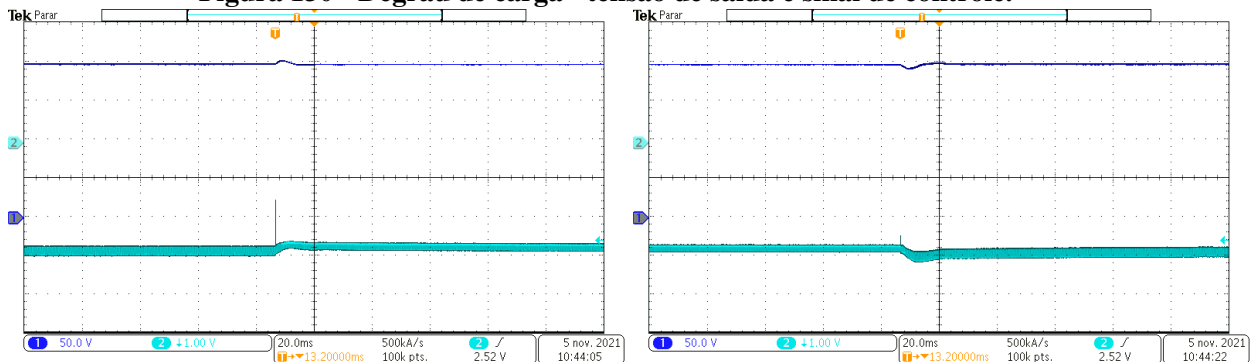
(a) Resposta ao degrau de elevação de carga.

(b) Resposta ao degrau de redução de carga.

Fonte: Autoria própria

Por fim, é apresentada a aquisição que mostra o degrau de aumento/redução de carga na tensão de saída em conjunto com o sinal de controle mostrando que não há mudança no ponto de operação da topologia com comutação suave. A Figura 130 apresenta os degraus de aumento/redução de carga da tensão de saída e sinal de controle.

Figura 130 - Degrau de carga - tensão de saída e sinal de controle.



(a) Resposta ao degrau de redução de carga.

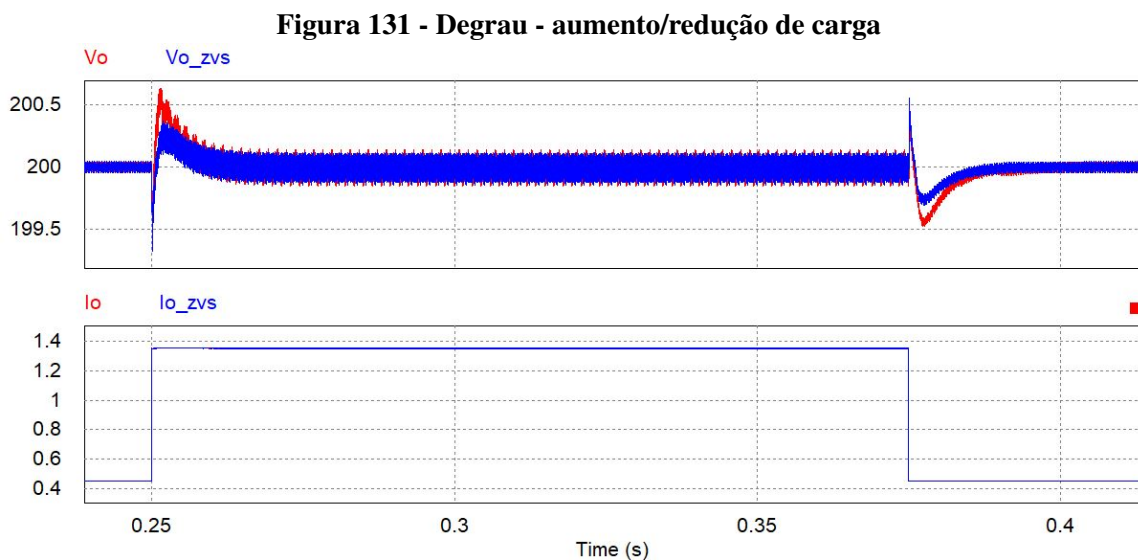
(b) Resposta ao degrau de elevação de carga.

Fonte: Autoria própria

Uma discussão interessante e necessária a ser realizada é em relação ao comportamento da topologia SEPIC modificado com e sem comutação suave em seus respectivos transitórios de carga. O conversor SEPIC modificado ZVRT opera com comutação suave e em CCM em toda a faixa de carga, e essa característica representa uma melhora significativa no transitório de carga da estrutura proposta na Figura 19 em comparação com a topologia SEPIC modificado com comutação dissipativa apresentada na Figura 1(a).

Conforme observa-se na Figura 131, primeiramente é realizada a análise transitória de ambas topologias operando em CCM. A comprovação do funcionamento do circuito em malha fechada se dá através de dois degraus de carga para uma variação de potência de 90 W e 180 W, respectivamente, considerando a tensão nominal de saída. Em um segundo momento, é comparada a resposta de um transitório de carga mais crítico, onde o conversor com comutação dissipativa entra em DCM enquanto a estrutura com comutação suave permanece em CCM mesmo a vazio, conforme verifica-se na Figura 132.

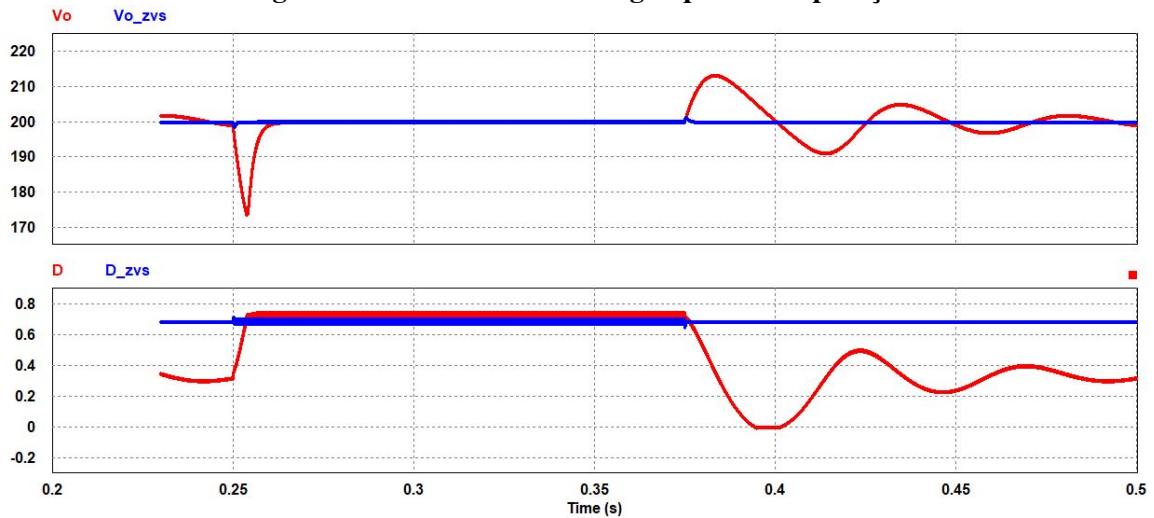
Observa-se um menor *overshoot* e *undershoot* na tensão de saída com o circuito ZVS, utilizando os mesmos parâmetros de controle e especificações em ambas as topologias. Mantendo-se a estrutura com comutação dissipativa operando em CCM verifica-se esta comporta-se de maneira semelhante ao conversor SEPIC modificado ZVRT, conforme apresentado na Figura 131.



Fonte: Autoria própria

No entanto, quando é realizado um transitório de carga que muda o modo de condução do conversor com comutação dissipativa de CCM para DCM verifica-se uma resposta dinâmica muito ruim, pois ocorre a mudança no ponto de operação desta topologia. A estrutura com comutação ZVS não tem mudança no seu ponto de operação, dado que opera no modo de condução contínua desde a vazio até a potência nominal. Como a resposta mantém-se rápida têm-se somente a ação derivativa durante o transitório de carga, esta característica da estrutura com comutação suave mantém a resposta dentro dos parâmetros desejados. A Figura 132 apresenta o transitório de carga tanto do conversor SEPIC modificado ZVRT quanto do conversor SEPIC modificado com comutação dissipativa.

Figura 132 - Transitório de carga - ponto de operação



Fonte: Autoria própria

O conversor SEPIC modificado com comutação dissipativa operando em DCM, diferentemente da topologia conversor SEPIC modificado ZVRT que opera somente em CCM, tem a mudança do seu ponto de operação (razão cíclica) ao realizar-se um degrau de carga. Portanto, no transitório de carga a topologia com comutação dissipativa opera no modo de condução descontínuo, e assim devido ao comportamento lento deste transitório a ação derivativa é insuficiente para efetuar essa correção e têm-se a predominância da correção pela ação integrativa que tem comportamento lento, conforme verifica-se na Figura 132. O novo ponto de operação em regime permanente deve ser estabelecido pela ação integral, sendo que a ação derivativa atua somente nos transitórios.

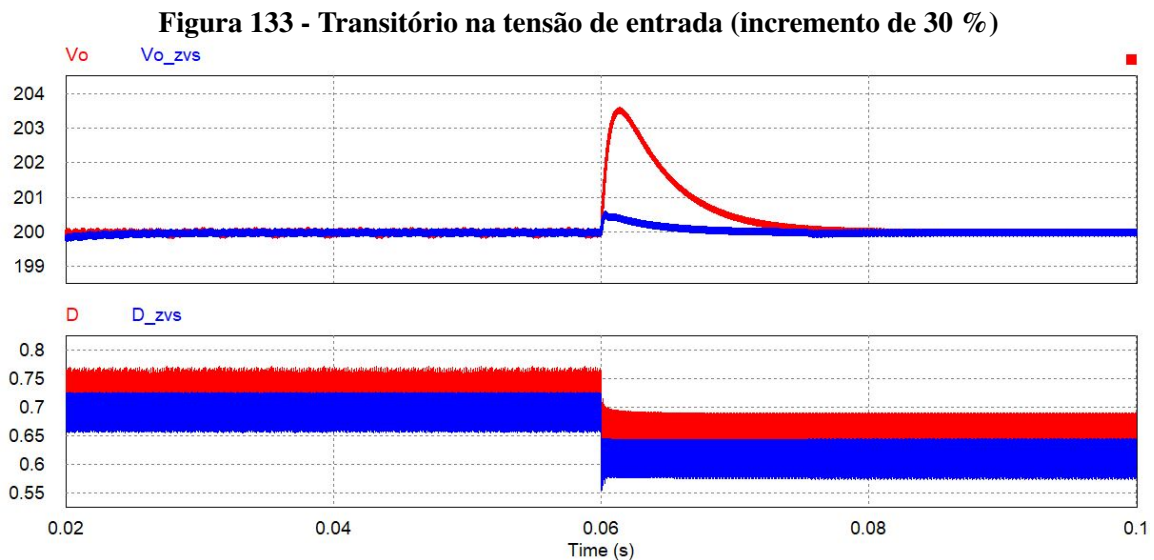
A topologia com comutação suave apresenta diversas vantagens em relação a resposta transitória em comparação a estrutura com comutação dissipativa, conforme já citado. Outra vantagem é em relação a possibilidade da implementação da ação *feed-forward* no conversor SEPIC modificado ZVRT. Conforme observa-se na Figura 133, tem-se uma resposta mais rápida e com menor sobressinal no circuito com *feed-forward*, pois a estratégia deste tipo de controlador é prever o efeito de perturbações que irão afetar o processo através do sensoriamento e correção antecipada aos distúrbios, diminuindo o esforço da malha de controle. O *feed-forward* é implementado com um degrau na tensão de entrada, sendo o foco principal sumprimir as perturbações de flutuação transitória do valor da tensão de alimentação, consequentemente impedindo que esses distúrbios afetem a dinâmica da malha de tensão de saída.

A ação do *feed-forward* está diretamente ligada a razão cíclica de operação do conversor em questão, conforme apresentado na equação (266). Portanto, ao analisar a

Figura 133, constata-se que mantendo fixo o valor da tensão de saída, nesse caso 200 V e alterando-se o valor da tensão de entrada, a razão cíclica pode aumentar ou diminuir mantendo a tensão de saída no valor desejado.

$$D = \frac{V_o - V_i}{V_o + V_i} \quad (266)$$

O circuito com comutação dissipativa não possibilita a implementação do *feed-forward* devido à mudança no modo de condução com baixa carga e neste caso o *feed-forward* deve ser desligado quando entra no modo de condução descontínuo.



Fonte: Autoria própria

6.3 CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão é um sistema não-linear de sétima ordem, já que possui 7 elementos armazenadores de energia. Devido ao período ressonante na primeira etapa de operação, não é possível a utilização do modelo médio em espaço de estados. Desta forma, a função de transferência da topologia em questão é obtida por meio da ferramenta *Smart Ctrl* do *software* Psim em conjunto com o *software* MATLAB. Já a obtenção do controlador PID utilizado se dá diretamente através da ferramenta *Smart Ctrl*. A equação (267) apresenta a função de transferência obtida.

$$G(s) = \frac{B_7 \cdot s^7 + B_6 \cdot s^6 + B_5 \cdot s^5 + B_4 \cdot s^4 + B_3 \cdot s^3 + B_2 \cdot s^2 + B_1 \cdot s^1 + B_0}{A_7 \cdot s^7 + A_6 \cdot s^6 + A_5 \cdot s^5 + A_4 \cdot s^4 + A_3 \cdot s^3 + A_2 \cdot s^2 + A_1 \cdot s^1 + A_0} \quad (267)$$

A Tabela 13 apresenta os valores dos coeficientes da função de transferência do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.

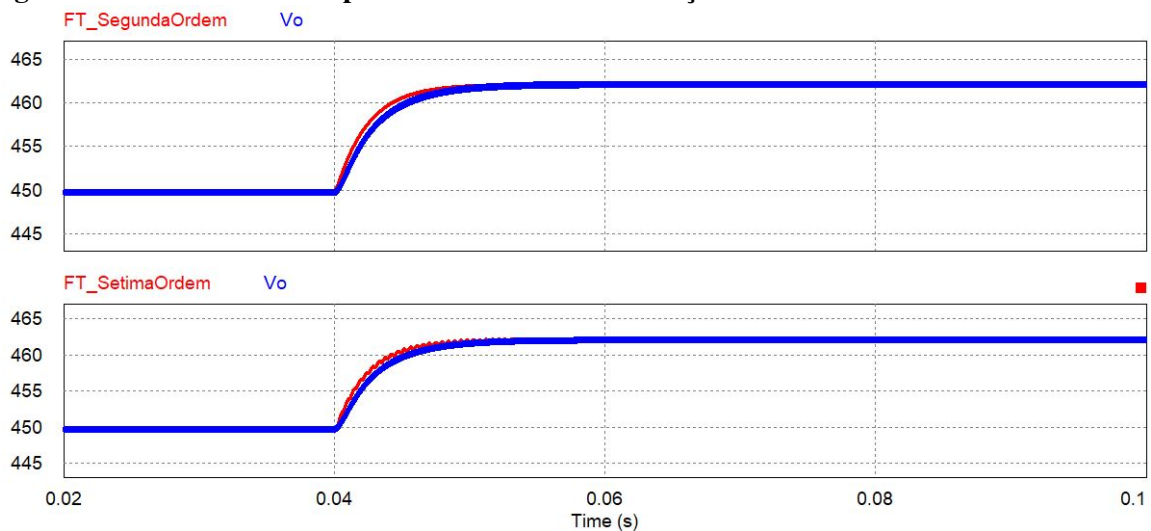
Tabela 13 - Coeficientes - função de transferência - conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.

B ₀	3.150 · 10 ³³
B ₁	-1.011 · 10 ²⁸
B ₂	7.7 · 10 ²³
B ₃	-1.943 · 10 ²⁰
B ₄	-8.944 · 10 ¹⁵
B ₅	-7.59 · 10 ¹¹
B ₆	-3.424 · 10 ⁷
A ₀	2.594 · 10 ³⁰
A ₁	6.474 · 10 ²⁷
A ₂	9.092 · 10 ²³
A ₃	1.006 · 10 ²⁰
A ₄	5.166 · 10 ¹⁵
A ₅	3.581 · 10 ¹¹
A ₆	1.297 · 10 ⁶
A ₇	1

Fonte: Autoria Própria

A validação do modelo matemático se dá através de uma simulação numérica no *software* Psim. A Figura 134 apresenta a tensão de saída do conversor em conjunto com a tensão de saída gerada pela função de transferência de segunda e de sétima ordem obtida, ambas as respostas sujeitas a uma perturbação em um dado instante. Pode-se observar que ambos os modelos representam de maneira adequada o comportamento dinâmico do conversor.

Figura 134 - Modelo matemático e conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - validação.



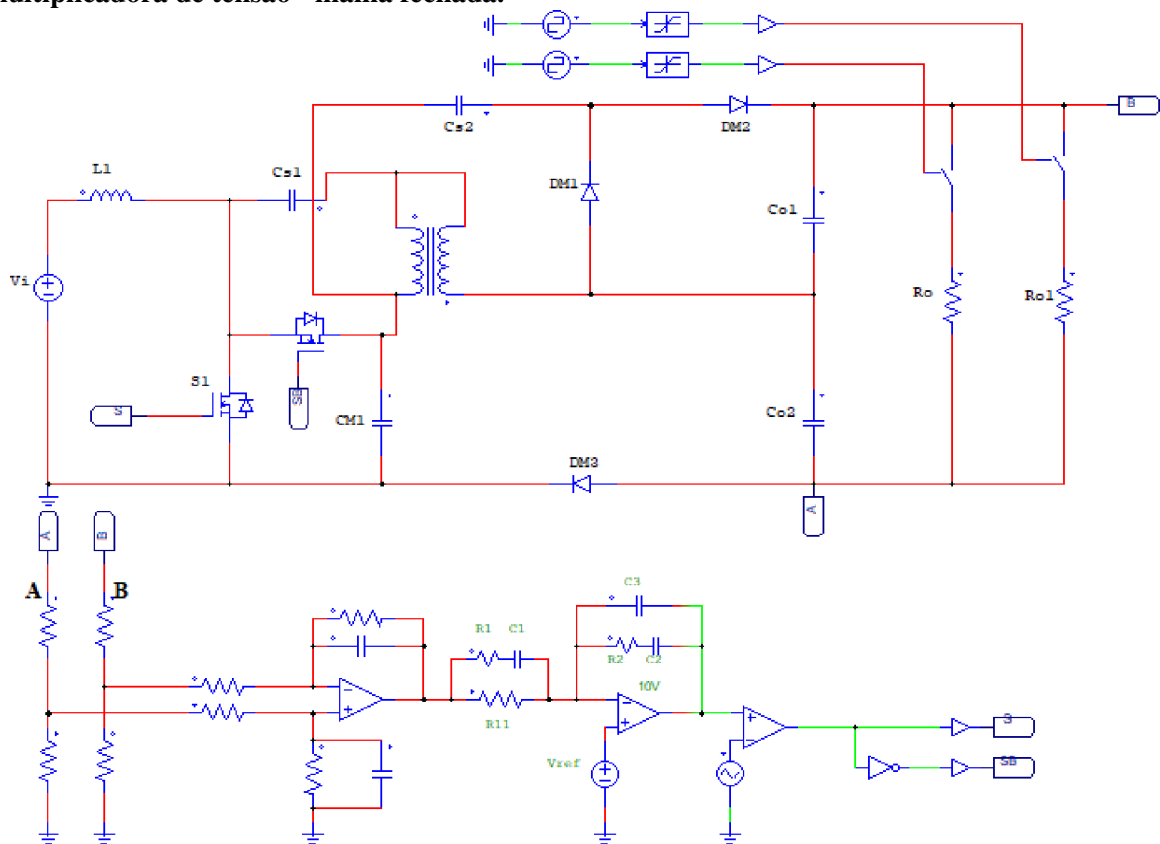
Fonte: Autoria própria

6.3.1 PROJETO COMPENSADOR - CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão de maneira análoga ao conversor SEPIC modificado ZVRT possui uma função de transferência de ordem elevada devido ao número de elementos armazenadores de energia presentes na topologia. No entanto, uma função de transferência de segunda ordem representa de maneira adequada o sistema, conforme apresentado na Figura 134. Outro ponto que deve-se destacar nesta estrutura é referente a malha de controle, dado que é implementada uma única malha de tensão usando um controlador PID, conforme apresentado na Figura 135. A malha de controle implementada no conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão responde de maneira satisfatória a distúrbios como o degrau de carga apresentado na Figura 139.

A obtenção da função de transferência não se dá diretamente pelo *software* Psim, sendo necessário o tratamento dos dados no *software* MATLAB por meio de funções que identificam o tipo do sistema e estimam a respectiva função de transferência. A Figura 135 apresenta o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão em malha fechada.

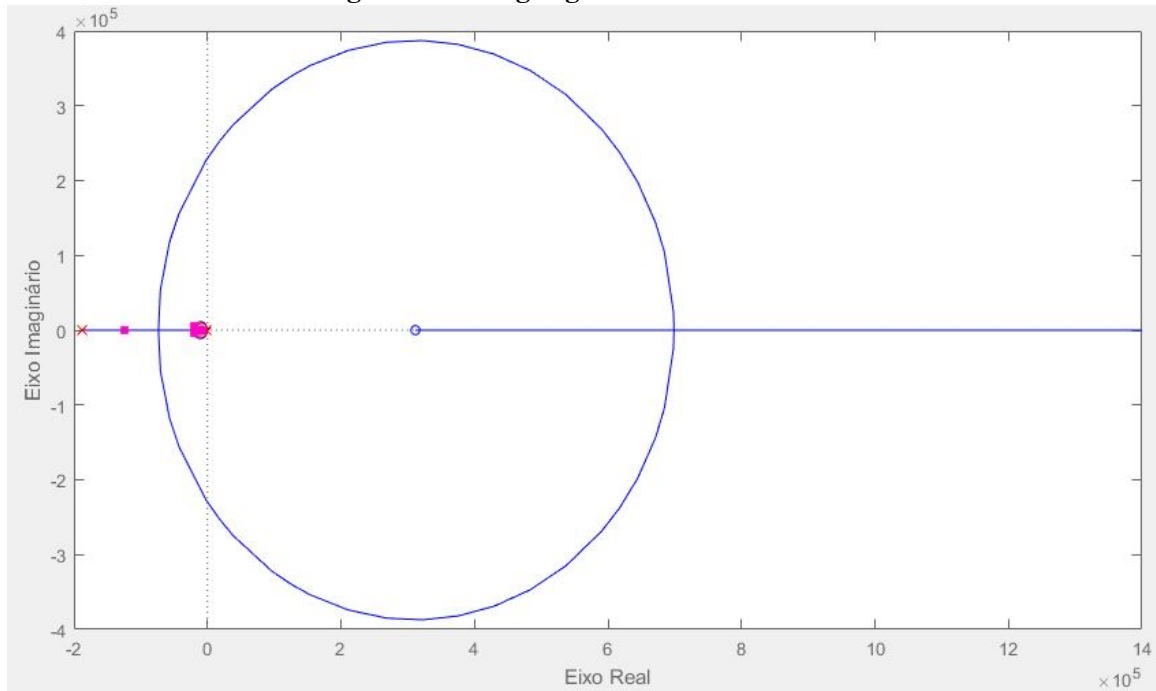
Figura 135 - Conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão - malha fechada.



Fonte: Autoria própria

A Figura 136 apresenta o lugar geométrico das raízes com os respectivos pólos e zeros do sistema, no entanto, visto que os pólos e zeros de maior ordem não contribuem significativamente para a resposta transitória, logo é considerado um sistema de segunda ordem.

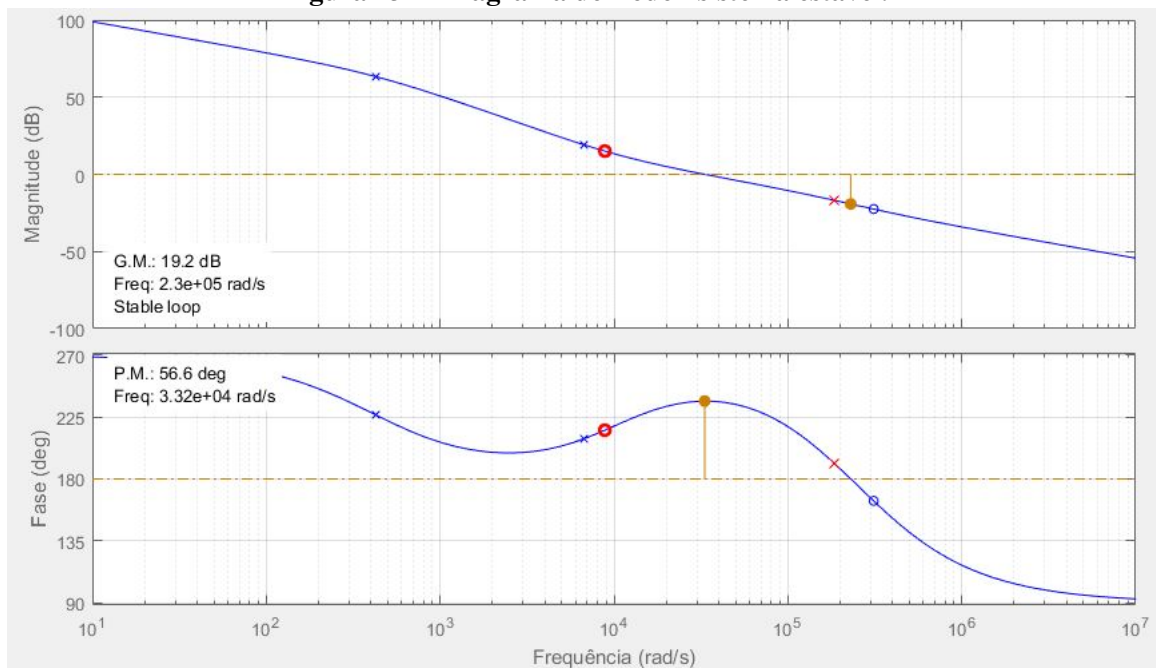
Figura 136 - Lugar geométricos das raízes.



Fonte: Autoria própria

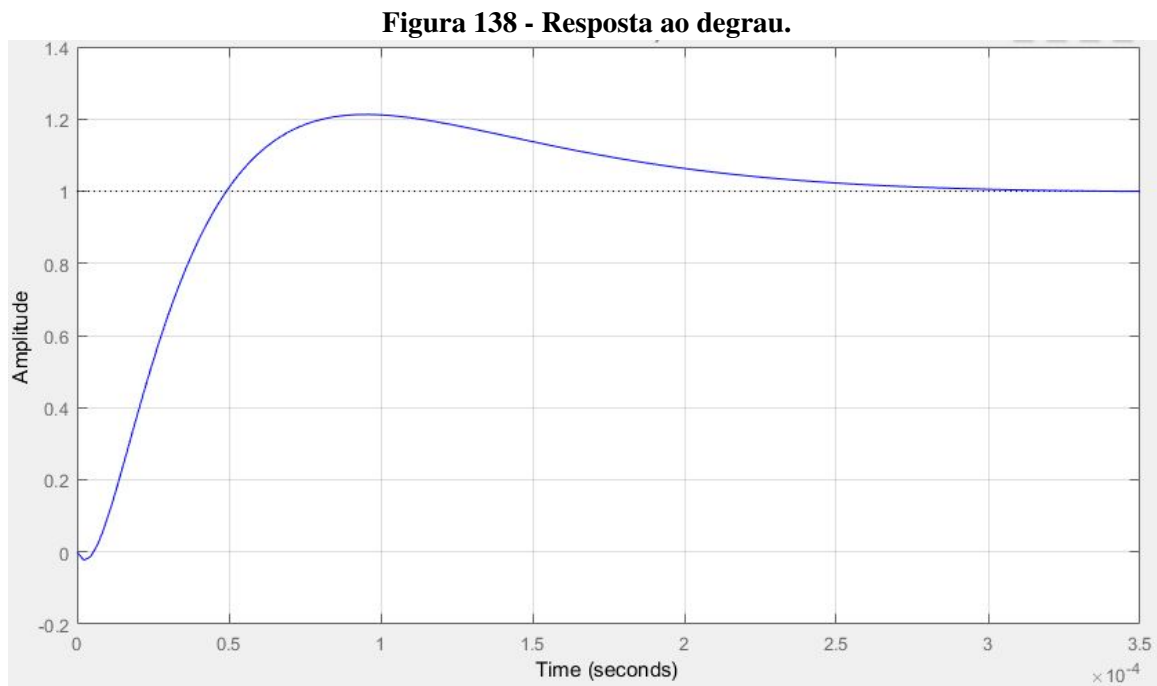
A Figura 137 apresenta o diagrama de Bode com as respectivas margens de ganho e fase do sistema, comprovando a estabilidade da resposta.

Figura 137 - Diagrama de Bode - sistema estável.



Fonte: Autoria própria

Por fim, têm-se na Figura 138 a resposta ao degrau.



Fonte: Autoria própria

De maneira análoga ao conversor SEPIC modificado ZVRT, utilizou-se a ferramenta *rltool* do software MATLAB para a verificação da estabilidade do sistema, tendo que os ganhos proporcional, integral e derivativo são apresentados abaixo.

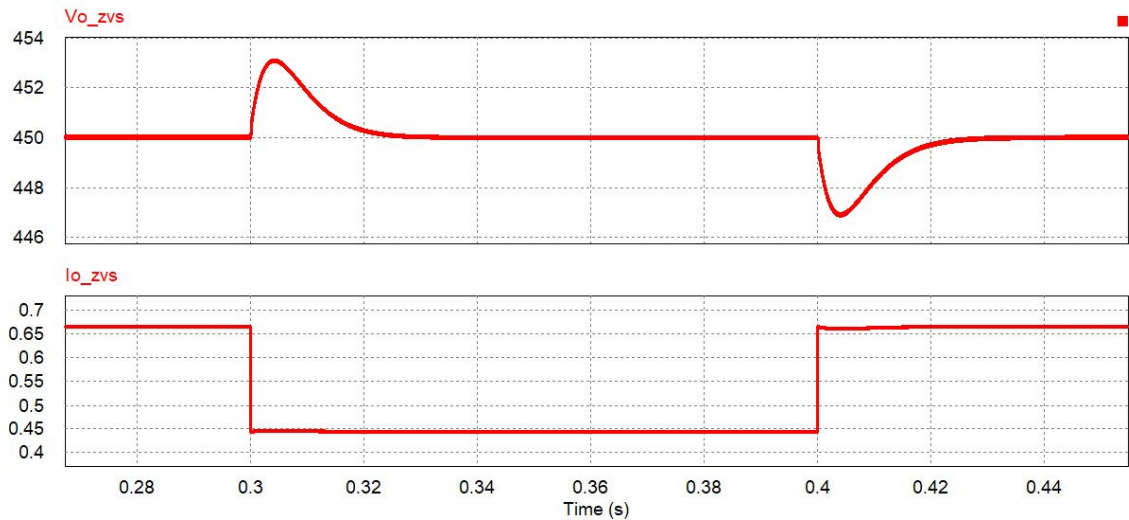
$$K_p = 0,157 \quad (268)$$

$$K_i = 728 \quad (269)$$

$$K_d = 8,43 \cdot 10^{-6} \quad (270)$$

Portanto, tendo que o sistema em malha fechada é estável, é apresentado um degrau de aumento/redução de carga na Figura 139, comprovando-se que o controlador PID implementado responde de maneira rápida e adequada.

Figura 139 - Transitórios de retirada e inserção de carga.

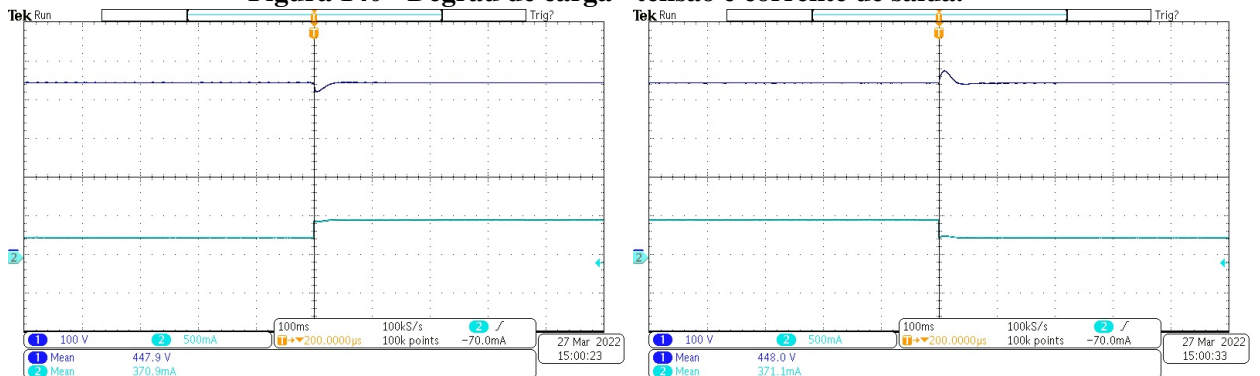


Fonte: Autoria própria

6.4 RESULTADOS EXPERIMENTAIS - SISTEMA DE CONTROLE

A fim de ratificar o funcionamento do controle em malha fechada obtido por meio de simulação, conforme verifica-se na Figura 139, foi obtida a resposta do controle para os degraus de aumento/redução de carga. A metodologia utilizada possibilita a variação da potência de saída de 200 W e 100 W, respectivamente, considerando a tensão nominal de saída. A Figura 140 apresenta os degraus de aumento/redução de carga da tensão e corrente de saída.

Figura 140 - Degrau de carga - tensão e corrente de saída.



(a) Resposta ao degrau de elevação de carga.

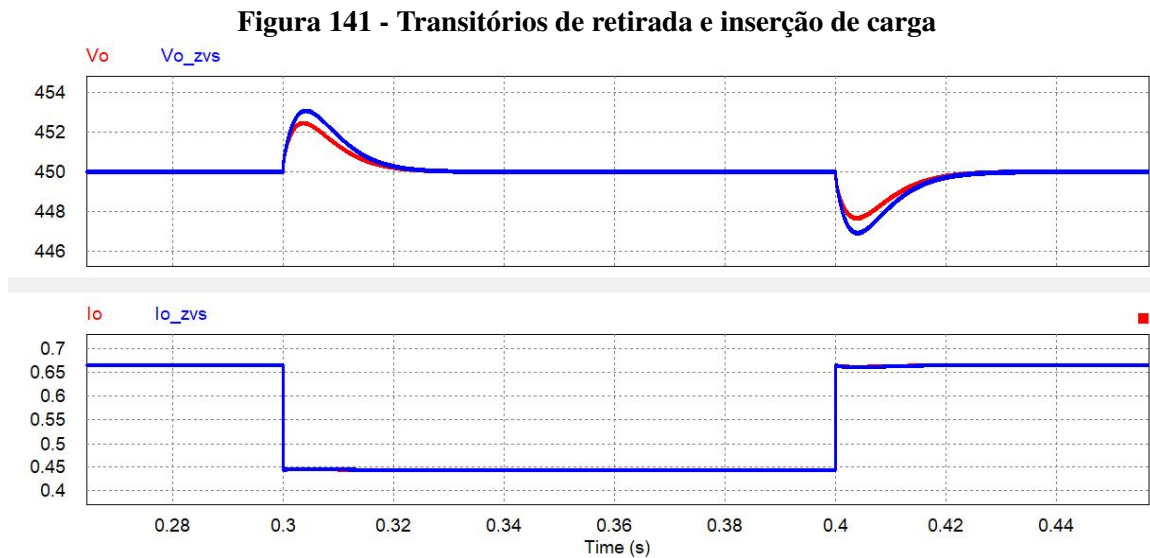
(b) Resposta ao degrau de redução de carga.

Fonte: Autoria própria

Na sequência realiza-se a mesma análise para as estruturas com e sem comutação suave que dizem respeito ao conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão. Nesta primeira análise ambas topologias operam em CCM,

portanto as estruturas tem um transitório de carga bastante semelhante. A comprovação do funcionamento do circuito em malha fechada se dá através de dois degraus de carga para uma variação de potência de 100 W e 200 W, respectivamente, considerando a tensão nominal de saída. Em um segundo momento, é comparada a resposta de um transitório de carga mais severo, onde o conversor com comutação dissipativa muda seu ponto de operação enquanto a estrutura com comutação suave permanece em CCM mesmo a vazio, conforme verifica-se na Figura 142

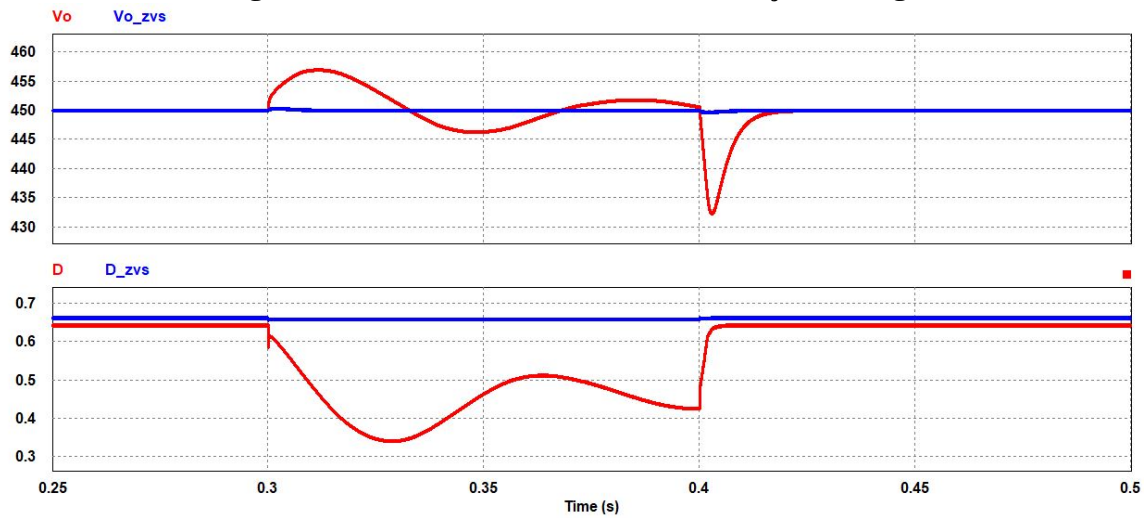
No entanto, observa-se que o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão apresenta um menor *overshoot* e *undershoot* na tensão de saída, considerando os mesmos parâmetros de controle e especificações em ambas as topologias, conforme verifica-se na Figura 141.



Fonte: Autoria própria

O conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão opera em CCM em toda a faixa de carga e, conseqüentemente não muda seu ponto de operação. Todavia, a topologia com acoplamento magnético e comutação dissipativa ao se realizar um degrau de carga mais severo muda seu ponto de operação levando a estrutura a operar em DCM. Esse comportamento acarreta uma resposta dinâmica muito ruim em relação a topologia com comutação suave, pois têm-se a predominância da correção pela ação integrativa, sendo esta muito lenta, conforme observa-se na Figura 142.

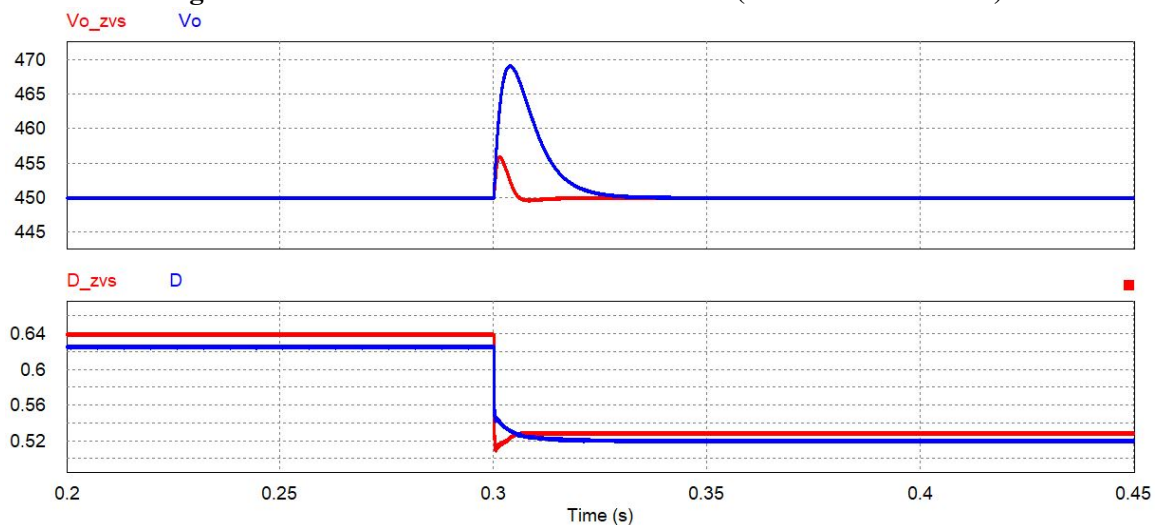
Figura 142 - Transitórios de retirada e inserção de carga



Fonte: Autoria própria

Para a estrutura com acoplamento magnético e comutação suave também é implementado o *feed-forward* e, como no conversor SEPIC modificado ZVRT obtém-se uma resposta mais rápida e com menor *overshoot*. O *feed-forward* é implementado com um degrau na tensão de entrada, sendo o foco principal suprimir as perturbações de flutuação transitória do valor da tensão de alimentação, consequentemente impedindo que esses distúrbios afetem a dinâmica da malha de tensão de saída. A Figura 143 apresenta o transitório na tensão de entrada do conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão.

Figura 143 - Transitório na tensão de entrada (incremento de 30 %)



Fonte: Autoria própria

A ação do *feed-forward* conforme esperado diminui o esforço da malha de controle, pois caso se tenham perturbações na tensão de alimentação do conversor a razão cíclica aumenta ou diminui visando manter a tensão de saída no valor desejado. Para o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão têm-se que a ação do *feed-forward* se baseia na equação (271).

$$D = \frac{V_o - 2 \cdot V_i - n \cdot \left(\frac{1+x}{2}\right) \cdot V_i}{V_o + V_i + n \cdot \left(\frac{1+x}{2}\right) \cdot V_i} \quad (271)$$

Por fim, no Capítulo 6 foi apresentada a análise dinâmica dos conversores propostos nos capítulos 3 e 4. Primeiramente foi realizada uma discussão e análise dos circuitos em malha aberta para validação do modelo matemático, e em malha fechada para realização dos transitórios de carga. Em um segundo momento é elaborada uma comparação entre as topologias SEPIC modificado com e sem comutação suave, em relação ao desempenho destas ao se realizar um degrau severo de carga. A mesma análise é realizada para o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão e sua versão com comutação dissipativa, sendo que ambas as respostas evidenciam uma melhor resposta transitória e a possibilidade de implementação da ação *feed-forward* nas estruturas com comutação suave.

7 CONCLUSÕES GERAIS

Esta tese teve como propósito o estudo e desenvolvimento de técnicas que proporcionam a comutação suave no conversor SEPIC modificado e em algumas de suas variações topológicas, visando melhorar suas características de operação desta estrutura. O uso das técnicas de comutação suave apresentadas ao longo deste trabalho e aplicadas aos conversores propostos, habilitam tais topologias a serem utilizadas em aplicações de elevado rendimento, ou seja, eficiência maior que 94 %, e que operam com uma elevada frequência de chaveamento.

Com base nas topologias analisadas na literatura observa-se que um desenvolvimento explorado de forma superficial no conversor SEPIC modificado é a aplicação de técnicas para a redução das perdas por comutação. Deste modo, propuseram-se três novas topologias. A primeira diz respeito ao conversor SEPIC modificado ZVRT, que consiste no conversor SEPIC modificado com a célula de comutação ZVRT, e é apresentado no Capítulo 3. Esta topologia possui comutação ZVS tanto na entrada quanto no bloqueio de ambos os interruptores em toda a faixa de carga, fato que permite a este conversor operar com alta eficiência. No entanto, o uso desta topologia restringe-se a aplicações de baixa potência, devido aos altos esforços de corrente em potências elevadas, além desta topologia operar somente em CCM. Além disso, neste capítulo também é apresentada toda análise estática e da comutação suave deste conversor, além dos resultados de simulação e experimentais. Um fato interessante a ser destacado é que são apresentadas duas curvas de rendimento, visto que em baixas potências há um aumento das perdas por condução devido aos elevados esforços de corrente no circuito. Primeiramente são apresentadas as curvas de rendimento com a frequência fixa em 70 kHz para os conversores SEPIC modificado ZVRT e SEPIC modificado original, sendo possível verificar o aumento de rendimento devido a comutação suave em uma determinada faixa de carga. Por fim, é apresentada uma comparação entre as curvas de rendimento do conversor SEPIC modificado ZVRT com frequência fixa e variável. O aumento da frequência de comutação na operação com carga reduzida, possibilita o incremento da eficiência da estrutura devido a redução dos esforços de corrente na topologia.

A segunda topologia proposta e implementada neste trabalho é o conversor SEPIC modificado ZVRT com acoplamento magnético série e célula multiplicadora de tensão que é uma evolução de (KRAVETZ; GULES, 2016), estando este estudo apresentado no Capítulo 4. Esta estrutura apresenta comutação suave ZVS em ambos os interruptores e elevado ganho estático em função das técnicas elevadoras utilizadas. Além disso, é apresentada toda a análise matemática da estrutura e da comutação suave, além dos resultados de simulação e experimentais. Por fim, destaca-se que para que ocorra de maneira adequada a comutação suave para o conversor em questão, existe um valor mínimo de indutância de dispersão que fornece energia suficiente para que ocorra a completa carga e descarga de maneira ressonante das capacitâncias intrínsecas dos interruptores. Por fim, levantou-se a curva de rendimento do conversor proposto neste trabalho em comparação com as curvas de rendimento obtidas em (KRAVETZ; GULES, 2016), evidenciando assim a melhora significativa da eficiência do conversor com comutação suave em relação a estrutura com comutação dissipativa.

Por fim, tem-se a terceira estrutura proposta e desenvolvida trata-se do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial, sendo esta apresentada no Capítulo 5. Esta topologia possui comutação ZCS na entrada em condução de ambos os interruptores devido a indutância de dispersão dos acoplamentos magnéticos série e comutação ZVS no bloqueio de tais interruptores devido a implementação de um *snubber* não dissipativo. A topologia discutida neste capítulo opera com o dobro da potência em relação as demais estruturas apresentadas neste trabalho, além da tensão de saída também ser superior. No entanto, como desvantagem essa estrutura possui um número maior de componentes em relação aos demais conversores apresentados neste trabalho. Ademais, é apresentada toda a análise matemática do conversor e da comutação suave, além dos resultados de simulação e experimentais. Em relação a eficiência da estrutura, são apresentadas três curvas de rendimento referentes aos conversores SEPIC modificado com acoplamento magnético série e célula multiplicadora de tensão com entrada ZCS e bloqueio dissipativo e com entrada ZCS e bloqueio ZVS, sendo que ambas as estruturas operam na potência de 200 W. A terceira topologia proposta é o conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial que apresenta comutação ZCS na entrada em condução e bloqueio ZVS devido ao *snubber* não dissipativo utilizado, além disso, tal topologia opera na potência de 400 W com uma tensão de saída de 500 V.

A partir do estudo e desenvolvimento das três topologias propostas, avaliou-se os efeitos das técnicas de comutação suave na resposta dinâmica dos conversores, sendo estes apresentados no Capítulo 6. São apresentados todos os modelamentos matemáticos dos diferentes conversores propostos e a consequente validação destes modelos via *software* Psim.

Além disso, os resultados dos conversores operando em malha aberta e malha fechada também validam o estudo desenvolvido. Por fim, foi realizada uma análise da operação das topologias propostas neste trabalho operando em malha fechada com suas respectivas versões com comutação dissipativa. Conforme esperado as topologias com comutação suave tiveram um desempenho superior, visto que em condições críticas de transitório de carga estas mantiveram inalterado o seu ponto de operação, fato que não ocorre para as estruturas com comutação dissipativa. Um ponto importante a se frisar é referente ao conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial que não tem sua análise dinâmica realizada, pois a técnica de comutação suave utilizada, o *snubber* não dissipativo formado pelos componentes passivos D_{M2} , D_{M3} e C_{S3} , tem comportamento rápido e não altera significativamente o comportamento dinâmico em relação ao conversor apresentado em (KRAVETZ; GULES, 2016).

Portanto, após o estudo e desenvolvimento das topologias apresentadas nesta tese, e em comparação com as demais topologias apresentadas na literatura, pode-se concluir que tais estruturas podem ser uma boa opção para aplicações que exijam características, como: menores esforços de corrente e tensão nos semicondutores, elevada frequência de chaveamento, elevada tensão de saída e operação com razão cíclica reduzida. De maneira geral, as três topologias possuem elevado ganho estático, elevado rendimento e reduzidos esforços de corrente e tensão sobre os semicondutores.

Em relação aos trabalhos futuros que visam dar continuidade aos estudos desenvolvidos nesta tese, têm-se as seguintes possibilidades:

- Realizar a análise teórica quanto a possibilidade de acoplar o indutor de entrada e o acoplamento magnético do conversor SEPIC modificado com acoplamento magnético série e *snubber* não dissipativo com conexão diferencial, visando reduzir o número de elementos magnéticos da topologia;
- Realizar a análise teórica quanto a possibilidade do uso de tecnologias *wide band gap* nas topologias desenvolvidas neste trabalho;
- Implementar protótipos para validação da análise teórica e simulação dos conversores propostos neste trabalho utilizando a tecnologia *wide band gap*;
- Realizar a análise teórica e consequentes testes para inclusão das técnicas de comutação suave desenvolvidas neste trabalho em outras aplicações como retificadores, por exemplo.

REFERÊNCIAS

- AHMED, M. R.; TODD, R.; FORSYTH, A. J. Predicting sic mosfet behavior under hard-switching, soft-switching, and false turn-on conditions. **IEEE Transactions on Industrial Electronics**, v. 64, n. 11, p. 9001–9011, Nov 2017. ISSN 1557-9948.
- ANSARI, S. A.; MOGHANI, J. S. A novel high voltage gain noncoupled inductor sepic converter. **IEEE Transactions on Industrial Electronics**, v. 66, n. 9, p. 7099–7108, Sep. 2019. ISSN 1557-9948.
- BARBI, I. **Modelagem de Conversores CC-CC empregando modelo medio em espaco de estados**. Edicao do autor. Florianopolis, 2015. ISBN 978-85-901046-9-8.
- BARBI, I.; MARTINS, D. C. **Conversores CC-CC básicos não isolados**. Edicao do autor. Florianopolis, 2006.
- BARBI, I.; SOUZA, F. P. de. **Conversores CC-CC isolados de alta frequência com comutação suave**. Edicao dos autores. Florianopolis, 1999.
- BIANCHIN, C. G. *et al.* High-power-factor rectifier using the modified sepic converter operating in discontinuous conduction mode. **IEEE Transactions on Power Electronics**, v. 30, n. 8, p. 4349–4364, Aug 2015. ISSN 1941-0107.
- CABRAL, J. B. R. *et al.* A new high gain non-isolated dc-dc boost converter for photovoltaic application. In: **2013 Brazilian Power Electronics Conference**. 2013. p. 569–574. ISSN 2165-0454.
- CHENG, X.-F. *et al.* State-of-the-art review on soft-switching technologies for non-isolated dc-dc converters. **IEEE Access**, v. 9, p. 119235–119249, 2021.
- DESCHAMPS, E.; BARBI, I. Conversores estaticos cc-cc com comutação suave. **SOBRAEP**, v. 2, n. 1, June. 1997.
- DO, H.-L. Soft-switching sepic converter with ripple-free input current. **IEEE Transactions on Power Electronics**, v. 27, n. 6, p. 2879–2887, June 2012. ISSN 1941-0107.
- DUARTE, C. M. d. C. **conversores cc-cc zvs-pwm com grampeamento ativo**. 237 p. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianopolis, 1997.
- ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamental of Power Electronics**. 2^a. ed. Colorado: Springer., 2001. ISBN 978-1-4757-0559-1.
- FARDOUN, A. A. *et al.* Bi-directional converter with low input/output current ripple for renewable energy applications. In: **2011 IEEE Energy Conversion Congress and Exposition**. 2011. p. 3322–3329. ISSN 2329-3748.

FOROUZESH, M. *et al.* Step-up dc-dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9143–9178, Dec 2017. ISSN 1941-0107.

GABRI, A. M. A.; FARDOUN, A. A.; ISMAIL, E. H. Modelling and simulation of bridgeless pfc modified sepic rectifier with multiplier cell. In: **2014 IEEE Energy Conversion Congress and Exposition (ECCE)**. 2014. p. 2739–2745. ISSN 2329-3748.

GABRI, A. M. A.; FARDOUN, A. A.; ISMAIL, E. H. Bridgeless pfc-modified sepic rectifier with extended gain for universal input voltage applications. **IEEE Transactions on Power Electronics**, v. 30, n. 8, p. 4272–4282, Aug 2015. ISSN 1941-0107.

GAO, S. *et al.* A dcm high-frequency high-step-up sepic-based converter with extended zvs range. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 10, n. 6, p. 7915–7924, Dec 2022. ISSN 2168-6785.

GAO, S. *et al.* A novel dcm soft-switched sepic-based high-frequency converter with high step-up capacity. **IEEE Transactions on Power Electronics**, v. 35, n. 10, p. 10444–10454, Oct 2020. ISSN 1941-0107.

GRUNER, V. F. *et al.* Conversor cc-cc de alto ganho com compartilhamento da corrente de entrada, modulacao phase-shift e compactacao do filtro de saida. **SOBRAEP**, v. 23, n. 2, p. 141–150, June 2018.

GULES, R. *et al.* A modified sepic converter with high static gain for renewable applications. **IEEE Transactions on Power Electronics**, v. 29, n. 11, p. 5860–5871, Nov 2014. ISSN 1941-0107.

HASANPOUR, S.; BAGHRAMIAN, A.; MOJALLALI, H. A modified sepic-based high step-up dc-dc converter with quasi-resonant operation for renewable energy applications. **IEEE Transactions on Industrial Electronics**, v. 66, n. 5, p. 3539–3549, May 2019. ISSN 1557-9948.

HE, L.; ZHENG, Z.; GUO, D. High step-up dc-dc converter with active soft-switching and voltage-clamping for renewable energy systems. **IEEE Transactions on Power Electronics**, v. 33, n. 11, p. 9496–9505, Nov 2018. ISSN 1941-0107.

HEIDARI, M.; FARZANEHFARD, H.; ESTEKI, M. A single-switch single-magnetic core high conversion ratio converter with low input current ripple and wide soft-switching range for photovoltaic applications. **IEEE Transactions on Power Electronics**, v. 35, n. 7, p. 7226–7234, July 2020. ISSN 1941-0107.

HIRTH, M. P.; GULES, R.; FONT, C. H. I. A wide conversion ratio bidirectional modified sepic converter with nondissipative current snubber. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 9, n. 2, p. 1350–1360, April 2021. ISSN 2168-6785.

ISMAIL, E. H. *et al.* High voltage gain single-switch non-isolated dc-dc converters for renewable energy applications. In: **2010 IEEE International Conference on Sustainable Energy Technologies (ICSET)**. 2010. p. 1–6. ISSN 2165-4395.

JAFARI, A. *et al.* Comparison of wide-band-gap technologies for soft-switching losses at high frequencies. **IEEE Transactions on Power Electronics**, v. 35, n. 12, p. 12595–12600, Dec 2020. ISSN 1941-0107.

JONES, D. *et al.* **European Electricity Review 2023**. January 2023.

JONES, E. A.; WANG, F. F.; COSTINETT, D. Review of commercial gan power devices and gan-based converter design challenges. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 4, n. 3, p. 707–719, Sep. 2016. ISSN 2168-6785.

KOKKONDA, K.; KULKARNI, P. S. Soft-switching high step-up active clamp coupled inductor-based converter for grid-tied solar photovoltaic applications. In: **2019 IEEE 5th International Conference for Convergence in Technology (I2CT)**. 2019. p. 1–6.

KRAVETZ, F. I.; GULES, R. Modified sepic converter with serial magnetic coupling and voltage multiplier cell. In: **2016 12th IEEE International Conference on Industry Applications (INDUSCON)**. 2016. p. 1–7.

KUSHWAHA, R.; SINGH, B. An improved sepic pfc converter for electric vehicle battery charger. In: **2019 IEEE Industry Applications Society Annual Meeting**. 2019. p. 1–8. ISSN 2576-702X.

LI, W. *et al.* Single-stage single-phase high-step-up zvt boost converter for fuel-cell microgrid system. **IEEE Transactions on Power Electronics**, v. 25, n. 12, p. 3057–3065, Dec 2010. ISSN 1941-0107.

LOHN, M. K. *et al.* Retificador PFC monofásico bridgeless baseado em interruptores Gan hemt empregando estratégia de modulação PWM de alta resolução implementada em FPGA. **SOBRAEP**, v. 24, n. 2, p. 235–245, June. 2019.

MEIER, M. B. *et al.* Soft-switching high static gain dc-dc converter without auxiliary switches. **IEEE Transactions on Industrial Electronics**, v. 65, n. 3, p. 2335–2345, March 2018. ISSN 1557-9948.

MELO, P. F. de *et al.* A modified sepic converter for high-power-factor rectifier and universal input voltage applications. **IEEE Transactions on Power Electronics**, v. 25, n. 2, p. 310–321, Feb 2010. ISSN 1941-0107.

MIRZAEI, A.; MOGHANI, J. S. Coupled inductor-based high voltage gain dc-dc converter for renewable energy applications. **IEEE Transactions on Power Electronics**, v. 35, n. 7, p. 7045–7057, July 2020. ISSN 1941-0107.

MORADPOUR, R.; ARDI, H.; TAVAKOLI, A. Design and implementation of a new sepic-based high step-up dc/dc converter for renewable energy applications. **IEEE Transactions on Industrial Electronics**, v. 65, n. 2, p. 1290–1297, Feb 2018. ISSN 1557-9948.

NISE, N. S. **Engenharia de Sistemas de Controle**. 6ª edicao. ed. Rio de Janeiro: LTC, 2013. ISBN 978-85-216-2136-2.

SEONG, H.-W. *et al.* Zero-voltage switching flyback-boost converter with voltage-doubler rectifier for high step-up applications. In: **2010 IEEE Energy Conversion Congress and Exposition**. 2010. p. 823–829. ISSN 2329-3748.

SHAMSI, T. *et al.* A new simple-structure passive lossless snubber for dc-dc boost converters. **IEEE Transactions on Industrial Electronics**, v. 68, n. 3, p. 2207–2214, March 2021. ISSN 1557-9948.

SHREELAKSHMI, M. P.; DAS, M.; AGARWAL, V. Design and development of a novel high voltage gain, high-efficiency bidirectional dc-dc converter for storage interface. **IEEE Transactions on Industrial Electronics**, v. 66, n. 6, p. 4490–4501, June 2019. ISSN 1557-9948.

SHUAI, P. *et al.* A non-insulated resonant boost converter. In: **2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**. 2010. p. 550–556. ISSN 1048-2334.

VISWANATHAN, V.; SEENITHANGOM, J. Commutation torque ripple reduction in the bldc motor using modified sepic and three-level npc inverter. **IEEE Transactions on Power Electronics**, v. 33, n. 1, p. 535–546, Jan 2018. ISSN 1941-0107.

WANG, Y.; GAO, S.; XU, D. A 1-mhz-modified sepic with zvs characteristic and low-voltage stress. **IEEE Transactions on Industrial Electronics**, v. 66, n. 5, p. 3422–3426, May 2019. ISSN 1557-9948.

XU, J. *et al.* Cascode gan/sic: A wide-bandgap heterogenous power device for high-frequency applications. **IEEE Transactions on Power Electronics**, v. 35, n. 6, p. 6340–6349, June 2020. ISSN 1941-0107.

YAO, J.; ABRAMOVITZ, A.; SMEDLEY, K. M. Analysis and design of charge pump-assisted high step-up tapped inductor sepic converter with an inductorless regenerative snubber. **IEEE Transactions on Power Electronics**, v. 30, n. 10, p. 5565–5580, Oct 2015. ISSN 1941-0107.

YE, Y.; CHENG, K. W. E.; CHEN, S. A high step-up pwm dc-dc converter with coupled-inductor and resonant switched-capacitor. **IEEE Transactions on Power Electronics**, v. 32, n. 10, p. 7739–7749, Oct 2017. ISSN 1941-0107.

ZHANG, Y. *et al.* A common ground switched-quasi-z -source bidirectional dc-dc converter with wide-voltage-gain range for evs with hybrid energy sources. **IEEE Transactions on Industrial Electronics**, v. 65, n. 6, p. 5188–5200, June 2018. ISSN 1557-9948.

8 APÊNDICE

Esta seção é destinada ao dimensionamento dos elementos magnéticos dos conversores propostos nos capítulos 3, 4 e 5 deste trabalho.

8.1 DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO ZVRT

O conversor SEPIC modificado ZVRT possui dois indutores, sendo que os parâmetros utilizados na construção destes elementos magnéticos são apresentados na Tabela 14. Os valores de indutância do indutor de entrada e do acoplamento magnético série são definidos na Tabela 4.

Tabela 14 - Dimensionamento indutores

Parâmetros	Valor
Densidade máxima de corrente (J_o)	$350 \frac{A}{cm^2}$
Densidade de fluxo magnético (B)	0,15 T
Densidade de fluxo magnético (B1)	0,10 T
Frequência (f_s)	70 kHz
Fator de ocupação (k)	0,5
Fator de ocupação (k1)	0,5

Fonte: Autoria Própria

8.1.1 DIMENSIONAMENTO DO INDUTOR DE ENTRADA

A corrente de pico no indutor de entrada (L_1) é igual a corrente média de entrada adicionada da ondulação de corrente, logo:

$$I_{L1pico} = I_{L1max} = 7,5A \quad (272)$$

A corrente eficaz no indutor de entrada é definida pela equação (273):

$$I_{L1eficaz} = I_{L1} \sqrt{1 + \left(\frac{1}{3}\right) \cdot \left(\frac{\Delta_{IL1}}{I_{L1}}\right)^2} = 6,3A \quad (273)$$

O núcleo magnético a ser utilizado é definido pelo produto de áreas A_e e A_w que corresponde a AP apresentado na equação (274).

$$AP = \frac{(L_1 \cdot I_{L1pico} \cdot I_{L1eficaz})}{k \cdot B \cdot J_o} = 1,8cm^4 \quad (274)$$

Consultando a Tabela 15 optou-se pelo núcleo de ferrite EE/42-15 para a construção do indutor de entrada L_1 .

Tabela 15 - Dimensões de núcleos de ferrite

Núcleo	$A_e[cm^2]$	$A_w[cm^2]$	$l_t[cm]$	$V_e[cm^3]$	$A_e \cdot A_w[cm^4]$
EE-20	0,312	0,26	3,80	1,34	0,08
EE-30/07	0,600	0,80	5,60	4,00	0,48
EE-30/14	1,200	0,85	6,70	8,00	1,02
EE-42/15	1,810	1,57	8,70	17,60	2,84
EE-42/20	2,400	1,57	10,50	23,30	3,76
EE-55	3,540	2,50	11,60	42,50	8,85
EE-65/13	2,660	4,80	12,20	36,40	12,76

Fonte: Autoria Própria

O número de espiras de L_1 é definido pela equação (275).

$$N_{espiras} = \frac{(L_1 \cdot I_{L1pico})}{B \cdot A_e} = 27 \quad (275)$$

O entreferro do indutor L_1 é calculado pela equação (276)

$$l_{entreferro} = \frac{(N_{espiras}^2 \cdot \mu_o \cdot A_e)}{2 \cdot L_1} \cdot 10^{-2} = 8,916cm \quad (276)$$

O valor calculado é referente a metade do comprimento total do entreferro, pois se trata de um núcleo do tipo E-E.

A seção do condutor é dada pela equação (277)

$$S_{fio} = \frac{I_{L1eficaz}}{J_o} = 0,01cm \quad (277)$$

Devido a disponibilidade em laboratório optou-se pelo condutor de fio Litz que tem uma bitola igual a $0,01cm^2$ e como a seção do condutor calculado é maior que a seção do condutor especificado é necessário associar condutores em paralelo afim de que se possa conduzir a corrente sem superaquecimento dos fios condutores. O número de condutores é obtido pela equação (278).

$$n_{condutores} = \frac{I_{L1eficaz}}{S_{fio} \cdot J_o} = 2 \quad (278)$$

A última etapa no projeto físico de um indutor é verificar a possibilidade de execução e, se esta é menor que 1 ($u < 1$) a janela mínima acomodará os enrolamentos do indutor de forma adequada.

$$u = \frac{(N_{espiras} \cdot n_{condutores} \cdot S_{fio})}{k \cdot A_w} = 0,71 \quad (279)$$

8.1.2 DIMENSIONAMENTO DO INDUTOR DE SAÍDA

A corrente de pico no indutor de saída (L_2) é apresentada na equação abaixo:

$$I_{L2pico} = 8A \quad (280)$$

A corrente eficaz no indutor de saída é definida pela equação (281):

$$I_{L1eficaz} = I_{L2} \sqrt{1 + \left(\frac{1}{3}\right) \cdot \left(\frac{\Delta I_{L2}}{I_{L2}}\right)^2} = 4,89A \quad (281)$$

O núcleo magnético a ser utilizado é definido pelo produto das áreas A_e e A_w que corresponde a AP apresentado na equação (282).

$$AP = \frac{(L_2 \cdot I_{L2pico} \cdot I_{L1eficaz})}{k_1 \cdot B_1 \cdot J_o} = 0,447cm^4 \quad (282)$$

Consultando a Tabela 15 optou-se pelo núcleo de ferrite EE/30-14 para a construção do indutor de saída L_2 .

O número de espiras de L_2 é definido pela equação (283).

$$N_{espiras} = \frac{(L_2 \cdot I_{L2pico})}{B1 \cdot A_e} = 13 \quad (283)$$

O entreferro do indutor L_2 é calculado pela equação (284)

$$l_{entreferro} = \frac{(N_{espiras}^2 \cdot \mu_o \cdot A_e)}{2 \cdot L_2} \cdot 10^{-2} = 7,839cm \quad (284)$$

O valor calculado é referente a metade do comprimento total do entreferro, pois se trata de um núcleo do tipo E-E.

A seção do condutor é dada pela equação (285)

$$S_{fio} = \frac{I_{L2eficaz}}{J_o} = 0,01cm \quad (285)$$

Devido a disponibilidade em laboratório optou-se pelo condutor de fio Litz que tem uma bitola igual a $0,01cm^2$ e como a seção do condutor calculado é maior que a seção do condutor especificado é necessário associar condutores em paralelo afim de que se possa conduzir a corrente sem superaquecimento dos fios condutores. O número de condutores é obtido pela equação (286).

$$n_{condutores} = \frac{I_{L1eficaz}}{S_{fio} \cdot J_o} = 2 \quad (286)$$

A última etapa no projeto físico de um indutor é verificar a possibilidade de execução e, se esta é menor que 1 ($u < 1$) a janela mínima acomodará os enrolamentos do indutor de forma adequada.

$$u = \frac{(N_{espiras} \cdot n_{condutores} \cdot S_{fio})}{k1 \cdot A_w} = 0,66 \quad (287)$$

8.2 DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO ZVRT COM ACOPLAMENTO MAGNÉTICO SÉRIE E CÉLULA MULTIPLICADORA DE TENSÃO

Esta seção é destinada ao dimensionamento do indutor de entrada e do acoplamento magnético série do conversor proposto. Os parâmetros utilizados na construção dos elementos

magnéticos são apresentados na Tabela 16. Os valores de indutância do indutor de entrada e do acoplamento magnético série são definidos na Tabela 7.

Tabela 16 - Dimensionamento indutores

Parâmetros	Valor
Densidade máxima de corrente (J_o)	$350 \frac{A}{cm^2}$
Densidade de fluxo magnético (B)	0,20 T
Densidade de fluxo magnético (B_1)	0,13 T
Frequência (f_s)	100 kHz
Fator de ocupação (k)	0,7
Fator de ocupação (k_1)	0,5

Fonte: Autoria Própria

8.2.1 DIMENSIONAMENTO DO INDUTOR DE ENTRADA

A corrente de pico no indutor de entrada (L_1) é igual a corrente média de entrada adicionada da ondulação de corrente, logo:

$$I_{L1pico} = I_{L1max} = 8,12A \quad (288)$$

A corrente eficaz no indutor de entrada é definida pela equação (289):

$$I_{L1eficaz} = I_{L1} \sqrt{1 + \left(\frac{1}{3}\right) \cdot \left(\frac{\Delta I_{L1}}{I_{L1}}\right)^2} = 7,122A \quad (289)$$

O núcleo magnético a ser utilizado é definido pelo produto das áreas A_e e A_w que corresponde a AP apresentado na equação (290).

$$AP = \frac{(L_1 \cdot I_{L1pico} \cdot I_{L1eficaz})}{k \cdot B \cdot J_o} = 1,103cm^4 \quad (290)$$

Consultando a Tabela 17 optou-se pelo núcleo de ferrite EE/42-15 para a construção do indutor de entrada L_1 .

Tabela 17 - Dimensões de núcleos de ferrite

Núcleo	$A_e[cm^2]$	$A_w[cm^2]$	$l_t[cm]$	$V_e[cm^3]$	$A_e \cdot A_w[cm^4]$
EE-20	0,312	0,26	3,80	1,34	0,08
EE-30/07	0,600	0,80	5,60	4,00	0,48
EE-30/14	1,200	0,85	6,70	8,00	1,02
EE-42/15	1,810	1,57	8,70	17,60	2,84
EE-42/20	2,400	1,57	10,50	23,30	3,76
EE-55	3,540	2,50	11,60	42,50	8,85
EE-65/13	2,660	4,80	12,20	36,40	12,76

Fonte: Autoria Própria

O número de espiras de L_1 é definido pela equação (291).

$$N_{espiras} = \frac{(L_1 \cdot I_{L1\text{pico}})}{B \cdot A_e} = 21 \quad (291)$$

O entreferro do indutor L_1 é calculado pela equação (292)

$$l_{entreferro} = \frac{(N_{espiras}^2 \cdot \mu_o \cdot A_e)}{2 \cdot L_1} \cdot 10^{-2} = 4,837\text{cm} \quad (292)$$

O valor calculado é referente a metade do comprimento total do entreferro, pois se trata de um núcleo do tipo E-E.

A seção do condutor é dada pela equação (293)

$$S_{fio} = 0,01\text{cm}^2 \quad (293)$$

Devido a disponibilidade em laboratório optou-se pelo condutor de fio Litz que tem uma bitola igual a $0,01\text{cm}^2$ e como a seção do condutor calculado é maior que a seção do condutor especificado é necessário associar condutores em paralelo afim de que se possa conduzir a corrente sem superaquecimento dos fios condutores. O número de condutores é obtido pela equação (294).

$$n_{condutores} = \frac{I_{L1\text{eficaz}}}{S_{fio} \cdot J_o} = 2 \quad (294)$$

A última etapa no projeto físico de um indutor é verificar a possibilidade de execução

e, se esta é menor que 1 ($u < 1$) a janela mínima acomodará os enrolamentos do indutor de forma adequada.

$$u = \frac{(N_{\text{espiras}} \cdot n_{\text{condutores}} \cdot S_{\text{fio}})}{k \cdot A_w} = 0,55 \quad (295)$$

8.2.2 DIMENSIONAMENTO DOS INDUTORES ACOPLADOS

Para o cálculo do enrolamento primário e secundário são considerados os seguintes parâmetros obtidos por simulação:

$$\begin{aligned} I_{LpEficaz} &= 3,53 \\ I_{LpPico} &= 6,8A \\ I_{LsEficaz} &= 1,77A \\ I_{LsPico} &= 3,61A \end{aligned}$$

O núcleo magnético a ser utilizado no acoplamento magnético série é definido pelo produto das áreas do núcleo, conforme destacado na equação abaixo.

$$AP_{\text{acoplamento}} = \frac{(L_p \cdot I_{Lppico} \cdot I_{Lpeficaz})}{k \cdot B1 \cdot J_o} + \frac{(L_s \cdot I_{Lspico} \cdot I_{Lseficaz})}{k \cdot B1 \cdot J_o} = 1,119 \text{cm}^4 \quad (296)$$

Consultando a Tabela 17 optou-se pelo núcleo de ferrite EE/42-15 para a construção do acoplamento magnético série.

O número de espiras do primário (L_p) do acoplamento magnético série é definido pela equação (297).

$$N_{\text{espirasprimario}} = \frac{(L_p \cdot I_{Lppico})}{B1 \cdot A_{\text{eps}}} = 15 \quad (297)$$

Já o número de espiras do secundário do acoplamento magnético série é o produto entre a relação de transformação e o número de espiras do primário definido pela equação (298).

$$N_{\text{espirassecondario}} = N_{\text{espirasprimario}} \cdot n = 30 \quad (298)$$

O entreferro do acoplamento magnético série é calculado pela equação (299).

$$l_{entreferro} = \frac{\left(N_{espirasprimario}^2 \cdot \mu_o \cdot A_{eps}\right)}{2 \cdot L_1} \cdot 10^{-2} = 4,982cm \quad (299)$$

A seção dos condutores primário e secundário são dadas pelas equações (300) e (301), portanto:

$$n_{condutoresprimario} = \frac{I_{Lpeficaz}}{J_o \cdot S_{fio}} = 1 \quad (300)$$

$$n_{condutoressecundario} = \frac{I_{Lseficaz}}{J_o \cdot S_{fio}} = 1 \quad (301)$$

Sabendo que:

$$S_{fio} = 0,01cm^2 \quad (302)$$

É utilizado o condutor de fio Litz utilizado no acoplamento magnético que tem bitola igual a $0,01cm^2$, sendo utilizado tal condutor para mitigação do efeito pelicular em altas frequências, pois o campo magnético total age igualmente em todos os cabos e a corrente fica uniformemente distribuída entre eles.

A possibilidade de execução é definida pela equação (303)

$$u = \frac{\left(S_{fioprimario} \cdot N_{espirasprimario} + S_{fiosecundario} \cdot N_{espirassecundario}\right)}{k_1 \cdot A_{w2p2s}} = 0,57 \quad (303)$$

8.3 DIMENSIONAMENTO DOS INDUTORES - CONVERSOR SEPIC MODIFICADO COM ACOPLAMENTO MAGNÉTICO SÉRIE E *SNUBBER* NÃO DISSIPATIVO COM CONEXÃO DIFERENCIAL

Esta seção é destinada ao dimensionamento dos indutores de entrada e do acoplamento magnético série do conversor proposto. Os parâmetros utilizados na construção dos elementos magnéticos são apresentados na Tabela 18. Os valores de indutância do indutor de entrada e do acoplamento magnético série são definidos na Tabela 10.

Tabela 18 - Dimensionamento indutores

Parâmetros	Valor
Densidade máxima de corrente (J_o)	$300 \frac{A}{cm^2}$
Densidade de fluxo magnético (B)	0,30 T
Densidade de fluxo magnético (B_1)	0,13 T
Frequência (f_s)	100 kHz
Fator de ocupação (k)	0,6
Fator de ocupação (k1)	0,5

Fonte: Autoria Própria

8.3.1 DIMENSIONAMENTO DO INDUTOR DE ENTRADA

A corrente de pico nos indutores de entrada (L_{1a} e L_{1b}) é igual a corrente média de entrada adicionada da ondulação de corrente, logo:

$$I_{L1apico} = I_{L1bpico} = I_{L1max} = 8,07A \quad (304)$$

A corrente eficaz no indutor de entrada é definida pela equação (305):

$$I_{L1aefficaz} = I_{L1beficaz} = I_{L1} \sqrt{1 + \left(\frac{1}{3}\right) \cdot \left(\frac{\Delta I_{L1}}{I_{L1}}\right)^2} = 7,122A \quad (305)$$

O núcleo magnético a ser utilizado é definido pelo produto das áreas A_e e A_w que corresponde a AP apresentado na equação (306).

$$AP = \frac{(L_1 \cdot I_{L1pico} \cdot I_{L1eficaz})}{k \cdot B \cdot J_o} = 0,971cm^4 \quad (306)$$

Consultando a Tabela 19 optou-se pelo núcleo de ferrite EE/42-20 para a construção dos indutores de entrada L_{1a} e L_{1b} .

Tabela 19 - Dimensões de núcleos de ferrite

Núcleo	$A_e[cm^2]$	$A_w[cm^2]$	$l_t[cm]$	$V_e[cm^3]$	$A_e \cdot A_w[cm^4]$
EE-20	0,312	0,26	3,80	1,34	0,08
EE-30/07	0,600	0,80	5,60	4,00	0,48
EE-30/14	1,200	0,85	6,70	8,00	1,02
EE-42/15	1,810	1,57	8,70	17,60	2,84
EE-42/20	2,400	1,57	10,50	23,30	3,76
EE-55	3,540	2,50	11,60	42,50	8,85
EE-65/13	2,660	4,80	12,20	36,40	12,76

Fonte: Autoria Própria

O número de espiras de L_1 é definido pela equação (307).

$$N_{espiras} = \frac{(L_1 \cdot I_{L1\text{pico}})}{B \cdot A_e} = 10 \quad (307)$$

O entreferro do indutor L_1 é calculado pela equação (308)

$$l_{entreferro} = \frac{(N_{espiras}^2 \cdot \mu_o \cdot A_e)}{2 \cdot L_1} \cdot 10^{-2} = 1,653cm \quad (308)$$

O valor calculado é referente a metade do comprimento total do entreferro, pois se trata de um núcleo do tipo E-E.

A seção do condutor é dada pela equação (309)

$$S_{fio} = 0,01cm^2 \quad (309)$$

Devido a disponibilidade em laboratório optou-se pelo condutor de fio Litz que tem uma bitola igual a $0,01cm^2$ e como a seção do condutor calculado é maior que a seção do condutor especificado é necessário associar condutores em paralelo afim de que se possa conduzir a corrente sem superaquecimento dos fios condutores. O número de condutores é obtido pela equação (310).

$$n_{condutores} = \frac{I_{L1\text{eficaz}}}{S_{fio} \cdot J_o} = 2 \quad (310)$$

A última etapa no projeto físico de um indutor é verificar a possibilidade de execução

e, se esta é menor que 1 ($u < 1$) a janela mínima acomodará os enrolamentos do indutor de forma adequada.

$$u = \frac{(N_{\text{espiras}} \cdot n_{\text{condutores}} \cdot S_{\text{fio}})}{k \cdot A_w} = 0,32 \quad (311)$$

8.3.2 DIMENSIONAMENTO DOS INDUTORES ACOPLADOS

Para o cálculo do enrolamento primário e secundário são considerados os seguintes parâmetros obtidos por simulação:

$$I_{LpEficaz} = 4,38A$$

$$I_{LpPico} = 6,45A$$

$$I_{LsEficaz} = 3,07A$$

$$I_{LsPico} = 4,52A$$

O núcleo magnético a ser utilizado no acoplamento magnético série é definido pelo produto das áreas do núcleo, conforme apresentado na equação abaixo.

$$AP_{\text{acoplamento}} = \frac{(L_p \cdot I_{Lppico} \cdot I_{Lpeficaz})}{k1 \cdot B1 \cdot J_o} + \frac{(L_s \cdot I_{Lspico} \cdot I_{Lseficaz})}{k1 \cdot B1 \cdot J_o} = 4,308cm^4 \quad (312)$$

Consultando a Tabela 19 optou-se pelo núcleo de ferrite EE-55 para a construção do acoplamento magnético série.

O número de espiras do primário (L_p) do acoplamento magnético série é definido pela equação (313).

$$N_{\text{espirasprimario}} = \frac{(L_p \cdot I_{Lppico})}{B1 \cdot A_{eps}} = 21 \quad (313)$$

Já o número de espiras do secundário do acoplamento magnético série é o produto entre a relação de transformação e o número de espiras do primário definido pela equação (314).

$$N_{\text{espirassecundario}} = N_{\text{espirasprimario}} \cdot n = 31 \quad (314)$$

O entreferro do acoplamento magnético série é calculado pela equação (315).

$$l_{entreferro} = \frac{(N_{espirasprimario}^2 \cdot \mu_o \cdot A_{eps})}{2 \cdot L_1} \cdot 10^{-2} = 6,554cm \quad (315)$$

A seção dos condutores primário e secundário são dadas pelas equações (316) e (317), portanto:

$$S_{fio,primario} = \frac{I_{Lpeficaz}}{J_o \cdot S_{fio}} \quad (316)$$

$$S_{fio,secundario} = \frac{I_{Lseficaz}}{J_o \cdot S_{fio}} \quad (317)$$

Sabendo que:

$$S_{fio} = 0,01cm^2 \quad (318)$$

É utilizado o condutor de fio Litz utilizado no acoplamento magnético que tem bitola igual a $0,01cm^2$, sendo utilizado tal condutor para mitigação do efeito pelicular em altas frequências, pois o campo magnético total age igualmente em todos os cabos e a corrente fica uniformemente distribuída entre eles.

A possibilidade de execução é definida pela equação (319)

$$u = \frac{(S_{fio,primario} \cdot N_{espirasprimario} + S_{fio,secundario} \cdot N_{espirassecundario})}{k_1 \cdot A_{w2p2s}} = 0,58 \quad (319)$$