

**UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

GIORDANO LUIGI SCHIAVON

**CONVERSORES CC-CC DE ALTO GANHO UTILIZANDO
INDUTORES ACOPLADOS, CÉLULAS MULTIPLICADORAS DE
TENSÃO E CAPACITORES COMUTADOS**

DISSERTAÇÃO

PONTA GROSSA

2022

GIORDANO LUIGI SCHIAVON

**CONVERSORES CC-CC DE ALTO GANHO UTILIZANDO
INDUTORES ACOPLADOS, CÉLULAS MULTIPLICADORAS DE
TENSÃO E CAPACITORES COMUTADOS**

**High step-up self-clamped DC-DC converters with coupled inductors,
multiplier cells and switched capacitors**

Dissertação apresentada como requisito para
obtenção do grau de Mestre em engenharia
elétrica, do Programa de Pós-Graduação
em engenharia elétrica, da Universidade
Tecnológica Federal do Paraná (UTFPR).

Orientador: Prof. Dr. Claudinor Bitencourt
Nascimento

PONTA GROSSA

2022



[4.0 Internacional](https://creativecommons.org/licenses/by-nc-sa/4.0/)

Esta licença permite remixe, adaptação e criação a partir do trabalho, para fins não comerciais, desde que sejam atribuídos créditos ao(s) autor(es) e que licenciem as novas criações sob termos idênticos.

Conteúdos elaborados por terceiros, citados e referenciados nesta obra não são cobertos pela licença.



**Ministério da Educação
Universidade Tecnológica Federal do Paraná
Campus Ponta Grossa**



GIORDANO LUIGI SCHIAVON

**CONVERSORES CC-CC DE ALTO GANHO UTILIZANDO INDUTORES ACOPLADOS, CÉLULAS
MULTIPLICADORAS DE TENSÃO E CAPACITORES COMUTADOS**

Trabalho de pesquisa de mestrado apresentado como requisito para obtenção do título de Mestre Em Engenharia Elétrica da Universidade Tecnológica Federal do Paraná (UTFPR). Área de concentração: Controle E Processamento De Energia.

Data de aprovação: 06 de Julho de 2022

Dr. Claudinor Bitencourt Nascimento, Doutorado - Universidade Tecnológica Federal do Paraná

Dr. Eloi Agostini Junior, Doutorado - Universidade Tecnológica Federal do Paraná

Me. Zito Palhano Da Fonseca, Mestrado - Universidade Estadual de Ponta Grossa (Uepg)

Documento gerado pelo Sistema Acadêmico da UTFPR a partir dos dados da Ata de Defesa em 06/07/2022.

AGRADECIMENTOS

Este trabalho não teria sido realizado sem a ajuda de diversas pessoas e instituições às quais agora presto homenagem e agradeço. Peço desculpas por não ser possível citar todas nestas linhas mas com certeza todas estão em meus pensamentos e têm minha total consideração.

Dedico, então, à minha família, pelo carinho, incentivo, total apoio e por ter se mostrado um sólido alicerce no qual tive amparo em todos os momentos da minha vida. Estendo também aos bons amigos e à minha companheira Fernanda, importantes apoiadores nesta jornada.

Ao meu orientador, Prof. Dr. Claudinor Bitencourt Nascimento, que se mostrou presente em todos os momentos de dúvidas e dificuldades e foi fundamental para o desenvolvimento deste trabalho. Também ao Prof. Dr. Eloi Agostini Junior, importantíssimo durante o desenvolvimento deste estudo.

A todos os professores e colegas do departamento de Engenharia Elétrica da UTFPR-Ponta Grossa, que ajudaram de forma direta e indireta em minha formação.

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

A todos, meus sinceros agradecimentos!

RESUMO

SCHIAVON, Giordano Luigi. **Conversores CC-CC de alto ganho utilizando indutores acoplados, células multiplicadoras de tensão e capacitores comutados**. 2022. 110 f. Dissertação (Mestrado em engenharia elétrica) – Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2022.

De modo a enfrentar mudanças climáticas e promover o desenvolvimento sustentável, as técnicas utilizadas para a geração de energia elétrica têm sido aprimoradas e, por vezes, reinventadas. Assim, o avanço da geração de energia elétrica através de recursos renováveis como combustíveis não-fósseis e energia solar se torna um grande aliado. Estas fontes, entretanto, geralmente geram tensões baixas e de característica contínua, divergindo do padrão de energia em corrente alternada recebido para o consumo em indústrias e também para o público doméstico. Para compatibilizar esses níveis de tensão gerados, levanto em conta fatores técnicos e econômicos, se faz necessário o processamento de energia garantindo baixo custo e alto rendimento. Durante o desenvolvimento deste trabalho, são apresentadas duas topologias de conversores chaveados auto grampeados, de alto ganho e rendimento, capazes de elevar os níveis CC gerados pelas fontes primárias de energia a níveis compatíveis para o uso em aplicações CC ou para processamentos posteriores, especialmente para a criação de um barramento CC para viabilizar a inversão CC-CA necessária para suprir a demanda da maioria das aplicações atuais. Nestas topologias são empregadas técnicas de elevação de tensão através do uso de indutores acoplados em conjunto com células multiplicadoras de tensão e capacitores comutados. Também é realizada a modelagem matemática dos sistemas em regime permanente, descrição das etapas de funcionamento dos circuitos propostos, simulação computacional e apresentação dos resultados encontrados através da implementação prática das topologias propostas. As simulações e implementação dos protótipos são realizadas para uma potência processada de 400 W e tensões de entrada e saída de 48 V e 400 V, respectivamente, de modo que sejam compatíveis para a utilização em conjunto com diversos painéis fotovoltaicos atuais. A frequência de comutação dos interruptores adotada é de 100 kHz, contribuindo com a redução de volume e peso dos elementos magnéticos.

Palavras-chave: Conversor CC-CC. Alto ganho. Indutores acoplados. Células multiplicadoras de tensão. Capacitores comutados.

ABSTRACT

SCHIAVON, Giordano Luigi. **High step-up DC-DC converters using coupled inductors, multiplier cells and switched capacitors**. 2022. 110 p. Dissertation (Master's Degree in Master Degree in Electrical Engineering) – Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2022.

In order to face climate change and promote sustainable development, the techniques used to generate electricity have been improved and sometimes reinvented. Thus, the advancement of electricity generation through renewable resources such as non-fossil fuels and solar energy becomes a great ally. These sources, however, generally generate low and continuous voltages, different from the standard of energy in alternating current received for consumption in industries and also for the domestic public. To make these generated voltage levels compatible, taking into account technical and economic factors, an energy processing is necessary ensuring low cost and high efficiency. During the development of this work, two topologies of switching self-clamped converters with high gain and efficiency are presented, capable of step-up the DC levels generated by the primary energy sources to compatible levels for use in DC applications or further processing, especially to create a DC bus to enable the DC-AC conversion necessary to supply the demand of most of the current applications. In these topologies, voltage boost techniques are obtained by the use of coupled inductors with voltage multiplier cells and switched capacitors. The mathematical modeling of steady-state systems is also presented, as well as description of the operating stages of the proposed circuits, computer simulation and presentation of the results found through the practical implementation of the proposed topologies. The simulations and implementation of the prototypes are carried out for a processed power of 400 W and input and output voltages of 48 V and 400 V, respectively, so that they are compatible for use in most of current photovoltaic panels. The switching frequency adopted is 100 kHz, contributing to the reduction of volume and weight of the magnetic elements.

Keywords: DC-DC converters. high step-up. Coupled inductors. Voltage multiplier cells. Switched capacitors.

LISTA DE ILUSTRAÇÕES

Figura 1 – Estrutura típica de um sistema fotovoltaico	15
Figura 2 – Conversor <i>boost</i> clássico	16
Figura 3 – Conversor <i>boost interleaved</i>	16
Figura 4 – Conversor <i>boost interleaved ZCS-ZVS</i>	17
Figura 5 – Células multiplicadoras de tensão	18
Figura 6 – Conversor de alto ganho com reduzido estresse de tensão	18
Figura 7 – Conversor de alto ganho com célula multiplicadora de tensão híbrida assimétrica	19
Figura 8 – Conversor de alto ganho empregando indutor acoplado	20
Figura 9 – Conversor auto grampeado de alto ganho empregando indutor acoplado	20
Figura 10 – Conversor <i>boost-flyback</i>	21
Figura 11 – Conversor de alto ganho auto grampeado	21
Figura 12 – Conversor de alto ganho para implementação na geração distribuída	22
Figura 13 – Células de capacitores chaveados	23
Figura 14 – Conversor elevador-abaixador Cuk Híbrido	23
Figura 15 – Conversor boost utilizando célula de capacitores chaveados e indutor acoplado	24
Figura 16 – Topologia Proposta	27
Figura 17 – Etapas de Operação	29
Figura 18 – Principais formas de onda em regime permanente	30
Figura 19 – Ganho de tensão dos capacitores C_k e C_1	34
Figura 20 – Ganho de tensão do sistema	36
Figura 21 – Ganho de tensão do Capacitor C_2	37
Figura 22 – Ganho de tensão do Capacitor C_3	38
Figura 23 – Circuito equivalente da entrada em condução da célula de capacitores chaveados	40
Figura 24 – Curvas características do painel Canadian Solar CS1U-400	49
Figura 25 – Circuito Simulado	52
Figura 26 – Razão Cíclica	52
Figura 27 – Tensões de saída e de entrada	53
Figura 28 – Correntes médias de saída e de entrada	53
Figura 29 – Correntes I_{Lm} e I_{Lk}	54
Figura 30 – Corrente e Tensão no diodo D_1	55
Figura 31 – Corrente e Tensão no diodo D_2	55
Figura 32 – Corrente e Tensão no diodo D_3	55
Figura 33 – Corrente e Tensão no diodo D_k	55
Figura 34 – Corrente e Tensão no interruptor S	56
Figura 35 – Variação de tensão no capacitor C_k	57
Figura 36 – Variação de tensão no capacitor C_1	57
Figura 37 – Variação de tensão no capacitor C_2	57
Figura 38 – Variação de tensão no capacitor C_3	57
Figura 39 – Rendimento do sistema para $V_{in} = 48$ V	59
Figura 40 – Rendimento do sistema para $V_{in} = 48$ V	60
Figura 41 – Rendimento do sistema para $V_{in} = 25$ V e 40 V	60
Figura 42 – Protótipo implementado	61
Figura 43 – Valores médios das tensões e correntes de entrada e saída	62
Figura 44 – Valores médios dos capacitores C_k e C_1	62

Figura 45 – Valores médios dos capacitores C_2 e C_3	63
Figura 46 – <i>Ripple</i> dos capacitores C_k , C_1 , C_2 e C_3	63
Figura 47 – Corrente no primário do indutor acoplado	64
Figura 48 – Corrente e tensão de bloqueio do interruptor S	65
Figura 49 – Corrente e tensão de bloqueio do diodo D_k	65
Figura 50 – Corrente e tensão de bloqueio do diodo D_1	66
Figura 51 – Corrente e tensão de bloqueio do diodo D_2	67
Figura 52 – Corrente e tensão de bloqueio do diodo D_3	67
Figura 53 – Rendimento do conversor para $V_{in}= 48$ V e P_o variável	68
Figura 54 – Rendimento do conversor para V_{in} variável e $P_o =400$ W	68
Figura 55 – Rendimento do conversor para V_{in} e P_o variáveis	69
Figura 56 – Topologia Proposta	70
Figura 57 – Etapas de Operação	72
Figura 58 – Formas de onda	73
Figura 59 – Ganho de tensão do Capacitor C_1	75
Figura 60 – Ganho de tensão do Capacitor C_2	76
Figura 61 – Ganho de tensão do Capacitor C_3	77
Figura 62 – Ganho de tensão do sistema	77
Figura 63 – Circuito simulado	88
Figura 64 – Razão cíclica	89
Figura 65 – Correntes médias de entrada e saída	89
Figura 66 – Tensões de entrada e saída	89
Figura 67 – Correntes de entrada e da indutância magnetizante	90
Figura 68 – Tensão e corrente do diodo D_1	91
Figura 69 – Tensão e corrente do diodo D_2	91
Figura 70 – Tensão e corrente do diodo D_3	92
Figura 71 – Tensão e corrente do interruptor S	92
Figura 72 – Tensão do capacitor C_1	92
Figura 73 – Tensão do capacitor C_2	93
Figura 74 – Tensão do capacitor C_3	93
Figura 75 – Rendimento do sistema	95
Figura 76 – Perdas percentuais do sistema	96
Figura 77 – Rendimento do sistema para $V_{in}= 25$ V e 40V	96
Figura 78 – Protótipo implementado	97
Figura 79 – Valores médios das tensões e correntes de entrada e saída	98
Figura 80 – Valores médios dos capacitores C_1 , C_2 e C_3	98
Figura 81 – <i>Ripple</i> de tensão dos capacitores C_1 , C_2 e C_3	99
Figura 82 – Corrente no primário do indutor acoplado	99
Figura 83 – Corrente e tensão de bloqueio do interruptor S	100
Figura 84 – Corrente e tensão de bloqueio do diodo D_1	100
Figura 85 – Corrente e tensão de bloqueio do diodo D_2	101
Figura 86 – Corrente e tensão de bloqueio do diodo D_3	101
Figura 87 – Rendimento do conversor para $V_{in}= 48$ V e P_o variável	102
Figura 88 – Rendimento do conversor para V_{in} variável e $P_o =400$ W	102
Figura 89 – Rendimento do conversor para V_{in} e P_o variáveis	103

LISTA DE TABELAS

Tabela 1 – Resistências $R_{DS(on)}$ dos MOSFETs de acordo com a tensão máxima V_{DS}	16
Tabela 2 – Comparativo entre as principais topologias levantadas	24
Tabela 3 – Requisitos de projeto	49
Tabela 4 – Parâmetros e componentes calculados	51
Tabela 5 – Esforços de tensão e corrente dos componentes	51
Tabela 6 – Comparativo entre os resultados calculados e simulados	58
Tabela 7 – Componentes utilizados	61
Tabela 8 – Requisitos de projeto	86
Tabela 9 – Esforços de tensão e corrente dos componentes	87
Tabela 10 – Parâmetros e componentes calculados	88
Tabela 11 – Comparativo entre os resultados calculados e simulados	94
Tabela 12 – Componentes utilizados	97

LISTA DE ABREVIATURAS, SIGLAS E ACRÔNIMOS

ABREVIATURAS

D	Razão cíclica
$iL_k(t)$	Corrente instantânea da indutância de dispersão do indutor acoplado L_k
$iL_m(t)$	Corrente instantânea da indutância magnetizante do indutor acoplado L_m
$iL_p(t)$	Corrente instantânea do enrolamento primário do indutor acoplado
$iL_s(t)$	Corrente instantânea do enrolamento secundário do indutor acoplado
$iD_1(t)$	Corrente instantânea do diodo D_1
$iD_2(t)$	Corrente instantânea do diodo D_2
$iD_3(t)$	Corrente instantânea do diodo D_3
$iD_k(t)$	Corrente instantânea do diodo D_k
$i_o(t)$	Corrente instantânea de saída
$i_S(t)$	Corrente instantânea do interruptor S
I_S	Corrente média do interruptor S
I_{D1}	Corrente média do diodo D_1
I_{D2}	Corrente média do diodo D_2
I_{D3}	Corrente média do diodo D_3
I_{Dk}	Corrente média do diodo Dk
I_{in}	Corrente média de entrada
I_o	Corrente média de saída
VC_1	Tensão média do capacitor C_1
VC_2	Tensão média do capacitor C_2
VC_3	Tensão média do capacitor C_3
VC_k	Tensão média do capacitor Ck
VD_{1max}	Tensão máxima do diodo D_1
VD_{2max}	Tensão máxima do diodo D_2
VD_{3max}	Tensão máxima do diodo D_3
VD_{kmax}	Tensão máxima do diodo Dk
V_{DSmax}	Tensão máxima dreno-fonte do interruptor S
I_{SRMS}	Corrente eficaz do interruptor S
I_{D1RMS}	Corrente eficaz do diodo D_1
I_{D2RMS}	Corrente eficaz do diodo D_2
I_{D3RMS}	Corrente eficaz do diodo D_3
I_{Dk}	Corrente eficaz do diodo Dk
I_{LP}	Corrente eficaz do enrolamento primário do indutor acoplado
I_{LS}	Corrente eficaz do enrolamento secundário do indutor acoplado

V_{Lp}	Tensão eficaz do enrolamento primário do indutor acoplado
V_{Ls}	Tensão eficaz do enrolamento secundário do indutor acoplado
Δt_1	Intervalo de tempo t_1
Δt_2	Intervalo de tempo t_2
Δt_3	Intervalo de tempo t_3
Δt_4	Intervalo de tempo t_4
Δi_{Lm}	<i>Ripple</i> da corrente magnetizante do indutor acoplado
ΔV_{C_1}	<i>Ripple</i> da tensão do capacitor C_1
ΔV_{C_2}	<i>Ripple</i> da tensão do capacitor C_2
ΔV_{C_3}	<i>Ripple</i> da tensão do capacitor C_3
ΔV_{C_k}	<i>Ripple</i> da tensão do capacitor C_k

SIGLAS

CC	Corrente contínua
CA	Corrente alternada
MPPT	<i>Maximum power point tracker</i>
ZCS	<i>Zero current switching</i>
ZVS	<i>Zero voltage switching</i>
ESR	<i>Equivalent series resistance</i>

SUMÁRIO

1	INTRODUÇÃO	12
1.1	ORGANIZAÇÃO DO TRABALHO	14
2	REVISÃO DA LITERATURA	15
3	CONVERSORES DE ELEVADO GANHO EMPREGANDO CÉLULAS COM CAPACITORES COMUTADOS E MULTIPLICADORAS DE TENSÃO	27
3.1	OPERAÇÃO EM REGIME PERMANENTE	28
3.2	MODELO MATEMÁTICO ESTÁTICO DO CONVERSOR CC-CC . .	31
3.2.1	Equações temporais e esforços nos componentes	41
3.2.2	Cálculo das capacitâncias	47
3.3	METODOLOGIA DE PROJETO	48
3.3.1	Resultados de Simulação	51
3.4	RESULTADOS EXPERIMENTAIS	61
4	CONVERSOR EMPREGANDO CÉLULA MULTIPLICADORA DE TENSÃO	70
4.1	OPERAÇÃO EM REGIME PERMANENTE	71
4.2	MODELO MATEMÁTICO ESTÁTICO DO CONVERSOR CC-CC . .	73
4.2.1	Equações temporais e esforços nos componentes	79
4.2.2	Cálculo das Capacitâncias	85
4.3	METODOLOGIA DE PROJETO	86
4.3.1	Resultados de Simulação	88
4.4	RESULTADOS EXPERIMENTAIS	96
5	CONCLUSÕES	104
	REFERÊNCIAS	106
	APÊNDICES	109
	APÊNDICE A – RESOLUÇÃO DAS VARIÁVEIS EXTENSAS	110

1 INTRODUÇÃO

Para enfrentar as mudanças climáticas e promover o desenvolvimento sustentável, a transição energética é hoje uma questão de fundamental importância para economia e sociedade, capaz de impulsionar o rápido desenvolvimento de energias renováveis, a conservação de energia, redução de emissões, eletrificação e tecnologias de gestão inteligente (LI *et al.*, 2021).

Neste sentido, segundo (HEGEDUS; LUQUE, 2010), entre a ampla gama de fontes de energias renováveis existentes, a energia solar fotovoltaica é considerada como a mais limpa e segura para gerar eletricidade. As fontes renováveis de energia possuem a característica de serem repostas imediatamente pela natureza, como por exemplo, potenciais hidráulicos, eólicos, biomassa, radiação solar, entre outras. O mesmo não ocorre com as fontes não renováveis, especialmente com os combustíveis fósseis, os quais exigem um horizonte de tempo geológico para sua reposição e, portanto, não se projetam como tecnologias atrativas (GOLDEMBERG; LUCON, 2007).

Quanto às questões tecnológicas e recursos atrelados à geração energética nas mais diversas formas, ao se analisar o tema sob a ótica da sustentabilidade ambiental pode-se dizer que é possível classificá-las em dois grandes grupos: gerações renováveis e não renováveis. Esta diferenciação se dá através da análise dos recursos naturais utilizados em função da sua capacidade de esgotamento (SENHORAS *et al.*, 2009).

Logo, protagoniza nesse cenário o sistema fotovoltaico, que conceitua-se como um sistema de potência que compreende uma sequência de componentes interconectados que trabalham juntos para converter a energia solar em eletricidade, utilizar a energia gerada, armazená-la ou invertê-la (SHUBBAK, 2019).

A energia solar pode ser convertida em energia elétrica direta ou indiretamente. De maneira indireta, pode-se citar a geração heliotérmica, na qual os raios solares são captados — através de calhas e discos parabólicos ou torres solares, por exemplo — e acumulados em pontos estratégicos para aquecimento de um determinado fluido visando a produção de vapor de alta pressão. Após esse processo, o vapor é utilizado como força motriz na movimentação de turbinas que, quando acopladas a geradores, são capazes de gerar energia elétrica. Tal modo de geração, ainda emergente, já é utilizado ao redor do mundo. Segundo dados da *Solar Power and Chemical Energy Systems* (SOLARPACES, 2021), a capacidade mundial já instalada acumulada no mês de setembro de 2021 chega a 6128 MW.

De maneira direta existe a geração de energia elétrica através de dispositivos fotovoltaicos, fenômeno observado primeiramente por Bequerel em meados de 1839 (MOLLER, 1993), no qual uma tensão fotovoltaica foi obtida através da ação da luz solar sobre um eletrodo metálico imerso em uma solução eletrolítica. Posteriormente, em 1867, Os cientistas Richard Evans Day e William Grylls Adams verificariam um efeito similar utilizando selênio sólido, mesmo material foco da pesquisa do cientista Charles Fritts, que posteriormente desenvolveria a célula fotovoltaica de selênio, cuja eficiência era de aproximadamente 1% (FAHRENBRUCK, 1983).

Atualmente, o material mais difundido na produção de células e painéis fotovoltaicos é o silício, pois é encontrado de forma abundante na Terra e, além disto, é um material vastamente utilizado pela indústria dada sua alta durabilidade e baixa contaminação (CECCHINI, 2003). Em relação à tecnologia construtiva empregada em painéis solares comercialmente atrativos e fabricados em silício, destacam-se as construções monocristalinas e policristalinas, atingindo eficiências de aproximadamente 25% e 20%, respectivamente (GREEN *et al.*, 2013).

Ao se analisar a ainda baixa eficiência dos painéis fotovoltaicos, fica evidente que não há margem para grandes perdas no processamento de energia, sob pena de inviabilizar técnica e financeiramente a utilização deste potencial energético. Diante disto, realizar este processo através de fontes chaveadas se torna um grande aliado, pois em oposição às fontes lineares que se caracterizam pelo baixo rendimento e relação peso/volume elevada, tais circuitos operados em alta frequência trazem elevado rendimento e relação peso/volume reduzida (BARBI, 2001).

Neste contexto, a aplicação de conversores CC-CC surge como uma solução quando se faz necessária a função de controlador de carga de baterias a partir da energia gerada pelos painéis fotovoltaicos (típico em sistemas nos quais não existe acoplamento com a rede da concessionária), pois deste modo é possível controlar a corrente e a tensão aplicadas aos elementos acumuladores, proporcionando um aumento da vida útil das mesmas. No caso de sistemas integrados à rede da concessionária, a utilização dos conversores CC-CC também emerge como uma opção, pois quando associado a sistemas de controle, é possível fazer com que o conversor trabalhe no ponto de máxima potência de geração dos painéis solares, conhecido como MPPT (*Maximum Power Point Tracker*), trazendo maior eficiência durante a etapa de processamento de energia.

Além das aplicações já citadas, quando se busca uma tensão de saída de amplitude diferente da gerada pelos painéis fotovoltaicos (tipicamente necessário quando a integração com a rede da concessionária é desejada), o conversor pode ser utilizado para aumentar ou abaixar os

níveis de tensão, características *boost* e *buck*, respectivamente (CRESESB, 1999). A ação *boost*, geralmente mais utilizada nos sistemas fotovoltaicos, promove a elevação da tensão de saída do conversor a níveis suficientes altos (tipicamente superiores aos valores de pico da rede elétrica da concessionária) para que posteriormente ocorra a etapa de conversão CC-CA de energia, onde a potência gerada pelo sistema pode finalmente ser injetada na rede elétrica da concessionária local gerando créditos ao usuário ou simplesmente ser utilizada por consumidores domésticos e industriais.

Diante do exposto, nota-se que a atratividade e a viabilidade técnica-financeira visando o aumento da implementação da geração fotovoltaica em larga escala passa pela constante evolução e quebra das barreiras tecnológicas ainda existentes, como o aumento da eficiência dos módulos fotovoltaicos e aprimoramentos das tecnologias relacionadas ao processamento de energia. Assim, o desenvolvimento de conversores CC-CC de alto rendimento e baixo custo, tema deste trabalho, é um ponto chave para contribuir com tais avanços e consequentemente diminuir os custos de implementação das soluções relacionadas à geração de energia fotovoltaica.

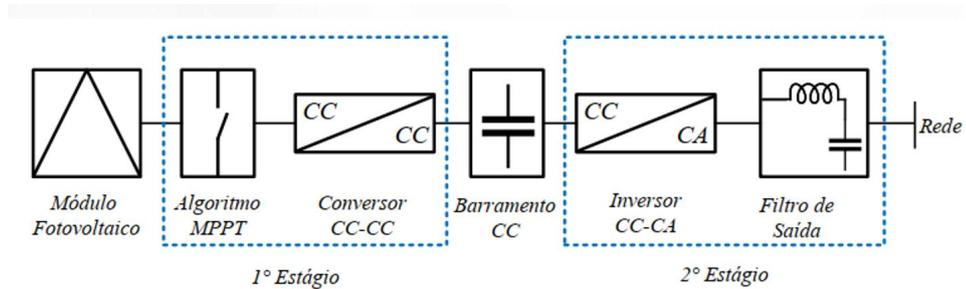
1.1 ORGANIZAÇÃO DO TRABALHO

O trabalho proposto é apresentado através de oito capítulos. No primeiro, uma introdução sobre o tema e a justificativa para o desenvolvimento deste estudo são propostas. No capítulo 2, uma revisão da literatura é apresentada, trazendo algumas topologias de conversores CC-CC bem como suas vantagens e desvantagens. Nos capítulos 3 e 4, são propostas as duas topologias escolhidas para compor este trabalho, assim como as modelagens matemáticas, equacionamentos, resultados de simulação e metodologias de projeto. Os capítulos 5 e 6 trazem os resultados práticos através dos ensaios dos dois protótipos construídos a partir das topologias anteriormente propostas e, por fim, no capítulo 7 é realizada uma conclusão sobre os resultados obtidos.

2 REVISÃO DA LITERATURA

Conforme já mencionado, os conversores CC-CC de alto ganho de tensão são largamente utilizados em diversas aplicações nas quais as fontes primárias de energia proporcionam baixos níveis de tensão e requer-se altos valores de saída, seja para a alimentação direta de cargas ou para suprir uma etapa intermediária em circuitos conversores de energia, como é o caso dos inversores fotovoltaicos que realizam a conversão CC-CA utilizando-se de conversores intermediários para a geração de um nível de tensão contínuo de amplitude suficientemente elevada para que o processo CC-CA posteriormente ocorra, conforme é ilustrado na Figura 1.

Figura 1 – Estrutura típica de um sistema fotovoltaico



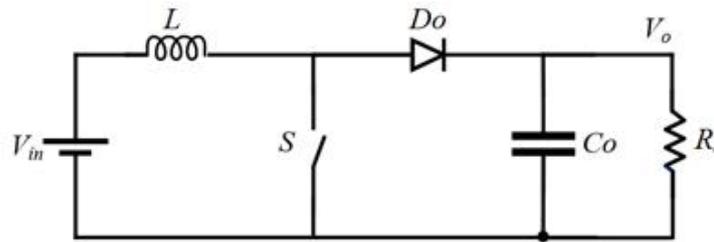
Fonte: Adaptado de (BLAABJERG *et al.*, 2006)

Segundo (FOROUZESH *et al.*, 2017), os artifícios utilizados para elevar as tensões nos conversores CC-CC podem ser subdivididos conforme o princípio utilizado, se dando então através técnicas de acoplamento magnético, células multiplicadoras de tensão, capacitores chaveados, indutores chaveados e múltiplos estágios. As três primeiras serão mais discutidas visto que se assemelham às utilizadas durante o desenvolvimento deste trabalho.

O conversor *boost* convencional (Figura 2), embora amplamente utilizado devido à sua simplicidade, possui fatores limitantes especialmente quando se busca alto ganho de tensão e eficiência, pois as tensões impostas aos semicondutores são, idealmente, iguais à tensão de saída (LI; HE, 2011).

Por conta desta característica as perdas por condução se tornam superiores, pois a resistência de condução $R_{DS(ON)}$ dos semicondutores tende a aumentar à medida que as tensões reversas máximas de bloqueio dos semicondutores também se tornam superiores. Avaliando-se as perdas por comutação, as altas tensões de bloqueio às quais os semicondutores são submetidos também causam impactos significativos devido ao tempo de recuperação reversa do diodo de saída. As perdas por condução, também por conta da resistência $R_{DS(ON)}$ significativa e pelo alto

Figura 2 – Conversor *boost* clássico



Fonte: Adaptado de (LI; HE, 2011)

estresse de corrente imposto ao interruptor S, faz com que o rendimento do sistema diminua consideravelmente e a topologia não se mostre vantajosa para aplicações de maiores potências. A Tabela 1 ilustra a variação das resistências de condução tipicamente encontradas na série de MOSFETs IRF, ambos para uma capacidade de condução direta de 10 A.

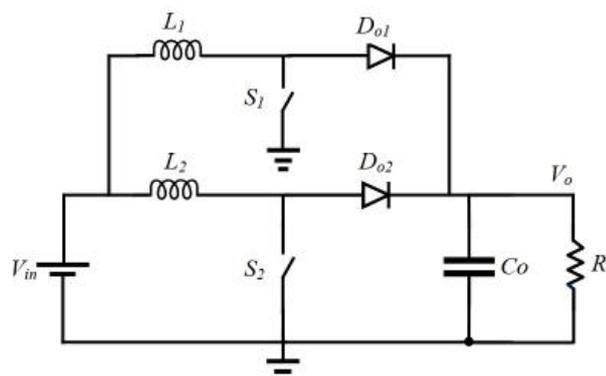
Tabela 1 – Resistências $R_{DS(on)}$ dos MOSFETs de acordo com a tensão máxima V_{DS}

Modelo do Interruptor	V_{DS} (V)	$R_{DS(on)}$ (Ω)
IRF740	400	0,55
IRF520	100	0,27
IRFZ14	60	0,2
IRF7416	10	0,02

Fonte: Autoria Própria

De modo a contornar algumas das limitações encontradas no conversor *boost* convencional, é possível utilizar a topologia *interleaved* ilustrada na Figura 3. Esta técnica, semelhante a um paralelismo entre duas ou mais topologias — com exceção estágio de filtro de saída —, pode aumentar a potência processada do conjunto através da divisão de esforços de corrente e minimiza as ondulações das correntes de entrada e de saída (LI; HE, 2011). Entretanto, o número de componentes se torna superior e os semicondutores ainda sofrem devido ao tempo de recuperação dos diodos submetidos a altas tensões de saída.

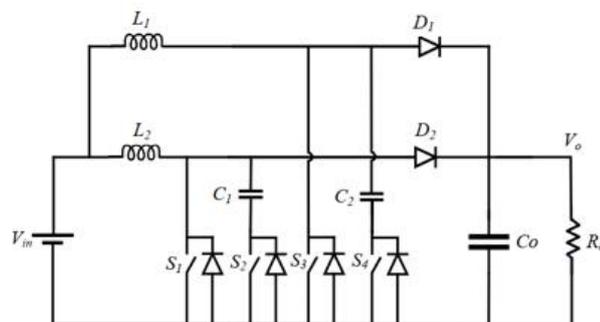
Figura 3 – Conversor *boost interleaved*



Fonte: Adaptado de (LI; HE, 2011)

Visando aumentar o rendimento do sistema, é possível se utilizar de circuitos auxiliares ainda na topologia *interleaved* para se obter comutação suave nos interruptores, como proposto por (YAO *et al.*, 2007) e ilustrado na Figura 4. Esta técnica reduz consideravelmente as perdas por comutação, pois traz comutação ZVS (*Zero Voltage Switching*) e ZCS (*Zero Current Switching*) aos interruptores principais. Como desvantagens, entretanto, aumenta consideravelmente o número de componentes e traz uma maior complexidade à lógica do circuito de chaveamento, pois é necessário gerar quatro pulsos alternados de comando para os interruptores, os quais ainda seguem submetidos à tensão de saída.

Figura 4 – Conversor *boost interleaved ZCS-ZVS*

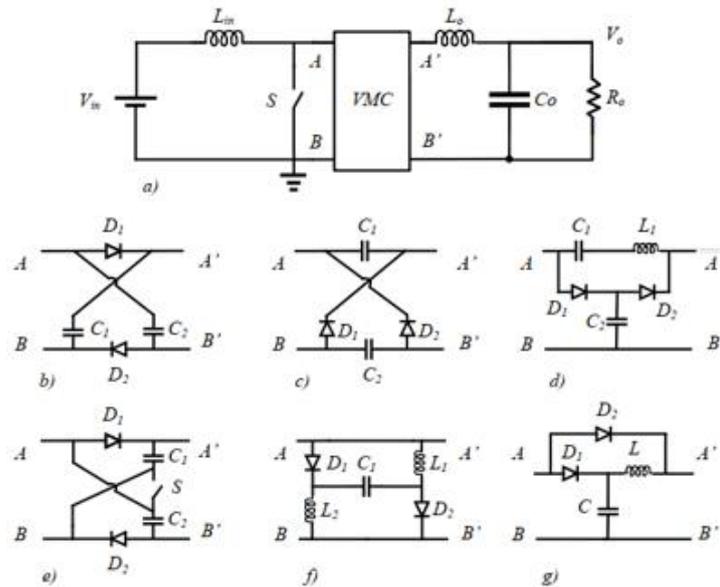


Fonte: Adaptado de (YAO *et al.*, 2007)

Outros métodos amplamente utilizados para a obtenção de altos ganhos de tensão são os chamados "circuitos multiplicadores de tensão". Se tratam de circuitos eficientes, de baixo custo e de simples topologias visto que utilizam, geralmente, apenas conjuntos de diodos e capacitores para a obtenção de altas tensões de saída (FOROUZESH *et al.*, 2017). A Figura 5 traz algumas configurações de células multiplicadoras de tensão comumente utilizadas nos conversores de alto ganho.

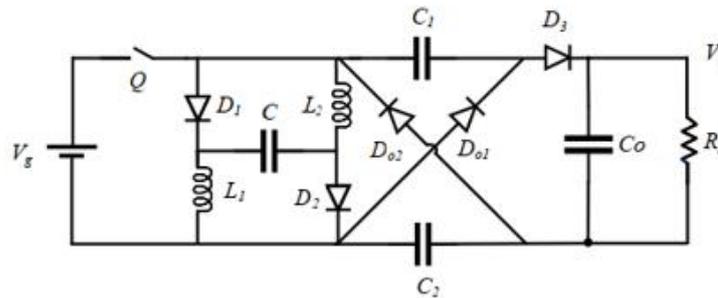
Por vezes, quando é necessário criar níveis de tensão superiores, indutores também podem ser incorporados nestas células genéricas, como traz (FARDOUN; ISMAIL, 2010) em sua proposta ilustrada na Figura 6. Neste caso, a tensão a qual o interruptor ativo é submetido traz valores bastante reduzidos quando comparados à tensão de saída, o que vem a ser um ponto positivo da estrutura. A topologia utiliza uma chave ativa única e conta com a ausência de indutores acoplados em sua estrutura ensaiada para 40 W alcançando, entretanto, rendimentos inferiores a 90% na potência nominal, o que não é vantajoso para aplicações nas quais alto rendimento é requisito de projeto.

Figura 5 – Células multiplicadoras de tensão



Fonte: Adaptado de (FOROUZESH *et al.*, 2017)

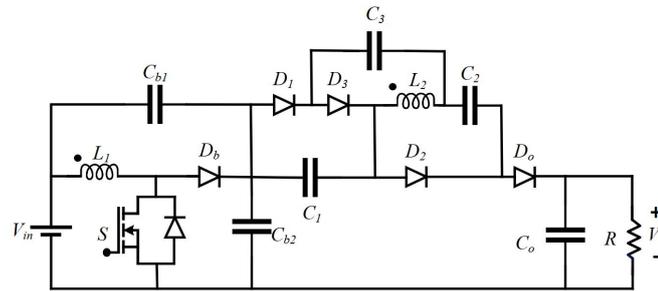
Figura 6 – Conversor de alto ganho com reduzido estresse de tensão



Fonte: Adaptado de (FARDOUN; ISMAIL, 2010)

Ainda se utilizando do incremento das estruturas básicas ilustradas na Figura 5, (AI *et al.*, 2019) propõe a utilização da célula multiplicadora de tensão híbrida assimétrica (HAVMC) em conjunto com indutores acoplados, conforme ilustrado na Figura 7. O circuito proposto traz apenas um interruptor, o que simplifica a implementação do circuito de modulação, e demonstra um rendimento de 95.5% para uma potência e tensão de saída de aproximadamente 460 W e 430 V, respectivamente, que são valores típicos para a aplicação em painéis fotovoltaicos acoplados a micro inversores. Apesar do rendimento ser atrativo, a topologia traz cinco diodos e seis capacitores, o que pode ser um fator complicante em aplicações que demandam baixo custo e espaço limitado.

Figura 7 – Conversor de alto ganho com célula multiplicadora de tensão híbrida assimétrica



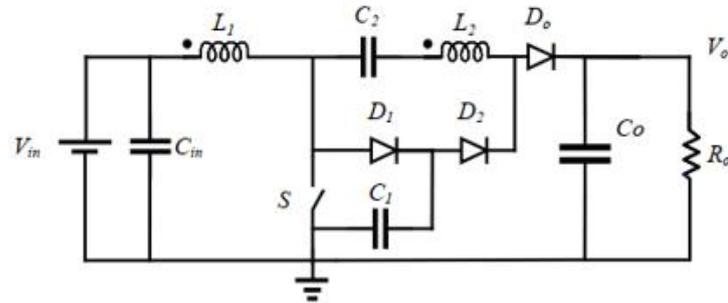
Fonte: Adaptado de (AI *et al.*, 2019)

Outra técnica vastamente utilizada nas topologias de conversores de alto ganho não isoladas é a utilização de indutores acoplados. Através deste artifício é possível alcançar altas taxas de elevação de tensão através do ajuste da razão de transformação entre os enrolamentos primários e secundários (WAI; DUAN, 2005). Entretanto, a razão de transformação dos indutores acoplados não pode ser projetada de forma indiscriminada, visto que à medida em que se buscam altas relações de transformação as indutâncias parasitas e as perdas nos elementos magnéticos tendem a aumentar, podendo gerar sobretensões nos semicondutores devido ao aumento da indutância de dispersão.

De modo a proteger os semicondutores das sobretensões, são utilizados circuitos *snubbers*. Ao se buscar altos rendimentos, é importante utilizar circuitos regenerativos para desempenhar esta função, propiciando a devolução da energia armazenada pelas indutâncias de dispersão ao sistema, possibilitando então a elevação do rendimento do conversor (LIU; LI, 2015). Ainda que regenerativos, circuitos *snubbers* empregam componentes a mais e por vezes adicionam interruptores ativos, o que traz maior custo e complexidade durante a implementação.

A topologia trazida por (LIU; LI, 2015), exemplificada na Figura 8 faz uso de indutores acoplados e apresenta um circuito *snubbers* passivo D_1 - C_1 utilizado para limitar as sobretensões no interruptor. Como desvantagem, o circuito não divide os esforços de tensão no capacitor de saída C_o , ficando submetido à tensão de saída V_o em sua totalidade. Uma vez que a potência dissipada por um capacitor está principalmente em função da sua resistência série equivalente (ESR), juntamente com a tensão e corrente as quais está exposto (VISHAY, 2017), submetê-lo a altas tensões de trabalho contribui com o aumento das perdas elétricas no componente e, por consequência, a redução do rendimento global das aplicações nas quais está inserido.

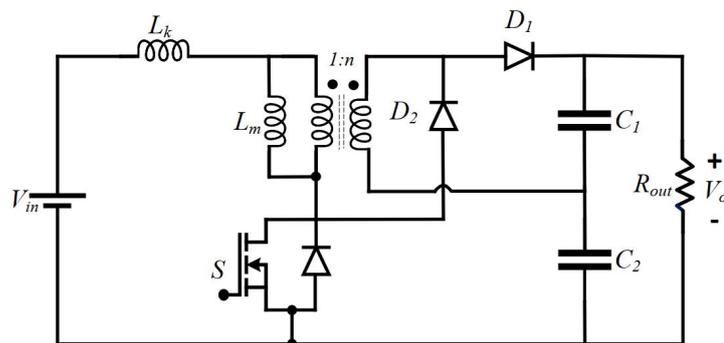
Figura 8 – Conversor de alto ganho empregando indutor acoplado



Fonte: Adaptado de (LIU; LI, 2015)

Também existem na literatura topologias que se utilizam do acoplamento magnético sem que seja necessário adicionar componentes específicos para o grampeamento ativo do interruptor. Estes conversores são chamados de auto grampeados, como a topologia proposta por (HASS, 2019) e ilustrada na Figura 9, que traz alto rendimento, um único interruptor ativo e emprega poucos componentes, além de dividir os esforços da tensão de saída através de dois capacitores C_1 e C_2 . Como desvantagem, a topologia traz um alto *ripple* de entrada — o que pode demandar filtragens a depender da aplicação, sendo necessário a inserção de mais componentes — e a tensão a qual o interruptor ativo é submetido é a tensão de saída, o que pode agravar as perdas por comutação no elemento devido ao tempo de recuperação reversa do diodo D_1 , especialmente se o bloqueio deste for mais lento do que o esperado.

Figura 9 – Conversor auto grampeado de alto ganho empregando indutor acoplado

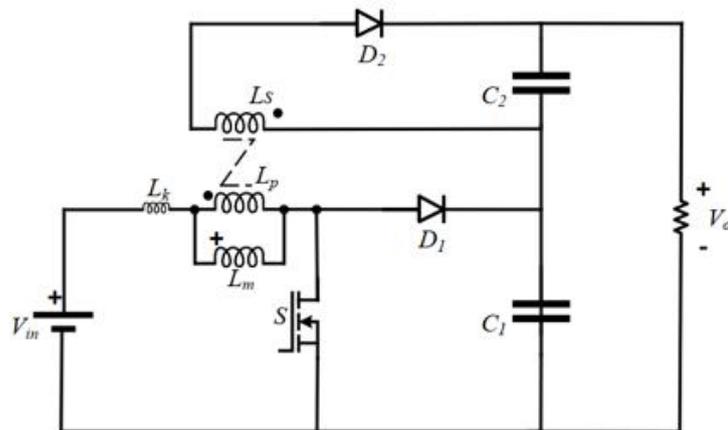


Fonte: (HASS, 2019)

Outra topologia já vastamente explorada que também se utiliza de indutores acoplados para obter alto ganho de tensão é chamada de *boost-flyback* e abordada por (LIANG; TSENG, 2005). O conversor se baseia na ação boost, considerando o estágio de entrada, e na ação flyback, grampeando o capacitor C_2 . Nota-se que existe a divisão de esforços de tensão nos capacitores

de saída, o que é uma característica positiva da topologia. Ainda como ponto positivo, observa-se que são utilizados poucos componentes, sendo um fator positivo e aliando-se ao baixo custo de implementação. O rendimento máximo ensaiado para a baixa potência de 35 W, entretanto, é de 92,3 %, o que não é atrativo.

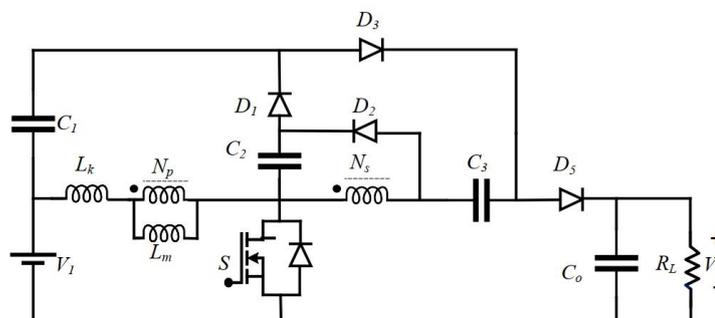
Figura 10 – Conversor *boost-flyback*



Fonte: Adaptado de (LIANG; TSENG, 2005)

Utilizando as técnicas de indutores acoplados e células multiplicadoras de tensão, a estrutura proposta por (AJAMI *et al.*, 2015) na Figura 11 também proporciona um alto ganho de tensão. Além do indutor acoplado, a topologia utiliza quatro capacitores, quatro diodos e apenas um interruptor ativo, o que simplifica a estratégia de modulação. O capacitor de saída, entretanto, é submetido à tensão de saída em sua totalidade e o rendimento obtido para uma tensão de entrada de 40 V e potência de saída de 300 W foi de 96 %, o que é interessante devido à simplicidade de implementação.

Figura 11 – Conversor de alto ganho auto grampeado

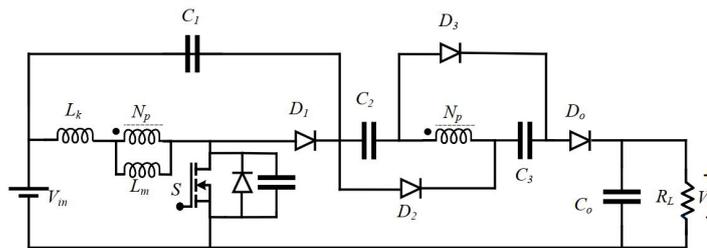


Fonte: Adaptado de (AJAMI *et al.*, 2015)

De maneira similar à topologia proposta por (AJAMI *et al.*, 2015), a Figura 12 ilustra o circuito proposto por (HSIEH *et al.*, 2011), que com um quantitativo de componentes idêntico

traz um rendimento de 94,3 % para uma tensão de entrada de 24 V e potência de saída de 400 W. A tensão de bloqueio do interruptor, por sua vez, é bastante reduzida (90 V), o que traz maior maleabilidade no emprego de semicondutores com resistências de condução inferiores. Além disso, a tensão sobre os diodos também é bastante reduzida em relação à tensão de saída, o que favorece a redução das perdas por comutação nos elementos devido à sua recuperação reversa.

Figura 12 – Conversor de alto ganho para implementação na geração distribuída



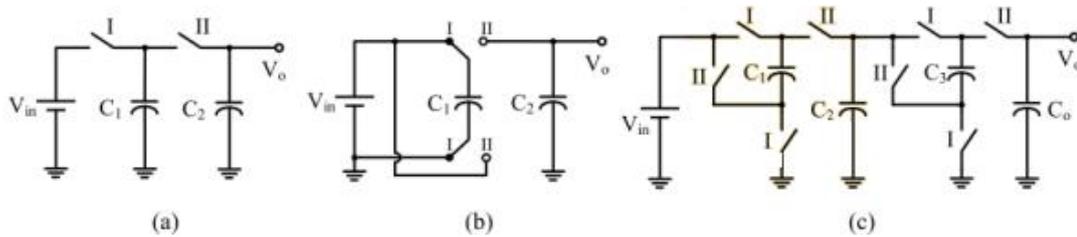
Fonte: Adaptado de (HSIEH *et al.*, 2011)

Em se tratando de conversores CC-CC visando alto ganho, outra técnica vastamente utilizada é a chamada de capacitores comutados. Nesta abordagem, o aumento do nível de tensão vem exclusivamente da transferência de energia de forma capacitiva, não envolvendo então a utilização de energia magnética (FOROUZESH *et al.*, 2017). As Figuras 13 (a), (b) e (c) ilustram o conceito da transferência de energia através dos elementos capacitivos. No instante I, o capacitor C_1 é conectado à fonte de entrada e, de forma ideal e em regime permanente, sua tensão tende a ser igual à V_{in} . No período II, a energia adquirida é transferida ao capacitor C_2 , que por sua vez alimenta a carga.

O chaveamento de capacitores, quando realizado de forma conveniente, pode trazer ganhos de tensão consideráveis. O circuito representado na Figura 13 (b) exemplifica o momento I, onde o capacitor C_1 é conectado à tensão de entrada, enquanto no momento II entra em série com a fonte de entrada V_{in} , submetendo o capacitor C_2 a uma tensão cuja soma é igual a duas vezes a tensão de entrada. Na Figura 13 (c), de maneira similar, diversas células dobradoras de tensão são associadas, podendo alcançar tensões de saída extremamente elevadas.

Como desvantagens, estas topologias trazem correntes de entrada pulsantes -o que não é interessante para algumas fontes como painéis fotovoltaicos, por exemplo- e uma regulação da tensão de saída não efetiva. Além disso, em circuitos que empregam capacitores chaveados geralmente ocorrem picos de corrente durante os transitórios de carga e descarga dos capacitores e, por isso, esses tipos de conversores são geralmente utilizados para cargas de baixa demanda

Figura 13 – Células de capacitores chaveados

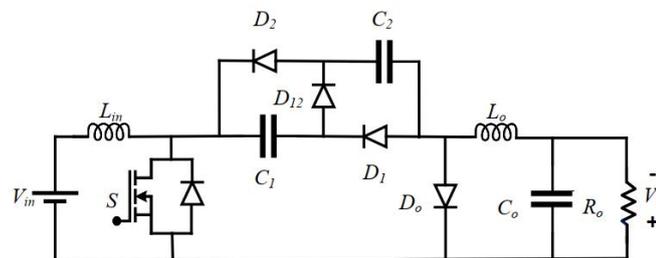


Fonte: Adaptado de (FOROUZESH *et al.*, 2017)

energética (LAW *et al.*, 2005), haja vista que estes transitórios acentuados aumentam as correntes eficazes nos componentes e, por consequência, as perdas por condução.

Um conversor elevador-abaixador Cuk Híbrido empregando uma célula a capacitores chaveados proposto por (AXELROD *et al.*, 2006) é apresentado na Figura 14 (a) e suas etapas de funcionamento são representadas em (b) e (c). Nota-se que entre os pontos 1 e 2 ocorre a comutação entre os elementos capacitivos. A topologia, entretanto, não é capaz de trazer um alto ganho de tensão devido ao ganho estático discreto $D/2(1 - D)$, salvo sejam utilizados elevados valores de razão cíclica, sob pena de redução do rendimento da proposta devido ao aumento de perdas por condução.

Figura 14 – Conversor elevador-abaixador Cuk Híbrido

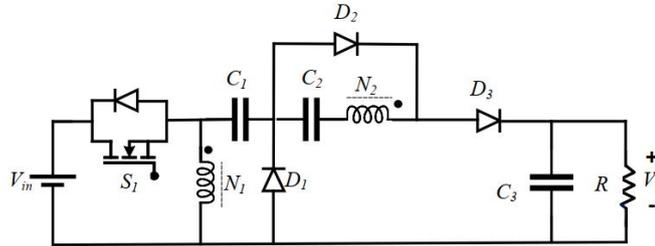


Fonte: Adaptado de (AXELROD *et al.*, 2006)

A topologia estudada por (CHEN *et al.*, 2013) também ilustra a utilização da técnica de capacitores chaveados juntamente com indutores acoplados para a obtenção de um elevado ganho. Durante o funcionamento da estrutura, os capacitores C_1 e C_2 são comutados de modo a trocar energia com o capacitor de saída C_3 . Na terceira etapa de operação um pico de corrente ocorre no diodo D_1 , característica comum na operação de capacitores chaveados. Os ensaios demonstraram um rendimento de 94,8 % para uma tensão de entrada de 25 V e potência de saída de 400 W. Segundo o autor, a resistência série equivalente (ESR) dos capacitores contribuem significativamente para o aumento das perdas e é possível notar que o capacitor de saída C_3 é submetido à tensão total de saída, dificultando a redução da sua resistência intrínseca devido à

alta tensão de bloqueio a qual é submetido.

Figura 15 – Conversor boost utilizando célula de capacitores chaveados e indutor acoplado



Fonte: Adaptado de (CHEN *et al.*, 2013)

A Tabela 2 sintetiza o comparativo entre as principais topologias previamente levantadas.

Tabela 2 – Comparativo entre as principais topologias levantadas

Estrutura	Prós	Contras	Ganho Estático
Boost clássico	-Modulação simples; -Baixo custo;	-Baixo rendimento; -Altas tensões nos semicondutores e capacitor de saída;	$1/(1-D)$
Boost interleaved	-Divisão dos esforços de corrente nos magnéticos;	-Baixo rendimento; -Altas tensões nos semicondutores e capacitor de saída;	$1/(1-D)$
(Yao, 2007)	-Redução das perdas por comutação;	-Alto custo; -Modulação complexa; -Altas tensões nos semicondutores e capacitor de saída;	$1/(1-D)$
(Fardoun,2010)	-Tensão reduzida no interruptor; -Modulação simples;	-Alto custo; -Baixo rendimento; - Alta tensão no capacitor de saída;	$(3+D)(1-D)$
(AI, 2019)	-Rendimento atrativo; -Modulação simples;	-Alto número de componentes; -Alta tensão no capacitor de saída;	$(2n+1)/(1-D)$
(Hass, 2019)	-Rendimento atrativo; -Baixa tensão nos capacitores; -Modulação simples;	-Alta tensão no interruptor; -Alto ripple da corrente de entrada;	$(n+1)/(1-D)$
(Ajami, 2015)	-Modulação simples; -Rendimento atrativo;	-Alta tensão no capacitor de saída;	$(2+n+nD)/(1-D)$
(Hsieh, 2011)	-Tensão reduzida no semicondutores; -Modulação simples;	-Alta tensão no capacitor de saída;	$(1+Dn)/(1-D)$
(Chen, 2013)	-Rendimento atrativo; -Modulação simples; -Tensão reduzida no interruptor;	-Alta tensão no capacitor de saída e nos diodos;	$(n+1)/(1-D)$

Fonte: Autoria Própria

Após revisitados alguns conversores já propostos na literatura, pode-se observar que surgem aspectos positivos e negativos para cada topologia e a utilização das técnicas de conversão de energia adotadas são diversas. Em síntese, ao observar aspectos técnicos e econômicos, pode-

se destacar alguns pontos de atenção a serem considerados ao propor uma nova topologia de conversor CC-CC como:

- (a) Alto ganho de tensão: uma vez que o processamento de energia de cada painel fotovoltaico é dado de maneira individual (empregando baixas tensões de entrada) através de micro inversores quando se busca maximizar o rendimento através da maior eficiência no rastreamento do ponto de máxima potência e maximizando a vida útil do sistema;
- (b) Alto rendimento: conforme já mencionado, a capacidade de conversão de energia solar em elétrica pelos painéis fotovoltaicos é baixa e o estágio de potência CC-CC é apenas o primeiro (anterior ao estágio de inversão CC-CA), não sendo então admitidas grandes perdas no processo.
- (c) Baixo custo: o uso de micro inversores aumenta consideravelmente o custo dos sistemas de geração fotovoltaica de maior porte, elevando o *payback* do empreendimento e, por consequência, diminuindo a atratividade. Como alternativa, pode-se diminuir a complexidade do sistema de conversão de energia através da utilização de topologias simplificadas com o emprego de poucos componentes e baixa complexidade do circuito de modulação.
- (d) Maior densidade de potência: a obtenção de maiores potências processadas através de sistemas mais compactos também traz ganhos econômicos devido a possibilitar a diminuição de matéria prima empregada no seu processo de manufatura. Além disso, para aplicações especiais onde espaço físico é um fator limitante, a utilização de topologias compactas se mostra como uma alternativa atrativa.

Diante do exposto, este trabalho apresenta duas topologias de conversores CC-CC de alto ganho visando contemplar as características básicas supracitadas. A Figura 16 ilustra a primeira topologia. É possível observar que são empregados quatro diodos, quatro capacitores, um indutor acoplado e um interruptor ativo, corroborando com a premissa de baixo custo e tamanho. De antemão nota-se o emprego de uma célula de capacitores comutados bastante similar à utilizada por (AXELROD *et al.*, 2006), com a diferença de que o terceiro diodo é substituído por um interruptor ativo em um local oportuno, pois o interruptor é responsável tanto pela etapa de energização do indutor acoplado – fundamental para o funcionamento do circuito – quanto para o chaveamento da célula de capacitores comutados. Essa característica faz com que

não seja necessário o emprego de mais de um interruptor ativo, diminuindo perdas, simplificando a modulação e diminuindo o custo de implementação.

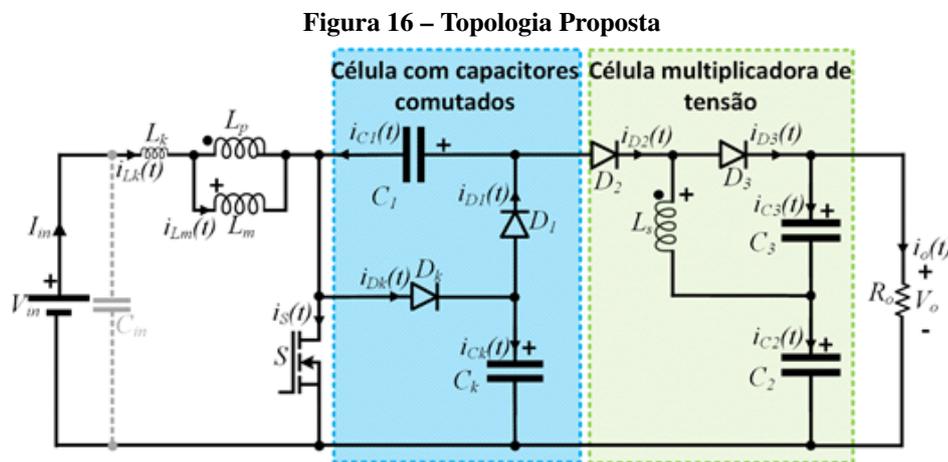
Para se obter um alto ganho de tensão, também é empregado uma célula multiplicadora de tensão composta por L_s - D_3 - C_3 . O emprego do enrolamento secundário L_s do indutor acoplado traz um maior grau de maleabilidade à proposta, pois o ganho da célula pode ser manipulado através da variação da relação de transformação empregada.

A segunda topologia é ilustrada na Figura 56 e também emprega uma célula multiplicadora de tensão para proporcionar alto ganho. Nesta proposta utiliza-se apenas três capacitores, três diodos, um indutor acoplado e um interruptor ativo, diminuindo ainda mais o número de componentes da solução. Assim como na primeira proposta, embora fique mais evidente nos capítulos seguintes durante o desenvolvimento teórico dos conversores, é possível notar a divisão de esforços de tensão no estágio de saída entre os capacitores C_2 e C_3 , possibilitando a redução da classe de isolamento destes componentes -impactando no custo- e especialmente diminuindo as perdas por efeito Joule, favorecendo o rendimento do sistema. Além disso, a característica de auto grampeamento natural do interruptor S é característico de ambas as propostas, também contribuindo para a simplificação da topologia e redução das perdas de comutação durante transitórios de tensão sobre o interruptor.

Após apontadas as principais características dos conversores propostos, nos próximos capítulos serão realizadas as modelagens matemáticas e os demais desenvolvimentos teóricos pertinentes.

3 CONVERSORES DE ELEVADO GANHO EMPREGANDO CÉLULAS COM CAPACITORES COMUTADOS E MULTIPLICADORAS DE TENSÃO

A Figura 16 ilustra o primeiro conversor cc-cc de elevado ganho de tensão proposto neste trabalho. Como pode ser observado, o circuito é constituído por um indutor acoplado que, associado às combinações C_2-D_2 e C_3-D_3 configuram duas células multiplicadoras de tensão. Além das células multiplicadoras de tensão, o conversor também é caracterizado pelo emprego de uma célula com capacitores chaveados composta pelos capacitores C_1 e C_k e os diodos D_1 e D_k .



Fonte: Autoria própria

Também é possível observar através da Figura 16 que a combinação C_k-D_k tem a importante função de absorver a energia armazenada pela indutância de dispersão L_k e, assim, evitar elevados níveis de tensão sobre o interruptor S durante o instante do seu bloqueio. Ao combinar as técnicas de capacitores chaveados e células multiplicadoras de tensão, a topologia proposta realiza uma alta taxa de conversão de tensão sem a necessidade de empregar uma relação de transformação elevada entre os dois enrolamentos do indutor acoplado. Neste sentido, as perdas no elemento magnético podem ser minimizadas.

Por outro lado, a corrente que circula pelos capacitores C_1-C_k durante a condução do interruptor S é limitada, principalmente, pela resistência de condução $R_{DS(ON)}$. Desta forma, o dispositivo semicondutor S conduz elevados picos instantâneos de correntes, aumentando as perdas por condução e comutação desse elemento. Esta característica operacional é eminente aos circuitos que empregam células com capacitores chaveados.

Para finalizar a descrição da utilidade de cada elemento empregado no conversor cc-cc

de elevado ganho, também é importante ressaltar que o emprego do capacitor chaveado C_1 evita que a corrente do enrolamento primário do indutor acoplado (representado pelos elementos L_k , L_m e L_p) torne-se nula em determinados intervalos de tempo. Esta condição operacional diminui os picos de correntes que circulam pelo enrolamento primário deste elemento, contribuindo para redução das perdas por condução do sistema.

Diante das principais características descritas, embora neste trabalho seja abordada sua utilização em sistemas fotovoltaicos, o conversor proposto pode ser considerado como uma possível solução para as aplicações em que se deseja elevar os níveis de tensão de sistemas alimentados por fontes de corrente contínua.

3.1 OPERAÇÃO EM REGIME PERMANENTE

A análise do conversor em regime permanente é fundamental para que o seu modelo estático possa ser definido e, desta forma, todos os elementos devidamente especificados. Neste trabalho, as seguintes considerações foram assumidas para a elaboração das etapas de operação em regime permanente do conversor:

- A análise é realizada para um período da frequência de comutação f_s ;
- As tensões sobre os capacitores são constantes e livres de ondulações;
- A indutância de dispersão L_k representa as indutâncias dos dois enrolamentos do indutor acoplado.

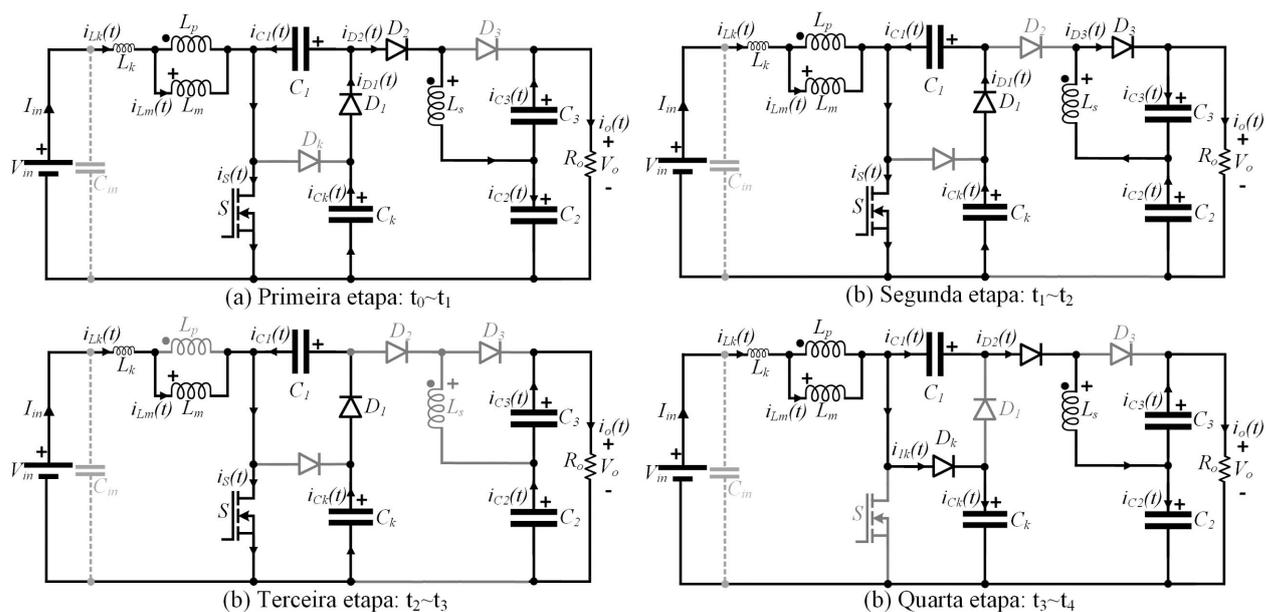
Para simplificar o princípio de funcionamento do conversor dentro de um ciclo da frequência de comutação, uma descrição geral das quatro etapas de operação é apresentada a seguir:

- (a) o primeiro, segundo e terceiro estágios, que correspondem aos intervalos de tempo Δt_1 , Δt_2 e Δt_3 , respectivamente, ocorrem quando o interruptor S está em condução. Durante Δt_1 , a corrente da indutância de dispersão L_k cresce linearmente até o instante em que a corrente do diodo D_2 torne-se nula. Durante Δt_2 , após o bloqueio de D_2 , o diodo D_3 conduz e a fonte de entrada V_{in} fornece energia simultaneamente para L_m e C_3 , caracterizando a ação do indutor acoplado como transformador. Neste intervalo de tempo, o capacitor C_2 fornece energia para a carga. No início do intervalo de tempo Δt_3 , as correntes $iL_k(t)$ e $iL_m(t)$

tornam-se iguais levando o diodo D_3 ao bloqueio. Neste intervalo de tempo, $i_{L_k}(t)$ e $i_{L_m}(t)$ permanecem em condições de igualdade e os capacitores C_2 e C_3 fornecem energia para a carga. Enquanto o interruptor S conduz, toda a energia armazenada por C_k é entregue ao capacitor C_1 , evidenciando a ação destes dois elementos como capacitores chaveados. A Figura 17 (a), (b) e (c) ilustram o primeiro, segundo e terceiro estágios, respectivamente.

(b) a quarta etapa de operação do conversor CC-CC é caracterizada pelo condição de bloqueio do interruptor S . Durante o intervalo de tempo desta etapa, definido como $(1-D)T_s$, parte da energia armazenada por L_m e toda a energia recebida por C_1 são entregues ao capacitor C_2 , enquanto C_3 fornece energia para a carga. Também neste intervalo, C_k absorve as energias provenientes de L_m e L_k e evita elevados picos de tensão sobre o interruptor S no instante do bloqueio. A Figura 17 (d) representa o circuito equivalente da quarta etapa de operação.

Figura 17 – Etapas de Operação

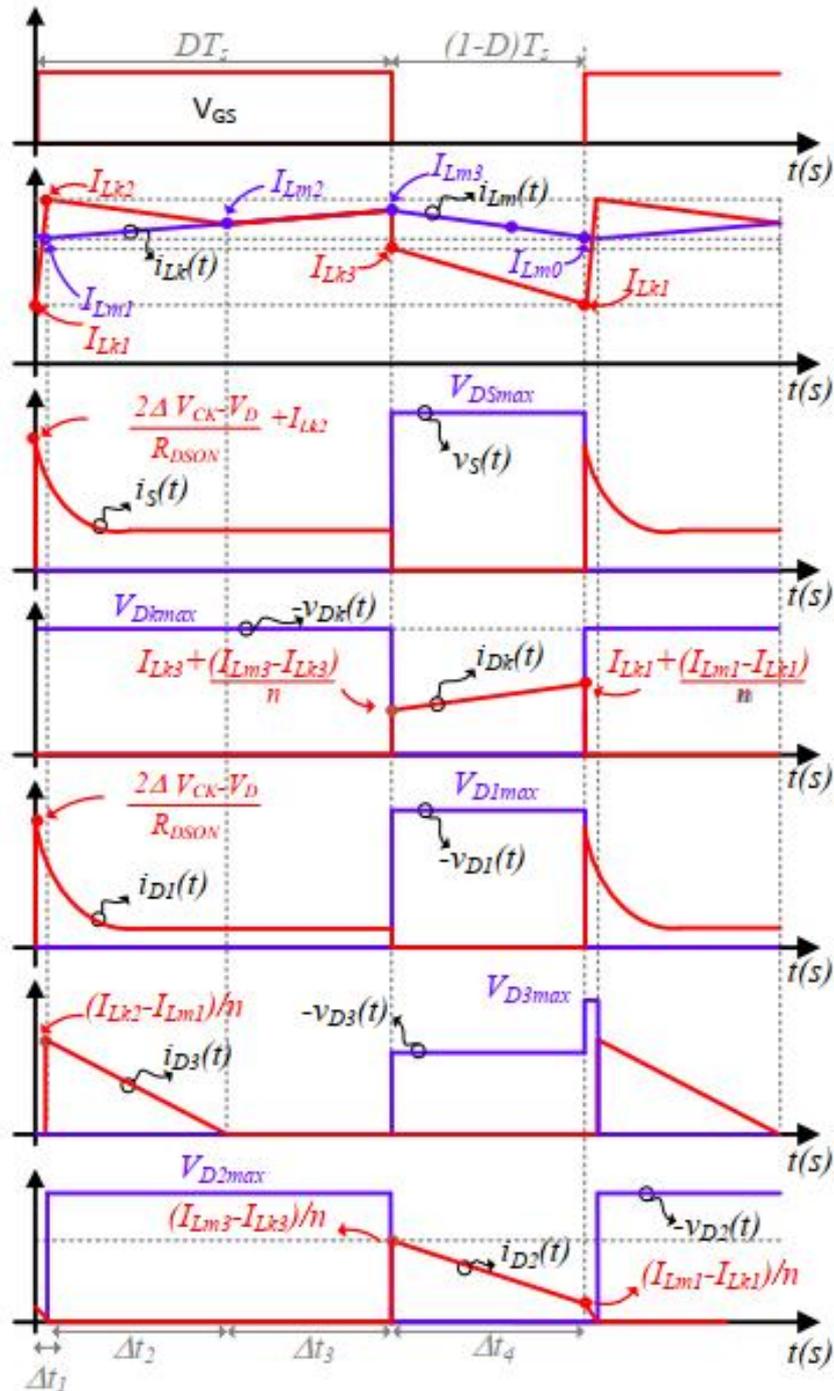


Fonte: Autoria própria

A Figura 18 apresenta as principais formas de ondas teóricas do conversor proposto neste trabalho. Cabe ressaltar que ao fim do intervalo Δt_3 , é representada uma variação brusca na corrente de dispersão $i_{L_k}(t)$, o que implicaria em uma tensão extremamente elevada. Entretanto, tal variação não se dá de maneira instantânea, sendo apenas uma representação devido à tal etapa de transição não ser relevante ao desenvolvimento deste estudo.

Através da análise das Figuras 17 e 18 é possível desenvolver o modelo matemático do conversor e desta forma definir uma metodologia de projeto na qual todos os elementos possam ser devidamente especificados.

Figura 18 – Principais formas de onda em regime permanente



Fonte: Autoria própria

3.2 MODELO MATEMÁTICO ESTÁTICO DO CONVERSOR CC-CC

Através do desenvolvimento do modelo matemático estático do conversor é possível extrair as informações sobre o comportamento operacional em regime permanente e, desta forma, apresentar e analisar determinadas características fundamentais tais como a taxa de conversão de tensão realizada e os estresses de tensão e corrente sobre os dispositivos semicondutores. Estas informações são extremamente importantes para que todos os elementos sejam devidamente especificados de maneira que as perdas por condução e comutação sejam minimizadas e, desta forma, o rendimento global do sistema possa ser melhorado.

Durante o desenvolvimento matemático do conversor cc-cc de elevado ganho apresentado neste trabalho, as definições representadas pelas Equações (1), (2), (3), (4) e (6) foram utilizadas.

$$\Delta t_i = t_i - t_{i-1} \quad (1)$$

$$T_s = \frac{1}{f_s} \quad (2)$$

$$n = \frac{N_s}{N_p} \quad (3)$$

$$\lambda = \frac{L_k}{L_m} \quad (4)$$

$$k = \frac{V_{Lp}}{(V_{Lp} + V_{Lk})} \quad (5)$$

$$v_{DSON}(t) = R_{DSON} \cdot i_D(t) \quad (6)$$

Onde i define o intervalo de tempo de cada estágio que inicia em t_{1-i} e finaliza em t_i . As equações 2 e 3 representam o período de comutação do conversor (o inverso da frequência, em Hz) e a relação de transformação do indutor acoplado, respectivamente. A Equação 4 representa a constante λ , que correlaciona as indutâncias magnetizantes e de dispersão e é caracterizada por aspectos construtivos do elemento magnético.

A variável k ilustra o coeficiente de acoplamento entre os enrolamentos primário L_p e secundário L_s do indutor acoplado (sendo no máximo igual à unidade). Devido à dispersão do

fluxo magnético, uma indutância de dispersão pode ser inserida em série com o enrolamento primário. Isto faz com que, ao aplicar uma tensão no primário do indutor acoplado, tal potencial não seja refletido na sua totalidade ao enrolamento secundário e vice-versa, justificando a utilização de tal coeficiente representado pela Equação 5.

A variável $v_{DSON}(t)$ representa a queda de tensão entre dreno e fonte do interruptor S ocasionada pela circulação da corrente de dreno $i_D(t)$ através da resistência de condução R_{DSON} . A fim de simplificar os cálculos, será utilizada a constante V_{DSON} , representando uma queda de tensão média adotada ao longo da etapa de condução do interruptor S.

Sabendo que a relação entre tensão e corrente em indutor é dada por (7), as equações fundamentais da corrente $i_{Lk}(t)$ obtidas nos intervalos de tempo Δt_1 , Δt_2 , Δt_3 e $(1 - D)T_s$ são expressas por (8), (9), (10) e (11), respectivamente.

$$v_L(t) = L \cdot \frac{di_L(t)}{dt} \quad (7)$$

$$I_{Lm0} - I_{Lk2} = \left(V_{in} + \frac{V_{C2} - V_{Ck} + 2 \cdot V_D}{n} - V_{DSON} \right) \cdot \frac{\Delta t_1}{\lambda Lm} \quad (8)$$

$$I_{Lm2} - I_{Lk2} = \left(V_{in} - \frac{V_{C3} + V_D}{n} - V_{DSON} \right) \cdot \frac{\Delta t_2}{\lambda \cdot Lm} \quad (9)$$

$$I_{Lm3} - I_{Lm2} = [(1 - k) \cdot V_{in} + V_{DSON}] \cdot \frac{(1 - D) \cdot T_s}{\lambda \cdot Lm} \quad (10)$$

$$I_{Lk1} - I_{Lk3} = \left(V_{in} + \frac{V_{C2} - 2 \cdot V_{Ck}}{n} - V_{Ck} - V_D \right) \cdot \frac{(1 - D) \cdot T_s}{\lambda \cdot Lm} \quad (11)$$

A variável V_D (seguindo a mesma abordagem de V_{DSON}) corresponde à queda de tensão média durante o período de condução dos diodos, e D à razão cíclica. As equações fundamentais da corrente $i_{Lm}(t)$ obtidas nos intervalos de tempo Δt_1 , Δt_2 , Δt_3 e $(1 - D)T_s$ são expressas por (12), (13), (14) e (15), respectivamente.

$$I_{Lm1} - I_{Lm0} = \left(\frac{V_{C2} - V_{Ck} - 2 \cdot V_D}{n} \right) \cdot \frac{\Delta t_1}{Lm} \quad (12)$$

$$I_{Lm2} - I_{Lm1} = \left(\frac{V_{C3} + V_D}{n} \right) \cdot \frac{\Delta t_2}{Lm} \quad (13)$$

$$I_{Lm3} - I_{Lm2} = (k \cdot V_{in}) \cdot \frac{\Delta t_3}{Lm} \quad (14)$$

$$I_{Lm3} - I_{Lm0} = \left(\frac{V_{C2} - 2 \cdot V_{Ck}}{n} \right) \cdot \frac{(1 - D) \cdot T_S}{L_m} \quad (15)$$

Como pode-se observar através da Figura 18, a ondulação de corrente sobre a indutância magnetizante Δi_{L_m} é obtida através da diferença entre i_{Lm3} e i_{Lm1} . Sabendo-se que o valor da corrente média em L_m é igual ao valor da corrente média fornecida pela fonte de entrada I_{in} , i_{Lm3} e i_{Lm1} podem ser definidos através de (16) e (17).

$$I_{Lm1} = I_{in} - \frac{\Delta I_{Lm}}{2} \quad (16)$$

$$I_{Lm3} = I_{in} + \frac{\Delta I_{Lm}}{2} \quad (17)$$

Através do balanço Volt-segundo apresentado em (18) é possível demonstrar o equilíbrio de energia processada pela indutância magnetizante L_m .

$$\begin{aligned} & \left(\frac{-V_{C2} + V_{Ck} - 2 \cdot V_D}{n} \right) \cdot \Delta t_1 + \left(\frac{V_{C3} + V_D}{n} \right) \cdot \Delta t_2 + \\ & k \cdot V_{in} \cdot \Delta t_3 = \left(\frac{V_{C2} - 2 \cdot V_{Ck}}{n} \right) \cdot (1 - D) \cdot T_S \end{aligned} \quad (18)$$

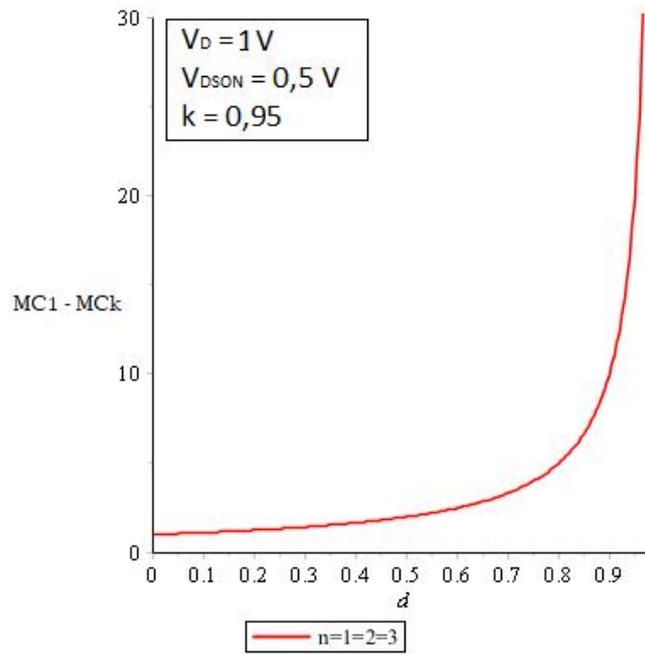
O equilíbrio de energia da indutância de dispersão L_k é definido em (19).

$$\begin{aligned} & \left[V_{in} - \left(\frac{-V_{C2} + V_{Ck} - 2 \cdot V_D}{n} \right) - V_{DSON} \right] \cdot \Delta t_1 + \left[V_{in} - \left(\frac{V_{C3} + V_D}{n} \right) - V_{DSON} \right] \cdot \Delta t_2 + \\ & [V_{in} (1 - k) - V_{DSON}] \cdot \Delta t_3 = \left[V_{in} - \left(\frac{V_{C2} - 2 \cdot V_{Ck}}{n} \right) - V_{Ck} - V_D \right] \cdot (1 - D) \cdot T_S \end{aligned} \quad (19)$$

Somando (18) e (19) e isolando V_{Ck} no resultado obtido encontra-se (20) que também corresponde à tensão de bloqueio sobre o interruptor S e à tensão no capacitor C_1 . Na Figura 19 é ilustrado o ganho estático dos capacitores V_{Ck} e V_{C1} parametrizado (dividido) pela tensão de entrada V_{in} , conforme representado na equação (21). Fica evidente que a tensão nos capacitores V_{Ck} e V_{C1} independem da razão de transformação n adotada, sendo função especialmente da razão cíclica.

$$V_{Ck} = \frac{V_{in}}{1 - D} - \frac{D}{1 - D} \cdot V_{DSON} - V_D \quad (20)$$

Figura 19 – Ganho de tensão dos capacitores C_k e C_1



Fonte: Autoria própria

$$MC_k = MC_1 = \frac{1}{(1-D)} - \frac{D}{(1-D)V_{in}} \cdot V_{DS(on)} - \frac{V_D}{V_{in}} \quad (21)$$

As expressões que definem os valores médios das correntes em D_k , D_2 e D_3 , que correspondem ao valor da corrente de saída do sistema I_o , são apresentadas em (22), (23) e (24) respectivamente.

$$\left(\frac{(I_{Lk3}) \cdot (1+n)}{2 \cdot n} - \frac{I_{Lm3}}{2 \cdot n} \right) \cdot (1-D) = I_o \quad (22)$$

$$\left(\frac{I_{Lmo} + I_{Lm3}}{2 \cdot n} - \frac{(I_{Lk1} + I_{Lk3})}{2 \cdot n} \right) \cdot (1-D) + \frac{I_{Lmo} - I_{Lk1}}{2 \cdot n} \cdot \frac{\Delta t_1}{T_S} = I_o \quad (23)$$

$$\left(\frac{(I_{Lk2} - I_{Lm2})}{2 \cdot n} \right) \cdot \frac{\Delta t_2}{T_S} = I_o \quad (24)$$

A expressão (25) indica que a tensão de saída V_o é igual à soma das tensões sobre os capacitores C_2 e C_3 . A tensão do capacitor V_{C1} , por sua vez, é igual à tensão V_{Ck} , conforme a equação (26), pois no momento em que são chaveados ambos são conectados em paralelo.

$$V_{C2} + V_{C3} = V_o \quad (25)$$

$$V_{Ck} = V_{C1} \quad (26)$$

A estratégia de modulação empregada para acionar o interruptor S é representada pela expressão (27).

$$\Delta t_1 + \Delta t_2 + \Delta t_3 = D \cdot T_S \quad (27)$$

Com o conjunto de equações definido de (8) a (27), é possível obter todas as expressões que representam o comportamento do conversor em regime permanente. No entanto, a solução do sistema é de elevada complexidade e apresenta expressões que são difíceis de serem descritas no trabalho desenvolvido.

Por outro lado, ao se analisar o conversor de maneira detalhada, pode-se verificar que o intervalo de tempo Δt_1 depende do tempo de bloqueio de D_2 e da energia armazenada na indutância de dispersão do enrolamento secundário do indutor acoplado.

Considerando que a energia armazenada em L_k durante o intervalo de tempo $(1 - D)T_S$ não é tão expressiva e o que o tempo de bloqueio de D_2 é bem reduzido, comparado aos intervalos de tempo que correspondem as etapas de operação Δt_2 , Δt_3 e $(1 - D)T_S$, o intervalo de tempo Δt_1 pode ser desprezado.

Também pode-se observar através da Figura 18 que as correntes I_{Lm0} e I_{Lm1} apresentam valores muito próximos, e podem ser consideradas iguais, corroborando, como pode ser visto em (8), com a convergência de Δt_1 para o valor nulo. Desta forma, um modelo matemático mais simplificado, porém com características representativas do comportamento estático aceitáveis, pode ser apresentado.

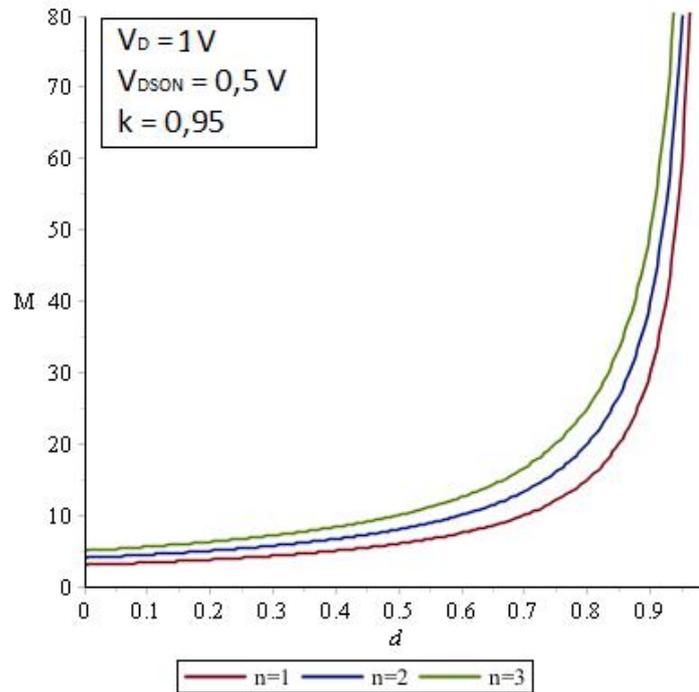
Tornando o intervalo de tempo Δt_1 nulo e I_{Lm0} igual à I_{Lm1} , ao se igualar (22) e (23) e isolando I_{in} no resultado obtido, encontra-se (28)

$$I_{in} = \frac{2 + n}{1 - D} \cdot I_o \quad (28)$$

Em condições ideais de operação, onde todas as perdas por condução e por comutação são desprezadas, as potências de saída e de entrada do conversor são iguais. Sabendo-se que a potência pode ser obtida através do produto tensão-corrente, ao se utilizar (28) é possível encontrar (29) que define a tensão de saída V_o em função de parâmetros do sistema conhecidos.

$$V_o = \frac{2 + n}{1 - D} \cdot V_{in} \quad (29)$$

Figura 20 – Ganho de tensão do sistema



Fonte: Autoria própria

Dividindo (29) por V_{in} encontra-se (30) que define o ganho estático ideal de tensão do conversor cc-cc de elevado ganho proposto neste trabalho. Como pode ser observado, M é diretamente proporcional à relação entre o número de espiras dos dois enrolamentos do indutor acoplado n e à razão cíclica D , conforme ilustra a Figura 20.

$$M = \frac{2 + n}{1 - D} \quad (30)$$

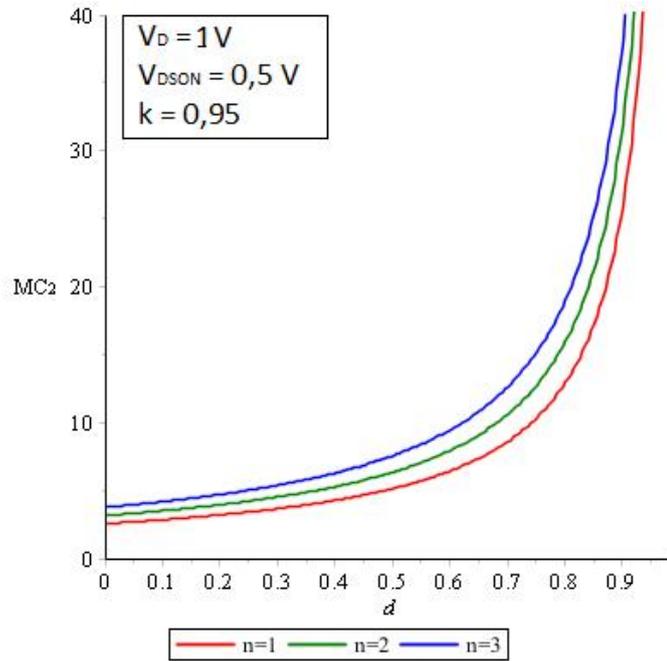
Ao se igualar I_{Lm0} à I_{Lm1} , desprezar Δt_1 , utilizar (22) e (23) para se obter I_{in} e a equivalência entre potências para se obter M , encontram-se resultados que não contemplam a ação de algumas não idealidades tais como a indutância de dispersão L_k e as tensões de condução dos semicondutores. Neste sentido, ainda é necessário se obter expressões que representem o ganho estático e consequentemente as tensões sobre os capacitores C_2 e C_3 considerando a influência dessas não idealidades.

Substituindo (16), (17) e (20) em (15), ao se isolar V_{C2} obtém-se (31).

$$V_{C2} = \frac{n \cdot L_m}{(1 - D) \cdot T_S} \cdot \Delta I_{Lm} + \frac{2}{1 - D} \cdot V_{in} - \frac{2 \cdot D}{(1 - D)} \cdot V_{DS(on)} - 2 \cdot V_D \quad (31)$$

Dividindo (31) por V_{in} encontra-se (32) que corresponde à relação entre V_{C2} e V_{in} , ilustrada na Figura 21.

Figura 21 – Ganho de tensão do Capacitor C_2



Fonte: Autoria própria

$$M_{C2} = \frac{n \cdot L_m}{(1-D) \cdot T_S} \cdot \frac{\Delta I_{Lm}}{V_{in}} + \frac{2}{1-D} - \frac{2 \cdot D}{(1-D)} \cdot \frac{V_{DS0N}}{V_{in}} - \frac{2 \cdot V_D}{V_{in}} \quad (32)$$

Substituindo (18) em (22) e isolando I_{Lk3} no resultado obtido, tem-se (33).

$$I_{Lk3} = \frac{2 \cdot n}{(1+n) \cdot (1-D)} \cdot I_o + \frac{(1-D)}{(1+n)} \cdot \left(I_{in} + \frac{\Delta I_{Lm}}{2} \right) \quad (33)$$

Substituindo (16), (17) e (33) em (23) é possível determinar I_{Lk1} conforme (34).

$$I_{Lk1} = \frac{2 \cdot n \cdot (2+n)}{(1+n) \cdot (1-D)} \cdot I_o + \frac{(1-2 \cdot n)}{(1+n)} \cdot I_{in} + \frac{1}{(1+n)} \cdot \frac{\Delta I_{Lm}}{2} \quad (34)$$

Através da solução do sistema de equações constituído por (9), (10), (16), (18), (24) e (27) é possível determinar as grandezas Δt_2 , V_{C3} , I_{Lk2} . O intervalo Δt_2 é definido por (35).

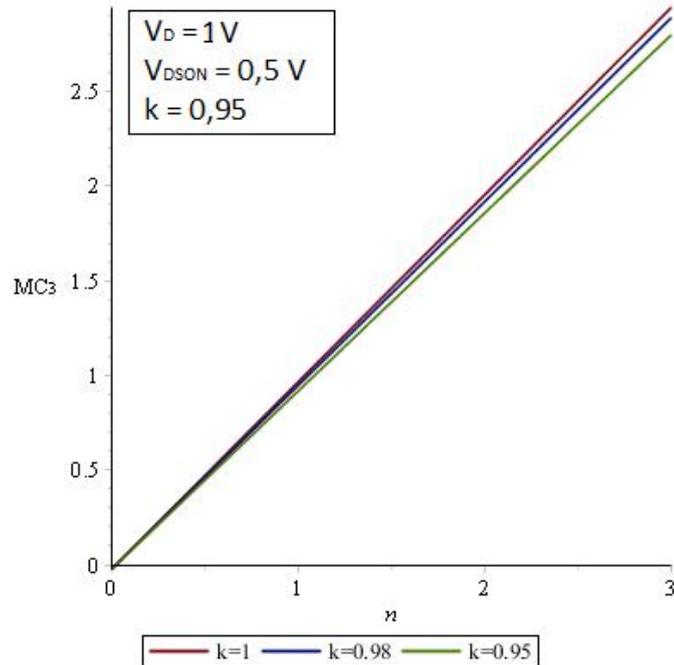
$$\Delta t_2 = - \frac{B + \sqrt{-(8 \cdot L_m \cdot T_S \cdot \lambda \cdot n \cdot I_o) \cdot A + B^2}}{2 \cdot A} \quad (35)$$

Onde:

$$A = (k \cdot \lambda + k - 1) \cdot (V_{in} - V_{DS0N}) \quad (36)$$

$$B = (1 + \lambda) \cdot [T_s \cdot k \cdot D \cdot (V_{in} - V_{DS0N}) - L_m \cdot \Delta I_{Lm}] \quad (37)$$

Figura 22 – Ganho de tensão do Capacitor C_3



Fonte: Autoria própria

A tensão sobre o capacitor C_3 é expressa por (38) e I_{Lk2} é representado por (39). Ao parametrizar a equação (38) em função da tensão de entrada V_{in} e desprezar o fator B , é possível encontrar o ganho estático do capacitor C_3 , conforme ilustrado na Figura 22. Observa-se que a tensão V_{C3} independe da razão cíclica D e a variação em função do coeficiente de acoplamento k é pequena, o que traz mais robustez à topologia.

$$V_{C3} = k \cdot n \cdot (V_{in} - V_{DSO}) - V_D - \frac{n \cdot B}{(1 + \lambda) \cdot \Delta t_2} \quad (38)$$

$$I_{Lk2} = \frac{(2 + \lambda)}{2 \cdot \lambda} \cdot \Delta I_{Lm} \left[\frac{k \cdot D \cdot T_s \cdot (1 + \lambda)}{\lambda \cdot L_m} - \frac{(k \cdot (\lambda + 1) - 1) \cdot \Delta t_2}{\lambda \cdot L_m} \right] \cdot (V_{in} - V_{DSO}) \quad (39)$$

Após obter Δt_2 e I_{Lm1} , I_{Lm2} é dado por (40).

$$I_{Lm2} = \frac{((V_{in} - V_{DSO}) \cdot k) \cdot \Delta t_2}{L_m} + I_{Lm1} \quad (40)$$

A tensão de saída (41), considerando as não idealidades do sistema, pode ser obtida através da substituição de (33) e (38) em (29).

$$V_o = \left(k \cdot n + \frac{2}{1-D} \right) \cdot V_{in} + \frac{n \cdot L_m}{(1-D) \cdot T_s} \cdot \Delta I_{Lm} - \left(\frac{2 \cdot D}{1-D} + k \cdot n \right) \cdot V_{DSON} - 3 \cdot V_D - \frac{n \cdot B}{(1+\lambda) \cdot \Delta t_2} \quad (41)$$

Considerando que:

$$\left(k \cdot n + \frac{2}{1-D} \right) \cdot V_{in} + \frac{n \cdot L_m}{(1-D) \cdot T_s} \cdot \Delta I_{Lm} - \left(\frac{2 \cdot D}{1-D} + k \cdot n \right) \cdot V_{DSON} - 3 \cdot V_D \gg \frac{n \cdot B}{(1+\lambda) \cdot \Delta t_2} \quad (42)$$

Tem-se:

$$V_o = \left(k \cdot n + \frac{2}{1-D} \right) \cdot V_{in} + \frac{n \cdot L_m}{(1-D) \cdot T_s} \cdot \Delta I_{Lm} - \left(\frac{2 \cdot D}{1-D} + k \cdot n \right) \cdot V_{DSON} - 3 \cdot V_D \quad (43)$$

Como pode ser visto através de (43), ao se desprezar a influência do fator B (por apresentar um valor extremamente baixo e não influenciar nos valores em regime permanente) a tensão de saída torna-se independente da variação da potência do sistema.

Dividindo (43) por V_{in} obtém-se (44), que representa o ganho estático M em função dos parâmetros conhecidos do sistema.

$$M = \left(k \cdot n + \frac{2}{1-D} \right) + \frac{n \cdot L_m}{(1-D) \cdot T_s} \cdot \frac{\Delta I_{Lm}}{V_{in}} - \left(\frac{2 \cdot D}{1-D} + k \cdot n \right) \cdot \frac{V_{DSON}}{V_{in}} - \frac{3 \cdot V_D}{V_{in}} \quad (44)$$

Ao analisar os períodos Δt_2 e Δt_3 , nota-se que a indutância magnetizante L_m pode ser encontrada através da equação 45.

$$L_m = \frac{(V_{in} - V_{DSON}) k \cdot DT_s}{\Delta I_{Lm}} \quad (45)$$

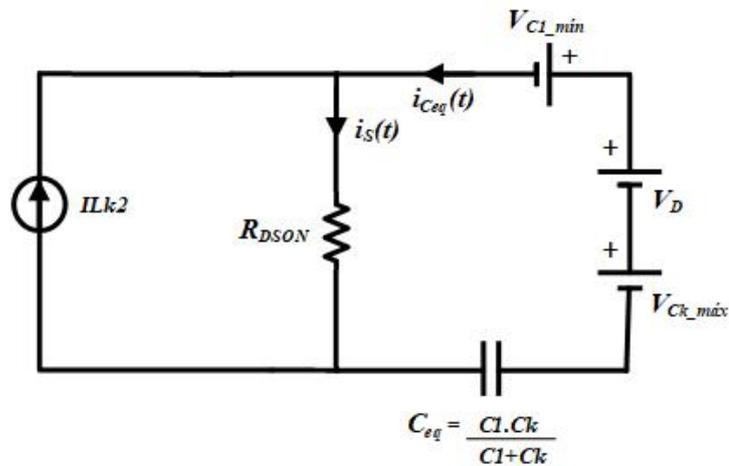
Após a definição das tensões dos capacitores, ao analisar as etapas de operação é possível levantar as tensões máximas de bloqueio dos diodos e do interruptor, dadas pelas equações (46) e (47).

$$V_{D1max} = V_{Dkmax} = V_{Smax} = V_{Ck} \quad (46)$$

$$V_{D2max} = V_{D3max} = V_{C2} - V_{Ck} + 2 \cdot V_D + V_{C3} \quad (47)$$

A fim de entender os estresses de corrente gerados no interruptor S no momento da sua entrada em condução, quando então a célula de capacitores comutados é chaveada, se faz importante analisar as características do circuito equivalente encontrado nesse período, conforme ilustra a Figura 23. Para tal análise, a corrente de entrada $i_{Lk}(t)$ foi simplificada e representada pelo valor constante de i_{Lk2} . As demais não idealidades V_D , V_{DSON} e R_{DSON} também foram consideradas constantes e o capacitor equivalente C_{eq} foi calculado através do equivalente série entre C_1 e C_k .

Figura 23 – Circuito equivalente da entrada em condução da célula de capacitores chaveados



Fonte: Autoria pr3pria

No instante inicial da entrada em condução do interruptor S , a tens3o do capacitor C_1 est3 no valor m3nimo, ao passo que o sinal da tens3o do capacitor C_k se encontra no valor m3ximo devido aos seus respectivos processos de carga e descarga. Como os valores m3dios de tens3o s3o considerados iguais para ambos os capacitores em regime permanente, o valor resultante da soma de ambos 3 equivalente a duas vezes o valor do *ripple* m3ximo especificado em projeto para cada capacitor.

Ao analisar o circuito equivalente, um t3pico circuito RC , 3 poss3vel encontrar a tens3o equivalente aplicada sobre a resist3ncia R_{DSON} e, portanto, encontra-se tamb3m o comportamento da corrente $i_{Ceq}(t)$ na c3lula de capacitores comutados conforme descrito em (48).

$$i_{C_{Eq}} = i_{D_1} = \frac{2 \cdot \Delta V_{CK} - V_D}{R_{DSON}} \cdot e^{-\frac{t}{R_{DSON} \cdot C_{eq}}} \quad (48)$$

Sabe-se que as perdas por condução nos semicondutores se d3o de forma diretamente proporcional 3s suas correntes m3dias e eficazes e, portanto, picos de corrente n3o s3o ben3ficos quando altos rendimentos s3o buscados. Ainda que essas varia33es bruscas de corrente sejam

naturalmente encontradas em topologias que envolvem capacitores chaveados, se faz importante analisar maneiras de reduzi-las.

Visando a redução da relação volume/potência e em conjunto com o avanço da microeletrônica, trazendo interruptores com velocidades de comutação cada vez maiores, a utilização de altas frequências nos projetos de conversores tem sido cada vez mais adotada. Naturalmente, isso implica na possibilidade de redução dos elementos magnéticos devido aos seus consideráveis volumes. Entretanto, ao analisar (48), nota-se que uma possível redução da relação volume/potência se daria em detrimento do rendimento do sistema, pois ao minimizar as capacitâncias C_1 e C_k , as variações de tensão dos capacitores aumentam juntamente com os picos de corrente no interruptor S e no diodo D_1 .

3.2.1 Equações temporais e esforços nos componentes

Para que seja possível dimensionar os componentes utilizados no conversor, uma análise sobre suas condições de trabalho se faz necessária. As equações temporais devem ser levantadas para todos os componentes nos intervalos considerados não nulos nesta análise Δt_2 , Δt_3 e $(1 - D)T_s$. Para tal, através das análises gráficas e das definições algébricas já desenvolvidas serão tomados os determinantes das matrizes relacionadas aos pontos de operação e encontradas as equações que definem no tempo as variáveis mais relevantes para o projeto do conversor ((49 a (105)).

(a) Corrente média de saída I_o

$$I_o = \frac{P_o}{V_o} \quad (49)$$

(b) Corrente média de entrada I_{in}

$$I_{in} = \frac{P_o(2 + n)}{V_o(1 - D)} \quad (50)$$

(c) Corrente na indutância magnetizante $i_{Lm}(t)$:

• Durante Δt_2 :

$$i_{Lm(2)} = \frac{-I_{Lm1} \cdot t + I_{Lm1} \cdot \Delta t_2 + I_{Lm2} \cdot t}{\Delta t_2} \quad (51)$$

- Durante Δt_3 :

$$iL_{m(3)} = \frac{-I_{Lm2} \cdot t + I_{Lm2} \cdot \Delta t_3 + I_{Lm3} \cdot t}{\Delta t_3} \quad (52)$$

- Durante $(1 - D)T_s$:

$$iL_{m(4)} = \frac{-I_{Lm3} \cdot T_s \cdot D + I_{Lm1} \cdot t + I_{Lm3} \cdot T_s - I_{Lm3} \cdot t}{(1 - D) \cdot T_s} \quad (53)$$

- Valor médio:

$$IL_{m(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{m(2)}) + (iL_{m(3)}) + (iL_{m(4)})] dt \quad (54)$$

- Valor eficaz:

$$IL_{m(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{m(2)})^2 + (iL_{m(3)})^2 + (iL_{m(4)})^2] dt} \quad (55)$$

(d) Corrente na indutância de dispersão $iL_k(t)$:

- Durante Δt_2 :

$$iL_{k(2)} = \frac{-I_{Lk2} \cdot t + I_{Lk2} \cdot \Delta t_2 + I_{Lm2} \cdot t}{\Delta t_2} \quad (56)$$

- Durante Δt_3 :

$$iL_{k(3)} = \frac{-I_{Lm2} \cdot t + I_{Lm2} \cdot \Delta t_3 + I_{Lm3} \cdot t}{\Delta t_3} \quad (57)$$

- Durante $(1 - D)T_s$:

$$iL_{k(4)} = \frac{-I_{Lk3} \cdot T_s \cdot D + I_{Lk1} \cdot t + I_{Lk3} \cdot T_s - I_{Lk3} \cdot t}{(1 - D) \cdot T_s} \quad (58)$$

- Valor médio:

$$IL_{k(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{k(2)}) + (iL_{k(3)}) + (iL_{k(4)})] dt \quad (59)$$

- Valor eficaz:

$$IL_{k(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{k(2)})^2 + (iL_{k(3)})^2 + (iL_{k(4)})^2] dt} \quad (60)$$

(e) Corrente na indutância do enrolamento primário $iL_p(t)$:

- Durante Δt_2 :

$$iL_{p(2)} = iL_{k2} - iL_{m2} = -\frac{(I_{Lk2} - I_{Lm1}) \cdot (t - \Delta t_2)}{\Delta t_2} \quad (61)$$

- Durante Δt_3 :

$$iL_{p(3)} = 0 \quad (62)$$

- Durante $(1 - D)T_s$:

$$\begin{aligned} iL_{p(4)} &= iL_{k4} - iL_{m4} = \\ &= \frac{(I_{Lk3} - I_{Lm3}) \cdot (-1 + D) \cdot T_s - t \cdot (I_{Lk1} - I_{Lk3} - I_{Lm1} + I_{Lm3})}{T_s \cdot (D - 1)} \end{aligned} \quad (63)$$

- Valor médio:

$$IL_{p(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{p(2)}) + (iL_{p(3)}) + (iL_{p(4)})] dt = 0 \quad (64)$$

- Valor eficaz:

$$IL_{p(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{p(2)})^2 + (iL_{p(3)})^2 + (iL_{p(4)})^2] dt} \quad (65)$$

(f) Corrente na indutância do enrolamento secundário $iL_s(t)$:

- Durante Δt_2 :

$$iL_{s(2)} = \frac{-iL_{p(2)}}{n} = \frac{(I_{Lk2} - IL_{m1}) \cdot (t - \Delta t_2)}{\Delta t_2 \cdot n} \quad (66)$$

- Durante Δt_3 :

$$iL_{s(3)} = 0 \quad (67)$$

- Durante $(1 - D)T_s$:

$$\begin{aligned} iL_{s(4)} &= \frac{-L_{p(4)}}{n} = \\ &= \frac{(I_{Lk3} - IL_{m3}) \cdot (-1 + D) \cdot T_s - t \cdot (IL_{k1} - IL_{k3} - IL_{m1} + IL_{m3})}{T_s \cdot (D - 1) \cdot n} \end{aligned} \quad (68)$$

- Valor médio:

$$IL_{s(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{s(2)}) + (iL_{s(3)}) + (iL_{s(4)})] dt = 0 \quad (69)$$

- Valor eficaz:

$$IL_{s(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{s(2)})^2 + (iL_{s(3)})^2 + (iL_{s(4)})^2] dt} \quad (70)$$

(g) Corrente no Diodo D_2 $i_{D2}(t)$:

- Durante Δt_2 :

$$iD_{2(2)} = 0 \quad (71)$$

- Durante Δt_3 :

$$iD_{2(3)} = 0 \quad (72)$$

- Durante $(1 - D)T_s$:

$$iD_{2(4)} = \frac{-I_{Lk3} \cdot t + I_{Lk3} \cdot \Delta t_2 + I_{Lm3} \cdot t - I_{Lm3} \cdot \Delta t_2}{n \cdot \Delta t_2} \quad (73)$$

- Valor médio:

$$ID_{2(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{2(2)}) + (iD_{2(3)}) + (iD_{2(4)})] dt \quad (74)$$

- Valor eficaz:

$$ID_{2(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{2(2)})^2 + (iD_{2(3)})^2 + (iD_{2(4)})^2] dt} \quad (75)$$

(h) Corrente no Diodo D_k $i_{Dk}(t)$:

- Durante Δt_2 :

$$iD_{k(2)} = 0 \quad (76)$$

- Durante Δt_3 :

$$iD_{k(3)} = 0 \quad (77)$$

- Durante $(1 - D)T_s$:

$$iD_{k(4)} = \frac{t \cdot (-I_{Lm1} + I_{Lk1})}{T_s \cdot n \cdot (D - 1)} \quad (78)$$

- Valor médio:

$$ID_{k(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{k(2)}) + (iD_{k(3)}) + (iD_{k(4)})] dt \quad (79)$$

- Valor eficaz:

$$ID_{k(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{k(2)})^2 + (iD_{k(3)})^2 + (iD_{k(4)})^2] dt} \quad (80)$$

(i) Corrente no Diodo D_3 $i_{D3}(t)$:

- Durante Δt_2 :

$$iD_{3(2)} = \frac{-I_{Lk2} \cdot t + I_{Lk2} \cdot \Delta t_2 + I_{Lm1} \cdot t - I_{Lm1} \cdot \Delta t_2}{n \cdot \Delta t_2} \quad (81)$$

- Durante Δt_3 :

$$iD_{3(3)} = 0 \quad (82)$$

- Durante $(1 - D)T_s$:

$$iD_{3(4)} = 0 \quad (83)$$

- Valor médio:

$$ID_{3(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{3(2)}) + (iD_{3(3)}) + (iD_{3(4)})] dt \quad (84)$$

- Valor eficaz:

$$ID_{3(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{3(2)})^2 + (iD_{3(3)})^2 + (iD_{3(4)})^2] dt} \quad (85)$$

(j) Corrente no Diodo D_1 $i_{D1}(t)$:

- Durante Δt_2 :

$$iD_{1(2)} = \frac{2 \cdot \Delta V_{CK} - V_D - V_{DSON}}{R_{DSON}} \cdot e^{-\frac{t}{R_{DSON} \cdot C_{eq}}} \quad (86)$$

- Durante Δt_3 :

$$iD_{1(3)} = \frac{2 \cdot \Delta V_{CK} - V_D - V_{DSON}}{R_{DSON}} \cdot e^{-\frac{t}{R_{DSON} \cdot C_{eq}}} \quad (87)$$

- Durante $(1 - D)T_s$:

$$iD_{1(4)} = 0 \quad (88)$$

- Valor médio:

$$ID_{1(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{1(2)}) + (iD_{1(3)}) + (iD_{1(4)})] dt \quad (89)$$

- Valor eficaz:

$$ID_{1(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{1(2)})^2 + (iD_{1(3)})^2 + (iD_{1(4)})^2] dt} \quad (90)$$

(k) Corrente no interruptor S $i_S(t)$:

- Durante Δt_2 :

$$iS_{(2)} = iL_{k2} + iC_{eq} = -\frac{(2 + \lambda)}{\Delta t_2} \cdot \Delta iL_m + \left(\frac{k \cdot d \cdot T_s \cdot (1 + \lambda)}{\lambda \cdot L_m} - \frac{(k \cdot (\lambda + 1) -) \cdot \Delta t_2}{\lambda \cdot L_m} \right) \cdot (V_{in} - V_{DSON}) + \frac{2 \cdot \Delta V_{CK} - V_D - V_{DSON}}{R_{DSON}} \cdot e^{-\frac{t}{R_{DSON} \cdot C_{eq}}} \quad (91)$$

- Durante Δt_3 :

$$iS_{(3)} = iL_{k2} + iC_{eq} = -\frac{(2 + \lambda)}{\Delta t_2} \cdot \Delta iL_m + \left(\frac{k \cdot d \cdot T_s \cdot (1 + \lambda)}{\lambda \cdot L_m} - \frac{(k \cdot (\lambda + 1) -) \cdot \Delta t_2}{\lambda \cdot L_m} \right) \cdot (V_{in} - V_{DSON}) + \frac{2 \cdot \Delta V_{Ck} - V_D - V_{DSON}}{R_{DSON}} \cdot e^{-\frac{t}{R_{DSON} \cdot C_{eq}}} \quad (92)$$

- Durante $(1 - D)T_s$:

$$iS_{(4)} = 0 \quad (93)$$

- Valor médio:

$$IS_{(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iS_{(2)}) + (iS_{(3)}) + (iS_{(4)})] dt \quad (94)$$

- Valor eficaz:

$$IS_{(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iS_{(2)})^2 + (iS_{(3)})^2 + (iS_{(4)})^2] dt} \quad (95)$$

(l) Tensões eficazes no enrolamento L_p do indutor acoplado:

- Durante Δt_2 :

$$V_{Lp(2)} = (V_{in} - V_{DSON}) \cdot k \quad (96)$$

- Durante Δt_3 :

$$V_{Lp(3)} = (V_{in} - V_{DSON}) \cdot k \quad (97)$$

- Durante $(1 - D)T_s$:

$$V_{Lp(4)} = \frac{(V_{in} - V_D - V_{Ck})}{2 - k} \quad (98)$$

- Valor médio:

$$V_{Lp(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(V_{Lp(2)}) + (V_{Lp(3)}) + (V_{Lp(4)})] dt \quad (99)$$

- Valor eficaz:

$$V_{Lp(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(V_{Lp(2)})^2 + (V_{Lp(3)})^2 + (V_{Lp(4)})^2] dt} \quad (100)$$

(m) Tensões eficazes no enrolamento L_s do indutor acoplado:

- Durante Δt_2 :

$$V_{Ls(2)} = (V_{in} - V_{DSOn}) \cdot k \cdot n \quad (101)$$

- Durante Δt_3 :

$$V_{Ls(3)} = (V_{in} - V_{DSOn}) \cdot k \cdot n \quad (102)$$

- Durante $(1 - D)T_s$:

$$V_{Ls(4)} = \frac{(V_{in} - V_D - V_{Ck})}{2 - k} \cdot n \quad (103)$$

- Valor médio:

$$V_{Ls(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(V_{Ls(2)}) + (V_{Ls(3)}) + (V_{Ls(4)})] dt \quad (104)$$

- Valor eficaz:

$$V_{Ls(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(V_{Ls(2)})^2 + (V_{Ls(3)})^2 + (V_{Ls(4)})^2] dt} \quad (105)$$

3.2.2 Cálculo das capacitâncias

Um requisito básico de projeto de conversores cc-cc é a variação máxima permitida das tensões dos capacitores e esse cálculo é necessário, pois a análise em regime permanente tende a ser feita desconsiderando essas variações. Para definir as capacitâncias, devem ser analisados os momentos de carga e descarga destes elementos, possibilitando então uma escolha mais assertiva. Além disso, para este conversor em específico, tem-se a relação entre os capacitores C_1 e C_k e valor máximo da corrente do interruptor S , fazendo com que a escolha dos capacitores influencie diretamente no rendimento do sistema e na máxima excursão desejada no sinais de tensão dos capacitores.

Das equações básicas dos capacitores, têm-se (106), (107) e (108).

$$\Delta Q_C = C \cdot \Delta V_c \quad (106)$$

$$\Delta Q_C = \int_{t_1}^{t_2} i_C(t) \cdot dt \quad (107)$$

$$i_c(t) = C \frac{dV_c(t)}{dt} \quad (108)$$

Para o capacitor C_1 , ao avaliar as etapas de operação e partir de (106), (107) e (68), obtêm-se (109) e (110).

$$iC_{1(4)} = iL_{s(4)} \quad (109)$$

$$C_1 = \frac{\int_0^{(1-D)Ts} iC_{1(4)}(t) \cdot dt}{\Delta V_{C1}} \quad (110)$$

Para o capacitor C_k , de modo análogo, de (58) e (68) obtêm-se (111) e (112).

$$iC_{k(4)} = iL_{k(4)} - iL_{s(4)} \quad (111)$$

$$C_k = \frac{\int_0^{(1-D)Ts} iC_{k(4)}(t) \cdot dt}{\Delta V_{Ck}} \quad (112)$$

Para os capacitores C_2 e C_3 , como os momentos de carga e descarga analisados se dão através de correntes constantes, obtêm-se as equações (113), (114), (115) e (116).

$$iC_{2(2)} = iC_{2(3)} = I_o \quad (113)$$

$$C_2 = \frac{I_o \cdot D \cdot Ts}{\Delta V_{C2}} \quad (114)$$

$$iC_{3(3)} = iC_{3(4)} = I_o \quad (115)$$

$$C_3 = \frac{I_o \cdot (\Delta t_3 + (1 - D) \cdot Ts)}{\Delta V_{C3}} \quad (116)$$

As variações de tensão permitidas a todos os capacitores é um requisito de projeto a ser especificado e, dessa forma, as capacitâncias escolhidas devem satisfazer as condições solicitadas.

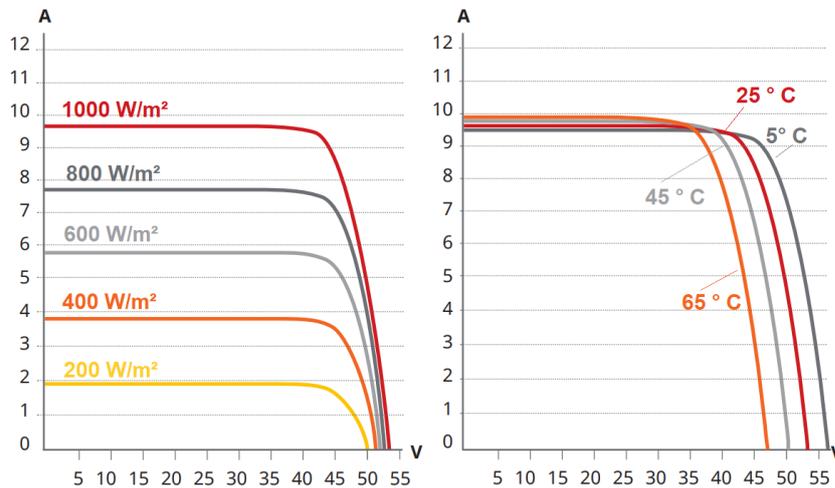
3.3 METODOLOGIA DE PROJETO

Conforme mencionado anteriormente, a corrente máxima entregue pelos painéis fotovoltaicos é variável ao longo de sua operação conforme suas condições de temperatura e irradiância, principalmente, o que faz com que a potência gerada pelo conjunto também seja variável.

Tomando o painel da fabricante Canadian Solar CS1U-400 como referência, observa-se que a potência fornecida é variável em função da temperatura de operação e irradiância, conforme é ilustrado na Figura 24. Dessa forma, o projeto será simulado e as formas de onda

serão adquiridas para um ponto de operação ($V_{in}= 48 \text{ V}$ e $P_o= 400 \text{ W}$), enquanto que para o projeto dos componentes serão consideradas as condições mais desfavoráveis, ou seja, para a potência nominal máxima de saída e menor tensão de entrada ($V_{in}= 25\text{V}$ e $P_o= 400 \text{ W}$), ocasionando os maiores esforços de corrente. Ao avaliar os dados técnicos do painel fotovoltaico utilizado, nota-se que o mesmo não operará na potência nominal quando operar com uma tensão de 25 V, porém os resultados levantados em simulação levarão em conta essa condição, visto que a utilização da topologia não se restringe apenas a esta aplicação. Além disto, devido à baixa influência das não idealidades no cálculo do ganho estático de corrente e tensão do conversor, serão utilizadas as relações ideais.

Figura 24 – Curvas características do painel Canadian Solar CS1U-400



Fonte: Adaptado de (CANADIAN, 2020)

Os requisitos e dados iniciais de projeto são ilustrados na Tabela 3.

Tabela 3 – Requisitos de projeto

Grandeza	Valor
Frequência de comutação (f_s)	100 kHz
Relação de transformação (n)	1
Tensão de entrada (V_{in})	48 V
Tensão de saída (V_o)	400 V
Potência de saída (P_o)	400 W
Ondulação da corrente iL_m (ΔiL_m)	45% de I_{in}
Ondulação de tensão em C_1 (ΔVC_1)	1% de V_o
Ondulação de tensão em C_2 (ΔVC_2)	1% de V_o
Ondulação de tensão em C_3 (ΔVC_3)	1% de V_o
Ondulação de tensão em C_k (ΔVC_k)	1% de V_o
λ	0,01
V_D	1 V
k	0,95
V_{DSON}	0,5 V

Fonte: Autoria Própria

Para que o conversor seja devidamente projetado, a metodologia de projeto se dará através de uma sequência de cálculos para definição das variáveis:

- Cálculo da razão cíclica D (29);
- Cálculo das correntes médias de saída e de entrada ((49) e (50));
- Cálculo da indutância L_m (45);
- Cálculo de Δt_2 e Δt_3 ((27) e (35));
- Tensões médias dos capacitores C_1, C_2, C_3 e C_k ((26) (20) (38) e (25));
- Definição dos pontos da corrente iL_m ((13) (16) e (17));
- Definição dos pontos da corrente iL_k ((33) (34) e (39));
- Tensões máximas de bloqueio dos diodos D_1, D_2, D_3, D_k e do interruptor S ((46) e (47));
- Valores eficazes das correntes do primário e secundário do indutor acoplado ((65) e (70));
- Valores médios e eficazes das correntes dos diodos D_1, D_2, D_3, D_k e do interruptor S ((89), (90), (74), (75), (84) (85), (79), (80), (94) e (95));
- Cálculo das capacitâncias C_1, C_2, C_3 e C_k ((110) (112) (114) e (116));
- Cálculo dos valores eficazes da tensão do enrolamento primário do indutor acoplado ((99) e (100));
- Cálculo dos valores eficazes da tensão do enrolamento secundário do indutor acoplado ((104) e (105));

Os valores encontrados relacionados aos componentes e esforços de corrente e tensão são dispostos nas Tabelas 4 e 5, respectivamente, considerando a tensão de entrada e saída de 48 V e 400V, respectivamente.

Tabela 4 – Parâmetros e componentes calculados

Grandeza	Valor Calculado
Razão cíclica (D)	0,6400
Indutância (L_m)	77,0130 μH
Relação de transformação (n)	1
Frequência de comutação	100 kHz
Δt_2	2,8296 μs
Δt_3	3,5704 μs
C_1	3,9700 μF
C_2	1,6000 μF
C_3	1,7926 μF
C_k	7,5000 μF

Fonte: Autoria Própria

Tabela 5 – Esforços de tensão e corrente dos componentes

Grandeza	Valor Calculado
Corrente média (I_o)	1,0000 A
Corrente média (I_{in})	8,3333 A
Corrente média (I_s)	7,5276 A
VC_k	131,4400 V
VC_1	131,4400 V
VC_2	343,1100 V
VC_3	44,1250 V
VD_{1max}	131,4400 V
VD_{2max}	268,5500 V
VD_{3max}	257,7900 V
VD_{kmax}	131,4400 V
VD_{Smax}	131,4400 V
IL_{pRMS}	2,7847 A
IL_{sRMS}	2,7847 A
VL_{pRMS}	60,2632 V
VL_{sRMS}	60,2632 V
ID_{1RMS}	13,5201 A
ID_{2RMS}	1,7349 A
ID_{3RMS}	0,7631 A
ID_{kRMS}	2,6781 A
IS_{RMS}	14,5219 A
ID_1	1,0000 A
ID_2	1,0000 A
ID_3	1,0000 A
ID_k	1,0000 A

Fonte: Autoria Própria

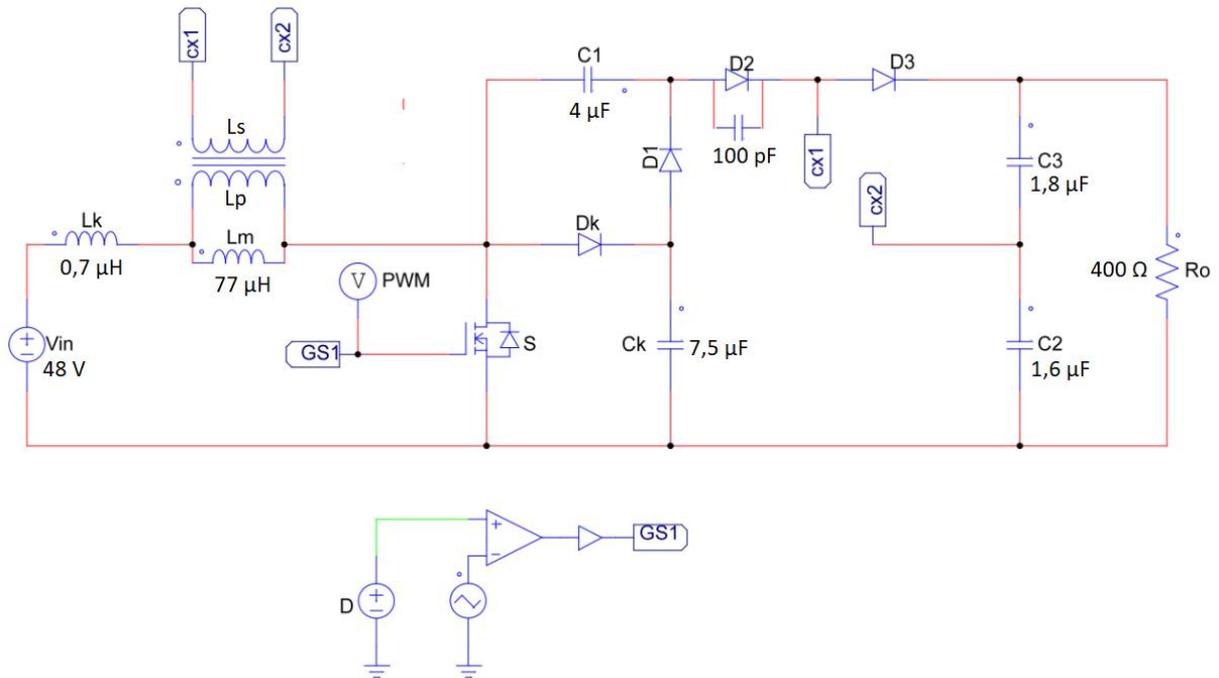
Após obter os resultados teóricos, é necessário realizar a simulação computacional do inversor e comparar os resultados encontrados.

3.3.1 Resultados de Simulação

O circuito do conversor Figura 25 foi implementado e simulado através do *software PSIM* e as formas de onda mais relevantes serão ilustradas na sequência. O passo de cálculo

utilizado foi de 10 ns.

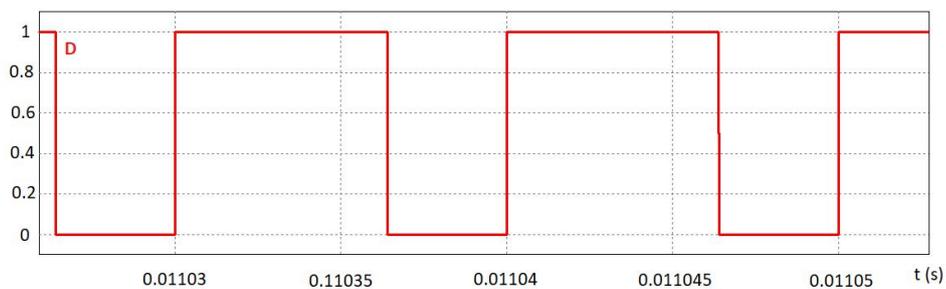
Figura 25 – Circuito Simulado



Fonte: Autoria própria

A Figura 26 ilustra a razão cíclica de 0,64, conforme calculado.

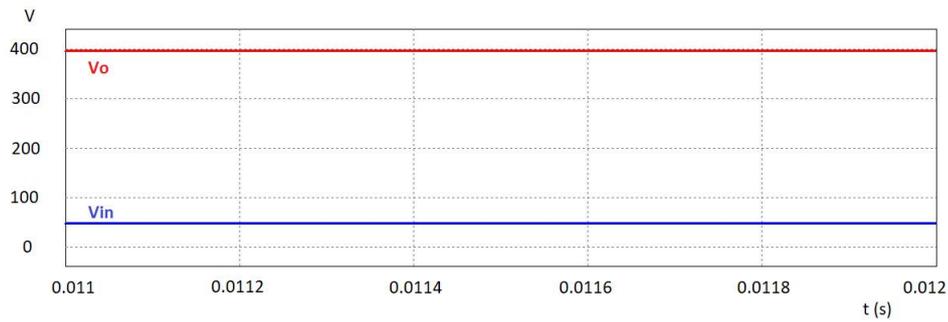
Figura 26 – Razão Cíclica



Fonte: Autoria própria

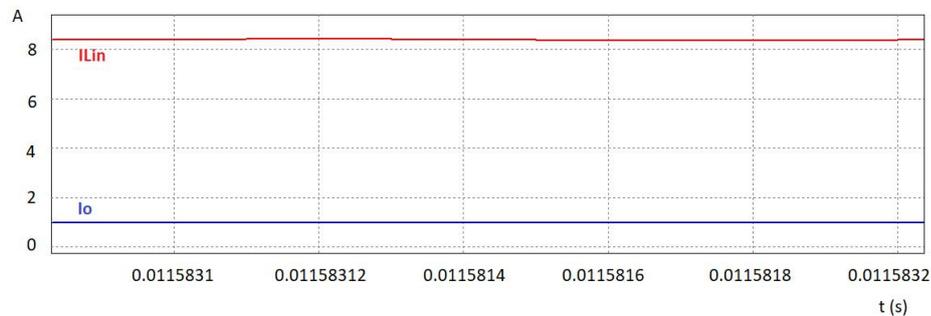
As tensões de entrada e saída são ilustradas na Figura 27 e nota-se a queda de tensão na tensão de saída V_o que ocorre devido às não idealidades no acoplamento magnético k e nas quedas de tensão dos diodos e do interruptor S . Optou-se por utilizar a relação ideal entre tensão de entrada e de saída durante o projeto. A tensão V_o calculada foi de 400 V e simulada de 396,887 V. As correntes médias de entrada I_{in} e de saída I_o simuladas (Figura 28) foram encontradas nos valores de 0,994 A e 8,410 A, respectivamente, ou seja, bastante próximas às calculadas.

Figura 27 – Tensões de saída e de entrada



Fonte: Autoria própria

Figura 28 – Correntes médias de saída e de entrada

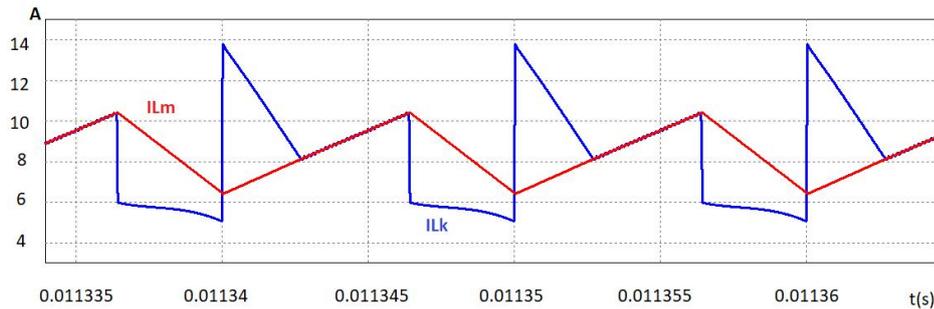


Fonte: Autoria própria

As correntes iL_m e iL_k são ilustradas na Figura 29. Os pontos IL_{m1} , IL_{m2} , IL_{m3} encontrados (6,431 A, 8,115 A e 10,410 A, respectivamente) foram próximos aos valores calculados. Os valores simulados de IL_{k1} (4,951 A), IL_{k2} (13,553 A) e IL_{k3} (5,951 A) divergiram em relação aos calculados (3,229 A, 8,943 A e 4,615 A, respectivamente). A diferença entre os valores calculados e simulados se deve ao fato de que na análise matemática foi desconsiderado o tempo de recuperação reversa do diodo D_2 , que não é bloqueado instantaneamente no momento da entrada em condução do interruptor S . Assim, enquanto D_2 não bloqueia, a corrente IL_k permanece crescente. Para emular o tempo de recuperação reversa do diodo D_2 , um capacitor de 100 pF foi inserido em paralelo com o mesmo. Isso faz com que seja possível evidenciar o fenômeno da recuperação reversa, mas faz com que os valores encontrados para a corrente IL_k fiquem imprecisos, embora não inviabilizem o projeto do conversor.

As correntes e tensões nos diodos D_1 , D_2 , D_3 e D_k são ilustradas nas Figuras 30, 31, 32 e 33. Observados os valores máximos encontrados em simulação, nota-se que existe uma divergência quanto aos valores calculados. Isso se deve ao fato de que os valores de pico dos diodos são intimamente ligados aos valores das correntes na indutância de dispersão, causando

Figura 29 – Correntes iL_m e iL_k



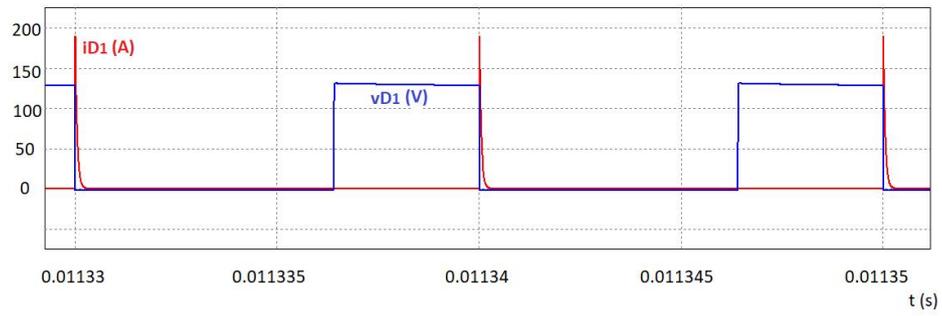
Fonte: Autoria própria

então os desvios. Os valores de pico da corrente no diodo D_1 calculados e simulados (131,0568 A e 191,33 A, respectivamente) foram aceitáveis para estimar sua corrente eficaz. Avaliando a comutação, nota-se que o bloqueio dos diodos D_1 e D_3 ocorre sob corrente nula (*Zero Current Switching*), o que diminui as perdas por comutação presentes nestes componentes. O mesmo não ocorre com os diodos D_2 e D_k , que comutam sob correntes diferentes de zero (comutação forçada), especialmente em D_k onde o bloqueio ocorre no momento em que circula sua máxima corrente. As tensões reversas dos diodos são bastante controladas devido ao auto grampeamento intrínseco à topologia e é ocasionado pela combinação das tensões (praticamente invariáveis) dos capacitores.

Pode-se observar que as tensões máximas de bloqueio encontradas em simulação ($V_{D_1} = 131,719$ V, $V_{D_2} = 267,751$ V, $V_{D_3} = 252,115$ V e $V_{D_k} = 132,35$ V) são muito próximos aos calculados ($V_{D_1} = 131,444$ V, $V_{D_2} = 265,256$ V, $V_{D_3} = 257,791$ V e $V_{D_k} = 131,444$ V). É importante salientar que quanto menores forem as tensões reversas as quais os semicondutores são submetidos e, portanto, projetados, menores tendem a ser as resistências em condução desses componentes. Quanto aos diodos, salienta-se também que as tensões em condução (*Forward Voltage*) também tendem a diminuir proporcionalmente a medida em que é possível diminuir suas tensões reversas de bloqueio. Desse modo, as tensões de bloqueio máximas relativamente baixas impostas sobre os semicondutores devido à estrutura de auto grampeamento da topologia favorece o projeto do conversor ainda que existam algumas discrepâncias em relação a valores instantâneos e, conseqüentemente, valores eficazes.

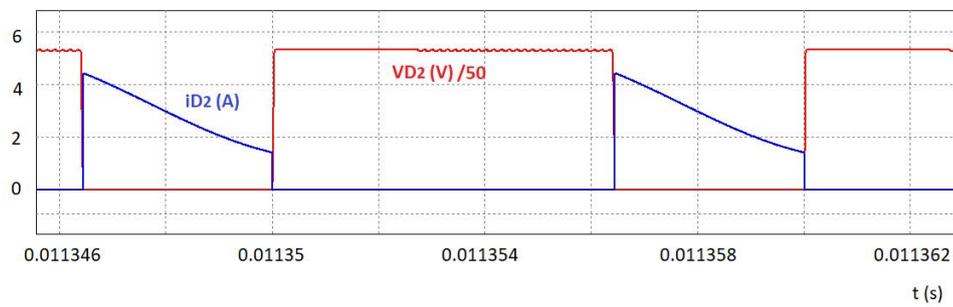
A corrente no interruptor S , ilustrada na Figura 34, é composta pela soma das correntes em D_1 e da corrente de entrada iL_k . Os valores de pico da corrente no interruptor encontrado em simulação e calculados são 201,14 A e 148,94 A, respectivamente. Os impulsos de corrente sobre o interruptor são esperados e ocasionados pela comutação da célula de capacitores chaveados.

Figura 30 – Corrente e Tensão no diodo D_1



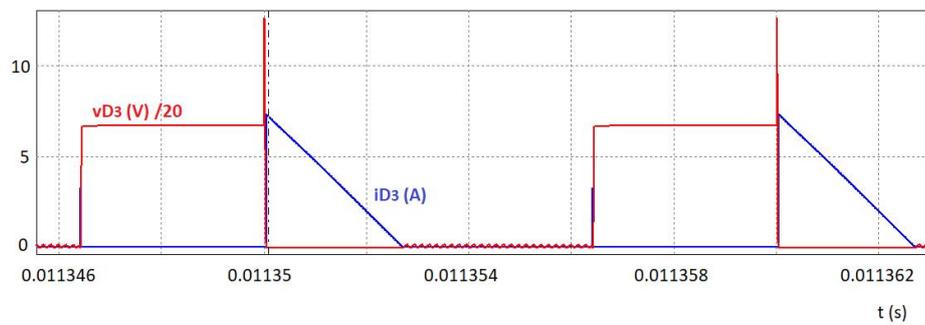
Fonte: Autoria própria

Figura 31 – Corrente e Tensão no diodo D_2



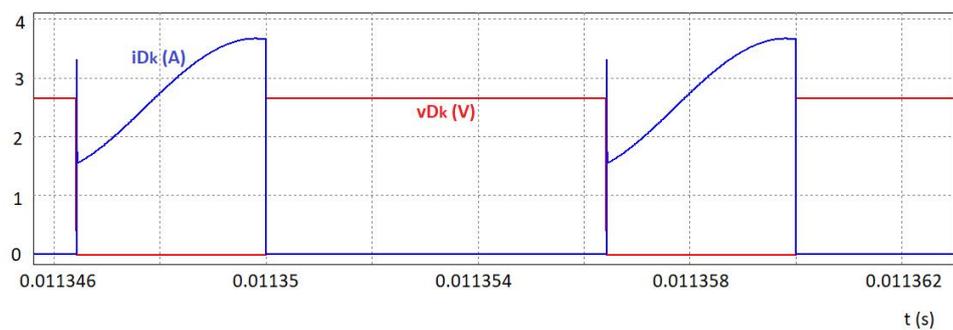
Fonte: Autoria própria

Figura 32 – Corrente e Tensão no diodo D_3



Fonte: Autoria própria

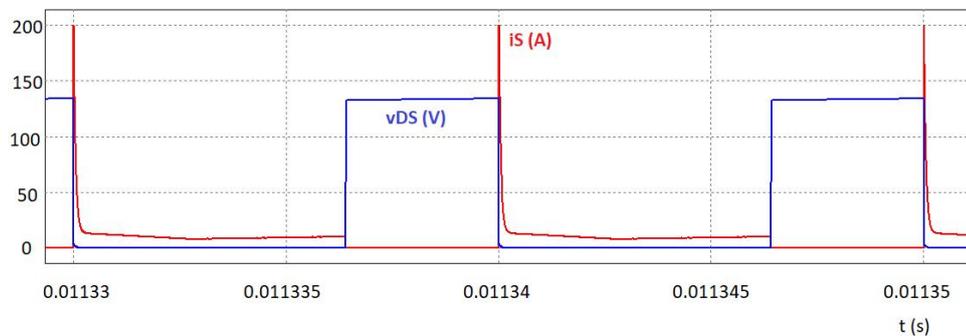
Figura 33 – Corrente e Tensão no diodo D_k



Fonte: Autoria própria

Conforme explanado na descrição do conversor, esse valor máximo influencia diretamente no rendimento do conversor, visto que altera consideravelmente o valor eficaz da corrente no interruptor e, portanto, aumenta as perdas por condução no componente. Como o conversor opera em uma frequência de 100 kHz, uma das vantagens elencadas é a redução do tamanho e peso dos componentes armazenadores de energia e o conversor também é projetado para operar em modo de condução contínuo, o que contribui para a diminuição dos valores eficazes e, por consequência, a diminuição das perdas por condução. Nota-se, entretanto, que os picos de corrente no interruptor podem ser atenuados conforme o *ripple* de tensão dos capacitores C_1 e C_k é reduzido, já que no momento do fechamento do interruptor a malha é fechada com os capacitores chaveados e sua corrente máxima é proporcional ao valor da subtração das tensões dos capacitores C_1 e C_k (que se encontram nos seus valores mínimos e máximos, respectivamente) e quanto menor for o *ripple* admitido, maior deverão ser as capacitâncias C_1 e C_k . Também é possível observar que a tensão de bloqueio V_{DS} é bastante previsível e não apresenta valores transitórios, característica do autogrampeamento natural da topologia. Os valores de máximos de V_{DS} calculados e simulados são de 131,44 V e 132,55 V, respectivamente.

Figura 34 – Corrente e Tensão no interruptor S

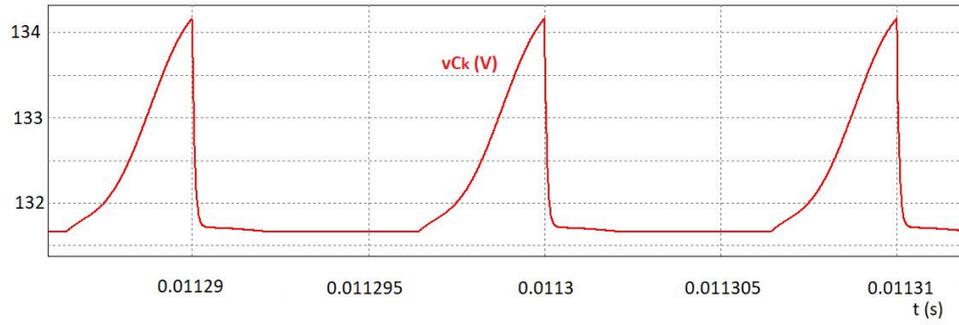


Fonte: Autoria própria

A variação de tensão máxima permitida sobre os capacitores é ilustrada nas Figuras 35, 36, 37 e 38. Os valores observados são $\Delta VC_1 = 2,51$ V, $\Delta VC_2 = 4,07$ V, $\Delta VC_3 = 4,21$ V e $\Delta VC_k = 1,31$ V. É possível observar que o dimensionamento atende os requisitos de projeto, ainda que as variações de tensão em VC_1 e VC_k tenham sido inferiores já que são as únicas que sofrem variações consideráveis devido às correntes na indutância de dispersão L_k .

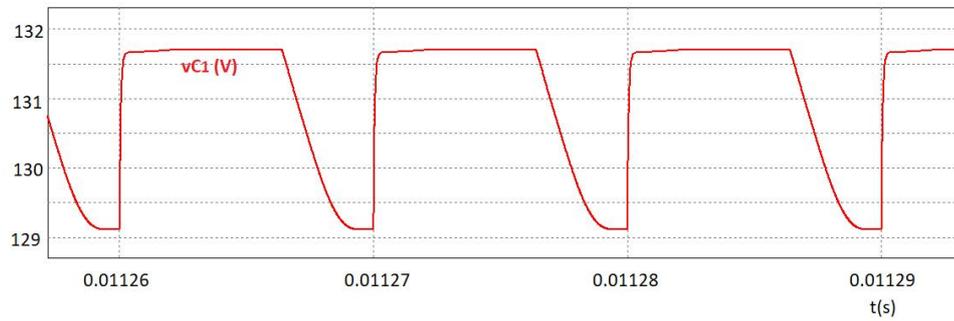
Na Tabela 6 encontram-se os valores mais relevantes referentes à simulação computacional do conversor.

Figura 35 – Variação de tensão no capacitor C_k



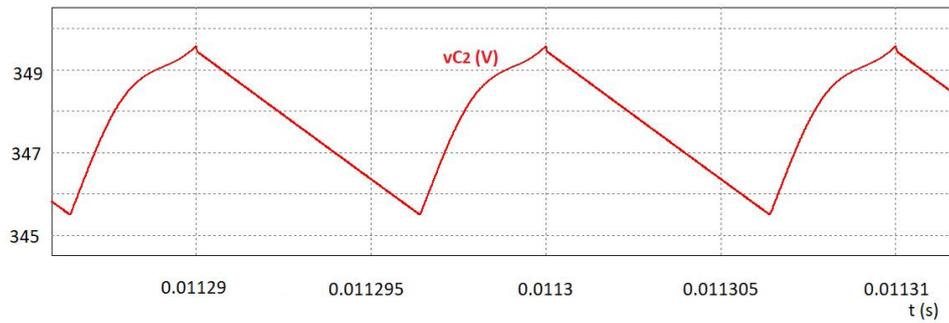
Fonte: Autoria própria

Figura 36 – Variação de tensão no capacitor C_1



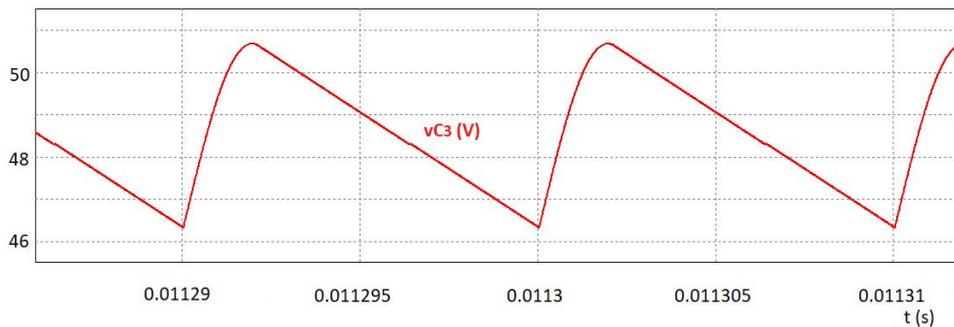
Fonte: Autoria própria

Figura 37 – Variação de tensão no capacitor C_2



Fonte: Autoria própria

Figura 38 – Variação de tensão no capacitor C_3



Fonte: Autoria própria

Tabela 6 – Comparativo entre os resultados calculados e simulados

Grandeza	Valor Calculado	Valor Simulado	Erro Percentual (%)
Razão cíclica (D)	0,6400	0,6400	0,00
Corrente média (I_o)	1,000	0,9940	-0,60
Corrente média (I_{in})	8,3333 A	8,4110 A	0,93
Δt_2	2,8295 μs	2,7520 μs	-2,74
Δt_3	3,5704 μs	3,9730 μs	11,28
VC_k	131,4400 V	132,5500 V	0,84
VC_1	131,4400 V	130,8500 V	-0,45
VC_2	343,1100 V	348,5800 V	1,59
VC_3	44,1250 V	48,3100 V	9,48
VD_{1max}	131,4400 V	132,3500 V	0,69
VD_{2max}	268,5500 V	267,0500 V	-0,56
VD_{3max}	257,7900 V	252,0100 V	-2,24
V_{DSmax}	131,4400 V	133,3800 V	1,48
IL_{pRMS}	2,7847 A	2,8322 A	1,71
IL_{sRMS}	2,7847 A	2,8320 A	1,71
VL_{pRMS}	60,2632 V	64,2483 V	6,61
VL_{sRMS}	60,2632 V	64,2483 V	6,61
ID_{1RMS}	11,2782 A	12,0014 A	6,41
ID_{2RMS}	1,7349 A	1,7586 A	1,36
ID_{3RMS}	0,7631 A	2,1866 A	186,53
ID_{kRMS}	2,6781 A	1,7229 A	-35,67
I_S	7,5276 A	7,5407 A	1,25
I_{SRMS}	14,5219 A	15,3743 A	5,87
ΔVC_2	4,000 V	4,0700 V	1,75
ΔVC_3	4,0000 V	4,2100 V	5,25
ΔVC_k	4,0000 V	1,3100 V	-67,25
ΔVC_1	4,0000 V	2,5100 V	-37,25
V_o	400,0000 V	396,8870 V	-0,78
ID_1	1,0000 A	0,9934 A	-0,66
ID_2	1,0000 A	0,9954 A	-0,46
ID_3	1,0000 A	0,9887 A	-1,13
I_{Lk1}	3,2291 A	5,1109 A	58,28
I_{Lk2}	8,9431 A	13,5413 A	51,40
I_{Lk3}	4,6152 A	5,9103 A	28,06
I_{Lm2}	8,1162 A	8,1199 A	0,05
Δi_{Lm}	3,7499 V	3,9503 V	5,50

Fonte: Autoria Própria

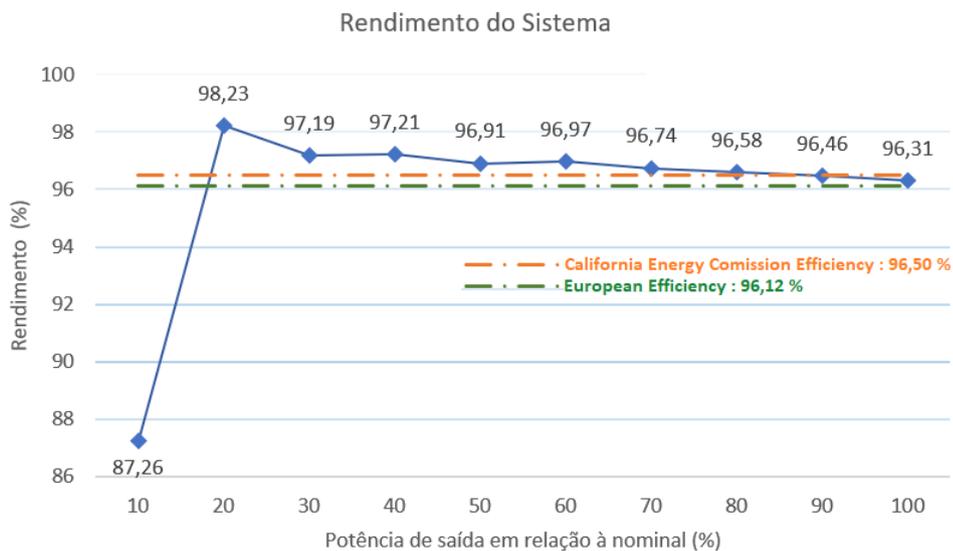
Ao avaliar os resultados obtidos na Tabela 10, nota-se que as variáveis que geraram os maiores erros percentuais foram ID_{3RMS} , ID_{kRMS} , ΔVC_k , ΔVC_1 e os pontos relacionados à corrente $i_{Lk}(t)$. Estes desvios ocorreram especialmente pela ação do tempo de recuperação do diodo D_2 , que em simulação foi emulado através de uma capacitância em paralelo. A alteração destes valores impactam diretamente nos demais valores médios e eficazes.

Ainda assim, observados os desvios, é perfeitamente possível dimensionar e implementar o protótipo do conversor, uma vez que as não idealidades, especialmente indutâncias parasitas, tendem a atenuar a dispersão dos valores de $i_{Lk}(t)$.

Além disso, uma estimativa prévia quanto ao rendimento global do sistema se faz

importante. Para isto, o *software ORCAD* foi utilizado, uma vez que considera as não idealidades dos componentes empregados. Os valores encontrados, avaliados em pontos de operação que representam frações da potência nominal de saída e para uma tensão de entrada nominal de 48 V, são ilustrados na Figura 39. É possível observar que o maior rendimento levantado é obtido com cerca de 20% da carga nominal, alcançando aproximadamente 98,23%. A plena carga a topologia opera com 96,31% de rendimento. Adotando a metodologia de cálculo de eficiência Européia (equação 209) e da Comissão de Energia da Califórnia (equação 210), obtém-se 96,12% e 96,50%, respectivamente.

Figura 39 – Rendimento do sistema para $V_{in} = 48$ V



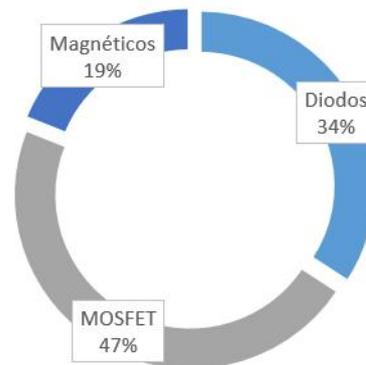
Fonte: Autoria própria

Neste tipo de topologia de conversor de alto ganho, as perdas relacionadas ao interruptor ativo tendem a ser superiores às demais. Entretanto, ao observar o levantamento de perdas ilustrado na Figura 40, nota-se que devido à característica de operação com capacitores chaveados, o que traz elevados picos de corrente também nos diodos, as perdas relacionadas a estes componentes se fazem bastante significativas e alcançam 34% das perdas totais, enquanto o interruptor e os elementos magnéticos são responsáveis por 47% e 19% das perdas totais do sistema, respectivamente. Essa análise de perdas foi realizada através do *software ORCAD* utilizando diodos MUR840 e MOSFET IRFM250, e para a tensão de entrada nominal de 48 V.

Como já mencionado anteriormente, o conversor opera sob tensões e correntes de entrada distintas devido à variação de temperatura e irradiância à qual o painel fotovoltaico está submetido. Para estimar o rendimento em diferentes pontos de operação, a Figura 41 ilustra as

Figura 40 – Rendimento do sistema para $V_{in} = 48\text{ V}$

Percentual de perdas na potência nominal

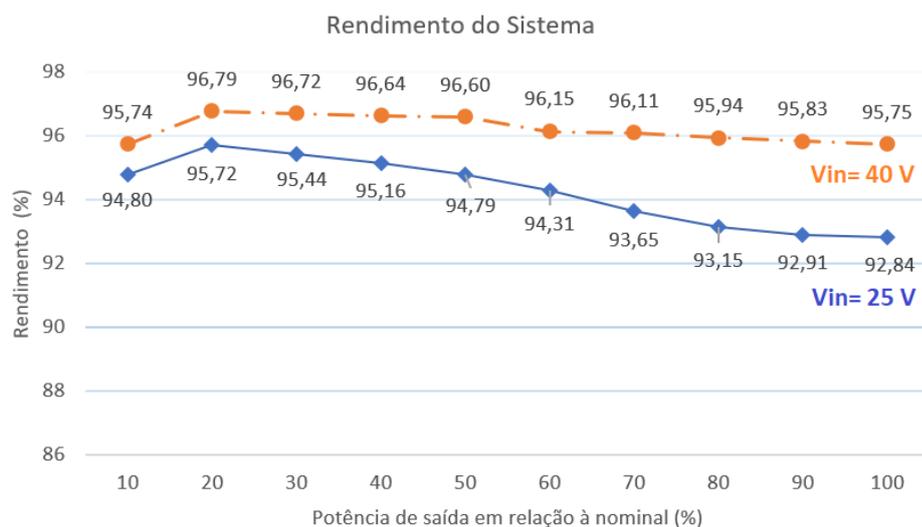


Fonte: Autoria própria

condições de operação do conversor para tensões de entrada de 25 V e 40 V. Além disto, a figura também traz informações sobre a o rendimento para frações da potência nominal de saída.

Como esperado, à medida em que a tensão de entrada é reduzida, a corrente de entrada e a razão cíclica se tornam mais elevadas (quando comparadas para uma mesma potência), contribuindo para o aumento das perdas por condução e comutação dos semicondutores e fazendo com que o rendimento do sistema seja inferior.

Figura 41 – Rendimento do sistema para $V_{in} = 25\text{ V}$ e 40 V



Fonte: Autoria própria

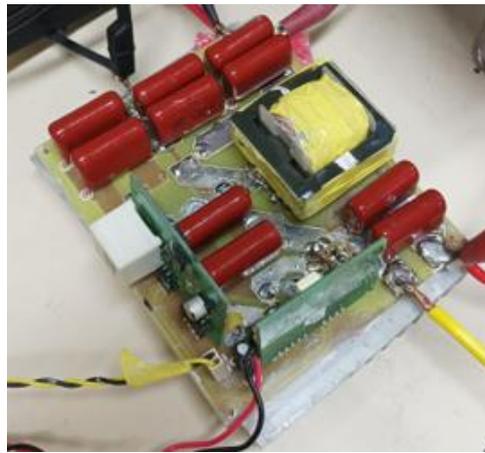
Após levantados os principais valores máximos, médios e eficazes, é possível projetar o conversor e implementar um protótipo. Durante a implementação, o efeito das não idealidades, como capacitâncias e indutâncias parasitas dos componentes e do layout, por exemplo, podem

ser observados e avaliados, assim como os possíveis impactos trazidos.

3.4 RESULTADOS EXPERIMENTAIS

Após as etapas de modelagem matemática e a simulação computacional do conversor, os resultados experimentais serão apresentados. O protótipo implementado é ilustrado através da Figura 42 e a Tabela 7 traz os componentes utilizados.

Figura 42 – Protótipo implementado



Fonte: Autoria própria

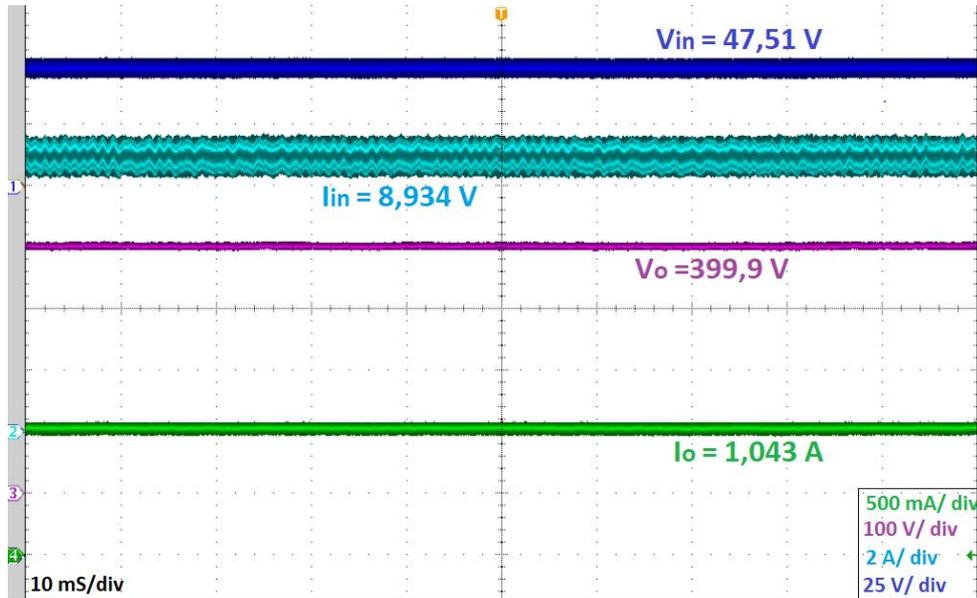
Tabela 7 – Componentes utilizados

Componente	Referência
Indutor acoplado	$L_m = 80 \mu H$
	Relação de transformação: 1
	Número de espiras do primário: 17
	Número de espiras do secundário: 17
	Núcleo utilizado: E42/15 N97
Diodos	SBR20A300CT
Interruptor S	IRPF4668
Drive de acionamento	DRO100S25A
Capacitor de entrada	$3 \mu F$
Capacitor C_1	$3 \mu F$
Capacitor C_2	$3 \mu F$
Capacitor C_3	$3 \mu F$
Capacitor C_k	$7,8 \mu F$

Fonte: Autoria Própria

Em um primeiro momento, serão avaliadas os principais valores e formas de onda para o conversor operando na potência de saída nominal de 400 W e tensão de entrada de 48 V. A Figura 43 ilustra os valores médios das tensões e correntes de entrada e saída, bastante próximos aos valores encontrados na modelagem matemática.

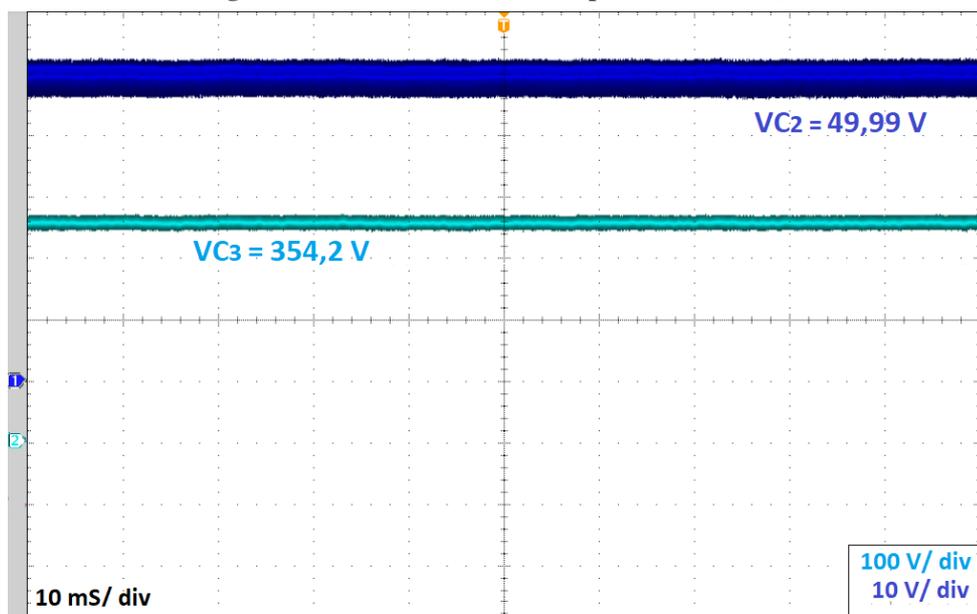
Figura 43 – Valores médios das tensões e correntes de entrada e saída



Fonte: Autoria própria

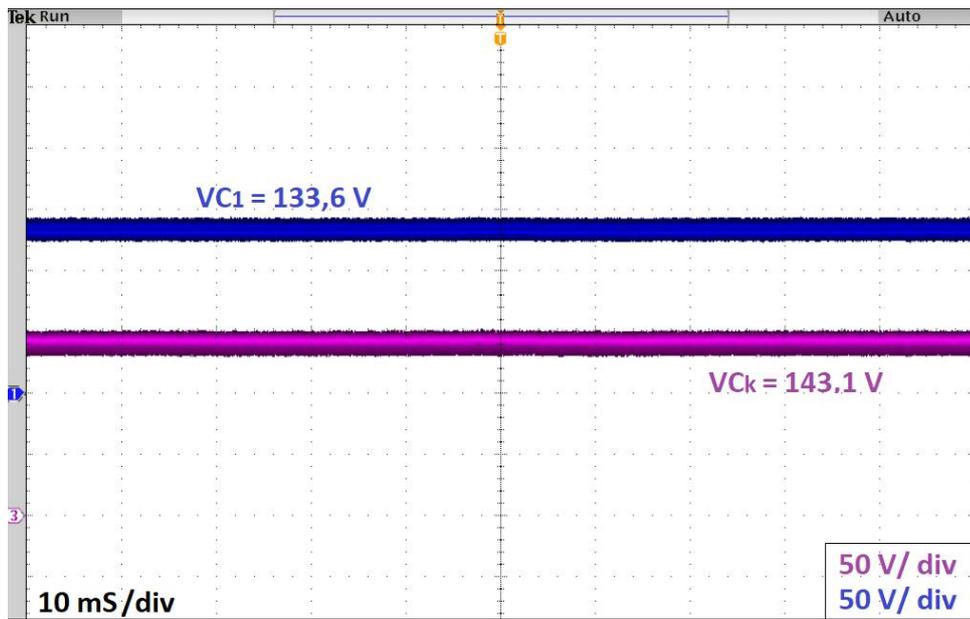
As tensões dos capacitores VC_k e VC_1 , e VC_2 e VC_3 são ilustrados nas Figuras 44 e 45. Conforme esperado, a tensão média VC_2 é similar à V_{in} , enquanto que a soma de VC_2 e VC_3 totaliza a tensão de saída. As tensões VC_k e VC_1 encontradas são similares às calculadas de 131,44 V. O *ripple* dos capacitores são evidenciados na Figura 46, inferiores aos requisitos de projeto especialmente pela utilização de capacitâncias superiores às necessárias.

Figura 44 – Valores médios dos capacitores C_k e C_1



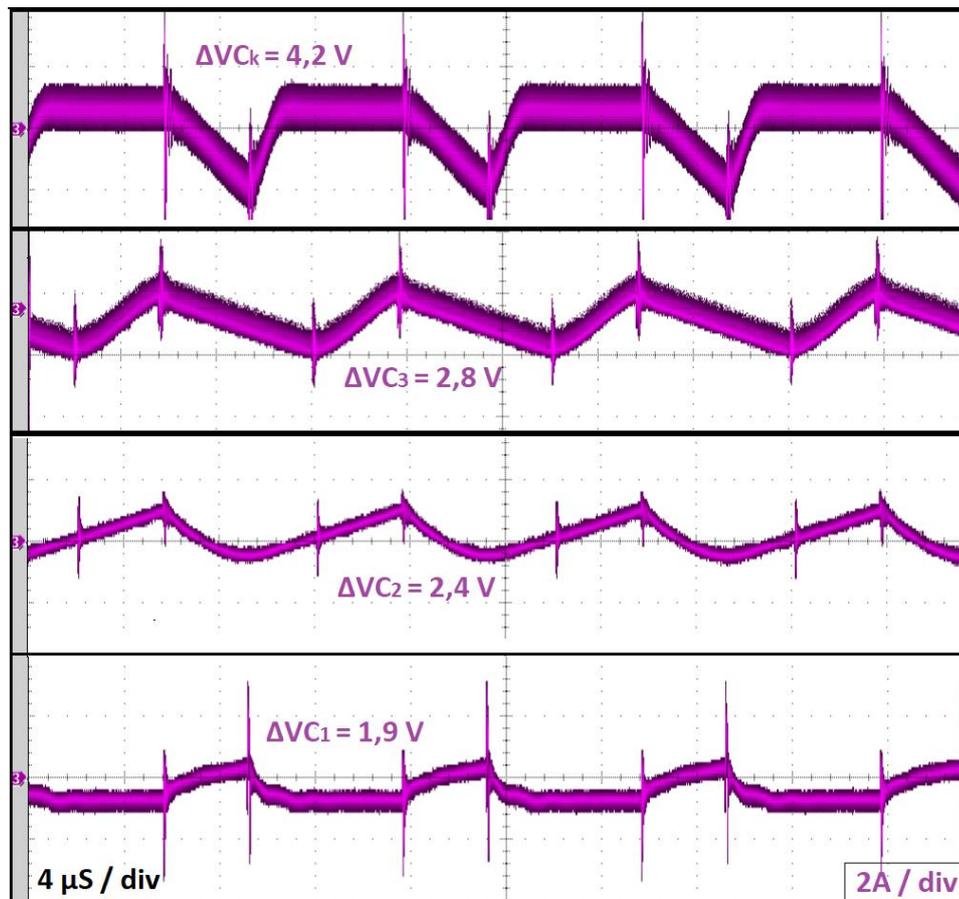
Fonte: Autoria própria

Figura 45 – Valores médios dos capacitores C_2 e C_3



Fonte: Autoria própria

Figura 46 – Ripple dos capacitores C_k , C_1 , C_2 e C_3

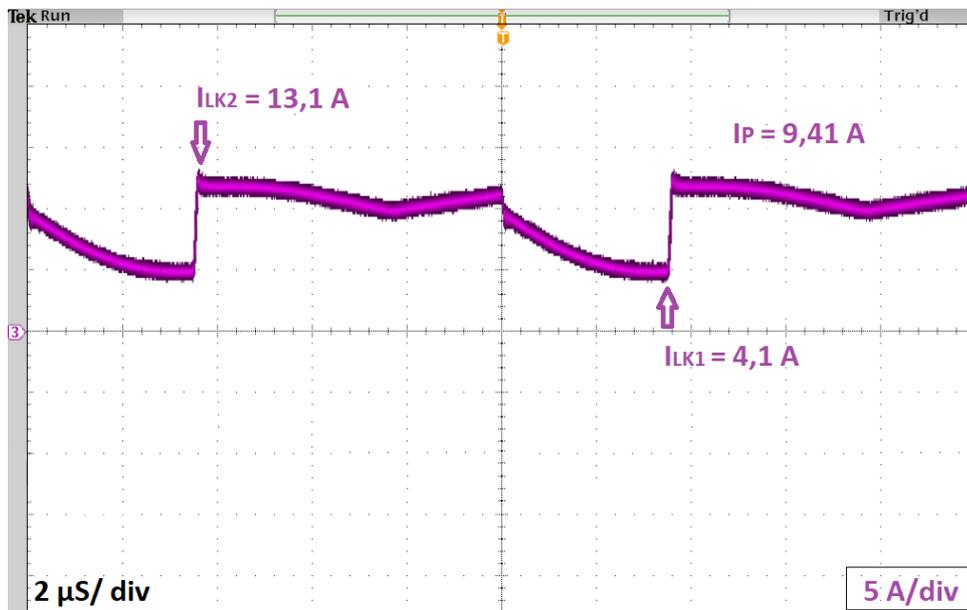


Fonte: Autoria própria

A Figura 47 ilustra a corrente no primário do indutor acoplado. Os valores máximos e

mínimos encontrados nos ensaios foram de 13,1 A e 4,1 A, respectivamente. Comparados aos valores previamente calculados de 8,9431 A e 3,2291 A, nota-se que o valor máximo obtido, assim como nos resultados de simulação, é bastante sensível ao valor da indutância de dispersão do indutor acoplado.

Figura 47 – Corrente no primário do indutor acoplado

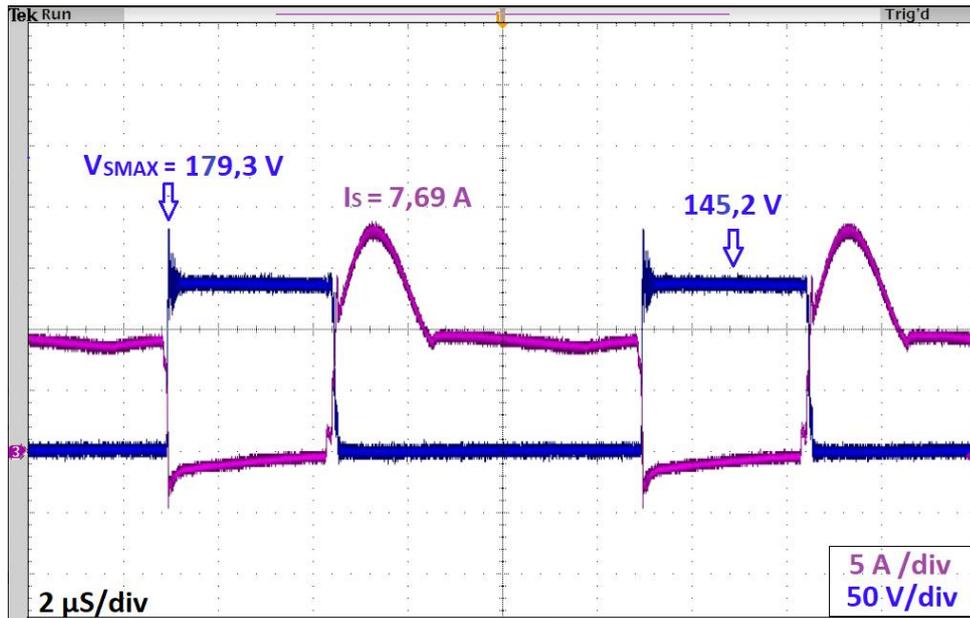


Fonte: Autoria própria

A Figura 48 traz as formas de onda do interruptor S. A tensão máxima de bloqueio encontrada (179,3 V) foi superior à calculada (131,44 V). A diferença se dá devido às indutâncias parasitas intrínsecas aos componentes e não modeladas. Ao avaliar o valor máximo da tensão de bloqueio após o transitório de comutação, encontra-se 145,2 V, condizente com o resultado teórico. Como esperado, a comutação do interruptor S é dissipativa, tanto na entrada em condução quanto no bloqueio. Os valores de corrente médios e eficazes calculados (7,6746 A e 10,0045 A, respectivamente) foram condizentes com os encontrados nos ensaios (7,69 A e 9,70 A, respectivamente). Embora não considerada durante o desenvolvimento do modelo, é possível observar uma ressonância no comportamento da corrente do interruptor que, embora presente, nota-se que pela proximidade dos valores encontrados e calculados não é um fator que interfere significativamente no dimensionamento do componente.

As formas de onda de tensão e corrente dos diodos D_k e D_1 são representadas nas Figuras 49 e 50, respectivamente. Ambos trazem os valores médios bastante próximos aos resultados calculados, iguais à corrente de saída de 1A. As tensões máximas calculadas dos diodos D_k e D_1 (ambas de 131,44 V) divergiram apenas no instante da comutação, devido às não

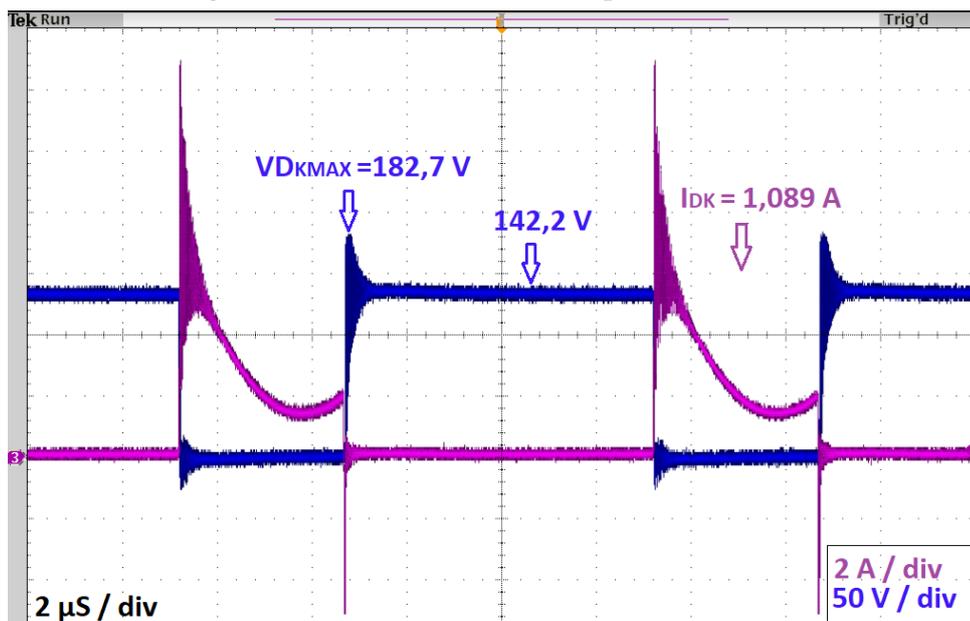
Figura 48 – Corrente e tensão de bloqueio do interruptor S



Fonte: Autoria própria

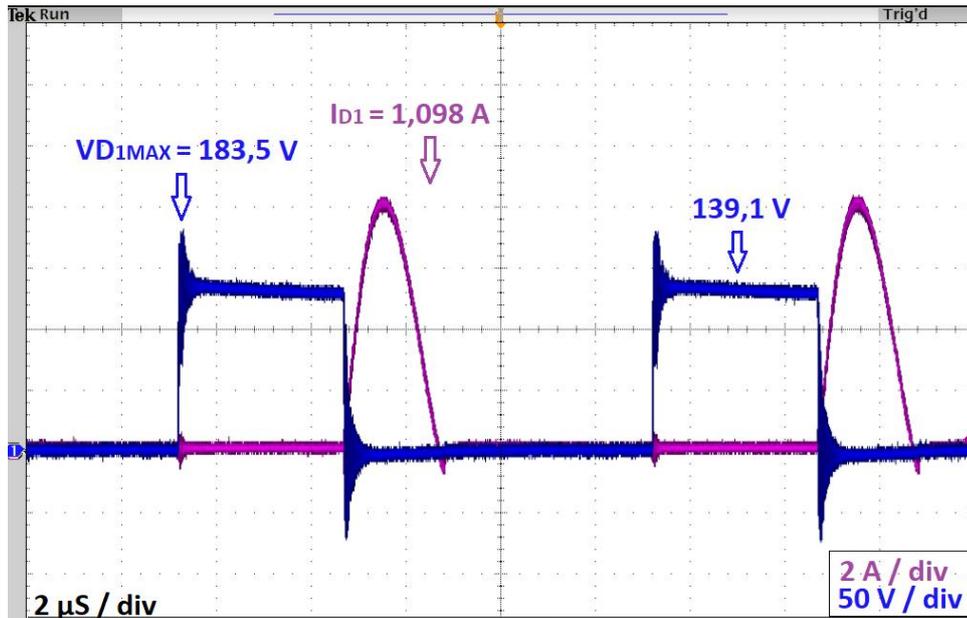
idealidades, dos valores encontrados ($V_{D_{K\text{max}}} = 182,7 \text{ V}$ e $V_{D_{1\text{max}}} = 183,5 \text{ V}$). Como esperado, o bloqueio do diodo D_k é dissipativo enquanto que o de D_1 ocorre sob corrente nula, reduzindo as perdas por comutação do componente. O valor de pico da corrente do diodo D_1 encontrado foi de 9,1 A, bastante reduzido, como esperado, em relação ao valor calculado devido à presença das indutâncias parasitas presentes no sistema.

Figura 49 – Corrente e tensão de bloqueio do diodo D_k



Fonte: Autoria própria

Figura 50 – Corrente e tensão de bloqueio do diodo D_1

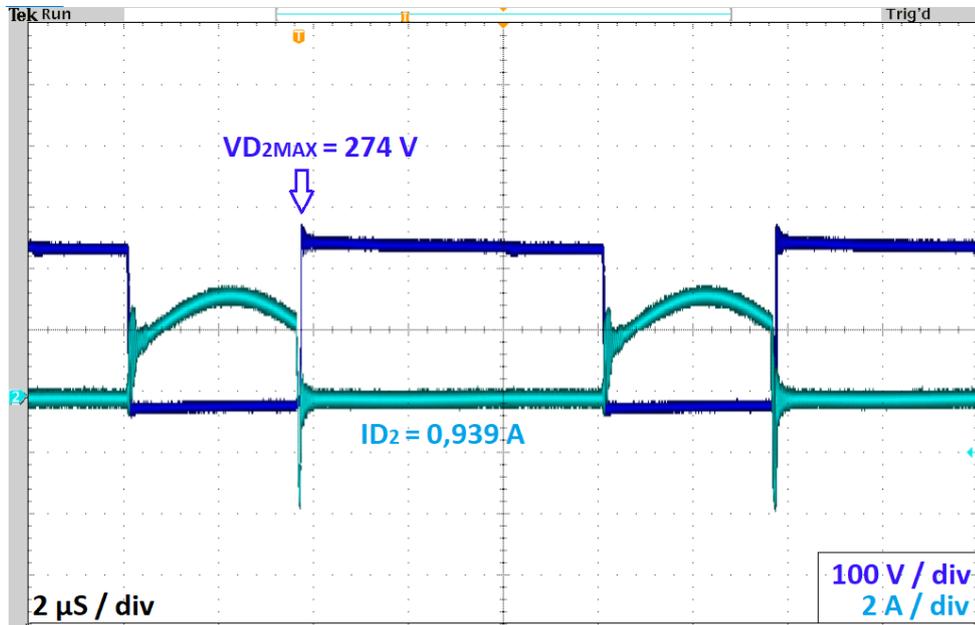


Fonte: Autoria própria

As Figuras 51 e 52 ilustram as formas de onda dos diodos D_2 e D_3 . Conforme esperado, o bloqueio do diodo D_2 é dissipativo e a tensão de bloqueio encontrada (274 V) é similar à calculada (268,55 V), enquanto que as correntes média e eficaz calculadas (1 A e 1,7349 A, respectivamente) são próximas às encontradas (0,939 A e 1,70 A, respectivamente). Os valores calculados da tensão de bloqueio do diodo D_3 (257,79 V) e corrente média (1 A) foram similares aos encontrados (250 V e 0,931 A). A corrente eficaz esperada (0,7631 A) divergiu do valor encontrado (1,71 A) especialmente pela diferença nos valores esperados e encontrados de I_{Lk2} .

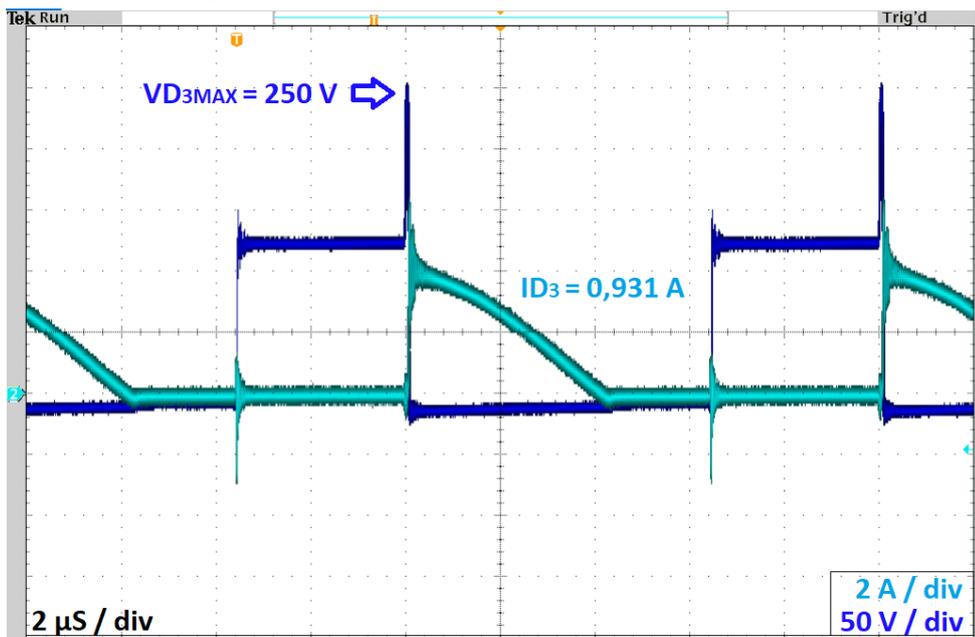
Os ensaios de rendimento do conversor foram realizados sob diversas circunstâncias, emulando as condições de operação de um painel fotovoltaico. O gráfico ilustrado na Figura 53 traz os rendimentos obtidos para a tensão de entrada nominal de 48 V e potência de saída variável ao utilizar o analisador de potência Yokogawa WT500. Nota-se uma linearidade ao longo de toda a faixa de potência avaliada com um rendimento máximo para $P_o=200$ W, de 96,380 %. Tal linearidade pode ser apontada como diferencial da topologia, visto que para a maioria das estruturas similares a curva de rendimento sofre variações mais significativas.

Figura 51 – Corrente e tensão de bloqueio do diodo D_2



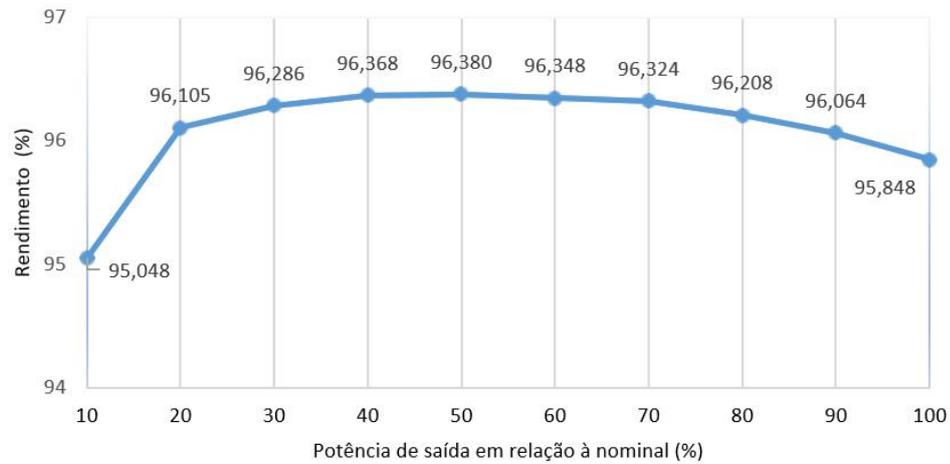
Fonte: Autoria própria

Figura 52 – Corrente e tensão de bloqueio do diodo D_3



Fonte: Autoria própria

Figura 53 – Rendimento do conversor para $V_{in} = 48\text{ V}$ e P_o variável



Fonte: Autoria própria

A Figura 54 ilustra o rendimento obtido para a tensão de entrada variável e potência de saída nominal de 400 W. Para tensões de entrada inferiores, a corrente de entrada acaba sendo superior e, por consequência, aumentam as perdas por condução e comutação no interruptor S. O maior rendimento (95,749%) foi encontrado nas condições nominais e o menor (94,954%) para a tensão de entrada de 38 V.

Figura 54 – Rendimento do conversor para V_{in} variável e $P_o = 400\text{ W}$

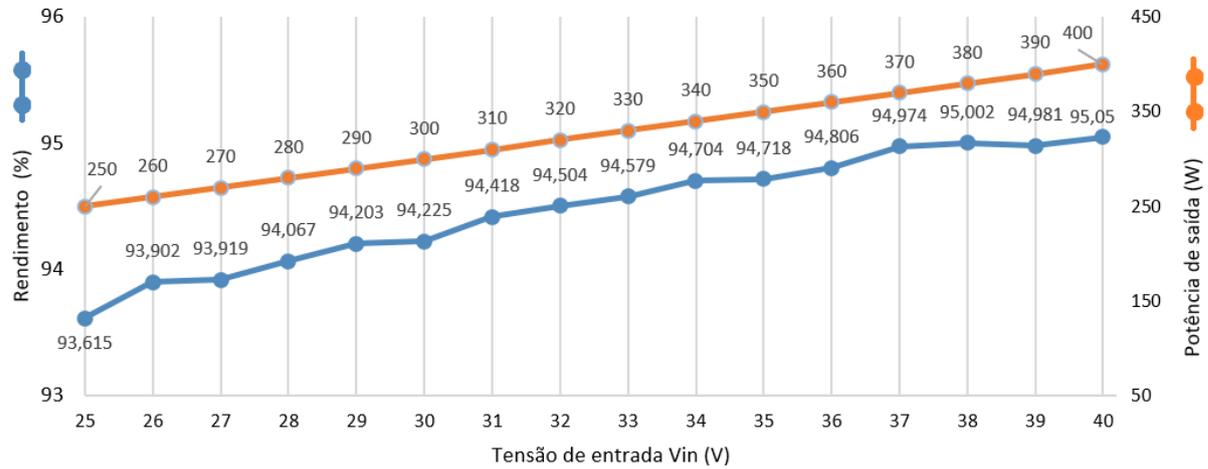


Fonte: Autoria própria

O outro cenário levantado foi para a tensão de entrada e potência de saída variáveis (Figura 55). Nestas condições, a corrente de entrada foi fixada em aproximadamente 10,5 A. O

maior rendimento ocorreu para $V_{in} = 40$ V e $P_o = 400$ W (95,051%). O menor valor encontrado foi para $V_{in} = 25$ V e $P_o = 250$ W (93,615%).

Figura 55 – Rendimento do conversor para V_{in} e P_o variáveis



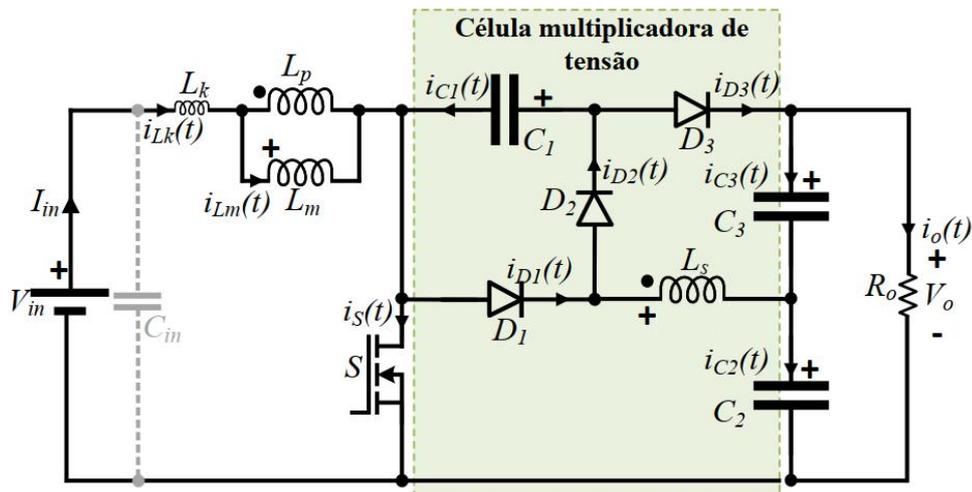
Fonte: Autoria própria

No capítulo seguinte, a segunda topologia será abordada e serão apresentadas a modelagem matemática e os resultados de simulação e experimentais.

4 CONVERSOR EMPREGANDO CÉLULA MULTIPLICADORA DE TENSÃO

A Figura 56 ilustra o segundo conversor proposto neste trabalho. Diferentemente do conversor anteriormente apresentado, não existe uma célula com capacitores chaveados, mas somente uma célula multiplicadora de tensão composta pelo enrolamento secundário L_s do indutor acoplado associados aos pares $D_2 - C_2$ e $D_3 - C_3$. A topologia realiza valores médios elevados de tensão nos capacitores mesmo que a relação de transformação do indutor acoplado seja próxima à unitária, contribuindo com a redução de peso, volume e perdas no elemento magnético.

Figura 56 – Topologia Proposta



Fonte: Autoria própria

Ao se utilizar da topologia para a obtenção de altos ganhos de tensão e rendimentos superiores devido à diminuição de perdas por efeito Joule, uma possível alternativa emerge através da utilização de relações de transformação unitárias para o indutor acoplado. Neste sentido, ao analisar as etapas de operação desta proposta (Figura 57), nota-se que em nenhum momento o secundário do indutor acoplado é conectado diretamente aos capacitores de saída C_2 ou C_3 , como acontece na proposta apresentada no Capítulo 3. Caso isto acontecesse (e se adotada uma relação de transformação unitária para o indutor acoplado), ocorreria uma distribuição de tensão bastante desigual no conjunto de capacitores de saída, visto que um deles estaria aproximadamente submetido à tensão V_{in} , que pode ser de baixa magnitude, e o outro à $V_o - V_{in}$, o que poderia assumir um valor consideravelmente alto em se tratando de um conversor de

alto ganho. Nestas condições, para garantir uma divisão de tensão mais igualitária entre os capacitores de saída, seria necessário adotar uma relação de transformação diferente da unitária, potencializando a dissipação de energia no elemento magnético.

Esta distribuição de tensão naturalmente mais uniforme traz um ponto positivo se comparado à topologia apresentada no capítulo anterior.

O auto grampeamento da tensão de bloqueio do interruptor S é intrínseco à topologia e ocorre na entrada em condução do diodo D_3 , o qual absorve, em conjunto com o capacitor C_3 , a energia armazenada pela indutância de dispersão do indutor acoplado.

4.1 OPERAÇÃO EM REGIME PERMANENTE

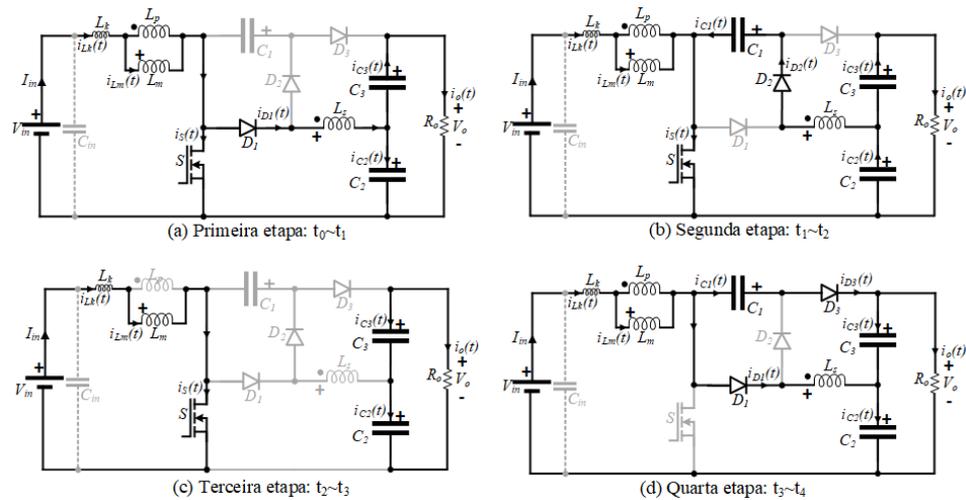
De maneira análoga ao conversor anteriormente proposto, é necessário definir o modelo estático da topologia e, sendo assim, também serão consideradas as premissas:

- A análise é realizada para um período da frequência de comutação f_s ;
- As tensões sobre os capacitores são constantes e livres de ondulações;
- A indutância de dispersão L_k representa as indutâncias dos dois enrolamentos do indutor acoplado.

Analisando o conversor durante um ciclo completo da frequência de comutação, é possível entender o modo de operação através da descrição das quatro etapas existentes, sendo elas:

- (a) o primeiro, segundo e terceiro estágios, que correspondem aos intervalos de tempo Δt_1 , Δt_2 e Δt_3 , respectivamente, ocorrem quando o interruptor S está em condução. Durante Δt_1 , a corrente da indutância de dispersão L_k cresce linearmente até o instante em que a corrente do diodo D_1 torne-se nula. Durante Δt_2 , após o bloqueio de D_1 , o diodo D_2 conduz e a fonte de entrada V_{in} fornece energia para L_m e para C_1 através do enrolamento secundário L_s , caracterizando a ação do indutor acoplado como transformador. Neste intervalo de tempo, o capacitor C_3 fornece energia para a carga enquanto L_s e C_2 fornecem energia para o carregamento de C_1 . No início do intervalo de tempo Δt_3 , as correntes $iL_k(t)$ e $iL_m(t)$ tornam-se iguais levando o diodo D_2 ao bloqueio. Neste intervalo de tempo, $iL_k(t)$ e $iL_m(t)$ são iguais e os capacitores C_2 e C_3 isoladamente fornecem energia para a carga.

Figura 57 – Etapas de Operação



Fonte: Autoria própria

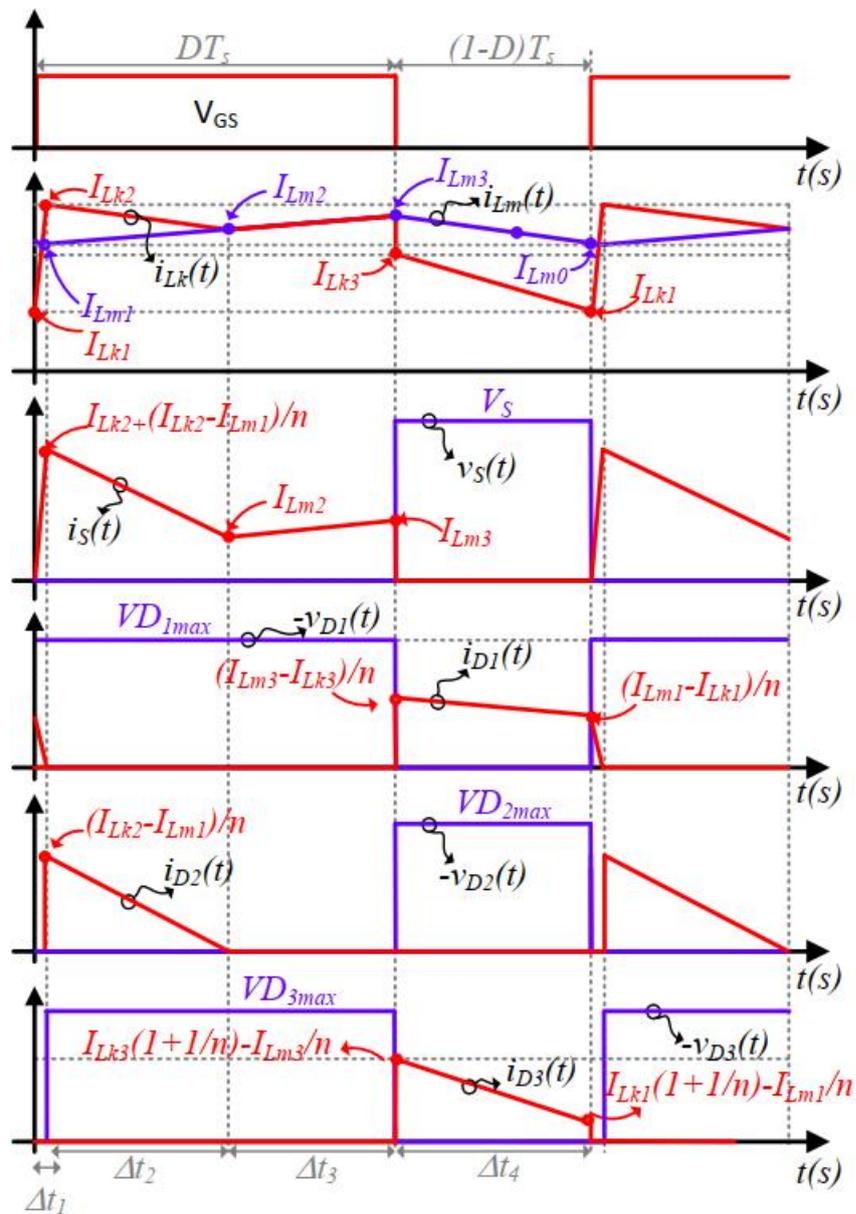
As Figuras 57 (a), (b) e (c) ilustram o primeiro, segundo e terceiro estágios, respectivamente.

- (b) a quarta etapa de operação do conversor é iniciada no instante do bloqueio do interruptor S . Nesse momento, os diodos D_1 e D_3 entram em condução. Durante o intervalo de tempo desta etapa, definida como $(1 - D)T_s$, a indutância magnetizante do indutor acoplado fornece energia para os capacitores C_1 e C_2 , iniciando seus processos de carregamento. O capacitor C_1 fornece energia para o capacitor C_3 e para a carga. No momento do bloqueio, o capacitor C_1 e o diodo D_3 são responsáveis por absorver a energia proveniente da indutância de dispersão L_k e da magnetizante L_m , evitando níveis de tensão elevados sobre o interruptor S e, por consequência, promovendo seu auto grampeamento.

Essa etapa é finalizada no momento em que o interruptor S é comandado a conduzir. A Figura 57 (d) representa o circuito equivalente da quarta etapa de operação.

A Figura 58 apresenta as principais formas de ondas teóricas do conversor proposto. Assim como para o primeiro conversor, ao fim do intervalo Δt_3 , a variação da corrente de dispersão $iL_k(t)$ é representada de maneira instantânea apenas para simplificação da modelagem matemática devido à tal etapa de transição não ser relevante para o desenvolvimento deste estudo.

Figura 58 – Formas de onda



Fonte: Autoria própria

Através da análise das Figuras 57 e 58 é possível desenvolver o modelo matemático do conversor e desta forma definir uma metodologia de projeto na qual todos os elementos possam ser devidamente especificados.

4.2 MODELO MATEMÁTICO ESTÁTICO DO CONVERSOR CC-CC

Como já mencionado, é imprescindível o levantamento das equações que regem o comportamento estático do conversor. Para tal, as definições dadas pelas Equações (1), (2), (3), (4), (5), (6) e (7) também serão utilizadas. As considerações sobre $V_{DS\text{ON}}$ e V_D também serão as

mesmas aplicadas ao primeiro conversor apresentado.

As equações (117), (118), (119) e (120) representam o comportamento da corrente na indutância de dispersão $iL_k(t)$ durante as quatro etapas de operação do conversor.

$$I_{Lk2} - I_{Lk1} = \left(V_{in} - \frac{-V_{C2} - V_D}{n} + V_{DSON} \right) \cdot \frac{\Delta t_1}{\lambda L_m} \quad (117)$$

$$I_{Lm2} - I_{Lk2} = \left(V_{in} - \frac{V_{C1} - V_{C2} + V_D}{n} + V_{DSON} \right) \cdot \frac{\Delta t_2}{\lambda \cdot L_m} \quad (118)$$

$$I_{Lm3} - I_{Lm2} = ((1 - k)V_{in} - V_{DSON}) \cdot \frac{\Delta t_3}{\lambda \cdot L_m} \quad (119)$$

$$I_{Lk1} - I_{Lk3} = \left(V_{in} + V_{C1} - V_{C2} - V_{C3} - \frac{V_{C3} - V_{C1}}{n} \right) \cdot \frac{\Delta t_4}{\lambda \cdot L_m} \quad (120)$$

As equações fundamentais relacionadas à corrente magnetizante $iL_m(t)$ são dadas pelas equações (121), (122), (123), (124), (125) e (126).

$$I_{Lm1} - I_{Lm0} = \left(\frac{-V_{C2} - V_D}{n} \right) \cdot \frac{\Delta t_1}{L_m} \quad (121)$$

$$I_{Lm2} - I_{Lm1} = \left(\frac{V_{C1} - V_{C2} + V_D}{n} \right) \cdot \frac{\Delta t_2}{L_m} \quad (122)$$

$$I_{Lm3} - I_{Lm2} = (k \cdot V_{in}) \cdot \frac{\Delta t_3}{L_m} \quad (123)$$

$$I_{Lm0} - I_{Lm3} = \left(\frac{V_{C3} - V_{C1}}{n} \right) \cdot \frac{\Delta t_4}{L_m} \quad (124)$$

$$I_{Lm1} = I_{in} - \frac{\Delta I_{Lm}}{2} \quad (125)$$

$$I_{Lm3} = I_{in} + \frac{\Delta I_{Lm}}{2} \quad (126)$$

Os balanços energéticos das indutâncias de dispersão L_k , da magnetizante L_m e da soma de ambas são representadas nas equações (127), (128) e (129), respectivamente. A tensão de saída pode ser representada através da soma algébrica dos capacitores C_2 e C_3 , conforme a equação (130).

$$\left(\frac{-V_{C2} - V_D + V_{DSON}}{n}\right) \cdot \Delta t_1 + \left(\frac{V_{DSON} - V_{C2} + V_D + V_{C1}}{n}\right) \cdot \Delta t_2 + (V_{in} - V_{DSON})k \cdot \Delta t_3 + \frac{V_{C3} - V_{C1}}{n} \cdot \Delta t_4 = 0 \quad (127)$$

$$\begin{aligned} & (V_{in} - V_{DSON} - \frac{-V_{C2} - V_D + V_{DSON}}{n}) \cdot \Delta t_1 + (V_{in} - V_{DSON} - \frac{V_{DSON} - V_{C2} + V_D + V_{C1}}{n}) \cdot \Delta t_2 \\ & + ((1 - k)V_{in} - V_{DSON}) \cdot \Delta t_3 + (V_{in} - V_{C2} - \frac{V_{C3} - V_{C1}}{n} - V_D - V_{C3} + V_{C1}) \cdot \Delta t_4 = 0 \end{aligned} \quad (128)$$

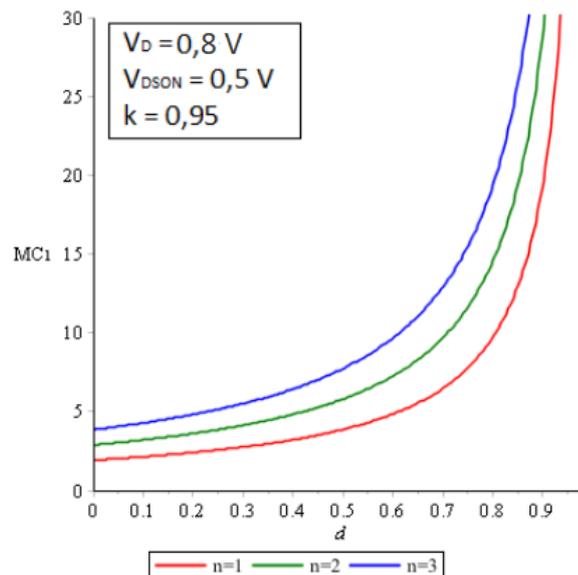
$$(V_{in} - V_{DSON}) \cdot DT_s + (V_{in} - V_{C2} - V_{C3} + V_{C1} - V_D) \cdot (1 - D)T_s = 0 \quad (129)$$

$$V_O = (V_{C2} + V_{C3}) \quad (130)$$

Ao desprezar o intervalo Δt_1 para a obtenção dos valores médios, substituindo (130) em (129) obtém-se a tensão do capacitor C_1 , expressa em (131). Ao dividir ambos os lados da equação (131) pela tensão de entrada V_{in} encontra-se o ganho de tensão parametrizado do capacitor C_1 ilustrado na Figura 59.

$$V_{C1} = \frac{V_{DSON}kn - V_{in}kn - 2V_D D + 2V_D + V_{DSON} - V_{in}}{D - 1} \quad (131)$$

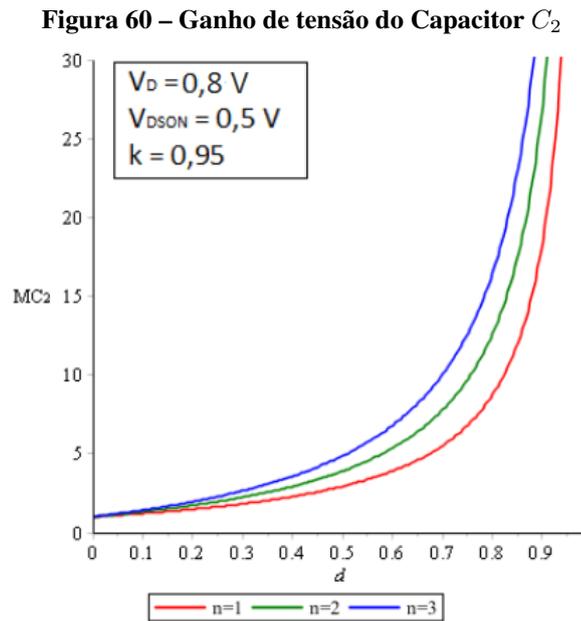
Figura 59 – Ganho de tensão do Capacitor C_1



Fonte: Autoria própria

Ainda através das equações (130) e (131), aplicando a Lei de Kirchhoff das tensões no circuito resultante da segunda etapa de operação e substituindo em (129), obtém-se a tensão do capacitor C_2 através de (132). O ganho de tensão do capacitor C_2 parametrizado em função de V_{in} é ilustrado na Figura 60.

$$V_{C2} = \frac{(V_{DSON}kn - V_{in}kn + V_D + V_{DSON})D - V_{in}}{D - 1} \quad (132)$$



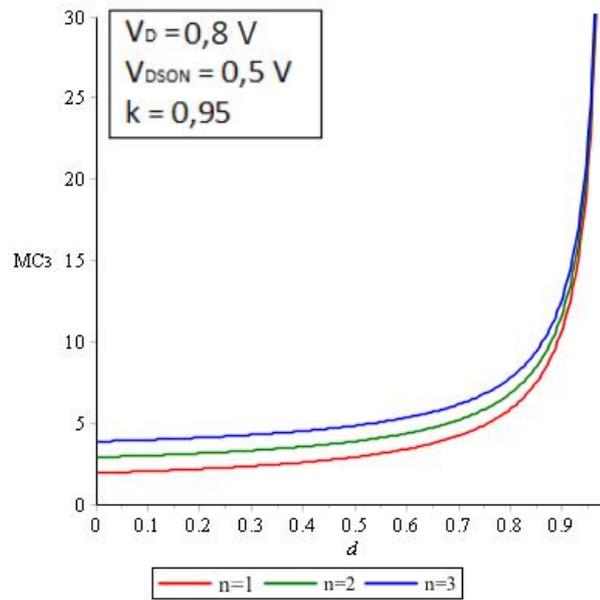
Fonte: Autoria própria

De maneira análoga, substituindo (130) e (131) em (129) e realizando a análise das tensões das malhas resultantes da quarta etapa de operação, obtém-se a tensão do capacitor C_3 , definida em (133). O ganho de tensão do capacitor C_3 parametrizado em função de V_{in} é ilustrado na Figura 61.

$$V_{C3} = -\frac{(V_{in} - V_{DSON})D}{D - 1} + V_{in} - 2V_D + (V_{in} - V_{DSON})kn - V_{DSON} \quad (133)$$

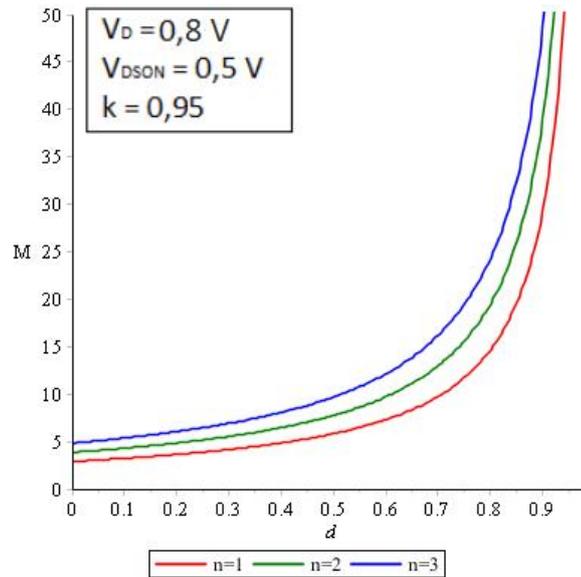
Ao substituir as equações (132) e (133) em (130), isolar V_o e dividir ambos os lados da equação por V_{in} , pode-se definir o ganho estático do sistema M (Figura 62) considerando as não idealidades (equação 134). Ao ignorar as não idealidades, obtém-se (135).

Figura 61 – Ganho de tensão do Capacitor C_3



Fonte: Autoria própria

Figura 62 – Ganho de tensão do sistema



Fonte: Autoria própria

$$M = \frac{V_O}{V_{in}} = \frac{(D + kn + 1)V_{DS(on)} - knV_{in} - 3V_D(1 - D) - 2V_{in}}{V_{in}(D - 1)} \quad (134)$$

$$M = \frac{V_O}{V_{in}} = \frac{2 + n}{1 - D} \quad (135)$$

Da estratégia de modulação dada por (136) e (137), desprezando o intervalo de tempo

Δt_1 , e através das equações (123) e (124), é possível determinar o intervalo de tempo Δt_2 dado pela equação (138).

$$\Delta t_1 + \Delta t_2 + \Delta t_3 = DT_s \quad (136)$$

$$\Delta t_4 = (1 - D)T_s \quad (137)$$

$$\Delta t_2 = \frac{T_s(D \cdot k \cdot n \cdot V_{in} + D \cdot V_{C1} - D \cdot V_{C3} - V_{C1} + V_{C3})}{V_{in} \cdot k \cdot n - V_{C1} + V_{C2} + V_D} \quad (138)$$

Avaliando a tensão a qual a indutância magnetizante está submetida durante o período em que o interruptor está ativo, é possível calcular a indutância magnetizante L_m conforme a variação máxima admitida por requisito de projeto. A equação que define o comportamento da corrente magnetizante é dada por (139).

$$L_m = \frac{V_{in} k D T_s}{\Delta I L_m} \quad (139)$$

Ao avaliar a Figura 58 é possível levantar graficamente a área sob as formas de onda das correntes dos diodos e então definir suas correntes médias. Tais equações para os diodos D_2 , D_1 e D_3 são dadas por (140), (141) e (142), respectivamente.

$$I_o = \frac{(I_{Lk2} - I_{Lm1}) \cdot \Delta t_2}{2 \cdot T_s \cdot n} \quad (140)$$

$$I_o = \frac{1}{2} \frac{(I_{Lm1} - I_{Lk1} + I_{Lm3} - I_{Lk3}) \Delta t_4}{n T_s} \quad (141)$$

$$I_o = \frac{1}{2} \frac{((I_{Lk1} + I_{Lk3})n + I_{Lk1} + I_{Lk3} - I_{Lm1} - I_{Lm3}) \Delta t_4}{n T_s} \quad (142)$$

Isolando I_{Lk2} em (140) e I_{Lm2} em (122), obtêm-se (143) e (144).

$$I_{Lk2} = \frac{2 \cdot T_s \cdot n \cdot I_o}{\Delta t_2} + I_{Lm1} \quad (143)$$

$$I_{Lm2} = \left(\frac{V_{C1} - V_{C2} + V_D}{n} \right) \cdot \frac{\Delta t_2}{L_m} + I_{Lm1} \quad (144)$$

Somando as equações (142) e (141) e resolvendo o sistema em conjunto com as equações (117) e (127), obtêm-se a resolução das variáveis I_{Lk1} , I_{Lk3} e Δt_1 , que é exposta no Apêndice A.

Um parâmetro fundamental a ser avaliado é a tensão máxima às quais os interruptores estão submetidos durante a operação do conversor. Observando as etapas de operação ilustradas na Figura 57, é possível levantar os valores demonstrados nas equações (145), (146) e (147).

$$V_{D1(max)} = V_{D2(max)} = V_{C1} + V_D \quad (145)$$

$$V_{D3(max)} = V_o - V_{DSON} - V_{C1} \quad (146)$$

$$V_{S(max)} = V_o + V_D - V_{C1} \quad (147)$$

4.2.1 Equações temporais e esforços nos componentes

Utilizando os mesmos métodos já realizado para o conversor apresentado na Capítulo 3, uma análise sobre suas as condições de trabalho se faz necessária. Desse modo, as equações temporais serão apresentadas para os intervalos considerados não nulos na análise dos valores médios e eficazes, ou seja, para Δt_2 , Δt_3 e $(1 - D)Ts$. Desta maneira é possível obter as informações para dimensionar os componentes utilizados no conversor.

(a) Corrente média de saída I_o

$$I_o = \frac{P_o}{V_o} \quad (148)$$

(b) Corrente média de entrada I_{in}

$$I_{in} = \frac{P_o(2 + n)}{V_o(1 - D)} \quad (149)$$

(c) Corrente na indutância magnetizante $i_{Lm}(t)$:

• Durante Δt_2 :

$$i_{Lm(2)} = \frac{-I_{Lm1} \cdot t + I_{Lm1} \cdot \Delta t_2 + I_{Lm2} \cdot t}{\Delta t_2} \quad (150)$$

• Durante Δt_3 :

$$i_{Lm(3)} = \frac{-I_{Lm2} \cdot t + I_{Lm2} \cdot \Delta t_3 + I_{Lm3} \cdot t}{\Delta t_3} \quad (151)$$

- Durante $(1 - D)T_s$:

$$iL_{m(4)} = \frac{-I_{Lm3} \cdot T_s \cdot D + I_{Lm1} \cdot t + I_{Lm3} \cdot T_s - I_{Lm3} \cdot t}{(1 - D) \cdot T_s} \quad (152)$$

- Valor médio:

$$IL_{m(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{m(2)}) + (iL_{m(3)}) + (iL_{m(4)})] dt \quad (153)$$

- Valor eficaz:

$$IL_{m(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{m(2)})^2 + (iL_{m(3)})^2 + (iL_{m(4)})^2] dt} \quad (154)$$

(d) Corrente na indutância de dispersão $iL_k(t)$:

- Durante Δt_2 :

$$iL_{k(2)} = \frac{-I_{Lk2} \cdot t + I_{Lk2} \cdot \Delta t_2 + I_{Lm2} \cdot t}{\Delta t_2} \quad (155)$$

- Durante Δt_3 :

$$iL_{k(3)} = \frac{-I_{Lm2} \cdot t + I_{Lm2} \cdot \Delta t_3 + I_{Lm3} \cdot t}{\Delta t_3} \quad (156)$$

- Durante $(1 - D)T_s$:

$$iL_{k(4)} = \frac{-I_{Lk3} \cdot T_s \cdot D + I_{Lk1} \cdot t + I_{Lk3} \cdot T_s - I_{Lk3} \cdot t}{(1 - D) \cdot T_s} \quad (157)$$

- Valor médio:

$$IL_{k(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{k(2)}) + (iL_{k(3)}) + (iL_{k(4)})] dt \quad (158)$$

- Valor eficaz:

$$IL_{k(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{k(2)})^2 + (iL_{k(3)})^2 + (iL_{k(4)})^2] dt} \quad (159)$$

(e) Corrente no enrolamento primário $iL_p(t)$:

- Durante Δt_2 :

$$iL_{p(2)} = iL_{k(2)} - iL_{m(2)} = -\frac{(IL_{k2} - IL_{m1})(t - \Delta t_2)}{\Delta t_2} \quad (160)$$

- Durante Δt_3 :

$$iL_{p(3)} = 0 \quad (161)$$

- Durante $(1 - D)T_s$:

$$iL_{p(4)} = iL_{k4} - iL_{m4} = \frac{(I_{Lk3} - I_{Lm3}) \cdot (-1 + D) \cdot T_s - t \cdot (I_{Lk1} - I_{Lk3} - I_{Lm1} + I_{Lm3})}{T_s \cdot (D - 1)} \quad (162)$$

- Valor médio:

$$IL_{p(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{p(2)}) + (iL_{p(3)}) + (iL_{p(4)})] dt = 0 \quad (163)$$

- Valor eficaz:

$$IL_{p(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{p(2)})^2 + (iL_{p(3)})^2 + (iL_{p(4)})^2] dt} \quad (164)$$

(f) Corrente na indutância do enrolamento secundário $iL_s(t)$:

- Durante Δt_2 :

$$iL_{s(2)} = \frac{-iL_{p(2)}}{n} = \frac{(I_{Lk2} - IL_{m1}) \cdot (t - \Delta t_2)}{\Delta t_2 \cdot n} \quad (165)$$

- Durante Δt_3 :

$$iL_{s(3)} = 0 \quad (166)$$

- Durante $(1 - D)T_s$:

$$iL_{s(4)} = \frac{-L_{p(4)}}{n} = \frac{(I_{Lk3} - IL_{m3}) \cdot (-1 + D) \cdot T_s - t \cdot (IL_{k1} - IL_{k3} - IL_{m1} + IL_{m3})}{T_s \cdot (D - 1) \cdot n} \quad (167)$$

- Valor médio:

$$IL_{s(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iL_{s(2)}) + (iL_{s(3)}) + (iL_{s(4)})] dt = 0 \quad (168)$$

- Valor eficaz:

$$IL_{s(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iL_{s(2)})^2 + (iL_{s(3)})^2 + (iL_{s(4)})^2] dt} \quad (169)$$

(g) Corrente no Diodo D_2 $iD_2(t)$:

- Durante Δt_2 :

$$iD_{2(2)} = -\frac{(IL_{k2} - IL_{m1})(t - \Delta t_2)}{\Delta t_2} \quad (170)$$

- Durante Δt_3 :

$$iD_{2(3)} = 0 \quad (171)$$

- Durante $(1 - D)T_s$:

$$iD_{2(4)} = 0 \quad (172)$$

- Valor médio:

$$ID_{2(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{2(2)}) + (iD_{2(3)}) + (iD_{2(4)})] dt \quad (173)$$

- Valor eficaz:

$$ID_{2(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{2(2)})^2 + (iD_{2(3)})^2 + (iD_{2(4)})^2] dt} \quad (174)$$

(h) Corrente no Diodo D_3 $iD_3(t)$:

- Durante Δt_2 :

$$iD_{3(2)} = 0 \quad (175)$$

- Durante Δt_3 :

$$iD_{3(3)} = 0 \quad (176)$$

- Durante $(1 - D)T_s$:

$$iD_{3(4)} = iL_{k(4)}\left(1 + \frac{1}{n}\right) - \frac{iL_{m(4)}}{n} = \frac{(D - 1)(IL_{k3}(n + 1) - IL_{m3})T_s}{Tsn(D - 1)} + \frac{-t((-n - 1)IL_{k3} + IL_{k1}n + IL_{k1} - IL_{m1} + IL_{m3})}{Tsn(D - 1)} \quad (177)$$

- Valor médio:

$$ID_{3(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{3(2)}) + (iD_{3(3)}) + (iD_{3(4)})] dt \quad (178)$$

- Valor eficaz:

$$ID_{3(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{3(2)})^2 + (iD_{3(3)})^2 + (iD_{3(4)})^2] dt} \quad (179)$$

(i) Corrente no Diodo D_1 $iD_1(t)$:

- Durante Δt_2 :

$$iD_{1(2)} = 0 \quad (180)$$

- Durante Δt_3 :

$$iD_{1(3)} = 0 \quad (181)$$

- Durante $(1 - D)T_s$:

$$iD_{1(4)} = \frac{iL_{m(4)} - iL_{k(4)}}{n} = \frac{-(IL_{k3} - IL_{m3})(D - 1)T_s}{Tsn(D - 1)} + \frac{t(IL_{m3} - IL_{k3} - IL_{m1} + IL_{k1})}{Tsn(D - 1)} \quad (182)$$

- Valor médio:

$$ID_{1(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(iD_{1(2)}) + (iD_{1(3)}) + (iD_{1(4)})] dt \quad (183)$$

- Valor eficaz:

$$ID_{1(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(iD_{1(2)})^2 + (iD_{1(3)})^2 + (iD_{1(4)})^2] dt} \quad (184)$$

(j) Corrente no interruptor S $i_s(t)$:

- Durante Δt_2 :

$$i_{s(2)} = iL_{k(2)} + iD_{2(2)} = \frac{-IL_{m2}TsD + 2IL_{k2}TsD + 2IL_{m2}t - 2IL_{k2}t}{TsD} \quad (185)$$

- Durante Δt_3 :

$$i_{s(3)} = iL_{m(2)} = \frac{IL_{m2}TsD - IL_{m2}t + IL_{m3}t}{TsD} \quad (186)$$

- Durante $(1 - D)T_s$:

$$i_{s(4)} = 0 \quad (187)$$

- Valor médio:

$$I_s(AVG) = \frac{1}{T_s} \int_0^{T_s} [(i_{s(2)}) + (i_{s(3)}) + (i_{s(4)})] dt \quad (188)$$

- Valor eficaz:

$$I_s(RMS) = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(i_{s(2)})^2 + (i_{s(3)})^2 + (i_{s(4)})^2] dt} \quad (189)$$

(k) Tensões eficazes no enrolamento L_p do indutor acoplado:

- Durante Δt_2 :

$$V_{Lp(2)} = (V_{in} - V_{DSON}) \cdot k \quad (190)$$

- Durante Δt_3 :

$$V_{Lp(3)} = (V_{in} - V_{DSON}) \cdot k \quad (191)$$

- Durante $(1 - D)T_s$:

$$V_{Lp(4)} = (V_{in} - V_o - V_D + V_{C1})k \quad (192)$$

- Valor médio:

$$V_{Lp(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(V_{Lp(2)}) + (V_{Lp(3)}) + (V_{Lp(4)})] dt = 0 \quad (193)$$

- Valor eficaz:

$$V_{Lp(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(V_{Lp(2)})^2 + (V_{Lp(3)})^2 + (V_{Lp(4)})^2] dt} \quad (194)$$

(l) Tensões eficazes no enrolamento L_s do indutor acoplado:

- Durante Δt_2 :

$$V_{Ls(2)} = (V_{in} - V_{DSON}) \cdot k \cdot n \quad (195)$$

- Durante Δt_3 :

$$V_{Ls(3)} = (V_{in} - V_{DSON}) \cdot k \cdot n \quad (196)$$

- Durante $(1 - D)T_s$:

$$V_{Ls(4)} = (V_{in} - V_o - V_D + V_{C1})kn \quad (197)$$

- Valor médio:

$$V_{Ls(AVG)} = \frac{1}{T_s} \int_0^{T_s} [(V_{Ls(2)}) + (V_{Ls(3)}) + (V_{Ls(4)})] dt = 0 \quad (198)$$

- Valor eficaz:

$$V_{Ls(RMS)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} [(V_{Ls(2)})^2 + (V_{Ls(3)})^2 + (V_{Ls(4)})^2] dt} \quad (199)$$

4.2.2 Cálculo das Capacitâncias

De maneira análoga à previamente apresentada, para definir as capacitâncias devem ser analisados os momentos de carga e descarga dos capacitores. Sendo assim, das equações básicas dos capacitores, têm-se (200), (201) e (202).

$$\Delta Q_C = C \cdot \Delta V_c \quad (200)$$

$$\Delta Q_C = \int_{t_1}^{t_2} i_C(t) \cdot dt \quad (201)$$

$$i_c(t) = C \frac{dV_c(t)}{dt} \quad (202)$$

Para o capacitor C_1 , ao avaliar a segunda etapa de operação é possível observar que a corrente $i_{C_1}(t)$ é igual a $i_{D_2}(t)$. A partir desta análise e da equação (170), obtêm-se (203) e (204).

$$i_{C_1(2)} = i_{D_2(2)} \quad (203)$$

$$C_1 = \frac{\int_0^{\Delta t_2} i_{C_1(2)}(t) \cdot dt}{\Delta V_{C_1}} \quad (204)$$

Para o capacitor C_2 , de modo análogo, avaliando a quarta etapa de operação e a equação (182), encontram-se as equações (205) e (206).

$$i_{C_2(4)} = i_{D_1(4)} - I_o \quad (205)$$

$$C_2 = \frac{\int_0^{(1-D)T_s} i_{C_2(4)}(t) - I_o \cdot dt}{\Delta V_{C_2}} \quad (206)$$

Para o capacitor C_3 , como o ciclo de descarga durante o período DT_s se dá através da corrente constante de saída I_o , obtêm-se as equações (207) e (208).

$$i_{C_3(2)} = i_{C_3(3)} = I_o \quad (207)$$

$$C_3 = \frac{I_o \cdot D \cdot T_s}{\Delta V_{C_3}} \quad (208)$$

4.3 METODOLOGIA DE PROJETO

Para que seja possível realizar o projeto do conversor, novamente uma metodologia de projeto será adotada. Dessa forma, o projeto será dada sobre um ponto de operação. Os requisitos de projeto são ilustrados na Tabela 8. Ao observar ao funcionamento do circuito previamente em simulação, nota-se que a variável V_D se mostra ligeiramente inferior aos valores encontrados para a primeira topologia estudada neste trabalho devido ao comportamento das correntes presentes nos diodos. Por conta disto, apenas o valor de V_D será diferente e considerado menor para o projeto do segundo conversor. Além disto, devido à baixa influência das não idealidades no cálculo do ganho estático de corrente e tensão do conversor, serão utilizadas as relações ideais.

Tabela 8 – Requisitos de projeto

Grandeza	Valor
Frequência de comutação (f_s)	100 kHz
Relação de transformação (n)	1
Tensão de entrada (V_{in})	48 V
Tensão de saída (V_o)	400 V
Potência de saída (P_o)	400 W
Ondulação da corrente i_{L_m} (Δi_{L_m})	45% de I_{in}
Ondulação de tensão em C_1 (ΔV_{C_1})	1% de V_o
Ondulação de tensão em C_2 (ΔV_{C_2})	1% de V_o
Ondulação de tensão em C_3 (ΔV_{C_3})	1% de V_o
λ	0,01
V_D	0,8 V
k	0,95
V_{DSON}	0,5 V

Fonte: Autoria Própria

Para que o conversor seja devidamente projetado, a metodologia de projeto se dará através de uma sequência de cálculos para definição das variáveis:

- Cálculo da razão cíclica D ((135));
- Cálculo das correntes médias de saída e entrada ((148) e (149));
- Cálculo da indutância L_m ((139));
- Cálculo de Δt_2 e Δt_3 ((136) e (137) e (138));
- Tensões médias dos capacitores C_1 , C_2 e C_3 ((131) (132) e (133));
- Definição dos pontos da corrente $i_{L_m(t)}$ ((144) (125) e (126));
- Definição dos pontos $i_{L_k(t)}$ (143) e Apêndice A;

- Tensões máximas de bloqueio dos diodos D_1, D_2, D_3 e do interruptor S ((145), (147) e (146));
- Valores eficazes das correntes do primário e secundário do indutor acoplado ((169) e (164));
- Valores médios e eficazes das correntes dos diodos D_1, D_2, D_3 e do interruptor S ((173), (174), (178),(179), (183),(184), (188) e (189));
- Cálculo das capacitâncias C_1, C_2 e C_3 ((204), (206) e (208));
- Cálculo dos valores eficazes das tensões do enrolamento primário do indutor acoplado ((194));
- Cálculo dos valores eficazes das tensões do enrolamento secundário do indutor acoplado ((199));

Os valores encontrados relacionados aos esforços de corrente e tensão e os componentes calculados são dispostos nas Tabelas 9 e 10, respectivamente, considerando a tensão de entrada de 48 V

Tabela 9 – Esforços de tensão e corrente dos componentes

Grandeza	Valor Calculado
VC_1	255,6916 V
VC_2	211,2444 V
VC_3	176,2694 V
VD_{1max}	256,4916 V
VD_{2max}	256,4916 V
VD_{3max}	146,8083 V
VDS_{max}	145,1083 V
IL_{pRMS}	2,3542 A
IL_{sRMS}	2,3542 A
VL_{pRMS}	66,0834 V
VL_{sRMS}	66,0834 V
ID_{1RMS}	1,7833 A
ID_{2RMS}	2,0971 A
ID_{3RMS}	1,7781 A
I_s	7,6746 A
IS_{RMS}	10,0045 A
ID_1	1,0000 A
ID_2	1,0000 A
ID_3	1,0000 A
IL_{k1}	5,5124 A
IL_{k2}	13,0555 A
IL_{k3}	5,5986 A
IL_{m2}	8,2209 A

Fonte: Autoria Própria

Tabela 10 – Parâmetros e componentes calculados

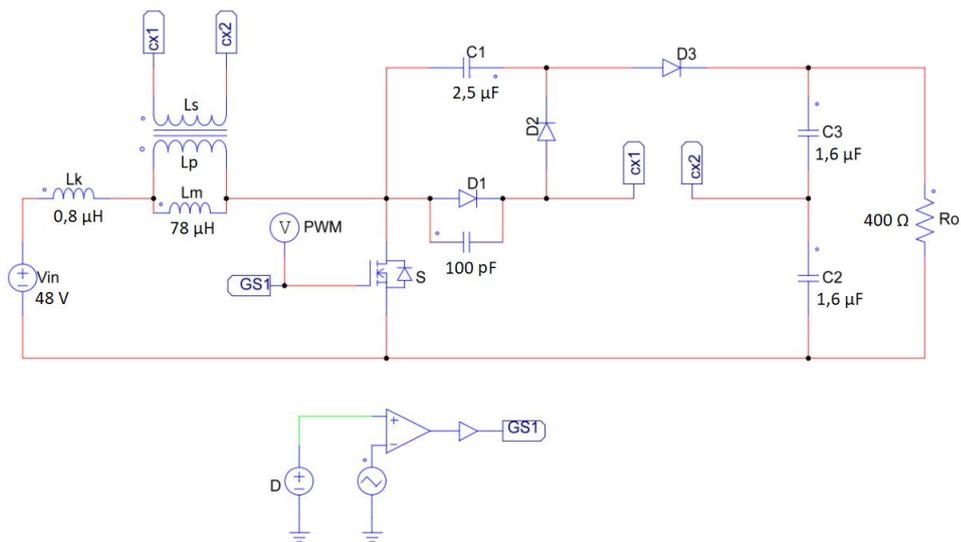
Grandeza	Valor Calculado
Razão cíclica (D)	0,6400
Indutância (L_m)	77,8240 μH
Δt_2	3,0315 μs
Δt_3	3,3684 μs
C_1	2,500E μF
C_2	1,5999 μF
C_3	1,6000 μF
$\Delta I L_m$	3,7499 A

Fonte: Autoria Própria

Após obter os resultados teóricos, é necessário realizar a simulação computacional do inversor e comparar os resultados encontrados.

4.3.1 Resultados de Simulação

O circuito do conversor (Figura 63) foi implementado e simulado através do *software* Psim e as formas de onda mais relevantes serão ilustradas na sequência. O passo de cálculo utilizado foi de 10 ns.

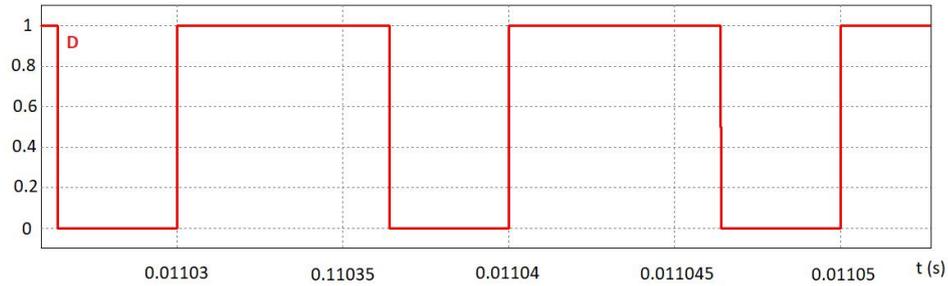
Figura 63 – Circuito simulado

Fonte: Autoria própria

A Figura 64 ilustra a razão cíclica de 0,6405 implementada na simulação.

As correntes médias de entrada (I_{in}) e de saída (I_o) simuladas (Figura 65) foram encontradas nos valores de 0,991 A e 8,400 A, bastante próximas às calculadas de 1 A e 8,333 A, respectivamente.

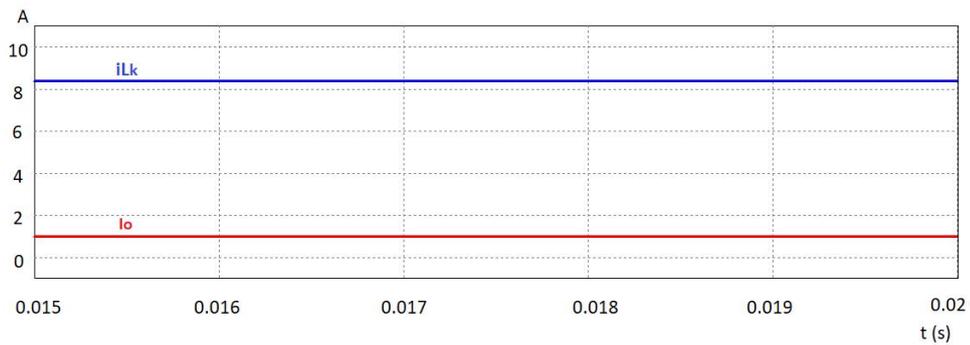
Figura 64 – Razão cíclica



Fonte: Autoria própria

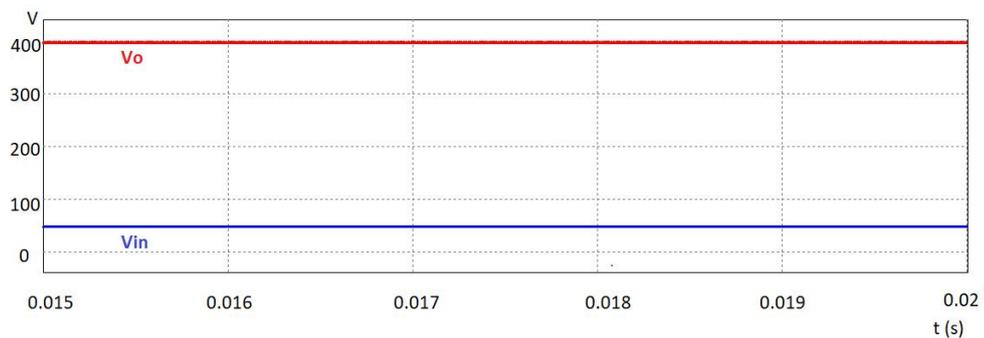
As tensões de entrada e saída são ilustradas na Figura 66. A tensão V_o calculada foi de 400 V a encontrada em simulação foi de 396,541 V. A tensão de entrada V_{in} , por sua vez, é imposta em 48 V.

Figura 65 – Correntes médias de entrada e saída



Fonte: Autoria própria

Figura 66 – Tensões de entrada e saída



Fonte: Autoria própria

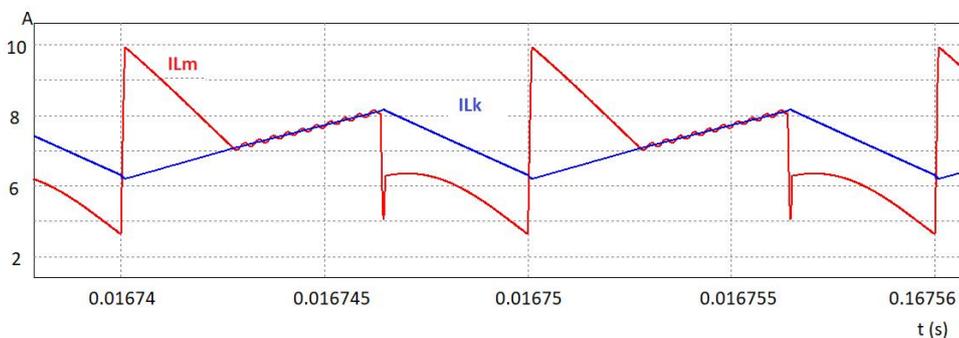
As correntes $i_{Lm}(t)$ e $i_{Lk}(t)$ são ilustradas na Figura 67. Os pontos I_{Lm1} , I_{Lm2} e I_{Lm3} encontrados (6,364 A, 8,241 A e 10,445 A, respectivamente) foram muito condizentes com os valores calculados.

Os valores simulados de I_{Lk1} (3,552 A), I_{Lk2} (13,597 A) e I_{Lk3} (6,714 A) divergiram menos em comparação aos calculados (5,512 A, 13,055 A e 5,598 A, respectivamente) quando comparados ao conversor apresentado no capítulo anterior. Isso tende a aproximar os valores simulados médios e eficazes das correntes nos semicondutores dos valores calculados, trazendo maior assertividade no dimensionamento dos componentes.

Como já apresentado, embora na análise matemática o comportamento dinâmico dos interruptores não tenha sido objeto de análise, é importante levar em consideração o tempo de recuperação reversa dos diodos. Para tal, o tempo de recuperação reversa do diodo D_1 , que é mais significativo para esta análise, foi emulado através de um capacitor em paralelo de 100 pF, o que trouxe uma boa estimativa e não causou grandes impactos nos valores encontrados.

Também é possível observar um comportamento ressonante da corrente de $I_{Lk(t)}$ durante a quarta etapa de operação, que não foi considerada na modelagem matemática. Esse fenômeno tende a não ser tão significativo, visto que é observado em uma frequência bastante inferior à frequência de comutação, o que faz com que a corrente $I_{Lk(t)}$ seja bastante próxima a uma reta, conforme considerado no modelo apresentado.

Figura 67 – Correntes de entrada e da indutância magnetizante



Fonte: Autoria própria

As Figuras (68), (69) e (70) ilustram as correntes e tensões de bloqueio dos diodos D_1 , D_2 e D_3 , respectivamente, em acordo com as etapas de operação anteriormente definidas.

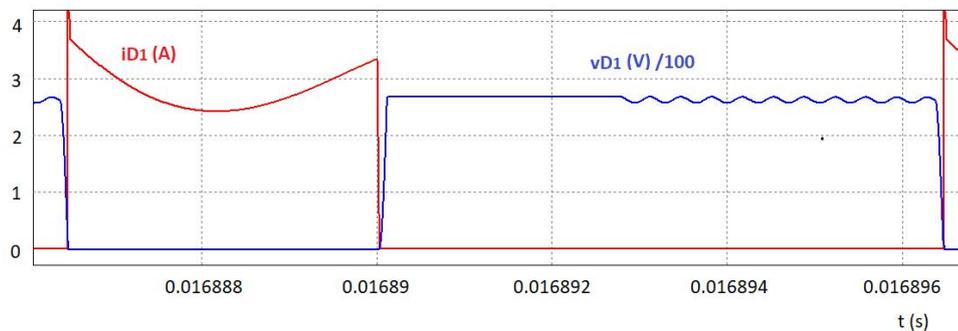
As correntes nos diodos D_1 e D_3 , por serem parcialmente compostas por $i_{Lk(t)}$ durante a quarta etapa de operação, apresentam também um comportamento ressonante. É importante salientar que esta característica não diferenciou de forma significativa os valores médios e eficazes calculados ($ID_1 = 1$ A, $ID_3 = 1$ A, $ID_{1RMS} = 1,783$ A e $ID_{3RMS} = 1,778$ A) dos valores encontrados em simulação ($ID_1 = 0,997$ A, $ID_3 = 0,995$ A, $ID_{1RMS} = 1,695$ A e $ID_{3RMS} = 1,820$ A). O bloqueio dos diodos D_1 e D_3 é sob corrente nula, o que minimiza as

perdas por comutação, melhorando o rendimento do sistema.

As tensões de bloqueio calculadas ($VD_{1MAX} = 256,491 \text{ V}$ e $VD_{3MAX} = 146,808 \text{ V}$) são bastante próximas das simuladas ($VD_{1MAX} = 265,501 \text{ V}$ e $VD_{3MAX} = 133,145 \text{ V}$).

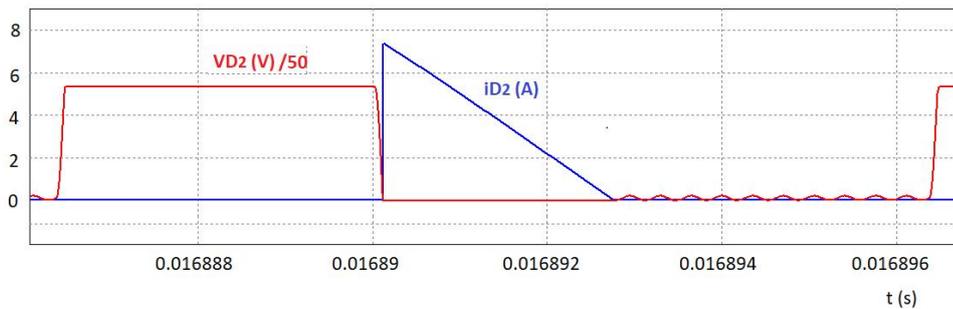
O diodo D_2 , que conduz durante a segunda etapa de operação, apresenta um comportamento de corrente linear conforme previsto. Os valores de corrente média e eficaz calculados ($ID_2 = 1 \text{ A}$ e $ID_{2RMS} = 2,097 \text{ A}$) foram bastante semelhantes aos encontrados em simulação ($ID_2 = 0,992 \text{ A}$ e $ID_{2RMS} = 2,259 \text{ A}$). As tensões máximas de bloqueio calculadas e encontradas em simulação são de $256,491 \text{ V}$ e $264,245 \text{ V}$, respectivamente, sendo os valores coerentes.

Figura 68 – Tensão e corrente do diodo D_1



Fonte: Autoria própria

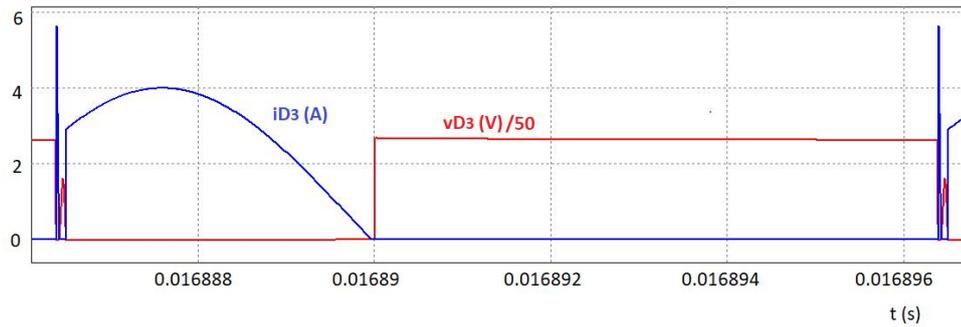
Figura 69 – Tensão e corrente do diodo D_2



Fonte: Autoria própria

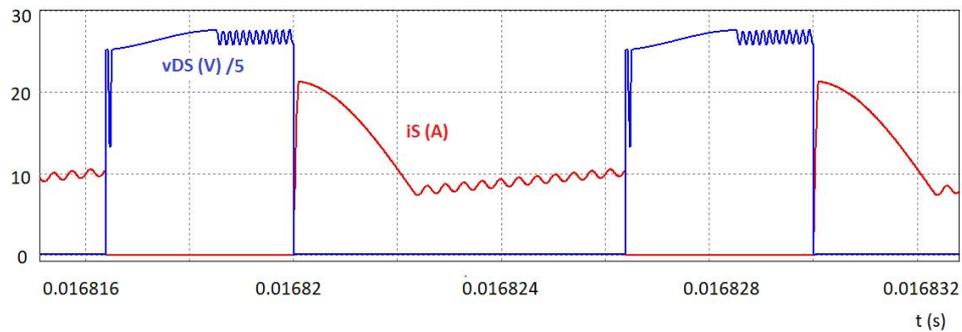
A tensão de bloqueio e a corrente do interruptor S são ilustradas na Figura 71. As correntes calculadas média ($7,674 \text{ A}$) e eficaz ($10,004 \text{ A}$) são bastante próximas às encontradas em simulação, de $7,245 \text{ A}$ e $9,415 \text{ A}$, respectivamente. A tensão máxima calculada a qual o interruptor é submetido é de $145,108 \text{ V}$, similar à simulada de $136,016 \text{ V}$. Embora o bloqueio seja dissipativo para alguns interruptores, as tensões às quais os mesmos são submetidos nestes instantes é bem inferior à tensão de saída, o que é um fator positivo da a topologia, devido à sua simplicidade na estratégia de modulação e dos poucos componentes empregados.

Figura 70 – Tensão e corrente do diodo D_3



Fonte: Autoria própria

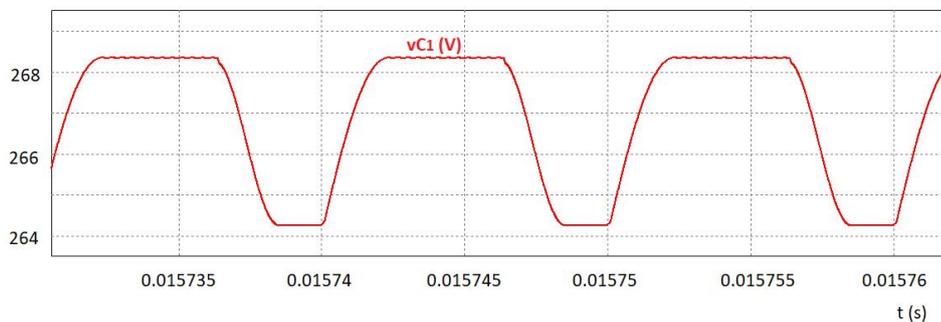
Figura 71 – Tensão e corrente do interruptor S



Fonte: Autoria própria

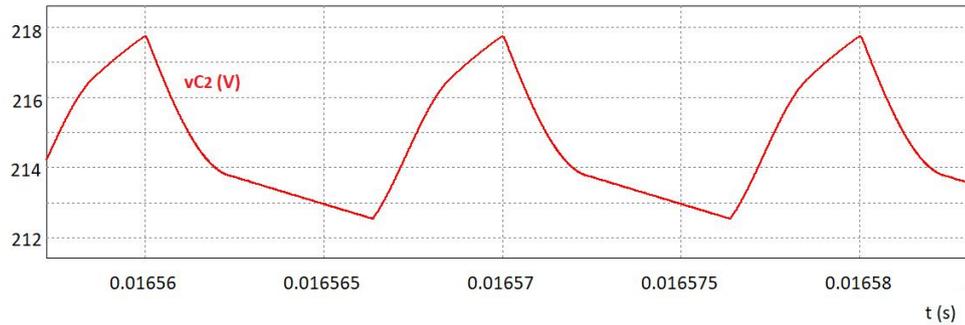
A variação de tensão máxima dos capacitores C_1 , C_2 e C_3 são ilustradas nas Figuras (72), (73) e (74) e os valores calculados são de 4 V para ambos. Os valores encontrados em simulação foram $\Delta V_{C_1} = 4,121$ V, $\Delta V_{C_2} = 4,884$ V e $\Delta V_{C_3} = 4,856$ V. Os valores médios encontrados para V_{C_1} , V_{C_2} e V_{C_3} foram de 259,125 V, 210,645 V e 186,852 V, respectivamente.

Figura 72 – Tensão do capacitor C_1



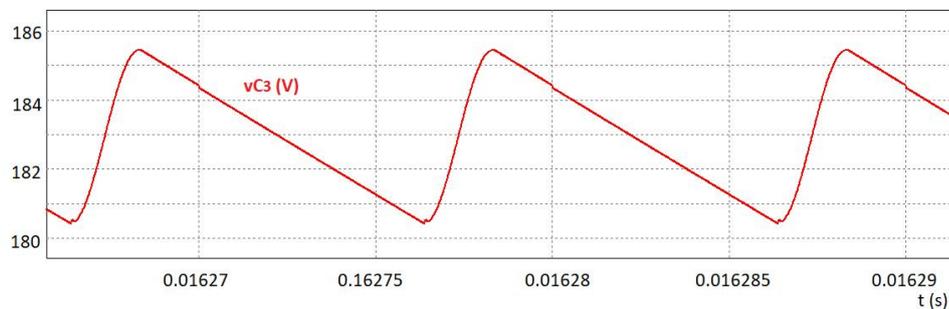
Fonte: Autoria própria

Figura 73 – Tensão do capacitor C_2



Fonte: Autoria própria

Figura 74 – Tensão do capacitor C_3



Fonte: Autoria própria

Na Tabela 11 encontram-se os valores mais relevantes referentes à simulação computacional do conversor.

Através da Tabela 11, observa-se que as variáveis Δt_2 , Δt_3 e I_{Lk1} , geraram os erros percentuais mais relevantes. Por se tratarem de grandezas fundamentais para a determinação dos demais valores médios e eficazes, estes desvios também trouxeram valores um pouco divergentes para as variáveis IL_{pRMS} , IL_{sRMS} , ΔVC_2 e ΔVC_3 . Os valores de I_{Lk1} também sofreram desvios, visto que dependem dos tempos de recuperação dos diodos que não são foco deste trabalho mas foram considerados no momento da simulação.

Entretanto, para critérios de dimensionamento, observa-se que os valores calculados e simulados das variáveis relacionadas aos semicondutores se mostraram bastante próximos. Deste modo, ao avaliar os valores encontrados em sua totalidade, é possível observar que os resultados encontrados são coerentes e validam a modelagem matemática proposta.

Embora uma aprofundada análise de perdas não seja objetivo deste trabalho, se faz importante uma análise prévia quanto ao rendimento global do sistema. Para isto, o *software* ORCAD foi utilizado, visto que leva em conta o modelo não ideal dos componentes empregados.

Tabela 11 – Comparativo entre os resultados calculados e simulados

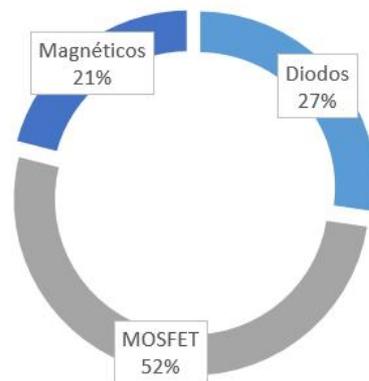
Grandeza	Valor Calculado	Valor Simulado	Erro Percentual (%)
Razão cíclica (D)	0,6400	0,6401	0,01
Corrente média (I_o)	1,0000 A	0,9910 A	-0,90
Corrente média (IL_k)	8,3333 A	8,4000 A	0,80
Δt_2	3,0315 μs	2,6475 μs	-12,66
Δt_3	3,3684 μs	4,1124 μs	22,08
VC_1	255,6916 V	266,9640 V	4,40
VC_2	211,2444 V	214,9850 V	1,77
VC_3	176,2694 V	182,9300 V	3,77
VD_{1max}	256,4916 V	265,5013 V	3,51
VD_{2max}	256,4916 V	264,2451 V	3,02
VD_{3max}	146,8083 V	133,1450 V	-9,30
V_{DSmax}	145,1083 V	136,0162 V	-6,26
IL_{pRMS}	2,3542 A	3,0014 A	27,49
IL_{sRMS}	2,3542 A	3,0138 A	28,01
VL_{pRMS}	63,0834 V	65,2450 V	-1,26
VL_{sRMS}	63,0834 V	65,1280 V	-1,44
ID_{1RMS}	1,7833 A	1,6950 A	-4,95
ID_{2RMS}	2,0970 A	2,2590 A	-7,72
ID_{3RMS}	1,7781 A	1,8200 A	2,35
I_S	7,6746 A	7,2450 A	-5,59
I_{SRMS}	10,0045 A	9,4152 A	-5,89
ΔVC_2	4,0000 V	4,8840 V	22,10
ΔVC_3	4,0000 V	4,8560 V	21,40
ΔVC_1	4,0000 V	4,1210 V	3,02
V_o	400,0000 V	396,5410 V	-0,86
ID_1	1,0000 A	0,9970 A	-0,30
ID_2	1,0000 A	0,9920 A	-0,80
ID_3	1,0000 A	0,9950 A	-0,50
I_{Lk1}	5,5124 A	3,5520 A	-35,56
I_{Lk2}	13,0555 A	13,5970 A	4,14
I_{Lk3}	5,5986 A	6,7140 A	19,92
I_{Lm2}	8,2209 A	8,2411 A	0,24
Δi_{Lm}	3,7499 A	4,0810 A	8,82

Fonte: Autoria Própria

Os valores encontrados considerando porcentagens da potência de saída nominal são ilustrados na Figura 75 e é possível observar um rendimento aproximado de 97,18% à plena carga e até mesmo 97,95% com aproximadamente 40% da potência nominal, o que é bastante satisfatório devido à simplicidade da topologia. Para 20% da potência nominal obtém-se 98,63%, mas este é um ponto em que o conversor não tende a operar de maneira contínua. Para inversores fotovoltaicos, ao levar em conta a metodologia de cálculo de eficiência Europeia (Euro Efficiency) e o método desenvolvido pela California Energy Commission (CEC Efficiency) para inversores fotovoltaicos, que trazem médias ponderadas conforme diversos níveis de carregamento do inversor conforme as equações 209 e 210, observa-se que os valores encontrados foram 96,74% e 97,07%, respectivamente.

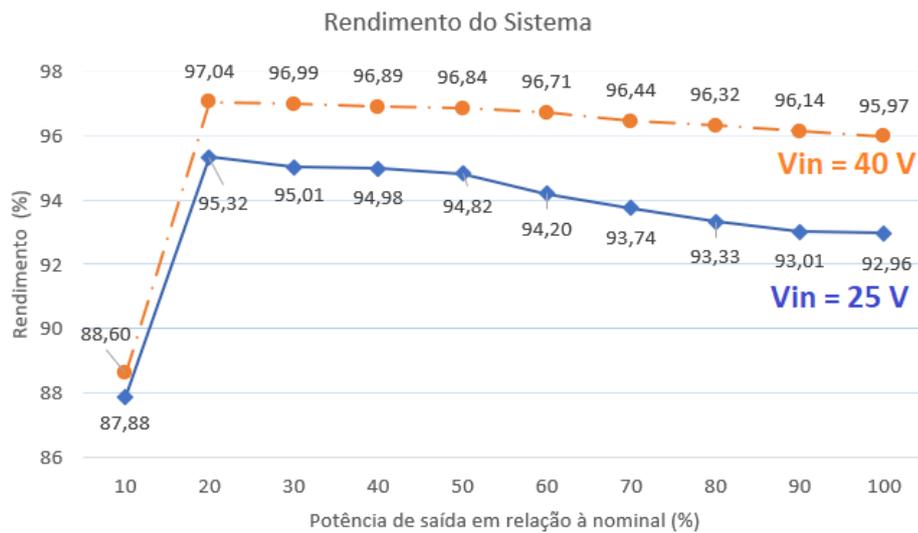
Figura 76 – Perdas percentuais do sistema

Percentual de perdas na potência nominal



Fonte: Autoria própria

Figura 77 – Rendimento do sistema para Vin= 25 V e 40V



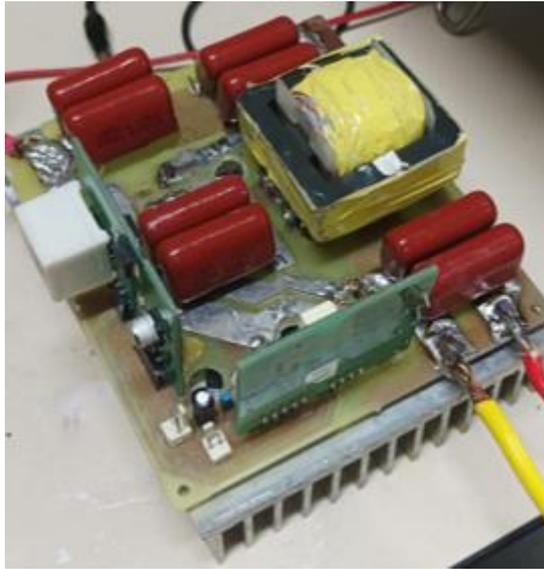
Fonte: Autoria própria

De posse dos resultados de simulação e do projeto do conversor é possível implementar um protótipo da topologia em laboratório e realizar os ensaios pertinentes, avaliando especialmente os efeitos das não idealidades dos componentes e posteriormente confrontar os resultados com o modelo matemático idealizado proposto.

4.4 RESULTADOS EXPERIMENTAIS

Conforme realizado para o primeiro conversor, os resultados experimentais para a segunda topologia serão apresentados. A Figura 78 ilustra o circuito implementado e a Tabela 12 traz as características dos principais componentes utilizados.

Figura 78 – Protótipo implementado



Fonte: Autoria própria

Tabela 12 – Componentes utilizados

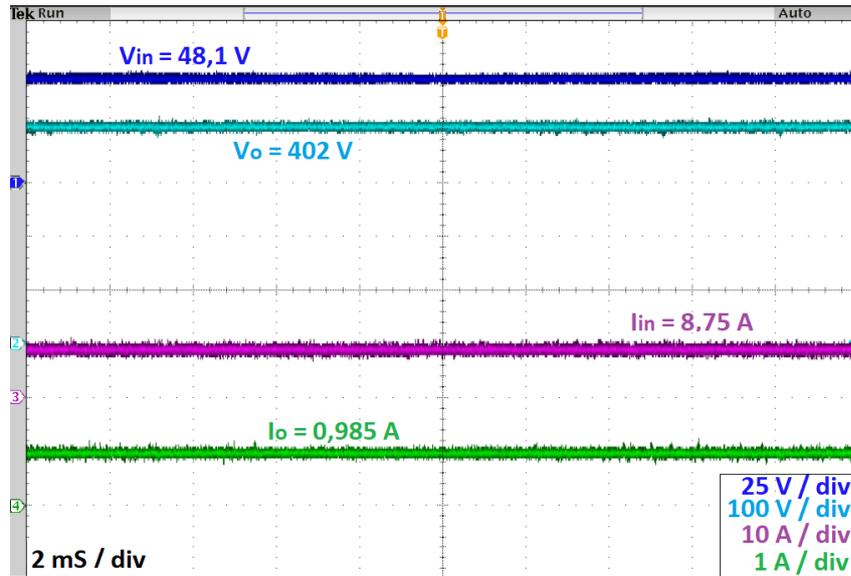
Componente	Referência
Indutor acoplado	$L_m = 80 \mu H$
	Relação de transformação: 1
	Número de espiras do primário: 17
	Número de espiras do secundário: 17 Núcleo utilizado: E42/15 N97
Diodos	SBR20A300CT
Interruptor S	IRPF4668
Drive de acionamento	DRO100S25A
Capacitor de entrada	$3 \mu F$
Capacitor C_1	$3 \mu F$
Capacitor C_2	$3 \mu F$
Capacitor C_3	$3 \mu F$

Fonte: Autoria Própria

As formas de onda para o conversor serão analisadas operando na potência de saída nominal de 400 W e tensão de entrada de 48 V. A Figura 79 ilustra os valores médios das tensões e correntes de entrada e saída, bastante próximos aos valores encontrados na modelagem matemática.

As tensões dos capacitores VC_1 , VC_2 e VC_3 são ilustradas na Figura 80. Os valores calculados (255,69 V, 211,24 V e 176,26 V, respectivamente) são bastante similares aos valores encontrados (248 V, 224 V e 183 V). A soma das tensões dos capacitores VC_2 e VC_3 equivalem à tensão de saída do sistema.

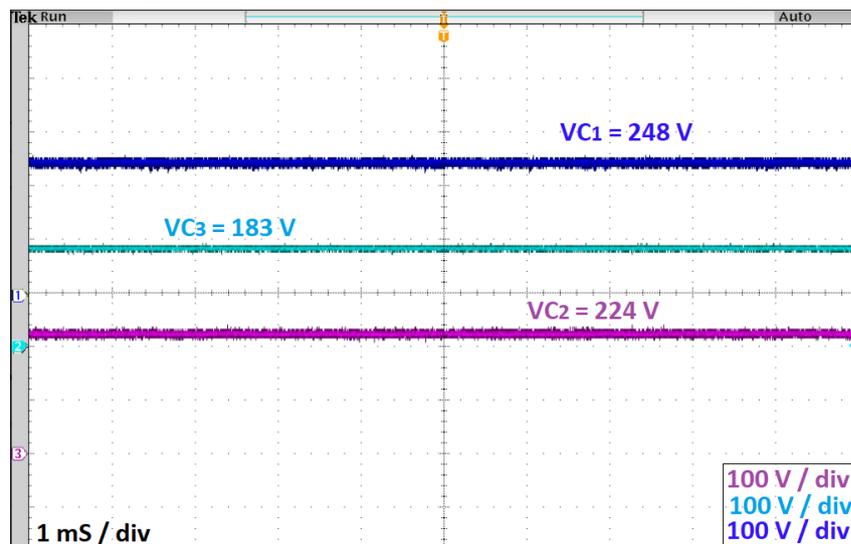
Figura 79 – Valores médios das tensões e correntes de entrada e saída



Fonte: Autoria própria

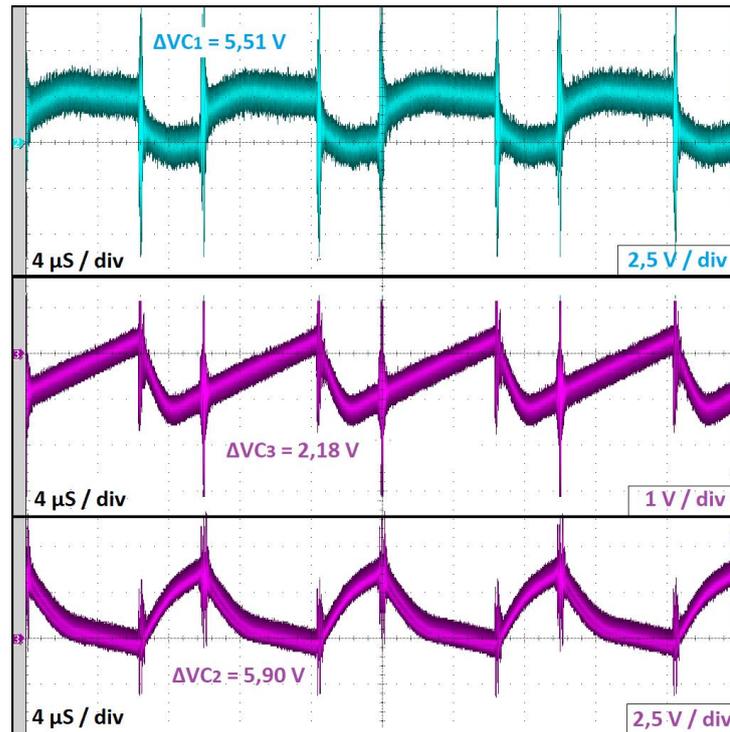
A Figura 81 também traz o *ripple* dos capacitores, sendo que a variação dos capacitores C_1 e C_2 se mostrou superior à calculada devido à discrepância entre os pontos máximos e mínimos da corrente de entrada $i_{in}(t)$ calculados e encontrados e aos ruídos induzidos nas ponteiros de medição.

Figura 80 – Valores médios dos capacitores C_1 , C_2 e C_3



Fonte: Autoria própria

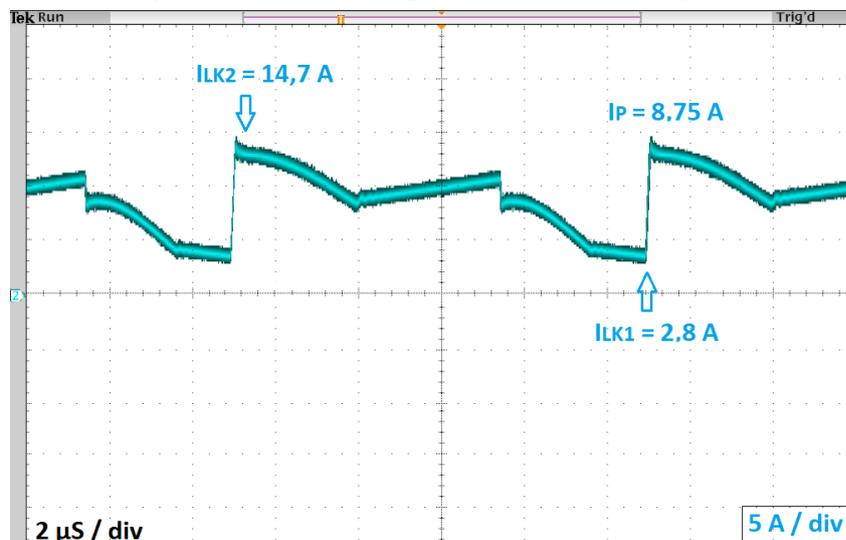
Figura 81 – Ripple de tensão dos capacitores C_1 , C_2 e C_3



Fonte: Autoria própria

A Figura 82 ilustra a corrente no primário do indutor acoplado. Os valores máximos e mínimos encontrados nos ensaios foram de 14,7 A e 2,8 A, respectivamente. Comparados aos valores previamente calculados de 13,05 A e 5,59 A, nota-se que o valor máximo obtido foi próximo ao calculado, enquanto o valor mínimo demonstrou-se ou pouco mais distante do esperado.

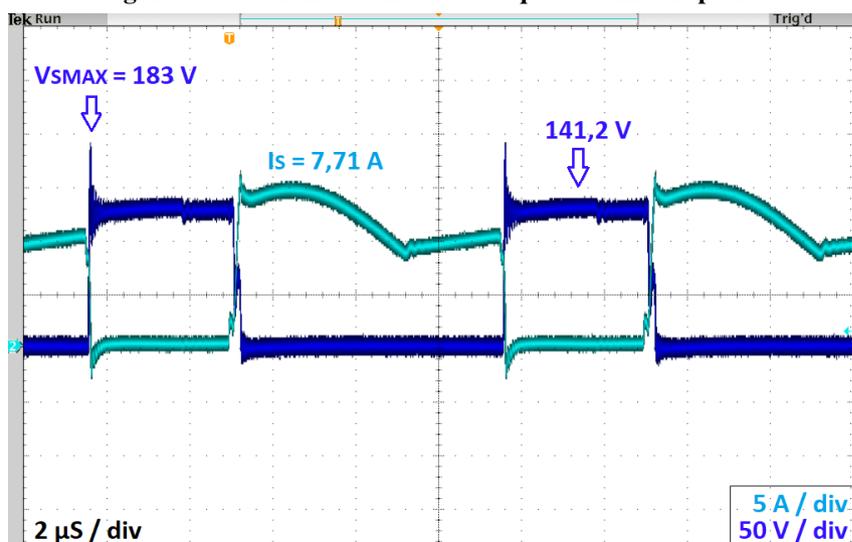
Figura 82 – Corrente no primário do indutor acoplado



Fonte: Autoria própria

A Figura 83 ilustra a tensão e corrente no interruptor S. A tensão máxima de bloqueio encontrada (183 V) foi superior à calculada (145,1 V). Ao desprezar o pico causado pela indutância de dispersão do indutor acoplado, encontra-se 141,2 V. As correntes calculadas média e eficaz (7,67 A e 10,00 A, respectivamente) foram bastante similares às encontradas (7,71 A e 9,72 A). Como esperado, observa-se que a comutação é dissipativa, tanto na entrada em condução quanto no bloqueio.

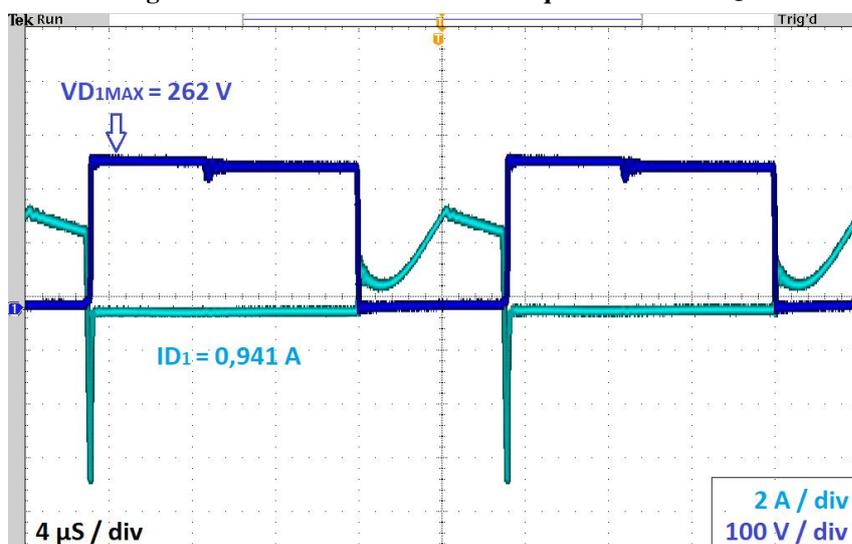
Figura 83 – Corrente e tensão de bloqueio do interruptor S



Fonte: Autoria própria

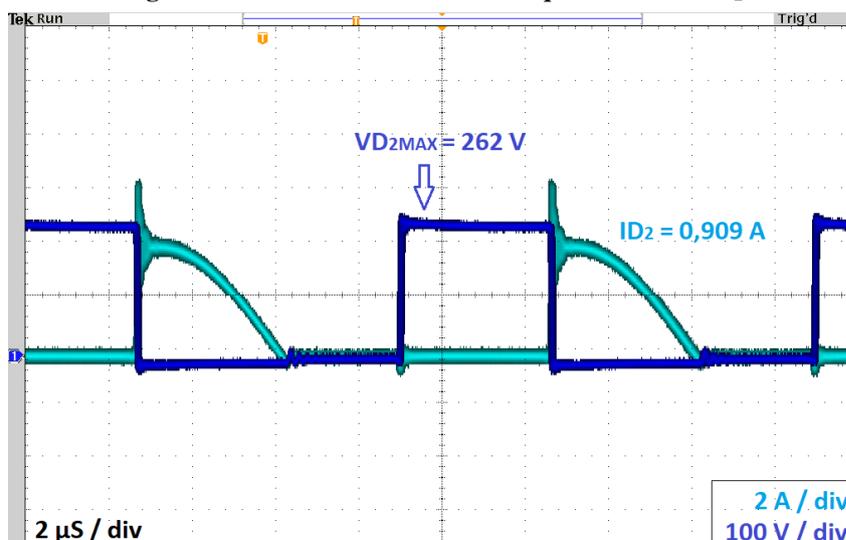
As formas de onda de tensão e corrente dos diodos D_1 , D_2 e D_3 são representadas nas Figuras 84, 85 e 86, respectivamente.

Figura 84 – Corrente e tensão de bloqueio do diodo D_1



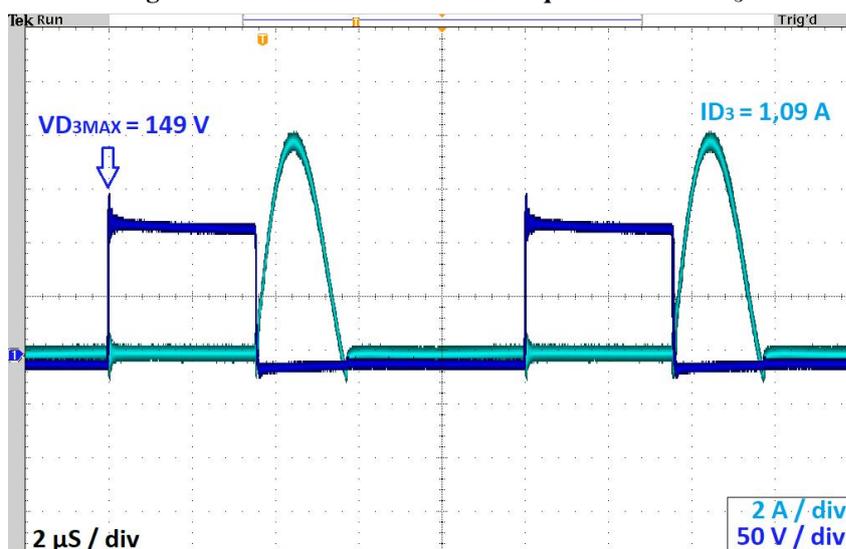
Fonte: Autoria própria

Figura 85 – Corrente e tensão de bloqueio do diodo D_2



Fonte: Autoria própria

Figura 86 – Corrente e tensão de bloqueio do diodo D_3



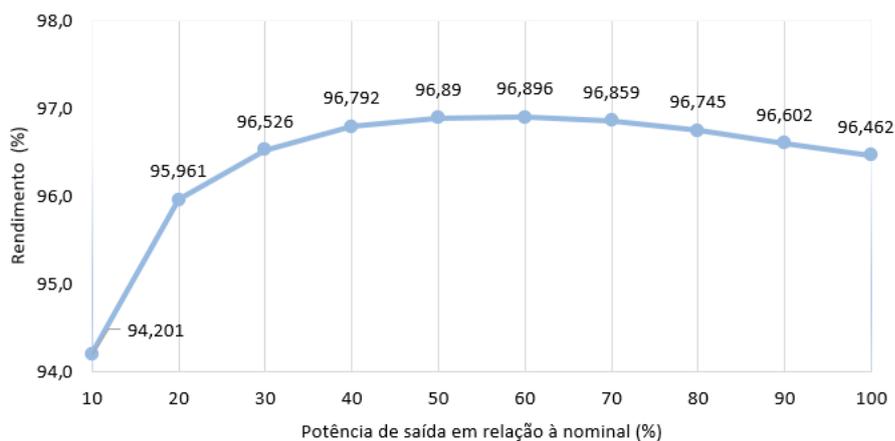
Fonte: Autoria própria

Ambos os diodos trazem os valores médios da corrente de saída bastante próximos aos resultados calculados, de 1A. As tensões máximas calculadas dos diodos D_1 e D_2 (256,49 V) foram bastante similares aos valores encontrados ($VD_{1max} = 262 \text{ V}$ e $VD_{2max} = 262 \text{ V}$). Como esperado, o bloqueio do diodo D_1 é dissipativo enquanto que o de D_2 ocorre sob corrente nula.

A tensão de bloqueio do diodo D_3 calculada (146,8 V) foi bastante próxima à encontrada nos ensaios (149 V). Devido a um comportamento ressonante não esperado, a comutação do diodo D_3 acaba não sendo dissipativa e ocorre sob corrente nula, contribuindo com a diminuição das perdas da estrutura. Devido a esta descontinuidade, durante a quarta etapa de operação o diodo D_2 passa a ser submetido à mesma corrente do enrolamento primário do indutor acoplado.

Assim como para o primeiro conversor apresentado, os ensaios de rendimento do conversor foram realizados sob diversas circunstâncias. O gráfico ilustrado na Figura 87 traz os rendimentos obtidos para a tensão de entrada nominal de 48 V e potência de saída variável. Nota-se um rendimento máximo para $P_o=240$ W, de 96,896 % e uma variação pequena ao longo da curva, assim como para o primeiro conversor.

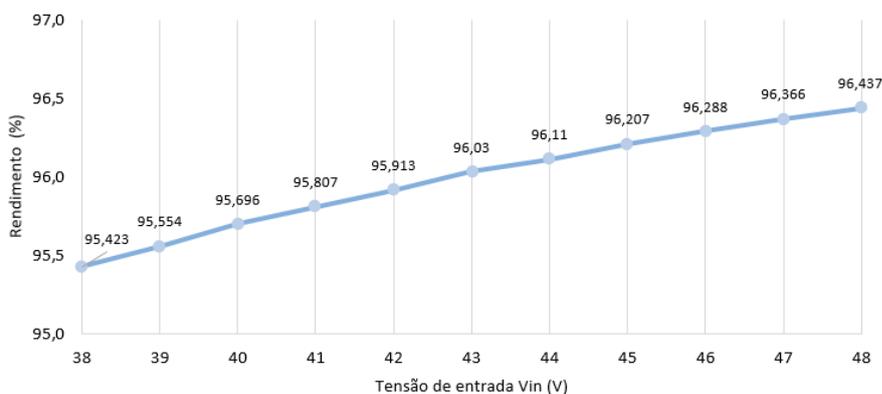
Figura 87 – Rendimento do conversor para $V_{in}=48$ V e P_o variável



Fonte: Autoria própria

A Figura 88 ilustra o rendimento obtido para a tensão de entrada variável e potência de saída nominal de 400 W. Novamente, para tensões de entrada inferiores, a corrente de entrada acaba sendo superior e, por consequência, aumentam as perdas por condução e comutação especialmente no interruptor S. O maior rendimento (96,437%) foi encontrado nas condições nominais e o menor (95,423%) para a tensão de entrada de 38 V.

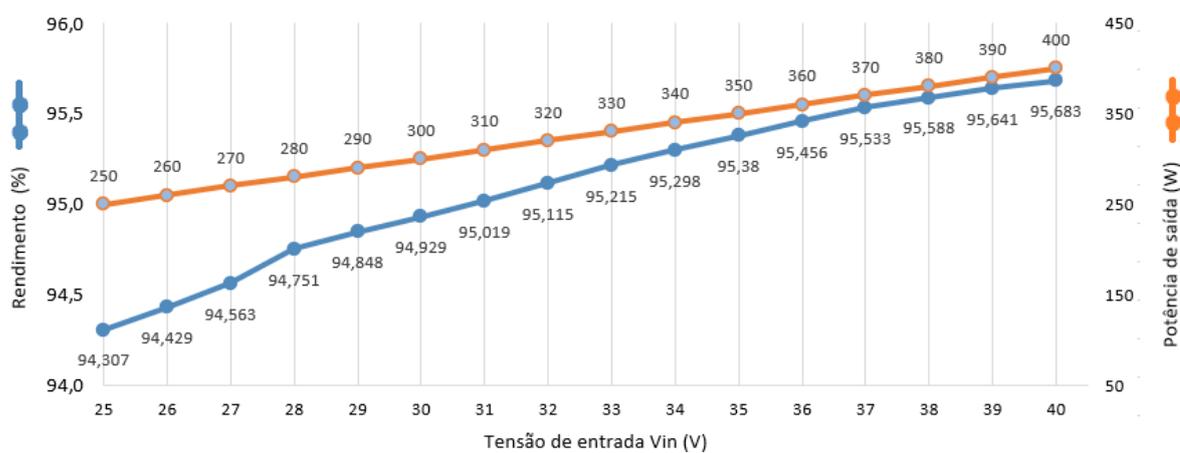
Figura 88 – Rendimento do conversor para V_{in} variável e $P_o=400$ W



Fonte: Autoria própria

O outro cenário levantado foi para a tensão de entrada e potência de saída variáveis (Figura 89). Nestas condições, a corrente de entrada foi fixada em aproximadamente 10,5 A. O maior rendimento ocorreu para $V_{in} = 40$ V e $P_o = 400$ W (95,683%). O menor valor encontrado foi para $V_{in} = 25$ V e $P_o = 250$ W (94,307%).

Figura 89 – Rendimento do conversor para V_{in} e P_o variáveis



Fonte: Autoria própria

5 CONCLUSÕES

Através da avaliação das estruturas apresentadas durante o referencial teórico e dos resultados obtidos nos capítulos 3 e 4, fica evidente que as duas topologias de conversores de alto ganho apresentadas trazem características bastante relevantes para o desenvolvimento do tema.

Após uma breve revisão bibliográfica, puderam ser levantadas características importantes que trazem a este estudo viabilidade técnica e financeira para sua implementação.

As topologias trazem opções para promover o processamento de energia em corrente contínua quando se busca alto ganho de tensão atrelado à simplicidade da estratégia de modulação, alto rendimento e diminuição dos custos de implementação, características que contribuem para a viabilização e maior atratividade dos sistemas fotovoltaicos, embora a estrutura possa ser utilizada para diversas outras aplicações que demandem elevações de tensão com rendimentos atrativos. Ambas as estruturas empregam células multiplicadores de tensão e indutores acoplados, sendo que a primeira topologia se utiliza da ação dos capacitores comutados para auxiliar na obtenção de alto ganho.

A utilização de uma alta frequência de comutação (100 kHz) é fundamental quando se busca a diminuição do volume e peso dos componentes magnéticos da solução e, aliado à utilização de apenas um indutor acoplado, as propostas trazem uma melhor densidade de potência volumétrica e, por consequência, favorece a diminuição de custos de implementação. Ainda como vantagens, ambas as estruturas apresentam uma corrente de entrada contínua e possuem grampeamento natural de todos os elementos semicondutores em tensões expressivamente inferiores à tensão de saída, o que favorece a redução das perdas por condução e comutação nestes elementos.

A principal vantagem do conversor 1 é a linearidade apresentada na curva de rendimento inclusive para 10 % da potência nominal. Neste ponto de operação, grande parte dos conversores trazem quedas mais acentuadas no rendimento. Para esta estrutura, obteve-se rendimentos de 95,048 % para 10% da potência nominal e 96,380% para as condições nominais de operação. Além disso, dois dos quatro diodos apresentam comutação sob corrente nula, o que também contribui para a redução de perdas por comutação.

Como desvantagens, é possível observar que as tensões máxima dos semicondutores é mais elevada, embora ainda sejam consideravelmente menores do que a tensão de saída. Além disso, a utilização de uma relação de transformação unitária no indutor acoplado, o que favorece

a redução das perdas no elemento, implica em uma divisão de tensão desigual nos capacitores de saída.

Outra desvantagem para ambas as topologias é que considerar o efeito de algumas não idealidades importantes para explicar o funcionamento dos conversores, alguns erros são induzidos, especialmente para os valores máximos e mínimos da corrente de entrada. Estes valores são replicados nos demais equacionamentos, trazendo imprecisões em alguns valores, principalmente para as correntes eficazes dos diodos e o *ripple* dos capacitores. Ainda assim, estes desvios não inviabilizam o projeto do conversor, tampouco o dimensionamento dos componentes.

Para a segunda topologia, as principais vantagens observadas são a divisão dos esforços de tensão no filtro capacitivo de saída e menores tensões de bloqueio sobre os semicondutores, o que favorece a utilização de componentes com resistências de condução inferiores, reduzindo as perdas por condução.

A utilização de menos componentes no conversor 2, aliado à comutação sob corrente nula em dois dos três diodos empregados, faz com que o rendimento da topologia seja de 96,462 % nas condições nominais, o que é bastante significativo dado a simplicidade da estrutura. De maneira geral, embora ambos os conversores sejam viáveis do ponto de vista técnico e financeiro, a segunda topologia apresentada traz um maior apelo, especialmente pelo maior rendimento apresentado e menor número de componentes empregados.

REFERÊNCIAS

AI, Jian; LIN, Mingyao; LE, Wei; CHEN, Zehua; JIA, Lun. High step-up boost converter with asymmetric voltage multiplier cell for distributed pv generation systems. *In: 2019 22nd International Conference on Electrical Machines and Systems (ICEMS)*. [S.l.: s.n.], 2019. p. 1–5.

AJAMI, Ali; ARDI, Hossein; FARAKHOR, Amir. A novel high step-up dc/dc converter based on integrating coupled inductor and switched-capacitor techniques for renewable energy applications. *IEEE Transactions on Power Electronics*, v. 30, n. 8, p. 4255–4263, 2015.

AXELROD, B.; BERKOVICH, Y.; IOINOVICI, A. Switched-capacitor (sc)/switched inductor (sl) structures for getting hybrid step-down cuk/sepic/zeta converters. *In: 2006 IEEE International Symposium on Circuits and Systems*. [S.l.: s.n.], 2006. p. 4 pp.–.

BARBI, Ivo. **Projetos de Fontes Chaveadas**. [S.l.]: Edição do Autor, 2001.

BLAABJERG, F.; TEODORESCU, R.; LISERRE, M.; TIMBUS, A.V. Overview of control and grid synchronization for distributed power generation systems. *IEEE Transactions on Industrial Electronics*, v. 53, n. 5, p. 1398–1409, 2006.

CANADIAN. **Datasheet Canadian Solar CS1U-400**. Ontario, Canada, 2020.

CECCHINI, T. **Otimização das regiões altamente dopadas de células solares fabricadas por processos térmicos rápidos de pequeno porte**. 2003. Dissertação (Mestrado) — Pontifícia Universidade Católica do Rio Grande do Sul, Porto Alegre, 2003.

CHEN, Shih-Ming; LIANG, Tsorng-Juu; YANG, Lung-Sheng; CHEN, Jiann-Fuh. A boost converter with capacitor multiplier and coupled inductor for ac module applications. *IEEE Transactions on Industrial Electronics*, v. 60, n. 4, p. 1503–1511, 2013.

CRESESB. **Manual de engenharia para sistemas fotovoltaicos**. Rio de Janeiro, Brazil, 1999.

FAHRENBRUCK, Bube. **Fundamentals Of Solar Cells: Photovoltaic solar energy conversion**. [S.l.]: Academic Press, 1983. 580 p.

FARDOUN, Abbas A.; ISMAIL, Esam H. Ultra step-up dc–dc converter with reduced switch stress. *IEEE Transactions on Industry Applications*, v. 46, n. 5, p. 2025–2034, 2010.

FOROUZESH, Mojtaba; SIWAKOTI, Yam P.; GORJI, Saman A.; BLAABJERG, Frede; LEHMAN, Brad. Step-up dc–dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9143–9178, 2017.

GOLDEMBERG, José; LUCON, Oswaldo. Energias renováveis: um futuro sustentável. **Revista USP**, n. 72, p. 6–15, fev. 2007. Disponível em: <https://www.revistas.usp.br/revusp/article/view/13564>.

GREEN, M.A.; EMERY, Keith; HISHIKAWA, Yoshihiro; WARTA, Wilhelm; DUNLOP, Ewan. Solar cell efficiency tables (version 41); progress in photovoltaics. **Res and Appl.**, v. 21, 01 2013.

HASS, Claudinor B. Nascimento Eduardo. A simple self-clamped high step-up dc-dc converter employing coupled inductor. **IEEE Transactions on Power Electronics**, v. 24, n. 2, p. 10, 2019.

HEGEDUS, Steven; LUQUE, Antonio. Achievements and challenges of solar electricity from photovoltaics. *In: _____*. **Handbook of Photovoltaic Science and Engineering**. John Wiley Sons, Ltd, 2010. cap. 1, p. 1–38. ISBN 9780470974704. Disponível em: <https://onlinelibrary.wiley.com/doi/abs/10.1002/9780470974704.ch1>.

HSIEH, Yi-Ping; CHEN, Jiann-Fuh; LIANG, Tsorng-Juu; YANG, Lung-Sheng. A novel high step-up dc–dc converter for a microgrid system. **IEEE Transactions on Power Electronics**, v. 26, n. 4, p. 1127–1136, 2011.

LAW, K.K.; CHENG, K.W.E.; YEUNG, Y.P.B. Design and analysis of switched-capacitor-based step-up resonant converters. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 52, n. 5, p. 943–948, 2005.

LI, Wuhua; HE, Xiangning. Review of nonisolated high-step-up dc/dc converters in photovoltaic grid-connected applications. **IEEE Transactions on Industrial Electronics**, v. 58, n. 4, p. 1239–1250, 2011.

LI, Zhenpeng; MA, Tao; YANG, Hongxing; LU, Lin; WANG, Ruzhu. Transparent and colored solar photovoltaics for building integration. **Solar RRL**, v. 5, n. 3, p. 2000614, 2021. Disponível em: <https://onlinelibrary.wiley.com/doi/abs/10.1002/solr.202000614>.

LIANG, T. J.; TSENG, K. C. Analysis of integrated boost-flyback step-up converter. **IEE Proceedings: Electric Power Applications**, Institute of Electrical Engineers, v. 152, n. 2, p. 217–225, mar. 2005. ISSN 1350-2352.

LIU, Hong-Chen; LI, Fei. Novel high step-up dc–dc converter with an active coupled-inductor network for a sustainable energy system. **IEEE Transactions on Power Electronics**, v. 30, n. 12, p. 6476–6482, 2015.

MOLLER, Hans Joachim. **Semiconductors for Solar Cells**. [S.l.]: Artech House, 1993. 343 p.

SENHORAS, Eloi; MOREIRA, Fabiano de Araujo; VITTE, Claudete de Castro Silva. A agenda exploratória de recursos naturais na América do sul: Da empiria à teorização geoestratégica de assimetrias nas relações internacionais. *In: . [S.l.: s.n.]*, 2009.

SHUBBAK, Mahmood H. Advances in solar photovoltaics: Technology review and patent trends. **Renewable and Sustainable Energy Reviews**, Elsevier, v. 115, p. 109383, 2019.

SOLARPACES. **Concentration Solar Power Around the World**. 2021. Disponível em: <https://www.solarpaces.org/csp-technologies/csp-projects-around-the-world/>.

VISHAY. **Characteristics and Definitions Used for Film Capacitors**. [S.l.], 2017.

WAI, Rong-Jong; DUAN, Rou-Yong. High step-up converter with coupled-inductor. **IEEE Transactions on Power Electronics**, v. 20, n. 5, p. 1025–1035, 2005.

YAO, Gang; CHEN, Alian; HE, Xiangning. Soft switching circuit for interleaved boost converters. **IEEE Transactions on Power Electronics**, v. 22, n. 1, p. 80–86, 2007.

APÊNDICES

APÊNDICE A – RESOLUÇÃO DAS VARIÁVEIS EXTENSAS

$$\left\{ \begin{aligned}
 ILk1 &= \frac{1}{(Vc2 + VD - VDSon) n \lambda Lm} (VDSon^2 k n^2 \Delta 3 - Vm^2 k n^2 \Delta 3 + ILk2 Lm VD \lambda n - ILk2 Lm VDSon \lambda n + ILk2 Lm Vc2 \lambda n + VD VDSon k n \Delta 3 - VD Vm k n \Delta 3 \\
 &+ VDSon Vc2 k n \Delta 3 - Vc2 Vm k n \Delta 3 - VD VDSon n \Delta 2 - VD Vm n \Delta 2 - VDSon^2 n \Delta 2 - VDSon Vc1 n \Delta 2 + VDSon Vc1 n \Delta 4 + VDSon Vc2 n \Delta 2 - VDSon Vc3 n \Delta 4 \\
 &- VDSon Vm n \Delta 2 - Vc1 Vm n \Delta 2 + Vc1 Vm n \Delta 4 + Vc2 Vm n \Delta 2 - Vc3 Vm n \Delta 4 - VD^2 \Delta 2 - VD VDSon \Delta 2 - VD Vc1 \Delta 2 + VD Vc1 \Delta 4 - VD Vc3 \Delta 4 - VDSon Vc2 \Delta 2 \\
 &- Vc1 Vc2 \Delta 2 + Vc1 Vc2 \Delta 4 + Vc2^2 \Delta 2 - Vc2 Vc3 \Delta 4), ILk3 = - \frac{1}{n \lambda Lm (VD n - VDSon n + Vc2 n + 2 VD - 2 VDSon + 2 Vc2)} (VDSon^2 k n^3 \Delta 3 - Vm^2 k n^3 \Delta 3 \\
 &+ ILk2 Lm VD \lambda n^2 - ILk2 Lm VDSon \lambda n^2 + ILk2 Lm Vc2 \lambda n^2 + VD VDSon k n^2 \Delta 3 - VD Vm k n^2 \Delta 3 + 2 VDSon^2 k n^2 \Delta 3 + VDSon Vc2 k n^2 \Delta 3 - Vc2 Vm k n^2 \Delta 3 - 2 Vm^2 k n^2 \Delta 3 \\
 &+ 2 ILk2 Lm VD \lambda n - 2 ILk2 Lm VDSon \lambda n + 2 ILk2 Lm Vc2 \lambda n - 2 ILm1 Lm VD \lambda n + 2 ILm1 Lm VDSon \lambda n - 2 ILm1 Lm Vc2 \lambda n - 2 ILm3 Lm VD \lambda n + 2 ILm3 Lm VDSon \lambda n \\
 &- 2 ILm3 Lm Vc2 \lambda n + 2 VD VDSon k n \Delta 3 - VD VDSon n^2 \Delta 2 - 2 VD Vm k n \Delta 3 - VD Vm n^2 \Delta 2 - VDSon^2 n^2 \Delta 2 - VDSon Vc1 n^2 \Delta 2 + VDSon Vc1 n^2 \Delta 4 + 2 VDSon Vc2 k n \Delta 3 \\
 &+ VDSon Vc2 n^2 \Delta 2 - VDSon Vc3 n^2 \Delta 4 - VDSon Vm n^2 \Delta 2 - Vc1 Vm n^2 \Delta 2 + Vc1 Vm n^2 \Delta 4 - 2 Vc2 Vm k n \Delta 3 + Vc2 Vm n^2 \Delta 2 - Vc3 Vm n^2 \Delta 4 - VD^2 n \Delta 2 \\
 &- 3 VD VDSon n \Delta 2 - VD Vc1 n \Delta 2 + VD Vc1 n \Delta 4 - VD Vc3 n \Delta 4 - 2 VD Vm n \Delta 2 - 2 VDSon^2 n \Delta 2 - 2 VDSon Vc1 n \Delta 2 + 2 VDSon Vc1 n \Delta 4 + VDSon Vc2 n \Delta 2 \\
 &- 2 VDSon Vc3 n \Delta 4 - 2 VDSon Vm n \Delta 2 - Vc1 Vc2 n \Delta 2 + Vc1 Vc2 n \Delta 4 - 2 Vc1 Vm n \Delta 2 + 2 Vc1 Vm n \Delta 4 + Vc2^2 n \Delta 2 - Vc2 Vc3 n \Delta 4 + 2 Vc2 Vm n \Delta 2 - 2 Vc3 Vm n \Delta 4 \\
 &- 2 VD^2 \Delta 2 - 2 VD VDSon \Delta 2 - 2 VD Vc1 \Delta 2 + 2 VD Vc1 \Delta 4 - 2 VD Vc3 \Delta 4 - 2 VDSon Vc2 \Delta 2 - 2 Vc1 Vc2 \Delta 2 + 2 Vc1 Vc2 \Delta 4 + 2 Vc2^2 \Delta 2 - 2 Vc2 Vc3 \Delta 4), \Delta l \\
 &= \frac{-VDSon k n \Delta 3 + Vm k n \Delta 3 + VD \Delta 2 + VDSon \Delta 2 + Vc1 \Delta 2 - Vc1 \Delta 4 - Vc2 \Delta 2 + Vc3 \Delta 4}{Vc2 + VD - VDSon} \}
 \end{aligned} \right.$$