

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E
INFORMÁTICA INDUSTRIAL

JANDERSON DUARTE

**RETIFICADOR TRIFÁSICO ISOLADO COM CORREÇÃO DO FATOR
DE POTÊNCIA UTILIZANDO UM AUTOTRANSFORMADOR E DOIS
RETIFICADORES MONOFÁSICOS DE ESTÁGIO ÚNICO**

TESE DE DOUTORADO

CURITIBA
2017

JANDERSON DUARTE

**RETIFICADOR TRIFÁSICO ISOLADO COM CORREÇÃO DO FATOR
DE POTÊNCIA UTILIZANDO UM AUTOTRANSFORMADOR E DOIS
RETIFICADORES MONOFÁSICOS DE ESTÁGIO ÚNICO**

Tese de doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial da Universidade Tecnológica Federal do Paraná como requisito parcial para obtenção do título de “Doutor em Ciências” – Área de Concentração: Engenharia de Automação e Sistemas.

Orientador: Prof. Dr. Alceu André Badin

CURITIBA
2017

Dados Internacionais de Catalogação na Publicação

D812r
2017 Duarte, Janderson
Retificador trifásico isolado com correção do fator de potência utilizando um autotransformador e dois retificadores monofásicos de estágio único / Janderson Duarte.-- 2017.
113 f. : il. ; 30 cm

Texto em português com resumo em inglês
Disponível também via World Wide Web
Tese (Doutorado) – Universidade Tecnológica Federal do Paraná. Programa de Pós-graduação em Engenharia Elétrica e Informática Industrial, Curitiba, 2017
Bibliografia: f. 104-108

1. Retificadores de corrente elétrica. 2. Motores elétricos. 3. Fator de potência. 4. Transformadores elétricos. 5. Engenharia de protótipos. 6. Correntes elétricas. 7. Engenharia elétrica – Teses. I. Badin, Alceu André. II. Universidade Tecnológica Federal do Paraná. Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial. III. Título.

CDD: Ed. 23 – 621.3

Biblioteca Central da UTFPR, Câmpus Curitiba

TERMO DE APROVAÇÃO DE TESE Nº157

A Tese de Doutorado intitulada **“Retificador Trifásico Isolado com Correção do Fator de Potência Utilizando um Autotransformador e Dois Retificadores Monofásicos de Estágio Único”**, defendida em sessão pública pelo(a) candidato(a) **Janderson Duarte**, no dia 17 de agosto de 2017, foi julgada para a obtenção do título de Doutor em Ciências, área de concentração Engenharia de Automação e Sistemas, e aprovada em sua forma final, pelo Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial.

BANCA EXAMINADORA:

Prof(a). Dr(a). Alceu André Badin - Presidente – (UTFPR)

Prof(a). Dr(a). Roger Gules – (UTFPR)

Prof(a). Dr(a). Eduardo Felix Ribeiro Romaneli – (UTFPR)

Prof(a). Dr(a). Sérgio Vidal Garcia Oliveira – (UDESC - FURB)

Prof(a). Dr(a). Samir Ahmad Mussa - (UFSC)

A via original deste documento encontra-se arquivada na Secretaria do Programa, contendo a assinatura da Coordenação após a entrega da versão corrigida do trabalho.

Curitiba, 17 de agosto de 2017.

*Dedico este trabalho à minha esposa
Raquel e as minhas filhas Marina e Paola*

AGRADECIMENTOS

Inicialmente agradeço ao meu orientador professor Alceu André Badin, pela orientação deste trabalho e por toda ajuda ao longo do caminho.

Ao IFSC, pelo convênio via DINTER com a UTFPR que me oportunizou o afastamento para a realização do trabalho.

A UTFPR, pela oportunidade de realizar o doutorado.

A UFSC e a UDESC, por ceder espaço para realizar as medições do conversor.

A todos os colegas de alguma forma auxiliaram com sugestões.

Aos meus pais Felício Possato Duarte e Marli Manoel Duarte que sempre me incentivavam nos estudos até chegar este momento.

A minha esposa Raquel e minhas filhas Marina e Paola, pelo tempo que fiquei longe delas para conseguir concluir este trabalho.

Às empresas Rohm, Infineon, NHS e Payton, pelas amostras de componentes cedidas.

À UTFPR, CNPq, Fundação Araucária e Ministério da Saúde pelo apoio financeiro.

RESUMO

DUARTE, Janderson. Retificador trifásico isolado com correção do fator de potência utilizando um autotransformador e dois retificadores monofásicos de estágio único de potência. 2017. 118 f. Tese – Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial, Universidade Tecnológica Federal do Paraná. Curitiba, 2017.

Este trabalho apresenta um retificador trifásico isolado com correção do fator de potência utilizando um autotransformador *Scott* e utilizando dois retificadores monofásicos isolados com correção do fator de potência de estágio único (S^2). O autotransformador *Scott* faz uma redução de fases permitindo que se utilizem dois retificadores de estágio único. Os conversores monofásicos utilizados são do tipo *Full-Bridge Flyback*. O conversor proposto pode operar como elevador ou abaixador de tensão dependendo da relação entre as tensões de entrada e saída do conversor. O controle do conversor foi feito via *MCU* modelo TMS320F28335. Este trabalho apresenta a análise teórica do conversor operando em modo de condução contínua (*CCM*), bem como os resultados experimentais baseado em um protótipo de 4kw.

Palavras-chave: Autotransformador Scott. Correção do Fator de Potência. *Flyback/Full-Bridge*. Retificador Trifásico.

ABSTRACT

DUARTE, Janderson. An isolated three-phase power-factor correction rectifier using an autotransformer and two single-phase single-stage rectifiers. 2017. 118 f. Tese – Programa de Pós-Graduação em Engenharia Elétrica e Informática Industrial, Universidade Tecnológica Federal do Paraná. Curitiba, 2017.

This work presents a three-phase isolated rectifier with power factor correction using a *Scott* autotransformer and two isolated single-phase single-stage (S^2) rectifiers. The Scott autotransformer provides a phase reduction allowing the use of two single-phase rectifiers. The single-phase converters used are the *Full-Bridge Flyback* type. The proposed converter can operate as a step-down or a step-up voltage, according to the relation between input and output voltage. The control of the converter was made in a MCU model TMS320F28335. This paper presents the theoretical analysis of the converter for continuous conduction mode (CCM) as well as experimental results based on a 4 kW prototype.

Keywords: Scott Autotransformer. Power Factor Correction. *Flyback/Full-Bridge*. Three-phase rectifier.

LISTA DE FIGURAS

Figura 1 – Retificador Boost com Chave Única Unidirecional.....	14
Figura 2 – Retificador Modular com Módulos Boost.	16
Figura 3 - Retificador Modular com Módulos Buck.	17
Figura 4 - Retificador Modular com Módulos Boost e Autotransformador Scott.....	18
Figura 5 – Esquema Proposto para o Trabalho.....	19
Figura 6 - Retificador Push-Pull com Entrada em Corrente.....	22
Figura 7 – Retificador Flyback-Push-Pull com Entrada em Corrente.....	23
Figura 8 - Retificador Flyback-Push-Pull com Entrada em Corrente Modificado.....	23
Figura 9 – Novo Retificador Flyback-Push-Pull com Entrada em Corrente.....	24
Figura 10 - Retificador Half-Bridge sem Ponte Retificadora.....	24
Figura 11 - Retificador Full-Bridge com Entrada em Corrente.....	25
Figura 12 - Retificador Full-Bridge com Grampeamento Ativo e Comutação Suave	25
Figura 13 - Retificador Flyback-Full-Bridge	26
Figura 14 – Retificador Full-Bridge com 2 Indutores	26
Figura 15 - Retificador Boost-Full-Bridge com Ponte Retificadora Reduzida	27
Figura 16 - Primeira Etapa de Operação no Modo Buck	29
Figura 17 - Segunda e Quarta Etapas de Operação no Modo Buck	30
Figura 18 - Terceira Etapa de Operação no Modo Buck.....	30
Figura 19 - Principais Formas de Onda no Modo Buck.....	31
Figura 20 – Primeira e Terceira Etapas de Operação no Modo Boost	32
Figura 21 - Segunda Etapa de Operação no Modo Boost.....	32
Figura 22 - Quarta Etapa de Operação no Modo Boost	33
Figura 23 - Principais Formas de Onda no Modo Boost.....	34
Figura 24 – Regiões de Operação do Conversor (a) Somente Modo Boost (b) Modo Boost e Buck.....	35
Figura 25 – Ganho Estático no Modo Boost e Buck.....	36
Figura 26 – Esquemático do Conversor Proposto neste Trabalho	38
Figura 27 – Autotransformador Scott.....	40
Figura 28 – Esquema de Modulação (a) modo Boost (b) modo buck.....	41
Figura 29 – Diagrama das Malhas de Controle dos Retificadores	50
Figura 30 - Esquema de Controle com o Circuito de Potência	51

Figura 31 – Malha de Tensão Considerando Malha de Corrente um Ganho	51
Figura 32 – Malha de Corrente.....	52
Figura 33 – Malha de Tensão	52
Figura 34 – Primeira Etapa de Operação no Modo Boost.....	54
Figura 35 - Segunda Etapa de Operação no Modo Boost.....	54
Figura 36 – Diagrama de Bode da Planta de Corrente para o Modo Boost	59
Figura 37 - Primeira Etapa de Operação no Modo Buck	60
Figura 38 - Segunda Etapa de Operação no Modo Buck	60
Figura 39 - Diagrama de Bode da Planta de Corrente para o Modo Buck.....	64
Figura 40 – Circuito Elétrico Equivalente de Saída do Conversor.....	65
Figura 41 – Laço de Corrente	67
Figura 42 – Diagrama de Bode da FTMA de Corrente Modo Boost sem o Controlador	70
Figura 43 – Lugar das Raízes do Laço de Corrente no Modo Boost	70
Figura 44 - Diagrama de Bode da FTMA de Corrente Modo Buck sem o Controlador.....	71
Figura 45 - Lugar das Raízes do Laço de Corrente no Modo Buck	72
Figura 46 – Diagrama de Bode FTMA com Ganho Proporcional Unitário	73
Figura 47 - Diagrama de Bode FTMA com o Controlador Projetado.....	74
Figura 48 - Diagrama de Blocos do Controlador Repetitivo.....	75
Figura 49 - Laço de Tensão	77
Figura 50 - Diagrama de Bode FTMA com Ganho Proporcional Unitário de Tensão	79
Figura 51 - Diagrama de Bode FTMA com o Controlador de Tensão Projetado	79
Figura 52 - Diagrama Geral do Protótipo.....	83
Figura 53 – Fluxograma do Programa.....	84
Figura 54 – Kit MCU	85
Figura 55 – Circuito Amostrador da Tensão de Entrada.....	85
Figura 56 – Driver de Mosfet Utilizado	86
Figura 57 - Circuito de Condicionamento do Sinal da Corrente do Primário do Indutor	87
Figura 58 - Circuito de Condicionamento do Sinal da Tensão de Saída.....	87
Figura 59 - Circuito de Condicionamento do Sinal da Tensão de Amostra da Rede.....	88
Figura 60 - Circuito de Condicionamento do Sinal de Comando das Chaves	89
Figura 61 – Foto do Protótipo Montado	89
Figura 62 – Corrente e Tensão de Entrada da Fase A	91
Figura 63 – Corrente e Tensão de Entrada da Fase B	91

Figura 64 – Corrente e Tensão de Entrada da Fase C	91
Figura 65 – Harmônicos de Corrente da Fase A Comparando com a Norma IEC61000-3-2 classe A.....	92
Figura 66 - Harmônicos de Corrente da Fase B Comparando com a Norma IEC61000-3-2 classe A.....	92
Figura 67 - Harmônicos de Corrente da Fase C Comparando com a Norma IEC61000-3-2 classe A.....	93
Figura 68 – Tensão e Corrente de Entrada do Retificador e Tensão de Saída	93
Figura 69 – Curva de Rendimento do Conversor	94
Figura 70 - Corrente de Entrada dos Conversor (Somente PI).....	94
Figura 71 - Corrente de Entrada dos Conversor (PI + repetitivo)	95
Figura 72 – Degrau de Carga, de 30Ω para 60Ω, sem o Repetitivo.....	96
Figura 73 - Degrau de Carga, de 30Ω para 60Ω, com o Repetitivo.....	96
Figura 74 - Degrau de Carga, de 60Ω para 30Ω, sem o Repetitivo	97
Figura 75 - Degrau de Carga, de 60Ω para 30Ω, com o Repetitivo.....	97
Figura 76 – Diagrama de Blocos com Adição da Malha de Potência.....	98
Figura 77– Degrau de Carga, de 30Ω para 60Ω, sem o Repetitivo com Malha de Potência..	99
Figura 78 - Degrau de Carga, de 30Ω para 60Ω, com o Repetitivo com Malha de Potência	99
Figura 79 - Degrau de Carga, de 60Ω para 30Ω, sem o Repetitivo com Malha de Potência..	99
Figura 80 - Degrau de Carga, de 60Ω para 30Ω, com o Repetitivo com Malha de Potência	100
Figura 81 – Portadora Triangular e Sinal de Controle.....	109
Figura 82 – Filtro <i>Anti-aliasing</i>	110
Figura 83 – Filtro Passa-Baixas de Corrente.....	111
Figura 84 – Esquema do Multiplicador	112

LISTA DE TABELAS

Tabela 1 – Valores de Projeto Calculados para o Conversor de Menor Tensão.	46
Tabela 2 - Valores de Projeto Calculados para o Conversor de Maior Tensão.....	47
Tabela 3 – Parâmetros para o Sistema de Controle.	68
Tabela 4 – Parâmetros para o Sistema de Controle de Tensão.....	77
Tabela 5 – Componentes Utilizados nos Circuitos de Potência.	90

LISTA DE ABREVIATURAS

AC	<i>Alternate Current</i>
A/D	<i>Analog to Digital</i>
CA	Corrente Alternada
MCU	<i>Microcontroller Unit</i>
MCC	Modo de Condução Contínuo
PFC	<i>Power Factor Correction</i>
PI	Proporcional-Integral
PWM	<i>Pulse Width Modulation</i>
THD	<i>Total Harmonic Distortion</i>
UPS	<i>Uninterruptible Power Supply</i>
ZOH	<i>Zero Order Holder</i>

LISTA DE SÍMBOLOS

$c_{ui}(k)$	Controlador de Corrente em Equações à Diferenças
$c_{uv}(k)$	Controlador de Tensão em Equações à Diferenças
D	Razão Cíclica
f_s	Frequência de Comutação
G_{Buck}	Ganho Estático no Modo Buck
G_{Boost}	Ganho Estático no modo Boost
i_A	Corrente de Fase da Fase A
i_B	Corrente de Fase da Fase B
i_C	Corrente de Fase da Fase C
I_{ao}	Corrente Eficaz no Enrolamento ao do Autotransformador
iD_1	Corrente no Diodo D_1
iD_3	Corrente no Diodo D_3
iD_5	Corrente no Diodo D_5
i_{LC}	Corrente de Magnetização do Indutor Acoplado
i_{LP}	Corrente no Primário do Transformador
i_{LS}	Corrente no Secundário do Transformador
$i_{L_{PF}}$	Corrente no Primário do Indutor Acoplado
$i_{L_{SF}}$	Corrente no Secundário do Indutor Acoplado
i_M	Corrente Máxima no Primário do Indutor Acoplado
i_m	Corrente Mínima no Primário do Indutor Acoplado
iL_{PF}	Corrente no Primário do Indutor Acoplado
iL_{SF}	Corrente no Secundário do Indutor Acoplado
iS_1	Corrente na Chave S_1
k	Coefficiente de Acoplamento do Indutor Acoplado
K_{AD}	Modelo do Conversor A/D do MCU
K_i	Ganho do Sensor de Corrente
K_m	Ganho do Multiplicador
K_{PWM}	Modelo do Modulador PWM
K_V	Ganho do Sensor de Tensão
L_C	Indutância Mútua do Indutor Acoplado
L_P	Indutância do Primário do Transformador
L_{PF}	Indutância do Primário do Indutor Acoplado
L_S	Indutância do Secundário do Transformador
L_{SF}	Indutância do Secundário do Indutor Acoplado
N	Relação de Transformação do Indutor Acoplado e do Transformador
P_{ao}	Potência Ativa do Autotransformador
P_o	Potência Ativa na Carga
R_o	Resistência da Carga

t_c	Tempo de Condução da Chave
T_s	Período de Comutação
$u_{rp}(k)$	Controlador Repetitivo de Corrente
v_A	Tensão de Fase da Fase A
v_B	Tensão de Fase da Fase B
v_C	Tensão de Fase da Fase C
v_{AC1}	Tensão de Entrada do Retificador 1 (Maior Tensão)
v_{AC2}	Tensão de Entrada do Retificador 2 (Menor Tensão)
V_{ao}	Tensão Eficaz no Enrolamento ao do Autotransformador
$v_{in}(\omega t)$	Tensão na Saída dos Diodos Retificadores
vL_P	Tensão no Primário do Transformador
vL_S	Tensão no Secundário do Transformador
vL_{PF}	Tensão no Primário do Indutor Acoplado
vL_{SF}	Tensão no Secundário do Indutor Acoplado
V_o	Tensão de Saída do Conversor
V_P	Tensão de Pico de Entrada dos Retificadores
vS_1	Tensão na Chave S_1
vD_1	Tensão no Diodo D_1
vD_3	Tensão no Diodo D_3
vD_5	Tensão no Diodo D_5
V_o'	Tensão de Saída Referida ao Primário do Transformador
ΔV_o	Ondulação da Tensão de Saída
ΔiL_{PF}	Ondulação da Corrente do Primário do Indutor Acoplado

SUMÁRIO

1	INTRODUÇÃO	13
1.1	OBJETIVOS	20
1.1.1	OBJETIVO GERAL.....	20
1.1.2	OBJETIVOS ESPECÍFICOS	20
1.2	ESTRUTURA DO TRABALHO	21
2	RETIFICADOR MONOFÁSICO ISOLADO DE ESTÁGIO ÚNICO	22
2.1	INTRODUÇÃO.....	22
2.2	REVISÃO BIBLIOGRÁFICA	22
2.3	RETIFICADOR PONTE COMPLETA-FLYBACK	28
2.3.1	OPERAÇÃO DO MODO BUCK	28
2.3.2	OPERAÇÃO NO MODO BOOST	32
2.3.3	OPERAÇÃO NO MODO BUCK E BOOST	35
2.4	CONCLUSÕES	37
3	ESTRUTURA DO RETIFICADOR TRIFÁSICO PONTE COMPLETA FLYBACK.....	38
3.1	INTRODUÇÃO.....	38
3.2	ESTRUTURA TRIFÁSICA.....	38
3.3	ANÁLISE DO AUTOTRANSFORMADOR SCOTT.....	39
3.4	ESTRATÉGIA DE MODULAÇÃO	41
3.5	PROJETO DO CONVERSOR.....	42
3.5.1	CORRENTE EFICAZ NO CAPACITOR DE SAÍDA.....	42
3.5.2	ONDULAÇÃO NA TENSÃO DE SAÍDA.....	43
3.5.3	ESPECIFICAÇÕES E CÁLCULOS DE PROJETO	45
3.6	CONCLUSÕES	48
4	MODELAGEM E CONTROLE	49
4.1	INTRODUÇÃO.....	49
4.2	ESTRATÉGIA DE CONTROLE.....	49
4.3	DETERMINAÇÃO DOS MODELOS DO SISTEMA.....	53
4.3.1	MODELO DA PLANTA DE CORRENTE	53
4.3.1.1	MODELO DA PLANTA DE CORRENTE PARA O MODO BOOST ...	53
4.3.1.2	MODELO DA PLANTA DE CORRENTE PARA O MODO BUCK	60

4.3.2	MODELO DA PLANTA DE TENSÃO	64
4.4	PROJETO DOS CONTROLADORES	66
4.4.1	PROJETO DOS CONTROLADORES DE CORRENTE PI.....	67
4.4.2	PROJETO DO CONTROLADOR DE CORRENTE REPETITIVO	75
4.4.3	PROJETO DO CONTROLADOR DE TENSÃO.....	76
4.5	CONCLUSÕES.....	80
5	RESULTADOS EXPERIMENTAIS	82
5.1	INTRODUÇÃO.....	82
5.2	VISÃO GERAL DO PROTÓTIPO.....	82
5.3	PROGRAMAÇÃO	83
5.4	MÓDULO MCU	84
5.5	CIRCUITO AMOSTRADOR DA TENSÃO DE ENTRADA	85
5.6	DRIVERS DE MOSFET.....	86
5.7	PLACA DE CONDICIONAMENTO	86
5.8	PROTÓTIPO MONTADO.....	89
5.9	RESULTADOS EXPERIMENTAIS	90
5.10	CONCLUSÕES.....	100
6	CONCLUSÕES GERAIS	102
	REFERÊNCIAS BIBLIOGRÁFICAS	104
	APÊNDICE A – MODELOS PARA A MALHA DE CONTROLE	109
	APÊNDICE B – EQUAÇÕES PARA CÁLCULO DOS COMPONENTES	113

1 INTRODUÇÃO

Hoje em dia, é crescente o uso de retificadores com correção do fator de potência (PFC) a fim de melhorar a qualidade de energia. Retificadores com filtro capacitivo sem correção do fator de potência possuem o comportamento de uma carga não linear e drenam da rede uma corrente com alta taxa de distorção harmônica (THD). Estes retificadores possuem um baixo fator de potência e consomem uma corrente maior do que a carga precisa, devido à circulação de energia reativa. Os harmônicos de corrente provocam queda de tensão nos transformadores e nas linhas de transmissão e distribuição devido a suas impedâncias, e também provocam distorção na tensão da rede. Esta alta THD de corrente contribui para baixa qualidade de energia, fazendo com que os sistemas de geração, transmissão e distribuição de energia sejam capazes de fornecer essa corrente maior e desnecessária devido à energia reativa que circula na rede. Nos dias atuais o custo de produção de energia elétrica é elevado, além disto, os recursos energéticos estão cada vez mais escassos. Devido a isto, hoje em dia, se busca melhorar a qualidade de energia, fazendo com que as cargas possuam um comportamento linear, ou seja, drenem da rede uma corrente senoidal e em fase com a tensão. No caso dos retificadores, este problema é resolvido com o uso de retificadores com correção de fator de potência, que buscam melhorar a qualidade de energia e atender as normas (IEC, 1998); (IEC, 2005) que limitam o valor das harmônicas de corrente nos equipamentos elétricos.

A correção do fator de potência em retificadores com filtro capacitivo pode ser feita de forma passiva, adicionando indutores na entrada dos retificadores, mas este indutor é volumoso devido ao fato de operar em baixa frequência (TAKEUCHI et al., 2008). Por outro lado, os retificadores chaveados realizam a correção do fator de potência com indutores e transformadores operando em alta frequência, desta forma, reduzem o volume e a quantidade de cobre destes magnéticos, uma vez que o custo do cobre é muito elevado a tendência é de reduzir o custo.

Um retificador trifásico clássico é o retificador baseado no Boost (PRASAD; ZIOGAS; MANIAS, 1991; SINGH, BHIM SENIOR MEMBER et al., 2004), o mesmo é apresentado na Figura 1. Este retificador possui a vantagem de utilizar poucos semicondutores, apenas um interruptor comutado em alta frequência por fase. Porém, possui a desvantagem de possuir grande ondulação da corrente de entrada e amplitudes elevadas, uma vez que ele opera

no modo de condução descontínuo. Também possui a desvantagem de ser somente elevador de tensão, além de não ser um conversor isolado.

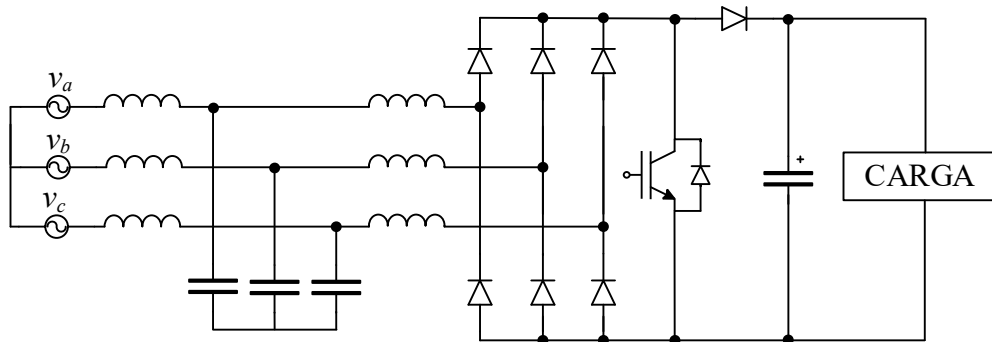


Figura 1 – Retificador Boost com Chave Única Unidirecional.
 Fonte: (SINGH, BHIM SENIOR MEMBER et al., 2004).

Existem diversas aplicações que necessitam em sua entrada um barramento de tensão contínua (CC) e que sejam isolados da rede elétrica. A isolação da rede possui a vantagem de minimizar o risco de choques elétricos do operador. Porém, a isolação é feita com o uso de transformadores, e em algumas soluções o transformador é colocado na entrada da rede, desta maneira, o mesmo opera em baixa frequência, o que o torna volumoso, pois utiliza uma quantidade elevada de cobre. Uma alternativa para realizar a isolação é a utilização de conversores chaveados isolados, desta forma o transformador opera em alta frequência e então ele se torna menor e mais barato.

A retificação e a isolação normalmente são feitas em dois estágios com dois conversores em cascata. O primeiro conversor é um retificador PFC utilizado como pré-regulador da tensão, e o segundo é conversor CC-CC isolado. Este tipo de topologia é interessante quando se necessita ter uma ampla faixa de tensão de entrada e saída, como por exemplo a entrada de uma fonte de tensão CA. Outra vantagem desta topologia é a possibilidade de dividir o projeto em dois, e o foco do controle e otimização do pré-regulador PFC não precisa levar em conta a dinâmica do conversor CC-CC. Porém, nesta solução, existem dois conversores processando a potência total de saída, e o rendimento do sistema depende do rendimento dos dois conversores. Desta maneira, o rendimento é prejudicado e também há um elevado número de componentes, o que torna cara esta solução.

Uma alternativa para atender esta aplicação é a utilização de um retificador isolado com alto fator de potência em um único estágio, desta forma, o rendimento deve ser mais elevado, pois somente um conversor processa toda a energia. Outra vantagem é que há uma redução do número de componentes, sendo uma solução mais barata. Porém, esta solução

possui a desvantagem de o projeto do conversor ser mais complexo, pois um único conversor faz a correção do fator de potência e o controle da tensão de saída, principalmente quando é necessária uma ampla faixa da tensão de saída.

Existem diversos retificadores isolados com correção do fator de potência da literatura. Os retificadores monofásicos são explorados em (ALVARENGA et al., 2013b; BARBI; GULES, 2003; BASCOPE, 1996a; BISOGNO et al., 2003; CHEN; CHEN; LIANG, 2008; DUARTE et al., 2012a; LAI, 2010; MOUSAVI; DAS; MOSCHOPOULOS, 2009; NINOMIYA, 2005; RUIZ-CABALLERO; BARBI, 1999; WATSON; LEE, 1996; YAO et al., 2006; YOO, 2011; ZHU, 2006) e retificadores trifásicos para potências mais elevadas são explorados em (DE SEIXAS; BARBI, 2002; FRIEDLI; HARTMANN; KOLAR, 2014; KOLAR; DROFENIK; ZACH, 1999; KOLAR; FRIEDLI, 2011, 2013; MARTINS; CASARO, 2001; MARTINS; OLIVEIRA, 2001; ZHANG et al., 2015).

A vantagem de utilizar um retificador trifásico PFC isolado em uma única estrutura é que o mesmo utiliza um pequeno número de componentes. Porém, esta solução possui a desvantagem de não ser modular, ou seja, não é possível associar retificadores monofásico em paralelo, desta forma, uma indústria que fabrica retificadores monofásicos não consegue utilizar este mesmo retificador para fazer um trifásico. Neste caso, é necessário projetar e montar um retificador trifásico em uma única estrutura.

Na literatura existem diversos tipos de retificadores trifásicos com elevado fator de potência. Existem topologias que utilizam uma estrutura trifásica (FRIEDLI; HARTMANN; KOLAR, 2014; GREFF; BARBI, 2006; GUANGQIANG; KE, 2012; KOLAR; DROFENIK; ZACH, 1998; KOLAR; FRIEDLI, 2011; PRASAD; ZIOGAS; MANIAS, 1991; SPIAZZI, 1997; VENKATARAMANAN; BENDRE, 2005; WIJERATNE; MOSCHOPOULOS, 2014; ZHANG; FAN, 2012). Porém, estes retificadores não são isolados.

Alguns retificadores para potências mais elevadas utilizam a técnica de associar 3 retificadores monofásicos para formar um trifásico (FRIEDLI; HARTMANN; KOLAR, 2014; KIM; ENJETI, 2003; KOLAR; FRIEDLI, 2011, 2013; SINGH et al., 2002a; SPIAZZI, 1997). Com essa técnica é possível obter um retificador trifásico modular, que possui a vantagem de aproveitar uma topologia monofásica já existente para formar um trifásico. Com isso o custo e o tempo de produção são reduzidos, pois basta utilizar a mesma topologia monofásica para formar um retificador trifásico, e não é necessário desenvolver uma estrutura diferente para o trifásico. Outra vantagem é que o retificador se torna robusto, pois cada um funciona de forma independente do outro, e eles podem ser conectados em série ou paralelo. Uma desvantagem

desta solução é que se utiliza um maior número de componentes quando comparada a uma estrutura trifásica única.

Uma estrutura clássica de retificador trifásico PFC que é composto por 3 retificadores monofásicos é apresentado na Figura 2. Trata-se de um retificador composto por 3 retificadores Boost monofásicos modificados. Esta estrutura possui a vantagem de possuir maior rendimento quando comparado ao Boost convencional, devido ao fato de possuir menor perdas de comutação com a utilização do Boost auxiliar. Porém possui a desvantagem de possui 4 indutores, operar somente como elevador de tensão e não ser isolado.

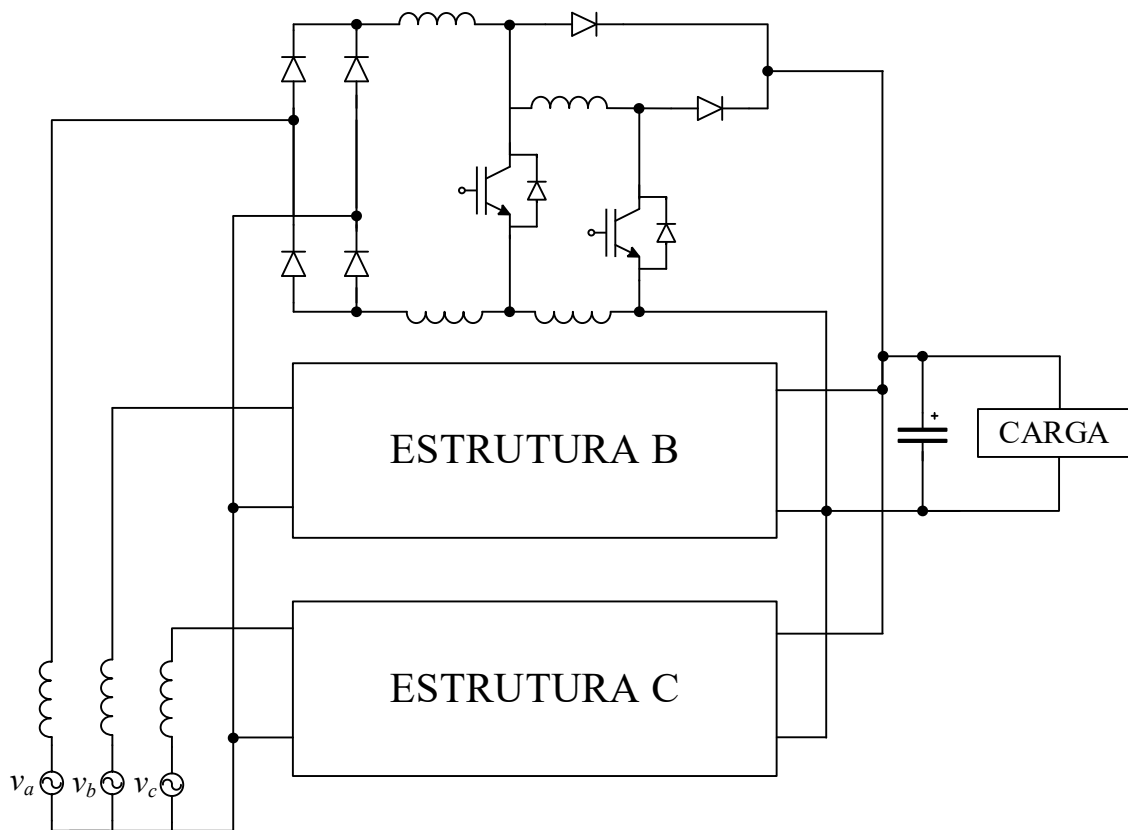


Figura 2 – Retificador Modular com Módulos Boost.
Fonte: (SINGH et al., 2002b).

Na literatura, a técnica de se utilizar somente dois retificadores é apresentada por (BADIN; BARBI, 2008, 2011; PIRES et al., 2009). Estas topologias são isoladas, possuem elevado fator de potência, são modulares e utilizam somente 2 retificadores, porém, possuem a desvantagem de utilizar um transformador que opera em baixa frequência e por este motivo o torna volumoso. Na Figura 3, é apresentada uma topologia de retificador PFC modular que utiliza somente dois retificadores monofásicos. Esta topologia possui a vantagem de ser isolada, é modular e utiliza poucos componentes. Porém, possui a desvantagem de a isolação

ser feita com transformador operando em baixa frequência. Também possui a desvantagem de ser somente abaixador de tensão.

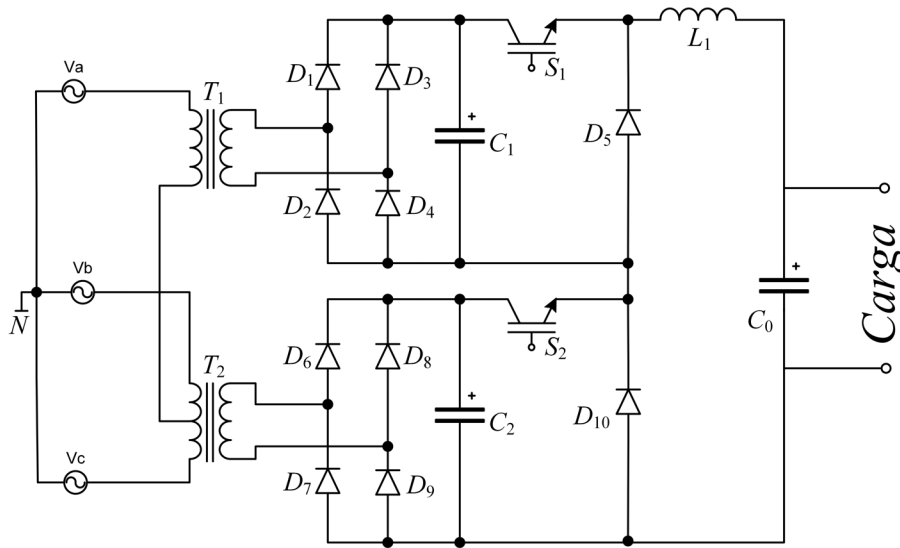


Figura 3 - Retificador Modular com Módulos Buck.
Fonte: (BADIN; BARBI, 2008).

Em (HAHN; ENJETI; PITEL, 2002; PINHEIRO et al., 2013) são apresentadas topologias que utilizam dois retificadores conectados em paralelo e são conectados através de um autotransformador Scott na entrada. Estas topologias possuem elevado fator de potência, são modulares, utilizam somente dois retificadores e o autotransformador da entrada processa somente 14% da potência de saída, porém, possuem a desvantagem de serem não isoladas. A Figura 4 mostra o retificador PFC modular que utiliza somente dois conversores monofásicos Boost conectados em paralelo. A redução de fases foi feita com um autotransformador Scott na entrada. A vantagem desta topologia é que o autotransformador processa somente 14% da potência de saída, desta forma, o mesmo possui um tamanho reduzido. Como ele é modular possui a vantagem de poder utilizar módulos monofásicos sem alterações, o que reduz o tempo e custo de produção. A desvantagem desta topologia é que não é isolada e também opera somente como elevador de tensão.

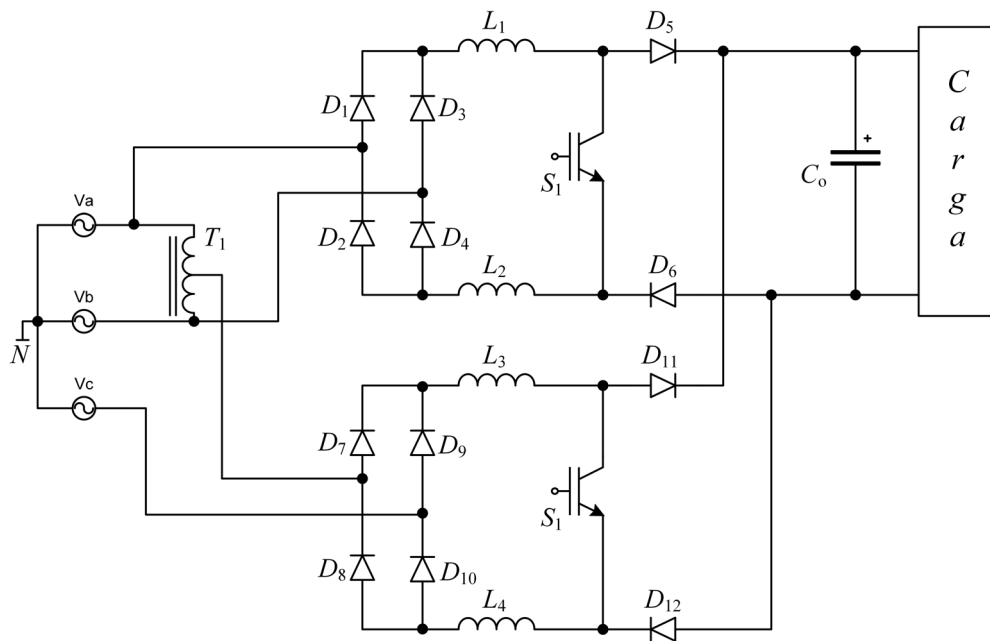


Figura 4 - Retificador Modular com Módulos Boost e Autotransformador Scott.
Fonte: (HAHN; ENJETI; PITEL, 2002).

Este trabalho propõe o estudo e desenvolvimento de um retificador PFC trifásico isolado que seja constituído de 2 módulos retificadores monofásicos isolados em alta frequência interligados em paralelo. Esta proposta visa atender a necessidade de um retificador trifásico PFC que seja isolado em alta frequência, visto que na literatura não existem muitas opções com estas características. O retificador em questão deve atender a necessidade de um retificador que possua elevado fator de potência, seja isolado galvanicamente com transformador operando em alta frequência, que seja modular e que utilize somente dois retificadores.

Neste trabalho foi escolhida a utilização de um autotransformador Scott para fazer a redução de fases, sendo que o autotransformador processa somente 14% da potência de saída. Assim, as perdas do autotransformador não devem prejudicar o rendimento do conversor e o mesmo é compensado pelo uso de somente dois retificadores monofásicos, e desta forma, há uma redução do número de componentes quando comparado a um retificador que utiliza 3 retificadores.

A Figura 5 apresenta o esquema proposto neste trabalho, onde o autotransformador faz a redução de fases e utilizam-se dois retificadores monofásicos com correção do fator de potência e isolados com transformador operando em alta frequência. Os retificadores monofásicos podem ser qualquer um disponível na literatura, que possua as características de estágio único, elevado fator de potência e isolado em alta frequência. Para este trabalho optou-

se pelo retificador isolado ponte completa-Flyback com elevado fator de potência (DUARTE, 2009; DUARTE et al., 2012b, 2013b). Esta topologia escolhida possui a vantagem de operar como elevador ou abaixador de tensão, desta forma pode operar com uma grande faixa de tensão de saída e de entrada.

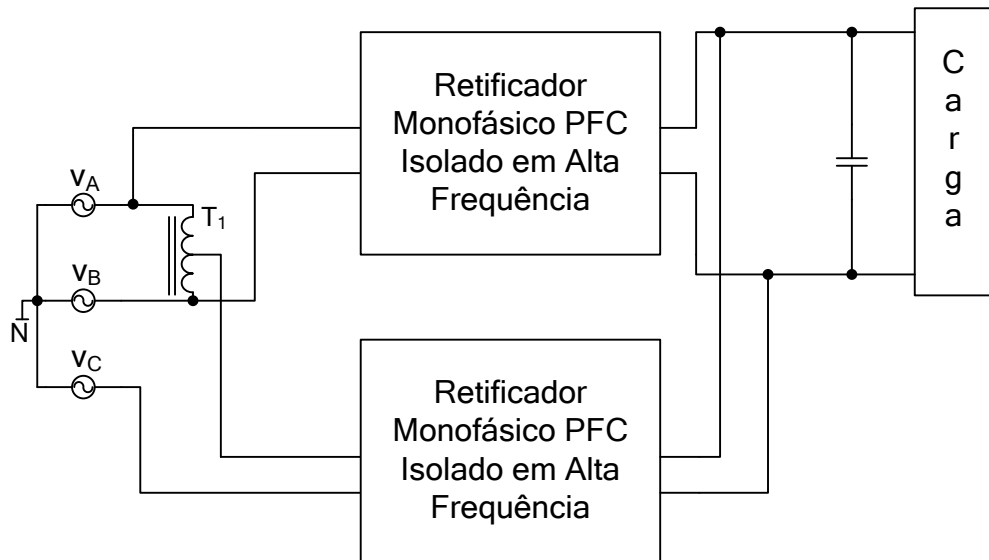


Figura 5 – Esquema Proposto para o Trabalho
Fonte: Autoria Própria.

A conexão dos retificadores pode ser em paralelo, que aumenta a capacidade de corrente para a carga, ou então podem ser conectados em série, possibilitando maiores níveis de tensão de saída. O conversor proposto também permite que se tenha várias saídas isoladas, bastando aumentar o número de enrolamentos secundários do transformador, o que torna esta topologia muito útil para ser utilizado como entrada para inversores multiníveis sem a necessidade de diodos de grampeamento.

Esta topologia apresenta uma opção de retificadores isolados para uma faixa de potência intermediária em que se utiliza retificadores monofásicos e trifásicos. Desta forma, tende a possuir um melhor custo-benefício em termos de rendimento e custo de materiais. Também possui a vantagem de ser isolado em alta frequência, desta forma o custo e o volume do transformador é reduzido. Outra vantagem desta topologia é que ela é modular, e desta forma, o tempo de montagem em uma linha de produção, e conseqüentemente o custo, deve ser menor, pois, não é necessário montar uma estrutura diferente de uma já existente. Outra vantagem é que ele pode operar como elevador ou abaixador de tensão, além de poder ser conectado em série ou paralelo a sua saída, desta forma, torna-se um conversor muito flexível

e pode ser utilizado em diversas aplicações, já que possui grande faixa de tensão de entrada e saída.

Este trabalho apresenta um estudo teórico da topologia proposta, onde é feita uma análise qualitativa e quantitativa do protótipo. Os controles das correntes de entrada e da tensão de saída são digitais e foram implementados em um MCU modelo TMS320F28335. Um protótipo de potência de 4 kW foi montado para validar a topologia proposta, e os resultados experimentais são apresentados. A conexão dos retificadores escolhida foi a paralela, de forma a ter um ganho de corrente da saída.

1.1 OBJETIVOS

1.1.1 OBJETIVO GERAL

O objetivo deste trabalho é desenvolver um retificador trifásico PFC baseado em módulos monofásicos com redução de fases e isolado em alta frequência.

1.1.2 OBJETIVOS ESPECÍFICOS

Os objetivos específicos do trabalho são:

- Revisar bibliografia especializada;
- Estudar as técnicas de redução de fases;
- Estudar os retificadores monofásicos isolados;
- Realizar a análise qualitativa e quantitativa do retificador monofásico;
- Realizar o projeto do conversor proposto, definindo seus componentes;
- Desenvolver os modelos matemáticos da planta de tensão e de corrente;
- Projetar os controladores;
- Realizar o projeto e montar as placas de circuito impresso do protótipo;
- Realizar os testes experimentais;
- Publicar o trabalho em congressos e revistas da área;
- Realizar este documento.

1.2 ESTRUTURA DO TRABALHO

O trabalho está organizado da seguinte maneira:

No capítulo 1 é feita a introdução do trabalho, que apresenta uma revisão bibliográfica e os objetivos do trabalho. No capítulo 2 é apresentado um estudo do retificador monofásico e inicialmente é feita uma revisão bibliográfica dos retificadores de estágio único com elevado fator de potência e isolados em alta frequência. No mesmo capítulo é apresentada uma análise qualitativa do conversor, mostrando as etapas de operação e os modos de operação do conversor. No capítulo 3 é apresentada a estrutura trifásica utilizada neste trabalho, onde é mostrado o tipo de conexão dos módulos monofásicos, é feita uma análise do autotransformador Scott, é apresentada a estratégia de modulação adotada, e por fim, é feito o projeto de um protótipo, mostrando como calcular os esforços em cada componente. No capítulo 4 é apresentado o estudo relativo ao controle do conversor, onde é apresentada a modelagem do conversor, bem como o projeto dos controladores. No capítulo 5 são apresentados os circuitos utilizados no conversor, bem como os resultados experimentais do protótipo. Finalmente são apresentadas as conclusões gerais obtidas sobre o trabalho.

2 RETIFICADOR MONOFÁSICO ISOLADO DE ESTÁGIO ÚNICO

2.1 INTRODUÇÃO

Este capítulo apresenta o estudo do conversor monofásico utilizado. Inicialmente, é feita uma revisão bibliográfica dos retificadores monofásicos PFC isolados em alta frequência de estágio único, na sequência é realizado um estudo do retificador monofásico utilizado neste trabalho, onde é feita a análise qualitativa do retificador que mostra as etapas de operação do conversor nos dois diferentes modos de operação.

2.2 REVISÃO BIBLIOGRÁFICA

Na literatura, existem algumas topologias de retificadores de estágio único com elevado fator de potência e isolados em alta frequência.

Para potências menores existem topologias que utilizam o conversor *Push-Pull* com entrada em corrente (WOLFS, 1993; YANG et al., 1993). Estas topologias são simples e possuem poucos semicondutores, porém, possuem a desvantagem de possuir elevada tensão de bloqueio nas chaves, operam somente como elevador de tensão, em caso de abertura das chaves, devido a um circuito de proteção por exemplo, ocorre sobretensão, e também apresenta o problema de possível saturação no transformador. Esta estrutura pode ser vista na Figura 6.

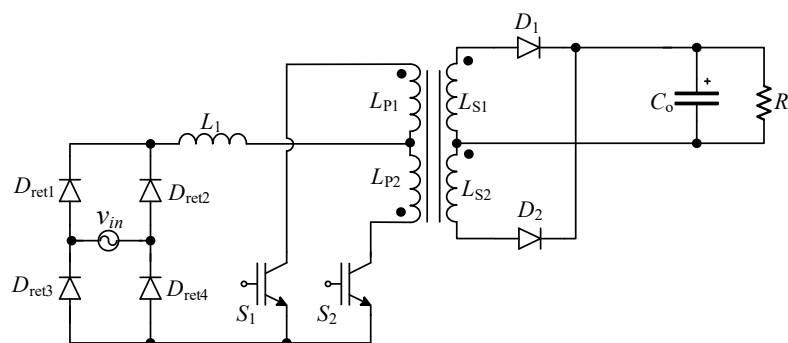


Figura 6 - Retificador Push-Pull com Entrada em Corrente
 Fonte: (ANTONIO; CABALLERO, 1999).

Em (OWEN; WILSON; THOTTUVELIL, 1981) é apresentada a topologia de um *Flyback-Push-Pull* com entrada em corrente. Esta topologia possui a vantagem de poder operar como elevador ou abaixador de tensão e não há o problema de abertura dos dois

interruptores simultaneamente. E o conversor possui a desvantagem de elevada tensão nos interruptores, utiliza dois magnéticos e pode ocorrer a saturação do transformador *Push-Pull*. Este retificador é apresentado na Figura 7.

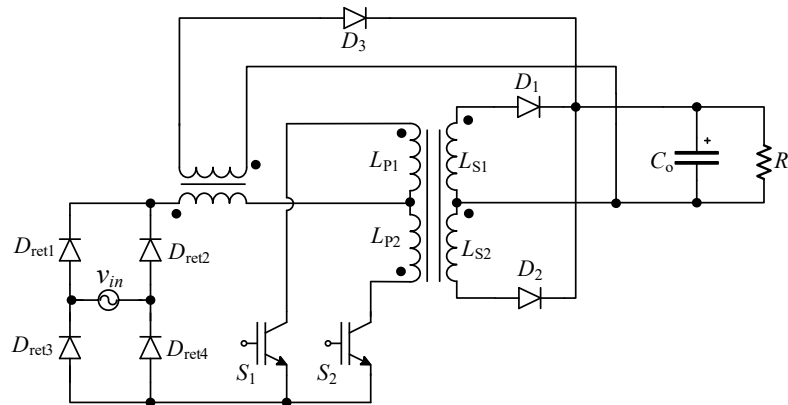


Figura 7 – Retificador Flyback-Push-Pull com Entrada em Corrente
Fonte: (OWEN; WILSON; THOTTUVELIL, 1981).

Em (BASCOPE, 1996b) é apresentada uma variação do conversor *Flyback-Push-Pull*, a diferença para o conversor *Flyback-Push-Pull* com entrada em corrente é a adição de um diodo na saída, com o objetivo de melhorar a desmagnetização do transformador, e o conversor é semelhante ao anterior. A figura Figura 8 mostra este retificador.

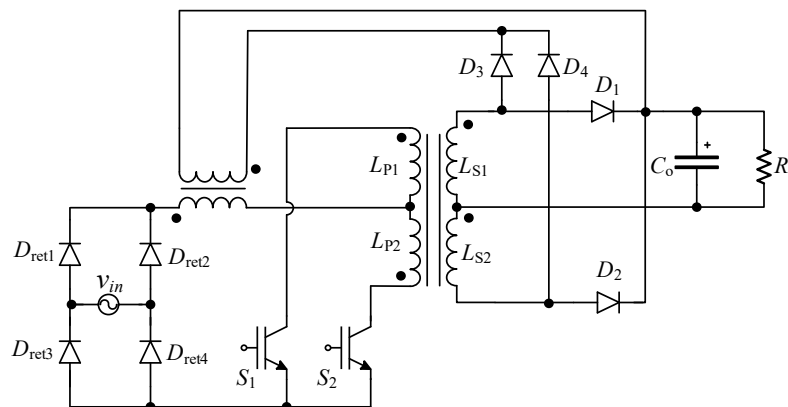


Figura 8 - Retificador Flyback-Push-Pull com Entrada em Corrente Modificado
Fonte: (BASCOPE, 1996b).

Em (ANTONIO; CABALLERO, 1999; DOMINGO A RUIZ-CABALLERO, 1999) é apresentado uma modificação do *Flyback-Push-Pull* em que são retirados 2 diodos de saída, e tem por objetivo tornar a topologia mais simples e de maior rendimento. Este conversor possui a vantagem de operar como elevador e abaixador e possui somente duas chaves. Porém, há a desvantagem de possuir tensão elevada nas chaves, maiores esforços de corrente nos diodos de

saída e aumento na probabilidade de saturação do transformador *Push-Pull*. A Figura 9 mostra este retificador.

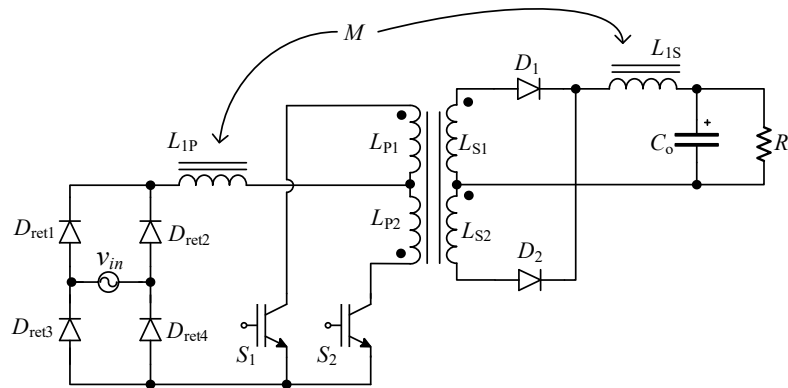


Figura 9 – Novo Retificador Flyback-Push-Pull com Entrada em Corrente.
Fonte: (ANTONIO; CABALLERO, 1999).

Ainda para potências menores, existem na literatura alguns retificadores *Boost-Half-Bridge* (CHOI; YOO, 2011; CHOI; YU; LAI, 2010). A estrutura deste retificador pode ser vista na Figura 10. Este conversor opera com modulação assimétrica e condução descontínua, e possui as vantagens de possuir comutação suave, utilizar poucos semicondutores e rendimento elevado. Porém, possui as desvantagens de operar em condução descontínua, possuir elevados esforços de corrente de tensão nos interruptores, operar somente como abaixador e é interessante somente para baixas potências.

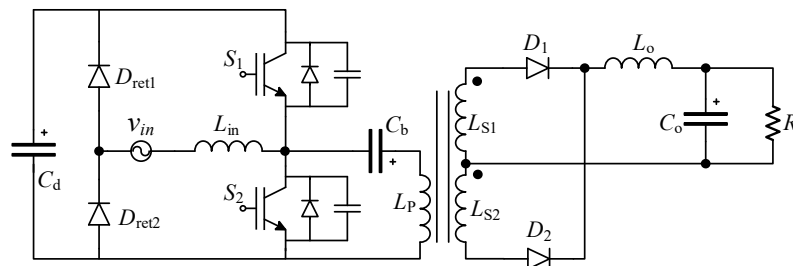


Figura 10 - Retificador Half-Bridge sem Ponte Retificadora
Fonte: (CHOI; YU; LAI, 2010).

Para potências maiores existem na literatura os retificadores Ponte-Completa com entrada em corrente (MOSCHOPOULOS, 2003), como pode ser visto na Figura 11. Estas topologias operam em elevadas potências, em modo de condução descontínua ou contínua e possuem menores esforços nos semicondutores quando comparadas as topologias apresentadas anteriormente. Porém, os mesmos possuem a desvantagem de operar somente como abaixador de tensão e em caso de abertura de todas os interruptores pode haver sobretensão sobre os

mesmos uma vez que não há um caminho para a energia do indutor se dissipar, e também não existe um caminho um caminho natural para a circulação de corrente armazenada na indutância de dispersão.

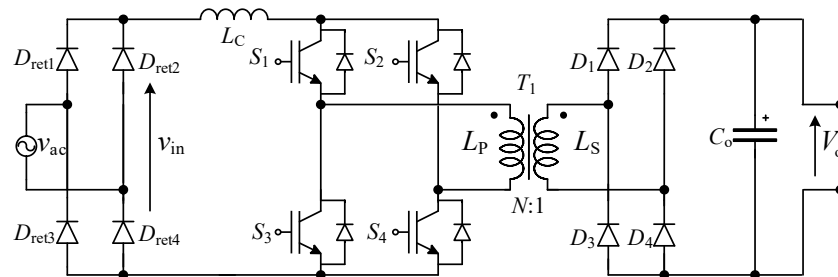


Figura 11 - Retificador Full-Bridge com Entrada em Corrente
Fonte: (MOSCHOPOULOS, 2003).

Uma modificação da topologia anterior é apresentada por (WATSON; LEE, 1996) na Figura 12. Neste trabalho é sugerido a adição de um interruptor e de um capacitor de grampeamento. O capacitor armazena a energia armazenada na indutância de dispersão quando ocorre a abertura dos interruptores e devido a este circuito adicional ocorre a comutação suave com corrente zero para dois dos quatro interruptores, com isso melhorando o rendimento do conversor. Porém possui a desvantagem de possuir um interruptor a mais que possui modulação PWM específica, além disso, o rendimento ainda não é muito elevado para elevadas potências.

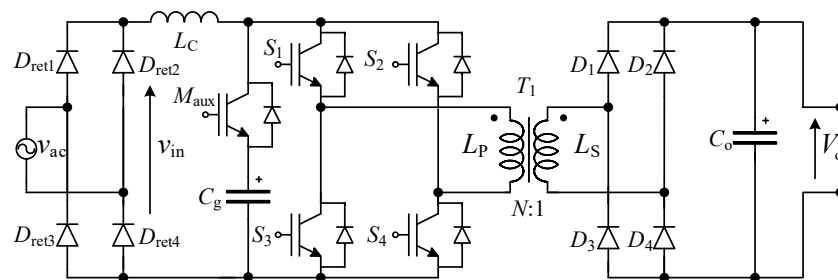


Figura 12 - Retificador Full-Bridge com Grampeamento Ativo e Comutação Suave
Fonte: (WATSON; LEE, 1996).

Outra proposta é apresentada por (DUARTE, 2009; DUARTE et al., 2012a, 2013a) que pode ser vista na Figura 13. Esta topologia utiliza um indutor acoplado na entrada ao invés de um indutor normal. O secundário do indutor acoplado é conectado na saída via 2 diodos, semelhante a um conversor *Flyback*. Este conversor possui a vantagem de operar como elevador ou abaixador de tensão, possui menores esforços nos componentes quando

comparado as estruturas *Push-Pull* ou *Half-Bridge* e neste caso com o uso de magnéticos do tipo planar, há uma redução significativa das perdas devido à baixa indutância de dispersão. Porém, possui a desvantagem de possuir elevado número de semicondutores e possui dois modelos de corrente, um para quando ele opera no modo elevador e outro no modo abaixador.

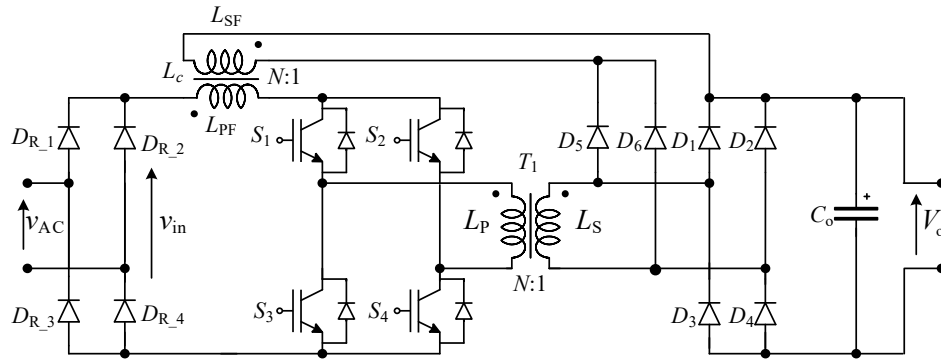


Figura 13 - Retificador Flyback-Full-Bridge
Fonte: Autoria Própria.

Outra topologia ponte completa é apresentada por (NINOMIYA, 2005) e pode ser vista na Figura 14. Esta topologia é composta por dois conversores *Boost*, e possui dois indutores de entrada, cada um conectado a um braço do Ponte-Completa. Este conversor possui comutação suave e possui esforços reduzidos nos semicondutores. Porém, possui a desvantagem de operar somente como abaixador de tensão, a razão cíclica ser limitada a 0,5 para poder controlar a tensão de saída e possui 3 indutores.

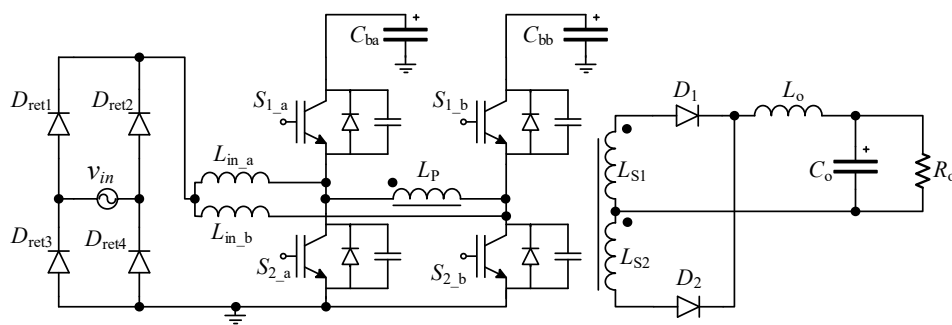


Figura 14 – Retificador Full-Bridge com 2 Indutores
Fonte: (NINOMIYA, 2005).

Outra topologia semelhante a anterior é proposta por (RIBEIRO; BORGES, 2010) e pode ser visto na Figura 15. Esta estrutura utiliza dois conversores *Boost* semelhantes a topologia apresentada na Figura 10, porém em uma estrutura *Full-Bridge*. Esta topologia possui somente 2 diodos na ponte de diodos de entrada e possui comutação suave. Porém esta

estrutura opera somente como abaixador, possui 3 indutores e possui limitação na razão cíclica.

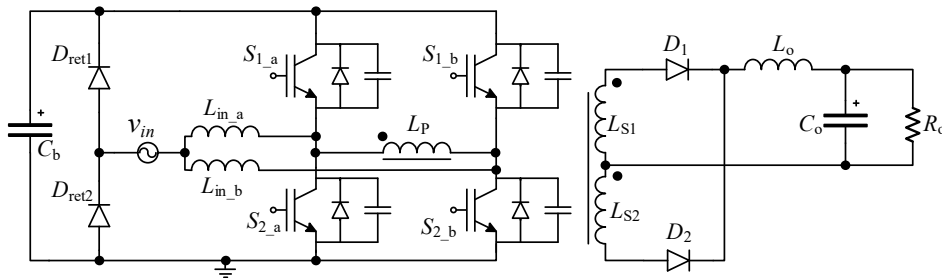


Figura 15 - Retificador Boost-Full-Bridge com Ponte Retificadora Reduzida
 Fonte: (RIBEIRO; BORGES, 2010).

Uma modificação da topologia anterior é apresentada por (ALVARENGA et al., 2013a; ALVARENGA, 2014). Neste trabalho, é proposta a retirada do indutor de saída e a operação em modo descontínuo da corrente da saída, também é alterado o modo de controle e de modulação do conversor com o intuito de melhorar o controle da tensão de saída sob variações de carga e o fator de potência de entrada.

Baseado na revisão bibliográfica de retificadores de estágio único apresentada neste capítulo, é necessária a escolha de uma das topologias para ser utilizada neste trabalho. O conversor escolhido foi o *Flyback-Full-Bridge* apresentado na Figura 13.

2.3 RETIFICADOR PONTE COMPLETA-FLYBACK

O conversor Ponte Completa-Flyback, apresentado na Figura 13, surgiu da junção de um conversor Ponte Completa com entrada em corrente e um Flyback. O indutor na entrada do Ponte Completa é do tipo acoplado e seu secundário é conectado a saída do Ponte Completa via dois diodos D_5 e D_6 . Desta forma, o conjunto indutor acoplado e os diodos é similar a um conversor Flyback, por isso o nome dado ao conversor.

Este conversor opera em dois modos: como elevador de tensão (modo Boost) ou como abaixador de tensão (modo Buck). O modo de operação depende da razão cíclica. Se a razão cíclica (D) for entre 0 e 0,5 o conversor opera no modo Buck, e se a razão cíclica for entre 0,5 e 1,0 ele opera no modo Boost. A seguir, são apresentadas as etapas de operação do conversor.

Como este conversor já é conhecido na literatura, neste capítulo serão apresentadas as etapas de funcionamento e as principais formas de onda, uma vez que em (DUARTE, 2009) é apresentado todo o equacionamento do conversor, bem como uma metodologia de projeto.

2.3.1 OPERAÇÃO DO MODO BUCK

O modo Buck ocorre quando a tensão de entrada é maior do que a tensão de saída referida ao primário do transformador. No modo Buck a razão cíclica é entre 0 e 0,5 e não ocorre o fechamento de todos os interruptores ao mesmo tempo. A Figura 16 apresenta a primeira etapa de operação no modo Buck.

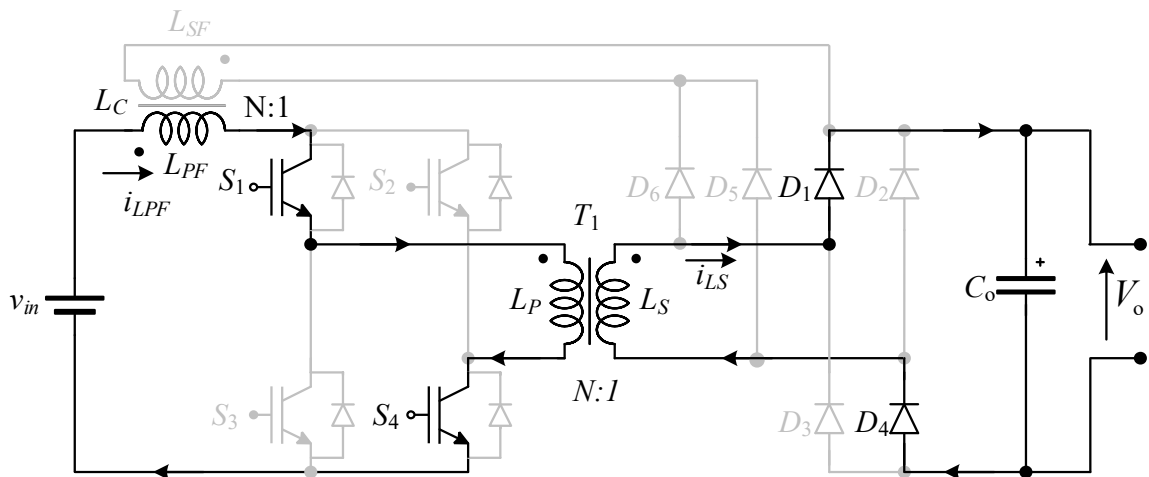


Figura 16 - Primeira Etapa de Operação no Modo Buck
Fonte: Autoria Própria.

A primeira etapa de operação ocorre no intervalo de tempo entre 0 e t_c , no qual os interruptores S_1 e S_4 encontram-se fechados e a tensão aplicada no primário do indutor acoplado é $(v_{in} - N \cdot V_o)$. A corrente no indutor cresce linearmente, armazenando energia. A corrente no secundário do transformador flui através de D_1 e D_4 fornecendo energia para o capacitor e para a carga.

A segunda etapa de operação, mostrada na Figura 17, ocorre no intervalo de tempo entre t_c e $T_s/2$, no qual todas as chaves encontram-se abertas. O secundário do indutor acoplado assume a corrente, fornecendo energia para a carga através dos diodos D_3 , D_4 , D_5 e D_6 , a tensão sobre o secundário do indutor é $-V_o$ e a corrente decresce linearmente. Observe que nesta etapa o secundário do transformador é curto-circuitado via diodos D_5 e D_6 . Desta forma, a corrente de magnetização do transformador se mantém constante durante este período.

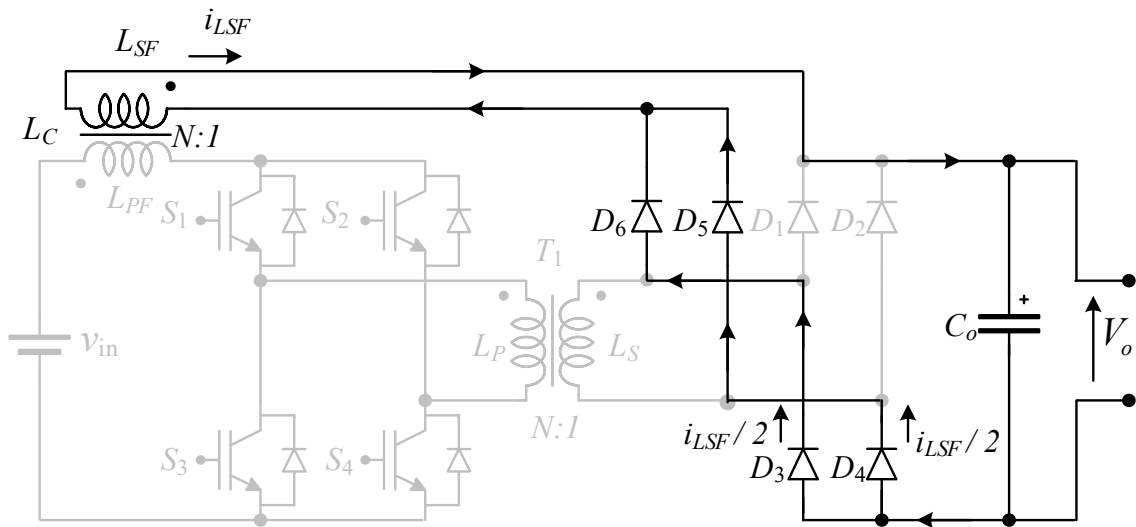


Figura 17 - Segunda e Quarta Etapas de Operação no Modo Buck
Fonte: Autoria Própria.

A Figura 18 apresenta a terceira etapa de operação no modo Buck.

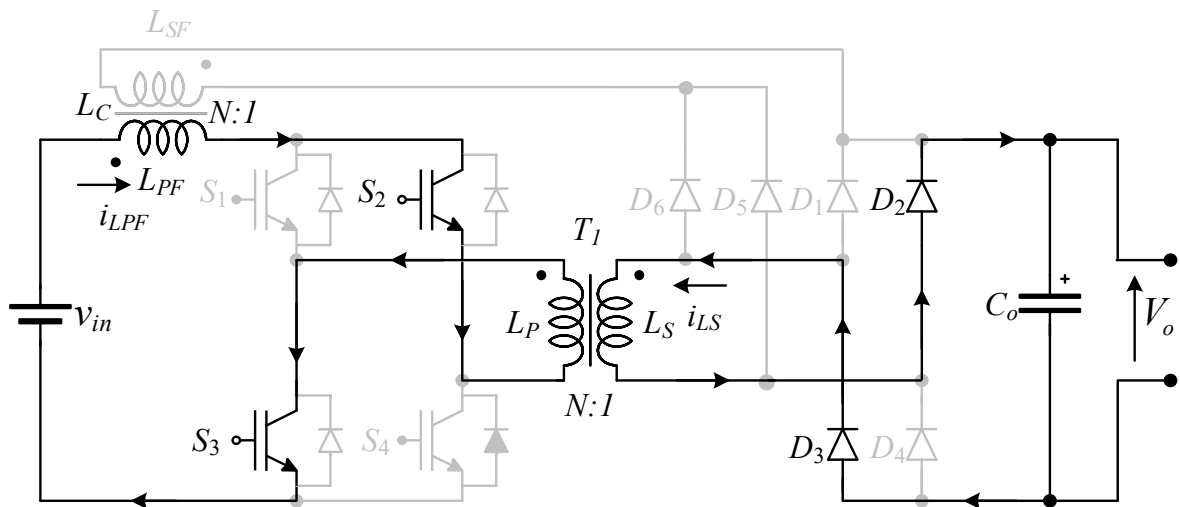


Figura 18 - Terceira Etapa de Operação no Modo Buck
Fonte: Autoria Própria.

A terceira etapa de operação ocorre no intervalo de tempo entre $T_s/2$ e $t_c+T_s/2$, no qual os interruptores S_2 e S_3 encontram-se fechados, e a tensão aplicada no primário do indutor acoplado é $(v_{in}-N \cdot V_o)$. A corrente no indutor cresce linearmente, armazenando energia. A corrente no secundário do transformador flui através de D_2 e D_3 fornecendo energia para o capacitor e para a carga.

A quarta etapa de operação ocorre no tempo entre $t_c+T_s/2$ e T_s . O funcionamento da quarta etapa é idêntico à segunda etapa, e está sendo apresentada na Figura 17.

A Figura 19 apresenta as principais formas de onda do modo Buck.

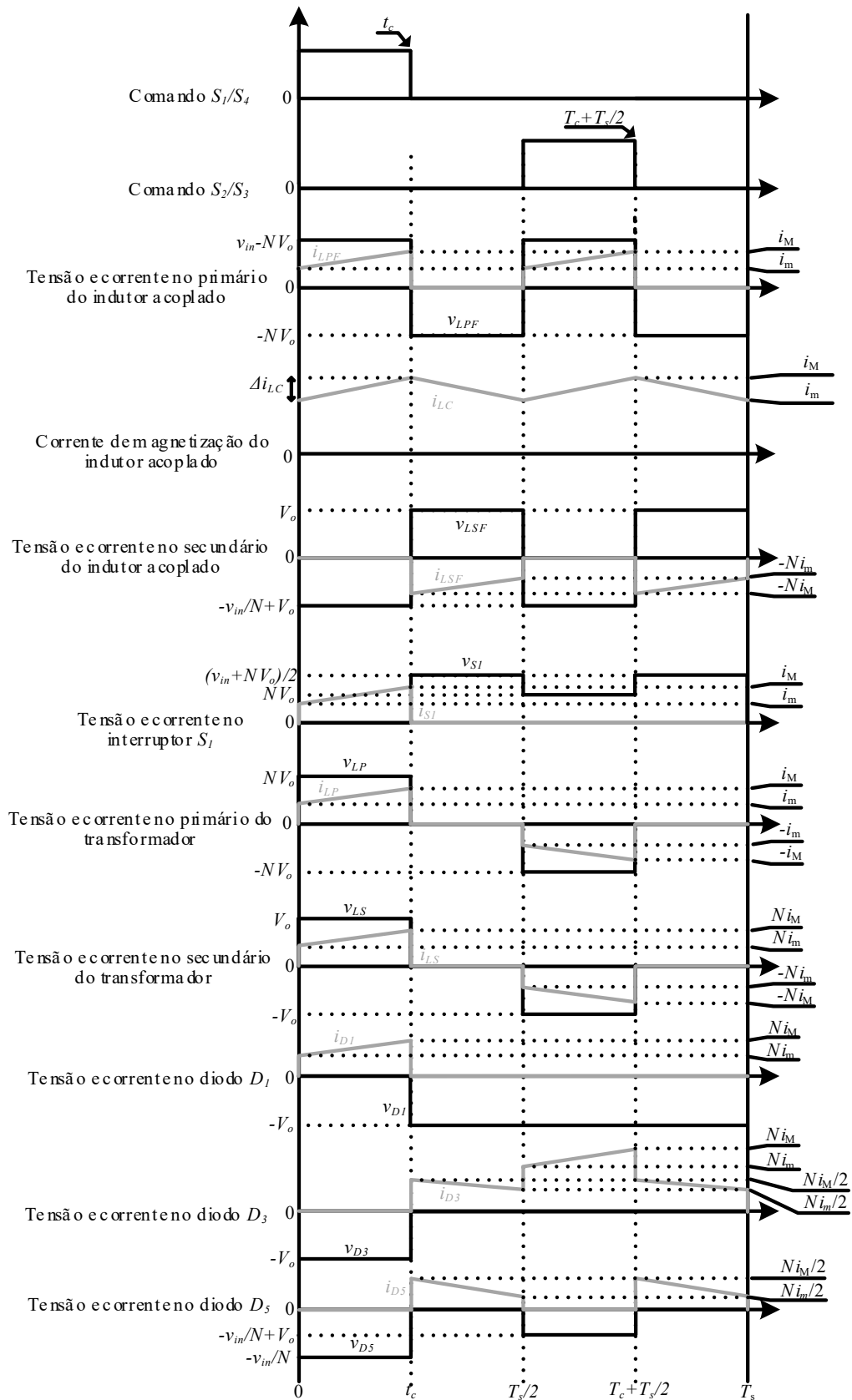


Figura 19 - Principais Formas de Onda no Modo Buck
Fonte: Autoria Própria.

2.3.2 OPERAÇÃO NO MODO BOOST

O modo Boost ocorre quando a tensão de entrada é menor do que a tensão de saída referida ao primário do transformador. No modo Boost a razão cíclica é entre 0,5 e 1,0 e ocorre o fechamento de todas as chaves ao mesmo tempo. A Figura 20 apresenta a primeira etapa de operação no modo Boost.

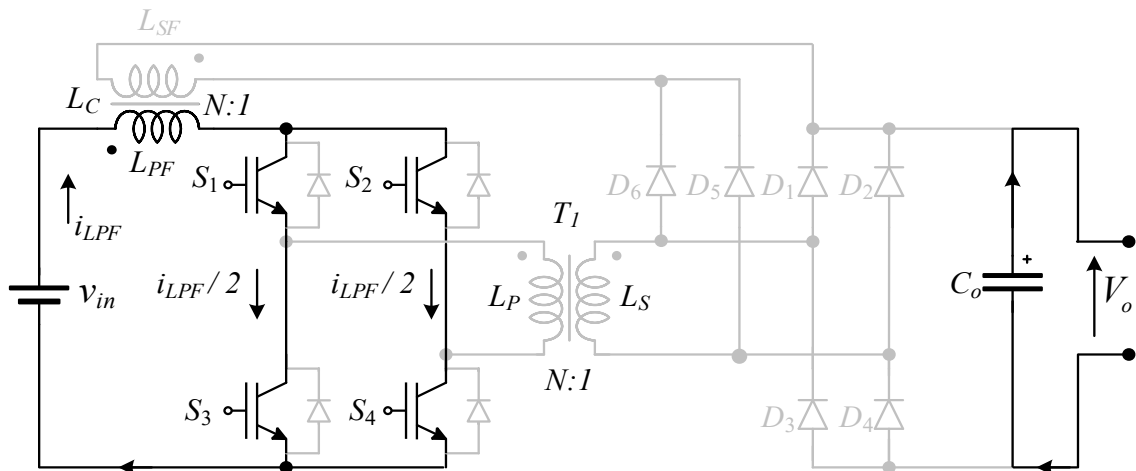


Figura 20 – Primeira e Terceira Etapas de Operação no Modo Boost
Fonte: Autoria Própria.

A primeira etapa de operação ocorre no intervalo de tempo entre 0 e $t_c - T_s/2$, no qual todas os interruptores encontram-se fechados, e a tensão aplicada no primário do indutor acoplado é (v_{in}). A corrente no indutor cresce linearmente, armazenando energia. Não há transferência de energia para a saída, e o capacitor fornece energia para a carga.

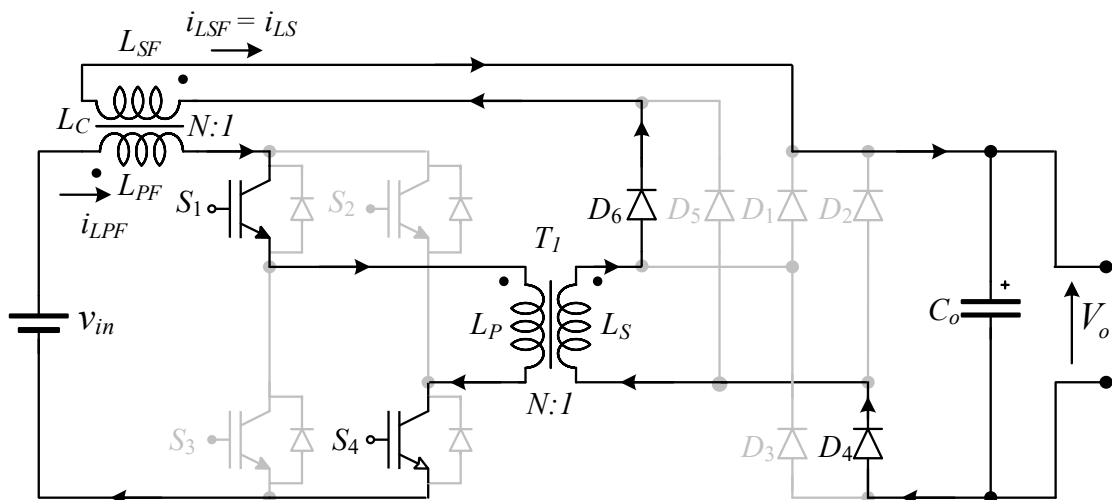


Figura 21 - Segunda Etapa de Operação no Modo Boost
Fonte: Autoria Própria.

A segunda etapa de operação, mostrada na Figura 21, ocorre no intervalo de tempo entre $t_c - T_s/2$ e $T_s/2$, no qual os interruptores S_1 e S_4 estão fechados e S_2 e S_3 encontram-se abertos. O secundário assume metade da corrente que circulava no primário na primeira etapa, devido as relações de transformação serem 1:1. A corrente no primário do indutor acoplado e do transformador é metade da corrente da etapa anterior. A corrente induzida no secundário do transformador é a mesma que circula pelo secundário do indutor via diodos D_4 e D_6 . A tensão no indutor acoplado é $(V_{in} - N \cdot V_o)/2$, assim, a corrente decresce linearmente.

A terceira etapa de operação ocorre no tempo entre $T_s/2$ e t_c , e é idêntica à primeira etapa de operação. A terceira etapa é apresentada na Figura 20.

A Figura 22 apresenta a quarta etapa de operação no modo Boost.

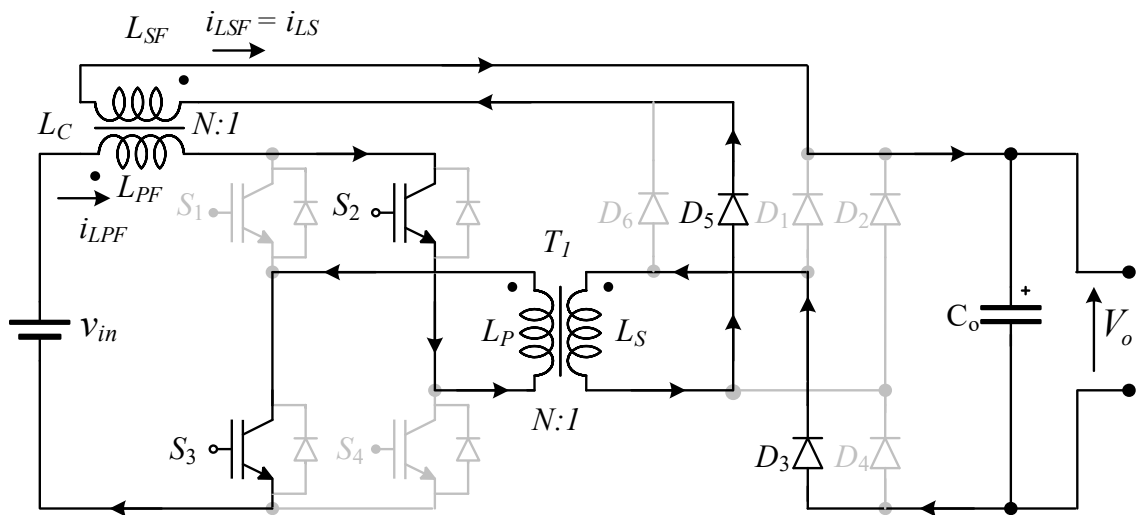


Figura 22 - Quarta Etapa de Operação no Modo Boost
Fonte: Autoria Própria.

A quarta etapa de operação ocorre no intervalo de tempo entre t_c e T_s , no qual os interruptores S_2 e S_3 estão fechados e S_1 e S_4 encontram-se abertos. O secundário assume metade da corrente que circulava no primário na primeira etapa, devido às relações de transformação serem 1:1. A corrente no primário do indutor acoplado e do transformador é metade da corrente da etapa anterior. A corrente induzida no secundário do transformador é a mesma que circula pelo secundário do indutor via diodos D_3 e D_5 . A tensão no indutor acoplado é $(V_{in} - N \cdot V_o)/2$, assim, a corrente decresce linearmente.

A Figura 23 apresenta as principais formas de onda do modo Boost operando em condução contínua e considerando relações de transformações unitárias.

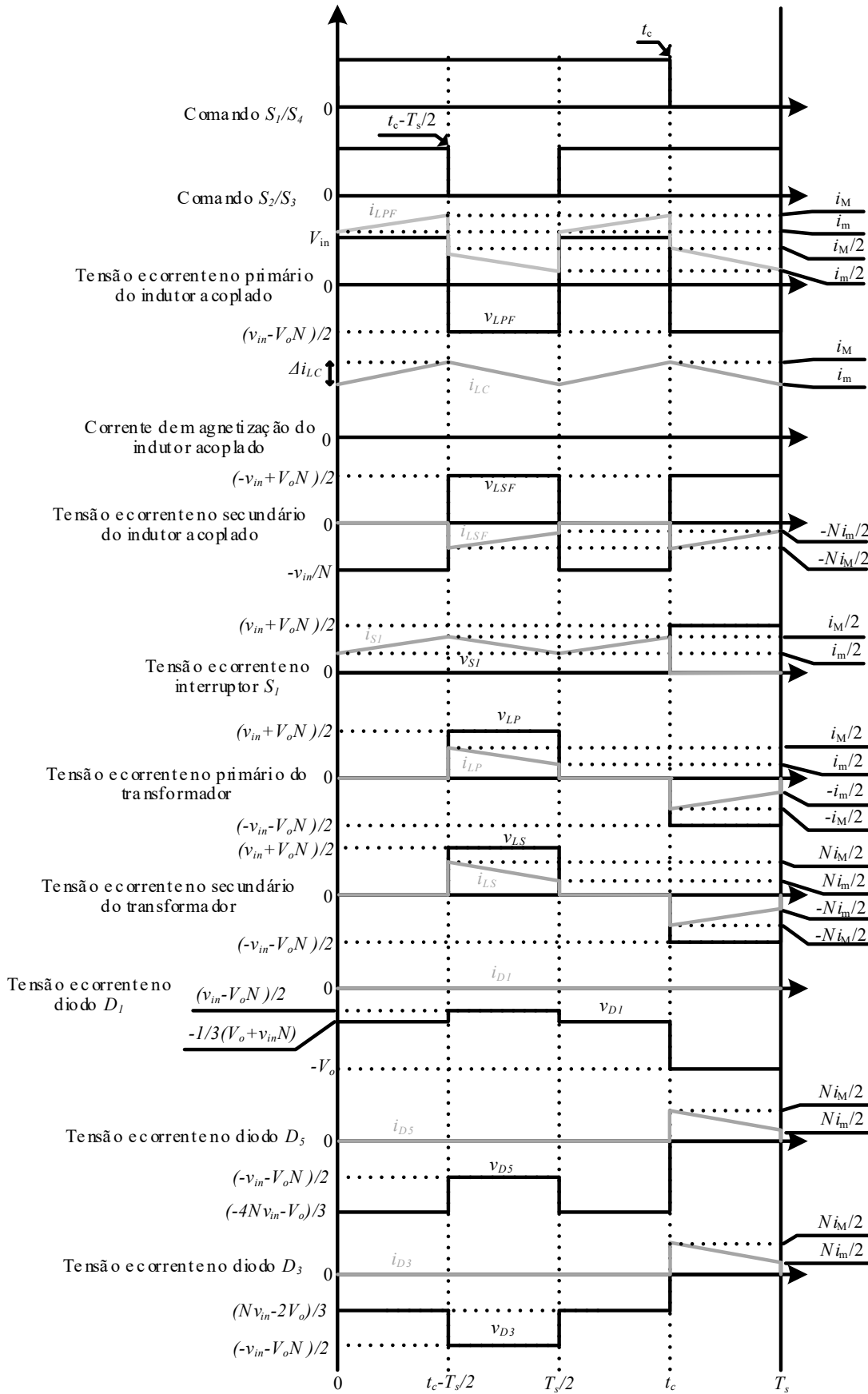


Figura 23 - Principais Formas de Onda no Modo Boost
 Fonte: Autoria Própria.

2.3.3 OPERAÇÃO NO MODO BUCK E BOOST

O conversor pode operar em dois modos, ou modo Buck ou modo Boost, dependendo da relação entre a tensão de saída referida ao primário do transformador. Se a tensão de saída referida for maior do que a tensão de entrada, então o conversor opera no modo Boost e a razão cíclica é entre 0,5 e 1,0. Se a tensão de saída referida for menor do que a tensão de entrada, então o conversor opera no modo Buck e a razão cíclica é entre 0 e 0,5.

Podem ser definidas faixas de operação do conversor em função do ângulo da tensão de entrada como segue:

$$V_p \cdot \text{sen}(\theta_1) = V_o' \quad (1)$$

Da equação (1) tem-se:

$$\theta_1 = \arcsen \frac{V_o'}{V_p} \quad (2)$$

E:

$$\theta_2 = \pi - \theta_1 \quad (3)$$

A Figura 24 apresenta as regiões de operação do conversor em função do ângulo da tensão de entrada. Entre θ_1 e θ_2 , o conversor opera no modo Buck.

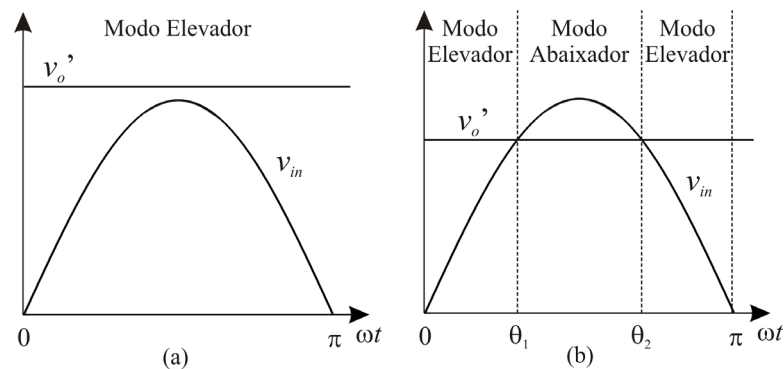


Figura 24 – Regiões de Operação do Conversor (a) Somente Modo Boost (b) Modo Boost e Buck
Fonte: Autoria Própria.

O ganho estático do conversor no modo Buck pode ser obtido ao equacionar a tensão média no primário do indutor acoplado e igualar a zero. Desta forma, o ganho estático pode ser encontrado através da seguinte equação:

$$vL_{PF_med} = \frac{1}{T_s/2} \left[\int_0^{t_c} (V_{in} - V_o' \cdot N) dt + \int_{t_c}^{T/2} (-V_o' \cdot N) dt \right] = 0 \quad (4)$$

Da equação (4), encontra-se o ganho estático como sendo:

$$G_{buck} = \frac{V_o'}{V_{in}} = 2 \cdot D \quad (5)$$

Onde V_o' é a tensão de saída refletida para o primário do indutor acoplado.

O ganho estático do conversor no modo Boost pode ser obtido ao equacionar a tensão média no primário do indutor acoplado e igualar a zero. Desta forma, o ganho estático no modo Boost pode ser encontrado através da seguinte equação:

$$vL_{PF_med} = \frac{1}{T_s/2} \left[\int_0^{t_c - T_s/2} V_{in} \cdot dt + \int_{t_c - T_s/2}^{T_s/2} \frac{V_{in} - N \cdot V_o}{2} \cdot dt \right] = 0 \quad (6)$$

Da equação (6) encontra-se o ganho estático no modo Boost como sendo:

$$G_{boost} = \frac{V_o'}{V_{in}} = \frac{D}{1-D} \quad (7)$$

A Figura 25 apresenta um gráfico do ganho estático do conversor em função da razão cíclica para os dois modos de operação do conversor. Conforme pode ser visto na figura, o ponto de transição entre um modo para o outro, razão cíclica 0,5, o ganho é o mesmo nos dois modos.

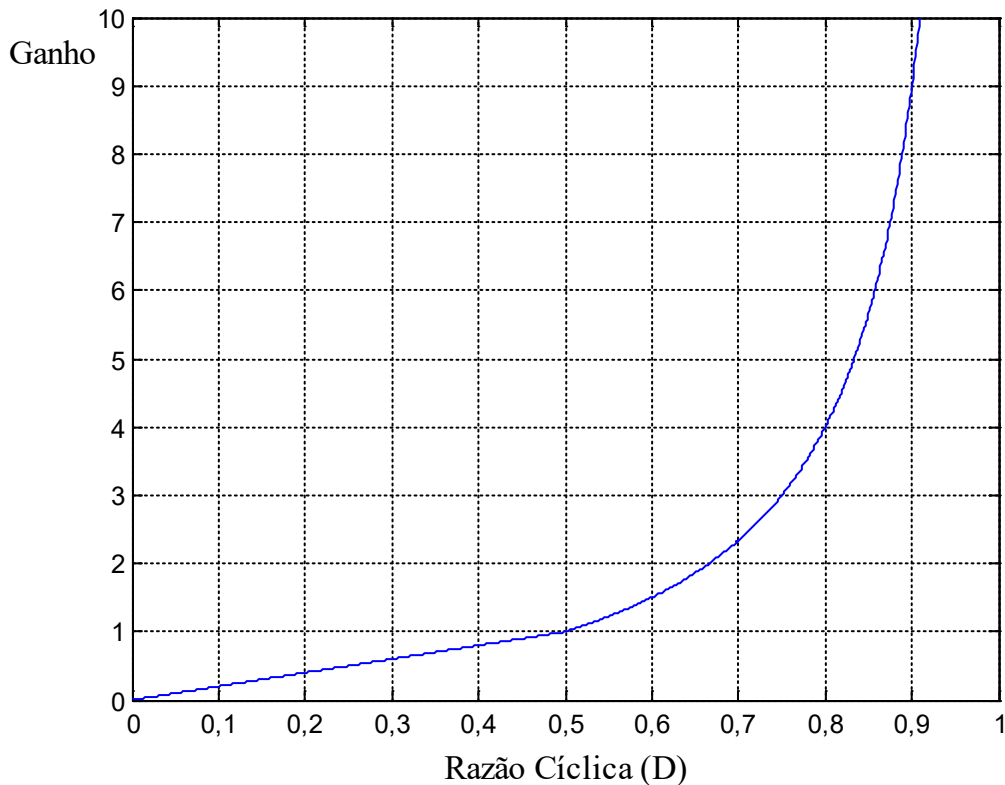


Figura 25 – Ganho Estático no Modo Boost e Buck
Fonte: Autoria Própria.

2.4 CONCLUSÕES

Este capítulo fez uma análise do retificador PFC monofásico isolado. Foi feita uma revisão bibliográfica destes retificadores, onde foram apresentadas suas principais características e elencado suas vantagens e desvantagens.

Foi escolhido um retificador para ser utilizado neste trabalho, que foi o Ponte Completa-Flyback. Foi mostrado que este retificador possui dois modos de funcionamento e as etapas de operação de cada modo foram apresentadas. Por fim, os ganhos estáticos de cada modo de operação foram calculados, e os mesmos mostram que o retificador pode operar como elevador e abaixador de tensão.

3 ESTRUTURA DO RETIFICADOR TRIFÁSICO PONTE COMPLETA FLYBACK

3.1 INTRODUÇÃO

Neste capítulo, é apresentada a estrutura trifásica do conversor proposto neste trabalho. Esta estrutura é composta por dois módulos de retificadores PFC isolados em alta frequência conectados em paralelo e alimentados por um autotransformador Scott que realiza a redução de fases. Também é apresentada a análise do autotransformador Scott e a estratégia de modulação adotada. Por fim, é realizado o projeto do protótipo, onde são calculados os esforços nos componentes baseado nas especificações.

3.2 ESTRUTURA TRIFÁSICA

O conversor proposto é composto por dois conversores do tipo Ponte Completa-Flyback, conforme pode ser visto na Figura 26.

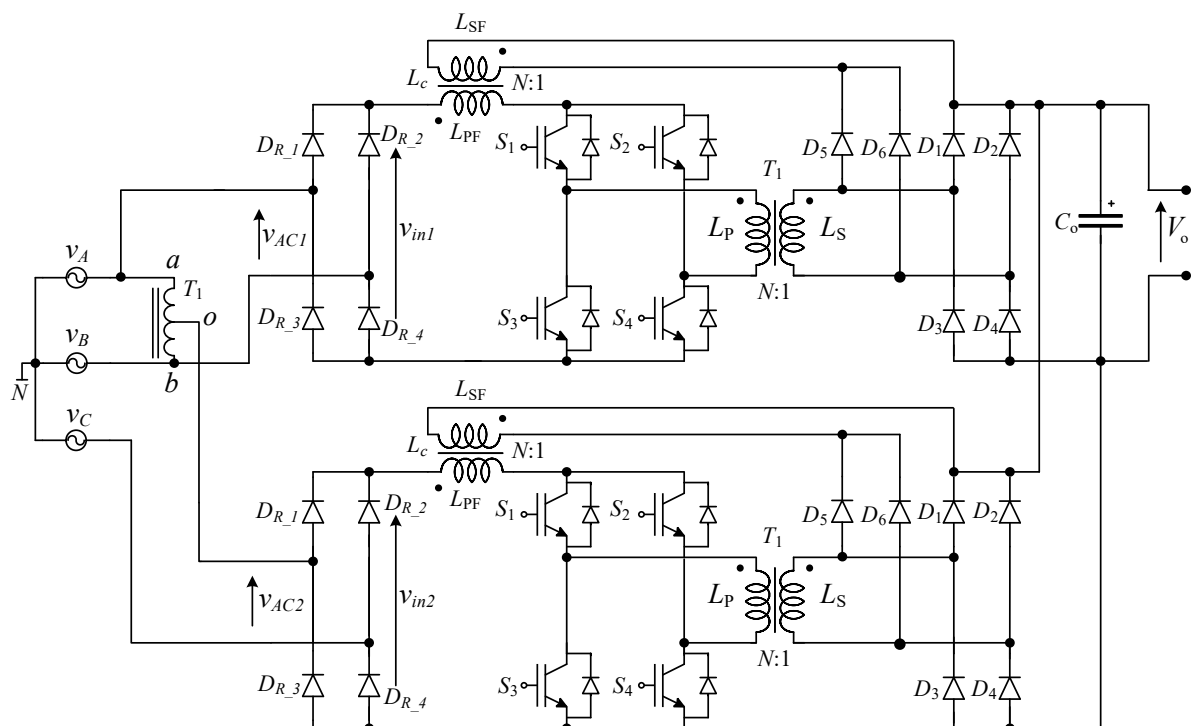


Figura 26 – Esquemático do Conversor Proposto neste Trabalho
Fonte: Autoria Própria.

A conexão escolhida para os retificadores foi em paralelo, onde os dois retificadores alimentam um banco único de capacitor em sua saída. A entrada de cada retificador surge da

saída do autotransformador Scott, que fornece duas saídas com tensões defasadas 90° uma da outra, como será apresentado na seção seguinte. O projeto de cada retificador pode ser feito individualmente, e deve ser levado em conta a diferença das tensões em suas entradas devido ao funcionamento do autotransformador Scott, como será mostrado na seção 3.3. A diferença nas tensões não é um problema, e devem ser alteradas as correntes de entrada de cada retificador para eles possuírem a mesma potência.

O estudo do conversor foi feito com o mesmo operando em modo de condução contínuo (MCC). Foi considerado o conversor alimentando uma carga puramente resistiva. A relação de transformação dos transformadores (N) foi considerada 1:1. Como as amplitudes das tensões de entrada dos conversores são diferentes, as correntes de entrada também devem ser, de forma que os dois conversores processem a mesma potência.

As tensões de entrada dos conversores utilizadas para as análises das etapas de operação na verdade são as tensões da rede após a ponte de diodos, ou seja, a tensão da rede retificada, e são definidas por:

$$v_{in}(\omega t) = |V_p \cdot \text{sen}(\omega t)| \quad (8)$$

Como as etapas de operação ocorrem em um período de tempo muito menor do que o período da rede elétrica, as tensões de entrada dos conversores foram consideradas uma tensão constante em um ciclo de operação do conversor.

3.3 ANÁLISE DO AUTOTRANSFORMADOR SCOTT

O autotransformador Scott é constituído de um enrolamento com ponto central, ou seja, a relação de transformação entre a parte superior e inferior é de 1:1. O autotransformador tem a função de transformar o sistema trifásico da rede elétrica em um sistema bifásico. A Figura 27 apresenta o desenho elétrico do autotransformador Scott.

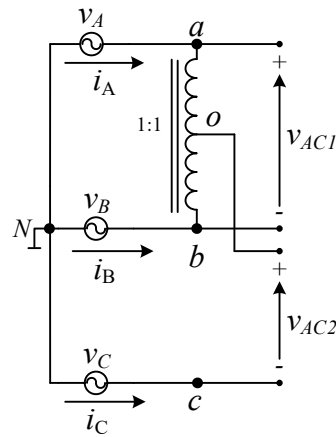


Figura 27 – Autotransformador Scott
Fonte: Autoria Própria.

As tensões trifásicas de entrada são:

$$\begin{aligned} v_A(t) &= V_P \cdot \text{sen}(\omega t) \\ v_B(t) &= V_P \cdot \text{sen}(\omega t - 120^\circ) \\ v_C(t) &= V_P \cdot \text{sen}(\omega t + 120^\circ) \end{aligned} \quad (9)$$

As tensões de entrada dos conversores são:

$$v_{AC1}(t) = v_A(t) - v_B(t) \quad (10)$$

$$v_{AC2}(t) = v_C(t) - \frac{v_{AB}(t)}{2} - v_B(t) \quad (11)$$

Substituindo (9) em (10) e (11) tem-se:

$$v_{AC1}(t) = \sqrt{3} \cdot V_P \cdot \text{sen}(\omega t + 30^\circ) \quad (12)$$

$$v_{AC2}(t) = \frac{3 \cdot V_P}{2} \cdot \text{sen}(\omega t + 120^\circ) \quad (13)$$

As equações (12) e (13) mostram que o autotransformador Scott fornece um sistema bifásico com as tensões defasadas 90° entre elas. As amplitudes das fases são diferentes e a tensão v_{AC1} é aproximadamente 1,15 vezes maior do que a tensão v_{AC2} . Esta diferença nas tensões não é um problema, pois ela não causa desequilíbrio nas tensões da rede, mas para os dois retificadores processarem a mesma potência é necessário que suas correntes sejam diferentes de 1,15 entre elas.

A tensão eficaz (V_{ao}) do autotransformador é:

$$V_{ao} = \frac{V_{AB}}{2} = \frac{\sqrt{3} \cdot V_P}{2 \cdot \sqrt{2}} \quad (14)$$

A corrente eficaz (I_{ao}) do autotransformador é:

$$I_{ao} = \frac{I_C}{2} = \frac{I_P}{2 \cdot \sqrt{2}} \quad (15)$$

A potência ativa do autotransformador Scott é:

$$P_{ao} = \frac{\sqrt{3} \cdot V_P \cdot I_P}{8} \quad (16)$$

A potência de saída do conversor é:

$$P_o = \frac{3 \cdot V_P \cdot I_P}{2} \quad (17)$$

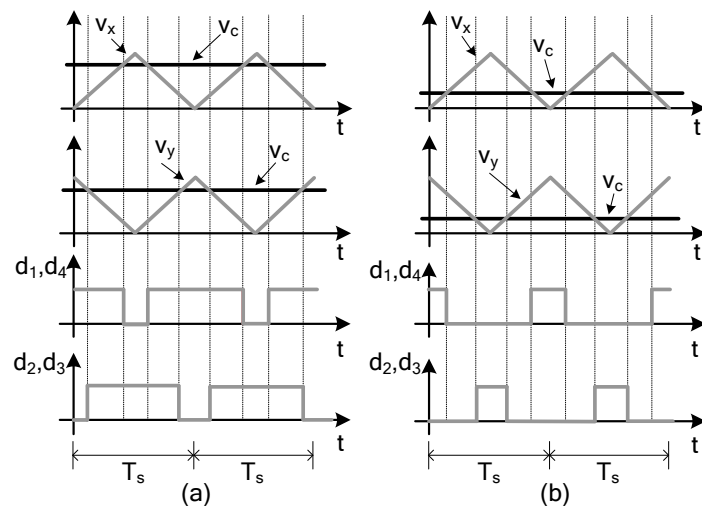
A relação entre a potência do autotransformador e do conversor é:

$$\frac{P_{ao}}{P_o} = \frac{\sqrt{3}}{12} = 0,144 \quad (18)$$

A equação (18) mostra que o autotransformador processa somente aproximadamente 14% da potência ativa do conversor, o que torna interessante o uso do mesmo.

3.4 ESTRATÉGIA DE MODULAÇÃO

Os sinais de comando das chaves (PWMs) são obtidos através da comparação de um sinal de controle com as portadoras. São utilizadas duas portadoras do tipo triangular, sendo que elas possuem defasagem de 180° entre elas. A Figura 28 apresenta o esquema de modulação.



**Figura 28 – Esquema de Modulação (a) modo Boost (b) modo buck
Fonte: Autoria Própria.**

Conforme pode ser visto na Figura 28, a saída da comparação entre o sinal de controle v_c e a portadora v_x é usado como sinal de comando para as chaves S_1 e S_4 e a saída da

comparação entre o sinal de controle v_c e a portadora v_y é usado como sinal de comando para as chaves S_2 e S_3 .

A razão cíclica é definida como o tempo em que a chave está conduzindo pelo período de chaveamento, ou seja:

$$D = \frac{t_c}{T_s} \quad (19)$$

Na Figura 28 (a) pode ser observado que há um momento em todas os interruptores estão conduzindo, isso acontece para a razão cíclica acima de 0,5 quando o conversor opera no modo Boost. Quando a razão cíclica está entre 0 e 0,5, ou seja, no modo Buck, em nenhum momento os quatro interruptores estão conduzindo ao mesmo tempo, conforme pode ser observado na Figura 28 (b).

3.5 PROJETO DO CONVERSOR

Para o projeto do conversor deve se ter uma especificação de projeto com os principais parâmetros que o conversor deve possuir, tais como potência, tensão de saída, etc. Em posse das especificações, então, são calculados os esforços nos componentes de acordo com a metodologia e equações apresentadas em (DUARTE, 2009). Devido ao fato de, neste protótipo utilizar-se dois conversores monofásicos em paralelo, dois cálculos diferem do que foi apresentado em (DUARTE, 2009): A corrente eficaz no capacitor de saída e a ondulação na tensão de saída que foi utilizada para calcular a capacitância de saída. Ambos os cálculos serão apresentados em 3.5.1 e 3.5.2. As equações para calcular o filtro LC de entrada e a indutância do indutor acoplado são apresentadas no apêndice B.

3.5.1 CORRENTE EFICAZ NO CAPACITOR DE SAÍDA

O cálculo da corrente eficaz no capacitor de saída apresentado em (DUARTE, 2009) foi feito para um conversor monofásico conectado ao banco de capacitor de saída, porém aqui, o banco de capacitor é compartilhado por dois retificadores.

A corrente eficaz para este conversor deve ser calculada para os dos retificadores utilizando as equações apresentadas em (DUARTE, 2009), e então aplicadas na equação (20):

$$i_{C_{o_ef}} = \sqrt{i_{C_{o_ef_1}}^2 + i_{C_{o_ef_2}}^2} \quad (20)$$

Onde: $iC_{o_ef_1}$ é a corrente eficaz devido ao retificador de menor de tensão e $iC_{o_ef_2}$ é a corrente eficaz devido ao retificador de maior tensão.

A especificação do capacitor de saída é feita em função da sua corrente eficaz e da tensão aplicada nele, pois a ondulação da tensão de saída em baixa frequência é nula como será apresentado em 3.5.2.

3.5.2 ONDULAÇÃO NA TENSÃO DE SAÍDA

O cálculo da ondulação na tensão de saída pode ser feito analisando o equilíbrio de potências no conversor. As potências instantâneas dos conversores, considerando que as amplitudes de tensão e de corrente são iguais, são dadas por:

$$p_{in_1}(t) = V_p \cdot I_p \cdot \text{sen}^2(\omega t) \quad (21)$$

$$p_{in_2}(t) = V_p \cdot I_p \cdot \text{cos}^2(\omega t) \quad (22)$$

As potências médias de entrada dos conversores são dadas por:

$$P_{in_med} = \frac{I_p \cdot V_p}{2} \quad (23)$$

Substituindo a equação (23) nas equações (21) e (22) tem-se:

$$p_{in_1}(t) = 2 \cdot P_{in_med} \cdot \text{sen}^2(\omega t) \quad (24)$$

$$p_{in_2}(t) = 2 \cdot P_{in_med} \cdot \text{cos}^2(\omega t) \quad (25)$$

Usando identidades trigonométricas nas equações (24) e (25) tem-se:

$$p_{in_1}(t) = P_{in_med} - P_{in_med} \cdot \text{cos}(2\omega t) \quad (26)$$

$$p_{in_2}(t) = P_{in_med} + P_{in_med} \cdot \text{cos}(2\omega t) \quad (27)$$

A energia armazenada no capacitor de saída é dada por:

$$e_c(t) = \frac{1}{2} \cdot C_o \cdot v_o^2(t) \quad (28)$$

A potência instantânea no capacitor é dada pela derivada da energia no capacitor, assim, derivando a equação (28) tem-se:

$$p_{Co}(t) = C_o \cdot v_o(t) \cdot \frac{dv_o(t)}{dt} \quad (29)$$

Pelo equilíbrio das potências, desprezando as perdas no indutor no transformador e nos semicondutores e ao considerar o capacitor ideal, pode se dizer que a potência de entrada

somada a potência no capacitor e a potência da carga resulta em zero. Desta forma, a equação pode ser definida:

$$p_{in}(t) + p_{Co}(t) + p_{Ro}(t) = 0 \quad (30)$$

Substituindo as equações (26), (27) e (29) na equação (30) e definindo a potência na carga, tem-se:

$$p_{in_1}(t) + p_{in_2}(t) = C_o \cdot v_o(t) \cdot \frac{dv_o(t)}{dt} + \frac{v_o^2(t)}{R_o} \quad (31)$$

Substituindo numericamente as equações (26) e (27) na equação (31) tem-se:

$$2 \cdot P_{in_med} = C_o \cdot v_o(t) \cdot \frac{dv_o(t)}{dt} + \frac{v_o^2(t)}{R_o} \quad (32)$$

A potência média de entrada é igual à potência média na carga, uma vez que a potência média no capacitor é igual a zero, substituindo na equação (32) tem-se:

$$P_o = C_o \cdot v_o(t) \cdot \frac{dv_o(t)}{dt} + \frac{v_o^2(t)}{R_o} \quad (33)$$

A tensão de saída pode ser representada por um valor médio somado a uma ondulação, conforme a equação:

$$v_o(t) = V_o - \Delta v_o(t) \quad (34)$$

Substituindo a equação (34) na equação (33) tem-se:

$$P_o = C_o \cdot [V_o + \Delta v_o(t)] \cdot \frac{d[V_o + \Delta v_o(t)]}{dt} + \frac{[V_o + \Delta v_o(t)]^2}{R_o} \quad (35)$$

A ondulação da tensão de saída é muito menor do que a tensão média de saída, então a equação é válida:

$$V_o + \Delta v_o(t) \approx V_o \quad (36)$$

Substituindo a equação (36) na equação (35) tem-se:

$$P_o = C_o \cdot V_o \cdot \frac{d\Delta v_o(t)}{dt} + \frac{V_o^2(t)}{R_o} \quad (37)$$

A potência de saída pode ser definida como:

$$P_o = \frac{V_o^2}{R_o} \quad (38)$$

Substituindo a equação (38) na equação (37) tem-se:

$$P_o = C_o \cdot V_o \cdot \frac{d\Delta v_o(t)}{dt} + P_o \quad (39)$$

Resolvendo a equação (39) tem-se:

$$\Delta v_o(t) = cte \quad (40)$$

A equação (40) mostra que a ondulação na tensão de saída em baixa frequência é nula, considerando tensão e corrente senoidais na entrada. Na prática, devido a harmônicos na tensão e corrente, haverá uma pequena ondulação nas frequências múltiplas dos harmônicos.

3.5.3 ESPECIFICAÇÕES E CÁLCULOS DE PROJETO

Para testar o funcionamento do conversor, um protótipo foi montado. As análises quantitativas necessárias para o projeto do conversor não foram apresentadas neste trabalho uma vez que as análises, bem como uma metodologia de projeto, estão publicadas em (DUARTE, 2009) e somente a corrente eficaz no capacitor de saída e a ondulação são diferentes, e o cálculo dos mesmos foi apresentado acima.

O protótipo foi montado de acordo com as especificações:

$$P_o = 4,0 \text{ kW}$$

$$V_o = 400 \text{ V}$$

$$\Delta V_o = 1 \%$$

$$v_A = 311 \cdot \text{sen}(\omega t) \text{ V}$$

$$f_{rede} = 60 \text{ Hz}$$

$$f_s = 75 \text{ kHz}$$

$$\Delta i_{L_{PF}} = 20 \% \text{ da corrente de pico}$$

A potência total especificada é de 4,0 kW sendo que cada conversor deve processar 2,0 kW. As tensões de entrada dos conversores são as tensões de saída do autotransformador Scott, sendo que a tensão de um conversor é a própria tensão de linha, conforme a equação (12), desta forma:

$$v_{AC1}(t) = 538 \cdot \text{sen}(\omega t + 30^\circ) \quad (41)$$

A tensão do outro conversor é dada pela equação (13), desta forma:

$$v_{AC2}(t) = 466 \cdot \text{sen}(\omega t + 120^\circ) \quad (42)$$

O projeto do conversor deve ser feito de acordo com estas duas tensões (41) e (42).

De acordo com as tensões de saída e de entrada, pode-se observar que o conversor irá operar nos dois modos, assim o cálculo dos esforços dos componentes deve ser feito para os dois modos de operação.

Um filtro passa-baixas do tipo LC foi utilizado na entrada dos conversores para filtrar as harmônicas de corrente. O cálculo foi feito de acordo com as equações que são apresentadas no apêndice B.

Um circuito de bloqueio de nível CC de tensão nos transformadores foi projetado. O objetivo deste circuito de bloqueio é evitar que um possível nível CC de tensão no transformador leve o mesmo a saturação. Este nível CC pode ocorrer se o comando das chaves tiver uma pequena diferença, de forma que uma tensão positiva ou negativa constante seja aplicada a indutância de magnetização do transformador, o que pode ocasionar uma saturação.

Foi utilizada a metodologia de projeto e análises quantitativas descritas em (DUARTE, 2009), e com isso foram calculados os esforços nos componentes do protótipo. A Tabela 1 apresenta os valores dos esforços dos componentes do conversor que possui a menor tensão.

Tabela 1 – Valores de Projeto Calculados para o Conversor de Menor Tensão.

Parâmetros Calculados	Valores Encontrados
Indutância (L_c)	272 μH
Capacitância do filtro LC de entrada (C_f)	1,0 μF
Indutância do filtro LC de entrada (L_f)	462 μH
Resistência do circuito de bloqueio CC do transformador (R_b)	98 Ω
Capacitância do circuito de bloqueio CC do transformador (C_b)	1,42 μF
Corrente média no primário do indutor	5,45 A
Corrente eficaz no primário do indutor	6,35 A
Corrente média no secundário do indutor	2,19 A
Corrente eficaz no secundário do indutor	3,58 A
Corrente de pico no primário e secundário do indutor	10,0 A
Corrente eficaz no capacitor de saída	5,14 A
Corrente média nas chaves	2,73 A
Corrente eficaz nas chaves	4,35 A
Tensão máxima nas chaves	433,34 V
Corrente eficaz no primário e no secundário do transformador	5,95 A

Corrente média nos diodos D_3 e D_4	2,5 A
Corrente média nos diodos D_5 e D_6	1,09 A
Corrente eficaz nos diodos D_3 e D_4	4,3 A
Corrente eficaz nos diodos D_5 e D_6	2,38 A
Corrente média nos diodos D_1 e D_2	1,4 A
Corrente eficaz nos diodos D_1 e D_2	3,58 A
Tensão máxima nos diodos D_1, D_2, D_3 e D_4	400 V
Tensão máxima nos diodos D_5 e D_6	666,67 V
Corrente média nos diodos retificadores de entrada	2,73 A
Corrente eficaz nos diodos retificadores de entrada	4,49 A

Fonte: Autoria Própria.

A Tabela 2 apresenta os valores dos esforços dos componentes do conversor que possui a maior tensão.

Tabela 2 - Valores de Projeto Calculados para o Conversor de Maior Tensão.

Parâmetros Calculados	Valores Encontrados
Indutância (L_C)	400 μH
Capacitância do filtro LC de entrada (C_f)	730 nF
Indutância do filtro LC de entrada (L_f)	102 μH
Resistência do circuito de bloqueio CC do transformador (R_b)	113 Ω
Capacitância do circuito de bloqueio CC do transformador (C_b)	1,24 μF
Corrente média no primário do indutor	4,72 A
Corrente eficaz no primário do indutor	5,77 A
Corrente média no secundário do indutor	1,83 A
Corrente eficaz no secundário do indutor	3,31 A
Corrente de pico no primário e secundário do indutor	10,0 A
Corrente eficaz no capacitor de saída	5,14 A
Corrente média nas chaves	2,36 A
Corrente eficaz nas chaves	4,01 A
Tensão máxima nas chaves	469,44 V

Corrente eficaz no primário e no secundário do transformador	5,57 A
Corrente média nos diodos D_3 e D_4	2,5 A
Corrente média nos diodos D_5 e D_6	0,91 A
Corrente eficaz nos diodos D_3 e D_4	4,15 A
Corrente eficaz nos diodos D_5 e D_6	1,94 A
Corrente média nos diodos D_1 e D_2	1,58 A
Corrente eficaz nos diodos D_1 e D_2	3,67 A
Tensão máxima nos diodos D_1, D_2, D_3 e D_4	400 V
Tensão máxima nos diodos D_5 e D_6	666,67 V
Corrente média nos diodos retificadores de entrada	2,36 A
Corrente eficaz nos diodos retificadores de entrada	4,08 A

Fonte: Autoria Própria.

3.6 CONCLUSÕES

Este capítulo mostrou a estrutura trifásica utilizada. A conexão escolhida para os retificadores monofásicos foi a paralela, com isso a saída possui uma maior capacidade de corrente. Através da análise do autotransformador Scott pode-se concluir que ele fornece em sua saída duas tensões defasadas 90° uma da outra, com uma tensão ligeiramente maior do que outra. Esta diferença de tensão não é um problema e deve ser compensada a mesma diferença nas correntes de entrada dos retificadores de modo que os dois possuam a mesma potência.

A modulação PWM adotada utiliza como portadora dois sinais do tipo triangular defasados 180° entre eles. As portadoras são então comparadas com o sinal de controle e a saída desta comparação são os comandos dos interruptores.

Uma metodologia do projeto foi aplicada baseada no retificador monofásico já estudado anteriormente, e baseado nesta metodologia foi realizado o projeto de um protótipo para realizar as análises de funcionamento da estrutura proposta.

4 MODELAGEM E CONTROLE

4.1 INTRODUÇÃO

Neste capítulo é apresentada a estratégia de controle utilizada. Também neste capítulo é determinado os modelos da planta de corrente para os dois modos de operação do conversor e a planta de tensão. E por fim, é apresentado o projeto dos controladores.

O controle do conversor utilizado foi do tipo digital e implementado em um MCU modelo TMS320F28335 da Texas Instruments. O controlador de corrente utilizado foi do tipo PI em paralelo com um controlador repetitivo. O projeto do controle PI foi baseado na resposta em frequência, onde todos os modelos são transformados no plano “Z” e então transformados no plano “W” desta forma o projeto se torna similar ao projeto contínuo. A estratégia de controle utilizada é por controle dos valores médios instantâneos da corrente de entrada, onde a malha de corrente é uma malha interna e a malha de tensão é uma malha externa e o controle de tensão atua na referência da malha de corrente. A seguir são apresentados a estratégia de controle, os modelos da planta e o projeto dos controladores.

4.2 ESTRATÉGIA DE CONTROLE

A estratégia de controle utilizada é de controle por valores médios instantâneos da corrente de entrada (DUARTE et al., 2013b); (CHEN; CHEN; LIANG, 2008). Neste tipo de controle a malha de tensão é uma malha externa e a malha de corrente é uma malha interna. A malha de corrente é rápida e visa impor a corrente de entrada seguir o formato senoidal da tensão de entrada e mesma fase, com isso tornando o fator de potência do conversor elevado e com baixo conteúdo harmônico de corrente. A malha de tensão é uma malha lenta e visa manter a tensão de saída fixa em uma referência. A saída do controlador de tensão é multiplicada por sinal senoidal que deve estar em fase com a tensão de entrada e o resultado desta multiplicação é a referência para o controlador de corrente. Assim, o controlador de tensão atua na amplitude da referência do controlador de corrente, desta forma amentando ou diminuindo a corrente de entrada conforme for necessário para manter a tensão de saída igual a sua referência.

O sinal senoidal que é multiplicado pelo controlador de tensão foi utilizado um seno interno do MCU e sincronizado com a rede através de um sincronizador de fase.

Um filtro passa-baixas na leitura de corrente é necessário, pois devido ao princípio de funcionamento do conversor a corrente no primário do indutor é descontínua e o filtro tem a função de obter o valor médio instantâneo da corrente.

Como são dois conversores ligados em paralelo no banco de capacitor de saída existe somente uma malha de tensão que atua nas duas malhas de corrente, uma de cada retificador. A Figura 29 apresenta o diagrama de controle utilizado no protótipo. A Figura 30 apresenta o esquema de controle juntamente com a parte de potência para melhor entendimento.

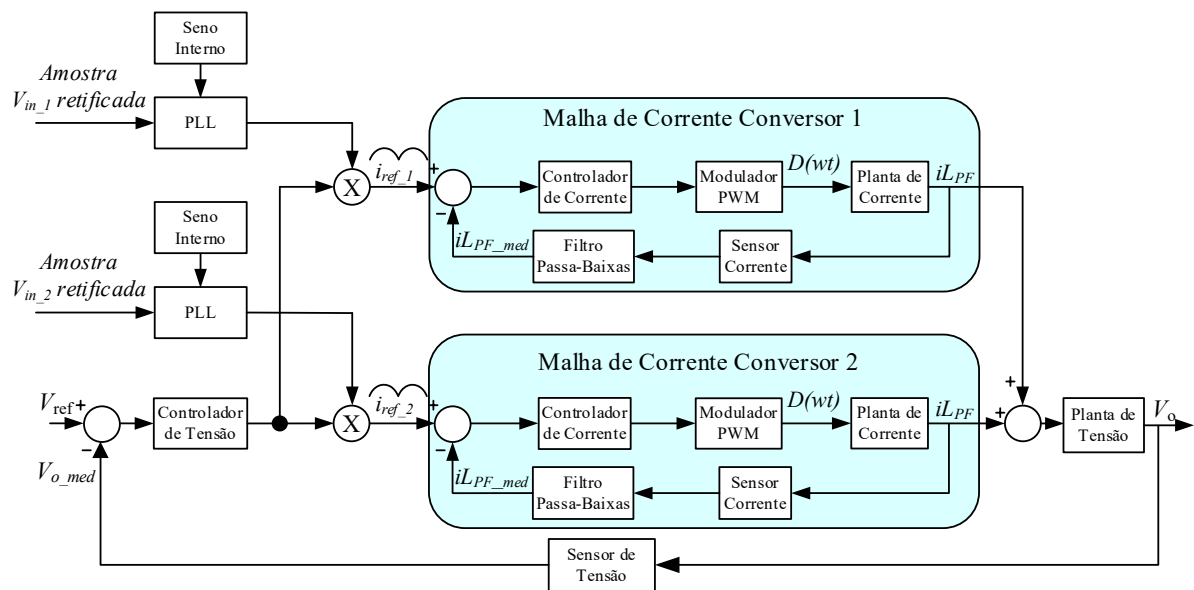


Figura 29 – Diagrama das Malhas de Controle dos Retificadores
Fonte: Autoria Própria.

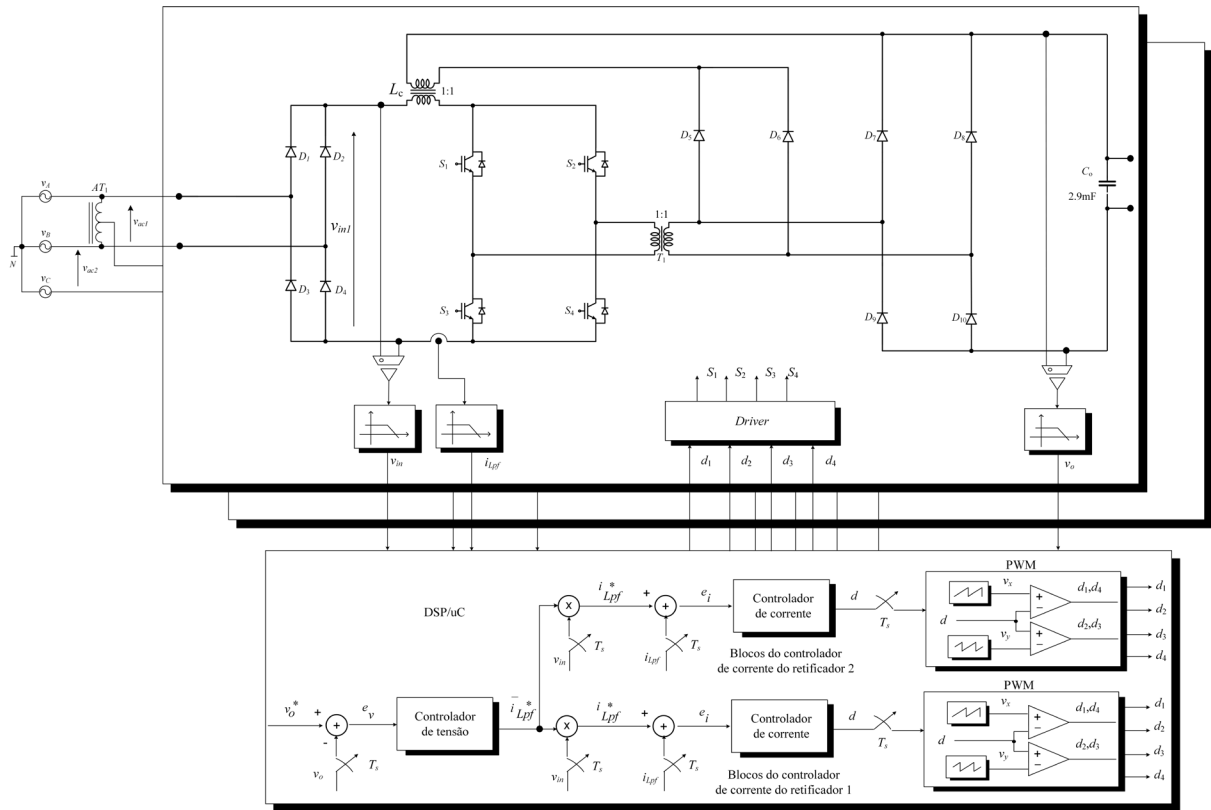


Figura 30 - Esquema de Controle com o Circuito de Potência
Fonte: Autoria Própria.

Devido à malha de corrente ser uma malha rápida e a malha de tensão ser bem mais lenta, a dinâmica da malha de tensão não é alterada pela malha de corrente e desta forma a malha de tensão é desacoplada da malha de corrente. A Figura 31 mostra o diagrama de controle do ponto de vista da malha de tensão.

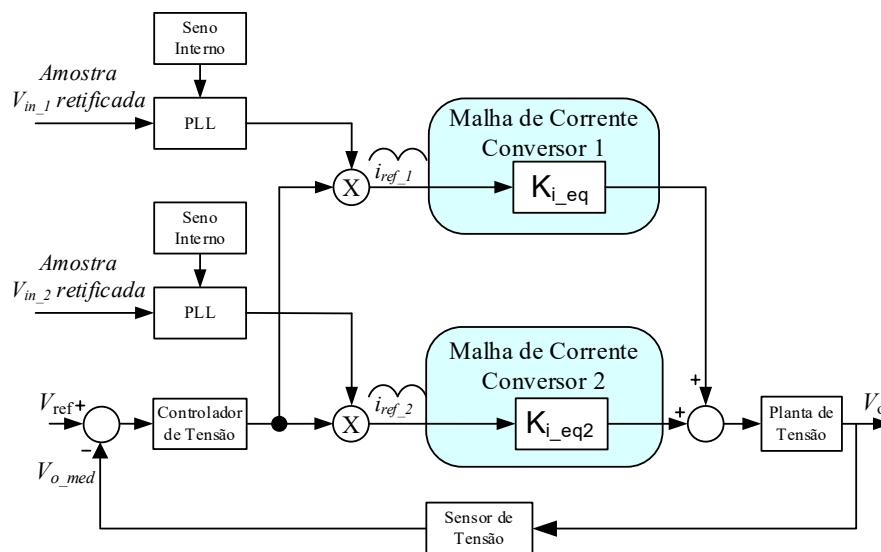


Figura 31 – Malha de Tensão Considerando Malha de Corrente um Ganho
Fonte: Autoria Própria.

Como o controle é feito digitalmente, os sinais de controle devem ser amostrados e convertidos em um sinal digital, assim o ganho do controlador digital deve ser levado em conta para o projeto dos controladores, bem como o modelo dos PWM's, que segundo (BUSO; MATTAVELLI, 2006), são representados por como retentores de ordem zero (ZOH).

Os sinais que são lidos pelo MCU através dos conversores A/D devem primeiramente passar um filtro passa-baixas para limitar a frequência dos sinais a fim de atender o teorema de Nyquist (OGATA, 1995). Pelo teorema de Nyquist a frequência de corte deverá ser pelo menos duas vezes menor do que a frequência de amostragem. Este filtro passa-baixas é chamado aqui de filtro *anti-aliasing* e ele está presente na malha de tensão e na malha de corrente ele não é utilizado, pois já existe um filtro passa-baixas na leitura da corrente. Este filtro na leitura de corrente é necessário, pois a corrente lida é descontínua.

Levando em conta dos modelos necessários nas malhas de corrente e tensão as malhas podem ser representadas como segue. A Figura 32 apresenta a malha de corrente com os modelos que devem ser considerados.

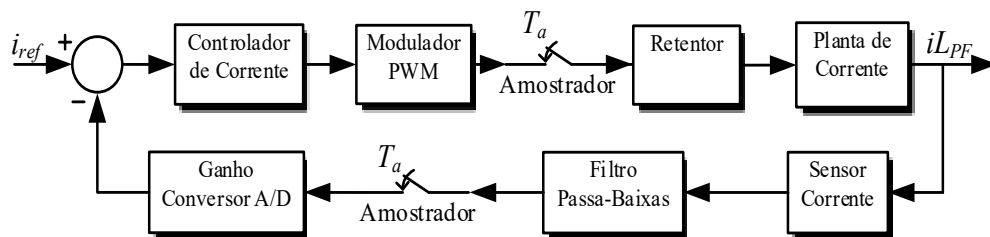


Figura 32 – Malha de Corrente
Fonte: Autoria Própria.

A Figura 33 apresenta a malha de tensão com os devidos modelos que devem ser considerados.

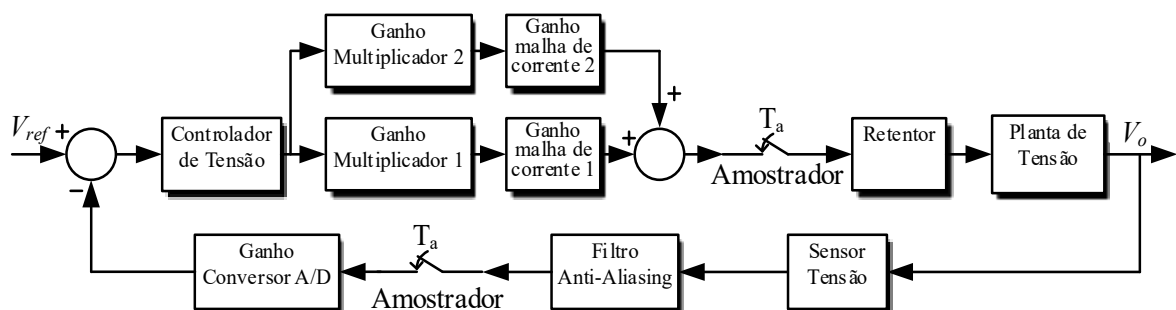


Figura 33 – Malha de Tensão
Fonte: Autoria Própria.

4.3 DETERMINAÇÃO DOS MODELOS DO SISTEMA

Para realizar o projeto dos controladores é necessário encontrar os modelos equivalentes de cada bloco apresentado nas Figura 32 e Figura 33, sendo que os mais importantes são as plantas de corrente e tensão. Os modelos das plantas de corrente e tensão são apresentados neste capítulo e os demais modelos por serem bem conhecidos são apresentados no apêndice A.

4.3.1 MODELO DA PLANTA DE CORRENTE

A planta de corrente é uma função que relaciona o comportamento da corrente no primário do indutor acoplado com a variação da razão cíclica. Como o objetivo é obter na entrada uma corrente senoidal, deve ser imposta uma corrente no primário do indutor acoplado uma corrente com o formato de um seno retificado e em fase com a tensão.

Como este conversor opera em dois modos de operação existe um modelo para cada modo, ou seja, um modelo para o modo Buck e outro para o modo Boost. A modelagem dos conversores será feito baseado no modelo médio equivalente (ERICKSON; MAKSIMOVIC, 2002).

4.3.1.1 MODELO DA PLANTA DE CORRENTE PARA O MODO BOOST

A modelagem baseada no modelo médio equivalente apresentada em (ERICKSON; MAKSIMOVIC, 2002) é feita para conversores que possuem duas etapas de operação, e como este conversor possui 4 etapas de operação o mesmo será representado por duas etapas. Devido a corrente no primário do indutor acoplado ser descontínua, o modelo inicialmente será feito em função da corrente de magnetização do indutor acoplado i_{LC} e após será encontrado a relação entre a corrente de magnetização e a corrente no primário do indutor i_{LPF} .

A corrente de magnetização do indutor acoplado é dada por:

$$i_{LC} = i_{LPF} + i_{LSF} \quad (43)$$

A Figura 34 apresenta o circuito elétrico equivalente da primeira etapa de operação do conversor operando no modo Boost.

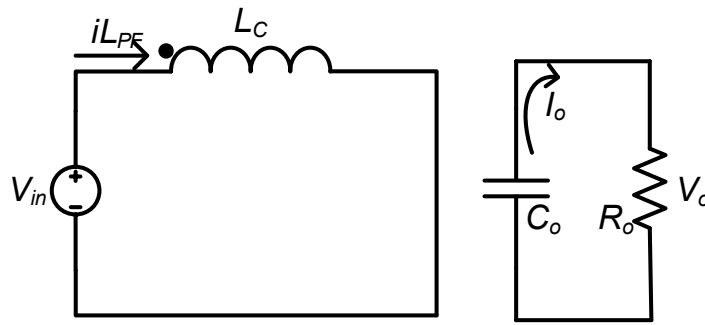


Figura 34 – Primeira Etapa de Operação no Modo Boost
Fonte: Autoria Própria.

Fazendo as análises das malhas na Figura 34, obtém-se:

$$\frac{diL_C}{dt} = \frac{V_{in}}{L_C} \quad (44)$$

$$\frac{dV_o}{dt} = \frac{-V_o}{R_o \cdot C_o} \quad (45)$$

A Figura 35 apresenta o circuito equivalente da segunda etapa de operação no modo Boost.

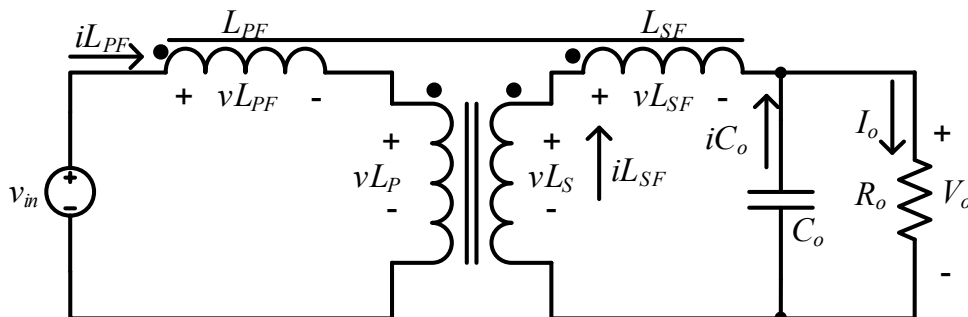


Figura 35 - Segunda Etapa de Operação no Modo Boost
Fonte: Autoria Própria.

Segundo (IRWIN, 2000) a relação para indutores magneticamente acoplados é válida para o circuito da Figura 35:

$$\begin{cases} vL_{PF} = L_{PF} \cdot \frac{diL_{PF}}{dt} + M \cdot \frac{diL_{SF}}{dt} \\ vL_{SF} = M \cdot \frac{diL_{PF}}{dt} + L_{SF} \cdot \frac{diL_{SF}}{dt} \end{cases} \quad (46)$$

Onde M é a indutância mútua do acoplamento.

E o coeficiente de acoplamento entre os indutores é dado por:

$$k = \frac{M}{\sqrt{L_{PF} \cdot L_{SF}}} \quad (47)$$

Se considerarmos que as indutâncias estão completamente acopladas, ou seja, sem dispersão, então k é igual a 1. A relação de transformação do indutor Flyback é unitária $L_{PF}=L_{SF}$.

Como L_F representa a indutância acoplada pode-se escrever que:

$$M = L_C = L_{PF} = L_{SF} \quad (48)$$

Substituindo a equação (48) na equação (46), tem-se:

$$\begin{cases} vL_{PF} = L_C \cdot \dot{i}_{L_{PF}} + L_C \cdot \dot{i}_{L_{SF}} \\ vL_{SF} = L_C \cdot \dot{i}_{L_{PF}} + L_C \cdot \dot{i}_{L_{SF}} \end{cases} \quad (49)$$

Fazendo a análise das duas malhas do circuito apresentado na Figura 35, tem-se:

$$\begin{cases} -V_{in} + vL_{PF} + vL_P = 0 \\ -vL_S + vL_{SF} + V_o = 0 \end{cases} \quad (50)$$

Substituindo a primeira linha da equação (49) na primeira linha da equação (50), tem-se:

$$L_C \cdot \frac{d(iL_{PF} + iL_{SF})}{dt} = \frac{V_{in} - V_o}{2} \quad (51)$$

Substituindo a corrente de magnetização na equação (51) e analisando as correntes de saída do circuito tem-se:

$$\frac{diL_C}{dt} = \frac{V_{in} - V_o}{2 \cdot L_C} \quad (52)$$

$$\frac{dV_o}{dt} = \frac{-V_o}{R_o \cdot C_o} + \frac{iL_C}{2 \cdot C_o} \quad (53)$$

As equações diferenciais encontradas na primeira e segunda etapa podem ser escritas na forma de variáveis de estado. Das equações (44) e (45) tem-se:

$$\underbrace{\begin{bmatrix} L_C & 0 \\ 0 & C_o \end{bmatrix}}_K \cdot \frac{d}{dt} \begin{bmatrix} iL_C \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & 0 \\ 0 & -1/R_o \end{bmatrix}}_{A_1} \cdot \begin{bmatrix} iL_C \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}_{B_1} \cdot [V_{in}] \quad (54)$$

E das equações (52) e (53), tem-se:

$$\underbrace{\begin{bmatrix} L_C & 0 \\ 0 & C_o \end{bmatrix}}_K \cdot \frac{d}{dt} \begin{bmatrix} iL_C \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1/2 \\ 1/2 & -1/R_o \end{bmatrix}}_{A_2} \cdot \begin{bmatrix} iL_C \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1/2 \\ 0 \end{bmatrix}}_{B_2} \cdot [V_{in}] \quad (55)$$

A matriz C é definida como:

$$C = [1 \ 0] \quad (56)$$

Segundo (ERICKSON; MAKSIMOVIC, 2002), o modelo CA médio de pequenos sinais, que é um modelo aproximado onde são desprezados os termos de segunda ordem, pode ser encontrado como segue:

$$K \cdot \frac{d}{dt} \begin{bmatrix} \hat{iL}_C \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} \hat{iL}_C \\ \hat{v}_o \end{bmatrix} + B \cdot [\hat{v}_{in}] + \underbrace{\{(A_1 - A_2) \cdot X + (B_1 - B_2) \cdot [V_{in}]\}}_B \cdot \hat{d} \quad (57)$$

Onde:

$$A = D \cdot A_1 + (1 - D) \cdot A_2;$$

$$B = D \cdot B_1 + (1 - D) \cdot B_2;$$

$$X = -A^{-1} \cdot B \cdot U;$$

U - Entrada do sistema em regime (V_{in});

\hat{d} - Perturbação de pequeno sinal (CA) na razão cíclica;

\hat{v}_{in} - Perturbação de pequeno sinal (CA) no vetor de entrada;

\hat{iL}_C e \hat{v}_o - Perturbação de pequeno sinal (CA) nos estados.

Porém, estas equações são válidas para quando o conversor pode ser representado por duas etapas equivalentes, e este conversor possui quatro etapas de operação. Desta forma, é necessário encontrar a relação das equações apresentadas acima que possam ser utilizadas para o conversor com quatro etapas de operação.

A razão cíclica efetiva que representa as etapas onde todas as chaves estão fechadas é (2D-1). A razão cíclica efetiva que representa as etapas onde duas chaves estão abertas e duas fechadas é (2-2D).

Através de manipulações matemáticas nas equações apresentadas por (ERICKSON; MAKSIMOVIC, 2002) para determinar a equação (57) com as novas razões cíclicas obtém-se:

$$K \cdot \frac{d}{dt} \begin{bmatrix} \hat{iL}_C \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} \hat{iL}_C \\ \hat{v}_o \end{bmatrix} + B \cdot [\hat{v}_{in}] + \underbrace{\{(2 \cdot A_1 - 2 \cdot A_2) \cdot X + (2 \cdot B_1 - 2 \cdot B_2) \cdot [V_{in}]\}}_B \cdot \hat{d} \quad (58)$$

Onde:

$$A = (2D - 1) \cdot A_1 + (2 - 2D) \cdot A_2;$$

$$B = (2D - 1) \cdot B_1 + (2 - 2D) \cdot B_2;$$

Substituindo as matrizes referentes das equações (54) e (55) na equação (58), tem-se:

$$\begin{aligned}
\underbrace{\begin{bmatrix} L_C & 0 \\ 0 & C_o \end{bmatrix}}_K \cdot \frac{d}{dt} \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} &= \underbrace{\begin{bmatrix} 0 & (D-1) \\ (1-D) & -1/R_o \end{bmatrix}}_A \cdot \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} + \underbrace{\begin{bmatrix} D \\ 0 \end{bmatrix}}_B \cdot [\hat{v}_{in}] + \\
\underbrace{\left\{ \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix} \cdot \begin{bmatrix} \frac{D \cdot V_{in}}{R_o \cdot (D-1)^2} \\ \frac{-D \cdot V_{in}}{(D-1)} \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} \cdot [V_{in}] \right\}}_B \cdot \hat{d} & \quad (59)
\end{aligned}$$

Para encontrar o modelo CA médio de pequenos sinais da planta de corrente, que relaciona a perturbação de pequeno sinal da corrente de magnetização do indutor com a perturbação da razão cíclica, basta calcular a equação (60).

$$y = C \cdot (s \cdot I - K^{-1} \cdot A)^{-1} \cdot K^{-1} \cdot B \quad (60)$$

Substituindo as matrizes na equação (60), tem-se:

$$\hat{G}_{LCD} = \frac{i\hat{L}_C(s)}{\hat{d}(s)} = \frac{V_{in}}{1-D} \cdot \frac{R_o \cdot C_o \cdot s + 1 + D}{L_C \cdot C_o \cdot R_o \cdot s^2 + L_C \cdot s + R_o \cdot D^2 - 2 \cdot R_o \cdot D + R_o} \quad (61)$$

Para facilitar a visualização da equação pode-se reescrever a equação (61) como segue:

$$\hat{G}_{LCD} = \frac{i\hat{L}_C(s)}{\hat{d}(s)} = k_u \cdot \frac{b_{u1}s + b_{u0}}{a_{u2}s^2 + a_{u1}s + a_{u0}} \quad (62)$$

Onde:

$$\begin{aligned}
k_u &= \frac{V_{in}}{R_o \cdot (1-D)^2} & a_{u2} &= L_C \cdot R_o \cdot C_o \\
a_{u1} &= L_C & a_{u0} &= R_o \cdot (1-D)^2 \\
b_{u1} &= C_o \cdot R_o^2 \cdot (1-D) & b_{u0} &= R_o \cdot (1-D)^2
\end{aligned} \quad (63)$$

A relação entre a corrente média no primário do indutor com a corrente de magnetização do indutor pode ser encontrada através do cálculo da corrente média no primário do indutor:

$$iL_{PF_med_AF} = \frac{2}{T_s} \int_0^{DT_s - T_s/2} iL_C \cdot dt + \frac{2}{T_s} \int_{DT_s - T_s/2}^{T_s/2} \frac{iL_C}{2} \cdot dt \quad (64)$$

Resolvendo a equação (64), tem-se:

$$iL_{PF} = iL_C \cdot D \quad (65)$$

Aplicando perturbações de pequenos sinais na equação (65) tem-se:

$$iL_{PF}(t) + i\hat{L}_{PF}(t) = (iL_C(t) + i\hat{L}_C(t)) \cdot (D(t) + \hat{d}(t)) \quad (66)$$

Desprezando os termos DC e os termos de segunda ordem na equação (66), tem-se:

$$i_{\hat{L}_{PF}}(t) = IL_C(t) \cdot \hat{d}(t) + D(t) \cdot i_{\hat{L}_C}(t) \quad (67)$$

Fazendo a transformada de Laplace na equação (67) e substituindo a equação (61) na equação (67), tem-se:

$$i_{\hat{L}_{PF}}(s) = IL_C(D) \cdot \hat{d}(s) + D \cdot \hat{G}_{LCD}(s) \cdot \hat{d}(s) \quad (68)$$

Agora é necessário encontrar uma relação entre a corrente de magnetização do indutor em função da razão cíclica. Através do balanço de potências do conversor, tem-se:

$$i_{AC}(\omega t) = \frac{2 \cdot V_o^2 \cdot \text{sen}(\omega t)}{R_o \cdot V_P} \quad (69)$$

A relação entre a corrente de entrada e a corrente de magnetização é dada por:

$$i_{LC}(\omega t) = \frac{i_{AC}(\omega t)}{d(\omega t)} \quad (70)$$

A razão cíclica em função do tempo para o modo Boost é dada por:

$$d(\omega t) = \frac{V_o}{V_o + V_P \cdot \text{sen}(\omega t)} \quad (71)$$

Isolando $\text{sen}(\omega t)$ da equação (71) e substituindo na equação (69), tem-se:

$$i_{AC}(\omega t) = \frac{2 \cdot V_o^2}{R_o \cdot V_P} \cdot \frac{V_o - V_o \cdot d(\omega t)}{V_P \cdot d(\omega t)} \quad (72)$$

Substituindo a equação (72) na equação (70), tem-se:

$$i_{LC}(D) = \frac{2 \cdot V_o^3}{R_o \cdot V_P^2} \cdot \frac{1 - D}{D^2} \quad (73)$$

Substituindo as equações (61) e (73) na equação (62), tem-se:

$$G_i(s) = \frac{i_{\hat{L}_{PF}}(s)}{\hat{d}(s)} = \frac{c_{u2}s^2 + c_{u1}s + c_{u0}}{a_{u2}s^2 + a_{u1}s + a_{u0}} \quad (74)$$

Onde:

$$\begin{aligned} c_{u2} &= a_{u2} \cdot i_{LC}(D), \\ c_{u1} &= D \cdot k_u \cdot b_{u1} + a_{u1} \cdot i_{LC}(D), \\ c_{u0} &= D \cdot k_u \cdot b_{u0} + a_{u0} \cdot i_{LC}(D) \end{aligned} \quad (75)$$

A equação (74) representa o modelo CA médio de pequenos sinais da planta de corrente no modo Boost desprezando os termos de segunda ordem. O modelo da equação (74) foi validado em (DUARTE et al., 2013b).

Algumas análises podem ser feitas com a função de transferência da planta dada pela equação (74). Como pode ser observada através das equações (74) e (63), a planta é

dependente da carga, da razão cíclica, da tensão de saída e da tensão de entrada. Como a tensão de entrada varia por ser uma entrada senoidal e conseqüentemente a razão cíclica, podemos concluir que a planta varia dentro um semi-ciclo da rede, e pode-se analisar a planta em alguns pontos de operação. Pode-se traçar o diagrama de bode para o seguinte ponto de operação:

$$\begin{aligned} V_{in} &= 100V & V_p &= 100V & R_o &= 40\Omega \\ C_o &= 2.9mF & L_c &= 100\mu H & V_o &= 300V & D &= 0,75 \end{aligned}$$

Substituindo estes parâmetros na equação (74), tem-se:

$$G_i(s) = \frac{i\hat{L}_{PF}(s)}{\hat{d}(s)} = \frac{s^2 + 50008,6207s + 969827,5862}{0,016667s^2 + 0,14368s + 3591,954} \quad (76)$$

Para este ponto de operação a planta possui dois zeros em: $Z_1 = -4,9989 \times 10^4$ e $Z_2 = -0,00194 \times 10^4$ e dois pólos complexos conjugados em: $P_1 = -4,31034 + 464,2183i$ e $P_2 = -4,31034 - 464,2183i$.

A Figura 36 apresenta o diagrama de bode referente à equação (76).

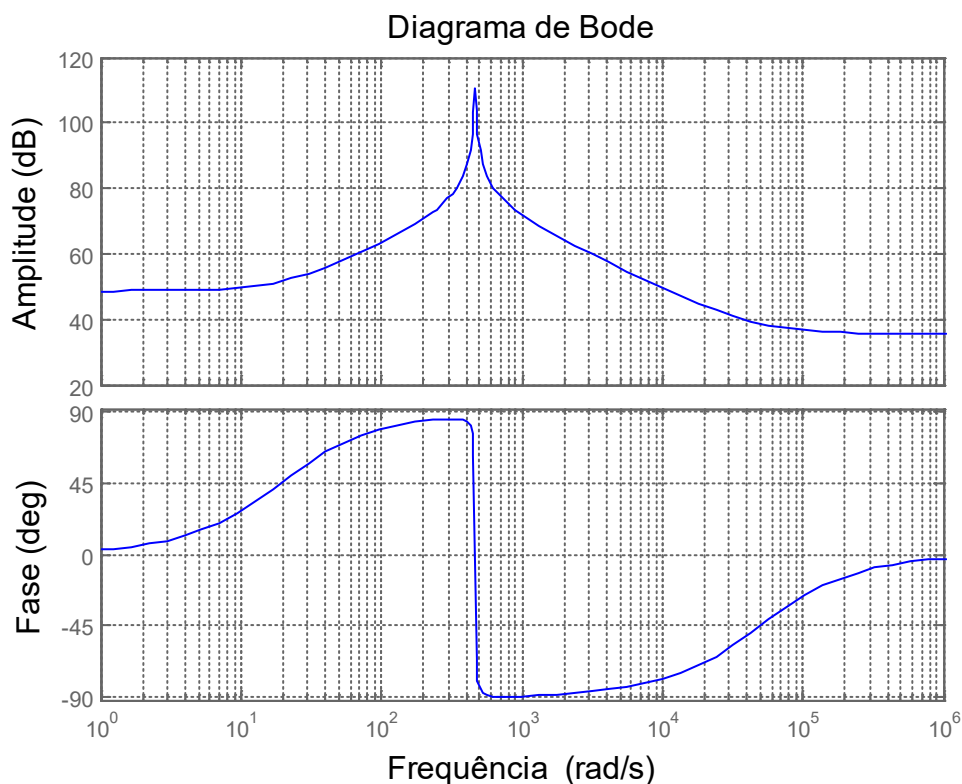


Figura 36 – Diagrama de Bode da Planta de Corrente para o Modo Boost
Fonte: Autoria Própria.

Através da Figura 36 pode-se observar uma ressonância ocorrendo em $464,21rad / s$.

4.3.1.2 MODELO DA PLANTA DE CORRENTE PARA O MODO BUCK

O método para encontrar a planta de corrente para o modo Buck é a mesma utilizada para o modo Boost. Primeiramente, deve-se encontrar a relação da corrente de magnetização no indutor com a razão cíclica, e então encontrar a função da corrente no primário do indutor acoplado em função da razão cíclica.

A Figura 37 apresenta o circuito equivalente da primeira etapa de operação do conversor operando no modo Buck.

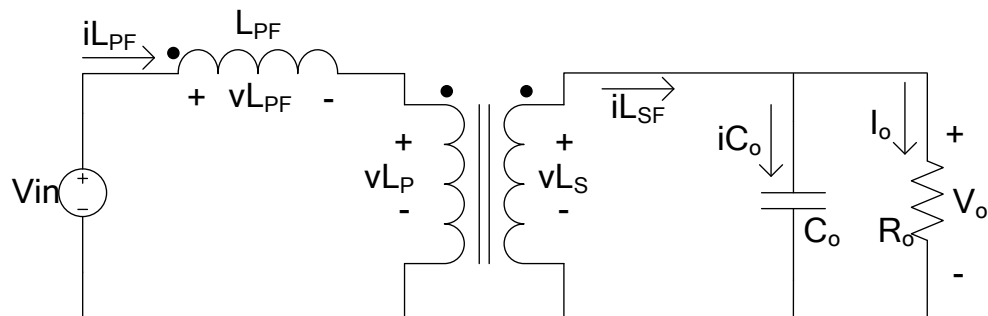


Figura 37 - Primeira Etapa de Operação no Modo Buck
Fonte: Autoria Própria.

Através das análises das malhas do circuito da Figura 37, tem-se:

$$\frac{diL_C}{dt} = \frac{V_{in} - V_o}{L_C} \quad (77)$$

$$\frac{dV_o}{dt} = \frac{iL_C}{C_o} - \frac{V_o}{R_o \cdot C_o} \quad (78)$$

A Figura 38 apresenta o circuito equivalente da segunda etapa de operação no modo Buck.

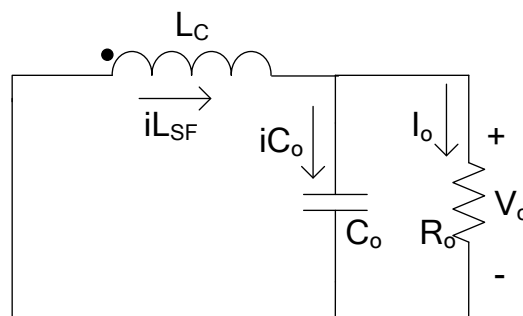


Figura 38 - Segunda Etapa de Operação no Modo Buck
Fonte: Autoria Própria.

Através das análises das malhas do circuito da Figura 38, tem-se:

$$\frac{diL_C}{dt} = \frac{-V_o}{L_C} \quad (79)$$

$$\frac{dV_o}{dt} = \frac{iL_C}{C_o} - \frac{V_o}{R_o \cdot C_o} \quad (80)$$

Escrevendo as equações (79) e (80) em espaço de estados, tem-se:

$$\underbrace{\begin{bmatrix} L_C & 0 \\ 0 & C_o \end{bmatrix}}_K \cdot \frac{d}{dt} \begin{bmatrix} iL_C \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_o \end{bmatrix}}_{A_1} \cdot \begin{bmatrix} iL_C \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}_{B_1} \cdot [V_{in}] \quad (81)$$

$$\underbrace{\begin{bmatrix} L_C & 0 \\ 0 & C_o \end{bmatrix}}_K \cdot \frac{d}{dt} \begin{bmatrix} iL_C \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_o \end{bmatrix}}_{A_2} \cdot \begin{bmatrix} iL_C \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 0 \\ 0 \end{bmatrix}}_{B_2} \cdot [V_{in}] \quad (82)$$

Encontrando as novas razões cíclicas para aplicar no modelo apresentado por (ERICKSON; MAKSIMOVIC, 2002), tem-se:

$$K \cdot \frac{d}{dt} \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} + B \cdot [\hat{v}_{in}] + \underbrace{\left\{ (2 \cdot A_1 - 2 \cdot A_2) \cdot X + (2 \cdot B_1 - 2 \cdot B_2) \cdot [V_{in}] \right\}}_B \cdot \hat{d} \quad (83)$$

Onde:

$$A = 2D \cdot A_1 + (1 - 2D) \cdot A_2;$$

$$B = 2D \cdot B_1 + (1 - 2D) \cdot B_2.$$

Substituindo as equações (81) e (82) na equação (83), tem-se:

$$K \cdot \frac{d}{dt} \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_o \end{bmatrix}}_A \cdot \begin{bmatrix} i\hat{L}_C \\ \hat{v}_o \end{bmatrix} + \underbrace{\begin{bmatrix} 2 \cdot D \\ 0 \end{bmatrix}}_B \cdot [\hat{v}_{in}] + \underbrace{\left\{ \begin{bmatrix} 2 \\ 0 \end{bmatrix} \cdot [V_{in}] \right\}}_{B'} \cdot \hat{d} \quad (84)$$

Através da equação (60) é possível encontrar o modelo CA médio de pequenos sinais da planta de corrente, que relaciona a perturbação de pequeno sinal da corrente de magnetização do indutor com a perturbação da razão cíclica:

$$\hat{G}_{LCD} = \frac{i\hat{L}_C(s)}{\hat{d}(s)} = \frac{2 \cdot V_{in}}{D \cdot L_C} \cdot \frac{R_o \cdot C_o \cdot s + 1}{R_o \cdot C_o \cdot s^2 + s + R_o / L_C} \quad (85)$$

A equação (85) pode ser modificada substituindo o ganho estático do conversor no modo Buck, assim, substituindo a equação (5) na equação (85), tem-se:

$$\hat{G}_{LCD} = \frac{i\hat{L}_C(s)}{\hat{d}(s)} = \frac{V_o}{D \cdot L_C} \cdot \frac{R_o \cdot C_o \cdot s + 1}{R_o \cdot C_o \cdot s^2 + s + R_o / L_C} \quad (86)$$

Para facilitar a visualização da equação pode-se reescrever a equação (86) como segue:

$$\hat{G}_{LCD} = \frac{i\hat{L}_C(s)}{\hat{d}(s)} = k_d \cdot \frac{b_{d1}s + b_{d0}}{a_{d2}s^2 + a_{d1}s + a_{d0}} \quad (87)$$

Onde:

$$\begin{aligned} k_d &= \frac{V_o}{L_C \cdot D} & a_{d2} &= R_o \cdot C_o \\ a_{d1} &= 1 & a_{d0} &= R_o / L_C \\ b_{d1} &= C_o \cdot R_o & b_{d0} &= 1 \end{aligned} \quad (88)$$

A relação entre a corrente no primário e a corrente de magnetização do indutor acoplado é dada por:

$$IL_{PF} = 2 \cdot D \cdot IL_C \quad (89)$$

Aplicando as perturbações de pequenos sinais na equação (89), tem-se:

$$iL_{PF}(t) + i\hat{L}_{PF}(t) = (IL_C(t) + i\hat{L}_C(t)) \cdot 2 \cdot (D(t) + \hat{d}(t)) \quad (90)$$

Desprezando os termos CC e os termos de segunda ordem na equação (90), tem-se:

$$i\hat{L}_{PF}(t) = 2 \cdot IL_C(t) \cdot \hat{d}(t) + 2 \cdot D(t) \cdot i\hat{L}_C(t) \quad (91)$$

Fazendo a transformada de Laplace na equação (91) e substituindo a equação (86) na equação (91), tem-se:

$$i\hat{L}_{PF}(s) = 2 \cdot IL_C(D) \cdot \hat{d}(s) + 2 \cdot D \cdot \hat{G}_{LCD}(s) \cdot \hat{d}(s) \quad (92)$$

Agora é necessário encontrar uma relação entre a corrente de magnetização do indutor em função da razão cíclica. Através do balanço de potências do conversor, tem-se:

$$i_{AC}(\omega t) = \frac{2 \cdot V_o^2 \cdot \text{sen}(\omega t)}{R_o \cdot V_p} \quad (93)$$

A relação entre a corrente de entrada e a corrente de magnetização é dada por:

$$i_{LC}(\omega t) = \frac{i_{AC}(\omega t)}{2 \cdot d(\omega t)} \quad (94)$$

A razão cíclica em função do tempo para o modo Boost é dada por:

$$d(\omega t) = \frac{V_o}{2 \cdot V_p \cdot \text{sen}(\omega t)} \quad (95)$$

Isolando $\text{sen}(\omega t)$ da equação (71) e substituindo na equação (69), tem-se:

$$i_{AC}(\omega t) = \frac{2 \cdot V_o^2}{R_o \cdot V_p} \cdot \frac{V_o}{2 \cdot V_p \cdot d(\omega t)} \quad (96)$$

Substituindo a equação (72) na equação (70), tem-se:

$$i_{LC}(D) = \frac{V_o^3}{2 \cdot R_o \cdot V_p^2 \cdot D^2} \quad (97)$$

Substituindo as equações (86) e (97) na equação (92), tem-se:

$$G_i(s) = \frac{i\hat{L}_{PF}(s)}{\hat{d}(s)} = \frac{c_{d2}s^2 + c_{d1}s + c_{d0}}{a_{d2}s^2 + a_{d1}s + a_{d0}} \quad (98)$$

Onde:

$$\begin{aligned} c_{d2} &= 2 \cdot a_{d2} \cdot i_{LC}(D), \\ c_{d1} &= 2 \cdot D \cdot k_d \cdot b_{d1} + 2 \cdot a_{d1} \cdot i_{LC}(D), \\ c_{d0} &= 2 \cdot D \cdot k_d \cdot b_{d0} + 2 \cdot a_{d0} \cdot i_{LC}(D) \end{aligned} \quad (99)$$

A equação (98) representa o modelo CA médio de pequenos sinais da planta de corrente no modo Buck desprezando os termos de segunda ordem. O modelo da equação (98) foi validado em (DUARTE et al., 2013b).

Pode-se traçar o diagrama de Bode da planta de corrente para o seguinte ponto de operação:

$$\begin{aligned} V_{in} &= 300V & V_p &= 300V & R_o &= 40\Omega \\ C_o &= 2.9mF & L_c &= 100\mu H & V_o &= 100V & D &= 0,1667 \end{aligned}$$

Substituindo estes parâmetros na equação (98), tem-se:

$$G_i(s) = \frac{i\hat{L}_{PF}(s)}{\hat{d}(s)} = \frac{1,16s^2 + 232010s + 6000000}{0,116s^2 + s + 400000} \quad (100)$$

Para este ponto de operação a planta possui dois zeros em: $Z_1 = -1,9998275639 \times 10^5$ e $Z_2 = -28,8643$ e dois pólos complexos conjugados em: $P_1 = -4,31034 + 1856,9484i$ e $P_2 = -4,31034 - 1856,9484i$.

A Figura 39 apresenta o diagrama de Bode referente à equação (100).

Através da Figura 39 pode-se observar uma ressonância ocorrendo em $1856,94rad / s$.

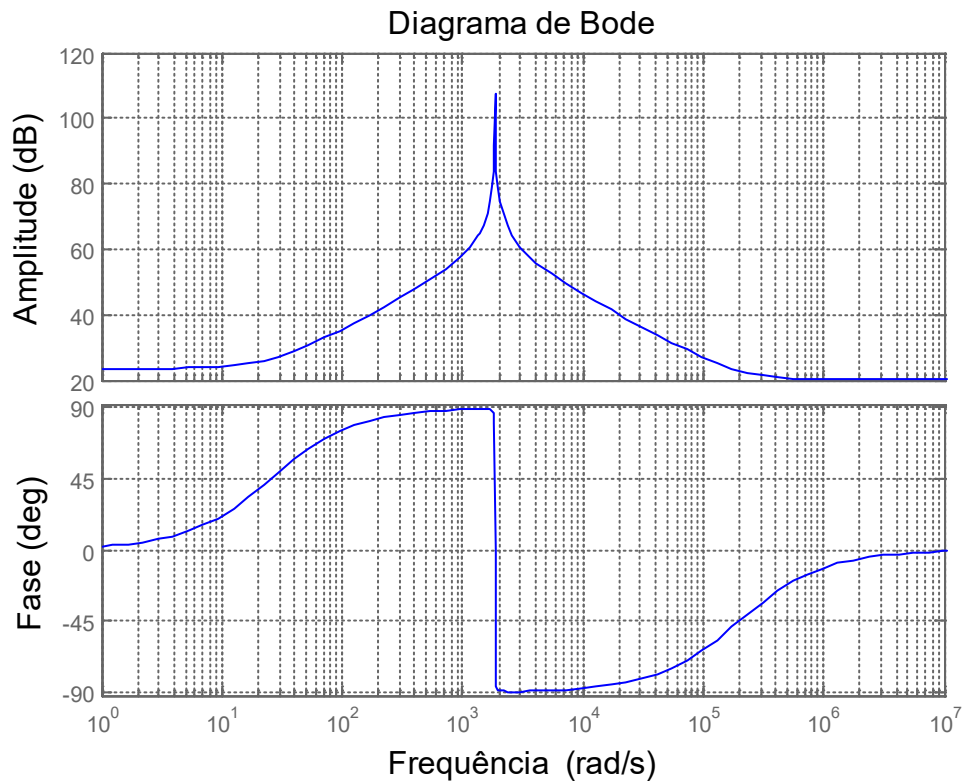


Figura 39 - Diagrama de Bode da Planta de Corrente para o Modo Buck
Fonte: Autoria Própria.

4.3.2 MODELO DA PLANTA DE TENSÃO

A planta de tensão a ser encontrada é uma função que relaciona a tensão média de saída em função das correntes médias nos primários dos indutores, sendo assim chamada de modelo médio. Como a planta de tensão é comum para os dois conversores, a tensão de saída depende da energia entregue pelos dois conversores ao par RC de saída, ou seja, depende do valor médio das duas correntes de entrada dos conversores. O modelo da planta tensão independe do modo de operação dos conversores, pois, independentemente do modo de operação o balanço de potência da entrada e da saída é válido.

A Figura 40 apresenta o diagrama elétrico equivalente de saída do conversor, no qual os dois retificadores são representados por duas fontes de correntes equivalentes.

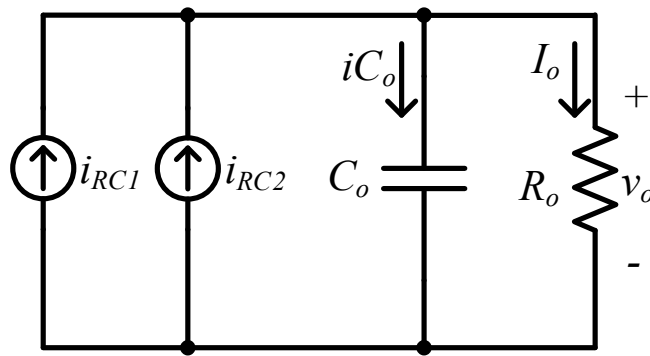


Figura 40 – Circuito Elétrico Equivalente de Saída do Conversor
Fonte: Autoria Própria.

Fazendo a análise nodal no circuito da Figura 40, tem-se:

$$i_{RC1}(t) + i_{RC2}(t) = C_o \cdot \frac{dv_o}{dt}(t) + \frac{v_o}{R_o}(t) \quad (101)$$

Fazendo a transformada de Laplace da equação (101), tem-se:

$$\frac{V_o(s)}{i_{RC1}(s) + i_{RC2}(s)} = \frac{R_o}{s \cdot R_o \cdot C_o + 1} \quad (102)$$

Analisando a equação (102) é necessário encontrar a relação entre as correntes i_{RC} e as correntes médias nos indutores.

Através do balanço de potências é possível escrever:

$$I_o \cdot V_o = i_{AC1_ef} \cdot v_{AC1_ef} \cdot \eta + i_{AC2_ef} \cdot v_{AC2_ef} \cdot \eta \quad (103)$$

As relações entre as correntes eficazes de entrada dos conversores e as correntes médias nos indutores acoplados são dadas por:

$$i_{AC1_ef} = \frac{\pi \cdot iL_{C1}}{2 \cdot \sqrt{2}} \quad (104)$$

$$i_{AC2_ef} = \frac{\pi \cdot iL_{C2}}{2 \cdot \sqrt{2}} \quad (105)$$

A relação entre as tensões eficazes e de pico das entradas dos conversores são dadas por:

$$v_{AC1_ef} = \frac{V_{P1}}{\sqrt{2}} \quad (106)$$

$$v_{AC2_ef} = \frac{V_{P2}}{\sqrt{2}} \quad (107)$$

Como o modelo é feito em termos dos valores médios da corrente na saída então a corrente de carga I_o é a soma das correntes i_{RC1} e i_{RC2} , uma vez que a corrente média no

capacitor é zero. Substituindo as equações (104), (105), (106), (107) e I_o na equação (103), tem-se:

$$(i_{RC1} + i_{RC2}) \cdot V_o = \frac{\pi \cdot iL_{C1}}{2 \cdot \sqrt{2}} \cdot \frac{V_{P1}}{\sqrt{2}} \cdot \eta + \frac{\pi \cdot iL_{C2}}{2 \cdot \sqrt{2}} \cdot \frac{V_{P2}}{\sqrt{2}} \cdot \eta \quad (108)$$

Mas através das equações (12) e (13), pode-se escrever:

$$V_{P1} \cong 1,15 \cdot V_{P2} \quad (109)$$

Substituindo a equação (109) na equação (108), tem-se:

$$i_{RC1} + i_{RC2} = (1,15 \cdot iL_{C1} + iL_{C2}) \frac{\pi \cdot V_{P2} \cdot \eta}{4 \cdot V_o} \quad (110)$$

Substituindo a equação (110) na equação (102), tem-se:

$$\frac{V_o(s)}{1,15 \cdot iL_{C1}(s) + iL_{C2}(s)} = \frac{\pi \cdot V_{P2} \cdot \eta}{4 \cdot V_o} \cdot \frac{R_o}{s \cdot R_o \cdot C_o + 1} \quad (111)$$

Através da equação (111) é possível observar que não é possível isolar a variável $iL_{C1} + iL_{C2}$ e a equação tem um fator multiplicativo de 1,15 na corrente iL_{C1} . Porém, este fator multiplicativo não deve alterar significativamente o modelo da planta de tensão e somente irá alterar um pouco o ganho da mesma. Assim, a equação (111) representa o modelo de tensão do conversor que representa a tensão de saída em função do somatório das correntes médias nos primários dos indutores.

O modelo da equação (111) é validado em (DUARTE et al., 2013b).

4.4 PROJETO DOS CONTROLADORES

Os controladores de corrente adotados para este trabalho são do tipo PI em paralelo com um controlador do tipo repetitivo. O controlador PI é projetado via resposta em frequência conforme (BARBI, 2001; OGATA, 2003). E o controlador repetitivo é projetado conforme (MICHELS, 2006). O controlador de tensão utilizado também é do tipo PI e projetado na resposta em frequência.

O controlador PI é um controlador rápido que visa corrigir o sistema devido a variações rápidas na planta enquanto que o controlador repetitivo é um controlador lento visa corrigir variações em regime e que se repetem ao longo do tempo.

O projeto dos controladores de corrente dos dois retificadores é semelhante, onde se difere somente alguns ganhos e, portanto, aqui somente irá ser apresentado o projeto de um retificador.

4.4.1 PROJETO DOS CONTROLADORES DE CORRENTE PI

Para realizar o projeto primeiramente devem ser utilizados todos os modelos equivalentes que envolvem o laço de corrente e então devem ser discretizados através da transformada Z , então deve ser feita a transformada para o plano contínuo W para ser feito o projeto do controlador similar o projeto de resposta em frequência, e após encontrar o controlador no plano W então deve-se transformar o controle para o plano Z e então para equações a diferenças para ser implementado no MCU.

Os requisitos para o projeto do controlador de corrente é o mesmo especificado por (BARBI, 2001), onde a FTMA que envolve todas as plantas junto com o controlador deve possuir as seguintes características:

- A margem de fase deve estar entre 30° e 90° ;
- A inclinação na curva de ganho no cruzamento por zero dB deve ser de -20dB/década ;
- Erro estático nulo;
- A frequência de cruzamento da curva de ganho por zero dB deve ser no mínimo 4 vezes menor que a frequência de chaveamento.

A Figura 41 apresenta os blocos equivalentes ao laço de corrente. Pode ser observado na Figura 41 que foi inserido um atraso de um ciclo de amostragem Z^{-1} após o controlador de corrente. Este atraso se deve ao fato de a atualização na mudança de uma tensão de referência para a geração da razão cíclica ocorrer somente no próximo ciclo de amostragem, conforme (BUSO; MATTAVELLI, 2006).

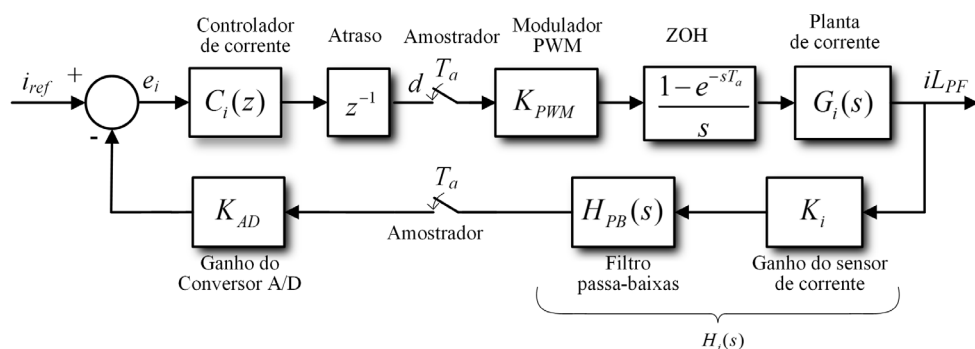


Figura 41 – Laço de Corrente
Fonte: Autoria Própria.

A Tabela 3 apresenta os parâmetros necessários para o projeto do controlador.

Tabela 3 – Parâmetros para o Sistema de Controle.

Parâmetros de Controle	Referência
$f_a = 75kHz$	Frequência de amostragem
$f_s = 75kHz$	Frequência de chaveamento
$V_o = 400V$	Tensão de saída
$R_o = 40\Omega$	Resistência da carga
$R_{PB} = 1K\Omega$	Resistência do filtro passa-baixas na leitura da corrente
$C_{PB} = 10nF$	Capacitância do filtro passa-baixas na leitura da corrente
$K_i = 0,1$	Ganho do sensor de corrente
$K_{AD} = \frac{2^{12}}{3,0}$	Ganho do conversor A/D
$K_{PWM} = 1/750$	Ganho do PWM

Fonte: Autoria Própria.

Para o projeto deve ser feita a transformada Z dos blocos da Figura 41. A função de transferência discreta de $G_i H_i(s)$ é dada por:

$$G_i H_i(z) = Z \left\{ \left(\frac{1 - e^{-sT_a}}{s} \right) G_i(s) H_i(s) \right\} \quad (112)$$

Incluindo o atraso de atualização do PWM na equação (112), tem-se:

$$G_i H_i'(z) = z^{-1} G_i H_i(z) \quad (113)$$

Para a realização do projeto no domínio da frequência é necessário a transformação para o plano W (OGATA, 1995):

A transformada no plano W da Função de Transferência de Malha Aberta (FTMA) de corrente sem o controlador é dada por:

$$FTMA_i(w) = K_{PWM} K_{AD} G_i H_i'(w) \quad (114)$$

Porém, como já foi descrito anteriormente o conversor possui dois modos de operação e por consequência duas plantas de corrente. E ainda cada planta de corrente depende do valor da tensão de entrada e da razão cíclica, e como a tensão de entrada e a razão cíclica variam o ganho das plantas em ambos os modos também variam. E então para projetar o controle é necessário escolher um ponto de operação do conversor e utilizar o modelo deste ponto de operação. Desta forma, pode ser feita a análise da planta no plano W no modo Boost com tensão de entrada de 1V e no modo Buck com tensão de entrada de 537V.

Utilizando como tensão de entrada de 1V, tensão de pico de 537V, $D=0,99$ e o modelo da planta de corrente para o modo Boost dado na equação (74), encontra-se o modelo no plano \mathbf{W} como sendo:

$$FTMA_i(w) = \frac{0,614w^4 + 2,4 \cdot 10^5 w^3 - 1,13 \cdot 10^{11} w^2 + 9,54 \cdot 10^{15} w + 1,64 \cdot 10^{17}}{w^4 + 2,37 \cdot 10^5 w^3 + 1,31 \cdot 10^{10} w^2 + 1,13 \cdot 10^{11} w + 2,81 \cdot 10^{11}} \quad (115)$$

Analisando a função da equação (115), este sistema possui quatro zeros e quatro pólos que estão localizados em:

$$\begin{aligned} Z_1 &= -6,9147 \times 10^5 & P_1 &= -1,50 \times 10^5 \\ Z_2 &= -17,22 & P_2 &= -0,8741 \times 10^5 \\ Z_3 &= 1,50 \times 10^5 & P_3 &= -4,31 + 1,69i \\ Z_4 &= 1,49 \times 10^5 & P_4 &= -4,31 - 1,69i \end{aligned} \quad (116)$$

Pode-se observar que o FTMA possui dois zeros no semi-plano direito do eixo imaginário e, desta forma, o sistema possui fase não-mínima, o que pode levar o sistema a instabilidade em malha fechada. Também pode-se observar que a FTMA possui um par de pólos complexos conjugados.

A Figura 42 apresenta o diagrama de bode da FTMA dada na equação (115).

A Figura 43 apresenta o lugar das raízes do laço de corrente considerando o controlador um ganho proporcional. Pode-se observar na Figura 43 que dois pólos rapidamente tendem para o semi-plano direito tornando o sistema instável. Um ganho proporcional acima de 0,086 torna o sistema instável.

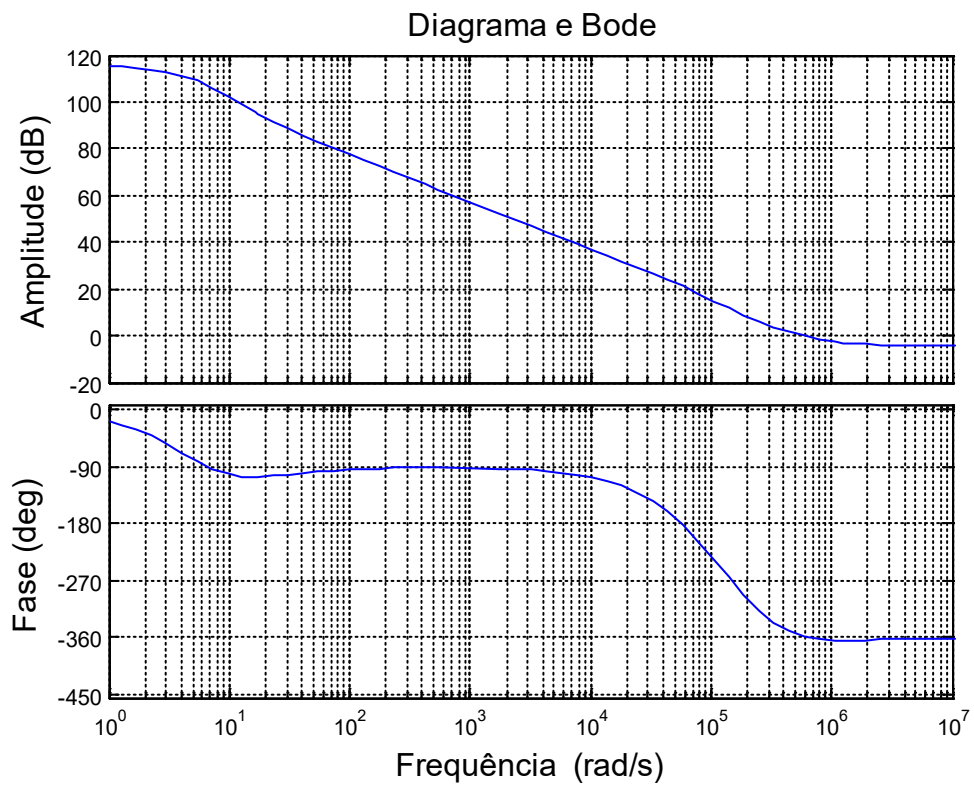


Figura 42 – Diagrama de Bode da FTMA de Corrente Modo Boost sem o Controlador
Fonte: Autoria Própria.

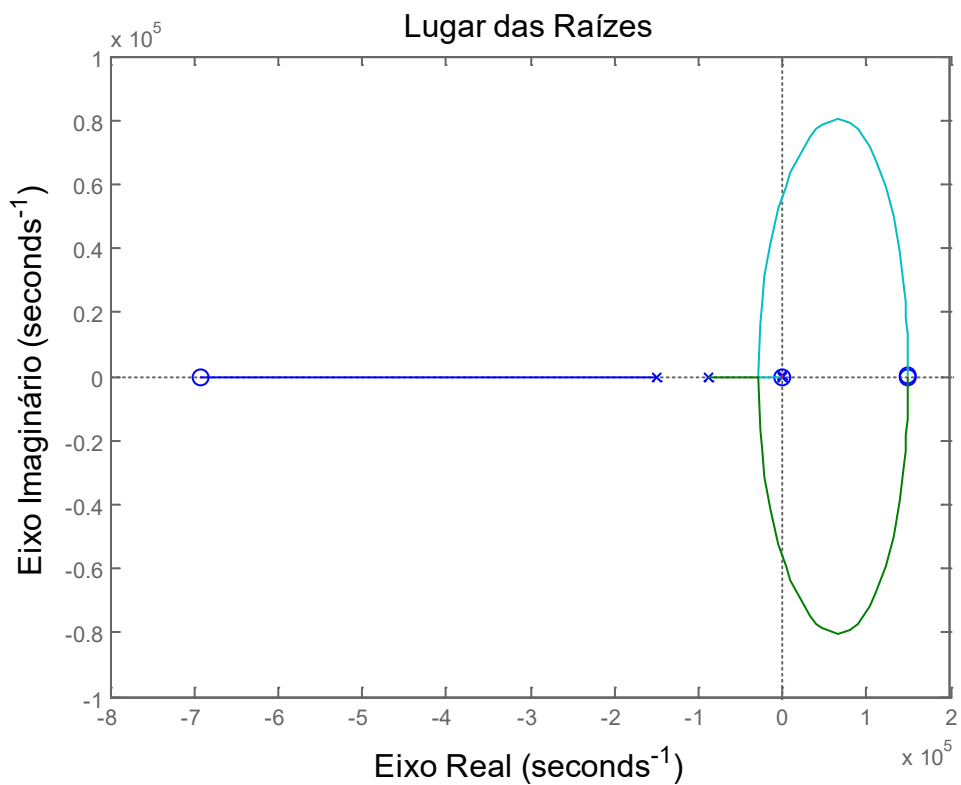


Figura 43 – Lugar das Raízes do Laço de Corrente no Modo Boost
Fonte: Autoria Própria.

Outra análise do sistema é realizada no ponto de operação de tensão de entrada de 537V, tensão de pico de 537V, $D = 0,37$ e o modelo da planta de corrente para o modo Buck dado na equação (98), encontramos o modelo no plano W como sendo:

$$FTMA_i(w) = \frac{5,4654w^4 + 7,9 \cdot 10^5 w^3 - 1,31 \cdot 10^{11} w^2 + 1,9 \cdot 10^{16} w + 4,94 \cdot 10^{17}}{w^4 + 2,37 \cdot 10^5 w^3 + 1,31 \cdot 10^{10} w^2 + 9,32 \cdot 10^{11} w + 4,52 \cdot 10^{16}} \quad (117)$$

Ao analisar a função da equação (117), este sistema possui quatro zeros e quatro pólos que estão localizados em:

$$\begin{aligned} Z_1 &= -1,5529 \times 10^5 & P_1 &= -1,50 \times 10^5 \\ Z_2 &= -25,8649 & P_2 &= -0,8741 \times 10^5 \\ Z_3 &= 1,50 \times 10^5 + 9,044 \times 10^{-4} i & P_3 &= -4,31 + 1,86 \times 10^3 i \\ Z_4 &= 1,50 \times 10^5 - 9,044 \times 10^{-4} i & P_4 &= -4,31 - 1,86 \times 10^3 i \end{aligned} \quad (118)$$

Novamente, para este outro ponto de operação pode-se observar que o FTMA possui um par de zeros complexos conjugados no semi-plano direito do eixo imaginário, e desta forma é um sistema de fase não-mínima, o que pode levar o sistema a instabilidade em malha fechada. Também pode-se observar que a FTMA possui um par de pólos complexos conjugados.

A Figura 44 apresenta o diagrama de bode para sistema da equação (117).

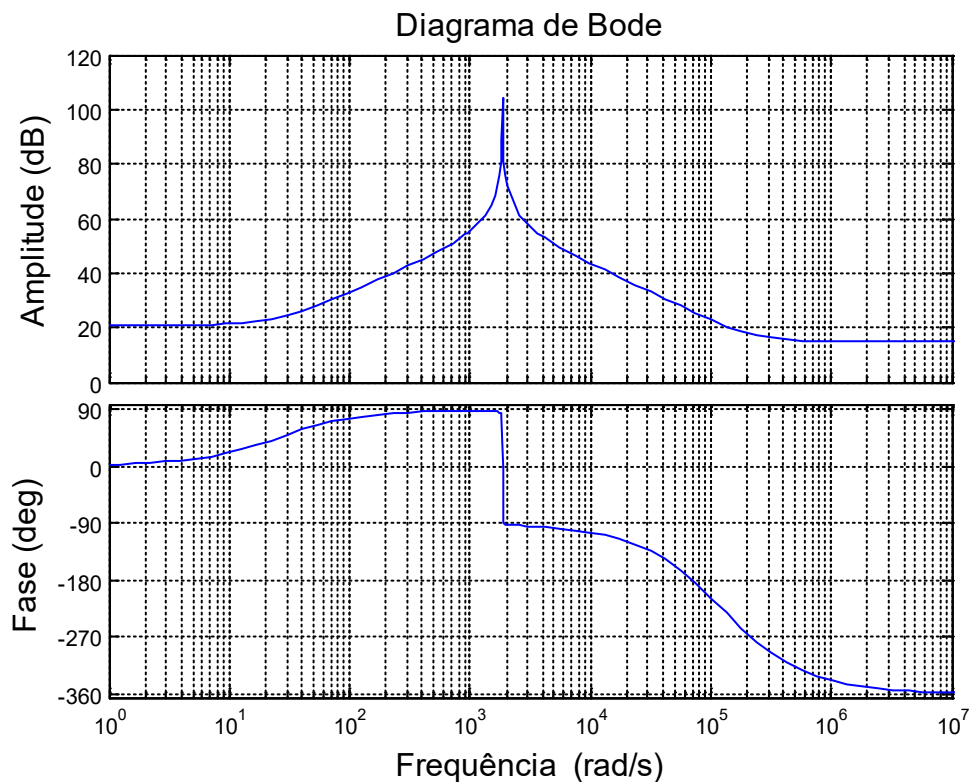


Figura 44 - Diagrama de Bode da FTMA de Corrente Modo Buck sem o Controlador
Fonte: Autoria Própria.

A Figura 45 apresenta o lugar das raízes do laço de corrente considerando o controlador um ganho proporcional. Pode-se observar na Figura 45 que dois pólos rapidamente vão para o semi-plano direito tornando o sistema instável. Um ganho proporcional acima de 0,051 torna o sistema instável.

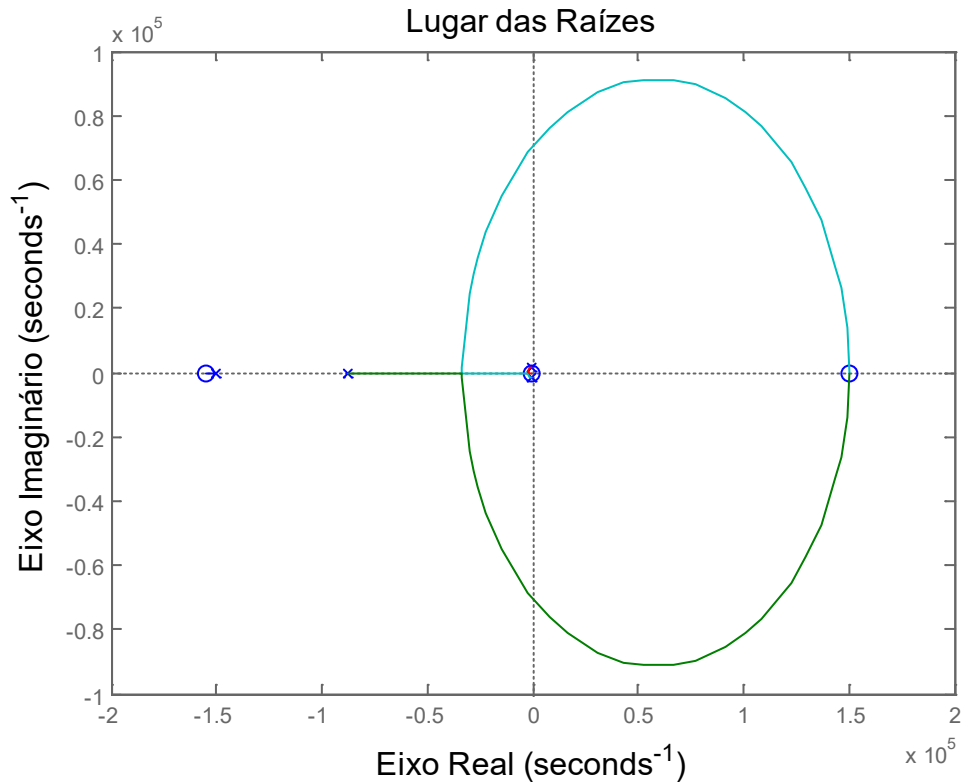


Figura 45 - Lugar das Raízes do Laço de Corrente no Modo Buck
Fonte: Autoria Própria.

Analisando os dois pontos de operação, percebe-se que quando o conversor utiliza 1V como tensão de entrada, o ganho em altas frequências é menor do que quando a tensão está em 537V, então, para garantir uma frequência de cruzamento mínima em toda faixa de operação é utilizando o ponto de operação de 1V para fazer o projeto do controlador.

O controlador a ser utilizado é do tipo proporcional-integral PI, e o mesmo possui a seguinte função de transferência no plano \mathbf{W} :

$$C_i(w) = K_p \cdot \frac{(w + \omega_{z1})}{w} \quad (119)$$

O controlador possui um pólo na origem, um zero em ω_{z1} e um ganho proporcional K_p .

A frequência de cruzamento por zero dB da FTMA deve ser pelo menos uma década abaixo da frequência de chaveamento, assim a frequência de cruzamento adotada é

$f_c = 5,0kHz$. A frequência do zero do controlador deve ser colocada uma década abaixo da frequência de cruzamento, ou seja, $\omega_{z1} = 750Hz$ ou $\omega_{z1} = 4.712rad/s$. Assim utilizando a equação do modelo no ponto de operação de 1V apresentada em (115) com o controlador com o zero definido acima e com ganho proporcional igual a 1, tem-se a seguinte função de transferência:

$$FTMA_i(w) = \frac{0,614w^5 + 2,4 \cdot 10^5 w^4 - 1,13 \cdot 10^{11} w^3 + 9,19 \cdot 10^{15} w^2 + 3,0 \cdot 10^{19} w - 5,1 \cdot 10^{20}}{w^5 + 2,37 \cdot 10^5 w^4 + 1,31 \cdot 10^{10} w^3 + 1,13 \cdot 10^{11} w^2 + 2,81 \cdot 10^{11} w} \quad (120)$$

A Figura 46 apresenta o digrama de bode da função de transferência dada na equação (120).

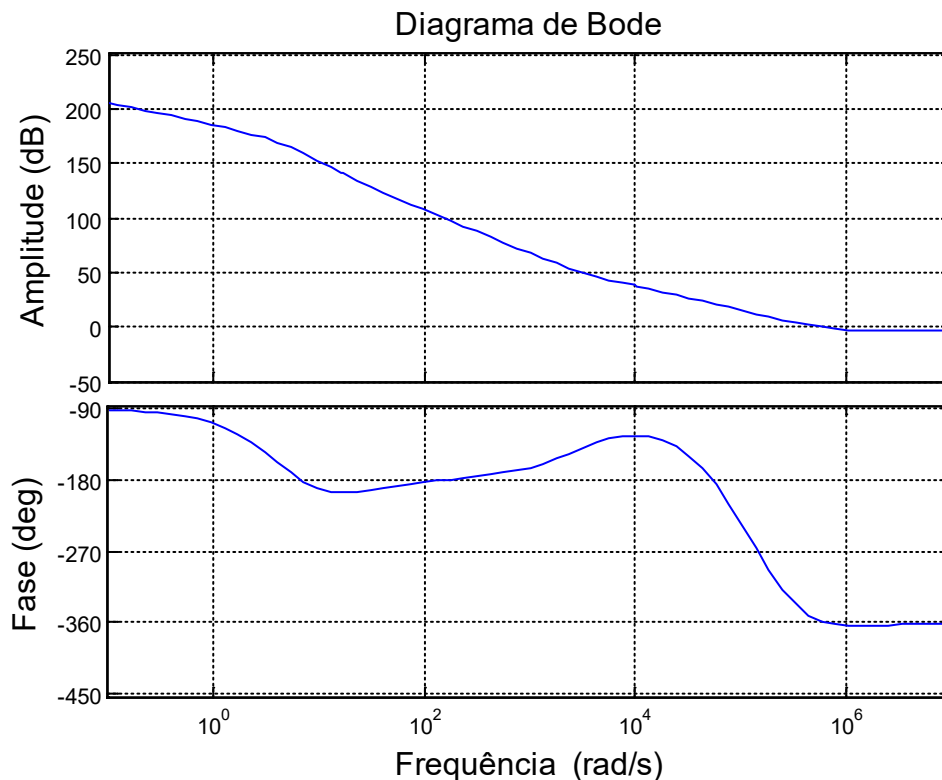


Figura 46 – Diagrama de Bode FTMA com Ganho Proporcional Unitário
Fonte: Autoria Própria.

Através do software que gerou a diagrama de Bode da Figura 46, pode-se observar que o ganho da FTMA na frequência de cruzamento por zero dB desejada, 5kHz, é de 27dB, desta forma é possível encontrar o ganho proporcional do controlador que faça com que a FTMA cruze por zero dB em 5kHz. Assim, o ganho proporcional do controlador pode ser calculado como sendo:

$$K_p = 10^{-27/20} \quad \text{ou} \quad K_p = 0,04467 \quad (121)$$

Tendo encontrado o valor do ganho proporcional do controlador, é possível definir o controlador no plano W como sendo:

$$C_i(w) = 0,04467 \cdot \frac{(w + 4712)}{w} \quad (122)$$

Com o controlador projetado, é possível mostrar o diagrama de bode da FTMA do laço de corrente. A Figura 47 apresenta o diagrama de bode da FTMA do laço de corrente.

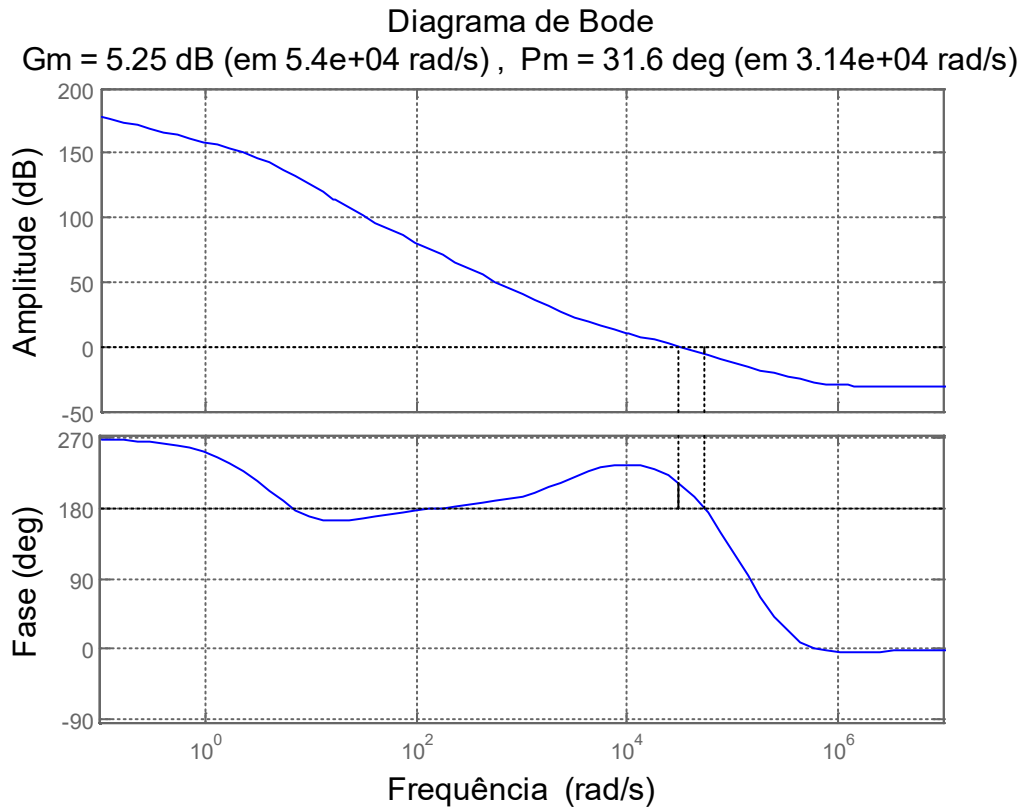


Figura 47 - Diagrama de Bode FTMA com o Controlador Projetado
Fonte: Autoria Própria.

Ao analisar o digrama de bode apresentado na Figura 47 pode se perceber que a curva de ganho cruza a linha de zero dB em 5kHz, conforme o esperado. O diagrama de bode também nos mostra que o sistema possui uma margem de ganho de 5,25dB e uma margem de fase de 31,6°.

É possível fazer a transferência do controlador apresentado na equação (122) para o plano Z , o que nos resulta em:

$$C_i(z) = \frac{0,045537z - 0,043668}{z - 1} \quad (123)$$

A entrada do controlador é o erro e a saída do controlador é ação de controle, desta forma podemos reescrever a equação (123) como sendo:

$$\frac{c_{ui}(z)}{e_i(z)} = \frac{0,045537z - 0,043668}{z - 1} \quad (124)$$

Através de uma manipulação matemática na equação (124), tem-se:

$$c_{ui}(z) = 0,045537 \cdot e_i(z) - 0,043668 \cdot z^{-1} \cdot e_i(z) + c_{ui}(z) \cdot z^{-1} \quad (125)$$

Fazendo a anti-transformada Z da equação (125), podemos escrever o controlador em equações a diferenças como sendo:

$$c_{ui}(k) = 0,045537 \cdot e_i(k) - 0,043668 \cdot e_i(k-1) + c_{ui}(k-1) \quad (126)$$

4.4.2 PROJETO DO CONTROLADOR DE CORRENTE REPETITIVO

O controlador repetitivo foi utilizado para melhorar as distorções harmônicas das correntes de entrada. Com o uso de controladores do tipo PI, as correntes de entrada apresentaram distorções, e o controlador repetitivo foi utilizado para melhorar estas distorções.

O controlador repetitivo consiste em um fazer criar um vetor de erro e um vetor de ação de controle ao longo de um período da rede, e esses vetores são utilizados para corrigir o erro no próximo ciclo da rede. Em outras palavras, ele utiliza o erro de um ciclo passado para corrigir o erro no ciclo atual. O controlador repetitivo atua como um integrador dos erros e os resultados são armazenados em vetores, o tamanho do vetor depende do número de pontos escolhidos para o cálculo e atualização do controlador repetitivo.

A Figura 48 apresenta um diagrama de blocos do controlador repetitivo.

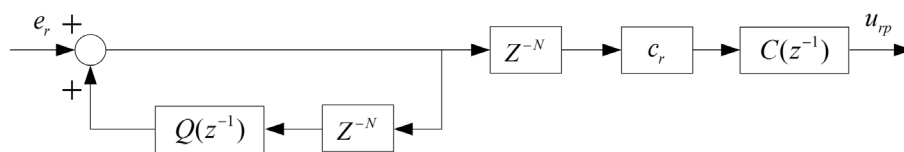


Figura 48 - Diagrama de Blocos do Controlador Repetitivo
Fonte: Adaptado de (MICHELS, 2006).

A função de transferência do controlador repetitivo é dada por:

$$\frac{u_{rp}(z^{-1})}{e_r(z^{-1})} = \frac{1}{1 - Q(z^{-1})z^{-N}} z^{-N} c_r C(z^{-1}) \quad (127)$$

Onde $Q(z^{-1})$ e $C(z^{-1})$ são filtros e c_r é um ganho. Segundo (MICHELS, 2006) o melhor filtro $C(z^{-1})$ é dado por:

$$C(z^{-1}) = z^d \quad (128)$$

Este filtro é um filtro não-causal e então z^{-N} é incluído para tornar o filtro $C(z^{-1})$ causal.

Segundo (MICHELS, 2006) o filtro $Q(z^{-1})$ é uma constante próxima a unidade ou um filtro passa-baixas com deslocamento de fase nula. O filtro $Q(z^{-1})$ escolhido é:

$$Q(z^{-1}) = 0,25z + 0,5 + 0,25z^{-1} \quad (129)$$

Também segundo (MICHELS, 2006) a constante c_r e o valor de d do filtro z^d são ajustes feitos na prática de forma que controlem adequadamente o sistema e não o tornem instável.

Assim, levando em conta as informações para o projeto do controlador repetitivo a seguinte equação a diferenças representa o controlador:

$$u_{rp}(k) = 0,01e_r(k_{at} + 2) + 0,25u_{rp}(k_{at} + 1) + 0,5u_{rp}(k_{at}) + 0,25u_{rp}(k_{at} - 1) \quad (130)$$

Onde a constante c_r escolhida foi de 0,01 e está multiplicando o erro na equação (130) e o d escolhido foi de 2. O valor k da equação equivale a posição do vetor de saída do controlador atual e k_{at} é a mesma posição do vetor, porém um ciclo atrasado. O número de pontos escolhidos para o controlador foi 1667, de forma que é feito um cálculo a cada amostragem de corrente no MCU.

4.4.3 PROJETO DO CONTROLADOR DE TENSÃO

O projeto do controlador de tensão é feito pelo método da resposta em frequência semelhante ao projeto do controlador de corrente PI. O controlador de tensão deve ser um controlador mais lento, de forma a não interferir na dinâmica de controle de corrente, é comum se utilizar uma frequência de cruzamento por zero dB da FTMA de tensão uma década abaixo da frequência da rede retificada, afim de não corrigir uma possível ondulação na tensão de saída devido ao 120Hz. Deste modo a frequência de cruzamento por zero dB escolhida foi de 12Hz.

É necessário encontrar o ganho equivalente das malhas de corrente que para ser utilizado na malha de tensão. A função de transferência de malha fechada da malha de corrente é dada por:

$$FTMF_c = \frac{MD}{1 + MD \cdot K_{AD} \cdot K_v} \quad (131)$$

Onde: MD são os ganhos da malha direta de corrente. Mas como $MD \cdot K_{AD} \cdot K_v \gg 1$ a equação (131) pode ser reescrita como:

$$FTMF_c = \frac{1}{K_{AD} \cdot K_v} \quad (132)$$

A equação (132) mostra que o ganho equivalente da malha de corrente é o inverso da malha de realimentação. A Figura 49 apresenta o laço de corrente com os ganhos equivalentes de cada bloco.

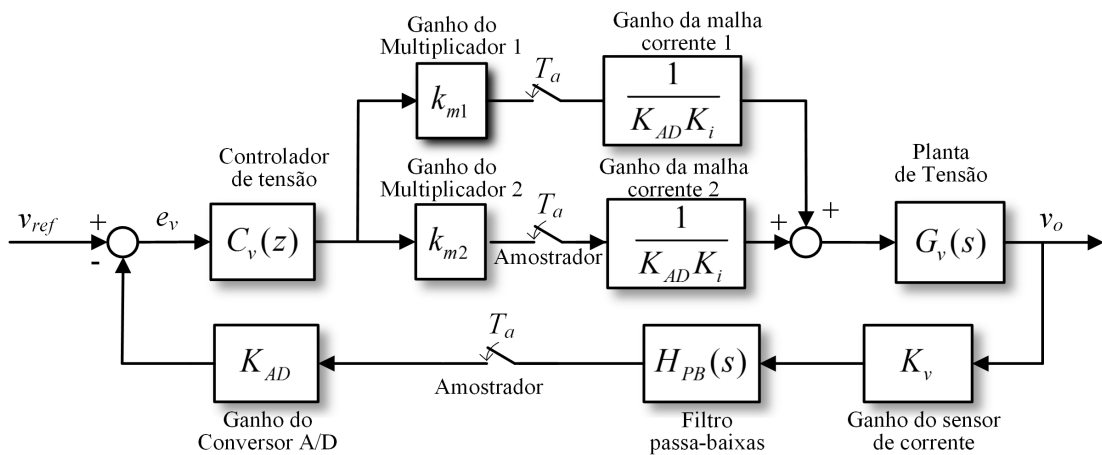


Figura 49 - Laço de Tensão
Fonte: Autoria Própria.

A Tabela 4 apresenta os parâmetros necessários para o projeto do controlador de tensão.

Tabela 4 – Parâmetros para o Sistema de Controle de Tensão.

Parâmetros de Controle	Referência
$f_a = 75kHz$	Frequência de amostragem
$f_s = 75kHz$	Frequência de chaveamento
$V_o = 400V$	Tensão de saída
$R_o = 40\Omega$	Resistência da carga
$C_o = 2,9mF$	Capacitância de saída
$K_{m1} = 2000 \cdot 2 / \pi$	Modelo do multiplicador 1
$K_{m2} = 1793,13 \cdot 2 / \pi$	Modelo do multiplicador 2
$K_i = 0,1$	Ganho do sensor de corrente
$K_v = 0,0061$	Ganho do sensor de tensão
$K_{AD} = 2^{12} / 3,0$	Ganho do conversor A/D
$V_{P2} = 468,6V$	Tensão de pico de entrada do conversor 2

Fonte: Autoria Própria.

Utilizando os dados da tabela e os modelos dos blocos do laço de tensão apresentado na Figura 49, devemos fazer a transformada \mathbf{Z} do FTMA sem o controlador de tensão, assim tem-se:

$$T_v(z) = Z \left\{ (k_{m1} + k_{m2}) \frac{1}{K_{AD} K_i} \cdot G_v(s) \cdot K_v \cdot K_{AD} \right\} \quad (133)$$

Fazendo a transformada \mathbf{Z} da equação (133), tem-se:

$$T_v(z) = \frac{0,31155z + 0,31155}{z - 0,9999} \quad (134)$$

Fazendo a transformada \mathbf{W} da equação (134), tem-se:

$$T_v(w) = \frac{46734,9585}{w + 8,6207} \quad (135)$$

O controlador de tensão a ser utilizado é do tipo proporcional-integral PI, e o mesmo possui a seguinte função de transferência no plano \mathbf{W} :

$$C_v(w) = K_p \cdot \frac{(w + \omega_{z1})}{w} \quad (136)$$

O zero do controlador de tensão será alocado em torno de 8Hz e considerando o ganho proporcional igual a 1 podemos analisar a FTMA_v e seu diagrama de bode. A FTMA_v no plano \mathbf{W} com o controlador descrito acima é dado por:

$$FTMA_v(w) = \frac{46734,95w + 2349155,23}{w^2 + 8,6207w} \quad (137)$$

O diagrama de bode da função (137) é apresentado na Figura 50.

Através do digrama de bode, podemos determinar que o ganho da FTMA na frequência de cruzamento desejada é de 57,38dB, desta forma, o ganho proporcional do controlador de tensão é dado por:

$$K_p = 10^{-57,38/20} \quad \text{ou} \quad K_p = 0,001352 \quad (138)$$

Com o valor encontrado ganho proporcional do controlador, é possível definir o controlador de tensão no plano \mathbf{W} como sendo:

$$C_v(w) = 0,001352 \cdot \frac{(w + 50,26)}{w} \quad (139)$$

A Figura 51 apresenta o diagrama de Bode da FTMA com o controlador projetado. Conforme pode ser determinado no digrama de bode da Figura 51 a frequência de cruzamento por zero dB está em 12Hz e a margem de ganho é infinita e a margem de fase é de 62,8°.

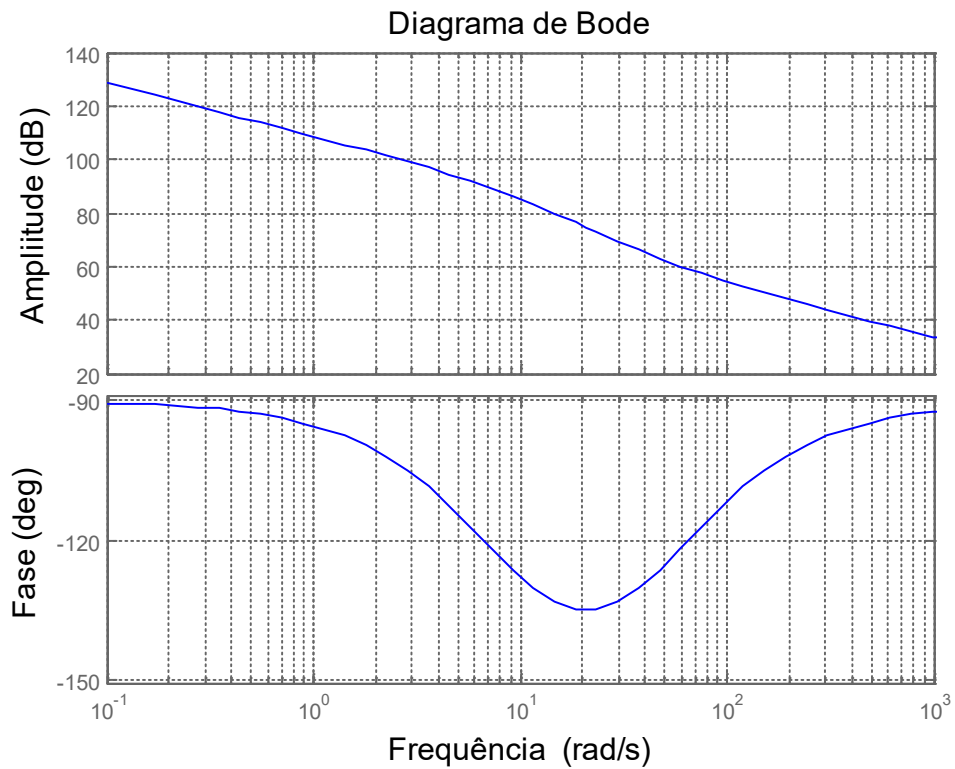


Figura 50 - Diagrama de Bode FTMA com Ganho Proporcional Unitário de Tensão
Fonte: Autoria Própria.

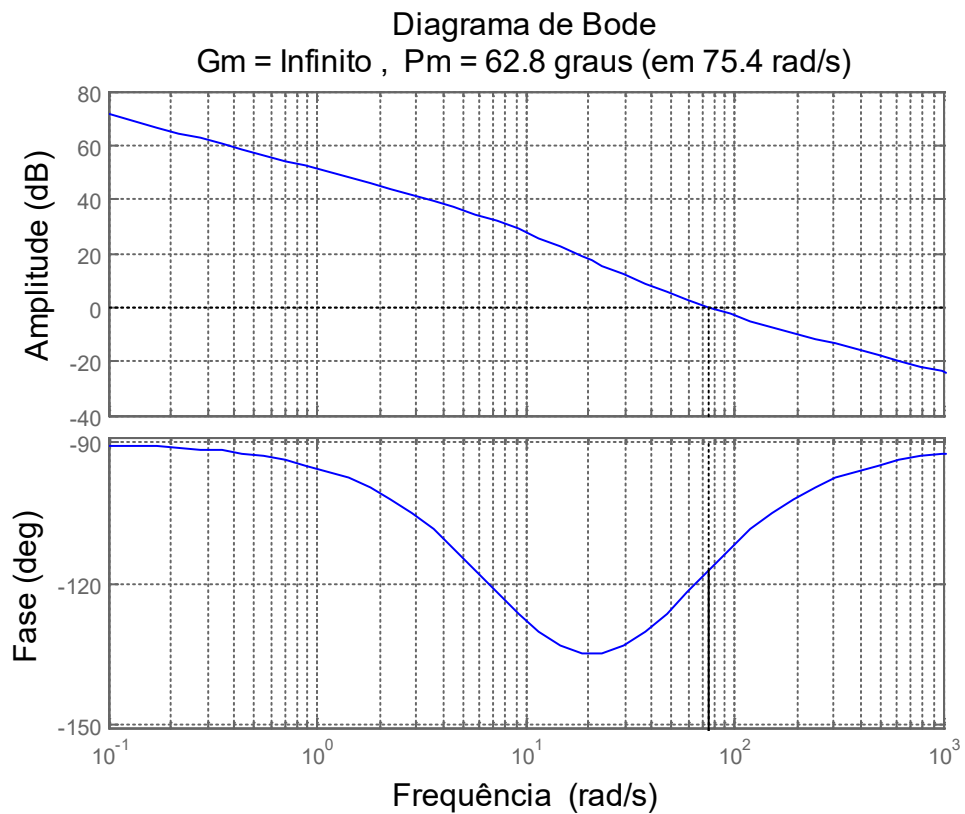


Figura 51 - Diagrama de Bode FTMA com o Controlador de Tensão Projetado
Fonte: Autoria Própria.

Fazendo a transformada Z do controlador projetado da equação (139), tem-se:

$$C_v(z) = \frac{0,0013516z - 0,0013507}{z - 1} \quad (140)$$

A entrada do controlador é o erro e a saída do controlador é ação de controle, desta forma podemos reescrever a equação (140) como sendo:

$$\frac{c_{uv}(z)}{e_v(z)} = \frac{0,0013516z - 0,0013507}{z - 1} \quad (141)$$

Fazendo uma manipulação matemática na equação (141), tem-se:

$$c_{uv}(z) = 0,0013516 \cdot e_v(z) - 0,0013507 \cdot z^{-1} \cdot e_v(z) + c_{uv}(z) \cdot z^{-1} \quad (142)$$

Fazendo a anti-transformada Z da equação (142), podemos escrever o controlador de tensão em equações a diferenças como sendo:

$$c_{uv}(k) = 0,0013516 \cdot e_v(k) - 0,0013507 \cdot e_v(k-1) + c_{uv}(k-1) \quad (143)$$

4.5 CONCLUSÕES

Neste capítulo, foi apresentada a estratégia de controle utilizado. Que é o controle por valores médios instantâneos, que é composto por uma malha de controle de corrente interna mais rápida, e uma malha externa de controle de tensão mais lenta. Este tipo de controle é comumente encontrado em retificadores PFC e na maioria dos casos funciona muito bem.

No equacionamento para a determinação das plantas de corrente verificou-se que o conversor possui dois modelos, um para o modo elevador e outro para o modo abaixador, como era de se esperar, visto que o funcionamento em cada modo é distinto. Também se verificou que o modelo da planta de corrente varia com a tensão de entrada, e desta forma, é necessário escolher um ponto de operação para projetar o controle. Analisando as plantas de corrente verificou-se que elas são complexas e através da análise do lugar das raízes verificou-se que facilmente o sistema se tornou instável. Também foi encontrada a função de transferência da planta de tensão.

Com base nas plantas de corrente e de tensão encontradas, foi feito o projeto dos controladores. Os controladores de corrente de ambos os retificadores monofásicos são iguais e foram utilizados controladores do tipo PI, e devido à complexidade das plantas de corrente e sua dependência com a tensão de entrada, foi projetado um controlador repetitivo para garantir uma boa dinâmica. O controlador repetitivo foi conectado em paralelo com o controlador PI, e com esses controladores espera-se que seja o suficiente para garantir uma corrente de entrada

sem grandes distorções. O controlador de tensão projetado foi do tipo PI, não necessitando nenhum controle a mais.

Conclui-se neste capítulo que o grande desafio deste trabalho é o controle de corrente dos retificadores, devido à complexidade dos modelos. Existe uma dificuldade de se projetar controladores de corrente que possuam boa dinâmica e sejam estáveis.

5 RESULTADOS EXPERIMENTAIS

5.1 INTRODUÇÃO

Neste capítulo, serão apresentados os resultados obtidos com o protótipo que foi montado para testar o funcionamento da topologia proposta, bem como os circuitos, placas e componentes que foram utilizados para a montagem do protótipo.

Foram montados dois retificadores *Flyback Full-Bridge* e conectados suas saídas em paralelo que alimentam uma placa de capacitores e a carga. As entradas dos retificadores foram conectadas a rede via um autotransformador do tipo *Scott*. Os controles dos retificadores foram feitos digitalmente e implementados um MCU (Microcontroller Unit). Para adequação dos sinais que entram ou saem do MCU foi necessário o uso de uma placa de condicionamento de sinais. Também foram usados drivers isolados para comandar as chaves principais dos retificadores. Foi necessária uma placa de leitura das tensões da rede para fazer a sincronização dos sinais de referência dos controladores de corrente, além de uma fonte auxiliar para alimentação dos diversos circuitos.

A seguir são apresentados os circuitos e os resultados obtidos.

5.2 VISÃO GERAL DO PROTÓTIPO

O protótipo foi montado com as especificações apresentadas em 3.5.3 e foi necessário utilizar alguns circuitos e placas que serão apresentados aqui.

A Figura 52 apresenta um diagrama geral do protótipo montado, onde podem ser vistos os dois conversores idênticos conectados em paralelo. Também podem ser observados os sinais que são necessários serem lidos pelo MCU para realizar os controles. Também pode ser observado na Figura 52, que foram utilizados circuitos limitadores de tensão nos semicondutores principais para evitar a queima dos mesmos, devido a sobretensão que pode ocorrer no bloqueio dos semicondutores. Foram utilizados circuitos limitadores do tipo RCD (resistor, capacitor e diodo) para os interruptores.

Na Figura 52 são apresentados os circuitos utilizados.

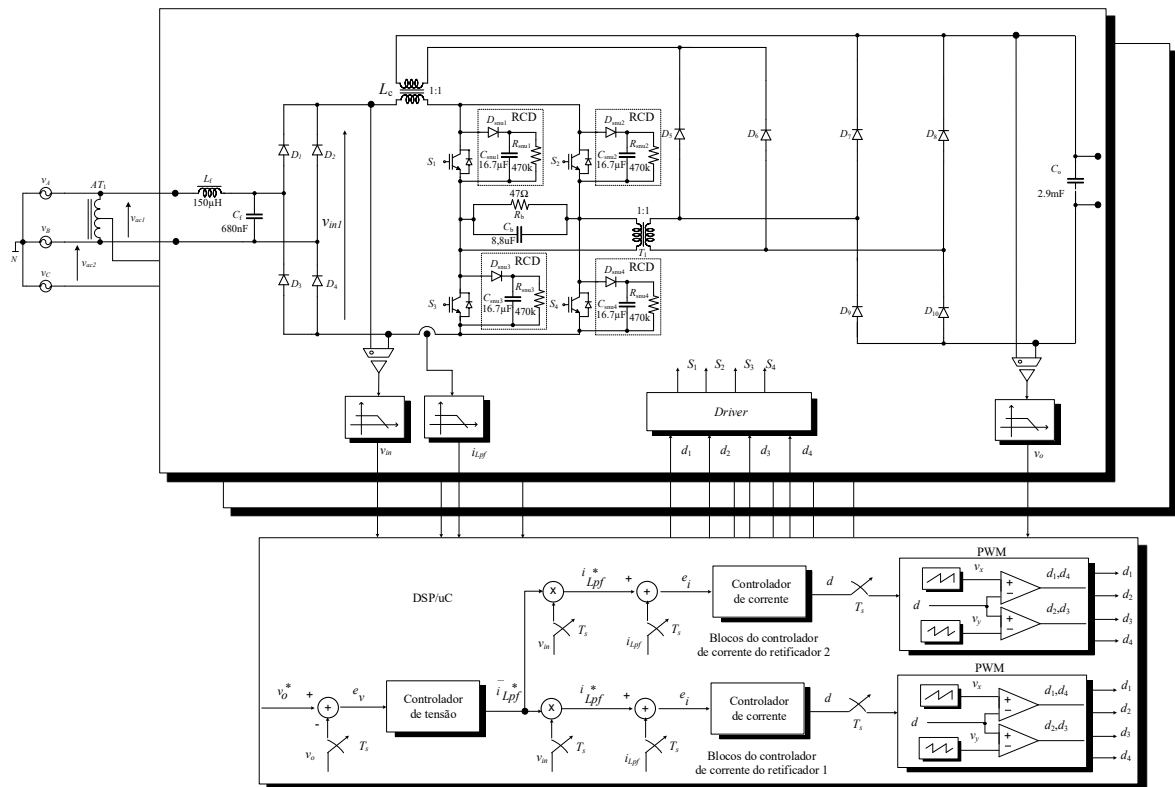


Figura 52 - Diagrama Geral do Protótipo
Fonte: Autoria Própria.

5.3 PROGRAMAÇÃO

A programação do MCU foi feita em linguagem C, utilizando o compilador **Code Composer versão 6.0.1** fornecido pelo fabricante do MCU. Foram utilizadas bibliotecas e algumas funções que o fabricante disponibiliza.

O fluxograma da programação é apresentado na Figura 53, onde pode ser observado que trata-se de um programa relativamente simples. Basicamente o programa fica em *looping* infinito aguardando a interrupção do timer que ocorre a cada período de chaveamento, quando chega a interrupção o programa irá atendê-la. Na interrupção, inicialmente é feita a leitura de todos os sinais do conversor A/D, depois disso, é testado se existe alguma falha do driver, sobrecorrente ou sobretensão. Se existir alguma falha ou sobrecorrente ou tensão, são desabilitados os PWMs, se não houver então é calculado a ação de controle de tensão e então é multiplicado pelo sinal de referência de corrente, e o resultado serve de referência para os controladores de corrente. Após calculado as ações de controle de corrente as mesmas são utilizadas na comparação do PWM.

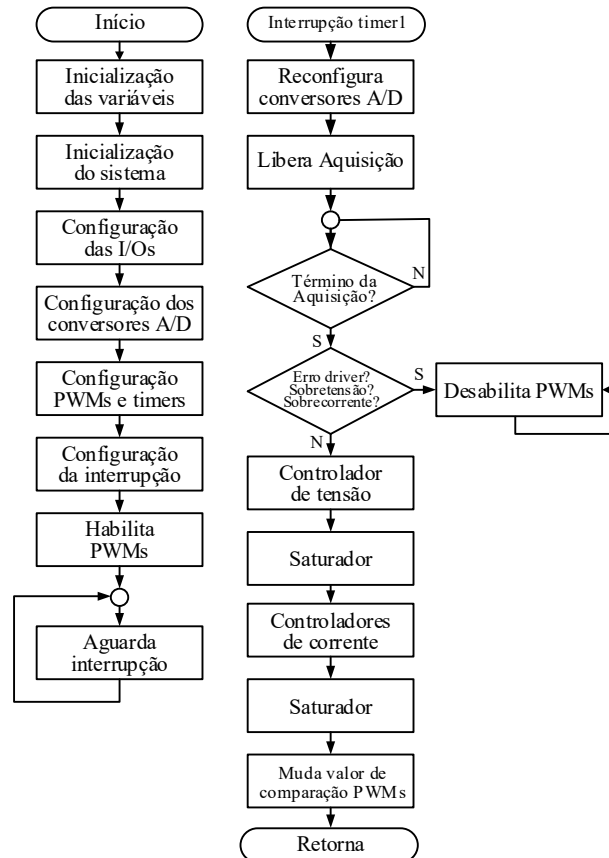


Figura 53 – Fluxograma do Programa
Fonte: Autoria Própria.

5.4 MÓDULO MCU

O módulo MCU utilizado foi o *C2000 Experimenter Kit* junto com um *Control Card* baseado no microcontrolador TMS320F28335 da família Delfino da Texas Instruments. Através deste módulo MCU é possível fazer a gravação do microcontrolador via USB usando o compilador Code Composer fornecida pela fabricante. Também está disponível todos os pinos do microcontrolador.

A Figura 54 apresenta o módulo MCU utilizado.

O microcontrolador utilizado é do tipo ponto flutuante e possui até 18 PWMs, 16 canais de conversor A/D de 12bits e multiplicação de 16x16 ou 32x32 bits via hardware, entre outras funcionalidades.

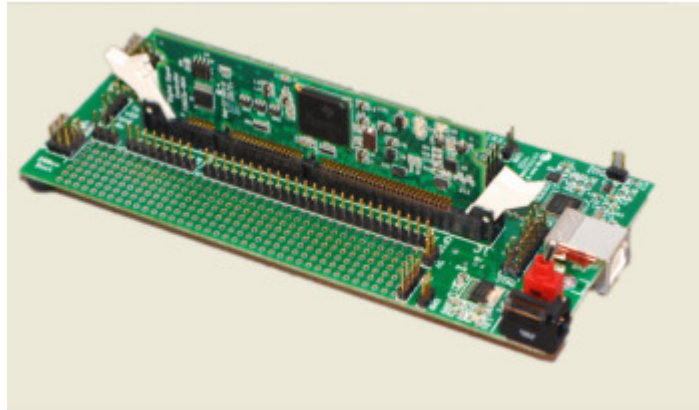


Figura 54 – Kit MCU

Fonte: Site do Fabricante www.ti.com.

5.5 CIRCUITO AMOSTRADOR DA TENSÃO DE ENTRADA

Uma placa foi montada contendo um circuito feito para amostrar as tensões de entrada dos retificadores. Estas tensões são usadas para gerar os sinais que devem ser multiplicadas pelo controlador de tensão para servir de referência para os dois controladores de corrente. Os sinais de tensão lidos poderiam ser diretamente multiplicados pelo controlador de tensão, mas neste caso, os sinais servem para sincronizar um seno interno que está previamente armazenado no microcontrolador.

A Figura 55 apresenta o circuito utilizado para amostrar a tensão de entrada dos retificadores.

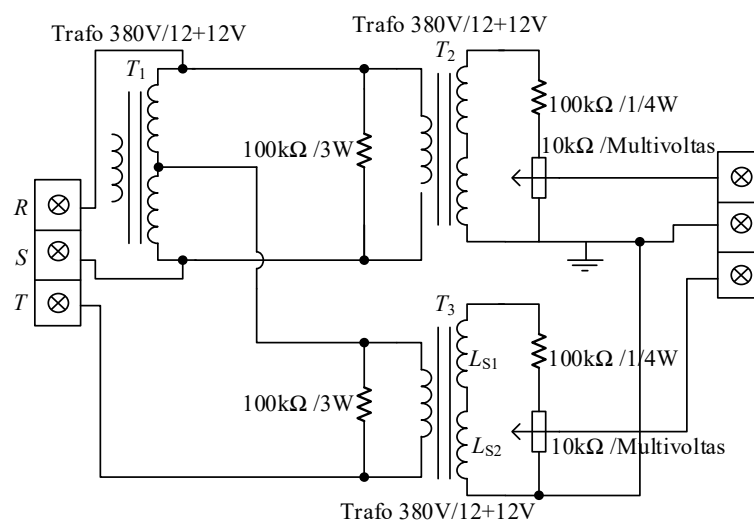


Figura 55 – Circuito Amostrador da Tensão de Entrada

Fonte: Autoria Própria.

Para fazer o circuito, foi utilizado um transformador (T1) com entrada 220V e saída de 12+12V para fazer a leitura da tensão. Neste caso, foi utilizado somente o secundário do transformador, e conseguindo assim a mesma de tensão de saída do autotransformador Scott utilizado nos circuitos de potência. Após a leitura das tensões são utilizados dois transformadores T2 e T3 para reduzir as tensões para um nível que possa ser lido pelo MCU.

5.6 DRIVERS DE MOSFET

Foram utilizados drivers isolados para comandar as chaves dos retificadores. O driver utilizado foi fabricante NHS. A Figura 56 apresenta uma imagem ilustrativa dos drivers utilizados.



Figura 56 – Driver de Mosfet Utilizado
Fonte: Foto Real do Driver

Este driver é isolado através de opto-acoplador de alta velocidade modelo HPCL316J e possui proteções contra sobrecorrente, subtensão de alimentação e de acionamento simultâneo.

5.7 PLACA DE CONDICIONAMENTO

A placa de condicionamento de sinais serve para adequar os níveis de tensão que o MCU deve ler das placas de potência e os sinais que o MCU deve fornecer para o circuito de potência.

A Figura 57 apresenta o circuito utilizado nas leituras das correntes dos primários dos indutores acoplados. É utilizado um Amplificador Operacional como *Buffer* para não interferir

na leitura da corrente que é feita pelo resistor de $100\ \Omega$. Após o Buffer existe um filtro passa-baixas para obter a média instantânea da corrente, e então são utilizados diodos *Schottky* para proteger o MCU.

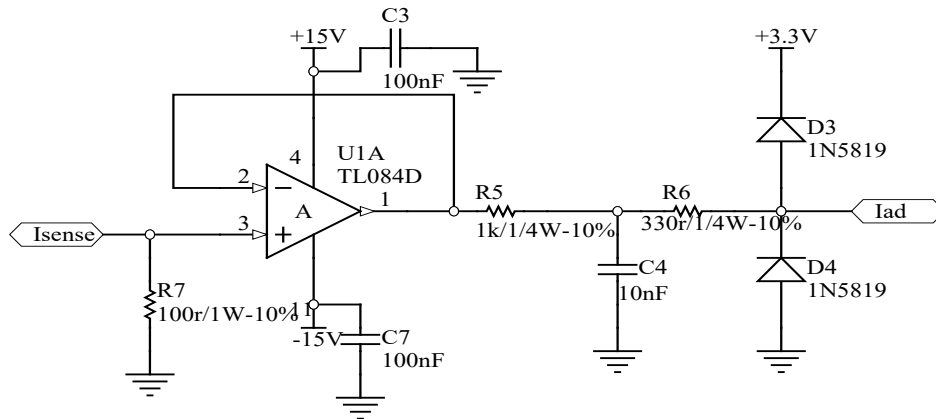


Figura 57 - Circuito de Condicionamento do Sinal da Corrente do Primário do Indutor
Fonte: Autoria Própria.

A Figura 58 apresenta o circuito de condicionamento da tensão de saída. Inicialmente é colocado um *Buffer* com a mesma função do circuito da Figura 57, então o sinal passa por um amplificador inversor com ganho unitário. Esse inversor é necessário porque o circuito após este é inversor, então serve para que o sinal a ser lido pelo MCU seja positivo. O Terceiro circuito é um filtro *anti-aliasing*, que tem como função evitar a sub amostragem do sinal a ser lido.

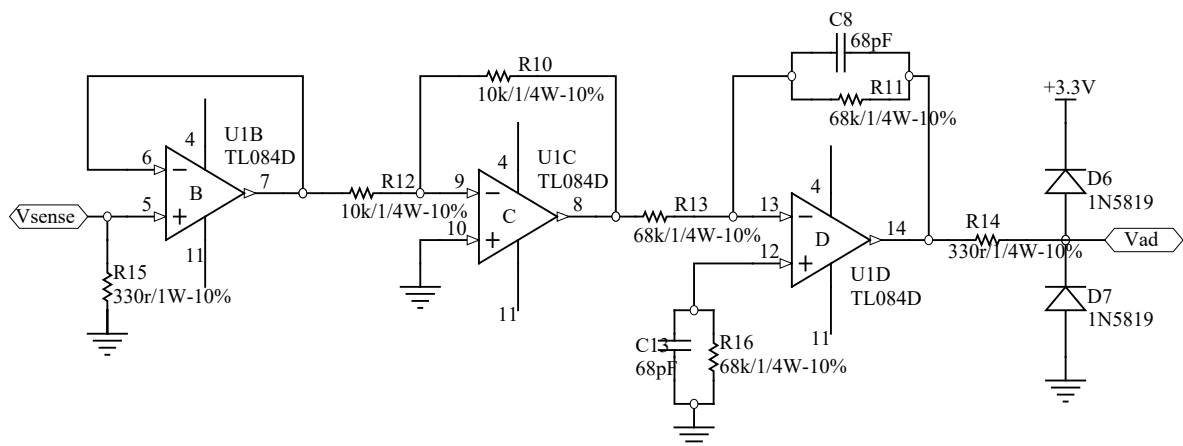


Figura 58 - Circuito de Condicionamento do Sinal da Tensão de Saída
Fonte: Autoria Própria.

A Figura 59 apresenta o circuito de condicionamento da tensão amostrada da rede. Como o sinal lido é um seno com parte positiva e negativa, é necessário tornar esse seno somente positivo, pois o conversor A/D do MCU somente lê sinais positivos. A forma que isto

é feito é através da soma de um sinal CC, ou *off-set*. Como pode ser observado na Figura 59, a leitura da tensão da rede entra em um circuito somador U2A, juntamente com um sinal CC. Após isto o sinal passa por um filtro *anti-aliasing* igual ao descrito anteriormente. O sinal CC passa através de um *Buffer* para ser lido pelo MCU também e ser retirado internamente no MCU.

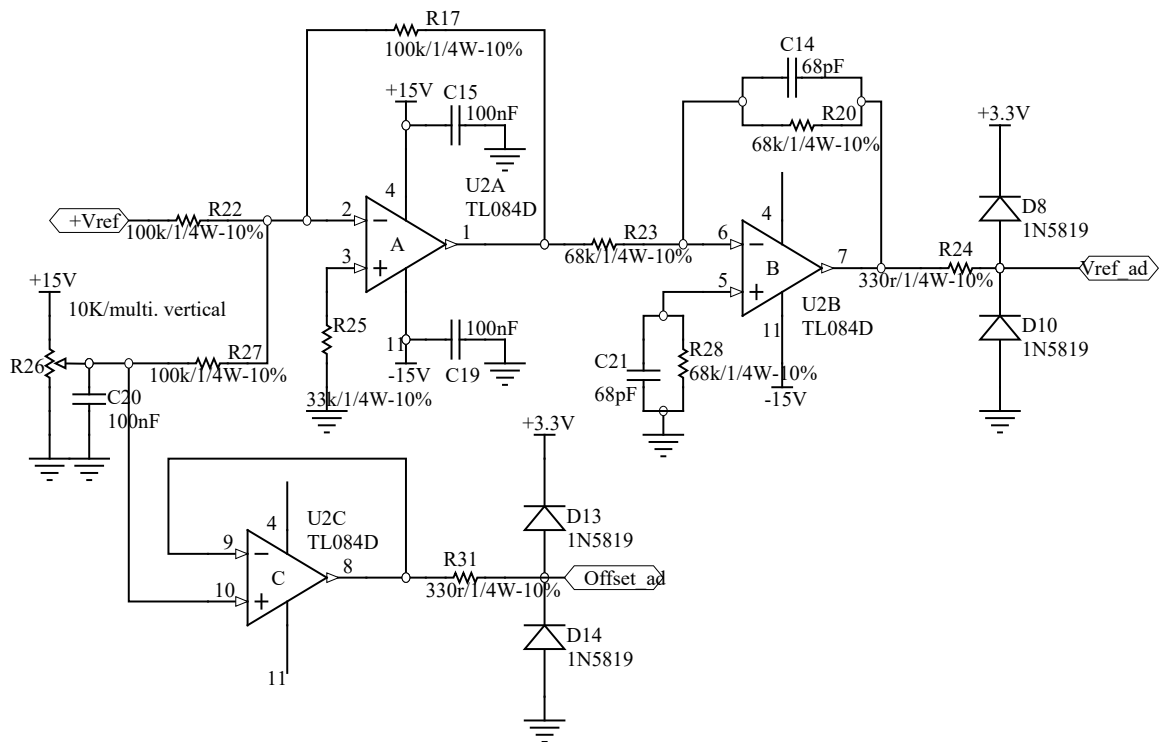


Figura 59 - Circuito de Condicionamento do Sinal da Tensão de Amostra da Rede
Fonte: Autoria Própria.

Para o acionamento das chaves é utilizado um *driver* como foi descrito anteriormente, porém este driver opera com níveis de tensão de 15V e a saída do MCU é de 3,3V então é utilizado um circuito para adequar estas tensões. Este circuito foi feito utilizando um circuito integrado que é uma porta lógica do tipo AND que possui sua saída com coletor aberto, o circuito é o SN7541. A Figura 60 apresenta do circuito com a porta lógica AND utilizado como condicionamento do sinal de comando das chaves.

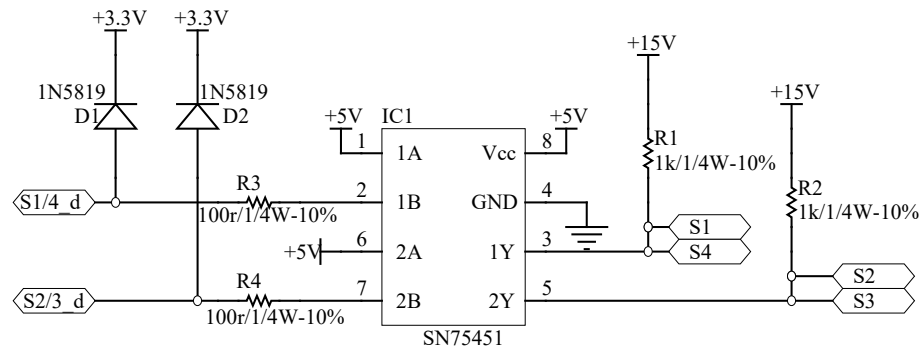


Figura 60 - Circuito de Condicionamento do Sinal de Comando das Chaves
Fonte: Autorial Própria.

5.8 PROTÓTIPO MONTADO

A Figura 61 apresenta a foto do protótipo montado.

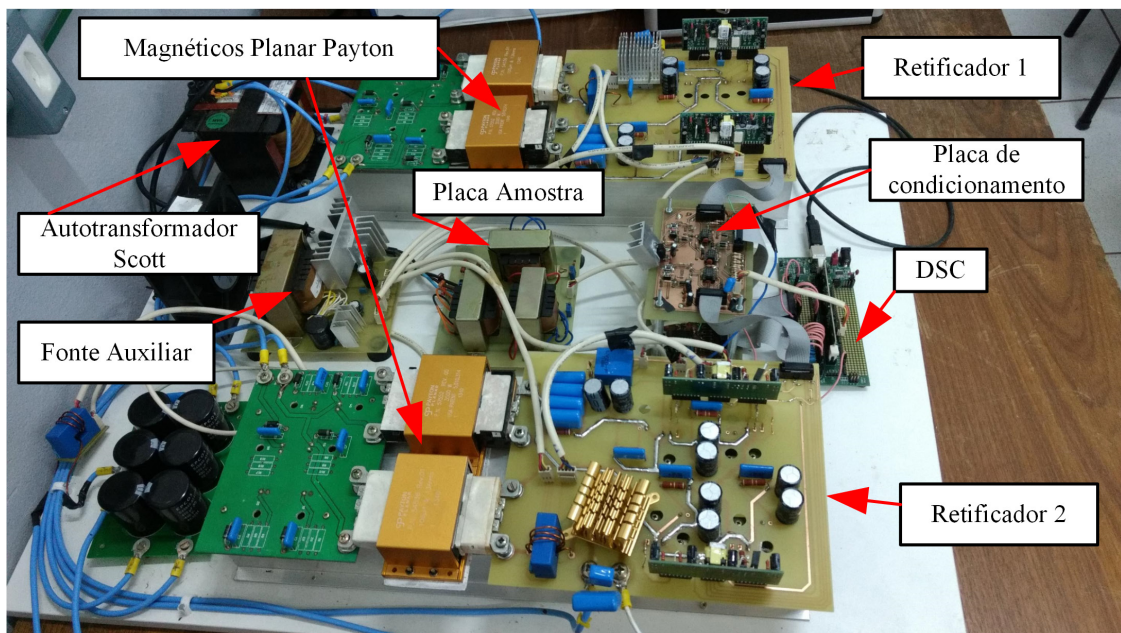


Figura 61 – Foto do Protótipo Montado
Fonte: Autorial Própria.

Através da foto do protótipo pode ser observado os dois retificadores montados em placas separadas, o KIT MCU, a placa de amostra da tensão de entrada, a fonte auxiliar e o autotransformador Scott. Pode ser observado que os transformadores de indutores são do tipo planar da marca Payton. É de interesse se utilizar magnéticos do tipo planar para este conversor devido ao fato de os mesmos possuírem indutâncias de dispersão desprezíveis. Esta topologia de conversor com entrada em corrente, não possui um caminho natural para descarregar a energia de dispersão nos magnéticos, sendo que a mesma é toda dissipada nos

circuitos de *Snubber*. Desta forma se a indutância de dispersão for elevada, pode comprometer muito o rendimento do conversor devido a elevada energia dissipada nos circuitos de *Snubber*.

A Tabela 5 apresenta os principais componentes utilizados nos circuitos de potência.

Tabela 5 – Componentes Utilizados nos Circuitos de Potência.

Componentes	Descrição
S_1, S_2, S_3 e S_4	Mosfets IPW65R019C7
$D_1 - D_6$	Diodos Silicon Carbide SCS220KGC
$D_{ret1} - D_{ret4}$	Ponte de Diodos KBPC5010
C_o	Capacitores Eletrolítico 6x470 μ F/450V
AT_1	Autotransformador com Ponto Médio 750VA/380V
L_C	Indutor Acoplado Planar (Payton) $L = 100\mu H$, L1000DC – 16 – 15, 16 voltas 1:1
T_1	Transformador Planar (Payton) T1000AC – 10 – 10, 16 voltas 1:1
L_f	Indutância da Rede $\approx 100\mu H$
C_f	Capacitor de Cerâmica de 680nF/450V
$D_{snu1} - D_{snu4}$	Diodos HF16tb120
$D_{snu_D1} - D_{snu_D6}$	Diodo MUR4100
$C_{snu_d1} - C_{snu_d6}$	Capacitor Polipropileno 1,2nF/1,6KV
$C_{snu1} - C_{snu4}$	2 Capacitores Eletrolíticos em série de 33 μ F/350V em paralelo com capacitor de polipropileno de 220nF/630V
$R_{snu1} - R_{snu4}$	Resistor de 470k Ω /3W

Fonte: Autoria Própria.

5.9 RESULTADOS EXPERIMENTAIS

Para analisar o funcionamento do conversor, o mesmo foi testado alimentando uma carga resistiva de 40,3 Ω e sua tensão nominal. As medições foram feitas utilizando um Osciloscópio da marca LeCroy modelo WaveRunner 610Zi. As correntes foram medidas com ponteiros de corrente de alta frequência da marca LeCroy. A análise de potências foi feita com o wattímetro da marca Yokogawa modelo WT1800.

As Figura 62, Figura 63 e Figura 64 apresentam as tensões e as correntes trifásicas de entrada das fases A,B e C respectivamente.

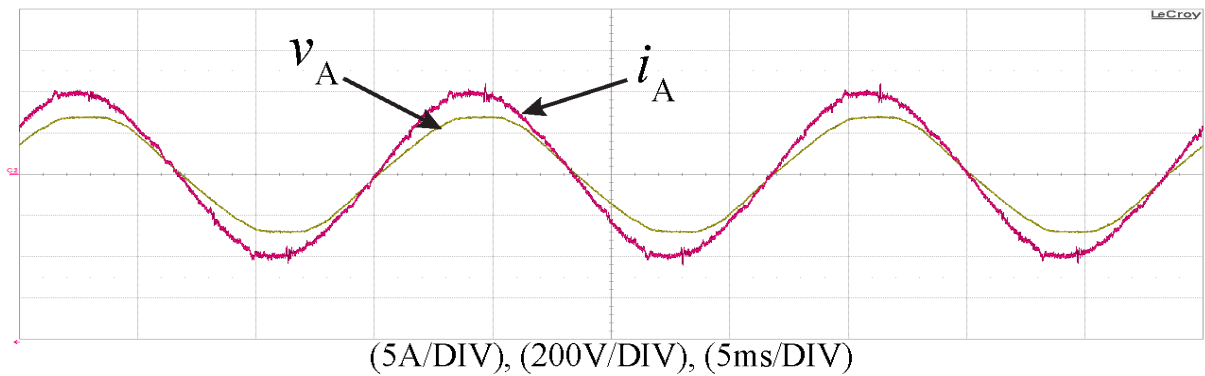


Figura 62 – Corrente e Tensão de Entrada da Fase A
Fonte: Autoria Própria.

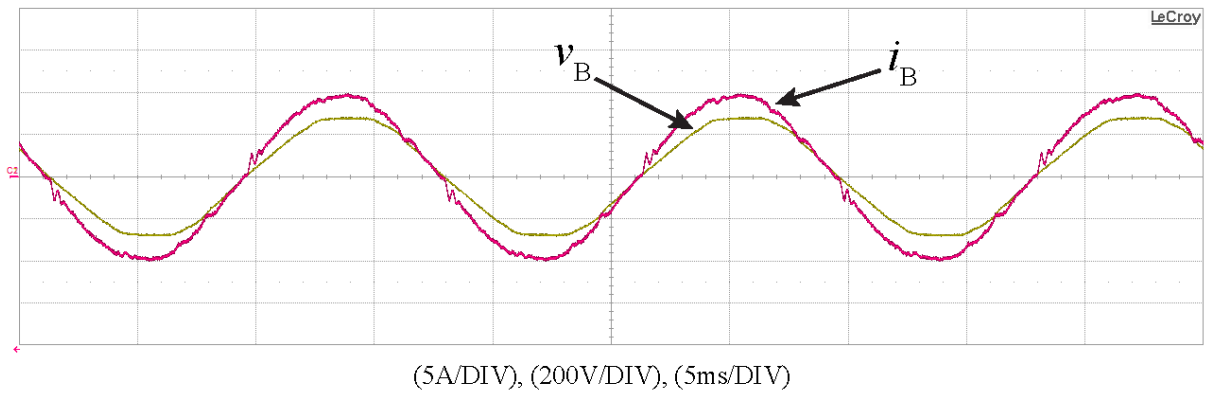


Figura 63 – Corrente e Tensão de Entrada da Fase B
Fonte: Autoria Própria.

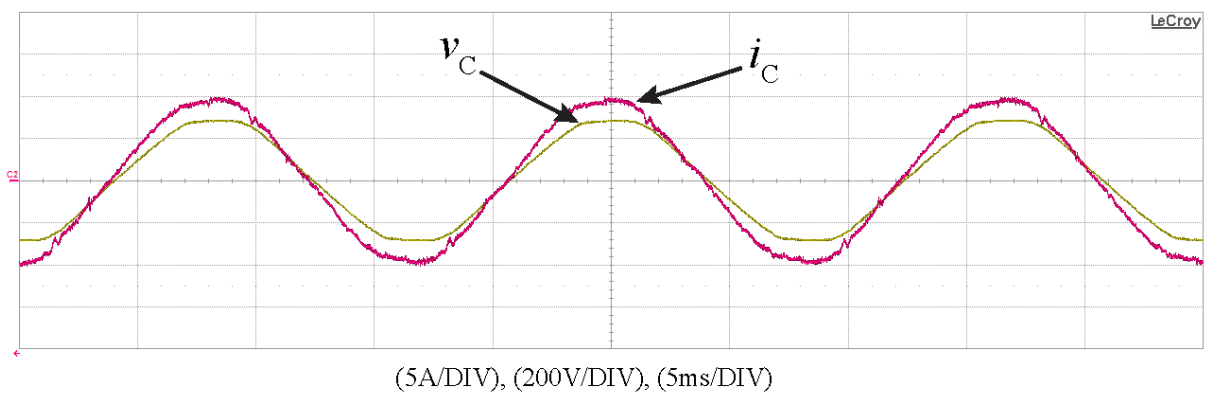


Figura 64 – Corrente e Tensão de Entrada da Fase C
Fonte: Autoria Própria.

O fator de potência medido de todas as fases foi de 0,99. A THD de corrente da fase A foi de 2,2% e a THD de corrente das fases B e C foram de 3,2%.

As Figura 65, Figura 66 e Figura 67 apresentam gráficos que comparam as harmônicas de corrente de cada fase com o limite permitido pela norma IEC61000-3-2 classe A (IEC, 2005).

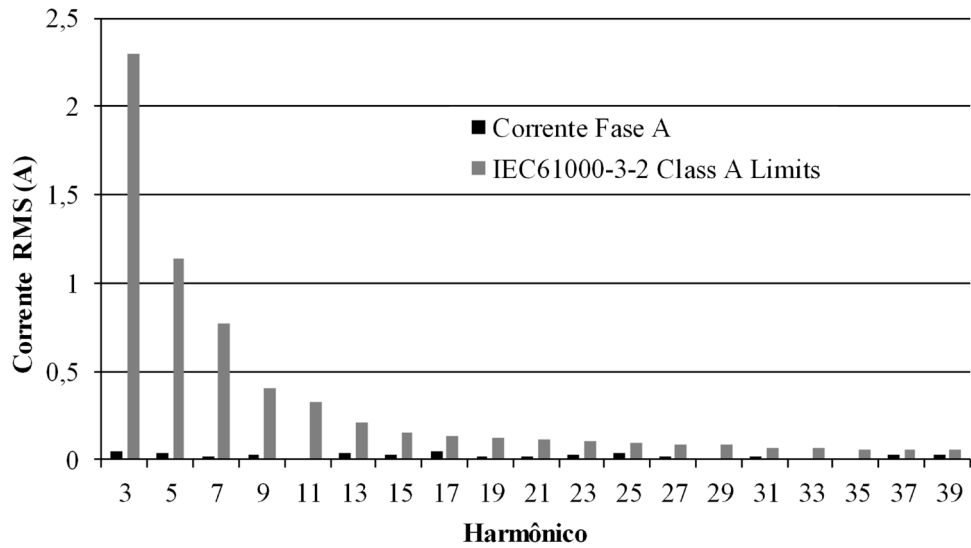


Figura 65 – Harmônicos de Corrente da Fase A Comparando com a Norma IEC61000-3-2 classe A
Fonte: Autoria Própria.

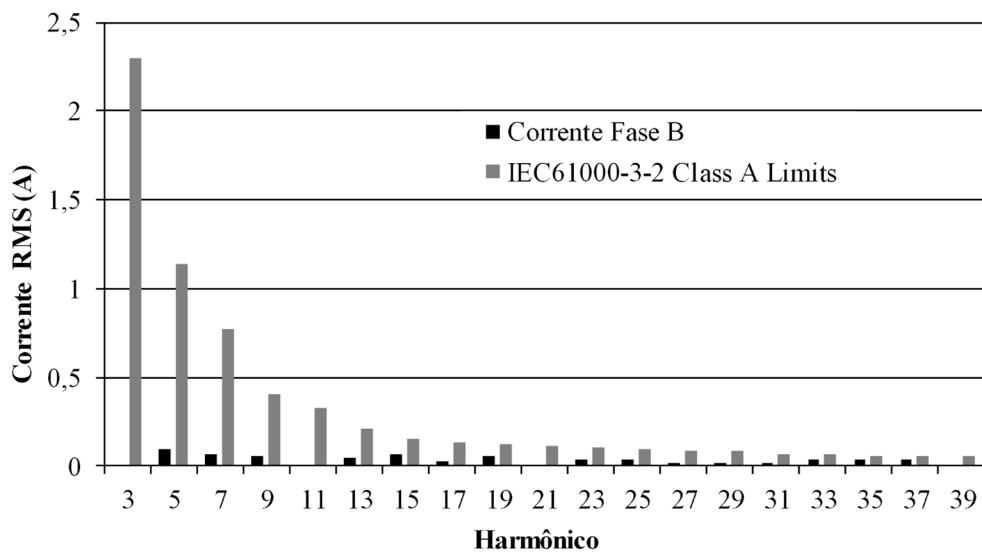


Figura 66 - Harmônicos de Corrente da Fase B Comparando com a Norma IEC61000-3-2 classe A
Fonte: Autoria Própria.

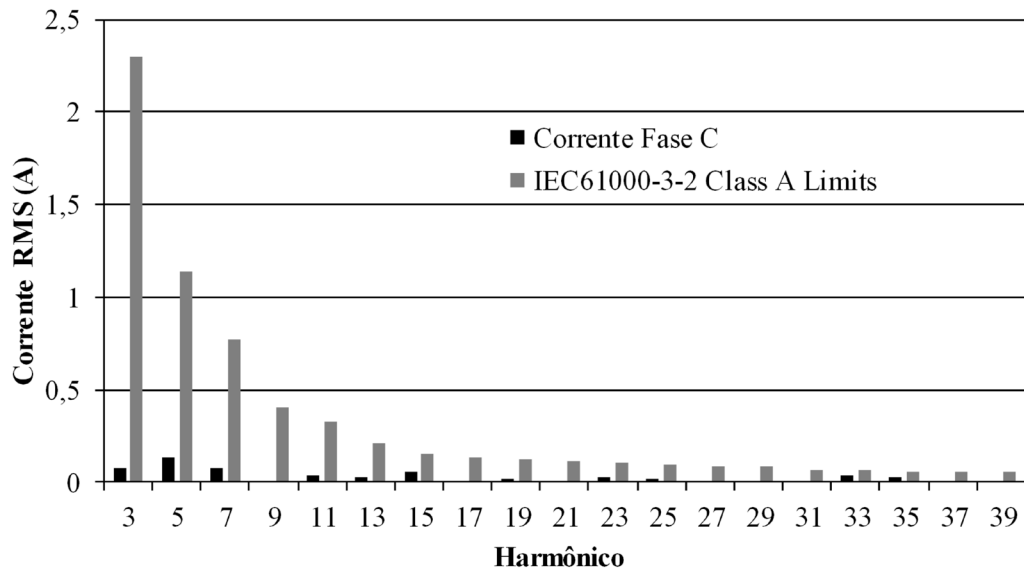


Figura 67 - Harmônicos de Corrente da Fase C Comparando com a Norma IEC61000-3-2 classe A
Fonte: Autoria Própria.

Como pode ser observado nos gráficos dos harmônicos de corrente todos os harmônicos estão abaixo dos limites permitidos pela norma.

A Figura 68 apresenta as tensões e correntes de entrada dos dois retificadores.

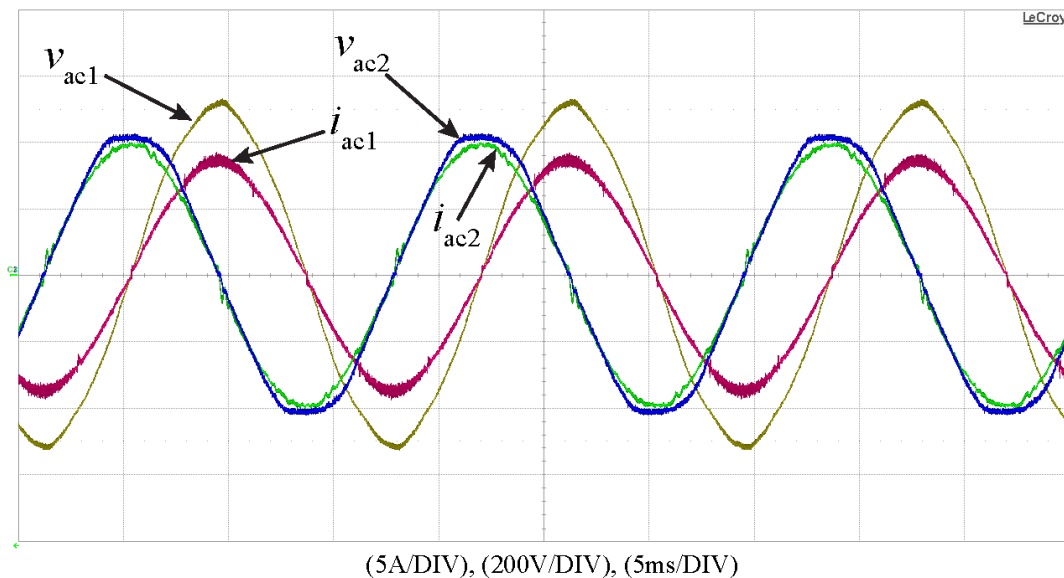


Figura 68 – Tensão e Corrente de Entrada do Retificador e Tensão de Saída
Fonte: Autoria Própria.

Através da Figura 68 é possível observar que as tensões possuem amplitudes diferentes como era de se esperar devido ao autotransformador Scott. As correntes também são diferentes para fazer com que cada retificador processasse a mesma potência.

A Figura 69 apresenta a curva de rendimento do conversor em função da carga.

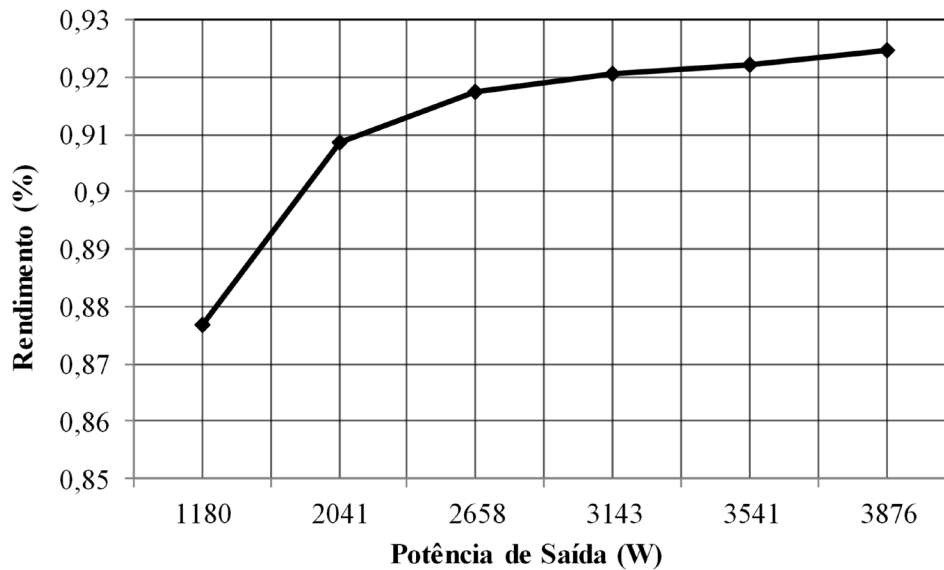


Figura 69 – Curva de Rendimento do Conversor
Fonte: Autoria Própria.

Através da Figura 69 é possível perceber que o conversor apresentou um bom rendimento e para uma carga de 3970W o conversor apresentou rendimento de 92,5%. As perdas do autotransformador Scott foram de 70W.

Após serem feitas as medidas principais apresentadas acima, alguns testes de dinâmica de controle foram realizados. Um dos testes foi para testar o comportamento da corrente de entrada dos conversores com somente o controlador de corrente PI, e outro com o repetitivo junto com o PI. A Figura 70 apresenta as correntes de entrada utilizando somente o controlador PI.

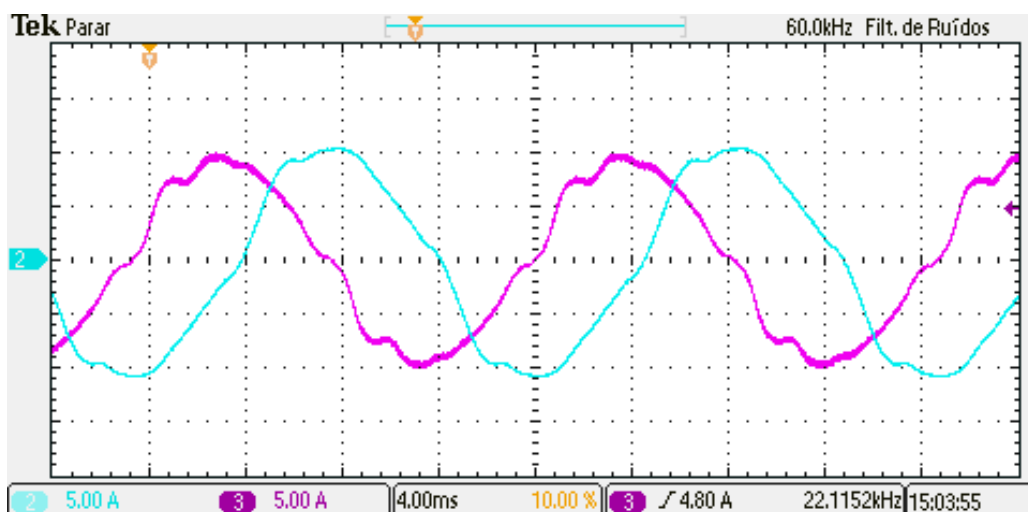


Figura 70 - Corrente de Entrada dos Conversor (Somente PI)
Fonte: Autoria Própria.

Conforme pode ser observado na Figura 70 as correntes apresentam uma certa distorção e a TDH de uma corrente foi de 10,08% e a outra de 8,86%

A Figura 71 apresenta as correntes de entrada utilizando o controlador PI juntamente com o repetitivo em paralelo.

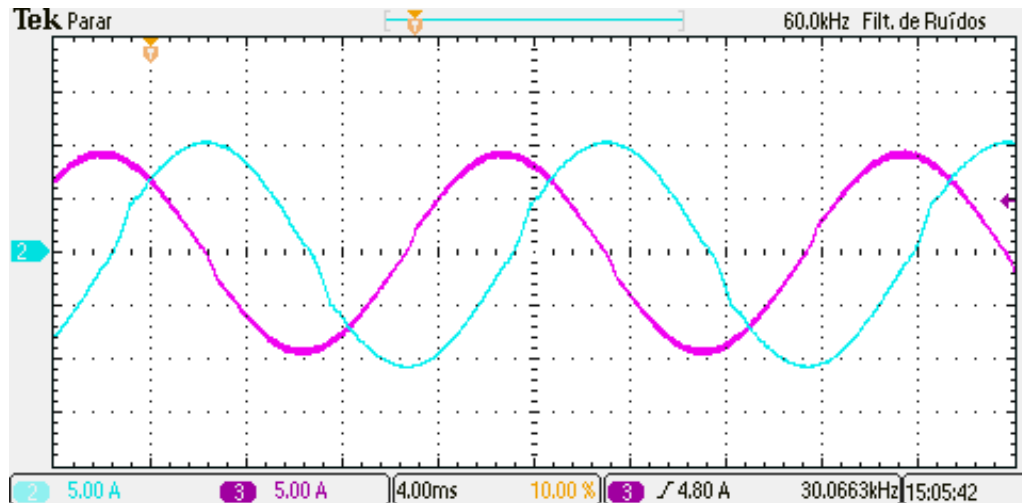


Figura 71 - Corrente de Entrada dos Conversor (PI + repetitivo)
Fonte: Autoria Própria.

Conforme pode ser observado na Figura 71 com o controlador repetitivo em paralelo as correntes se ficam menos distorcidas e as TDH's foram de 4,17% e 5,34%. Isso mostra que o controlador repetitivo é interessante para a redução das harmônicas para este conversor.

Foram realizados alguns testes de degraus de carga para verificar a dinâmica dos controladores. A Figura 72 apresenta a variação da tensão de saída quando ocorre um degrau de carga de 30Ω para 60Ω , juntamente com as correntes de entrada dos conversores utilizando somente o controlador de corrente PI. A tensão de saída foi medida com o osciloscópio apresentando somente o valor alternado da forma de onda A Figura 73 apresenta o mesmo teste, porém com o controlador repetitivo junto com o PI.

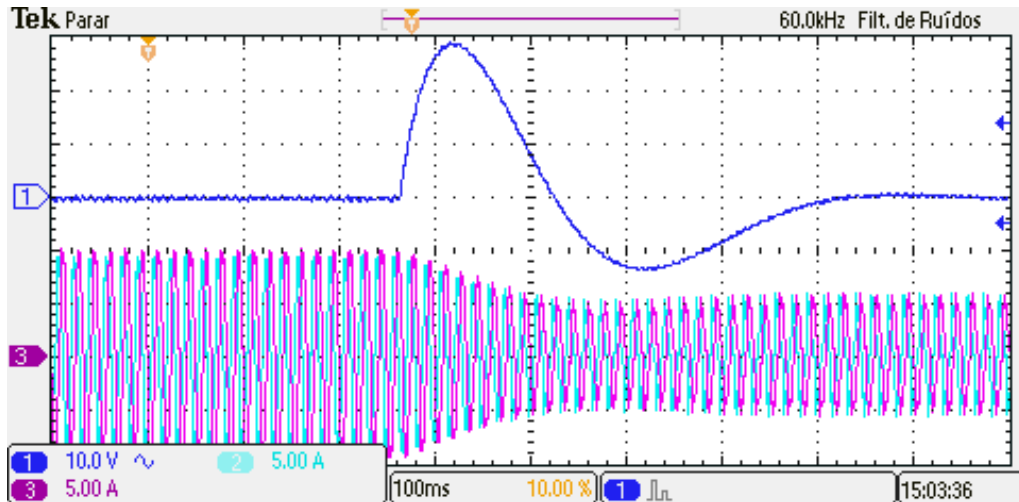


Figura 72 – Degrau de Carga, de 30Ω para 60Ω, sem o Repetitivo
Fonte: Autoria Própria.

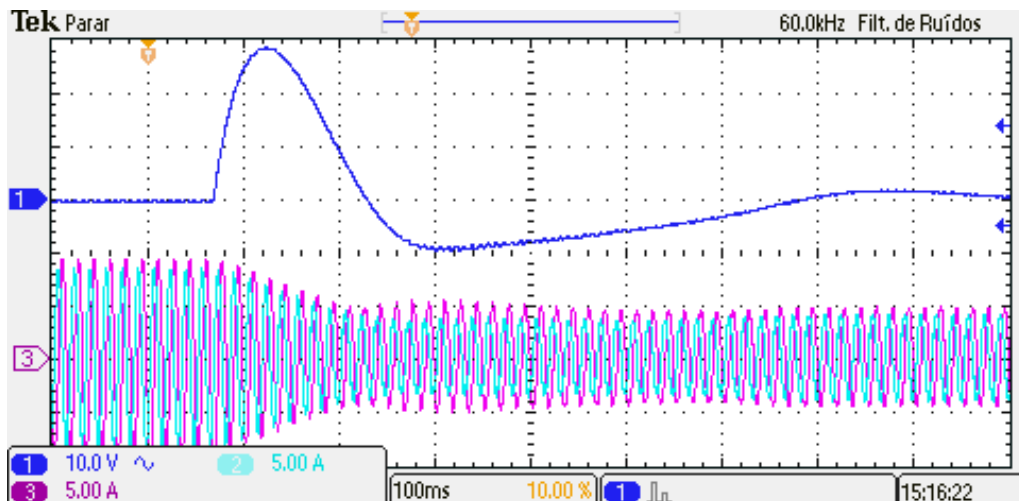


Figura 73 - Degrau de Carga, de 30Ω para 60Ω, com o Repetitivo
Fonte: Autoria Própria.

Como pode ser observado nas figuras acima o sobressinal com e sem o repetitivo tiveram resultados semelhantes, sendo que, com o repetitivo a tensão de vale foi menor. O tempo de acomodação também foi semelhante para ambos os casos, sendo que, com o repetitivo o tempo foi maior.

A Figura 74 apresenta a variação da tensão de saída e as correntes de entrada dos retificadores no momento do degrau. O degrau de carga foi feito variando a carga de 60Ω para 30Ω utilizando somente o controlador de corrente PI. Já a Figura 75 apresenta o mesmo teste, porém com o controlador repetitivo junto com o PI.

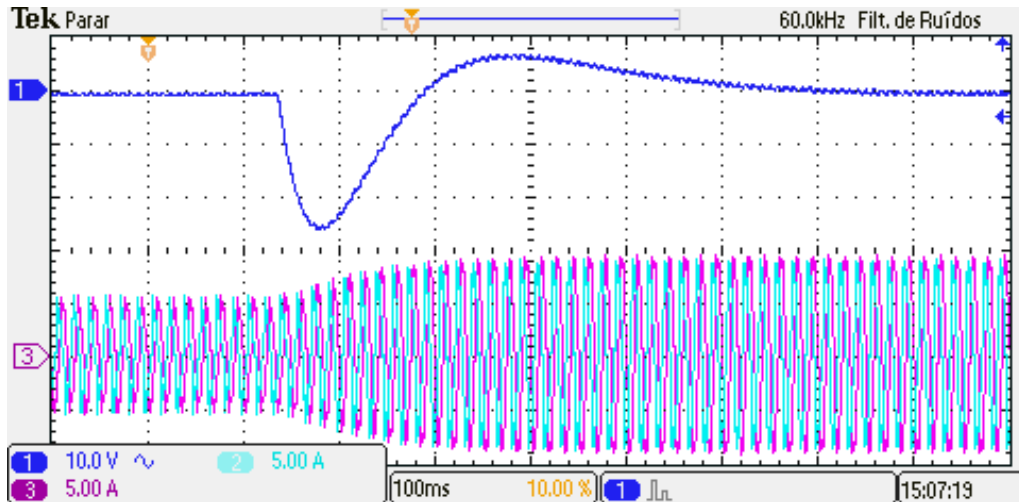


Figura 74 - Degrau de Carga, de 60Ω para 30Ω , sem o Repetitivo
Fonte: Autoria Própria.

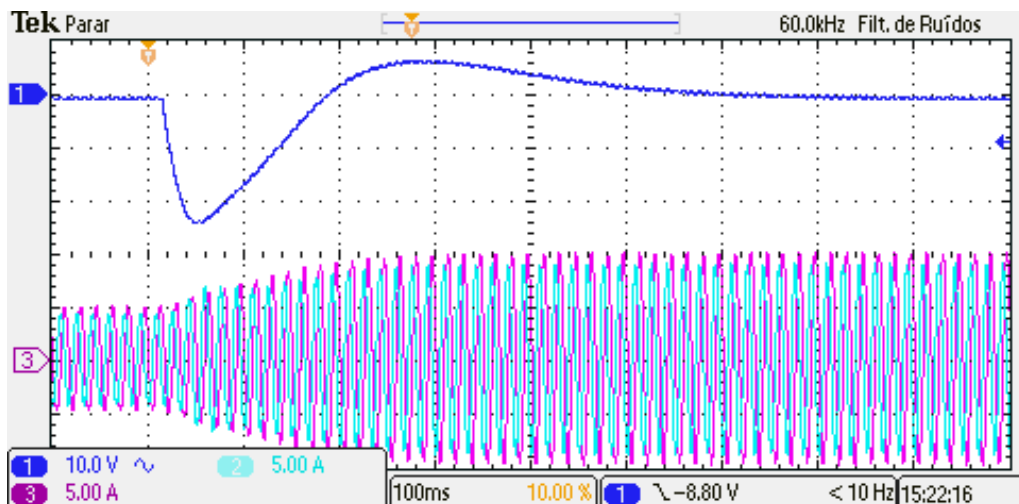


Figura 75 - Degrau de Carga, de 60Ω para 30Ω , com o Repetitivo
Fonte: Autoria Própria.

Como pode ser visto nas Figura 74 e Figura 75, a variação de tensão e o tempo de acomodação, foram muito parecidos com e sem o controlador repetitivo.

Para melhorar a dinâmica de controle diante de variações na carga foi testado uma modificação na malha de controle. Para isto, foi feita a leitura da corrente de saída com o objetivo de calcular a potência de saída. A potência de saída é então dividida por uma constante para adequar a sua amplitude. A potência de saída com seu valor ajustado é então somada com a saída do controlador de tensão e o resultado então segue na malha de controle como antes. Com essa modificação espera-se melhorar a dinâmica de controle sob variações de carga, pois, se houver uma variação de potência de carga a mesma é percebida instantaneamente, e desta forma, ocorre a variação da amplitude da referência de corrente

rapidamente, pois o esforço do controlador de tensão é menor. Com a variação mais rápida da amplitude do sinal de referência do controlador de corrente, a variação da tensão de saída deve ser muito menor.

A Figura 76 apresenta um diagrama que mostra as modificações na malha de controle com a adição da malha de potência de saída.

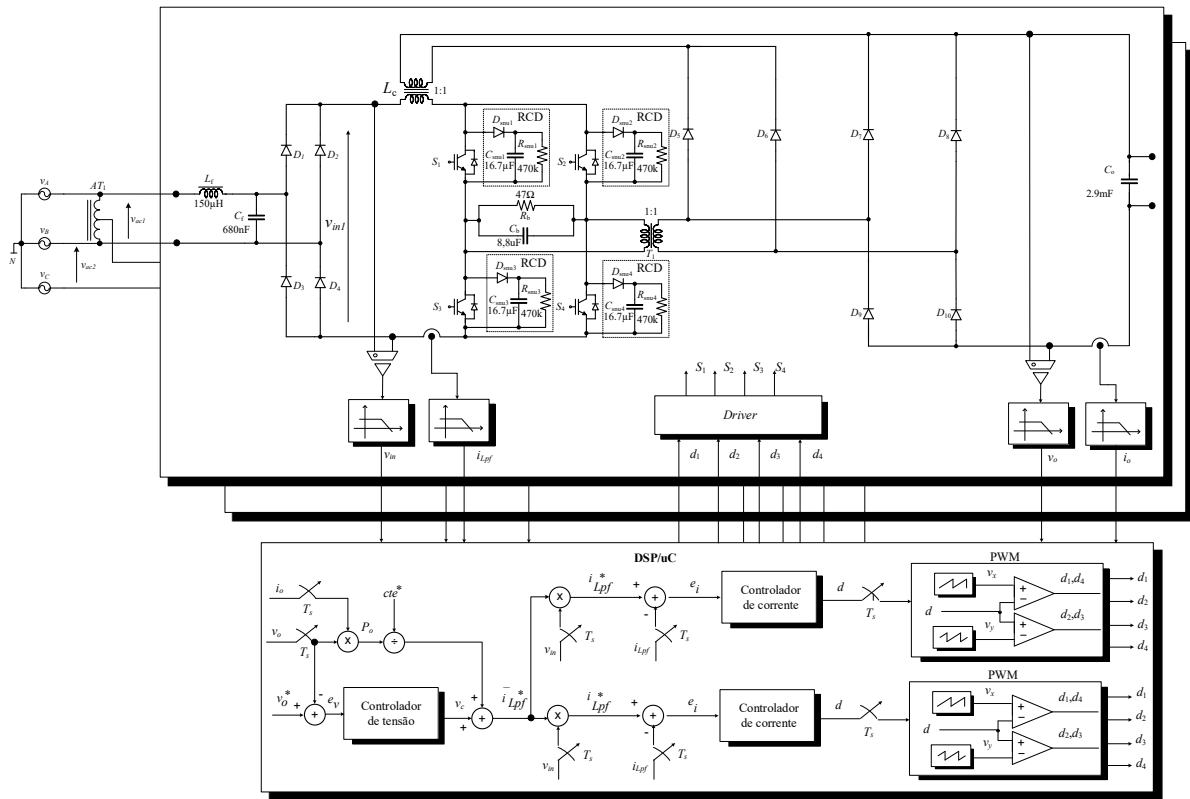


Figura 76 – Diagrama de Blocos com Adição da Malha de Potência
Fonte: Autoria Própria.

Foram feitos os mesmos testes de degraus de carga com a modificação na malha de controle. As Figura 77, Figura 78, Figura 79 e Figura 80 apresentam a variação da tensão da tensão de saída e a da corrente de entrada no momento do degrau de carga.

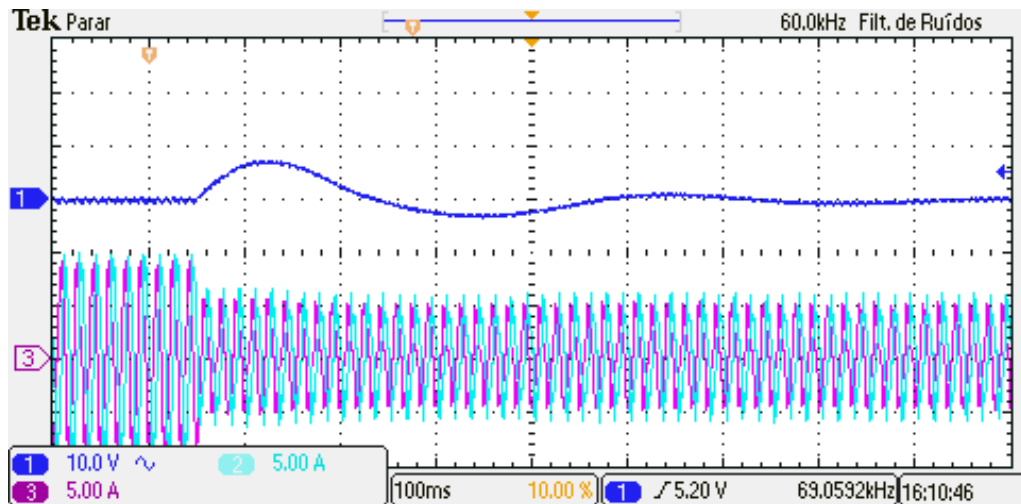


Figura 77– Degrau de Carga, de 30Ω para 60Ω , sem o Repetitivo com Malha de Potência
Fonte: Autoria Própria.

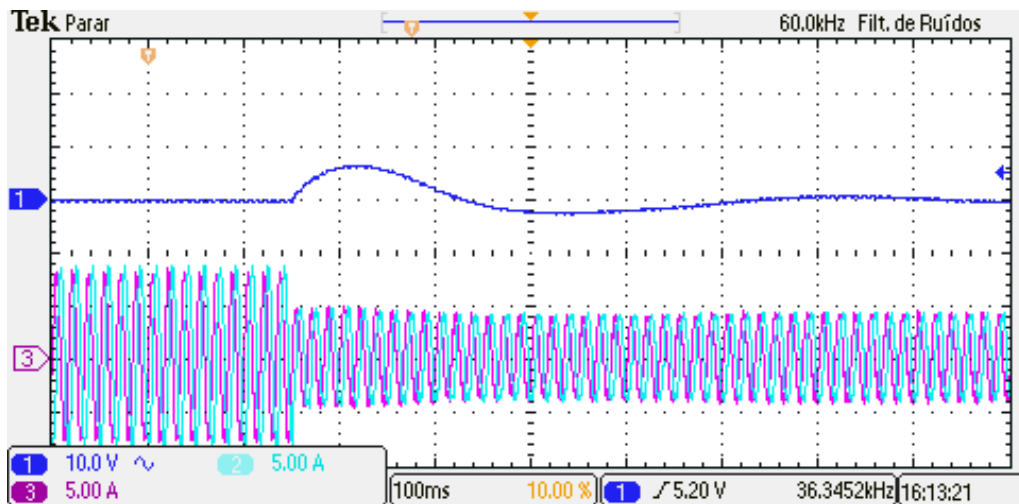


Figura 78 - Degrau de Carga, de 30Ω para 60Ω , com o Repetitivo com Malha de Potência
Fonte: Autoria Própria.

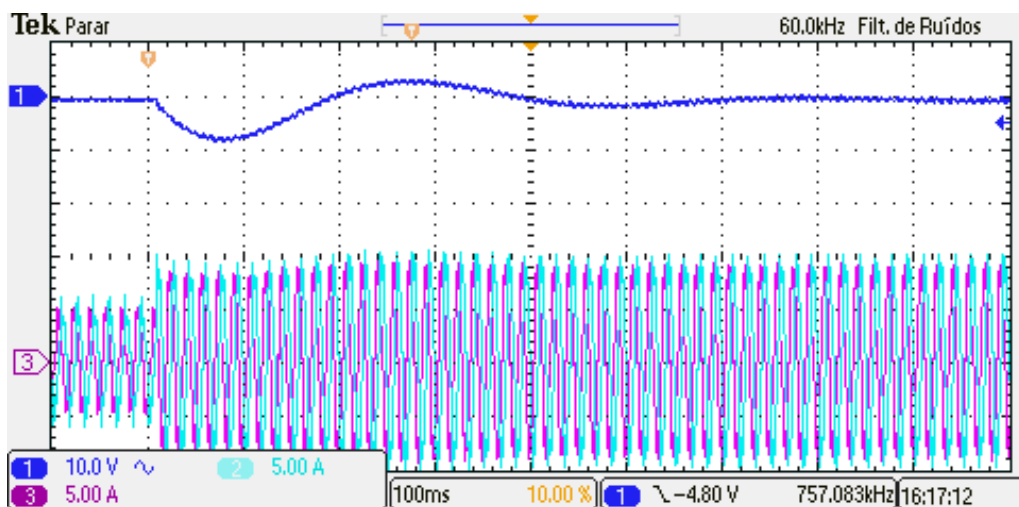


Figura 79 - Degrau de Carga, de 60Ω para 30Ω , sem o Repetitivo com Malha de Potência
Fonte: Autoria Própria.

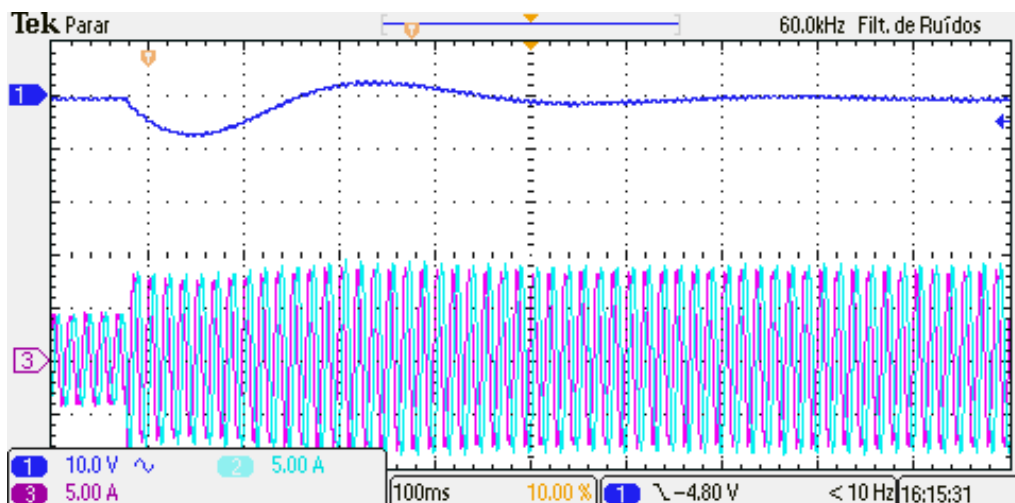


Figura 80 - Degrau de Carga, de 60Ω para 30Ω , com o Repetitivo com Malha de Potência
Fonte: Autoria Própria.

Através das Figura 77 e Figura 78 pode-se observar que as variações de tensão na saída no degraude aumento de carga com e sem o controlador repetitivo são muito parecidas, e portanto o controlador repetitivo não interfere na amplitude da variação da tensão de saída e nem no tempo de estabilização. Também pode observar uma melhora significativa na variação da tensão quando é utilizada a malha de potência quando comparada ao controle sem ela. Comparando os resultados com e sem a malha de potência, pode-se concluir que a variação da tensão com a malha de potência é aproximadamente 75% menor com a malha de potência do que sem a malha.

No degraude aumento de carga também não há diferenças entre o controle que não utiliza o repetitivo com o que usa, conforme pode ser observado nas Figura 79 e Figura 80. Também pode-se concluir que houve uma redução de 73% na variação da tensão no degraude diminuição de carga quando se utiliza a malha de potência do que quando não se utiliza.

Com os testes de degraude carga para verificar a dinâmica dos controladores, pode-se concluir que o controlador repetitivo é importante para melhorar a distorção das correntes de entrada, e que o uso do mesmo não tornou a resposta lenta com variações abruptas de cargas. Também se conclui que a utilização da malha de potência no controle melhorou significativamente a dinâmica do controle, tornando-o mais rápido sob variações de carga.

5.10 CONCLUSÕES

Neste capítulo foram apresentados todos os circuitos utilizados no protótipo. Em uma visão geral do protótipo é possível analisar o diagrama de potência de e os blocos de controle

do MCU. No protótipo foi necessário a utilização de circuitos grampeadores de tensão nos semicondutores. Foram utilizados circuitos do tipo RCD para os interruptores, com o objetivo de dissipar a energia armazenada nas indutâncias de dispersão. Os retificadores com entrada em corrente, em geral, não possuem um caminho natural para a circulação de corrente proveniente da indutância de dispersão principalmente do indutor de entrada, e por isso é importante utilizar alguma forma de grampeamento de tensão para não danificar os semicondutores. Também é importante a utilização de magnéticos com baixas indutâncias de dispersão, que neste caso, foram utilizados magnéticos planares que possuem baixíssimas indutâncias de dispersão.

Foram apresentados o MCU utilizado e o fluxograma de programação para o controle. O fluxograma é simples e fácil de ser implementado.

Também foi necessário desenvolver uma placa de aquisição da tensão de entrada dos retificadores. Esta placa fornece para o MCU uma amostra das tensões de entrada dos retificadores para que seja possível fazer o sincronismo das correntes de entrada dos retificadores. O sincronismo é feito com uma seno pré-armazenado no MCU e um detector de passagem por zero. Este capítulo mostra o circuito da placa utilizada para a leitura das tensões, e o mesmo é um circuito bem simples.

Os drivers para acionamentos das chaves são isolados, e foi utilizado um driver da fabricante NHS. Este driver possui algumas proteções e funcionou muito bem.

Uma placa de condicionamento foi necessária para adequar todos os níveis de tensão entre o MCU e placa de potência e seus circuitos são bem simples e foram apresentados neste capítulo.

Por fim, este capítulo apresenta os resultados experimentais, que foram satisfatórios. As correntes de entrada possuem baixas TDH e fator de potência próximo a unidade. A tensão de saída foi controlada no valor desejado, com baixa ondulação como era esperado. Também foram realizados testes de degraus de carga para verificar a dinâmica dos controladores, e verificou-se que a dinâmica foi boa e não houve grandes diferenças de tempos de acomodação utilizando o controlador repetitivo e não utilizando ele. Ainda foi implementado na malha de corrente uma realimentação da potência de saída para deixar a resposta aos degraus ainda mais rápida. Os testes de degraus de carga utilizando a realimentação de potência mostraram que o tempo de resposta melhora muito quando comparado sem esta malha. Desta forma, o controle utilizando esta malha de realimentação de potência torna-se uma boa alternativa para utilizar em conversores que necessitam de resposta rápida.

6 CONCLUSÕES GERAIS

Foi apresentado neste trabalho um retificador trifásico modular com correção do fator de potência e isolado em alta frequência que utiliza somente dois conversores em paralelo. A redução de fases é feita através de um autotransformador Scott.

O principal objetivo deste trabalho é fornecer uma alternativa para os retificadores trifásicos isolados com correção de fator de potência, uma vez que na literatura, é possível observar que não existem opções de retificadores isolados em alta frequência com correção do fator de potência.

Outro objetivo deste trabalho foi de desenvolver um retificador isolado em alta frequência, com correção do fator de potência, modular e que utilize somente 2 retificadores em paralelo. As vantagens de utilizar 2 retificadores ficam evidentes quando se compara o número de componentes utilizados neste caso com uma topologia que utiliza 3 retificadores. O custo se torna menor, além do rendimento do conversor. O uso de estrutura modular é interessante, pois, é possível utilizar o mesmo retificador monofásico para esta estrutura trifásica. Isso reduz os custos de montagens em sistema de produção. Esta topologia atende os objetivos, e o mesmo teve bons resultados.

Para obtenção da redução de fases para ser possível utilizar dois módulos monofásicos, utilizou-se um autotransformador Scott, que permite obter um sistema bifásico defasados de 90° a partir de um sistema trifásico. Embora as saídas bifásicas apresentem uma diferença de tensão, o ajuste das correntes permite manter o equilíbrio de potência entre as fases, tanto no lado trifásico como no bifásico. Esta estratégia se mostrou viável, pois, o mesmo processa somente 14% da potência total do conversor e suas perdas totais foram de 70W para este protótipo. Suas perdas não influenciam significativamente no rendimento do conversor.

Em muitos casos, a isolação do barramento CC da rede elétrica é feita através do uso de transformador que opera em baixa frequência, e desta forma, o mesmo se torna volumoso e pesado, além do custo elevado devido à elevada quantidade de cobre utilizada. Os retificadores isolados em alta frequência reduzem o tamanho dos magnéticos, quando comparados a isolação feita em baixa frequência, desta forma, o tamanho e o custo são menores. Este trabalho apresentou retificadores isolados em alta frequência, que é mais vantajoso.

Além de atender os objetivos esperados com o uso do retificador monofásico escolhido, esta estrutura pode operar como elevador ou abaixador de tensão, e esta tensão de saída variável é útil na utilização de fonte de tensão CA, em UPS's e amplificadores de áudio. A estrutura também permite ter várias saídas isoladas, o que é muito interessante para ser utilizada como estágio de entrada para inversores multiníveis.

O controlador do tipo PI, em muitos casos que se deseja seguir uma referência senoidal, não apresenta bons resultados, e o mesmo apresenta distorções consideráveis em relação a sua referência. Neste caso, com a utilização de um controlador de corrente do tipo PI, o mesmo não apresentou bons resultados e apresentou uma alta TDH de corrente. Porém, a utilização do controlador repetitivo se mostrou interessante para este conversor. Como pode ser visto nos testes apresentados, com o repetitivo, as distorções harmônicas de corrente de entrada foram menores do que somente utilizando o controlador PI. Também pode ser observado, que o uso do controlador repetitivo não representou em um aumento importante no tempo de resposta do controle, sob degrau de carga.

A implementação da malha de potência como *feed-forward* de controle se mostrou válida, e diminuiu consideravelmente o tempo de resposta do controle quando ocorre um degrau de carga. Desta forma, o uso desta malha de controle pode ser uma opção, principalmente em fontes de tensão CA, que devem fornecer uma tensão senoidal sem distorções, independente de degraus de carga.

Foi desenvolvido um protótipo de 4kW e realizado ensaios de bancada. O rendimento do conversor obtido foi de 92,5% para uma potência próxima a nominal. O fator de potência conseguido foi elevado, e as correntes de entradas possuem baixas distorções harmônicas e todas as harmônicas estão dentro do limite estabelecido pela norma IEC61000-3-2 classe A.

Com os resultados obtidos esta estrutura atendeu o que foi proposto, atingiu todos os objetivos propostos e pode ser uma alternativa para ser utilizada em diversas aplicações.

REFERÊNCIAS BIBLIOGRÁFICAS

ALVARENGA, D. B. et al. **Development of a new single phase high power factor rectifier with ZVS commutation and high frequency isolation** 2013 Brazilian Power Electronics Conference. *Anais...* 2013a

ALVARENGA, D. B. DE et al. DEVELOPMENT OF A NEW SINGLE PHASE HIGH POWER FACTOR RECTIFIER WITH ZVS COMMUTATION AND HIGH FREQUENCY ISOLATION. p. 7–14, 2013b.

ALVARENGA, D. B. DE. **Projeto e Implementação de um Retificador Isolado em Alta Frequência**. [s.l.] Universidade Tecnológica Federal do Paraná, 2014.

ANTONIO, D.; CABALLERO, R. **Novo Conversor Cc-Cc Flyback-Push-Pull Alimentado Em Corrente : Desenvolvimento Teórico e Experimenta**. [s.l.] Universidade Federal de Santa Catarina, 1999.

BADIN, A. A.; BARBI, I. Three-phase series-buck rectifier with split DC-bus based on the Scott transformer. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, p. 516–522, 2008.

BADIN, A. A.; BARBI, I. Unity power factor isolated three-phase rectifier with two single-phase buck rectifiers based on the Scott transformer. **IEEE Transactions on Power Electronics**, v. 26, n. 9, p. 2688–2696, 2011.

BARBI, I. **Projeto de Fontes Chaveadas**. Autor ed. Florianópolis: [s.n.].

BARBI, I.; GULES, R. Isolated DC-DC converters with high-output voltage for TWTA telecommunication satellite applications. **IEEE Transactions on Power Electronics**, v. 18, n. 4, p. 975–984, 2003.

BASCOPE, G. V. T. **Conversor Flyback-Push-Pull Alimentado em Corrente com Correção de Fator de Potência**. [s.l.] Universidade Federal de Santa Catarina, 1996a.

BASCOPE, G. V. T. **Conversor Flyback-Push-Pull Alimentado em Corrente com Correção do Fator de Potência**. [s.l.] Universidade Federal de Santa Catarina, 1996b.

BISOGNO, F. E. et al. REATOR ELETRÔNICO PARA ILUMINAÇÃO FLUORESCENTE BOOST PUSH-PULL COM ALTO FATOR DE POTÊNCIA EMPREGANDO UM ÚNICO INTERRUPTOR. v. 8, p. 66–73, 2003.

BUSO, S.; MATTAVELLI, P. **Digital control in power electronics**. [s.l.: s.n.].

CHEN, J. F.; CHEN, R. Y.; LIANG, T. J. Study and implementation of a single-stage current-fed boost PFC converter with ZCS for high voltage applications. **IEEE Transactions on Power Electronics**, v. 23, n. 1, p. 379–386, 2008.

CHOI, W.; YOO, J. A Bridgeless Single-Stage Half-Bridge. **IEEE Trans. Power Electron.**, v. 26, n. 12, p. 3884–3895, 2011.

CHOI, W.; YU, W.; LAI, J. J. **A Novel Bridgeless Single-Stage Half-Bridge AC / DC Converter.** Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC). **Anais...**2010

DE SEIXAS, F. J. M.; BARBI, I. Retificador Trifásico Isolado Em Alta Frequência E Com Baixa Distorção De Corrente Na Rede. **Eletrônica de Potência**, v. 7, n. 1, p. 22–29, 2002.

DOMINGO A RUIZ-CABALLERO, B. I. A NEW FLYBACK-CURRENT-FED PUSH-PULL DC-DC CONVERTER. **IEEE Transactions on Power Electronics**, v. 14, n. 6, p. 1056–1064, 1999.

DUARTE, J. **RETIFICADOR DE CORRENTE ISOLADO, PONTE COMPLETA -FLYBACK, COM ELEVADO FATOR DE POTÊNCIA.** [s.l.] Universidade Do Estado De Santa Catarina, 2009.

DUARTE, J. et al. Single-stage high power factor step-up/step-down isolated AC/DC converter. **IET Power Electronics**, v. 5, n. 8, p. 1351, 2012a.

DUARTE, J. et al. Single-Stage High Power Factor Step-Up/Step-Down Isolated Ac-Dc Converter. **IET Power Electronics**, v. 05, n. 08, p. 1351–1358, 2012b.

DUARTE, J. et al. Modeling em Digital Control of a Single-Stage Step-Up/Down Isolated PFC Rectifier. **IEEE Transactions on Industrial Informatics**, v. 09, p. 1017–1028, 2013a.

DUARTE, J. et al. Modeling and Digital Control of a Single-Stage Step-Up/Down Isolated PFC Rectifier. **IEEE Transactions on Industrial Informatics**, v. 9, n. 2, p. 1017–1028, maio 2013b.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics.** [s.l.: s.n.].

FRIEDLI, T.; HARTMANN, M.; KOLAR, J. W. The essence of three-phase PFC rectifiers Systems - Part II. **IEEE Trans. Power Electron.**, v. 29, n. 2, p. 543–560, 2014.

GREFF, D. S.; BARBI, I. A Single-Stage High-Frequency Isolated Three-Phase AC / DC Converter. **IECON Proceedings (Industrial Electronics Conference)**, p. 2648–2653, 2006.

GUANGQIANG, L.; KE, Z. A novel three-phase single-stage topology for chargers. **Proceedings of the 2012 2nd International Conference on Instrumentation and Measurement, Computer, Communication and Control, IMCCC 2012**, p. 1192–1195, 2012.

HAHN, J.; ENJETI, P. N.; PITEL, I. J. A new three-phase power-factor correction (PFC) scheme using two single-phase PFC modules. **Industry Applications IEEE Transactions**, v. 38, n. 01, p. 123–130, 2002.

IEC. **Part 3-4: Limits – Limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current greater than 16 A** Numéro. [s.l.: s.n.].

IEC. **Part 3-2 - Limits for harmonic current emissions (equipment input current ≤ 16 A per phase)** Order A Journal On The Theory Of Ordered Sets And Its Applications. [s.l: s.n.].

IRWIN, J. D. **Análise de Circuitos em Engenharia**. 4. ed. [s.l: s.n.].

KIM, S.; ENJETI, P. N. A modular single-phase power-factor-correction scheme with a harmonic filtering function. **IEEE Transactions on Industrial Electronics**, v. 50, n. 2, p. 328–335, 2003.

KOLAR, J. W.; DROFENIK, U.; ZACH, F. C. VIENNA Rectifier II - A Novel Single-Stage High-Frequency Isolated Three-phase PWM Rectifier System. **Power**, p. 23–33, 1998.

KOLAR, J. W.; DROFENIK, U.; ZACH, F. C. VIENNA Rectifier II - A Novel Single-Stage High-Frequency Isolated Three-phase PWM Rectifier System. **IEEE Transactions on Industrial Electronics**, v. 46, n. 4, p. 674–691, 1999.

KOLAR, J. W.; FRIEDLI, T. **The essence of three-phase PFC rectifier systems**. 33rd International Telecommunications Energy Conference (INTELEC). **Anais...IEEE**, out. 2011

KOLAR, J. W.; FRIEDLI, T. The Essence of Three-Phase PFC Rectifier Systems-Part I. **IEEE Transactions on Power Electronics**, v. 28, n. 01, p. 176–198, 2013.

LAI, W.-Y. C. W.-S. Y. J.-S. **A novel bridgeless single-stage half-bridge AC/DC converter** 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC). **Anais...2010**

MARTINS, D. C.; CASARO, M. M. UTILIZANDO O CONVERSOR ZETA NO MODO DE CONDUÇÃO CONTÍNUA. v. 6, p. 33–40, 2001.

MARTINS, D. C.; OLIVEIRA, A. H. DE. RETIFICADOR TRIFÁSICO ISOLADO COM CORREÇÃO DO FATOR DE POTÊNCIA EMPREGANDO O CONVERSOR CC-CC SEPIC EM CONDUÇÃO CONTÍNUA. **Eletrônica de Potência**, v. 6, p. 8–15, 2001.

MICHELS, L. **Metodologia de projeto de fontes ininterruptas de energia monofásicas empregando controladores de ação repetitiva auxiliar no estágio de saída**. [s.l.] Universidade Federal de Santa Maria, 2006.

MOSCHOPOULOS, G. A Simple AC-DC PWM Full-Bridge Converter with Integrated Power-Factor Correction. **IEEE Transactions on Industrial Electronics**, v. 50, n. 6, p. 1290–1297, 2003.

MOUSAVI, A.; DAS, P.; MOSCHOPOULOS, G. A ZCS-PWM Full-Bridge Boost Converter for Fuel-Cell Applications. v. 2, p. 459–464, 2009.

NINOMIYA, S. T. H. T. T. **Interleaved-Boost-Input Type Isolated Full Bridge PFC Converter** 2005 International Conference on Power Electronics and Drives Systems. **Anais...2005**

OGATA, K. **DISCRETE-TIME CONTROL SYSTEMS**. Second Ed. ed. [s.l: s.n.].

OGATA, K. **Engenharia de Controle Moderno**, 2003.

OWEN, J. . H. A.; WILSON, T. G.; THOTTUVELIL, V. J. ANALYSIS AND DESIGN OF A PUSH-PULL CURRENT-FED CONVERTER. **IEEE Power Electronic Specialist Conference**, p. 192–203, 1981.

PARK, E.-S. P. E.-S. et al. A soft-switching active-clamp scheme for isolated full-bridge boost converter. **Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004. APEC '04.**, v. 2, n. C, p. 1067–1070, 2004.

PINHEIRO, G. D. et al. **A three-phase power-factor correction scheme using an autotransformer and two single-phase Buck rectifiers.** 2013 Brazilian Power Electronics Conference. **Anais...IEEE**, out. 2013

PIRES, V. F. et al. **Unity power factor isolated three-phase buck-boost rectifier based on scott transformer** 2009 Compatibility and Power Electronics. **Anais...IEEE**, maio 2009

PRASAD, A. R.; ZIOGAS, P. D.; MANIAS, S. An active power factor correction technique for three-phase diode rectifiers. **IEEE Transactions on Power Electronics**, v. 6, n. 1, p. 83–92, 1991.

RIBEIRO, H. S.; BORGES, B. V. Analysis and design of a high-efficiency full-bridge single-stage converter with reduced auxiliary components. **IEEE Transactions on Power Electronics**, v. 25, n. 7, p. 1850–1862, 2010.

RUIZ-CABALLERO, D. A.; BARBI, I. Um Conversor CC-CC Flyback-Push-Pull Melhorado Alimentado em Corrente. **Eletrônica de Potência**, v. 4, n. 1, 1999.

SINGH, B. N. et al. **Single-phase switch mode boost rectifier: an improved design/control applied to three phase AC-DC converters to power up telecommunication system** 24th Annual International Telecommunications Energy Conference. **Anais...IEEE**, 2002a

SINGH, B. N. et al. **Single-phase Switch Mode Boost Rectifier: An Improved Design/Control Applied to Three Phase AC-DC Converters to Power Up Telecommunication System** Telecommunications Energy Conference, INTELEC. **Anais...2002b**

SINGH, BHIM SENIOR MEMBER, I. et al. A review of three-phase improved Power quality AC – DC converters. **IEEE Transactions on Industrial Electronics**, v. 51, n. 3, p. 641–660, 2004.

SPIAZZI, G. Implementation of single-phase boost power-factor-correction circuits in three-phase applications. **IEEE Transactions on Industrial Electronics**, v. 44, n. 3, p. 365–371, 1997.

TAKEUCHI, N. et al. **A novel PFC circuit using ladder type filter employing only passive devices.** IEEE APEC. **Anais...2008**

VENKATARAMANAN, G.; BENDRE, A. Unity power factor control for three phase three level rectifiers without current sensors. **Fortieth IAS Annual Meeting.**

Conference Record of the 2005 Industry Applications Conference, 2005., v. 3, p. 1677–1683, 2005.

WATSON, R.; LEE, F. C. Soft-switched, full-bridge boost converter employing an active-clamp circuit. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, v. 2, p. 1948–1954, 1996.

WIJERATNE, D. S.; MOSCHOPOULOS, G. A novel three-phase buck-boost ac-dc converter. **IEEE Transactions on Power Electronics**, v. 29, n. 3, p. 1331–1343, 2014.

WOLFS, P. J. A Current-Sourced DC-DC Converter Derived via the Duality Principle from the Half-Bridge Converter. **IEEE Transactions on Power Electronics**, v. 40, n. 1, p. 139–144, 1993.

YANG, E. X. et al. Isolated boost circuit for power factor correction. **Applied Power Electronics Conference and Exposition, 1993. APEC '93. Conference Proceedings 1993., Eighth Annual**, p. 196–203, 1993.

YAO, L. et al. Zero-Voltage-Switching Buck-Flyback Isolated DC-DC Converter with Synchronous Rectification. **Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC '06.**, p. 545–550, 2006.

YOO, W.-Y. C. J.-S. A Bridgeless Single-Stage Half-Bridge AC/DC Converter. **IEEE Transactions on Power Electronics**, v. 26, n. 12, p. 3884–3895, 2011.

ZHANG, X. et al. Phase-Modular Three-Phase Isolated Bridgeless PFC Converter. **IECON Proceedings (Industrial Electronics Conference)**, p. 1723–1728, 2015.

ZHANG, X.; FAN, C. Research on 3-phase 4-wire VIENNA rectifier based on one cycle control. **Proceedings - 2012 5th International Conference on Intelligent Computation Technology and Automation, ICICTA 2012**, n. 1, p. 280–282, 2012.

ZHU, L. A Novel Soft-Commutating Isolated Boost Full-Bridge ZVS-PWM DC-DC Converter for Bidirectional High Power Applications. **IEEE Trans. Power Electron.**, v. 21, p. 422–429, 2006.

APÊNDICE A – MODELOS PARA A MALHA DE CONTROLE

MODELO DO MODULADOR PWM

O modelo do modulador PWM é uma função que relaciona a razão cíclica D em função da tensão de controle V_C . O PWM é obtido internamente no MCU, onde a razão cíclica é obtida através de um comparador que possui nas suas entradas uma portadora do tipo triangular e a tensão de controle.

A Figura 81 apresenta a portadora do tipo triangular e o sinal de controle que são utilizados para a geração do PWM.

A razão cíclica é dada por:

$$D = \frac{t_1 + t_2}{T_s} \quad (144)$$

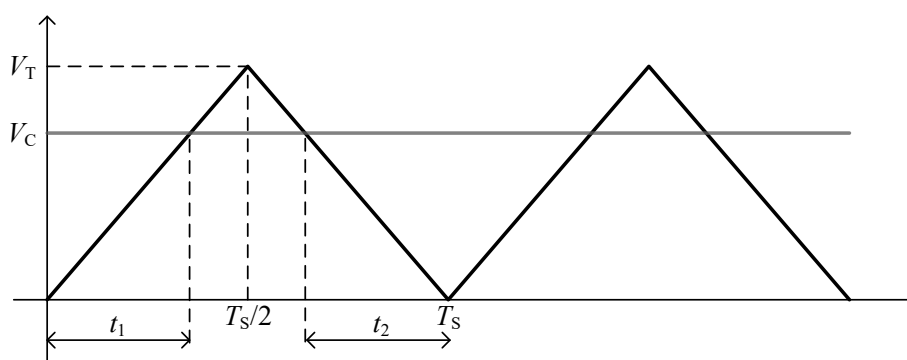


Figura 81 – Portadora Triangular e Sinal de Controle
Fonte: Autoria Própria.

É possível fazer uma análise matemática na Figura 81 e então encontrar a função de transferência que representa o modelo do PWM:

$$K_{PWM} = \frac{D(s)}{V_C(s)} = \frac{1}{V_T} \quad (145)$$

Ainda, segundo (BUSO; MATTAVELLI, 2006) a resposta em frequência do modulador PWM pode ser aproximado por uma amostrador de ordem zero (ZOH), e seu modelo é dado por:

$$G_{hold}(s) = \frac{1 - e^{-sT_a}}{s} \quad (146)$$

Onde T_a é o período de amostragem.

MODELO DO FILTRO *ANTI-ALISING*

Um filtro *anti-aliasing* é inserido em todas as leituras que são feitas pelo conversor A/D do MCU. O filtro *anti-aliasing* tem o objetivo de limitar o espectro de frequência dos sinais lidos em um valor menor do que a metade da frequência de amostragem para atender o teorema de Nyquist, assim evitando a sub-amostragem.

Na prática o filtro *anti-aliasing* é um filtro passa-baixas que deve possuir a seguinte função de transferência:

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{\frac{\omega_a}{2}}{s + \frac{\omega_a}{2}} \quad (147)$$

Onde ω_a é a frequência de amostragem em rad/s.

O circuito utilizado como filtro *anti-aliasing* é um filtro de primeira ordem realizado com amplificador operacional conforme apresentado na Figura 82.

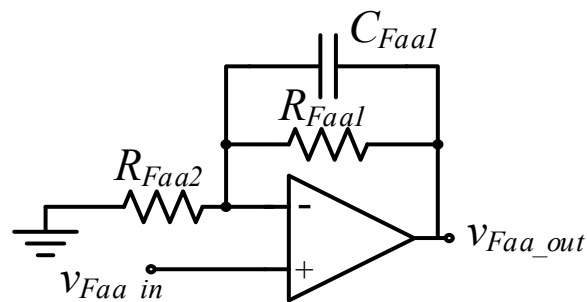


Figura 82 – Filtro *Anti-aliasing*
Fonte: Autoria Própria.

Considerando $R_{Faa1} = R_{Faa2}$ então a função de transferência do filtro *anti-aliasing* é dada por:

$$G_{Faa}(s) = \frac{v_{Faa_out}}{v_{Faa_in}} = \frac{1}{s + \frac{1}{C_{Faa1} \cdot R_{Faa1}}} \quad (148)$$

Igualando a equação (147) com a equação (148) tem-se uma função para determinar os valores dos componentes do circuito acima como segue:

$$f_a = \frac{1}{\pi \cdot C_{Faa1} \cdot R_{Faa1}} \quad (149)$$

Onde f_a é a frequência de amostragem utilizada no MCU em Hz.

MODELO DO FILTRO PASSA-BAIXAS NA LEITURA DA CORRENTE

Para a leitura das correntes é utilizado um filtro passa-baixas a fim de adquirir o valor médio instantâneo das mesmas, pois, a corrente nos primários dos indutores possui um formato descontínuo. O circuito utilizado como filtro passa-baixas é um circuito RC conforme Figura 83.

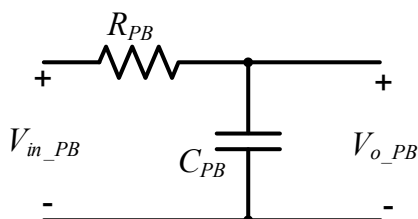


Figura 83 – Filtro Passa-Baixas de Corrente
Fonte: Autoria Própria.

A função de transferência do filtro é dada por:

$$H_{PB}(s) = \frac{1}{R_{PB} \cdot C_{PB} \cdot s + 1} \quad (150)$$

MODELO DO CONVERSOR A/D

Os conversores A/D do MCU são de 12 bits e conseguem converter os sinais analógicos compreendidos entre 0V e 3V. Os valores digitais atribuídos são conferidos um valor de até 2^{12} , assim o ganho do conversor A/D é dado por:

$$K_{AD} = \frac{vAD_{DIG}}{vAD_{ANA}} = \frac{2^{12}}{3} \quad (151)$$

MODELO DO SENSOR DE CORRENTE

O sensor de corrente utilizado é um sensor do tipo efeito *Hall* de modelo LA-100P (da fabricante LEM). O sensor fornece uma tensão proporcional a corrente lida que percorre sua janela. O ganho do sensor de corrente é dado por:

$$K_i = \frac{V_{out}}{I_N} = 0,1 \quad (152)$$

MODELO DO SENSOR DE TENSÃO

O sensor de tensão utilizado é do tipo efeito *Hall* de modelo LV-20P (da fabricante LEM). Este sensor fornece uma tensão na saída em função da tensão de entrada. Com os valores dos resistores ajustados no sensor obtém-se o seguinte ganho:

$$K_V = \frac{V_{Rm}}{V_O} = 0,0061 \quad (153)$$

MODELO DO MULTIPLICADOR

O sinal de saída do controlador de tensão é multiplicado por um sinal do tipo seno retificado que deve estar em fase com a tensão da rede. O resultado desta multiplicação serve de referência para o controlador de corrente. Este seno retificador pode ser obtido diretamente da rede, condicionado e usado no multiplicador, ou então pode ser utilizado um seno interno no MCU que deve estar sincronizado com a rede através de um sincronizador de fase. Neste caso se utilizou de um seno retificado interno no MCU com amplitude de 2000 para o conversor de menor tensão e um seno retificado com amplitude de 1793,13 para o conversor de maior tensão.

A Figura 84 apresenta o esquema do multiplicador.

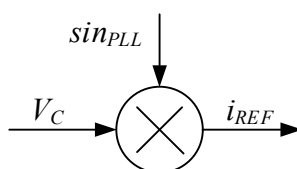


Figura 84 – Esquema do Multiplicador
Fonte: Autoria Própria.

O modelo do multiplicador utiliza o valor médio do seno retificado, assim o modelo do multiplicador é dado por:

$$k_m = \frac{i_{REF}}{V_C} = \overline{\sin_{PLL}} \quad (154)$$

Da equação (154) podemos concluir que o modelo do multiplicador para o conversor de menor tensão é dado por:

$$k_{m1} = \frac{i_{REF1}}{V_C} = \frac{2}{\pi} \cdot 2000 \quad (155)$$

O modelo do multiplicador para o conversor com maior tensão é:

$$k_{m2} = \frac{i_{REF2}}{V_C} = \frac{2}{\pi} \cdot 1793,13 \quad (156)$$

APÊNDICE B – EQUAÇÕES PARA CÁLCULO DOS COMPONENTES

Neste apêndice são apresentadas as equações para calcular o filtro LC de entrada e a indutância do indutor acoplado.

CÁLCULO DO FILTRO LC DE ENTRADA

As equações para o cálculo do filtro LC de entrada são apresentadas nas equações abaixo.

$$R_{eq} = \frac{V_P}{I_{in_pico}} \quad (157)$$

$$C_f = \frac{1}{2 \cdot \pi \cdot f_{pi} \cdot R_{eq}} \quad (158)$$

$$L_f = \frac{1}{(2 \cdot \pi \cdot f_i)^2 \cdot C_f} \quad (159)$$

Onde, f_{pi} é 50x60Hz. e f_i é $f_c/10$.

CÁLCULO DA INDUTÂNCIA DO INDUTOR ACOPLADO

O cálculo da indutância do indutor acoplado pode ser calculado pela equação abaixo.

$$L_C = \frac{V_o \cdot \left(\frac{V_P}{V_o} \cdot \text{sen}\left(\frac{\pi}{2}\right) - 1 \right)}{2 \cdot \Delta I_{L_{PF}} \cdot f_s \cdot \frac{V_P}{V_o} \cdot \text{sen}\left(\frac{\pi}{2}\right)} \quad (160)$$