UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ CAMPUS DE CURITIBA CURSO DE ENGENHARIA INDUSTRIAL ELÉTRICA ÊNFASE ELETROTÉCNICA

> CARLOS EDUARDO FERREIRA PIMENTEL THAYANI TOGOE CAVALCANTE

PROJETO E DESENVOLVIMENTO DE UM CONVERSOR CC-CC SEPIC COM ISOLAÇÃO GALVÂNICA EM ALTA FREQUÊNCIA

TRABALHO DE CONCLUSÃO DE CURSO

CURITIBA 2011

CARLOS EDUARDO FERREIRA PIMENTEL THAYANI TOGOE CAVALCANTE

PROJETO E DESENVOLVIMENTO DE UM CONVERSOR CC-CC SEPIC COM ISOLAÇÃO GALVÂNICA EM ALTA FREQUÊNCIA

Trabalho de Conclusão de Curso de Graduação, apresentado à disciplina de Projeto Final 2, do curso de Engenharia Industrial Elétrica – Ênfase em Eletrotécnica do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR), como requisito parcial para obtenção do título de Engenheiro Eletricista. Orientador (a): Dr. Roger Gules

CURITIBA 2011

LISTA DE SÍMBOLOS

N ₁	Número de espiras da bobina primária;
N ₂	Número de espiras da bobina secundária;
V ₁	Tensão eficaz de alimentação na bobina primária;
V ₂	Tensão eficaz induzida na bobina secundária;
I ₁	Corrente na bobina primária;
I ₂	Corrente na bobina secundária;
E _{médio}	Força eletro-motriz média induzida;
φ _{pico}	Valor de pico do fluxo criado pela corrente na bobina primária;
t	Tempo que o fluxo precisa para elevar-se de zero ao valor de pico;
f	Frequência da onda senoidal considerada
Е	Valor eficaz da força contra eletro-motriz
P _{foucault}	Perdas por Foucault
σ	Condutividade elétrica do material do núcleo;
ω	Frequência angular do campo magnético;
e	Espessura do núcleo;
B _{máx}	Indução máxima no núcleo;
P _{histerese}	Perdas por histerese
А	Área da curva de histerese do material;
FP	Fator de potência
Р	Potência Ativa
V _{RMS}	Tensão RMS
I _{RMS}	Corrente RMS
TDH	Taxa de distorção harmônica
CC	Corrente contínua
CA	Corrente alternada
v _s	Tensão da fonte;
v _{dt}	Sinal Dither;
v _{in}	Sinal de entrada do retificador;
E _d	Tensão no capacitor de filtro;
i _{in}	Sinal de corrente do retificador;

i _s	Corrente na entrada do retificador;
LPF	Filtro passa-baixa;
Vg	Pico da senóide de entrada retificada
P _{in}	Potência de entrada do conversor;
Pout	Potência de saída do conversor;
i _{m1}	Corrente média de entrada em um ciclo de chaveamento;
D	Duty cycle do PWM de chaveamento;
T _s	Período de chaveamento;
L _{eq}	Indutância equivalente;
L ₁	Indutância de entrada do conversor;
L ₂	Indutância do primário do indutor de saída;
i _r	Valor de ripple da corrente em L_1
ω	Frequência angular
ΔV	Ondulação de tensão na saída do conversor
М	Valor médio de f(x) no período;
Т	Período da função;
Vg	Amplitude da senóide
V _m	Valor médio da tensão retificada
V_{eficaz}	Tensão eficaz
I _{pico}	Corrente de pico
J _{max}	Máxima densidade de corrente
A _p	Área transversal do enrolamento de cobre
k _w	Fator de ocupação do cobre dentro do corretel
A _e	Área da secção transversal do núcleo
A _w	Área da janela do carretel
R _{núcleo}	Relutância do núcleo
l _{núcleo}	Comprimento do caminho magnético;
$\mu_{núcleo}$	Permeabilidade do núcleo.
R _{entreferro}	Relutância do circuito magnético
l _{entreferro}	Comprimento do entreferro;
μ_0	Permeabilidade do ar.
Δ	Profundidade de penetração

S _{fio}	Diâmetro da seção transversal do fio	
l _{espira}	Comprimento médio de uma espira;	
ρ_{fio}	Resistividade do fio por cm.	
K _h	Coeficiente de perdas por histerese;	
K _f	Coeficiente de perdas por corrente parasita;	
V _{núcleo}	Volume do núcleo.	
Rt _{núcleo}	Resistência térmica do núcleo	
ΔΤ	Elevação da temperatura	

LISTA DE ILUSTRAÇÕES

Figura 46 - Ondulação de tensão em alta frequência no capacitor C2
Figura 47 - Tensão (em vermelho) e corrente (em azul, com valore multiplicado por 25 para
melhor visualização) na fonte
Figura 48 - Ondulação de corrente em frequência de chaveamento na fonte no pico da senóide
de entrada
Figura 49 - Corrente no diodo de saída D5 em frequência de chaveamento
Figura 50 - Tensão no anodo do diodo de saída D5 em frequência de chaveamento
Figura 51 - Corrente no indutor de entrada L1
Figura 52 - Ondulação de corrente em frequência de chaveamento no indutor de entrada L1. 69
Figura 53 - Forma de onda PWM de controle da chave de potência
Figura 54 - Detalhe do controle do PWM (em vermelho): tensão de referência adquirida na
saída do conversor (em púrpura) e dente de serra para comparação (em verde)
Figura 55 - Ondulação de tensão na chave em função da tensão retificada de entrada
Figura 56 - Ondulação de tensão na chave em frequência de chaveamento 71
Figura 57 - Corrente na chave S3
Figura 58 - Detalhe da tenção (em vermelho) e corrente (em azul) na chave S3 em um ciclo de
chaveamento
Figure 59 - Núcleo do tipo E o carrotol
Figura 59 - Nucleo do lipo E e carrelementos na ispala da púsicas
Figura 60 - Ocupação dos enfolamentos na janeia do núcleo.
Figura 61. Nucleo EE 55/26/21 escolitido
Figura 62 - 503525A
Figura 63 - Esquematico de ligação do SG3525A em maina abena
Figura 64 - Compensador Pi com filtro
Figura 65 - Esquematico de ligação do SG3525A em maina fechada
Figura 66. Placa montada do circuito de controle do SEPIC Isolado
Figura 67 - Fonte auxiliar usada para alimentação do circuito de controle
Figura 68 - Prototipo em teste no laboratorio
Figura 69 - Tensao retificada na entrada do circuito (amarelo) e corrente no indutor de entrada
L1 (rosa)
Figura 70 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na saída
(azul) e tensão de comando do IGBT (verde) em baixa frequência
Figura 71 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na saída
(azul) e tensão de comando do IGBT (verde) em alta frequência
Figura 72 - Detalhe em acoplamento CA do osciloscópio para tensão no barramento CC (azul)
e corrente na saída do conversor (rosa)
Figura 73 - Tensão da rede (Amarelo) e corrente drenada da rede (rosa)
Figura 74 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na fonte
auxiliar (azul) e tensão de comando do IGBT (verde) em baixa frequência100
Figura 75 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na fonte
auxiliar (azul) e tensão de comando do IGBT (verde) em alta frequência 100
Figura 76 Tensão na rede (amarelo), tensão na fonte auxiliar (verde) e corrente drenada da
rede (rosa) em baixa frequência
Figura 77 - Tensão na rede (amarelo), tensão na fonte auxiliar (verde) e corrente drenada da
rede (rosa) em alta frequência 101
Figura 78 - Detalhe de um ciclo da tensão da rede (amarelo) e corrente drenada pelo conversor
(rosa)
Figura 79 - Tensão no barramento CC de saída, medida em um multímetro 102

LISTA DE ILUSTRAÇÕES5				
1	INTRODUÇÃO GERAL	9		
1.1.	INTRODUÇÃO	9		
1.2.	PROBLEMA			
1.3.	JUSTIFICATIVA			
1.4.	OBJETIVOS	13		
1.4.1.	Obietivo Geral			
1.4.2.	Objetivos específicos			
1.5.	PROCEDIMENTOS METODOLÓGICOS			
1.6.	ESTRUTURA DO TRABALHO	14		
2	REVISÃO BIBLIOGRÁFICA	16		
2.1.	ISOLAÇÃO GALVÂNICA	16		
2.1.1.	Transformadores	17		
2.1.2.	Perdas associadas à frequência no transformador	20		
2.1.3.	Isolação galvânica em baixa freqüência	21		
2.1.4.	Isolação Galvânica em alta frequência	22		
2.2.	FATOR DE POTÊNCIA E DISTORÇÃO HARMÔNICA	22		
2.3.	CONVERSORES RETIFICADORES COM PFC ISOLADOS EM ALTA FREQUÊNCIA	27		
2.3.1.	Retificador onda completa com filtro capacitivo	28		
2.3.2.	Conversor Flyback			
2.3.3.	Família de conversores S ² IP ²			
2.3.4.	Conversores baseados no efeito "Dither"			
2.3.5.	Retificadores com correção paralela de fator de potência			
2.3.6.	Retificadores BIFRED e BIBRED			
2.3.7.	Retificador Boost Isolado	40		
2.3.8.	Conversores Retificadores Ressonantes	41		
2.3.9.	Conversores Cük e SEPIC	42		
2.4.	CONVERSOR SEPIC COMO RETIFICADOR DE ALTA QUALIDADE ISOLADO EM ALTA FR	EQUÊNCIA		
	44			
2.4.1.	Conversor SEPIC	46		
2.4.2.	Conversor SEPIC como PFC Isolado	48		
3	PROCEDIMENTOS METODOLÓGICOS	52		
3.1.	CÁLCULOS PRELIMINARES	52		
3.1.1.	Cálculos dos valores dos componentes de potência do SEPIC	52		
3.2.	SIMULAÇÃO DO CIRCUITO	56		
3.2.1.	Simulação do Circuito em malha Aberta	57		
3.2.2.	Simulação do Circuito em Malha Fechada	63		
4	DIMENSIONAMENTO FÍSICO	73		
4.1.	DIODOS DE ENTRADA	73		
4.2.	INDUTOR DE ENTRADA L1	73		
4.3.	Chave de potência S3	74		
4.4.	CAPACITOR C1	75		
4.5.	INDUTORES ACOPLADOS L3 E L6	75		
4.5.1.	Escolha do núcleo	76		

SUMÁRIO

REFERÍ	ÊNCIAS	104
6	CONCLUSÃO	
5.2.	Formas de onda do sistema em malha fechada	
5.1.	Formas de onda do sistema em malha aberta:	96
5	RESULTADOS EXPERIMENTAIS	96
4.9.	FONTE AUXILIAR	94
4.8.	DIODO DTV1500MFP	93
4.7.	IRGP20B120U	92
4.6.3.	Compensador PI com Filtro	
4.6.2.	Ligação do SG3525A	
4.6.1.	Principais Características:	
4.6.	SG3525A	
4.5.9.	Possibilidade de execução	
4.5.8.	Elevação da temperatura no núcleo	
4.5.7.	Resistência térmica do núcleo	
4.5.6.	Perdas magnéticas	
4.5.5.	Perdas no cobre	
4.5.4.	Diâmetro dos condutores	
4.5.3.	Entreferro	
4.5.2.	Número de espiras	

1 INTRODUÇÃO GERAL

1.1.INTRODUÇÃO

Com a crescente demanda por fontes ininterruptas de energia (UPS – Uninterruptible Power Supply), tem sido exigida uma maior confiabilidade dos conversores estáticos utilizados em UPS, e transformadores de baixa frequência (60 ou 50 Hz) são amplamente utilizados na saída destes inversores para fornecer isolação galvânica do circuito a ser alimentado pela fonte, bem como reduzir a interferência eletromagnética (EMI – Eletromagnetic Interference) produzida pelo chaveamento dos conversores estáticos vistos pela carga (BORUP, 2001).

No que tange à frequência de operação desses transformadores utilizados para isolação galvânica, bem como adaptação de tensão no secundário, a máxima densidade de fluxo depende basicamente de sua frequência e sua tensão. Dessa forma, para uma dada tensão, é possível obter uma maior densidade de fluxo no transformador aumentando a frequência da tensão de entrada (KOSOW, 1982), o que seria, em termos físicos, que é possível, dentro dos limites de dispersão no núcleo do transformador e diâmetro de seus enrolamentos, extrair uma maior quantidade de potência de um dado transformador se ele for operado em alta frequência. Dessa forma, é possível diminuir o tamanho e o peso do transformador caso ele seja usado em alta frequência (TORRICO-BASCOPÉ, 2008).

Para uma maior confiabilidade de alimentação da carga, a UPS do tipo online é a mais utilizada, por essa realizar dupla conversão de energia, retificando a tensão de entrada quando essa existir e transformando a tensão contínua proveniente da retificação ou das baterias em uma senóide. Dessa forma, esse tipo de topologia de UPS possui um tempo de comutação nulo quando há uma interrupção na alimentação proveniente da rede e corrige possíveis distorções harmônicas vindas do sistema elétrico de potência, aumentando assim a confiabilidade da UPS.

Desde 1995, a IEC (International Eletrotechnical Commission) publicou a norma IEC Std. 61000-3-2, que limitou a distorção harmônica inserida por equipamentos eletrônicos na rede elétrica, como forma de melhorar a qualidade da corrente drenada por equipamentos elétricos e eletrônicos e assim melhorar a qualidade da tensão entregue na rede, bem como disponibilizar maior volume de potência ativa. Dessa forma, os circuitos retificadores de UPS devem inclusive possuir correção de fator de potência em sua entrada, dependendo da magnitude da corrente drenada da rede.

A solução comum para níveis altos de potência (10 kW ou acima) bem como níveis baixos (menores que 100 W) é a utilização de filtros passivos na entrada de circuitos eletrônicos. Em níveis altos, a utilização de filtros passivos é justificada pela dificuldade de técnicas de chaveamento em alta frequência para correção do fator de potência, e em níveis baixos de potência a utilização de filtros passivos ocorre principalmente por estes serem mais baratos, em comparação com circuitos chaveados (SPIAZZI; TENTI; MATAVELLI, 1995).

Para níveis intermediários, onde a utilização de pré-reguladores de fator de potência (PFP – Power Factor Preregulators) chaveados é interessante, uma solução possível para garantir a confiabilidade e a conformidade com a norma é a utilização de topologias com apenas um estágio de conversores CC-CC com correção do fator de potência e que ofereçam isolação galvânica. Além da norma, que deve ser atendida, a correção do fator de potência é também vantajosa do ponto de vista da carga, pois disponibiliza maior quantidade de potência ativa. Dentro desse contexto, a facilidade em adaptar isolação galvânica oferece vantagem em relação a topologias que não tenham essa facilidade, pois a isolação galvânica oferece maior confiabilidade da tensão na saída do conversor, bem como proteção da carga em caso de curto circuito ou elevações bruscas de tensão na entrada do dispositivo (SPIAZZI; TENTI; MATAVELLI, 1995).

Dentre os conversores possíveis para uso como pré-reguladores de fator de potência (PFP – Power Factor Preregulator) em UPS online, o conversor SEPIC é particularmente interessante, pois tem a entrada semelhante ao conversor Boost, de forma que a corrente drenada da rede não é pulsante, e tem o estágio de saída semelhante a um Flyback, vantajoso por permitir tensão maior ou menor que a entrada (DIXON, 1993). Ademais, o conversor SEPIC,

apesar da maior complexidade, é também interessante por apresentar apenas uma chave no circuito de potência, além de limitação de corrente e proteção por sobrecarga inerente, devido a posição da chave no circuito (SPIAZZI; TENTI; MATAVELLI, 1995).

Por ter o estágio de saída semelhante a um Flyback, e estágio de entrada semelhante a um Boost, o conversor SEPIC é indicado inclusive para ser usado como um PFP isolado, de forma que a isolação galvânica do conversor é conseguida através da substituição do indutor de saída original do conversor SEPIC por um transformador Flyback.

1.2. PROBLEMA

A principal dificuldade no desenvolvimento de um conversor SEPIC isolado, em comparação com outras topologias mais populares de isolação em alta frequência, é a sua maior complexidade, uma vez que esta não é uma topologia clássica nem popular e, sendo assim, a literatura especializada é restrita.

Ademais, as dificuldades encontradas são dificuldades de desenvolvimento de um protótipo, como sua concepção, simulação eficaz, que depende de programas especializados, e a realização de testes de forma segura e eficaz.

Como uma fonte chaveada, o estudo, desenvolvimento e teste do conversor apresenta as dificuldades inerentes de fontes, como não idealidades de componentes, problemas oriundos de EMI, bem como dificuldades no desenvolvimento do controle do conversor. Outro problema que pode surgir são as indutâncias de dispersão do transformador isolador, que podem induzir tensões altas na chave de potência, de forma que pode ser necessário o uso de um circuito snubber para operação segura da chave.

1.3. JUSTIFICATIVA

O uso de transformadores isoladores em UPS é largamente utilizado, pois, além de filtrar a EMI impedindo que esta seja vista pela carga, realiza isolação galvânica da mesma, fazendo com que a tensão de saída do conversor tenha maior qualidade. A preferência pelo uso destes na saída dos inversores utilizados em UPS é principalmente pela sua facilidade, uma vez que não é necessário nenhuma alteração no circuito eletrônico, além de o transformador poder ajustar a tensão no secundário para carga.

A isolação em alta frequência, apesar de mais complexa, é vantajosa principalmente por reduzir tanto o peso quanto o volume da UPS, que, do ponto de vista logístico e comercial, é bastante vantajoso em relação à utilização de transformadores de baixa frequência.

A correção do fator de potência na entrada de circuitos eletrônicos, do ponto de vista científico, é algo imprescindível, uma vez que possibilita ao circuito injetar o mínimo de distorção harmônica no sistema elétrico de potência, ajudando assim a manter a qualidade da tensão deste, bem como disponibiliza uma maior potência ativa a carga.

Comercialmente, é crescente a demanda e a exigência dos órgãos normativos internacionais para que haja correção do fator de potência de circuitos eletrônicos, uma vez que estes normalmente causam distorção na forma de onda da tensão, principalmente pelo uso de fontes que drenam corrente pulsada da rede, cuja fonte mais comum que causa esse efeito é a ponte retificadora com filtro capacitivo.

A preferência pela escolha de uma estratégia de controle analógico para o conversor é devido ao fato de que um controlador analógico dedicado possui implantação mais simples do circuito, o que possibilita uma redução de custo do conversor por diminuir sua complexidade.

Dessa forma, o desenvolvimento de um conversor que possa, em um estágio, isolar galvanicamente a carga em alta frequência é importante para garantir uma UPS que tenha confiabilidade, com isolação galvânica, e que tenha peso e tamanho reduzidos, reduzindo assim também seu custo, que em termos comerciais gera um aumento de competitividade desse tipo de UPS em

relação às UPS que utilizam transformadores de baixa frequência. Ademais, a correção do fator de potência permite ao conversor obter maior potência ativa da rede, podendo assim ser dimensionado de forma mais enxuta e econômica dos componentes e da placa, reduzindo também seu custo.

1.4. OBJETIVOS

1.4.1. Objetivo Geral

O objetivo geral desde projeto é desenvolver um conversor SEPIC isolado, que tenha correção do fator de potência com controlador analógico dedicado e tenha potência de 200 W.

1.4.2. Objetivos específicos

- Realizar pesquisa teórica do estado da arte do conversor SEPIC isolado, bem como as técnicas de controle possíveis para o conversor;
- Projetar o conversor, com potência nominal de 200 W;
- Realizar simulações do circuito projetado para possíveis correções e adaptações;
- Projetar e dimensionar os componentes magnéticos para a montagem do conversor;
- Montar o conversor e levantar dados necessários para análise de sua eficácia;

1.5. PROCEDIMENTOS METODOLÓGICOS

Classifica-se o estudo proposto como de natureza científica aplicada, devido ao fato de existir um problema claro (uso de transformadores de baixa frequência, mais pesados e volumosos, para isolar galvanicamente o circuito de carga das UPS) e uma proposta de solução (o uso do conversor SEPIC como retificador controlado e isolador do secundário de carga do circuito).

Para realização do projeto, será realizado o estudo do estado da arte do conversor SEPIC isolado utilizado como PFP, e estudos aprofundados das vantagens desses conversores para isolação em alta frequência em relação a topologias mais populares. Após a pesquisa teórica, será realizado o projeto e a simulação do conversor, para uma análise mais aprofundada de suas limitações e dificuldades de implantação e, em seguida, será desenvolvido o protótipo que será utilizado para os testes e validação do projeto proposto.

Como etapa final do projeto, serão realizados testes com carga no protótipo, a fim de validá-lo e obter dados para cálculos de rendimento do circuito e viabilidade de implantação deste como isolador de alta frequência para UPS online.

1.6. ESTRUTURA DO TRABALHO

O capítulo um é um capítulo introdutório, onde é feita uma contextualização e a exposição do problema a ser resolvido. No capítulo seguinte, é exposta toda a fundamentação teórica utilizada para a realização deste projeto, assim como a explicação das formas utilizadas para isolação galvânica da carga em UPS;

O capítulo três contém os procedimentos metodológicos, cálculos dos componentes necessários e simulação do circuito, tanto em malha aberta como em malha fechada.

No capítulo quatro é mostrado o dimensionamento físico dos componentes, os cálculos das perdas e as considerações gerais para montagem das placas de potência e controle. Em seguida, no capítulo cinco, é

mostrada as placas montadas e exposto os resultados experimentais obtidos em laboratório.

Em seguida, o capítulo seis contém as conclusões finais do projeto. Por último, elementos complementares como: anexos, referências e apêndices.

2 REVISÃO BIBLIOGRÁFICA

2.1. ISOLAÇÃO GALVÂNICA

Fontes ininterruptas de energia (UPS) são comumente utilizadas para proteger cargas críticas de distúrbios e interrupção de alimentação da rede elétrica. A maioria das UPS para essa finalidade consiste em um sistema com conversão dupla de energia com um transformador de baixa frequência, como mostrado na figura 1. Essa configuração de UPS é, em geral, a mais confiável, pois proporciona total independência entre a amplitude e a frequência da entrada e da saída, garantindo uma tensão de saída da fonte de alta qualidade (TORRICO-BASCOPÉ, 2009).



Figura 1 - Topologia típica de UPS Online com isolação galvânica. Fonte: Da Camara, et al (2009).

A isolação galvânica é desejada, pois ela garante o maior grau de segurança da carga conectada à UPS, uma vez que a carga estando galvanicamente isolada da entrada, ela não possuirá nenhuma conexão elétrica com a rede. Não possuindo conexão elétrica, a carga não será afetada por perturbações da rede, como ruídos de modo comum. Ademais, a isolação galvânica da carga garante que as cargas da UPS sejam aterradas corretamente de acordo com as normas internacionais e locais (ANDERSEN, 2004).

De acordo com Andersen (2004), isolação galvânica em UPS é a separação física completa entre entrada e saídado dispositivo, que é geralmente realizada com um transformador com enrolamento distinto de primário e secundário.

2.1.1. Transformadores

Como dito no capítulo anterior, a isolação galvânica em UPS é normalmente realizada com um transformador de dois enrolamentos, o que garante que nenhuma conexão elétrica exista entre eles.

Um transformador opera segundo o princípio da indução mútua entre duas ou mais bobinas em circuitos com acoplamento magnético e sem conexão elétrica entre essas bobinas. Uma fonte de tensão alternada é conectada a uma das bobinas, chamada de primária, de forma que a fonte forneça energia à bobina (KOSOW, 1982). A figura 2 mostra um transformador conectado a uma fonte senoidal utilizado para alimentar uma carga.



Figura 2 - Transformador utilizado para alimentar uma carga Fonte: Fitzgerald (2006).

Nota-se pela figura que as bobinas estão enroladas sobre um mesmo núcleo, normalmente um núcleo ferromagnético. Dessa forma, as bobinas estão fortemente acopladas, de forma que quase toda a energia recebida pela fonte no primário é transferida para o secundário através do fluxo magnético criado pela corrente do primário (KOSOW, 1982).

Em um transformador ideal, onde não são consideradas perdas por fluxo disperso ou fluxo mútuo (KOSOW, 1982), as principais relações entre tensão e corrente são:

$$\frac{N_1}{N_2} = \frac{V_1}{V_2} = \frac{I_2}{I_1} \quad (1)$$

Onde:

N₁: Número de espiras da bobina primária;

N₂: Número de espiras da bobina secundária;

V1: Tensão eficaz de alimentação na bobina primária;

V2: Tensão eficaz induzida na bobina secundária;

*I*₁: Corrente na bobina primária;

*I*₂: Corrente na bobina secundária;

Manipulando os termos da igualdade mostrada, tem-se:

$$V_1 \cdot I_1 = V_2 \cdot I_2 \quad (2)$$

Sendo as tensões e corrente eficazes, a equação (2) mostra que a potência do primário do transformador é totalmente transferida para o secundário, que é uma característica inerente de um transformador ideal.

A quantificação de Neumann estabelece que a força eletro-motriz média induzida em uma bobina com *N* espiras é (KOSOW, 1982):

$$E_{m\acute{e}dio} = \phi_{pico} \cdot \frac{N}{t} \cdot 10^{-8} V \quad (3)$$

Onde:

 $E_{médio}$: Força eletro-motriz média induzida;

 ϕ_{pico} : Valor de pico do fluxo criado pela corrente na bobina primária;

t: Tempo que o fluxo precisa para elevar-se de zero ao valor de pico;

Considerando uma onda com formato senoidal, o valor de pico do fluxo ϕ_{pico} acontecerá em um quarto de ciclo, de forma que a equação (3) será (KOSOW, 1982):

$$E_{m\acute{e}dio} = 4 \cdot f \cdot \phi_{pico} \cdot N \cdot 10^{-8} V \quad (4)$$

Sendo f a frequência da onda senoidal considerada.

Define-se fator de forma de uma função periódica como a relação entre o valor eficaz e o valor médio dessa função. Como o sistema elétrico é gerado e transmitido em corrente alternada, cuja forma de onda é basicamente senoidal, o valor de fator de forma de interesse para estudo do transformador é o valor de uma onda senoidal, que é igual a 1,11 (KOSOW, 1982).

Assim, o valor eficaz da força eletro-motriz induzida em um transformador, em função do valor médio, será:

$$E = 1,11 \cdot E_{m\acute{e}dio} = 4,44 \cdot f \cdot N \cdot \phi_{pico} \cdot 10^{-8} V \quad (5)$$

Sendo *E* o valor eficaz da força contra eletro-motriz.

2.1.2. Perdas associadas à frequência no transformador

A equação (5) mostra que a tensão eficaz induzida no secundário de um transformador é diretamente proporcional a sua frequência. Ou seja, é possível aumentar a tensão induzida no secundário apenas aumentando a frequência da tensão, mantendo os outros parâmetros constantes, considerando um acoplamento ideal entre as bobinas primária e secundária.

Porém, em transformadores reais, o material que o núcleo é produzido influi na frequência de operação máxima, na forma de potência elétrica dissipada não usada para alimentação da carga. Ou seja, transformadores de frequência industrial utilizam materiais diferentes de transformadores de fontes chaveadas, onde a frequência e da ordem de dezenas a centenas de quilohertz.

Em núcleos feitos com material ferromagnético submetidos a campos magnéticos variáveis há formação de anéis de corrente induzida no núcleo, anéis esses que esquentam e representam perdas elétricas (BASTOS, 2007). Essas perdas no núcleo são chamadas de correntes de Foucalt, e a potência média dissipada por elas pode ser calculada pela equação:

$$P_{foucault} = \frac{1}{24} \cdot \sigma \cdot \omega^2 \cdot e^2 \cdot B_{max}^2 \quad (6)$$

Onde:

σ: Condutividade elétrica do material do núcleo;

ω: Frequência angular do campo magnético;

e: Espessura do núcleo;

B_{máx}: Indução máxima no núcleo;

Somada com as perdas por corrente de Foucalt, existe a perda por histerese, que está associada com a curva de indução do material magnético do núcleo (BASTOS, 2007). Para o cálculo das perdas por histerese, temos:

$$P_{histerese} = A \cdot f \cdot V \quad (7)$$

Onde:

A: Área da curva de histerese do material;

f: Frequência do campo magnético;

V: Volume do núcleo;

2.1.3. Isolação galvânica em baixa freqüência

Da equação (6), podemos observar algumas características importantes para o estudo da isolação galvânica em baixa frequência, que são práticas adotadas na construção de transformadores dessa classificação.

Como a frequência é imposta pelo sistema, pouco ou nada pode ser feito para amenizar o termo de ω na equação, assim como o termo $B_{máx}$, já que a indução máxima dependerá da corrente na bobina primária, que é calculada de acordo com a potência desejada do transformador.

Por outro lado, a espessura do núcleo *e* pode ser alterada, para diminuir o valor da potência dissipada. A prática comum é a utilização de chapas de material ferromagnético isoladas entre si, de forma que a espessura na indução seja pequena, assim como a perda o será. Outra prática é garantir que a condutividade σ dessas chapas seja baixa, garantindo assim um desempenho ainda melhor do núcleo. Para diminuir a condutividade, é comum a utilização de chapas de aço-silício ao invés de ferro, devido aquela ter condutividade menor que essa (WINDERS, 2002).

Da equação (7), podemos perceber mais dois fatores fundamentais para redução nas perdas no núcleo do transformador em baixa frequência, que é a área da curva de histerese do material escolhido, que influi diretamente no valor de perda por histerese, bem como o volume do núcleo, que também é reduzido com a técnica de utilização de chapas de aço-silício.

2.1.4. Isolação Galvânica em alta frequência

Utilizando novamente as equações (6) e (7), podemos fazer uma análise focada em perdas no núcleo quando se tem uma tensão alternada na bobina primária de alta frequência. Essa análise é importante para definição do núcleo de transformadores para alta frequência, encontrados em fontes chaveadas isoladas.

Similarmente a análise em baixa frequência, os termos de ω e $B_{máx}$ são fixos. Porém, como a frequência na equação (6) é elevada ao quadrado, o valor de ômega é bastante significativo no valor final das perdas por Foucalt. Dessa forma, é imprescindível, para um núcleo de alta frequência, que a condutividade seja a menor possível, para evitar que o núcleo esquente em demasia. Assim, é comumente utilizado núcleo de ferrite, que é um material cerâmico e isolante (BASTOS, 2007).

Analisando a equação (7), a prática comum é utilizar materiais que tenham a área da curva de histerese pequena, bem como utilizar transformadores com núcleo de pequeno volume. Como é possível extrair, para um dado volume, maior potência de um transformador se ele operar em alta frequência, dentro dos limites de perdas magnéticas do núcleo, é possível garantir que o volume do núcleo seja pequeno, garantindo uma diminuição nas perdas por histerese (TORRICO-BASCOPÉ, 2009).

2.2. FATOR DE POTÊNCIA E DISTORÇÃO HARMÔNICA

Atualmente, a regulamentação do setor elétrico brasileiro limita o mínimo fator de potência para cargas alimentadas em baixa tensão em 0,92. A ANEEL, no documento "Procedimento de Distribuição de Energia Elétrica no Sistema Elétrico Nacional – Prodist Módulo 8 – Qualidade da Energia Elétrica" afirma que:

"A presença da energia e/ou potência reativas faz com que o transporte de potência ativa demande maior capacidade do sistema de transporte pelo qual ela flui. Por este motivo, a responsabilidade de um cliente marginal nos investimentos destinados à expansão da rede será tanto maior quanto mais elevada for sua potência reativa ou, de modo equivalente, quanto menor for seu fator de potência."

"Muitas cargas tradicionais, como é o caso dos motores elétricos, têm um princípio de operação que exige um consumo de potência reativa. Assim, parece adequado que o regulador admita uma certa tolerância para o fator de potência das unidades consumidoras. O valor desta tolerância é expresso através do chamado fator de potência de referência que está hoje fixado no valor de 0,92, o que equivale a permitir ao cliente um consumo de 0,426 kVArh por kWh de energia que absorve"

"Nos sistemas senoidais, tanto os monofásicos quanto os trifásicos equilibrados e simétricos, a noção do fator de potência é aceita consensualmente. Hoje em dia a proliferação de cargas não lineares e/ou não balanceadas, assim como de cargas com dispositivos chaveados de eletrônica de potência, determina um aprimoramento das disposições contidas nas regulamentações vigentes. Tal melhoria encontra sustentação na tecnologia de amostragem digital hoje disponível no mercado brasileiro, o qual dispõe de instrumentos de medição que permitem incorporar conceitos de potência e fator de potência mais atuais"

Da mesma forma que a regulamentação brasileira limita o fator de potência para melhoria da qualidade de tensão e disponibilidade de potência, a norma IEC 61000 – 3 – 2 limita o valor eficaz de corrente drenada por fase, para cargas alimentadas em baixa tensão, em 16 A. Essa mesma norma divide as cargas em 4 categorias: Classe A, Classe B, Classe C e Classe D (POMÍLIO, 2008).

Os equipamentos classificados em classe A são dispositivos trifásicos balanceados, equipamentos domésticos (exceto os que se enquadram na

classe D), "dimmers", e todos dispositivos restantes que não enquadram nas outras classes. Os equipamentos classe B são as ferramentas portáteis, e os dispositivos classe C são os dispositivos de iluminação. Na classe D estão inclusos computadores pessoais, monitores de vídeo e aparelhos de televisão, que tenham a forma de onda da corrente drenada da rede dentro da envoltória de corrente mostrada na figura 3 (POMÍLIO, 2008).



Figura 3 - Envoltória da corrente drenada para equipamentos classificados como classe D. Fonte: Pomílio (2008).

De acordo com Pomílio (2008), o fator de potência de uma carga é definido como a razão entre a potência ativa e a potência reativa consumidas, independente das formas de onda de tensão e corrente que ela apresente, desde que ambos os sinais sejam periódicos no tempo. Dessa forma, o fator de potência é calculado como:

$$FP = \frac{P}{S} = \frac{\frac{1}{T} \cdot \int v_i(t) \cdot i_i(t) \cdot dt}{V_{RMS} \cdot I_{RMS}}$$
(8)

Para um sistema que possua formas de onda senoidal, o fator de potência calculado pela equação (8) torna-se simplesmente o cosseno do ângulo de defasagem entre a onda de tensão e a onda de corrente. Assim, para sistemas com tensão e corrente senoidais, o cálculo do fator de potência é simplesmente:

$$FP_{senoidal} = \cos(\phi)$$
 (9)

O mesmo autor afirma que, caso o sistema possua apenas a tensão de entrada senoidal, o fator de potência será dado por:

$$FP_{V_{senoidal}} = \frac{I_{fundamental}}{I_{RMS}} \cdot \cos(\phi_{fundamental}) \quad (10)$$

É possível representar a corrente eficaz em sistemas cuja forma de onda da corrente drenada do sistema não é senoidal em função das componentes harmônicas (POMÍLIO, 2008):

$$I_{RMS} = \sqrt{I_1^2 + \sum_{n=2}^{\infty} I_n^2} \quad (11)$$

A Taxa de Distorção Harmônica (TDH) é definida como a razão entre o valor eficaz das componentes harmônicas da corrente do sistema pelo valor eficaz da componente fundamental. Assim:

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (12)$$

É possível expressar o fator de potência como função da taxa de distorção harmônica do sistema, como mostrado na equação (13).

$$FP = \frac{\cos\left(\phi_{fundamental}\right)}{\sqrt{1 + TDH^2}} \quad (13)$$

Pela equação (13), conclui-se que o Fator de Potência de uma carga está diretamente ligado a distorção da corrente absorvida por ela da rede, o que justifica as normas vigentes que limitam essa distorção, como a IEC 61000 -3-2 citada anteriormente nesse capítulo.

Por fim, esta análise matemática mostra que a correção do fator de potência depende da forma de onda da corrente drenada da rede pela carga. Caso a tensão e a corrente sejam senoidais, a correção do fator de potência é feita simplesmente aproximando no tempo as origens das ondas de corrente e tensão, de forma que o cosseno do ângulo de defasagem seja maior ou igual a 0,92.

Na prática, essa defasagem e causada por cargas que precisam para seu correto funcionamento, de potência reativa e que drenam corrente senoidal, representadas principalmente por motores elétricos. Dessa forma, a correção do fator de potência é resumida a inserção de capacitores em paralelo com a carga indutiva, de forma que o fasor resultante de corrente se aproxime ao fasor da tensão no diagrama fasorial do sistema (DUBUT, 2009). A figura 2.4 mostra a representação no tempo das ondas de tensão e corrente, com as cores roxa e azul, respectivamente o ângulo de defasagem está representado no gráfico pela letra grega ϕ .

Por outro lado, caso a corrente drenada da rede pela carga não possa ser representada por uma onda senoidal, a correção do fator de potência da carga deve ser realizada compensando a forma onda de corrente na entrada da carga, de forma que para a rede o formato de onda resultante seja senoidal. Realiza-se assim correção em tempo real do fator de potência, com técnicas de correção ativa que possam se adaptar para as condições da carga (DUBUT, 2009).

Com o desenvolvimento de semicondutores e a constante pesquisa na área, é cada vez mais comum o processamento da potência consumida por uma carga através de conversores estáticos (BORGES, A. R; BARBI, I., 2009). Para circuitos cuja finalidade é a de retificar a onda de entrada, é amplamente utilizada a técnica de conversores com estágio de correção de fator de potência (YAZDANIAN, M.; FARHANGI, S.; ZOLGHADRI, M.R., 2010). Por fim, a maioria das cargas eletrônicas industriais atualmente está restrita a conversores retificadores (YAZDANIAN, M.; FARHANGI, S.; ZOLGHADRI, M.R., 2010), de forma que o estudo, compreensão e aplicação de conversores estáticos é de grande importância para garantir a qualidade da tensão presente na rede elétrica, bem como o correto e eficiente uso da energia elétrica.



Figura 4 - Tensão e corrente representadas em função do tempo. Fonte: Autoria Própria.

2.3. CONVERSORES RETIFICADORES COM PFC ISOLADOS EM ALTA FREQUÊNCIA

Conversores estáticos de energia são circuitos eletrônicos responsáveis pela conversão e controle de potência elétrica (RASHID, 2003). Estes são divididos basicamente como:

- Conversores CA/CC, também chamados de retificadores;
- Conversores CC/CC;
- Conversores CC/CA, conhecidos como inversores;
- Conversores CA/CA, controladores de tensão CA ou conversores de frequência;

Os conversores CA-CC, os retificadores, têm a finalidade de converter uma tensão alternada aplicada à sua entrada em tensão contínua no estágio de saída.

Os conversores CC-CC têm a finalidade de converter uma tensão contínua aplicada à sua entrada em tensão contínua no estágio de saída.

Os conversores CC-CA, os inversores, têm a finalidade de transformar uma tensão continua aplicada à sua entrada em tensão alternada no estágio de saída do conversor Os conversores CA-CA, os controladores de tensão CA ou cicloconversores, possibilitam a regulação da tensão de alimentação de uma carga, a partir de uma fonte de tensão alternada.

A figura 5 mostra os diferentes tipos de conversores, bem como suas relações e formas de onda de tensão de saída.

Este projeto tem como interesse os conversores retificadores monofásicos isolados com estágio de entrada de correção de fator de potência, que é a classificação em que se insere o conversor SEPIC isolado proposto. Serão apresentadas as técnicas de isolação galvânica em alta frequência utilizadas, confrontando as topologias para estudo da viabilidade e limitações de cada uma.



Figura 5 - Relação de conversores e suas tensões de entrada e saída Fonte: Barbi (2006).

2.3.1. Retificador onda completa com filtro capacitivo

O retificador em questão, apesar de operar com elevada distorção harmônica da corrente de rede e baixo fator de potência, é muito empregado por ser de baixo custo (BARBI, 2006) e ser o retificador mais simples de ser levado a efeito para utilização como interface entre o sistema elétrico de potência e dispositivos de utilização em aplicações residenciais e industriais (DELL'AQUILA; LISERRE; MONOPOLI; CAPURSO, 2003).

O interesse neste projeto em apresentar esse tipo de retificador reside nas razões acima somadas ao fato de que é comum, para interface com o sistema elétrico, a utilização de transformadores de baixa frequência na entrada desses conversores, para adequar a tensão de saída do retificador, e adicionalmente aumentar a segurança de alimentação do secundário através da isolação galvânica.

Um retificador onda completa monofásico com filtro capacitivo, conforme afigura 6, faz com que a tensão de saída apresente-se constante, ou seja, ela permanece sempre no mesmo quadrante quando representada graficamente.

O capacitor carrega-se com a tensão de pico da entrada (desprezando a queda de tensão nos diodos). Quando a tensão de entrada se torna menor do que a tensão no capacitor os diodos não conduzem e a corrente de saída é fornecida exclusivamente pelo capacitor, que permanece se descarregando, até que, novamente, a tensão de entrada fique maior, recarregando o capacitor (BARBI, 2006).



Figura 6 - Retificador onda completa monofásico com Filtro Capacitivo. Fonte: Barbi (2006, pg. 254).

A corrente de entrada neste retificador é descontínua, vista pela rede como pulsos de curta duração, que ocorrem nos momentos em que o capacitor é recarregado, como mostrado na figura 7.



Figura 7 - Forma de onda do retificador onda completa monofásico com filtro capacitivo. Fonte: Barbi (2006, pg. 248).

Pela análise das equações (8) a (13), é possível concluir que essa topologia de retificador apresenta um baixo fator de potência, uma vez que toda energia é drenada da rede de forma pulsada e em intervalos pequenos, onde a corrente irá assumir grande amplitude.

2.3.2. Conversor Flyback

O conversor Flyback é o conversor mais simples de ser utilizado como PFC com isolação galvânica em alta frequência (SPIAZZI; TENTI; MATAVELLI, 1995). Ademais, ele tem como vantagem apenas uma chave para ser controlada e apenas um componente magnético (DE SOUSA; CRUZ; BRANCO; BEZERRA; TORRICO-BASCOPE, 2009). A figura 8 mostra a topologia Flyback.

As etapas de funcionamento do circuito podem ser sintetizadas em 4 intervalos, como mostrado nas figuras 9 a 12 (TORRICO-BASCOPE, et al, 2009)



Figura 8 - Conversor Flyback como Retificador PFP e isolação Galvânica. Fonte: Spiazzi; Tenti; Matavelli, (1995).



Figura 9 -Primeiro estágio de funcionamento do conversor Fonte: Torrico-Bascope, et al, (2009).



Figura 10 - Segundo estágio de funcionamento do conversor. Fonte: Torrico-Bascope, et al, (2009).



Figura 11 - Terceiro estágio de funcionamento do conversor Fonte: Torrico-Bascope, et al, (2009).



Figura 12 - Quarto estágio de funcionamento do conversor. Fonte: Torrico-Bascope, et al, (2009).

No primeiro intervalo de funcionamento, a chave Q1 está fechada. A energia que é armazenada no indutor TR é suprida pelos diodos D1 e D4 e pelo capacitor C1, de forma que a corrente na bobina primária de TR cresce linearmente. O diodo D5 está reversamente polarizado, e a carga, representada por uma bateria, é alimentada pelo capacitor C2 (TORRICO-BASCOPE, et al, 2009).

No segundo intervalo, a chave Q1 é desligada. Dessa forma, o diodo D5 é diretamente polarizado e a energia armazenada em TR é transferida para a carga e para o capacitor C2 (TORRICO-BASCOPE, et al, 2009). A energia da fonte é utilizada para carregar o capacitor C1.

O terceiro intervalo tem funcionamento semelhante ao primeiro, com a diferença de que a fonte está em seu semi-ciclo negativo, então a energia da fonte que é armazenada na bobina primária de TR é conduzida através dos diodos D2 e D3.

O quarto intervalo é semelhante ao segundo intervalo, com a diferença de que a energia da fonte que é utilizada para carregar o capacitor C1 é conduzida por D2 e D3.

2.3.3. Família de conversores S²IP²

A família de conversores SSIPP (Single-Stage Isolated Power Factor Corrected Power Supplies) é constituída essencialmente por um estágio de correção de fator de potência e um estágio de conversor CC-CC isolado, ambos compartilhando a mesma referência de tensão no circuito de potência e controle. Dessa forma, eles formam um estágio retificador isolado em alta frequência (YAZDANIAN; FARHANGI; ZOLGHADRI, 2007). A figura 13 mostra a configuração de um conversor pertencente a essa categoria.



Figura 13 - Estrutura Básica de um conversor S²IP². Fonte: Spiazzi; Tenti; Matavelli, (1995).

A principal limitação desse tipo de topologia para retificação de tensão e isolação em alta frequência com fator de potência alto é que, para garantir um alto fator de potência, o estágio de entrada do conversor deve ser operado em modo de condução descontínua (SPIAZZI; TENTI; MATAVELLI, 1995) de forma que esses conversores são indicados para potências baixas, sob a pena de o conversor operar com altos níveis de perdas na chave de potência.

Como exemplos de conversores S²IP², a figura 14 mostra um conversor Boost-Foward como retificador isolado de alta qualidade, bem como a figura 15 mostra a união de um Buck-Boost com um Flyback.



Figura 14 - Boost-Foward como retificador de alta qualidade isolado em alta freqüência. Fonte: Spiazzi; Tenti; Matavelli, (1995).



Figura 15 - Buck-Boost e Flyback como retificador de alta qualidade Isolado em alta freqüência. Fonte: Lin; Chang; Yang, (2005).

2.3.4. Conversores baseados no efeito "dither"

Como já explicado em (BARBI, 2006), retificadores com filtro capacitivo são amplamente utilizados, apesar de seu baixo fator de potência e alta taxa de distorção harmônica. A alta taxa de distorção harmônica é explicada pelo fato de a corrente na entrada do retificador ser pulsada, cuja duração se limita aos instantes que a tensão de pico da senóide de entrada é maior que a tensão no capacitor de filtro.

Sendo a condução de corrente na entrada do circuito pulsada, existe um intervalo de tempo que pode ser considerado como um tempo morto, onde o circuito retificador não drena corrente da rede. A representação em blocos da corrente de entrada pode então ser representada pela figura 16, onde v_s é a tensão da fonte, E_d é a amplitude da tensão retificada, i_s é a corrente drenada na fonte e LPF é um filtro passa-baixa (TAKAHASI; IGARASHI, 1991).



Figura 16 - Representação em blocos da corrente de entrada de um retificador com filtro capacitivo.

Fonte: Takahasi; Igarashi, (1991).

Sendo:

 v_s : Tensão da fonte;

 v_{dt} : Sinal Dither;

 v_{in} : Sinal de entrada do retificador;

 E_d : Tensão no capacitor de filtro;

*i*_{*in*}: Sinal de corrente do retificador;

i_s: Corrente na entrada do retificador;

LPF: Filtro passa-baixa;

Pelo diagrama de blocos, pode-se observar que existe um intervalo onde o sinal de corrente é zero, devido à não linearidade de condução de corrente do retificador em questão. O sinal dither nada mais é que um sinal em alta frequência que é somado a tensão de entrada para aumentar o ângulo de condução dos diodos de entrada e linearizar a corrente de entrada (TAKAHASI; IGARASHI, 1991).
Como efeito dessa linearização, há um aumento no ângulo de condução de corrente na entrada e uma conseqüente melhora na distorção harmônica e aumento no fator de potência. A figura 17 compara a corrente drenada da rede por um retificador ponte completa com filtro capacitivo comum, à esquerda, e com a adição de sinal dither na tensão de entrada, à esquerda, e a figura 18 mostra um exemplo de topologia de retificador de alta qualidade que utiliza o efeito dither para correção do fator de potência.



Figura 17 - Comparação entre as correntes de entrada com e sem o sinal Dither na entrada. Fonte: Takahasi; Igarashi, (1991).



Figura 18 - Retificador de alta qualidade baseado no efeito Dither Fonte: Spiazzi; Tenti; Matavelli, (1995).

2.3.5. Retificadores com correção paralela de fator de potência

O conceito de correção de fator de potência paralela está baseado no fato de que, no ponto de vista do circuito responsável pela correção do fator de potência, não é necessário o processamento de toda a energia consumida pela carga, e sim somente deve ser processada a energia quando o consumo instantâneo da carga se tornar maior que o fornecimento da fonte. A figura 19 mostra a relação de potência de entrada e saída de um circuito PFC, e a figura 20 mostra, em diagrama de blocos, como é feita a correção paralela do fator de potência (JIANG, et al, 1993).



Figura 19 - Relação entre Potência de Entrada e Potência de Saída de um circuito PFC Fonte: Jiang, et al, (1993).





Pela figura 19, podemos observar que no intervalo t0 a t1, a potência consumida pela carga é menor que a potência fornecida pela fonte, de forma que é esperado que a potência flua da fonte para a carga sem intervenção do circuito de correção de fator de potência. Sendo assim, não há necessidade

desse circuito processar potência durante esse intervalo, e é desejável que ele simplesmente acumule a energia excedente para usar nos outros intervalos (JIANG, et al, 1993). De fato, aproximadamente 68% da energia pode fluir diretamente para a carga (termo P1 na figura 19) sem necessidade de correção na entrada, e somente os 32% restantes (termo P2) necessitam de correção no fator de potência (SPIAZZI; TENTI; MATAVELLI, 1995).

Como a maior parte da potência flui por apenas um estágio de conversão, essa configuração possui uma melhora inerente na eficiência do conversor (JIANG, et al, 1993). A figura 21 mostra um exemplo de aplicação dessa filosofia de controle de fator de potência, com topologia Full-Bridge Boost.



Figura 21 - Conversor Full-Bridge Boost com correção de fator de potência Paralela. Fonte: Jiang, et al, (1993).

2.3.6. Retificadores BIFRED e BIBRED

Os retificadores desta família foram apresentados inicialmente por (MADIGAN; ERICKSON; ISMAIL, 1992), e têm como característica principal a fusão de dois estágios conversores de potência em cascata, um estágio inicial retificador boost operando em modo descontínuo, de forma que a corrente de entrada possui alta qualidade, e outro estágio que consiste em um conversor CC-CC que adéqua a tensão contínua para a carga, e ambos os estágios

controlados por apenas uma chave. Para isso, as componentes de baixa frequência da entrada, a tensão no capacitor do barramento e a tensão na carga são independentes, de forma que é possível obter corrente na entrada do circuito proporcional a tensão de entrada (MADIGAN; ERICKSON; ISMAIL, 1992). As topologias derivadas das conexões em cascata são a topologia Boost com o conversor Flyback (BIFRED - Boost Integrated with Flyback Rectifier/Energy Storage/DC-DC Converter) ou o conversor Buck (BIBRED - Boost Integrated with Buck Rectifier/Energy Storage/DC-DC Converter), este último caso o qual o conversor Foward, por ser derivado do Buck, também se enquadra. As figuras 22 e 23 mostram as topologias BIFRED e BIBRED, respectivamente (SPIAZZI; TENTI; MATAVELLI, 1995).



Figura 22 - Conversor BIFRED utilizado como retificador de alta qualidade Fonte: Spiazzi; Tenti; Matavelli, (1995).



Figura 23 - Conversor BIBRED utilizado como retificador de alta qualidade. Fonte: Spiazzi; Tenti; Matavelli, (1995).

2.3.7. Retificador Boost isolado

A topologia Boost é amplamente utilizada para correção de fator de potência por vários motivos, como, por exemplo, o baixo ripple de corrente de entrada, baixos esforços nas chaves do conversor e chaves com referência na referência de tensão senoidal de entrada. Deste modo, essa topologia é utilizada basicamente como estágio de entrada de conversores CC-CC isolados (JIANG, et al, 1993).

Como desvantagem principal, no que tange à discussão proposta neste trabalho, esse conversor apresenta dificuldade de isolação galvânica em alta frequência, quando comparado com outras topologias. (SPIAZZI; TENTI; MATAVELLI, 1995). A figura 24 mostra um exemplo de Boost como retificador de alta qualidade isolado em alta frequência.



Figura 24 - Boost Full-Bridge isolado em alta freqüência. Fonte: Spiazzi; Tenti; Matavelli, (1995).

O circuito em ponte na entrada funciona de dois modos distintos: modo boost e modo inversor. Quando no modo boost, as chaves trabalham no modo $S_1 e S_3$ ou $S_2 e S_4$, de forma que o inversor é permanece em curto-circuito. No modo inversor, as chaves trabalham no modo $S_1 e S_4$ ou $S_2 e S_3$, de forma que o transformador de alta frequência do conversor em ponte pode operar normalmente. A onda de corrente senoidal proveniente da rede elétrica é obtida modulando o tempo em que o conversor permanece no modo boost e no modo inversor (SPIAZZI; TENTI; MATAVELLI, 1995).

Outra forma de obter isolação galvânica em alta frequência utilizando a topologia Boost é a forma mostrada na figura 25. Nesse arranjo, ambas as

chaves $S_1 e S_2$ podem ser desligadas ao mesmo tempo, já que o enrolamento auxiliar de L_f é conectado no barramento CC do conversor, transferindo a energia armazenada no indutor para a saída (SPIAZZI; TENTI; MATAVELLI, 1995).



Figura 25 - Retificador Boost Isolado com 2 chaves. Fonte: Spiazzi; Tenti; Matavelli, (1995).

Em ambas topologias, existe a possibilidade das chaves sofrerem sobretensão quando são desligadas devido à indutância de dispersão, de forma que circuitos grampeadores ou snubber devem ser utilizados (SPIAZZI; TENTI; MATAVELLI, 1995).

2.3.8. Conversores retificadores ressonantes

Conversores ressonantes constituem uma família de conversores que não necessitam de controle ativo da corrente de entrada e possuem um pequeno capacitor na entrada, precedidos de uma ponte de diodos. O alto fator de potência é obtido pela capacidade inerente que esses conversores têm de drenar maior corrente e aumentar a tensão no barramento CC durante os vales da tensão alternada de entrada, e de drenar menor corrente e diminuir a tensão no barramento durante os picos da tensão de entrada (SCHUTTEN; STEIGERWALD; KHERALUWALA, 1991).

A topologia ressonante permite uma densidade relativamente grande de potência, isolação em alta frequência e baixa emissão de interferência

eletromagnética graças à comutação suave, obtida pela característica ressonante do conversor. Ademais, nesses conversores, o núcleo do transformador de isolação galvânica é totalmente utilizado, já que as indutâncias de dispersão fazem parte das indutâncias ressonantes. A figura 26 mostra um exemplo de conversor Full-Bridge ressonante utilizado para correção de fator de potência (SPIAZZI; TENTI; MATAVELLI, 1995).



Figura 26 - Conversor Full-Bridge Ressonante utilizado como retificador de alta qualidade Fonte: Spiazzi; Tenti; Matavelli, (1995).

2.3.9. Conversores Cük e SEPIC

Comparados com a topologia flyback, os conversores Cük e SEPIC são menos populares, principalmente por sua maior complexidade. Por outro lado, as topologias Cük e SEPIC se mostram vantajosas em relação a outras topologias, pois oferecem inerente proteção contra sobrecarga e limitação de corrente de entrada, possibilidade de a tensão de saída ser maior ou menor que a tensão de entrada e facilidade de aplicação como conversor isolado em alta frequência. As figuras 27 e 28 mostram, respectivamente, as topologias Cük e SEPIC (SPIAZZI; TENTI; MATAVELLI, 1995).



Figura 27 - Conversor Cük isolado em alta frequência Fonte: Spiazzi; Tenti; Matavelli, (1995).



Figura 28 - Conversor SEPIC isolado em alta freqüência. Fonte: Spiazzi; Tenti; Matavelli, (1995).

Como é possível observar pelas figuras 27 e 28, ambas as topologias possuem entrada tipo boost, que permite uma correção de fator de potência relativamente simples, conforme citado em (YANG; et al, 1993). Ademais, os estágios de saída dos conversores são distintos, sendo o estágio de saída do Cük semelhante ao conversor buck e o estágio de saída do SEPIC semelhante ao conversor flyback.

Uma característica importante destes conversores é que, selecionando adequadamente os indutores, é possível obter continuidade na corrente drenada da fonte mesmo quando o conversor é controlado em modo de condução descontínua. Essa característica permite que os filtros de emissão eletromagnética de entrada do circuito sejam menores em relação aos filtros de outras topologias mais comuns (SPIAZZI; TENTI; MATAVELLI, 1995).

2.4. CONVERSOR SEPIC COMO RETIFICADOR DE ALTA QUALIDADE ISOLADO EM ALTA FREQUÊNCIA

Para que possa ser realizada a conversão de tensão alternada, proveniente do sistema elétrico, para tensão contínua, realizando isolação galvânica em alta frequência, utiliza-se conversores estáticos com chaveamento em alta frequência. Como visto anteriormente, é desejável que a isolação seja feita em alta frequência para que o volume e o peso do conversor sejam menores quando comparado com a isolação em frequência industrial.

Os tópicos anteriores mostraram exemplos de topologias e famílias de conversores cujo intuito seja retificar a tensão alternada da entrada de forma eficiente, com alto fator de potência e com isolação em alta frequência. Assim, a escolha de qual conversor aplicar depende basicamente dos recursos disponíveis para realização do projeto e da finalidade desejada.

Para aplicação em UPS do tipo online, algumas topologias têm destaque, pela simplicidade, pelo uso de poucos componentes, por ter poucos componentes magnéticos e por ter facilidade de controle da chave de potência. Dentro desses conversores, é desejável que a topologia escolhida seja de apenas um estágio de conversão, pois assim garante-se um número reduzido de componentes.

As topologias que pertencem à família de conversores S²IP² têm comumente dois estágios de conversão, controlados por apenas uma chave de potência, de forma que o número de componentes é maior quando comparado com outras famílias, situação esta semelhante aos conversores da família BIFRED e BIBRED, que são essencialmente conversores boost integrados com outro conversor CC-CC.

Conversores de efeito dither, boost isolado, conversores ressonantes e conversores com correção paralela do fator de potência apresentam complexidades em sua concepção que os tornam candidatos menos favoráveis para aplicação em UPS, principalmente pelo fato de que o controle destes conversores não é simples, diminuindo sua competitividade.

O conversor flyback é, de acordo com as características desejadas para aplicação em UPS, um candidato importante para realização da retificação e

44

isolação galvânica em alta frequência. Sua principal limitação está no fato de que a chave de potência é ligada em série com o indutor do primário, e assim ela fica submetida a grandes esforços de tensão, o que exige circuitos snubber para limitar a tensão na chave e viabilizar seu uso, porém comprometendo o rendimento do conversor. Como o dimensionamento do circuito snubber depende da energia que é desejada para dissipação, e a energia que é dissipada no Flyback é basicamente a energia acumulada no indutor de entrada, esse conversor possui uma limitação de potência, pois circuitos snubber para potências médias e altas comprometeriam o rendimento do conversor.

Dessa forma, as topologias Cük e SEPIC são, de acordo com as especificações desejadas para este projeto, as topologias mais interessantes para uso como estágio retificador e isolador de UPS, pois ambas realizam conversão e isolação em apenas um estágio de conversão, possuem apenas uma chave de potência, que é conectada com o terra do circuito, fato que facilita o comando dela, e possuem entrada tipo boost, que possui facilidade de realização de controle para correção de fator de potência.

Por fim, uma análise mais detalhada confrontando as topologias mostra vantagens do conversor SEPIC em relação ao Cük que são determinantes na escolha do SEPIC para realização de retificação e isolação galvânica em alta frequência: O conversor SEPIC possui menor número de componentes magnéticos, o estágio de saída do SEPIC é tipo flyback, que é relativamente simples de controlar, e maior facilidade de implementação de vários secundários, pois o secundário do SEPIC é formado por basicamente pelo enrolamento secundário precedido de um diodo e um capacitor, enquanto o secundário do Cük possui um indutor em série com a carga e um capacitor a mais.

Assim, o conversor SEPIC é o escolhido para realização deste projeto, que visa a aplicação do conversor como retificador de alta qualidade e isolador em alta frequência, pois é, de acordo com as características desejáveis para um retificador aplicado em UPS, a topologia de conversor mais indicada.

45

2.4.1. Conversor SEPIC

A topologia SEPIC sem isolação galvânica e com entrada em corrente contínua é mostrada na figura 29.



Figura 29 - Conversor CC-CC SEPIC não Isolado.

Fonte: Pomílio, (2009).

O conversor, em operação descontínua, funciona basicamente em três etapas: Chave T fechada, chave T aberta e chave T aberta com diodo de saída D bloqueado.

Na etapa em que a chave T permanece fechada, a tensão de entrada é aplicada no indutor L1, o capacitor C1 se descarrega em T, e a corrente na chave é dada pela soma das correntes em L1 e L2. A carga é alimentada pelo capacitor C0.

Na etapa em que a chave permanece desligada, a corrente no indutor L1 carrega o capacitor C1, e o diodo D é diretamente polarizado pelas correntes no indutor L1 e L2, que carregam o capacitor C0 e alimentam a carga R.

Por fim, com a chave ainda fechada, a corrente no diodo D tende a ser invertida quando a corrente em L2 é anulada. Nesta etapa, o diodo de saída D permanece inversamente polarizado, e a carga é alimentada exclusivamente pelo capacitor C0.

Para realizar isolação galvânica neste tipo de conversor, basta inserir um indutor acoplado em L2, de forma que haja transferência de energia através do núcleo magnético comum entre os indutores. Dessa forma, a topologia de SEPIC isolado é mostrada na figura 31.



Figura 30 - Principais formas de onda do Conversor SEPIC em condução descontínua

Fonte: Barbi, (2000).



Figura 31 - Conversor CC-CC SEPIC Isolado. Fonte: Simoneti; Sebastián; Dos Reis (1993).

2.4.2. Conversor SEPIC como PFC Isolado

Para aplicação do SEPIC como pré-regulador de fator de potência, a tensão de entrada E deve ser dada por uma senóide retificada, como mostrado na equação 14.

$$v_g(\omega t) = V_g \cdot |sen(\omega t)| \quad (14)$$

Onde V_q representa o pico da senóide de entrada retificada.

Considerando fator de potência unitário, e que a frequência de chaveamento seja suficientemente maior que a frequência da senóide de entrada para que, em um ciclo de chaveamento, a tensão retificada pode ser considerada constante, temos que (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$P_{in}(\omega t) = P_{out} = V_g \cdot i_{m1} = \frac{V^2}{r}$$
 (15)

Onde:

Pin: Potência de entrada do conversor;

Pout: Potência de saída do conversor;

i_{m1}:Corrente média de entrada em um ciclo de chaveamento;

V:Tensão eficaz da entrada;

r: Resistência "vista" pela fonte;

O valor de *r* corresponde ao valor da resistência que é enxergada pela fonte para um fator de potência unitário, e é dado por (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$r = \frac{R}{2 \cdot sen(\omega t)} \quad (16)$$

Onde R é o valor da resistência de carga, na saída do conversor.

A corrente média i_{m1} é dada pela seguinte expressão (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$i_{m1} = \frac{d^2 \cdot V_g \cdot |sen(\omega t)| \cdot T_s}{2 \cdot L_{eq}} \quad (17)$$

Onde:

d: Duty cycle do PWM de chaveamento; T_s : Período de chaveamento;

L_{eq}: Indutância equivalente;

O termo L_{eq} da equação (17) é dado por (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$L_{eq} = \frac{L_1 \cdot L_2}{L_1 + L_2} \quad (18)$$

Sendo:

L₁: Indutância de entrada do conversor;

L₂: Indutância do primário do indutor de saída;

Pela equação (17), é possível concluir que o conversor SEPIC em condução descontínua possui corrente média de entrada proporcional à senóide retificada, quando operado com *duty cycle* e frequência de chaveamento constantes. Sendo assim, este conversor é indicado para operar como PFP em condução descontínua (SIMONETI; SEBASTIÁN; DOS REIS, 1993).

Para calcular o *duty cycle*, utiliza-se a seguinte expressão (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$d = \sqrt{2} \cdot M \cdot \sqrt{K_a} \quad (19)$$

49

Sendo:

$$M = \frac{V}{V_g} \quad (20)$$

$$K_a = \frac{2 \cdot L_{eq}}{R \cdot T_s} \quad (21)$$

Onde V é a tensão de saída e V_g é o valor médio da senóide retificada e M é a relação de tensão do conversor em condução descontínua.

Para garantir a operação em condução descontínua, K_a deve satisfazer a desigualdade (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$K_a < \frac{1}{2 \cdot (M+n)^2}$$
 (22)

Onde n é a relação de transformação do indutor acoplado de saída do SEPIC isolado.

O valor de ripple da corrente no indutor L_1 pode ser calculada pela expressão:

$$i_r = \frac{V_g \cdot |sen(\omega t)|}{L_1} \cdot d \cdot T_s \quad (23)$$

Onde i_r é o valor de ripple da corrente em L_1 .

Relacionando as equações (17), (18) e (23), é possível obter a relação entre a corrente média e a corrente de ripple durante um intervalo de chaveamento T_s . Sendo assim, temos (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$\frac{i_r}{i_{m1}} = \frac{2 \cdot L_2}{d \cdot (L_1 + L_2)} \quad (24)$$

Utilizando as equações (19), (20), (21), (22) e (24) é possível obter os valores de L_1 e L_2 .

O capacitor C1 possui grande influência na corrente de entrada do conversor. Para dimensioná-lo, deve-se considerar que sua tensão permaneça relativamente constante em um intervalo de chaveamento, porém a tensão deve seguir a tensão de entrada retificada. Assim, uma forma geral de obter C1 pode ser dada por (SIMONETI; SEBASTIÁN; DOS REIS, 1993):

$$\omega^2 > \frac{1}{C1 \cdot (L_1 + L_2)}$$
 (25)

Onde ω é a frequência angular, calculada por:

$$\omega = 2 \cdot \pi \cdot f \quad (26)$$

O capacitor de saída C_f é calculado por (POMÍLIO, 2010):

$$C_f = \frac{V_g \cdot d \cdot T_s^2}{8 \cdot L_2 \cdot \Delta V} \quad (27)$$

Onde ΔV é a ondulação de tensão na saída do conversor.

3 PROCEDIMENTOS METODOLÓGICOS

3.1. CÁLCULOS PRELIMINARES

Para realizarmos o dimensionamento para concepção do conversor proposto, é necessário primeiramente calcular os valores das indutâncias L_1 e L_2 bem como o valor das capacitâncias C1 e C_f . Com estes valores, será possível simular o circuito em softwares adequados, a fim de ajustar os valores das capacitâncias para o correto funcionamento do SEPIC. A simulação neste projeto será realizada com o software PSPICE.

3.1.1. Cálculos dos valores dos componentes de potência do SEPIC

O valor médio de uma função periódica é dado por:

$$M = \frac{1}{T} \cdot \int_0^T f(x) \cdot dx \quad (28)$$

Sendo:

M: Valor médio de f(x) no período; *T*:Período da função;

Para uma função senoidal retificada, da forma $V_g \cdot |sen(\omega t)|$, o valor médio da função é dado por:

$$V_{m\acute{e}dio} = 0.9 \cdot V_g \quad (29)$$

Onde V_g é o valor da amplitude da senóide.

Para uma tensão de entrada de 127 V, o valor médio da tensão retificada será:

$$V_m = 0.9 \cdot 127$$
 (30)
 $V_m = 114.13 V$

Sendo o protótipo proposto de 200 W, a corrente média de entrada será:

$$i_{m1} = \frac{200}{114,13} \quad (31)$$
$$i_{m1} = 1,75 A$$

O valor de ripple de corrente de entrada é um parâmetro de projeto. No conversor proposto, considerar-se-á um valor de 525 mA.

Assim, o valor da relação entre o i_r e i_{m1} será:

$$\frac{i_r}{i_{m1}} = \frac{2 \cdot L_2}{d \cdot (L_1 + L_2)} = \frac{0,525}{1,75} = 0,3 \quad (32)$$

Isolando os valores para deixá-los em função das indutâncias, tem-se:

$$\frac{L_2}{L_1 + L_2} = \frac{d \cdot 0.525}{2 \cdot 1.75} \quad (33)$$

Das equações (18) e (21) temos:

$$K_a = \frac{2 \cdot L_{eq}}{R \cdot T_s} = \frac{2 \cdot \frac{L_1 \cdot L_2}{L_1 + L_2}}{R \cdot T_s} \quad (34)$$

Deixando os valores de (34) em função das indutâncias, temos:

$$\frac{L_1 \cdot L_2}{L_1 + L_2} = \frac{K_a \cdot R \cdot T_s}{2} \quad (35)$$

O valor de K_a é dado em função da indutância L_e , que por sua vez depende dos valores de L_1 e L_2 . Assim, o sistema formado por (33) e (35) não possui solução.

Para contornar esse problema, a equação (22) mostra um parâmetro para escolha do valor de K_a que independe das indutâncias e garante condução descontínua do conversor.

A relação de transformação utilizada neste projeto é definida como 1:1, sendo assim, n = 1. O valor de M é dado por (20), e a tensão desejada para o barramento de saída é de 200 V. A escolha desse valor é motivada pelo fato de que, como se visa à aplicação deste retificador em fontes ininterruptas, ele permite com certa folga a realização de tensão de saída alternada com valor eficaz de 127 V.

Para uma tensão de entrada senoidal, o valor de V_g é o valor da amplitude da senóide de entrada, calculado como:

$$V_g = V_{eficaz} \cdot \sqrt{2} \quad (36)$$

Sendo assim, a tensão de pico para um valor eficaz de 127 V é de 180 V.

O valor de K_a é então dado por:

$$K_a < \frac{1}{2 \cdot (M+n)^2}$$
$$K_a < \frac{1}{2 \cdot \left(\frac{200}{180} + 1\right)^2}$$
$$K_a < 0.112 \quad (37)$$

Sendo assim, será utilizado um valor de $K_a = 0,1$ para realização da simulação inicial do SEPIC.

Substituindo o valor determinado de K_a em (37), tem-se:

$$\frac{L_1 \cdot L_2}{L_1 + L_2} = \frac{0.1 \cdot R \cdot T_s}{2} \quad (38)$$

Dividindo a equação (33) por (38), temos:

$$\frac{\frac{L_2}{L_1 + L_2}}{\frac{L_1 \cdot L_2}{L_1 + L_2}} = \frac{\frac{d \cdot 0,525}{2 \cdot 1,75}}{\frac{K_a \cdot R \cdot T_s}{2}}$$

$$L_1 = \frac{K_a \cdot R \cdot T_s}{d \cdot 0,075} \quad (39)$$

O valor de R é calculador por:

$$R = \frac{V^2}{P} = \frac{200^2}{200} = 200 \,\Omega \quad (40)$$

O valor de frequência de chaveamento é um parâmetro de projeto, e neste conversor será utilizada uma frequência de 20 kHz. Assim, o valor de T_s será:

$$T_s = \frac{1}{f} = \frac{1}{20 \cdot 10^3} = 50 \ \mu s \quad (41)$$

O valor do duty cycle para uma tensão de saída dada é fixo, e pode ser calculado através da equação (19). Assim, o valor de d será:

$$d = \sqrt{2} \cdot \frac{200}{180} \cdot \sqrt{0.1}$$
$$d = 0.497 \quad (42)$$

Assim, da equação (39), o valor da indutância L_1 será:

$$L_{1} = \frac{0.1 \cdot 200 \cdot (50 \cdot 10^{-6})}{0.497 \cdot 0.075}$$
$$L_{1} = 6.7 \, mH \quad (43)$$

Isolando L₂ da equação (21), tem-se:

$$L_{2} = \frac{L_{1} \cdot K_{a} \cdot R \cdot T_{s}}{2 \cdot L_{1} - K_{a} \cdot R \cdot T_{s}} \quad (44)$$
$$L_{2} = 540,3 \ \mu H \quad (45)$$

O valor da capacitância C1 será definido por simulação. Pelas equações (25) e (26), pode-se definir limites de capacitâncias para as frequências de ressonância desejadas. Como a frequência da rede é de 60 Hz e a frequência de chaveamento é de 20 kHz, será definida uma frequência que esteja dentro desse intervalo. Assim, a frequência escolhida de ressonância do conjunto é de 5 kHz. Sendo assim:

$$C1 > \frac{1}{(2 \cdot \pi \cdot f)^2 \cdot (L_1 + L_2)}$$

C1 > 40,3 nF (46)

Sendo assim, o valor que escolhido para o capacitor C1 é de 220 nF. Por fim, o valor do capacitor de filtro de saída é calculado por (27). A variação de tensão na saída ΔV é definida para 250 mV. Sendo assim, C_f será:

$$C_f = \frac{180 \cdot 0.351 \cdot (50 \cdot 10^{-6})^2}{8 \cdot (501.77 \cdot 10^{-6}) \cdot 0.250}$$
$$C_f = 312.77 \ \mu F \quad (47)$$

3.2. SIMULAÇÃO DO CIRCUITO

Com os valores calculados anteriormente, é possível simular o circuito a fim de realizar pequenos ajustes para o funcionamento adequado do conversor.

3.2.1. Simulação do Circuito em malha Aberta

Para simulação do circuito em malha aberta, os valores dos componentes foram escolhidos como o mais próximo possível do valor calculado, ou o valor comercial imediatamente acima. O circuito completo, montado no software PSPICE, é mostrado na figura 32.



Figura 32 - Circuito em malha aberta simulado no PSPICE.

Para o circuito em malha aberta, as principais formas de onda são mostradas nas figuras 33 a 42.



Figura 33 - Tensão no capacitor de saída C1.



Figura 34 - Ondulação em frequência de chaveamento da tensão de saída no capacitor C1.



Figura 35 - Tensão de entrada (em vermelho) e corrente de entrada (em azul, com amplitude multiplicada por 25 para melhor visualização).



Figura 36 - Ondulação em alta frequência no pico da senóide da corrente de entrada.



Figura 37 - Tensão no anodo do diodo de saída D5.



Figura 38 - Corrente no indutor L1 em baixa frequência.



Figura 39 - Ondulação de corrente em frequência de chaveamento no indutor de entrada.



Figura 40 - PWM de controle na chave de potência.



Figura 41 - Ondulação de tensão da chave de potência no pico da senóide de entrada.



Figura 42 - Corrente na chave de potência S3.

Analisando as formas de onda encontradas na simulação, podemos verificar que os parâmetros de projeto estão dentro do esperado.

A ondulação no capacitor de saída é menor que a especificada em 250 mV, o que era esperado, uma vez que o capacitor usado na simulação possui valor maior que o calculado, pois o valor calculado não é valor comercial. A ondulação de corrente, por sua vez, ficou dentro dos 525 mA esperados.

Essa fase da simulação é muito importante para o desenvolvimento do projeto, uma vez que podemos verificar a consistência dos cálculos realizados sem a preocupação do correto funcionamento do circuito de controle. Ademais, como mostrado na equação (25), o valor do capacitor C1 é definido através de simulação, sendo que a equação nos mostra o intervalo no qual o capacitor deve estar contido. Através desse passo de simulação, podemos definir o capacitor que permite que o conversor drene corrente senoidal da fonte, que, neste caso, o valor foi de 220 nF.

3.2.2. Simulação do Circuito em Malha Fechada

A figura 43 mostra o circuito em malha fechada simulado.

A malha de controle utilizada é composta pelos amplificadores operacionais U4 e U5, o último com função de fornecer uma tensão de referência para o primeiro comparar com uma dente de serra gerada por V7.

A fonte V11, de 3 V, junto com o diodo D8, formam um circuito grampeador cuja função é limitar a tensão de referência em 3 V, que corresponde a 60% do valor de pico da dente de serra de V7. Limitando o valor da referência, esse grampeador limita o duty cycle do comparador, de forma que a saída do conversor, que depende do ciclo de chaveamento, é limitada pelo grampeador.

O amplificador U5 possui um resistor, cuja função é inserir um ganho proporcional no sinal obtido na saída do conversor. Os capacitores C5 e C6 possuem função de integradores no controle. Os capacitores são necessários, neste caso, para impedir que o controle atue de forma rápida, alterando o duty cycle dentro de um período da senóide de entrada.



Figura 43 - Circuito em malha fechada simulado no PSPICE.

De acordo com a equação , a corrente média drenada da fonte senoidal no conversor SEPIC em condução descontínua é proporcional a senóide de tensão. Sendo assim, os capacitores C5 e C6 têm como função garantir que a razão cíclica não seja alterada em um ciclo de senóide, para que a corrente drenada da fonte não seja distorcida. Os valores de ganho e de capacitâncias utilizados para simulação foram obtidos por simulação.

Para o circuito retificador SEPIC isolado em malha fechada, as principais formas de onda obtidas por simulação são mostradas a seguir:

64



Figura 44 - Tensão no capacitor de saída C2.

Para uma análise mais detalhada, a figura 45 mostra a tensão média no capacitor de saída C2.



Figura 45 - Tensão média no capacitor C2.



Figura 46 - Ondulação de tensão em alta frequência no capacitor C2.



Figura 47 - Tensão (em vermelho) e corrente (em azul, com valore multiplicado por 25 para melhor visualização) na fonte.



Figura 48 - Ondulação de corrente em frequência de chaveamento na fonte no pico da senóide de entrada.



Figura 49 - Corrente no diodo de saída D5 em frequência de chaveamento.



Figura 50 - Tensão no anodo do diodo de saída D5 em frequência de chaveamento.



Figura 51 - Corrente no indutor de entrada L1.



Figura 52 - Ondulação de corrente em frequência de chaveamento no indutor de entrada L1.



Figura 53 - Forma de onda PWM de controle da chave de potência.



Figura 54 - Detalhe do controle do PWM (em vermelho): tensão de referência adquirida na saída do conversor (em púrpura) e dente de serra para comparação (em verde).



Figura 55 - Ondulação de tensão na chave em função da tensão retificada de entrada.



Figura 56 - Ondulação de tensão na chave em frequência de chaveamento.



Figura 57 - Corrente na chave S3.


Figura 58 - Detalhe da tensão (em vermelho) e corrente (em azul) na chave S3 em um ciclo de chaveamento.

Pela análise das formas de onda obtidas, chega-se a conclusão de que o conversor SEPIC simulado é viável para aplicação como retificador de alta qualidade para estágio retificador de UPS online.

4 DIMENSIONAMENTO FÍSICO

Realizada a validação do projeto através de simulação, o próximo passo é montar e testar o protótipo do retificador proposto.

Para a montagem do protótipo, os valores limites dos componentes foram retirados da simulação do circuito em malha fechada, e a escolha dos componentes foi baseada nesses valores e em sua disponibilidade a pronta entrega em lojas de eletrônica na região.

4.1. Diodos de entrada

Os diodos retificadores de entrada D1, D2, D3 e D4 devem ser dimensionados basicamente pela corrente média e tensão reversa máxima a qual estão submetidos. A tensão máxima reversa acontecerá no valor de amplitude no pico da senóide, e a corrente média nos diodos, calculada no circuito simulado no PSPICE, é de aproximadamente 0,8 A. Como o chaveamento desses diodos é em baixa frequência, o componente indicado para retificação da corrente de entrada é o diodo 1N4007.

4.2. Indutor de entrada L1

Para a construção do indutor de entrada L1, primeiramente é analisada a frequência fundamental a qual ele irá operar, para que seja realizada a escolha do núcleo adequado. Fazendo a análise de Fourier, via PSPICE, na forma de onda da corrente no indutor, observa-se que o valor da componente de 120 Hz da corrente é de 1,03 A, enquanto o valor da componente de corrente em frequência de chaveamento, 20 kHz, é de 0,14 A. Assim, como a componente predominante é em baixa frequência, o núcleo escolhido deverá possuir baixa relutância em alta frequência, como, por exemplo, núcleos de ferro-silício.

73

Por disponibilidade em laboratório da universidade, o núcleo escolhido é o núcleo toroidal T225-34, da Micrometals. De acordo com o fabricante do núcleo, o valor AL do toróide é de 37 nH/N². Para calcular o número de espiras necessário para a indutâcia desejada, basta utilizar a fórmula:

$$N = \sqrt{\frac{N}{A_L}}$$

Para uma indutância de 6,7 mH, o número de espiras necessário para o núcleo disponível é de 426 espiras.

O cálculo do condutor necessário para a condução de corrente, em frequência baixa, é basicamente realizado através do valor eficaz da corrente que ele conduzirá. De acordo com a Micrometals (2007), o fio 19 AWG possui uma elevação de temperatura de 10 graus para uma corrente passante de 3,12 A. Como, para o núcleo do projeto proposto, há folga de espaço físico no toróide para as espiras, essa é a bitola de fio escolhida, uma vez que ela permitirá uma corrente em regime que causará baixo aquecimento por efeito Joule.

4.3. Chave de potência S3

Para a escolha da chave que controlará o fluxo de energia para a saída do conversor, devem-se observar basicamente três fatores: a frequência de operação, a corrente de pico que ela conduzirá e a máxima tensão a qual a chave estará submetida.

A frequência de operação é um parâmetro de projeto, e, no caso do conversor proposto, a frequência de chaveamento é de 20 kHz. A corrente de pico na chave, mostrada em simulação, é de aproximadamente 9,5 A, e a tensão máxima na chave, por simulação, é de aproximadamente 490 V. Com esses valores em mãos, a chave escolhida é o IGBT IRGP20G120EB.

74

4.4. Capacitor C1

Pela simulação realizada no PSPICE, observa-se que a tensão máxima a qual o capacitor C1 estará submetido é de aproximadamente 420 V, de forma que, para especificação do capacitor, deve-se escolher um capacitor com capacitância de 220 nF com tensão mínima de 420 V. Para o projeto, será utilizado um arranjo com 4 capacitores de 220 nF que, como resultante, terá uma capacitância de 220 nF com tensão máxima de 800 V.

4.5. Indutores acoplados L3 e L6

Para o cálculo dos indutores L3 e L6, envolvendo dimensionamento do núcleo, cálculo do número de espiras e dimensionamento dos condutores utilizados, será utilizada a metodologia proposta por Barbi (2002).

Para operações de alta freqüência, os núcleos de ferrite são os mais indicados, apesar de núcleos de possuírem tipicamente baixa densidade de fluxo de saturação e baixa robustez a choques mecânicos, por apresentarem menores perdas em relação aos núcleos de ferro-silício.

Na figura 59 pode-se observar o núcleo do tipo E, onde A_e é a área da seção transversal do núcleo e A_w é a área da janela.



Figura 59 - Núcleo do tipo E e carretel. Fonte: BARBI (2002).

4.5.1. Escolha do núcleo

Para o projeto do indutor, são utilizadas as Leis de Àmpere e de Faraday, enunciadas a seguir, respectivamente:

$$\Im = \oint H \cdot dl = H \cdot l = N \cdot i \qquad (48)$$

Onde:

H: Intensidade do campo magnético;

dl: Elemento vetorial diferencial do comprimento tangencial à curva;

N: Número de espiras;

i: Corrente.

$$v(t) = N \cdot \frac{d\phi(t)}{dt} = N \cdot \frac{\Delta\phi}{\Delta t} \qquad (49)$$

Onde:

Δφ: Variação do fluxo magnético.

A relação Volt-Ampere no indutor e a relação entre a indução magnética e campo magnético também serão utilizadas para o projeto do indutor acoplado, mostradas respectivamente pelas equações (50) e (51). Assim:

$$v(t) = L \cdot \frac{di(t)}{dt} = L \cdot \frac{\Delta i}{\Delta t}$$
 (50)

$$B = \mu_0 \cdot H \tag{51}$$

Onde:

B: Indução magnética;

H: Campo magnético;

 μ_0 : Permeabilidade do ar.

Combinando as equações (49) e (50), tem-se a seguinte igualdade:

$$N \cdot \frac{\Delta \phi}{\Delta t} = L \cdot \frac{\Delta i}{\Delta t}$$
$$N \cdot \Delta \phi = L \cdot \Delta i \qquad (52)$$

Sendo que:

$$\Delta \phi = \Delta B \cdot A_e \quad (53)$$

Onde:

 A_e : Área efetiva da perna central do núcleo.

Quando a corrente no indutor é máxima (I_{pico}) tem-se também, o valor da indução máxima (B_{max}). Assim, substituindo (53) em (52), tem-se:

$$N = \frac{L \cdot I_{pico}}{B_{max} \cdot A_e} \quad (54)$$

Para os núcleos de ferrite, o valor de B_{max} típico e que será adotado no desenvolvimento do projeto é de 0,3 T.

A máxima densidade de corrente é dada pela seguinte equação:

$$J_{max} = \frac{N \cdot I_{eficaz}}{A_p} \quad (55)$$

Onde:

Jmax: Máxima densidade de corrente;

 A_p : Área transversal do enrolamento de cobre.

Ainda é preciso definir o fator de ocupação do cobre dentro do carretel, denominado k_w , como mostra a figura 60.



Figura 60 - Ocupação dos enrolamentos na janela do núcleo. Fonte: BARBI (2002).

Pode-se definir k_w como:

$$k_w = \frac{A_p}{A_w} \qquad (56)$$

Onde:

 A_w : Área da janela (onde é situado o enrolamento).

O valor típico de k_w utilizado para a construção de indutores em núcleo EE e que será adotado neste projeto é de 0,7.

Com (56)e (55), tem-se:

$$N = \frac{J_{max} \cdot k_w \cdot A_w}{I_{eficaz}}$$
(57)

Igualando as equações (54) e (57), tem-se:

$$\frac{J_{max} \cdot k_w \cdot A_w}{I_{eficaz}} = \frac{L \cdot I_{pico}}{B_{max} \cdot A_e}$$
(58)

Com a equação (58) podemos definir, finalmente, o valor do produto $A_e A_w$. Tem-se que o valor da indutância deve ser 540 µH, $J_{max} = 400 \frac{A}{cm^2}$, $k_w = 0,7$, e por simulação tem-se que a corrente de pico é de 10 A e a eficaz é de 2,5 A. O fator 10⁴ será adicionado para ajuste de unidade (cm^4):

$$A_e A_w = \frac{L \cdot I_{pico} \cdot I_{eficaz}}{B_{max} \cdot J_{max} \cdot k_w}$$
(59)

$$A_e A_w = \frac{0,00054 \cdot 10 \cdot 4}{0,3 \cdot 400 \cdot 0,7} \cdot 10^4 = 2,5714 \ cm^4$$

Com o valor de $A_e A_w$ definido, pode-se também definir o núcleo utilizado. O núcleo adotado é o NEE 55-28-21, da Thornton, disponibilizado gratuitamente pela empresa para a realização deste trabalho. As principais características geométricas podem ser vistas na figura a seguir:



Figura 61. Núcleo EE 55/28/21 escolhido Fonte: THORNTON, (200-).

4.5.2. Número de espiras

O número de espiras é definido pela expressão (54). O valor de A_e é igual a 3,54 cm^2 , de acordo com a folha de dados do NEE 55-28-21 da Thornton. Assim:

$$N = \frac{L \cdot I_{pico}}{B_{max} \cdot A_e} = \frac{0,00054 \cdot 10}{0,3 \cdot 0,000354} = 50,84 \cong 51$$

Assim, o valor de espiras adotado para o indutor acoplado é igual a 51.

4.5.3. Entreferro

O entreferro aumenta o valor da relutância do núcleo, fazendo com que o valor da indutância L seja menos sensível às variações de permeabilidade no mesmo. Ademais, faz com que o indutor trabalhe com valores maiores de corrente no enrolamento, sem que assim ocorra sua saturação.

A expressão a seguir mostra que a indutância depende do quadrado do número de espiras:

80

$$L = \frac{N^2}{R_{total}} \tag{6}$$

A relutância do núcleo é calculada por:

$$R_{n\acute{u}cleo} = \frac{l_{n\acute{u}cleo}}{\mu_{n\acute{u}cleo} \cdot A_e}$$
(61)

Onde:

 $l_{núcleo}$ = comprimento do caminho magnético; $\mu_{núcleo}$ = permeabilidade do núcleo.

Com entreferro aumenta-se a relutância do circuito magnético. Considerando um entreferro de ar, pode-se reescrever a equação (61) como:

$$R_{entreferro} = \frac{l_{entreferro}}{\mu_0 \cdot A_e}$$
(62)

Onde:

 $l_{entreferro}$ = comprimento do entreferro; μ_0 = permeabilidade do ar, igual a $4\pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$.

Como a relutância do ferrite é muito menor que a relutância do ar, por possuir uma permeabilidade relativa muito maior, desconsiderar-se-á a relutância do núcleo.

Para o núcleo disponibilizado pela Thornton, de material tipo IP12R, a permeabilidade relativa é igual a $2100 \pm 25\%$ (THORNTON, 200-), de forma que sua relutância será efetivamente muito menor que a relutância do entreferro. Assim:

$$L = \frac{N^2}{R_{entreferro}}$$
(63)

Assim, substituindo (62) em (63), e incluindo um fator 10^{-2} , para ajuste de unidades, tem-se que:

$$l_{entreferro} = \frac{N^2 \cdot \mu_o \cdot A_e}{L} \tag{64}$$

$$l_{entreferro} = \frac{50,84^2 \cdot 4 \cdot \pi \cdot 10^{-7} \cdot 3,54}{0,00054} \cdot 10^{-2} = 0,2129 \, cm$$

Por fim, conclui-se que o valor de entreferro necessário para que o núcleo com o número de espiras calculado tenha 540 μ *H* é igual a 2,129 *mm*.

4.5.4. Diâmetro dos condutores

Em altas freqüências, é preciso levar em conta o efeito Pelicular. Pelo efeito Pelicular (ou efeito *Skin*), quando a freqüência da corrente aumenta, ela tende a passar pela periferia do condutor. Ou seja, existe menor densidade de corrente no centro deste. Isso faz com que a área utilizada pelo condutor para passagem de corrente elétrica seja menor que seu diâmetro físico, e sendo assim sua resistência aumenta.

O valor da profundidade de penetração, utilizando a frequência de 20 kHz, pode ser calculado por:

$$\Delta = \frac{7.5}{\sqrt{f}} \qquad (65)$$

$$\Delta = \frac{7.5}{\sqrt{20000}} = 0,53033 \ mm$$

O condutor utilizado deve possuir um diâmetro menor que 2Δ . Nesse caso, o condutor não deve ultrapassar o valor de 1,06066 *mm*.

A área do condutor necessária para conduzir a corrente eficaz no enrolamento, verificada por simulação pode ser calculada por:

$$S_{fio} = \frac{I_{eficaz}}{J_{max}} \qquad (66)$$

$$S_{fio} = \frac{8}{400} = 0,02 \ cm^2$$

Pela equação acima, tem-se que a área mínima necessária para conduzir 8 A eficazes é igual a $0,02 \ cm^2$, para a densidade máxima de corrente especificada. O fio escolhido foi o 19AWG, que tem a área de $0,065 \ cm^2$ e diâmetro igual a $0,91 \ mm$, de forma que o diâmetro é menor que diâmetro calculado para efeito *Skin*, e a área atende ao requisito de densidade de corrente especificada.

4.5.5. Perdas no cobre

Sendo o circuito projetado não ideal, existirão perdas associadas à resistência dos fios e não idealidades dos circuitos magnéticos.

As perdas no cobre, ou perdas Joule, estão associadas basicamente a resistência do fio condutor, e podem ser calculadas pela expressão (67). Seguindo a tabela de fios e cabos padrão (EGENERAL, 200-), tem-se que, para o fio 19AWG, a resistência equivalente é igual a 0,026 Ω/m :

$$R_{cobre} = \frac{\rho_{fio} \cdot l_{espira} \cdot N}{n_{condutores}}$$
(67)

Onde:

 l_{espira} = comprimento médio de uma espira; ρ_{fio} = resistividade do fio por unidade de comprimento. Para o cálculo do comprimento de uma espira, foi utilizado o perímetro da perna central do núcleo E escolhido. Assim, o valor encontrado de comprimento médio de espira é de 7,64 cm.

Assim:

$$R_{cobre} = \frac{0,026 \cdot 0,0764 \cdot 51}{1} = 0,101\Omega$$

As perdas Joule são calculadas por:

$$P_{cobre} = R_{cobre} \cdot {I_{ef}}^2 \quad (68)$$

Sendo a corrente eficaz no enrolamento igual a 2,5 A, obtidos pela simulação em PSPICE.

$$P_{cobre} = 0,101 \cdot 2,5^2 = 0,631 \,\mathrm{W}$$

4.5.6. Perdas magnéticas

As perdas magnéticas são perdas causadas basicamente pela histerese. As perdas no núcleo podem ser mensuradas pela expressão:

$$P_{n\acute{u}cleo} = \Delta B^{2,4} \cdot \left(K_h \cdot f + K_f \cdot f^2 \right) \cdot V_{n\acute{u}cleo} \quad (69)$$

Para os núcleos de ferrite, utilizados nesse trabalho, tem-se que:

$$K_h = 4.10^{-5}$$

 $K_f = 4.10^{-10}$

Assim:

 $P_{n\acute{u}cleo} = 0,3^{2,4} \cdot (4.\,10^{-5} \cdot 20000 + 4.\,10^{-10} \cdot 20000^2) \cdot 42,5 = 2,268\,\mathrm{W}$

Onde:

 K_h = coeficiente de perdas por histerese; K_f = coeficiente de perdas por corrente parasita; $V_{n\acute{u}cleo}$ = volume do núcleo.

4.5.7. Resistência térmica do núcleo

A resistência térmica do núcleo é definida pela equação abaixo:

$$Rt_{núcleo} = 23 \cdot (A_e A_w)^{-0.37}$$
 (70)

$$Rt_{n\acute{u}cleo} = 23 \cdot (3,54 \cdot 4,715)^{-0.37} = 8,12 \frac{{}^{o}C}{W}$$

4.5.8. Elevação da temperatura no núcleo

A elevação da temperatura é dada por:

$$\Delta T = (P_{cobre} + P_{n\acute{u}cleo}) \cdot Rt_{n\acute{u}cleo} \quad (71)$$

$$\Delta T = (0,631 + 2,268) \cdot 8,12 = 26,59 \ ^{o}C$$

4.5.9. Possibilidade de execução

Para saber se é possível a execução do indutor, tem-se que verificar se os enrolamentos cabem na janela do núcleo A_w . Para tal, é necessária uma janela mínima, dada por:

$$Aw_{min} = \frac{N \cdot n_{condutores} \cdot S_{fio}}{K_{w}} = \frac{50,84 \cdot 1 \cdot 0,0091}{0,7} = 0,661017 \ cm^2 \ (72)$$

Assim, a possibilidade de execução diz que a seguinte expressão deve ser verdadeira:

$$Exec = \frac{Aw_{min}}{Aw_{núcleo}} < 1 \qquad (73)$$

Para o indutor em questão:

$$Exec = \frac{0,661017}{3,7555} = 0,176013$$

Assim, a equação (73) é verdadeira para o núcleo escolhido, confirmando a possibilidade de execução do indutor.

Como serão construídos 2 indutores de mesma indutância no núcleo, o valor do Aw_{min} deve ser multiplicado por 2 para verificação da possibilidade de execução de ambos os enrolamentos.

Como o valor *Exec* para os 2 enrolamentos é igual a 0,352026, é possível a execução dos indutores acoplados no núcleo escolhido.

Resumidamente, chegou-se ao seguinte indutor:

- Núcleo NEE-55/28/21 da Thornton;
- 2 enrolamentos de 51 espiras cada;
- Condutor escolhido 19AWG;
- Entrefrerro de 2,129mm.

4.6. SG3525A

O circuito integrado SG3525A, utilizado no circuito, é um controlador PWM cuja forma de controle é por tensão (Motorola, 1996).

A tensão de referência utilizada é de 5,1V com tolerância de 1%, e a amplificação do erro tem a entrada comum à entrada de tensão, que inclui a tensão de referência. A vantagem dessa forma de amplificação do erro é que ela elimina a necessidade de divisores resistivos externos.

A entrada senoidal do oscilador permite que várias unidades possam ser usadas como "escravas", ou uma única unidade ser sincronizada a um sistema contador externo.

O alcance de "tempo morto" pode ser programado por um resistor simples conectado entre os pinos C_T e discharge. Essas implementações, assim como as usadas nos circuitos que têm soft-start, precisam somente de um capacitor de tempo externo, o que torna o projeto com esses elementos relativamente simples

A saída do PWM do controlador é do tipo Totem-pole, e têm uma capacidade de fornecer até 200 mA de corrente.



Figura 62 - SG3525A. Fonte: Motorola (1996).

4.6.1. Principais Características:

As principais características do SG3525A, segundo o datasheet da Motorola (1996), são:

- Operação entre 8V e 35V;
- Referência de 5.1V ± 10%;
- Oscilador de 100 Hz a 400 kHz;
- Pino separado para oscilador senoidal;
- Controle de tempo morto ajustável;
- Bloqueio de entrada de sub-tensão.

4.6.2. Ligação do SG3525A

O circuito para efetuar a ligação do circuito integrado, em malha aberta, é definido pela figura 63, mostrada a seguir:



Figura 63 - Esquemático de ligação do SG3525A em malha aberta. Fonte: Autoria própria.

4.6.3. Compensador PI com Filtro

Para efetuar o controle, em malha fechada, foi adicionado ao circuito, um compensador PI analógico, com filtro, cujo arranjo é mostrado na figura a seguir:



Figura 64 - Compensador PI com filtro Fonte: Autoria própria.

Analisando os controles proporcional e integral separadamente, tem-se que o controlador proporcional atua no erro do sistema como um amplificador de ganho ajustável. O controlador proporcional acelera a resposta do sistema, e reduz (mas não elimina) o erro em regime. Já o controlador Integral, atua no erro regime permanente, eliminando-o. Deste modo, os controles proporcional e integral associados produzem uma resposta relativamente rápida e com erro nulo em regime.

O PI foi concebido sendo lento o suficiente para não realizar alteração significativa do duty cycle em um ciclo de rede. Essa condição é necessária para que o controle não distorça a corrente drenada, prejudicando o fator de potência e aumentando a distorção harmônica inserida no sistema pelo conversor.

A Função de Transferência (FT) para esse compensador PI com filtro é dada pela seguinte expressão (BASCOPÉ,200-):

$$FT = \frac{-1}{R_1 \cdot s} \cdot \frac{(R_2 \cdot C_1 \cdot s + 1)}{(R_2 \cdot C_1 \cdot C_2 \cdot s + C_1 + C_2)}$$
(74)

Os valores de resistência e capacitância do controlador foram definidos experimentalmente e verificados através da simulação do SEPIC isolado em malha fechada. Os valores dos componentes são os seguintes:

$$C_{1} = 147nF$$

$$C_{2} = 1\mu F$$

$$R_{1} = 10k\Omega$$

$$R_{2} = 2k\Omega$$

$$FT = -\frac{(1,47 \cdot 10^{-3} \cdot s + 1)}{(2,94 \cdot 10^{-6} \cdot s^2 + 2,94 \cdot 10^{-4} \cdot s)}$$

Pela equação (77), pode-se calcular a freqüência de corte (f_c) pelos dados do próprio compensador:

$$f_C = \frac{1}{2 \cdot \pi \cdot R_2 \cdot C_1} \qquad (75)$$

Com os dados anteriores, tem-se que:

$$f_C = \frac{1}{2 \cdot \pi \cdot 10 \cdot 10^3 \cdot 147 \cdot 10^{-9}} = 108,268 Hz$$

Pelo resultado da frequência de corte conclui-se que os valores escolhidos são válidos, uma vez que a frequência de corte ser relativamente baixa em relação à frequência de chaveamento significa que o sistema de controle atuará para baixas freqüências. Em termos práticos, o sistema será lento em relação à frequência de chaveamento e responderá na ordem da frequência da rede, de forma que a corrente não sofrerá distorções por mudanças acentuadas na razão cíclica.

O circuito completo ficou da seguinte forma:



Figura 65 - Esquemático de ligação do SG3525A em malha fechada. Fonte: Autoria própria.

O valor da frequência de chaveamento é definido pela capacitância conectada ao pino C_T , a resistência conectada ao pino R_T e a resistência conectada ao pino *discharge*, de forma que a frequência é dada por (ST, 2000):

$$f \approx \frac{1}{C_T \cdot (0.7 \cdot R_T + 3 \cdot R_D)} \quad (76)$$

Para um valor de C_T igual a 10 nF, R_T igual a 4,7 k Ω e R_D igual a 10 Ω , a frequência será aproximadamente:

$$f \approx \frac{1}{10 \cdot 10^{-9} \cdot (0.7 \cdot 4.7 \cdot 10^3 + 3 \cdot 10)} \approx 30 \ kHz$$

Como este valor é aproximado, os valores dos componentes usados para este cálculo foram adotados. Experimentalmente, verificou-se que a frequência de chaveamento foi dessa ordem de grandeza, porem com valor de aproximadamente 24 kHz, que é um valor aceitável para o desenvolvimento deste projeto. O circuito de controle montado é mostrado na figura a seguir.



Figura 66. Placa montada do circuito de controle do SEPIC isolado. Fonte: Do autor.

4.7. IRGP20B120U

O transistor de potência utilizado no projeto foi o IGBT IRGP20B120U. Entre suas principais características, segundo o datasheet da International Rectifier (2001), estão que o transistor pode permanecer por até 10 μs em curto-circuito, e ele possui desempenho de IGBT ultra rápido, suporta uma corrente máxima no coletor $I_c = 40$ A em temperatura ambiente (25 °C), possui coeficiente de temperatura positivo e tensão máxima entre o coletor e emissor V_{CE} de 1200 V.

Os tempos de subida t_r e descida t_f do IGBT são, 20ns e 24ns, respectivamente (INTERNATIONAL RECTIFIER, 2001).

Para dimensionamento do dissipador, tem-se que a corrente média na chave é I_S = 20 A, a tensão chave é V_S = 1200 V e a freqüência de chaveamento é f_S = 20kHz. Assim, as perdas de condução e comutação para o IGBT são dadas pelas expressões (BARBI, 2001):

$$P_{condução} = V_{CE} \cdot I_{média} \quad (77)$$

$$P_{condução} = 3,05 \cdot 1,5 = 4,58 W$$

$$P_{comutação} = \frac{f_S}{2} \cdot \left(t_r + t_f\right) \cdot I_S \cdot V_S \quad (78)$$

$$P_{comuta c \tilde{a} o} = \frac{20000}{2} \cdot (20 + 24) \cdot 10^{-9} \cdot 20 \cdot 1200 = 10,56 W$$

Portanto, a perda total da chave P_{TOT} é dada por:

$$P_{TOT} = 4,58 + 10,56 = 15,14 W$$

4.8. Diodo DTV1500MFP

O diodo DTV1500MFP, também utilizado no circuito do conversor SEPIC, segundo o datasheet da ST(2002), tem como principais características, a máxima corrente média de condução igual a 6 A, máxima tensão reversa igual a 1500 V, queda de tensão em condução de 1,7 V e tempo máximo de recuperação reversa igual a 125 ns.

A potência dissipada pelo diodo é dada pela seguinte equação (BARBI, 2001):

$$P = P_{condução} + P_{comutação}$$
(79)

Separadamente:

$$P_{condução} = V_F \cdot I_{Fmd} \cdot t_{on} \cdot f \quad (80)$$

Onde:

 $V_F = 1,7 V$ $I_{Fmd} = 1 A$ $t_{on} = 570 ns$ f = 20 kHz

 $P_{conducão} = 1,7 \cdot 1 \cdot 570 \cdot 10^{-9} \cdot 20000 = 19,38 \, mW$

$$P_{comutacão} = 0.5 \cdot V_{RM} \cdot i_{RM} \cdot t_b \cdot f \quad (81)$$

Onde:

 $V_{RM} = 1500 V$ $i_{RM} = 1 m A_{m\acute{a}ximo}$ $t_b = 570 ns$ f = 20 k H z

 $P_{comutacão} = 0.5 \cdot 1500 \cdot 1 \cdot 10^{-3} \cdot 570 \cdot 10^{-9} \cdot 20000 = 8.55 \, mW$

Assim:

$$P = 0,01938 + 0,00855 = 27,93 \, mW$$

Dessa maneira, conclui-se que o dissipador utilizado irá dissipar a potência requerida, uma vez que o dissipador é o mesmo utilizado em processadores AMD e possui capacidade de dissipação de até 130 W.

4.9. FONTE AUXILIAR

A fonte auxiliar utilizada no circuito do conversor SEPIC, utilizada para alimentar o circuito de controle, também gera a tensão de comando no gate do IGBT. Esse conversor é do tipo flyback, de 20 W de potência, e gera, em sua saída, 12V contínuos. Essa fonte foi escolhida pela facilidade na montagem na placa, pois sua conexão é feita através de barra de pinos, conforme figura a seguir.



Figura 67 - Fonte auxiliar usada para alimentação do circuito de controle. Fonte: Do autor.

5 RESULTADOS EXPERIMENTAIS

Com os dados dos componentes já calculados o próximo passo é montar o conversor e realizar os testes para validar o protótipo. A figura abaixo mostra o conversor montado em testes:



Figura 68 - Protótipo em teste no laboratório. Fonte: Do autor.

5.1. Formas de onda do sistema em malha aberta:

As formas de onda a seguir são referentes ao ensaio em malha aberta, ou seja, a razão cíclica não é corrigida para alterações de carga ou transientes da rede, de forma que ela é definida basicamente pela tensão de referência.

Para ajuste da tensão de referência nos testes em malha aberta, foi utilizado um potenciômetro de 10 k Ω conectado entre a tensão de referência de 5 V e o terra do circuito. As formas de onda obtidas neste caso são mostradas abaixo.



Figura 69 - Tensão retificada na entrada do circuito (amarelo) e corrente no indutor de entrada L1 (rosa).



Figura 70 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na saída (azul) e tensão de comando do IGBT (verde) em baixa frequência.



Figura 71 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na saída (azul) e tensão de comando do IGBT (verde) em alta frequência.



Figura 72 - Detalhe em acoplamento CA do osciloscópio para tensão no barramento CC (azul) e corrente na saída do conversor (rosa)



Figura 73 - Tensão da rede (Amarelo) e corrente drenada da rede (rosa).

5.2. Formas de onda do sistema em malha fechada

As formas de onda a seguir são referentes à analise do sistema em malha fechada.



Figura 74 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na fonte auxiliar (azul) e tensão de comando do IGBT (verde) em baixa frequência.



Figura 75 - Tensão na chave (amarelo), corrente no indutor de entrada (rosa), tensão na fonte auxiliar (azul) e tensão de comando do IGBT (verde) em alta frequência.



Figura 76 -. Tensão na rede (amarelo), tensão na fonte auxiliar (verde) e corrente drenada da rede (rosa) em baixa frequência.



Figura 77 - Tensão na rede (amarelo), tensão na fonte auxiliar (verde) e corrente drenada da rede (rosa) em alta frequência



Figura 78 - Detalhe de um ciclo da tensão da rede (amarelo) e corrente drenada pelo conversor (rosa).



Figura 79 - Tensão no barramento CC de saída, medida em um multímetro.

6 CONCLUSÃO

Realizados os testes em malha fechada, que é o resultado de interesse para este projeto, conclui-se que o SEPIC isolado mostrou-se um candidato interessante para um pré-regulador de fator de potência, pois, apesar de apresentar dois componentes magnéticos em sua topologia, ele possui a vantagem de simplicidade de controle de um Flyback, como foi verificado, através de uma malha de tensão simples, além de não possuir a chave em série com componentes magnéticos, o que faz com que a tensão na chave não seja de magnitude muito elevada.

Ademais, verificou-se que o retificador, em condução descontínua, drena uma corrente média senoidal e em fase com a tensão da fonte, de forma que o fator de potência é alto, característica que particularmente faz do SEPIC uma opção importante quando da escolha da topologia do estágio retificador de uma fonte ininterrupta de energia. Isso é verificado principalmente quando se compara o estágio de pré-regulador de fator de potência com o Boost, que é a topologia mais usual, pois, apesar de ambos drenarem corrente senoidal e com alto fator de potência, a facilidade do controle por modo de tensão é obtida com o SEPIC em condução descontínua, e a facilidade de isolação galvânica em alta frequência também é característica inerente do SEPIC isolado, e não do Boost.

No tangente isolação galvânica em alta frequência, é possível verificar pelo volume e peso finais da placa montada, com todos os componentes magnéticos e dissipador, que a isolação galvânica em alta frequência deve ser considerada na concepção de uma fonte ininterrupta de energia, uma vez que notadamente o transformador de isolação possui peso e volume menor que um transformador de mesma potência, porém em frequência industrial (60 Hz).

Por fim, conclui-se que o SEPIC isolado é vantajoso inclusive pela sua simplicidade de montagem e das características dos componentes utilizados, uma vez que componentes comuns encontrados no mercado local de componentes eletrônicos foram suficientes para o desenvolvimento do protótipo. Por não usar componentes menos comuns e conseqüentemente mais caros, o SEPIC é uma alternativa interessante e que deve ser considerada do ponto de vista econômico.

103

REFERÊNCIAS

AHMED, Ashfaq. Eletrônica de Potência. Prentice Hall, 2000.

ANDERSEN, G. **Galvanic Isolation in UPS**. Disponível em:<<u>http://www.remotemagazine.com/whitepapers/gutorelectronic.pdf</u>>. Acesso em: 12 de mar. 2011.

BARBI, Ivo. Eletrônica de Potência. 6ª Edição, Edição Autoria própria, 2006.

BARBI, Ivo. Eletrônica de Potência: Projetos de Fontes Chaveadas. Edição Autoria própria, 2001.

BARBI, Ivo; FONT, Carlos; ALVES, Ricardo. **Projeto Físico de Indutores e Transformadores**. Instituto de Eletrônica de Potência. Universidade Federal de Santa Catarina. Florianópolis, 2002.

BARBI, Ivo; MARTINS, Denizar Cruz. Eletrônica de Potência: Conversores CC-CC Básicos Não Isolados. 3ª Edição, 2000.

BARBI, Ivo; FONT, Carlos; Alves, Ricardo. **Projeto Físico de Indutores e Transformadores**. Edição Autoria própria, 2002.

BASCOPÉ, René. **Conversores PWM com Controle de Modo de Tensão** (Voltage Mode Control). Disponível em: < <u>http://www.dee.ufc.br/~rene/industrial/Capi05/Capitulo05.pdf></u>. Acessado em 3 de Outubro de 2011.

BASTOS, João Pedro Assunção. **Eletromagnetismo para engenharia:** estática e quase-estática. EdUFSC, 2007.

BORGES, A. R.; BARBI, I. Study of a single stage buck boost three phase rectifier with high power factor operating in discontinuos conduction mode. Power Electronics Conference, 2009.

BOUP, Uffe; ENJETI, Prasad N.; BLAABJR, Frede, A New Space-Vector Based Control Method for UPS Systems Powering Nonlinear and Unbalanced Loads. IEEE – Transaction on Industry Applications, 2001. DA CAMARA, R.A. et AL. Voltage doubler boost rectifier based on threestate switching cell for UPS applications. IEEE International Symposium on Industrial Electronics, 2009.

DE SOUSA, G.J.M; CRUZ, C.M.T; BRANCO, C.G.C; BEZERRA, L.D.S; TORRICO-BASCOPE, R.P. A low cost flyback-based high power factor battery charger for UPS applications. Power Electronics Conference, 2009.

DELL'AQUILA, A.; LISERRE, M.; MONOPOLI, V.G.; CAPURSO, M. An unity power factor front-end rectifier for dc power systems. Power Tech Conference Proceedings, 2003.

DIXON, L. H. **High Power Factor Preregulator using the SEPIC Converter.** Unitrode Seminar SEM900, Topic 6, 1993.

DUBUT, Jean Paul; AGUIAR, Macos Vinisius Milford de; JUNIOR, Luciano Pereira Santos; SALAZAR, Andrés Ortiz. **Proposal of a AC/DC converter with unitary power factor for a thermal plasma torch system**, COBEP, 2009.

EGENERAL. Tabela de Equivalências. Disponível em: <<u>http://www.egeneral.com.br/TabelaAWG.htm></u>. Acessado em 17 de Agosto de 2011.

FITZGERALD, A. E.; KINGSLEY Jr, Charles; UMANS, Stephen D. **Máquinas Elétricas com Introdução À Eletrônica de Potência.** 6ª Edição, Bookman, 2006.

INTERNATIONAL RECTIFIER. Insulated Gate Bipolar Transistor – IRGP20B120U-E. International Rectifier. El Segundo, California, USA, 2001.

JIANG, Y.; LEE, F.C.; HUA, G.; TANG, W. **A novel single-phase power** factor correction scheme. IEEE International Symposium on Industrial Electronics, 1993.

KOSOW, I. L. **Máquinas Elétricas e Transformadores.**4^ª Edição, Editora Globo, 1982.

LIN, Jong-Lick; CHANG, Ming-Zhi; YANG, Sung-Pei. **Synthesis and Analysis for a Novel Single-Stage Isolated High PFC Converters.** IEEE International Symposium on Industrial Electronics, 2005.

MADIGAN, M.; ERICKSON, R.; ISMAIL, E. Integrated high quality rectifierregulators. Power Electronics Specialists Conference, 1992.

MICROMETALS. **Power Conversion & Line Filter Applications**. Disponível em: < <u>http://www.micrometals.com/pcparts/PC L.pdf></u>. Acessado em 28 de Setembro de 2011.

MOTOROLA. **Pulse Width Modulator Control Circuits**. Motorola Analog IC Device Data, 1996.

POMILIO, José. **Fontes Chaveadas.** Disponível em: <<u>http://www.dsce.fee.unicamp.br/~antenor/></u>. Acessado em 28 de Maio de 2009.

POMILIO, José. **Pré-reguladores de fator de potência.** Disponível em <<u>http://www.dsce.fee.unicamp.br/~antenor>/</u>. Acessado em 28 de Maio de 2009.

POMILIO, José. **Topologias básicas de conversores CC-CC não-isolados.** Disponível em:<<u>http://www.dsce.fee.unicamp.br/~antenor/pdffiles/CAP1.pdf></u>. Acessado em 05 de Maio de 2011.

RASHID, Muhammad H. **Power Electronics**: Circuits, Devices and Aplications. 3. ed, Florida. Pearson Prentice Hall, 2004.

SCHUTTEN, M.J.; STEIGERWALD, R.L.; KHERALUWALA,M.H.;**Characteristics of load resonant converters operated in a high power factor mode.** Applied Power Electronics Conference and Exposition, 1991

SIMONETI D. S. L.; SEBASTIÁN J.; DOS REIS F. S.; UCEDA J. Design Criteria for SEPIC and Cük Converters as Power Factor Preregulators in Discontinuous Conduction Mode. *IEEE PESC'* 1993. SPIAZZI, G.; TENTI, P; MATAVELLI, P. **High Quality Rectifiers with highfrequency Insulation – An Oveview**. IEEE International Symposium on Industrial Electronics, 1995.

ST. DVT1500Mxx – High Voltage Damper Diode. STMicroelectronics. Itália, 2002.

ST. **Regulating Pulse Width Modulators**. STMicroelectronics, Analog IC Device Data, 2000.

TAKAHASI, I.; IGARASHI, R.Y. **A switching power supply of 99% power** factor by the dither rectifier. *IEEE InternationalTelecommunications Energy Conf. (INTELEC) Proc.*, 1991.

TORRICO-BASCOPÉ, René P. et al. **High Frequency Isolation On-line UPS System for Low Power Applications.** IEEE International Symposium on Industrial Electronics, 2009.

THORNTON,Disponívelem:<</th>http://www.thornton.com.br/pdf/CATALOGO%20THORNTON.pdf>.Acessadoem 05 de Agosto de 2011.Acessado

THORNTON, Disponível em:<<u>http://www.thornton.com.br/pdf/materiais.pdf</u>>. Acessado em 25 de outubro de 2011.

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ. Normas para elaboração de trabalhos acadêmicos, Comissão de Normalização de Trabalhos Acadêmicos. Curitiba: UTFPR, 2008.

WINDERS, John. **Power Transformers: Principles and Applications.**CRC Press, 2002.

YANG, E.X.; JIANG, Y.; HUA, G.; LEE, F.C. **Isolated boost circuit for power factor correction.** Applied Power Electronics Conference and Exposition, 1993.

YAZDANIAN, M.; FARHANGI, S.; ZOLGHADRI, M.R. **A novel control** strategy for power factor corrections based on predictive algorithm. Power Electronic & Drive Systems & Technologies Conference (PEDSTC), 2010.