

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ

**LUCAS RODRIGUES MENDES
ROGER DE OLIVEIRA BARBOSA**

**RETIFICADOR MONOFÁSICO *BOOST INTERLEAVED* COM ELEVADO FATOR
DE POTÊNCIA: PROJETO, SIMULAÇÃO E CONTROLE DISCRETO**

PONTA GROSSA

2026

**LUCAS RODRIGUES MENDES
ROGER DE OLIVEIRA BARBOSA**

**RETIFICADOR MONOFÁSICO *BOOST INTERLEAVED* COM ELEVADO FATOR
DE POTÊNCIA: PROJETO, SIMULAÇÃO E CONTROLE DISCRETO**

**Single-Phase High Power *Interleaved Boost* Rectifier: Design, Simulation, and
Discrete Control**

Trabalho de conclusão de curso de graduação
apresentado como requisito para obtenção do título de
Bacharel em Engenharia Elétrica da Universidade
Tecnológica Federal do Paraná (UTFPR).

Orientador: Prof. Dr. Carlos Henrique Illa Font

**PONTA GROSSA
2026**



[4.0 Internacional](https://creativecommons.org/licenses/by-nc-nd/4.0/)

Esta licença permite download e compartilhamento do trabalho desde que sejam atribuídos créditos ao(s) autor(es), sem a possibilidade de alterá-lo ou utilizá-lo para fins comerciais. Conteúdos elaborados por terceiros, citados e referenciados nesta obra não são cobertos pela licença.

LUCAS RODRIGUES MENDES
ROGER DE OLIVEIRA BARBOSA

**RETIFICADOR MONOFÁSICO *BOOST INTERLEAVED* COM ELEVADO FATOR
DE POTÊNCIA: PROJETO, SIMULAÇÃO E CONTROLE DISCRETO**

Trabalho de conclusão de curso de graduação
apresentado como requisito para obtenção do título de
Bacharel em Engenharia Elétrica da Universidade
Tecnológica Federal do Paraná (UTFPR).

Data de aprovação: 01/julho/2026

Carlos Henrique Illa Font
Doutorado
Universidade Tecnológica Federal do Paraná

Júlio Cesar Guimarães
Doutorado
Universidade Tecnológica Federal do Paraná

Francisco José Viglus
Doutorado
Universidade Tecnológica Federal do Paraná

PONTA GROSSA
2026

AGRADECIMENTOS

Certamente estes parágrafos não irão atender a todas as pessoas que fizeram parte dessa importante fase de minha vida. Portanto, desde já peço desculpas àquelas que não estão presentes entre essas palavras, mas elas podem estar certas de que fazem parte do meu pensamento e de minha gratidão.

Agradeço ao meu orientador Prof. Dr. Carlos Henrique Illa Font, pela sabedoria com que me guiou nesta trajetória.

Aos meus colegas de sala.

A Secretaria do Curso, pela cooperação.

Gostaria de deixar registrado também, o meu reconhecimento à minha família, pois acredito que sem o apoio deles seria muito difícil vencer esse desafio.

Enfim, a todos os que por algum motivo contribuíram para a realização desta pesquisa.

RESUMO

Com o avanço tecnológico e a crescente demanda por fontes renováveis de geração e distribuição de energia elétrica, torna-se cada vez mais importante o desenvolvimento de soluções que promovam a eficiência energética dos sistemas de conversão de energia. Este trabalho tem como objetivo analisar e comparar três métodos de discretização aplicados ao controle digital de um Retificador *Boost Interleaved* com correção do fator de potência, projetado para operar com tensão de entrada eficaz de 220V, tensão de saída de 400V, potência nominal 5kW e frequência de comutação de 50KHz. Para tal, são desenvolvidos os modelos de controle e realizadas simulações computacionais, permitindo a avaliação do desempenho de cada método por meio da análise de parâmetros dinâmicos e de regime permanente. Apesar das peculiaridades de cada método de discretização utilizado no controle do projeto, os resultados obtidos foram semelhantes, ausentes de diferenças expressivas.

Palavras-chave: Retificador; *Boost*; *Interleaved*; Controle; Digital; Discreto; Tustin; Euler.

ABSTRACT

With the advancement of technology and the increasing demand for renewable sources of electrical energy generation and distribution, the development of solutions that enhance the energy efficiency of power conversion systems has become increasingly important. This work aims to analyze and compare three discretization methods applied to the digital control of an *Interleaved Boost* Power Factor Correction (PFC) Rectifier, designed to operate with an RMS input voltage of 220 V, an output voltage of 400 V, a rated power of 5 kW, and a switching frequency of 50 kHz. To achieve this objective, control models are developed and computational simulations are performed, enabling the evaluation of the performance of each method through the analysis of dynamic and steady-state parameters. Despite the particular characteristics of each discretization method employed in the controller design, the obtained results were similar, with no significant differences observed among them.

Keywords: Rectifier; *Boost*; *Interleaved*; Control; Digital; Discrete; Tustin; Euler.

LISTA DE ILUSTRAÇÕES

Figura 1 - Retificador a diodos em ponte completa com filtro capacitivo.....	17
Figura 2 - Retificador <i>Boost Interleaved</i>	19
Figura 3 - Primeira etapa de operação	20
Figura 4 - Segunda etapa de operação.....	21
Figura 5 - Terceira etapa de operação.....	22
Figura 6 - Quarta etapa de operação	22
Figura 7 - Pulsos de acionamento dos transistores (considerando razão cíclica maior que 0,5)	24
Figura 8 - Forma de onda da razão cíclica	25
Figura 9 - Diagrama dos sistemas de controle	26
Figura 10 - Malhas de controle em cascata.....	27
Figura 11 - Mapeamento do plano S no plano Z, método <i>Backward Euler</i>	28
Figura 12 - Aproximação da derivada pelo método <i>Backward Euler</i>	28
Figura 13 - Mapeamento do plano S no plano Z, método <i>Forward Euler</i>	29
Figura 14 - Mapeamento do plano S no plano Z, método Tustin	30
Figura 15 - Diagrama de bode da malha de corrente	38
Figura 16 - Controlador PI no domínio contínuo	39
Figura 17 - Diagrama de bode da malha de tensão	40
Figura 18 - Diagrama de blocos do controlador PI utilizando Tustin	41
Figura 19 - Diagrama de blocos do controlador PI utilizando <i>Backward Euler</i> .	43
Figura 20 - Diagrama de blocos do controlador PI utilizando <i>Forward Euler</i>	44
Figura 21 - Diagrama geral do modelo de simulação.....	45
Figura 22 - Formas de onda da tensão e corrente em fase	46
Figura 23 - Ondulação da tensão de saída.....	48
Figura 24 - Resposta da tensão de saída a um degrau de carga	49
Figura 25 - Resposta da corrente de entrada à um degrau de carga.....	50
Figura 26 - Simulação com implementação em linguagem C	51
Figura 27 - Fluxograma do código em C utilizado.....	52
Figura 28 - Formas de onda da simulação com linguagem C	53

LISTA DE TABELAS

Tabela 1 - Especificações de projeto.....	31
Tabela 2 - Parâmetros de desempenho obtidos em regime permanente	47
Tabela 3 - Parâmetros de desempenho obtidos em regime transitório	51

LISTA DE ABREVIATURAS E SIGLAS

CA	Corrente Alternada
CC	Corrente Contínua
CCM	Continuous Conduction Mode
CI	Circuito Integrado
CRM	Critical Conduction Mode
DCM	Discontinuous Conduction Mode
DSP	Digital Signal Processor
EDO	Equação Diferencial Ordinária
ESR	Equivalent Series Resistance
FP	Fator de Potência
FPGA	Field Programmable Gate Array
IA	Inteligência Artificial
IGBT	Insulated Gate Bipolar Transistor
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
MPC	Model Predictive Control
PI	Proporcional Integral
PID	Proporcional Integral Derivativo
PWM	Pulse-Width Modulation
SCR	Silicon Controlled Rectifier
SEPIC	Single-Ended Primary-Inductor Converter
SiC	Silicon Carbide
SoC	System on a Chip
TBJ	Transistor Bipolar de Junção
THD	Total Harmonic Distortion

LISTA DE SÍMBOLOS

GND	Ground
FP	Fator de potência
THD_v	Distorção harmônica total da tensão
THD_i	Distorção harmônica total da corrente
φ	Phi
Δ	Delta
β	Beta
PWM	Pulse Width Modulation
V_o	Tensão de saída
V_{ief}	Tensão de entrada eficaz
V_{ipk}	Tensão de pico de entrada
V_{in}	Tensão de entrada
I_{ief}	Corrente de entrada eficaz
I_{ipk}	Corrente de pico de entrada
I_o	Corrente de saída
P_o	Potência de saída
R_o	Resistência de carga
$Dbmin$	Razão cíclica mínima
$V_{rfasepk}$	Valor de pico da tensão da rede elétrica
L_b	Valor da Indutância
ILB_{max}	Valor máximo da corrente no indutor
IL_{bef}	Valor da corrente eficaz no indutor
$I_{rfaseef}$	Valor eficaz da corrente de fase da rede elétrica
C_o	Valor da capacitância do capacitor de saída
V_{Comax}	Valor máximo da tensão do capacitor de saída
IC_{coef}	Valor da corrente eficaz no capacitor de saída
V_{L1}	Tensão no indutor L_1
V_{L2}	Tensão no indutor L_2
$SW1$	Transistor 1
$SW2$	Transistor 2
V_{Sbmax}	Valor máximo da tensão no transistor
I_{Sbmax}	Valor máximo da corrente no transistor
I_{Sbmed}	Valor da corrente média no transistor
I_{Sbef}	Valor eficaz da corrente no transistor
$D1$	Diodo 1
$D2$	Diodo 2
V_{DB_max}	Valor máximo da tensão no diodo
I_{DB_max}	Valor da corrente máxima no diodo
I_{DB_med}	Valor médio da corrente no diodo
I_{DB_ef}	Valor eficaz da corrente no diodo
$L1$	Indutor 1
$L2$	Indutor 2
L	Indutância
P_o	Potência de saída
f_r	Frequência da rede
f_s	Frequência de comutação

T_s	Período de amostragem
D	Razão cíclica
D_{c1}	Razão cíclica do transistor 1
D_{c2}	Razão cíclica do transistor 2
$\Delta I\%$	Porcentagem de ondulação da corrente dos indutores
$\Delta V\%$	Porcentagem da ondulação da tensão do capacitor
N_i	Número de conversores em <i>interleaved</i>
G_i	Função de transferência da malha de corrente
k_i	Ganho do sensor de corrente
k_{PWM}	Ganho do modulador PWM
H_i	Função de transferência do compensador da corrente
k_{H_i}	Ganho do compensador da corrente
G_v	Função de transferência da malha de tensão
k_v	Ganho do sensor de tensão
H_v	Função de transferência do compensador da tensão
k_{H_v}	Ganho do compensador da tensão
f_{cv}	Frequência de cruzamento da malha de tensão
f_{zv}	Frequência do zero do controlador
T_{ai}	Período de amostragem do controlador de corrente
k_{pi}	Ganho proporcional do controlador PI analógico
k_{ii}	Ganho integral do controlador PI analógico
k_{piz}	Ganho proporcional do controlador PI digital
k_{iiz}	Ganho integral do controlador PI digital
T_{av}	Período de amostragem do controlador de tensão
k_{pv}	Ganho proporcional do controlador de tensão analógico
k_{iv}	Ganho integral do controlador de tensão analógico
k_{pvz}	Ganho proporcional do controlador de tensão digital
k_{ivz}	Ganho integral do controlador de tensão digital

SUMÁRIO

1	INTRODUÇÃO	13
1.1	DELIMITAÇÃO DO TEMA	14
1.2	PROBLEMA	14
1.3	RELEVÂNCIA DO TEMA	14
1.4	OBJETIVO GERAL E ESPECÍFICOS	15
1.5	METODOLOGIA	15
2	REVISÃO BIBLIOGRÁFICA	17
2.1	RETIFICADORES DE ELEVADO FATOR DE POTÊNCIA	17
2.2	RETIFICADOR <i>BOOST INTERLEAVED</i>	18
2.2.1	Etapas de Operação.....	20
<u>2.2.1.1</u>	<u>Primeira etapa de operação</u>	<u>20</u>
<u>2.2.1.2</u>	<u>Segunda etapa de operação</u>	<u>21</u>
<u>2.2.1.3</u>	<u>Terceira etapa de operação</u>	<u>22</u>
<u>2.2.1.4</u>	<u>Quarta etapa de operação.....</u>	<u>22</u>
2.2.2	Defasagem dos pulsos	23
2.3	ESTRUTURA DE CONTROLE DO RETIFICADOR <i>BOOST INTERLEAVED</i>	23
2.3.1	Malha de tensão	26
2.3.2	Malha de corrente.....	26
2.4	CONTROLE DIGITAL	27
2.4.1	Discretização dos controladores.....	27
<u>2.4.1.1</u>	<u><i>Backward Euler</i></u>	<u>27</u>
<u>2.4.1.2</u>	<u><i>Forward Euler</i></u>	<u>29</u>
<u>2.4.1.3</u>	<u>Tustin.....</u>	<u>30</u>
3	PROJETO E DIMENSIONAMENTO	31
3.1	PROJETO DO ESTÁGIO DE POTÊNCIA	31
3.1.1	Cálculos preliminares	31
3.1.2	Dimensionamento do indutor.....	33
3.1.3	Dimensionamento do capacitor	34
3.1.4	Dimensionamento dos transistores	34
3.1.5	Dimensionamento dos diodos	35
3.2	PROJETO DOS CONTROLADORES.....	36
3.2.1	Controlador analógico	36

3.2.1.1	Malha de corrente.....	36
3.2.1.2	Malha de tensão.....	37
3.2.2	Discretização pelo método de Tustin.....	39
3.2.2.1	Controlador de Corrente.....	39
3.2.2.2	Controlador de Tensão.....	40
3.2.2.3	Equação a diferenças.....	42
3.2.3	Discretização pelo método de <i>Backward</i> Euler	42
3.2.4	Discretização pelo método de <i>Forward</i> Euler	44
4	RESULTADOS E DISCUSSÕES	45
4.1	RESULTADOS OBTIDOS	45
5	CONCLUSÃO	54
	REFERÊNCIAS.....	55

1 INTRODUÇÃO

O cenário energético global atual está passando por uma mudança importante, com a crescente adoção de fontes de energia renováveis e sistemas de geração distribuída. Neste contexto, a eficiência do uso da energia elétrica e sua qualidade são aspectos muito importantes tanto no ponto de vista técnico quanto econômico (BLAABJERG, 2018). Entre os componentes utilizados nesses sistemas, os conversores estáticos de potência, como o conversor *boost interleaved*, ganham destaque. Eles desempenham um papel crucial na área, sendo utilizados em aplicações como painéis solares, carregadores de veículos elétricos e retificadores ativos, pois conseguem converter a tensão de forma eficiente, reduzir as oscilações na corrente de entrada e lidar com um maior volume de potência, dividindo a carga entre diferentes fases (PRASAD et al, 2019).

Para garantir o funcionamento otimizado desses conversores, é necessário o uso de sistemas de controle que sejam confiáveis e precisos. Hoje em dia, esses controladores costumam ser implementados através de plataformas digitais, como microcontroladores ou DSP's (*Digital Signal Processor*). Isso significa que é necessário transformar os modelos contínuos no tempo que descrevem a dinâmica do sistema em modelos discretos, dessa forma, obtendo Equações de diferenças passíveis de implementação computacional. A escolha do método de discretização afeta bastante a precisão do modelo digital em relação ao modelo original, influenciando aspectos como estabilidade, resposta rápida e capacidade de lidar com interferências (TALAPIDEN et al, 2024).

Este trabalho tem como objetivo principal realizar uma análise comparativa entre três métodos de discretização amplamente utilizados no projeto de controladores digitais: o método *forward* Euler, o método *backward* Euler, e o método de Tustin, também conhecido como transformação bilinear. O foco do estudo é aplicar esses métodos no controle de um conversor *boost interleaved*, que funciona como um retificador com correção de fator de potência. A abordagem inclui modelar o sistema, transformar a função de transferência contínua em discreta utilizando cada um dos métodos propostos, e realizar a simulação computacional dos resultados, a fim de se avaliar o desempenho de cada técnica em termos de regulação de tensão, correção do fator de potência e resposta dinâmica a variações de carga.

1.1 DELIMITAÇÃO DO TEMA

O presente trabalho delimita-se ao estudo, modelagem e simulação do controle digital aplicado a um retificador monofásico *boost interleaved* operando com elevado fator de potência. A pesquisa concentra-se na análise comparativa de três métodos de discretização utilizados na implementação de controladores digitais: *Forward Euler*, *Backward Euler* e Tustin. O foco do estudo está na aplicação desses métodos às malhas de controle de tensão e corrente do conversor, visando avaliar seu desempenho em regime permanente e transitório. A análise é restrita ao ambiente de simulação computacional, considerando o dimensionamento da etapa de potência, a modelagem matemática das malhas de controle e a verificação de parâmetros como fator de potência, distorção harmônica, ondulação da tensão de saída, estabilidade e resposta dinâmica diante de variações de carga.

1.2 PROBLEMA

Com o avanço dos sistemas de geração distribuída, fontes renováveis e aplicações que exigem alta eficiência energética, torna-se necessário o desenvolvimento de conversores eletrônicos capazes de operar com elevado fator de potência e baixa distorção harmônica. Entretanto, a implementação digital de controladores exige a conversão de modelos contínuos para o domínio discreto, processo que pode influenciar diretamente a estabilidade, a precisão e a resposta dinâmica do sistema. Diante disso, o problema investigado consiste em determinar de que forma os métodos de discretização *Forward Euler*, *Backward Euler* e Tustin afetam o desempenho do controle digital de um retificador *boost interleaved*, especialmente quanto à regulação da tensão de saída, ao formato senoidal da corrente de entrada, ao fator de potência e à resposta do sistema frente a perturbações de carga.

1.3 RELEVÂNCIA DO TEMA

A relevância deste tema está associada à crescente demanda por sistemas de conversão de energia mais eficientes, confiáveis e compatíveis com padrões de qualidade da energia elétrica. Retificadores com correção de fator de potência são amplamente utilizados em aplicações industriais, sistemas fotovoltaicos, carregadores

de veículos elétricos e fontes de alimentação de alta potência. Nesse contexto, a topologia *boost interleaved* apresenta vantagens importantes, como a redução da ondulação de corrente. Essas características contribuem para o aumento da eficiência, da confiabilidade e do desempenho do conversor, tornando essa topologia especialmente adequada para aplicações de alta potência. Além disso, o uso de controle digital amplia a flexibilidade de implementação e permite ajustes por *software*. Assim, compreender o impacto dos métodos de discretização contribui para o aprimoramento de projetos de conversores eletrônicos e para a escolha de estratégias de controle mais adequadas às exigências práticas de estabilidade e desempenho.

1.4 OBJETIVO GERAL E ESPECÍFICOS

O objetivo geral deste trabalho é analisar comparativamente o desempenho de diferentes métodos de discretização aplicados ao controle digital de um retificador monofásico *boost interleaved* com elevado fator de potência. Como objetivos específicos, busca-se estudar o princípio de funcionamento da topologia *boost interleaved*; dimensionar os principais componentes da etapa de potência, como indutores, capacitor e semicondutores; modelar matematicamente as malhas de controle de tensão e corrente; projetar controladores do tipo PI para operação em cascata; discretizar os controladores por meio dos métodos *Forward Euler*, *Backward Euler* e *Tustin*; implementar os modelos em ambiente de simulação; e comparar os resultados obtidos quanto ao fator de potência, distorção harmônica, ondulação da tensão de saída, estabilidade e resposta dinâmica diante de variações de carga.

1.5 METODOLOGIA

A metodologia adotada neste trabalho caracteriza-se como uma pesquisa aplicada, de abordagem quantitativa e natureza experimental por simulação. Inicialmente, realizou-se uma revisão bibliográfica sobre retificadores de elevado fator de potência, conversores *boost interleaved*, controle digital e métodos de discretização. Em seguida, foram definidas as especificações do projeto, incluindo tensão de entrada, tensão de saída, potência, frequência de comutação e limites de ondulação. A partir desses dados, desenvolveu-se o dimensionamento da etapa de potência e a modelagem das malhas de corrente e tensão. Posteriormente, os

controladores PI foram projetados no domínio contínuo e discretizados pelos métodos *Forward Euler*, *Backward Euler* e Tustin. Por fim, os modelos foram implementados e simulados no *software* PSIM, permitindo a comparação dos resultados obtidos em termos de desempenho elétrico, estabilidade, fator de potência, distorção harmônica e resposta transitória.

2 REVISÃO BIBLIOGRÁFICA

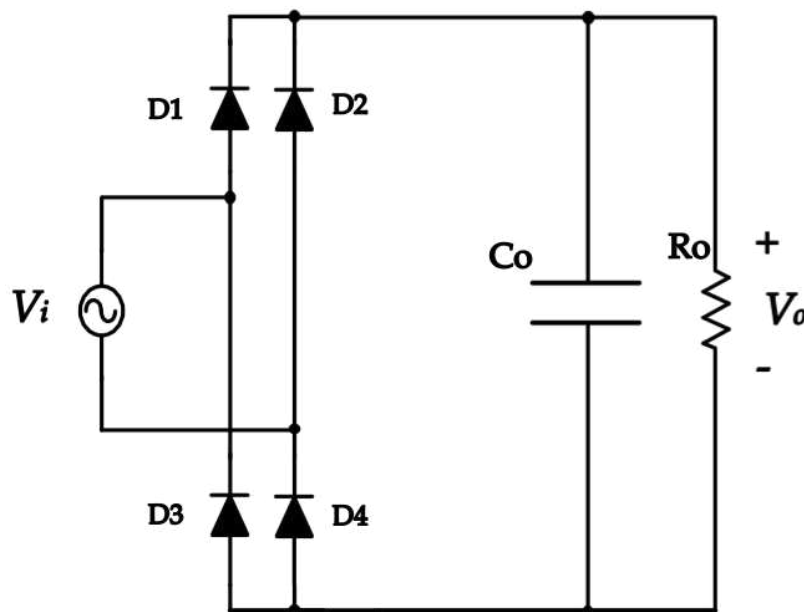
Neste capítulo serão descritas as diversas topologias relacionadas com o conversor proposto, os princípios de funcionamento e o desenvolvimento matemático.

2.1 RETIFICADORES DE ELEVADO FATOR DE POTÊNCIA

Atualmente, na maioria das aplicações que utilizam energia elétrica, é necessário transformar uma fonte em corrente alternada para energizar aparelhos de corrente contínua. Esse procedimento, conhecido como retificação, é executado por dispositivos conhecidos como retificadores.

Em aplicações práticas, a estrutura de retificador mais empregada é o retificador a diodos em ponte completa com filtro capacitivo, como apresentado na Figura 1.

Figura 1 - Retificador a diodos em ponte completa com filtro capacitivo



Fonte: autoria própria

Essa configuração de retificador apresenta baixa qualidade de energia, pois drena do sistema alimentador uma corrente com elevada distorção harmônica, o que reduz o fator de potência e provoca problemas adicionais de compatibilidade eletromagnética.

Retificadores de maior desempenho podem ser desenvolvidos por meio de diversas topologias, com o uso de transistores e de filtros capacitivos e indutivos.

Com o intuito de aprimorar a qualidade da forma de onda, diferenciando-se principalmente pelo nível de qualidade obtido e pela complexidade de implementação do circuito.

Um excelente parâmetro para medir a qualidade e eficiência do uso da energia elétrica em um sistema de corrente alternada é o fator de potência (FP). Ele mostra quanto da potência total fornecida está realmente sendo convertida em trabalho útil.

Uma forma bem detalhada de expressar matematicamente o fator de potência é apresentado na Equação 1:

$$FP = \frac{\cos(\varphi)}{\left((\sqrt{1 + (THD_V)^2}) \cdot (\sqrt{1 + (THD_I)^2}) \right)} \quad (1)$$

Sendo φ o ângulo de defasagem entre a fundamental da corrente e da tensão, THD_V e THD_I as taxas de distorção harmônica da tensão e corrente respectivamente. Matematicamente, as taxas de distorção harmônica da tensão e da corrente são definidas por:

$$THD_V = \frac{\sqrt{\sum_{k=2}^n (V_{efk})^2}}{V_{ef}} \quad (2)$$

$$THD_I = \frac{\sqrt{\sum_{k=2}^n (I_{efk})^2}}{I_{ef}} \quad (3)$$

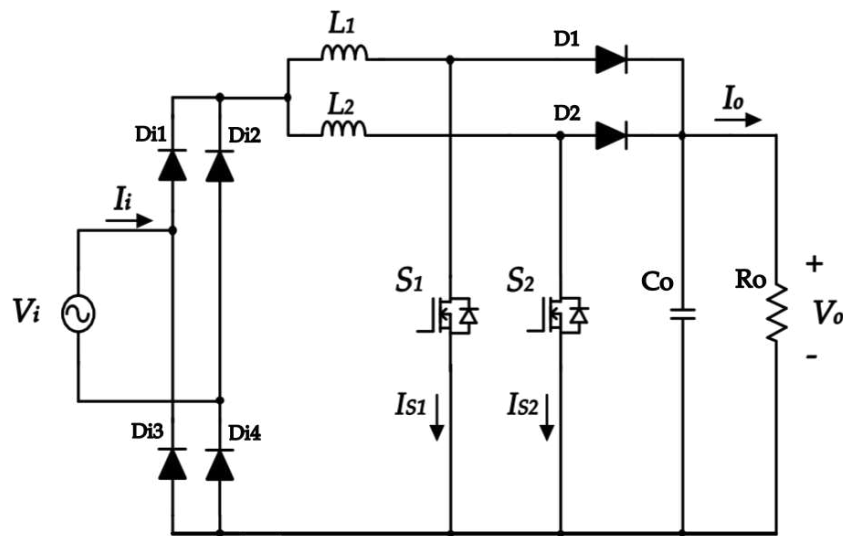
Quando φ , THD_V e THD_I são iguais a zero, o FP atinge o valor unitário, ou seja, a tensão e a corrente são senóides perfeitas e estão em fase. Nestas condições considera-se a melhor qualidade da energia elétrica (ILLA FONT, 2019).

2.2 RETIFICADOR *BOOST INTERLEAVED*

O retificador *boost interleaved*, com esquemático ilustrado na Figura 2, representa uma evolução da topologia *boost* clássica, na qual a estrutura de potência é composta por dois ou mais estágios operando em defasagem. A técnica de *interleaving* aplicada a conversores *Boost* não constitui uma topologia recente. Seu

desenvolvimento teve grande impulso a partir da década de 1990, impulsionado pela necessidade de processar maiores níveis de potência com menores níveis de ondulação de corrente e melhor distribuição dos esforços elétricos entre os semicondutores. Desde então, essa configuração passou a ser amplamente empregada em aplicações como correção do fator de potência (PFC), sistemas fotovoltaicos, fontes de alimentação de alta potência e carregadores de veículos elétricos (LEE et al., 2000; PRASAD et al., 2019).

Figura 2 - Retificador *Boost Interleaved*



Fonte: Adaptado de (FARAJ; HUSSEIN, 2020)

A diferença fundamental desta configuração é a divisão da corrente total do sistema entre dois indutores, transistores e diodos, em contraste com o uso de um único componente de cada em projetos convencionais. A principal finalidade dessa abordagem é atenuar o estresse elétrico sobre os semicondutores, elevando, assim, a confiabilidade e a eficiência. Ademais, possibilita a utilização de indutores de menor porte e valor de indutância, o que resulta em um projeto mais compacto e com custo reduzido.

Devido às vantagens proporcionadas pela divisão da corrente entre múltiplas fases, a topologia *Boost Interleaved* é amplamente empregada em sistemas que demandam elevada potência e alta eficiência, como carregadores rápidos para veículos elétricos, sistemas fotovoltaicos conectados à rede, fontes chaveadas

industriais e retificadores ativos com correção do fator de potência (PRASAD et al., 2019; BLAABJERG, 2018).

2.2.1 Etapas de Operação

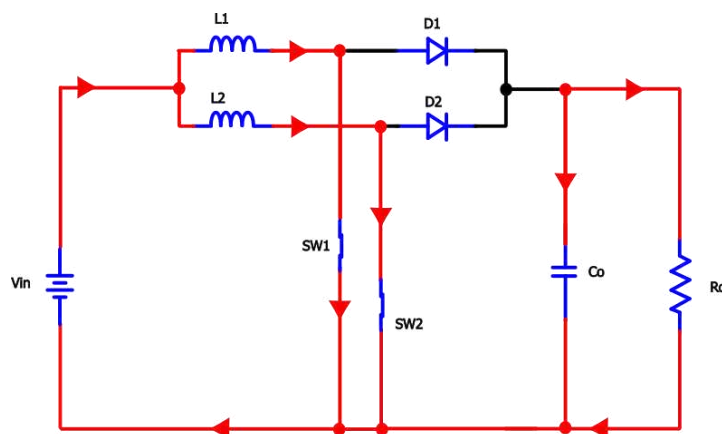
O princípio de funcionamento do conversor *boost interleaved* baseia-se no paralelismo de N estágios de comutação idênticos, operando com a mesma frequência f_s e ciclo de trabalho D , porém defasados temporalmente entre si. Para uma análise simplificada e sem perda de generalidade, considera-se a topologia de dois ramos ($N=2$), onde a defasagem é de 180° ou $\frac{360^\circ}{N}$. Para fins de análise do funcionamento do conversor, as seguintes premissas são adotadas:

- Modo de Condução Contínua (MCC);
- Componentes Ideais;
- *Ripple* de Tensão Desprezível;
- As razões cíclicas D_{c1} e D_{c2} são ambas iguais a um mesmo valor D_c

A operação completa em um período T_s pode ser dividida em quatro modos distintos, conforme os estados dos interruptores S1 e S2.

2.2.1.1 Primeira etapa de operação

Figura 3 - Primeira etapa de operação



Fonte: Adaptado de (FARAJ; HUSSEIN, 2020)

Na primeira etapa de operação, os transistores de comutação conduzem, fazendo com que os indutores sejam conectados diretamente com a fonte de entrada. Ambos os diodos ficam reversamente polarizados, isolando o capacitor e a carga da

fonte. Durante esse intervalo de tempo, a corrente dos indutores se eleva de forma linear de um valor mínimo até um valor máximo, enquanto armazena energia em forma de campo magnético.

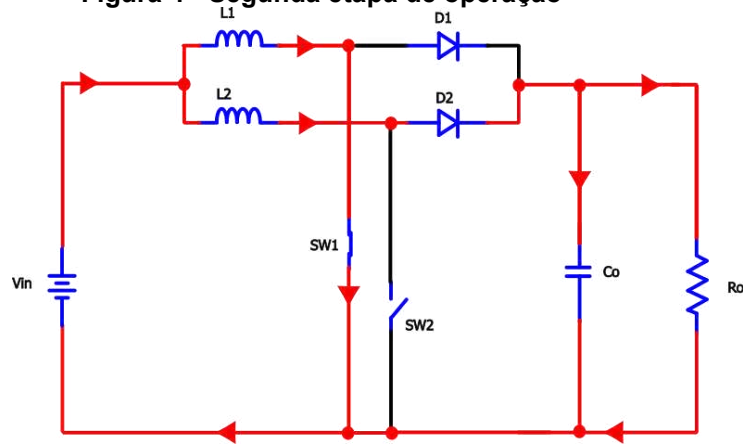
As Equações 4 e 5 demonstram como a tensão e a corrente dos indutores se comportam durante a primeira etapa de funcionamento.

$$V_{L1} = V_{in}, \quad \frac{di_{L1}}{dt} = \frac{V_{in}}{L_1} \quad (4)$$

$$V_{L2} = V_{in}, \quad \frac{di_{L2}}{dt} = \frac{V_{in}}{L_2} \quad (5)$$

2.2.1.2 Segunda etapa de operação

Figura 4 - Segunda etapa de operação



Fonte: Adaptado de (FARAJ; HUSSEIN, 2020)

Após a primeira etapa, o transistor SW2 é bloqueado, e o diodo D2 passa a conduzir, permitindo que a energia armazenada no indutor L2 flua para o capacitor e a carga, enquanto o indutor L1 continua armazenando energia. Considerando $V_o > V_{in}$, a tensão no indutor L2 passa a ser negativa, e pode ser expressa pela seguinte expressão:

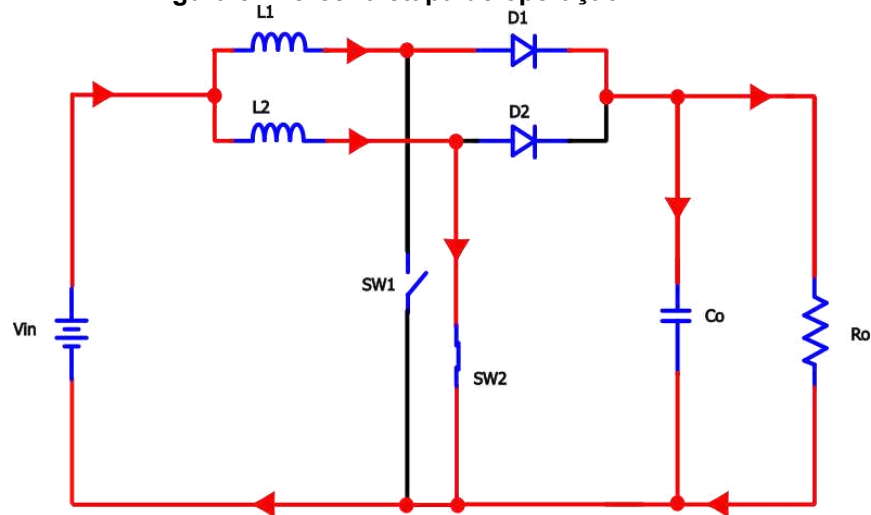
$$V_{L2} = V_{in} - V_o, \quad V_{L1} = V_{in} \quad (6)$$

2.2.1.3 Terceira etapa de operação

Nesta etapa de operação, o transistor SW1 é bloqueado, e o diodo D1 entra em condução, alimentando a carga com a energia que estava armazenada no indutor L1. Quase que instantaneamente, o transistor SW2 entra em condução, e o diodo D2 bloqueia, fazendo o indutor L2 ser energizado pela entrada. Semelhante a Equação 6, a Equação 7 mostra como podem ser descritas as tensões nos indutores, para esta etapa:

$$V_{L1} = V_{in} - V_o, \quad V_{L2} = V_{in} \quad (7)$$

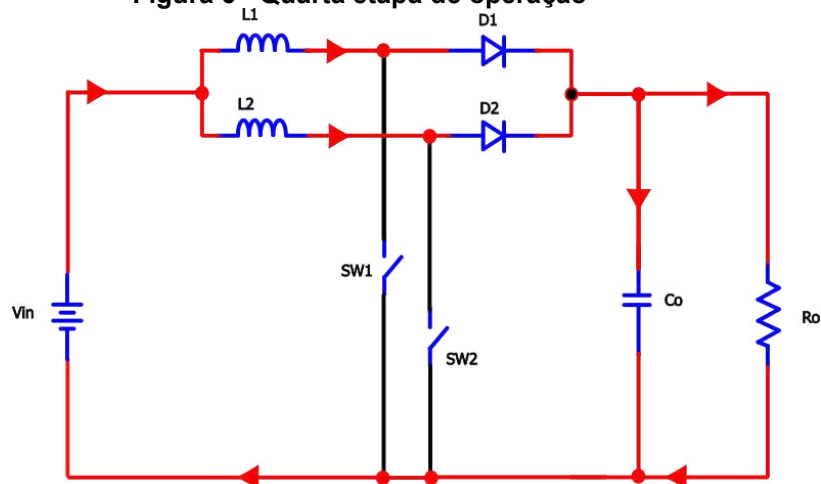
Figura 5 - Terceira etapa de operação



Fonte: Adaptado de (FARAJ; HUSSEIN, 2020)

2.2.1.4 Quarta etapa de operação

Figura 6 - Quarta etapa de operação



Fonte: Adaptado de (FARAJ; HUSSEIN, 2020)

Agora ambos os transistores (SW1 e SW2) estão abertos, por sua vez ambos os diodos (D1 e D2) conduzem, com isso, tanto o indutor L1 quanto o L2, se descarregam na carga, ocasionando um decréscimo nas correntes dos indutores, as Equações 8 e 9 expressam a taxa de tal decréscimo:

$$V_L = V_{in} - V_o, \quad (8)$$

$$\frac{di_{L1}}{dt} = \frac{di_{L2}}{dt} = \frac{V_{in} - V_o}{L} \quad (9)$$

A ocorrência da primeira e da quarta etapas de operação é determinada pelo valor da razão cíclica. Para razões cíclicas inferiores a 0,5, a quarta etapa está presente, não ocorrendo a primeira. Por outro lado, para razões cíclicas superiores a 0,5, a primeira etapa passa a ocorrer, enquanto a quarta etapa deixa de acontecer.

2.2.2 Defasagem dos pulsos

Devido a divisão da corrente em dois conjuntos de indutores e transistores de chaveamento, é necessária uma defasagem de 180° nos pulsos de acionamento dos semicondutores, para que desta forma cada um deles processe metade da potência total do conversor em um ciclo de operação.

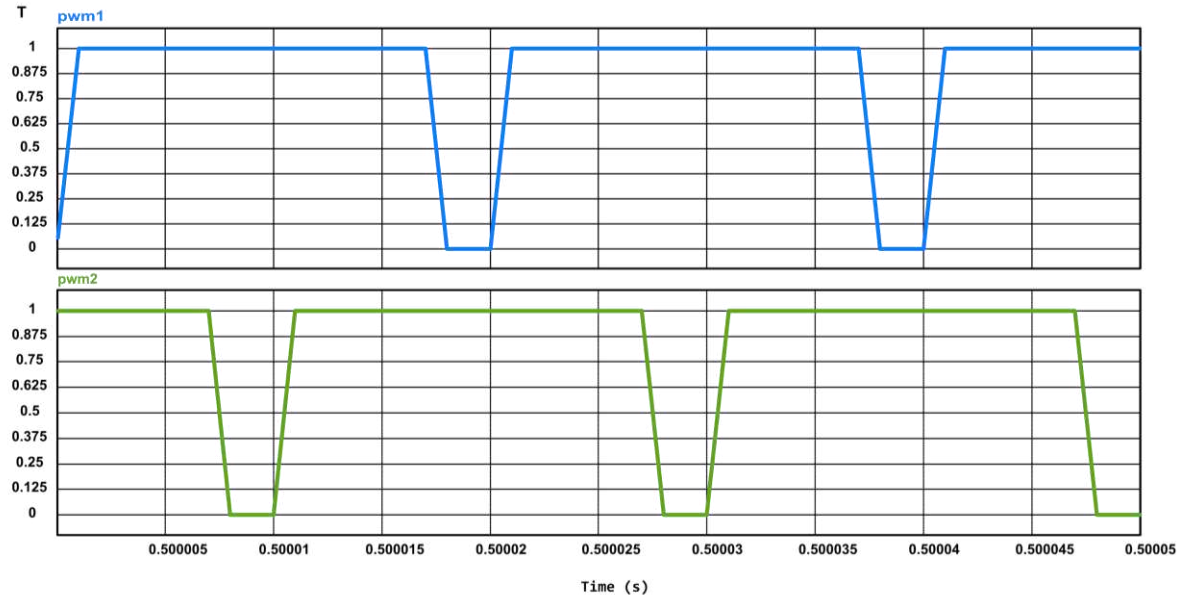
A Figura 7 representa a defasagem entre os pulsos de acionamento, ficando evidente o ângulo de 180° entre a operação dos dois interruptores.

2.3 ESTRUTURA DE CONTROLE DO RETIFICADOR *BOOST INTERLEAVED*

A estratégia de controle adotada para este conversor foi o cascadeamento entre uma malha de controle da tensão de saída e uma malha de controle para a corrente de entrada, desta forma, pode-se obter ao mesmo tempo uma tensão constante na saída independente de variações na carga, bem como um alto fator de potência, em virtude da forma de onda senoidal quase perfeita da corrente de entrada. Este é um arranjo extremamente comum em conversores com elevado fator de potência, evidenciado pelo fato de que mesmo projetos mais avançados (Lu et al. 2017), costumam manter essa estrutura básica de malhas. Para se obter um comportamento desejado no conversor, é necessário que ambas as malhas trabalhem de forma

desacoplada entre si, ou seja, uma não interfira no funcionamento da outra. Isto é alcançado fazendo com que a malha de tensão opere com uma velocidade consideravelmente menor do que a malha de corrente.

Figura 7 - Pulsos de acionamento dos transistores (considerando razão cíclica maior que 0,5)



Fonte: Autoria própria

Para garantir que a corrente de entrada seja senoidal, o sistema de controle força o indutor a operar com corrente contínua, exigindo que o valor da razão cíclica D diminua nos picos da tensão de entrada e aumente nos cruzamentos por zero (MORAIS, 2018). Logo, a variável de controle sendo a razão cíclica.

Considera-se as Equações 10 e 11:

$$v_{in}(\omega.t) = V_{ipk} \cdot \text{sen}(\omega.t) \quad (10)$$

$$\beta = \frac{V_o}{V_{ipk}} \quad (11)$$

A razão cíclica variável pode ser expressa pelo equacionamento a seguir:

$$\frac{V_o}{v_{in}(\omega.t)} = \frac{1}{1 - d(\omega.t)} \quad (12)$$

$$d(\omega.t) = 1 - \frac{V_{ipk}}{V_o} \cdot \text{sen}(\omega.t) \quad (13)$$

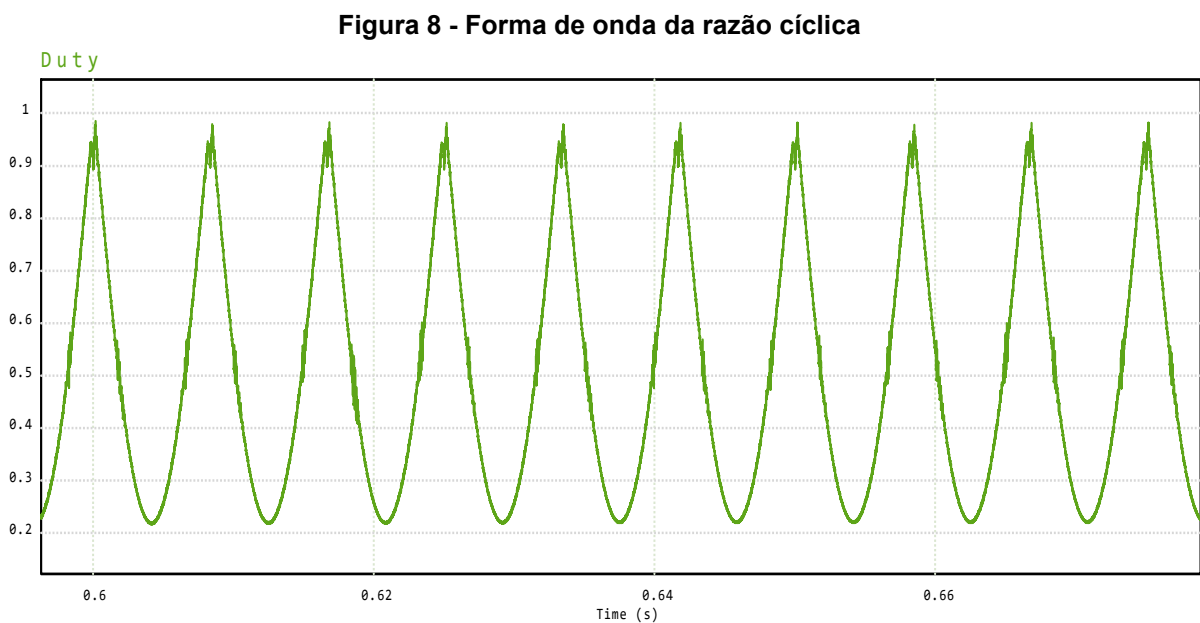
$$d(\omega.t) = 1 - \frac{1}{\beta} \cdot \text{sen}(\omega.t) \quad (14)$$

Com isso obtém-se as Equações para os valores, máximo e mínimo da razão cíclica D, respectivamente, apresentado nas Equações 15 e 16:

$$D_{\text{máx}} = 1 \quad (15)$$

$$D_{\text{mín}} = 1 - \frac{1}{\beta} \quad (16)$$

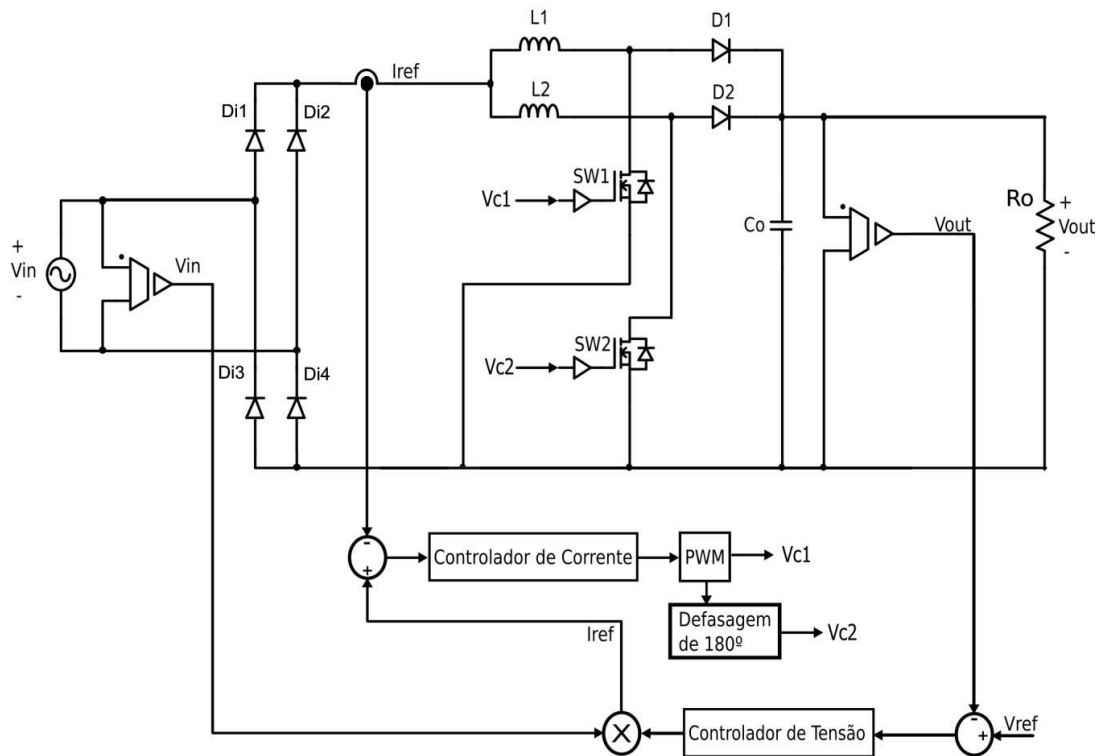
A Figura 8 mostra o comportamento da razão cíclica, entre seus valores de máximo e mínimo.



Fonte: Autoria própria

A Figura 9 ilustra o sistema de controle aplicado ao circuito de potência do conversor, evidenciando a estrutura responsável por controlar as variáveis de interesse. Observa-se que a tensão de saída é monitorada e comparada com um valor de referência, gerando um sinal de erro que é tratado por um compensador PI. O sinal resultante é então utilizado como referência na malha de corrente. A partir daí, o valor resultante compensado é transformado em um sinal de razão cíclica para atuar na comutação dos transistores.

Figura 9 - Diagrama dos sistemas de controle



Fonte: Autoria própria

2.3.1 Malha de tensão

O princípio de funcionamento da malha de tensão se dá pela leitura da tensão de saída, e a sua comparação com um valor de referência. Um controlador PI é utilizado para reduzir o erro em regime permanente, e o valor final na saída dessa malha é multiplicado então pela senoide retificada de referência, que é o formato que se deseja impor na corrente de entrada do conversor. Este valor então é utilizado como o valor de referência para a malha de corrente.

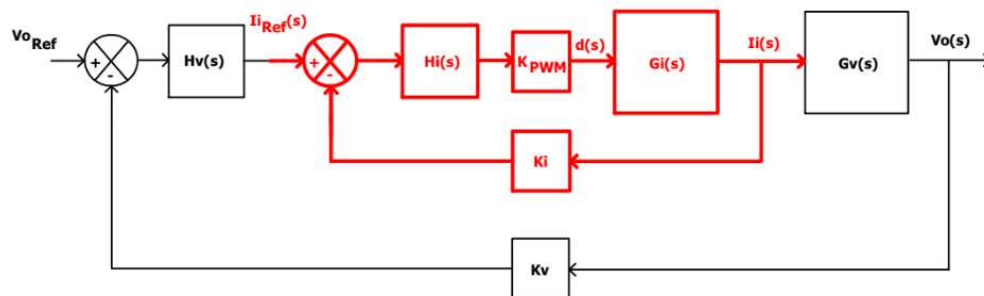
2.3.2 Malha de corrente

A malha de controle de corrente tem a função de realizar a correção do fator de potência. Portanto, essa malha deve ser projetada para responder de forma rápida, operando com uma frequência de cruzamento de ganho mais elevada. A referência desta malha é comparada com a corrente de entrada do conversor, e seu sinal de erro passa por um controlador PI de forma semelhante à malha de tensão. Por fim, a saída

da malha de corrente é aplicada a um modulador PWM, realizando a defasagem de 180° necessária para acionar corretamente os transistores do retificador.

A Figura 10 representa o diagrama de blocos para o controle do conversor. Pode-se notar as duas malhas em cascata, e os controladores PI responsáveis por compensar os erros.

Figura 10 - Malhas de controle em cascata



Fonte: (BATISTA, 2023).

2.4 CONTROLE DIGITAL

A partir da análise detalhada dos métodos disponíveis para o controle das malhas de tensão e corrente, optou-se por utilizar uma técnica digital de controle. Tal escolha se deu pelo fato da sua relativa facilidade de implementação, sendo necessárias poucas linhas de código para executar de forma rápida e precisa os esforços de controle.

2.4.1 Discretização dos controladores

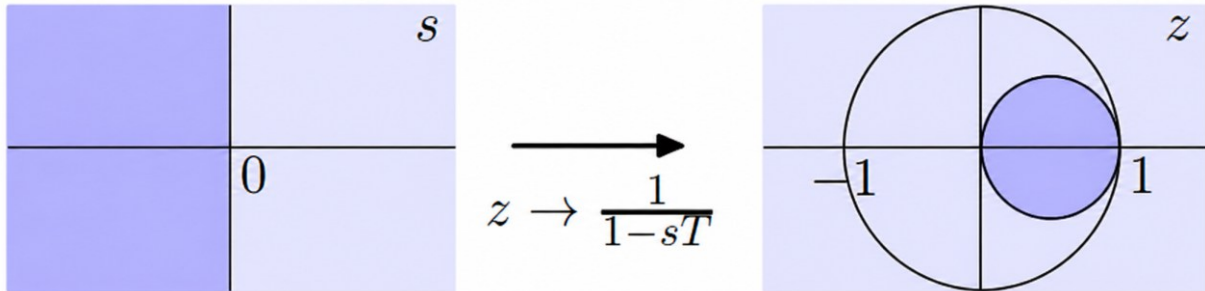
Dentro do controle digital existem 3 estratégias principais que foram escolhidas como o meio de comparação, estas sendo os métodos de discretização de Tustin, *Backward Euler* e *Forward Euler*.

2.4.1.1 Backward Euler

O método *Backward Euler* é um método numérico para resolver Equações diferenciais ordinárias (EDOs). É uma das técnicas utilizadas quando se deseja converter um sistema no domínio S para o domínio Z, ou em outras palavras, quando se deseja fazer a discretização de um sistema contínuo. Ele é especialmente

importante porque é estável incondicionalmente, para sistemas lineares (MASSACHUSETTS INSTITUTE OF TECHNOLOGY, 2011). A Figura 11 ilustra como toda a região do semiplano esquerdo em S é mapeada para uma região no interior do círculo unitário no plano Z , evidenciando que a estabilidade de um sistema contínuo é preservada no domínio discreto após a transformação.

Figura 11 - Mapeamento do plano S no plano Z , método *Backward Euler*

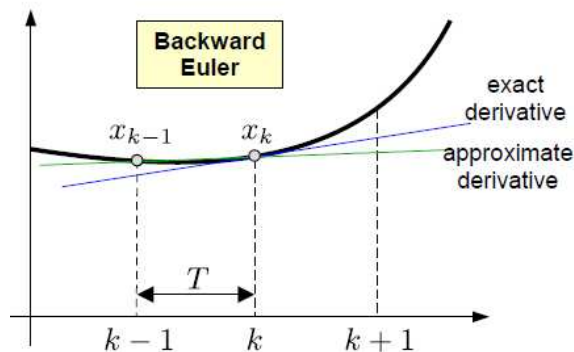


Fonte: *Massachusetts Institute of Technology (MIT)*

O ponto de partida da discretização através desse método se dá pela obtenção da razão da variação em y e x do instante atual e do instante passado, sendo que a variação em x é o tempo de amostragem T_s . Assim consegue-se obter a seguinte aproximação da derivada de uma função contínua, evidenciada pela fórmula 17 e Figura 12:

$$\frac{dx}{dt} \approx \frac{x_k - x_{k-1}}{T} = f_k \quad (17)$$

Figura 12 - Aproximação da derivada pelo método *Backward Euler*



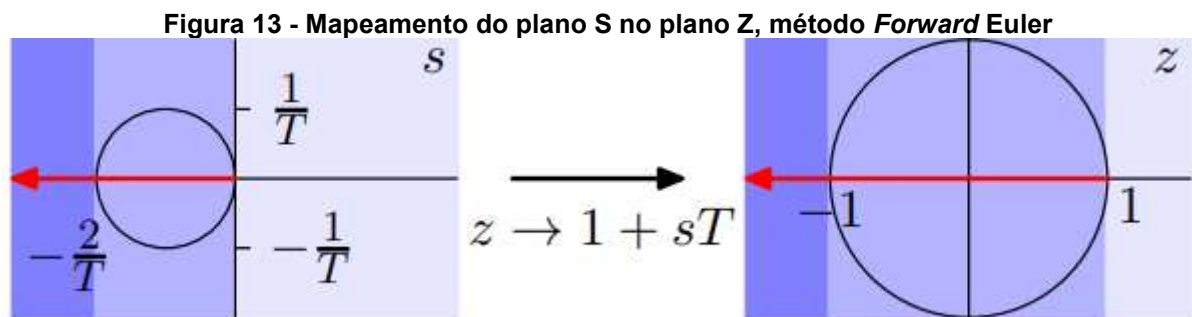
Fonte: (KASTER, 2024).

A relação matemática entre os domínios S e Z pode ser observado na Equação 18:

$$s = \frac{z - 1}{z \cdot T} \quad (18)$$

2.4.1.2 Forward Euler

De forma análoga ao método anterior, este método aproxima a derivada de uma função tomando a diferença entre o instante atual $x[k]$ e o instante futuro $x[k+1]$. Porém, este método pode fazer um sistema estável no domínio contínuo perder a estabilidade ao ser discretizado para o domínio discreto. A Figura 13 mostra como o domínio S é mapeado para o domínio Z.



Fonte: *Massachusetts Institute of Technology (MIT)*

A Equação 19 demonstra a obtenção da aproximação da derivada de uma função qualquer $x(t)$, utilizando-se de um instante futuro:

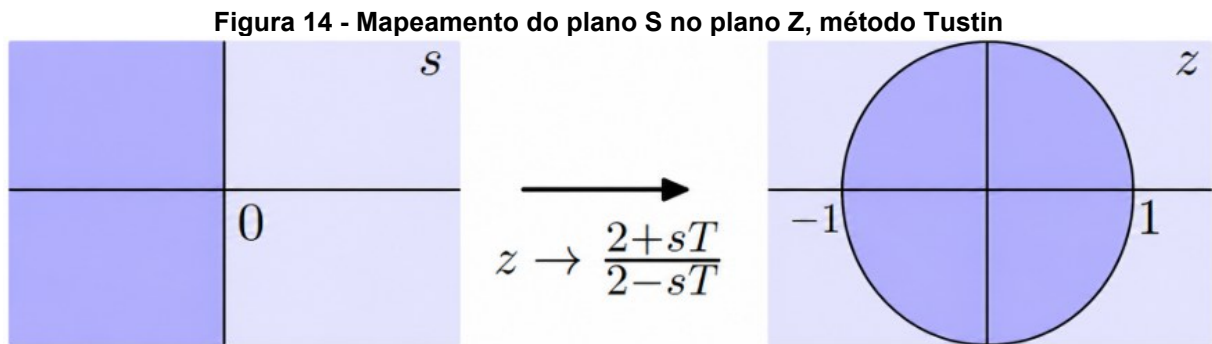
$$\frac{dx}{dt} \approx \frac{x_{k+1} - x_k}{T} \quad (19)$$

A Equação 20 representa matematicamente a discretização por *Forward Euler*:

$$s = \frac{z - 1}{T} \quad (20)$$

2.4.1.3 Tustin

O método de Tustin também é conhecido como transformação bilinear ou trapezoidal, pois aproxima a derivada por uma média trapezoidal ao invés de usar apenas o valor passado ou o futuro, como nos métodos de Euler, mas com ponderação pelos dois lados, obtendo-se assim, dentre os três métodos, o menor erro ao realizar a discretização. Realizando o mapeamento do domínio contínuo para o domínio discreto, como mostrado na Figura 14, percebe-se como toda a região de estabilidade em tempo contínuo, ocupa também toda a região de estabilidade em tempo discreto (OPPENHEIM; SCHAFER; BUCK, 2010).



Fonte: *Massachusetts Institute of Technology* (MIT)

A representação matemática do método de discretização de Tustin pode ser observada na Equação 21:

$$s = \frac{2}{T} \frac{z - 1}{z + 1} \quad (21)$$

3 PROJETO E DIMENSIONAMENTO

Nesta seção serão apresentados os cálculos relacionados ao dimensionamento da etapa de potência e a modelagem das malhas de tensão e corrente, bem como o projeto dos respectivos controladores. Equacionamento e dimensionamento do projeto, de acordo com Illa Font (2019).

3.1 PROJETO DO ESTÁGIO DE POTÊNCIA

O conversor foi projetado a partir das especificações mostradas na Tabela 1 a seguir:

Tabela 1 - Especificações de projeto	
Grandeza	Valor
Tensão de saída (V_o)	400 V
Tensão de entrada (V_{ief})	220 V
Potência de saída (P_o)	5000 W
Frequência da rede (f_r)	60 Hz
Frequência de comutação (f_s)	50 kHz
Ondulação dos indutores ($\Delta I\%$)	20%
Ondulação do capacitor ($\Delta V\%$)	1%
Número de conversores em <i>interleaved</i> (N_i)	2

Fonte: Autoria própria

É esperado que o funcionamento do conversor obedeça a todos os limites definidos pelos parâmetros contidos na Tabela 1.

3.1.1 Cálculos preliminares

Inicia-se os cálculos preliminares do conversor com a obtenção do valor de pico da tensão de entrada com base na Equação 22:

$$V_{ipk} = \sqrt{2} \cdot 220 = 311,127 \text{ V} \quad (22)$$

Tal valor é importante para a seleção dos dispositivos semicondutores mais adequados para o projeto. Após isso, obtém-se o valor eficaz da corrente de entrada a partir da razão entre a potência de saída e a tensão de entrada eficaz:

$$I_{ief} = \frac{P_o}{V_{ief}} = 22,727 \text{ A} \quad (23)$$

O valor de pico da corrente de entrada é obtido com mostrado na Equação 24:

$$I_{ipk} = \sqrt{2} \cdot I_{ief} = 31,141 \text{ A} \quad (24)$$

O valor médio da corrente de saída é obtido através da razão entre a potência de saída e a tensão de saída:

$$I_o = \frac{P_o}{V_o} = 12,5 \text{ A} \quad (25)$$

A resistência equivalente de carga é obtida através da Equação 26:

$$R_o = \frac{V_o^2}{P_o} = 32 \Omega \quad (26)$$

A ondulação de corrente no indutor pode ser obtida ao multiplicar-se a porcentagem desejada de ondulação definida nas especificações de projeto pelo valor previamente obtido da corrente de pico em (24):

$$\Delta I = \Delta I\% \cdot I_{ipk} = 6.248 \text{ A} \quad (27)$$

A mesma lógica é aplicada na obtenção da ondulação de tensão no capacitor:

$$\Delta V = \Delta V\% \cdot V_o = 4 \text{ V} \quad (28)$$

O valor da razão cíclica mínima é obtido pelas Equações 29 e 30:

$$\beta = \frac{V_o}{V_{rfasepk}} = 1,286 \quad (29)$$

$$D_{bmin} = 1 - \frac{1}{\beta} = 0,222 \quad (30)$$

O retificador foi dimensionado para operar no modo de condução contínuo (MCC). Foi definido um número de 2 fases para o *interleaving*, portanto, serão necessários 2 indutores, cada um projetado para suportar metade da corrente de entrada. O capacitor de saída foi projetado para se ter uma baixa ondulação de tensão, de forma que esta apresente o valor mais próximo possível do contínuo. A seguir estão os cálculos relacionados às características construtivas dos elementos armazenadores de energia e semicondutores.

3.1.2 Dimensionamento do indutor

Nesta seção é apresentado o dimensionamento do indutor utilizado no conversor, com base nos parâmetros de projeto definidos anteriormente. Inicialmente, determina-se o valor da indutância necessária para garantir o nível de ondulação de corrente especificado. A indutância L_b é calculada em função da tensão de saída, da frequência de comutação e da ondulação da corrente no indutor, assegurando o funcionamento do conversor dentro dos limites de especificação de projeto.

$$L_b = \frac{V_o}{4 \cdot \Delta I_L \cdot f_s} = 622,254 \mu H \quad (31)$$

A partir disso, calcula-se o valor máximo da corrente, que é um parâmetro de grande importância para o dimensionamento dos elementos indutivos:

$$I_{LB_max} = \frac{I_{rfasepk}}{N_i} + \frac{\Delta I_L}{2} = 17,678 A \quad (32)$$

Por fim, determina-se o valor eficaz da corrente a partir da Equação 33:

$$I_{Lbef} = \frac{I_{rfaseef}}{N_i} = 11,364 A \quad (33)$$

3.1.3 Dimensionamento do capacitor

Para o dimensionamento do capacitor de saída, primeiro calcula-se o valor da capacitância necessária para atender os requisitos de projeto, com base na potência de saída, na frequência de operação e na ondulação de tensão desejada, mostrado na Equação 34 (ILLA FONT, 2019).

$$C_o = \frac{P_o}{2 \cdot \pi \cdot f_r \cdot \Delta V_o \cdot V_o} = 8289,32 \mu F \quad (34)$$

Em seguida, determina-se o valor máximo da tensão no capacitor. Este valor é obtido somando a tensão de saída com metade da ondulação de tensão estipulada:

$$V_{Comax} = V_o + \frac{\Delta V_o}{2} = 402 V \quad (35)$$

Por fim, avalia-se o valor eficaz da corrente no capacitor, obtido por meio de simulação numérica, devido à complexidade da sua obtenção via métodos analíticos:

$$I_{Coef} = 10,45 A \quad (36)$$

Esse valor está diretamente relacionado com as perdas internas do capacitor, especialmente aquelas associadas a resistência série equivalente (ESR) (Y. Zhang et al).

3.1.4 Dimensionamento dos transistores

A seguir são descritos os cálculos relacionados ao dimensionamento dos transistores.

O valor máximo de tensão sobre o transistor é igual a tensão de saída:

$$V_{Sbmax} = V_o = 400 V \quad (37)$$

De forma análoga, o valor máximo da corrente no transistor é igual a corrente máxima no indutor:

$$I_{sbmax} = I_{lbmax} = 17,678 \text{ A} \quad (38)$$

Com base na Equação 38, obtém-se o valor médio da corrente conduzida pelo transistor, como apresentado na Equação 39:

$$I_{sbmed} = I_{sbmax} \cdot \left(\frac{2}{\pi} - \frac{V_{rfasepk}}{2 \cdot V_o} \right) = 4,379 \text{ A} \quad (39)$$

O valor eficaz da corrente pode ser obtido a partir da Equação 40:

$$I_{sbeff} = I_{sbmax} \cdot \sqrt{\frac{1}{2} - \frac{4 \cdot V_{rfasepk}}{3 \cdot \pi \cdot V_o}} = 7,286 \text{ A} \quad (40)$$

3.1.5 Dimensionamento dos diodos

Para dimensionar os diodos que serão utilizados no projeto devem ser encontrados determinados valores.

O valor de tensão máximo que os diodos devem suportar é equivalente a tensão de saída, como pode ser observado na Equação 41:

$$V_{DB_{max}} = V_o = 400 \text{ V} \quad (41)$$

O valor máximo da corrente nos diodos é igual à corrente máxima nos indutores, assim como mostra a Equação 42:

$$I_{DB_{max}} = I_{LB_{max}} = 17,678 \text{ A} \quad (42)$$

O valor médio da corrente nos diodos pode ser encontrado conforme a Equação 43:

$$I_{DB_med} = I_{DB_max} \cdot \frac{V_{ipk}}{2 \cdot V_o} = 6,875 A \quad (43)$$

Para poder encontrar o valor da corrente eficaz nos diodos a Equação 44 é utilizada:

$$I_{DB_ef} = I_{DB_max} \cdot \sqrt{\frac{4 \cdot V_{ipk}}{3 \cdot V_o}} = 10,157 A \quad (44)$$

3.2 PROJETO DOS CONTROLADORES

Nesta seção, são apresentados os cálculos referentes à modelagem matemática e ao projeto dos controladores, visando o atendimento dos requisitos de desempenho estabelecidos. Foi utilizado o método de resposta em frequência, por meio de diagramas de Bode, para se projetar os controladores das malhas de corrente e tensão.

3.2.1 Controlador analógico

3.2.1.1 Malha de corrente

A Equação 45 mostra a função de transferência da malha de corrente no domínio contínuo:

$$G_i = \frac{V_o}{L_i \cdot s} = \frac{400}{622.254 \cdot 10^{-6} \cdot s} = \frac{6.248 \cdot 10^5}{s} \quad (45)$$

O ganho do sensor de corrente é encontrado utilizando a Equação 46:

$$k_i = \frac{V_{i_ref}}{I_{ipk}} = 0,075 \quad (46)$$

O ganho do modulador PWM é unitário:

$$k_{PWM} = 1 \quad (47)$$

O compensador foi projetado pelo critério de alocação de polos e zeros. A frequência de cruzamento foi fixada em $f_{ci} = 6,25 \text{ kHz}$ e o zero do controlador em $f_{zi} = 600 \text{ Hz}$. A função de transferência do compensador é dada pela Equação 48:

$$H_i(s) = k_{Hi} \frac{s + 2\pi f_{zi}}{s} \quad (48)$$

Com ganho calculado sendo apresentado na Equação 49:

$$k_{Hi} = 0,814 \quad (49)$$

Portanto, substituindo os valores na Equação 48, obtém-se a Equação 50:

$$H_i(s) = 0,814 \frac{s + 3,77 * 10^3}{s} \quad (50)$$

A análise em frequência resultou em margem de fase de $84,5^\circ$ como pode ser observado nos diagramas de bode apresentados na Figura 15.

3.2.1.2 Malha de tensão

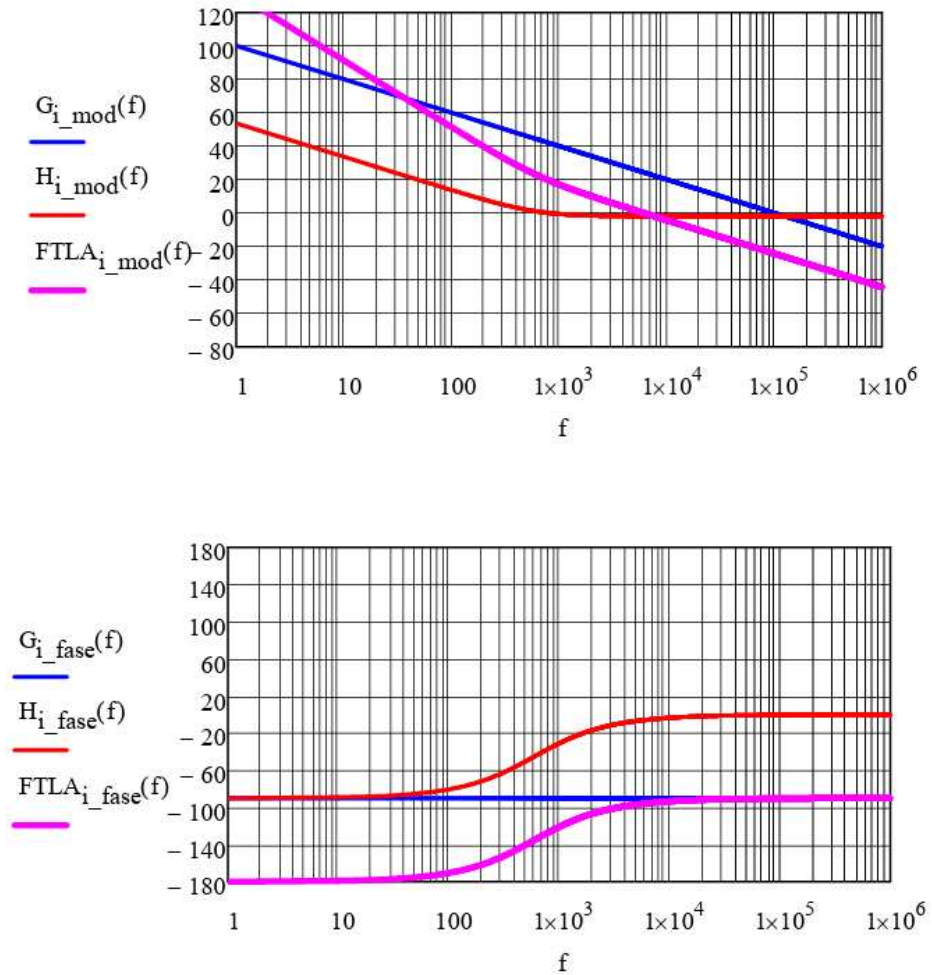
A planta da malha de tensão é modelada como apresentado na Equação 51:

$$G_v(s) = \frac{V_{ipk}}{2V_o R_o (1 + R_o C_o s)} \quad (51)$$

Com $C_o = 8289,32 \text{ uF}$ e ganho do sensor $k_v = 0,006$. A frequência de cruzamento da malha de tensão foi ajustada para $f_{cv} = 12,5 \text{ Hz}$, aproximadamente 500 vezes menor que a malha de corrente, garantindo o desacoplamento entre as malhas, e evitando que o compensador de tensão introduza distorção harmônica na corrente de entrada. O zero do controlador foi definido em $f_{zv} = 3 \text{ Hz}$. A função de transferência do compensador é:

$$H_v(s) = k_{H_v} \frac{s + 2\pi f_{zv}}{s} \quad (52)$$

Figura 15 - Diagrama de bode da malha de corrente



Fonte: (BATISTA, 2023).

Com ganho:

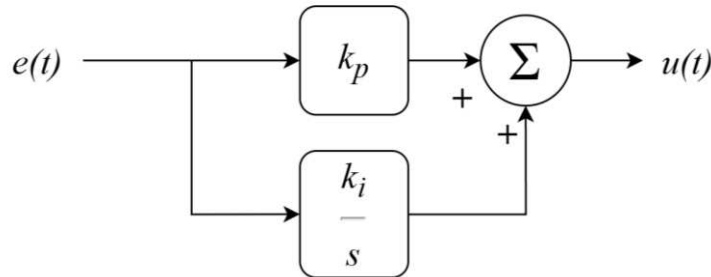
$$k_{H_v} = 20,28 \quad (53)$$

Resultando na Equação 54 a seguir:

$$H_v(s) = 20,28 \frac{s + 18,85}{s} \quad (54)$$

A Figura 16 representa o diagrama de blocos do compensador PI implementado no modo contínuo.

Figura 16 - Controlador PI no domínio contínuo



Fonte: Autoria própria

O diagrama de bode da malha de tensão é mostrado na Figura 17. A margem de fase obtida na malha de tensão foi de 79,25°.

3.2.2 Discretização pelo método de Tustin

3.2.2.1 Controlador de Corrente

Após a obtenção do compensador de corrente no domínio contínuo (S), pode-se partir para a sua obtenção no domínio discreto (Z) a partir do método de discretização de Tustin.

Inicia-se obtendo o período de amostragem a partir da Equação 55:

$$T_{ai} = \frac{1}{2f_s} = 10 \mu s \quad (55)$$

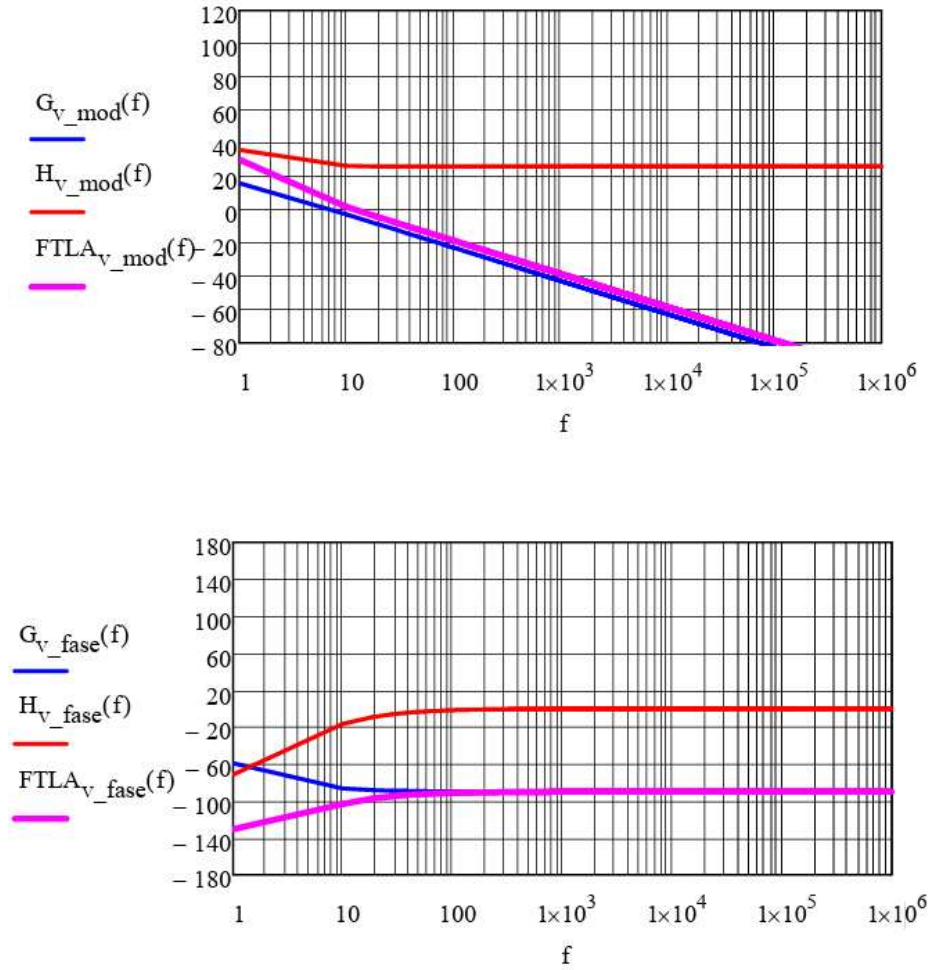
O ganho proporcional sendo mostrado na Equação 56:

$$k_{pi} = k_{Hi} = 0,814 \quad (56)$$

O ganho integral, apresentado na Equação 57:

$$k_{ii} = 2\pi * f_{zi} * k_{pi} = 3,07 * 10^3 \frac{1}{s} \quad (57)$$

Figura 17 - Diagrama de bode da malha de tensão



Fonte: (BATISTA, 2023).

Ganhos do controlador digital são apresentados nas Equações 58 e 59:

$$k_{piz} = k_{pi} = 0,814 \quad (58)$$

$$k_{iiz} = k_{ii} * \frac{T_{ai}}{2} = 0,015 \quad (59)$$

3.2.2.2 Controlador de Tensão

O processo para obtenção da versão discretizada do compensador de tensão é semelhante ao da malha de corrente. Primeiramente define-se o período de amostragem como:

$$T_{av} = \frac{1}{f_s} = 20 \mu s \quad (60)$$

Em seguida, o ganho proporcional pode ser expresso como:

$$k_{pv} = H_{hv} = 20,281 \quad (61)$$

O ganho integral é obtido a partir da Equação 62:

$$k_{iv} = 2\pi * f_{zv} * k_{pv} = 382,295 \frac{1}{s} \quad (62)$$

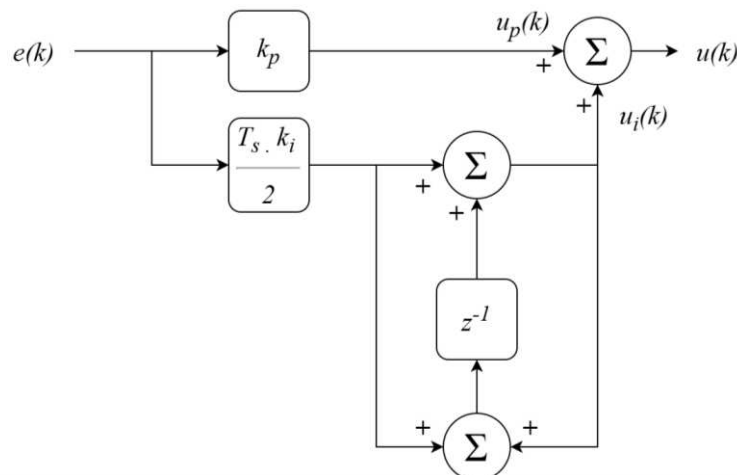
Os ganhos do controlador digital k_{pvz} e k_{ivz} são encontrados de acordo com as Equações 63 e 64, respectivamente:

$$k_{pvz} = k_{pv} = 20,281 \quad (63)$$

$$k_{ivz} = k_{iv} * \frac{T_{av}}{2} = 0,00382 \quad (64)$$

É mostrado na Figura 18 o diagrama de blocos do compensador utilizando o método de discretização de Tustin.

Figura 18 - Diagrama de blocos do controlador PI utilizando Tustin



Fonte: Autoria própria

3.2.2.3 Equação a diferenças

Para a implementação do controle digital em um microcontrolador, é necessária uma Equação a diferenças (OGATA, 1995). A seguir é mostrado o desenvolvimento matemático para a obtenção da Equação.

$$u_p = k_p e \quad (65)$$

$$u_i = \frac{k_i T_s}{2} \frac{z + 1}{z - 1} e \quad (66)$$

$$u_i(z - 1) = (z + 1) \frac{k_i T_s}{2} e \quad (67)$$

$$u_i(1 - z^{-1}) = (1 + z^{-1}) \frac{k_i T_s}{2} e \quad (68)$$

$$u_i = u_i z^{-1} + (1 + z^{-1}) \frac{k_i T_s}{2} e \quad (69)$$

$$u[k] = u[k - 1] + k_p(e[k] - e[k - 1]) + \frac{k_i T_s}{2}(e[k] + e[k - 1]) \quad (70)$$

Com isso, tem-se a Equação a diferenças pronta para ser implementada em um microcontrolador.

3.2.3 Discretização pelo método de *Backward Euler*

Considerando os mesmos períodos de amostragem mostrados para o método Tustin nas Equações 55 e 60, os ganhos do controlador digital para a malha de corrente são apresentados nas Equações 71 e 72. De forma análoga, os ganhos do controlador digital da malha de tensão são apresentados nas Equações 73 e 74.

$$k_{piz} = k_{pi} = 0,814 \quad (71)$$

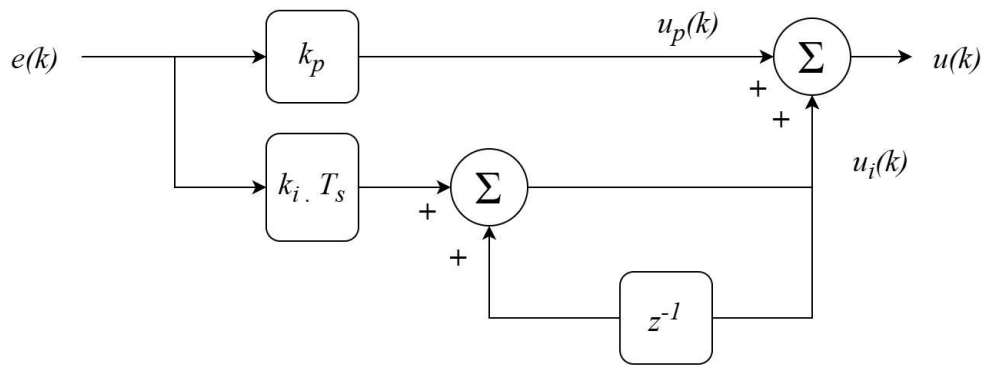
$$k_{iiz} = k_{ii} * T_{ai} = 0,031 \quad (72)$$

$$k_{pvz} = k_{pv} = 20,281 \quad (73)$$

$$k_{ivz} = k_{iv} * T_{av} = 0,00765 \quad (74)$$

A Figura 19 representa a implementação do controlador discretizado no modo *Backward Euler*.

Figura 19 - Diagrama de blocos do controlador PI utilizando *Backward Euler*



Fonte: Autoria própria

A metodologia para a obtenção da Equação a diferenças é mostrada a seguir:

$$u_p = k_p e \quad (75)$$

$$u_i = k_i T_s \frac{z}{z-1} e \quad (76)$$

$$u_i(z-1) = k_i T_s z e \quad (77)$$

$$u_i = u_i z^{-1} + k_i T_s e \quad (78)$$

$$u[k] = u[k-1] + k_p(e[k] - e[k-1]) + k_i T_s e[k] \quad (79)$$

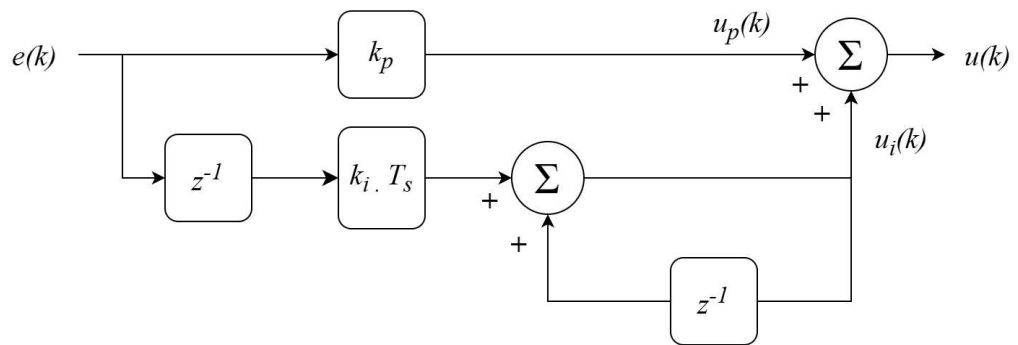
Tem-se então a Equação a diferenças que representa a forma digital do controlador discretizado por *Backward Euler*.

3.2.4 Discretização pelo método de *Forward Euler*

Os ganhos das malhas de corrente e de tensão obtidos por este método são iguais aos determinados pelo método *Backward Euler*, apresentados anteriormente nas Equações 71 a 74.

A Figura 20 apresenta o diagrama de blocos do controlador PI discretizado por meio do método *Forward Euler*:

Figura 20 - Diagrama de blocos do controlador PI utilizando *Forward Euler*



Fonte: Autoria própria

Nas Equações a seguir está descrito o processo de discretização pelo método *Forward Euler*:

$$u_p = k_p e \quad (80)$$

$$u_i = k_i T_s \frac{z^{-1}}{1 - z^{-1}} e \quad (81)$$

$$u_i(1 - z^{-1}) = k_i T_s z^{-1} e \quad (82)$$

$$u_i = u_i z^{-1} + k_i T_s e z^{-1} \quad (83)$$

$$u[k] = u[k - 1] + k_p(e[k] - e[k - 1]) + k_i T_s e[k - 1] \quad (84)$$

Desta forma, tem-se a Equação a diferenças pronta para ser implementada de forma digital.

4 RESULTADOS E DISCUSSÕES

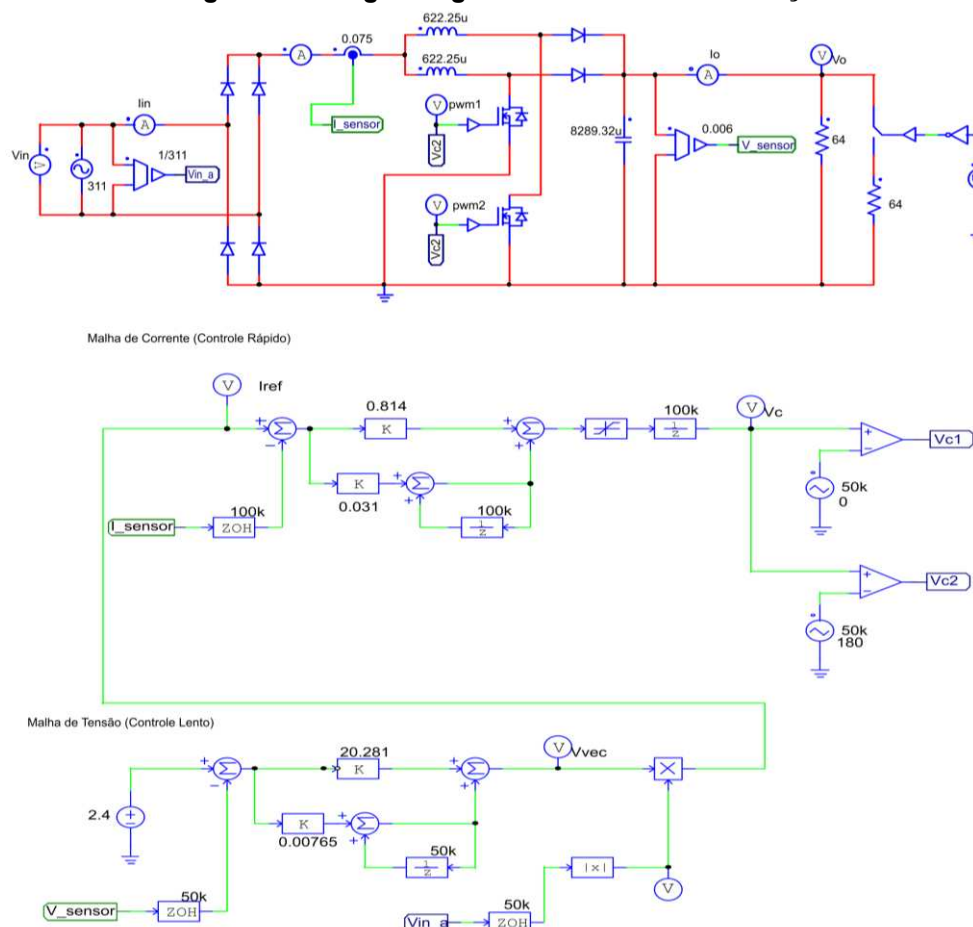
Nesta seção serão expostos os resultados obtidos na simulação dos modelos estudados, bem como discutido os comportamentos observados.

4.1 RESULTADOS OBTIDOS

A simulação do projeto foi realizada no *software* PSIM, onde é possível simular circuitos extremamente complexos de forma robusta e confiável, gerando os resultados que serão analisados adiante.

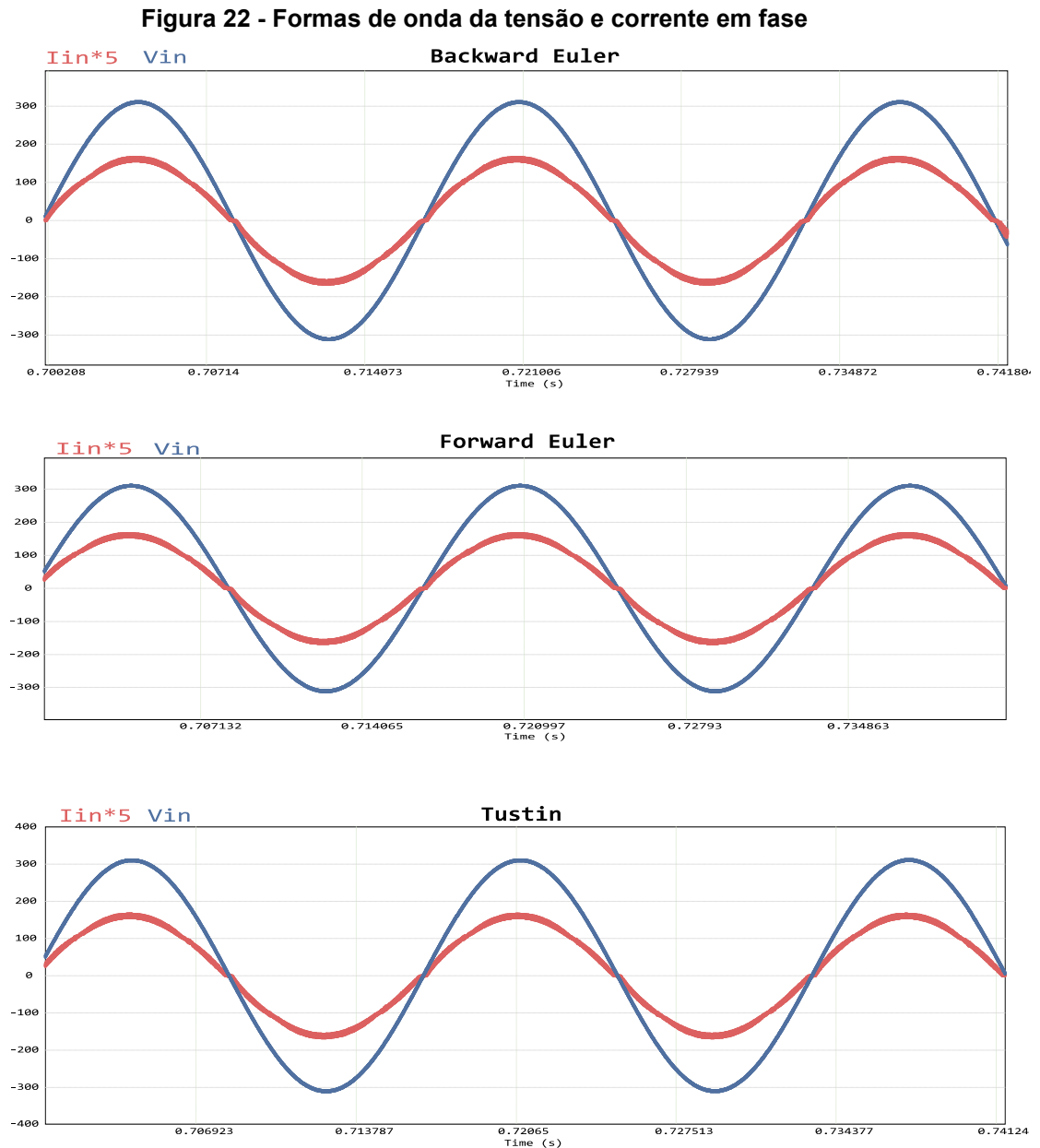
O diagrama da Figura 21 representa o circuito completo do conversor *Boost interleaved*. Nele podem ser observados a etapa de potência (em vermelho) e a etapa de controle (em verde). Para fins de comparação, foram realizadas 3 simulações, cada uma com um método de discretização diferente, sendo estes o método de Tustin, *Forward Euler* e *Backward Euler*.

Figura 21 - Diagrama geral do modelo de simulação



Fonte: Autoria própria

A Figura 22 apresenta as formas de onda da corrente e da tensão de entrada no regime permanente para os 3 modelos.



Fonte: Autoria própria

Observa-se que ambas se encontram praticamente em fase ao longo do período analisado. Além disso, as formas de onda apresentam comportamento predominantemente senoidal, sem a presença aparente de distorções significativas.

A taxa de distorção harmônica (THD) total medida é de 0,12% para a tensão, e 2,57% para a corrente. O fator de potência (FP) obtido foi de 0,992. A Tabela 2 mostra

uma comparação dos dados medidos em cada um dos métodos de discretização utilizados.

Tabela 2 - Parâmetros de desempenho obtidos em regime permanente

Método	<i>Backward Euler</i>	<i>Forward Euler</i>	Tustin
FP	0,992	0,991	0,992
THDi	2,57%	2,54%	2,6%
THDv	0,12%	0,14%	0,15%

Fonte: Autoria própria

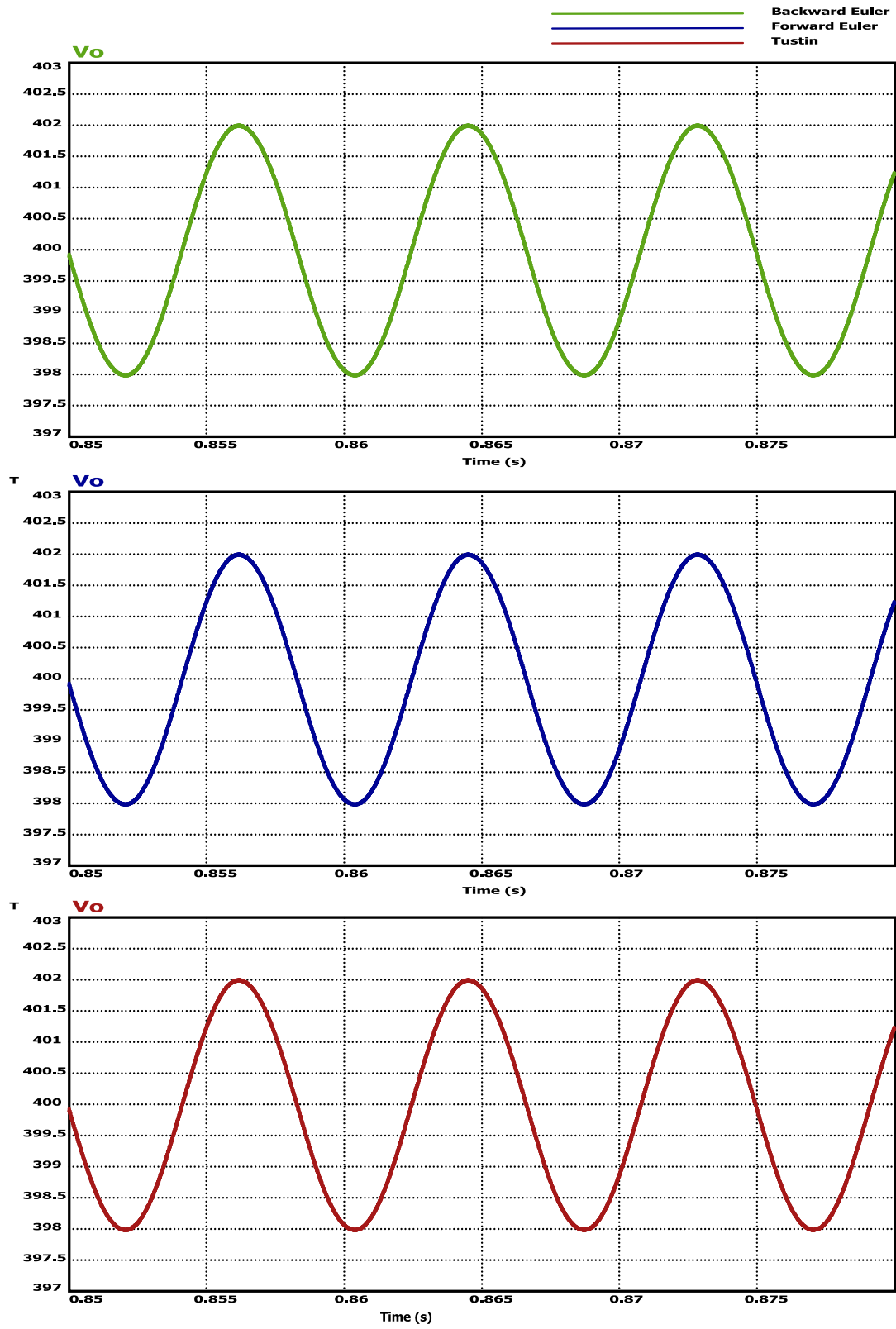
A Figura 23 apresenta a ondulação da tensão no capacitor de saída em regime de operação. A partir da forma de onda observada, verifica-se que a ondulação medida é de aproximadamente 4 V de pico a pico durante o regime permanente em carga plena.

Esse valor corresponde ao limite estabelecido nas especificações do projeto, indicando que o comportamento da tensão de saída permanece dentro da faixa prevista para a operação do conversor nas condições analisadas.

Conforme apresentado nas Figuras 24 e 25, observa-se a atuação das malhas de controle diante da aplicação de um degrau de carga no sistema. A partir desse evento, é possível notar que tanto a corrente quanto a tensão apresentam um período transitório e, após alguns ciclos, passam a se ajustar novamente aos seus respectivos valores de referência.

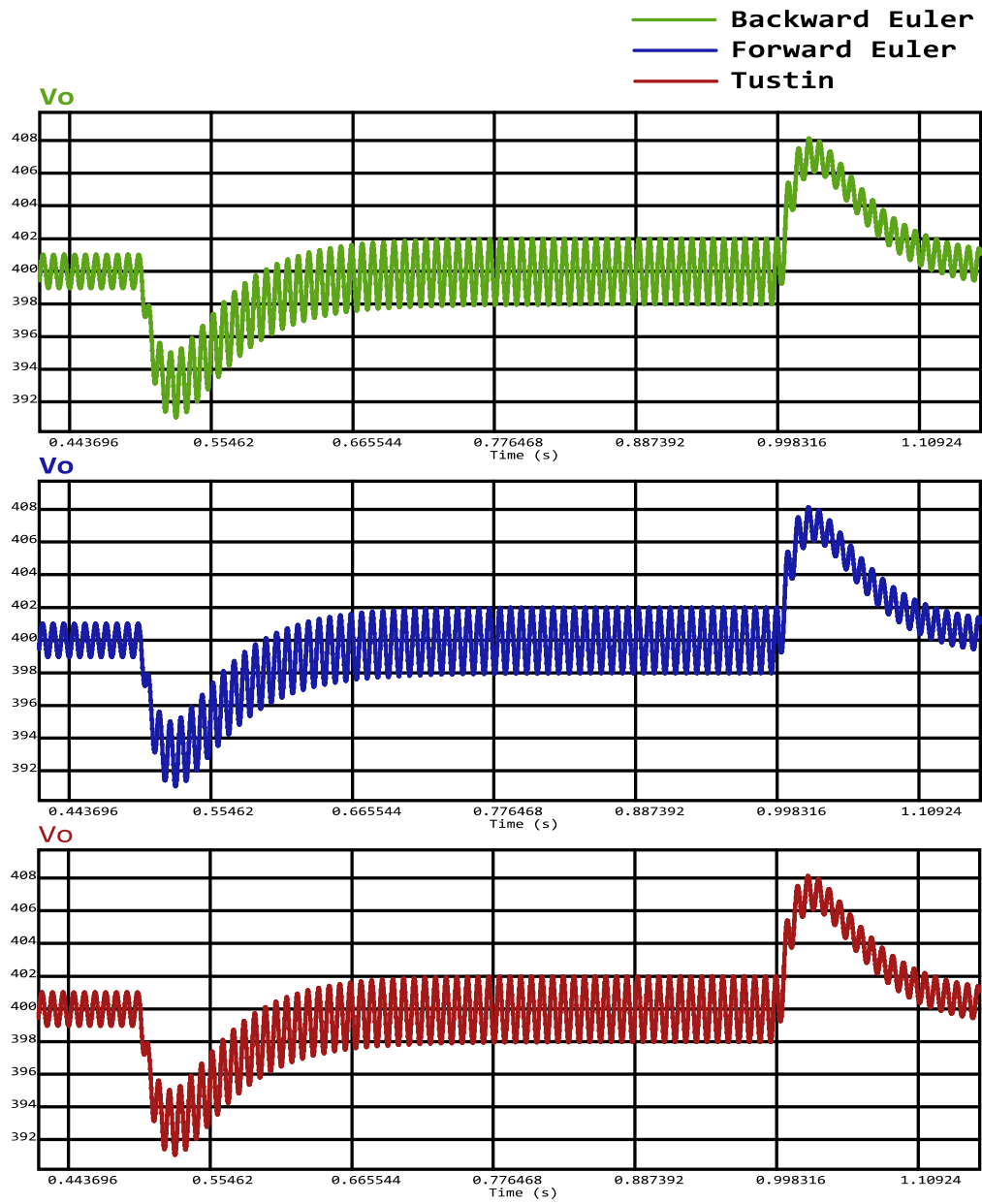
Esse comportamento evidencia a capacidade das malhas de controle em responder às variações impostas ao sistema, promovendo o ajuste das variáveis controladas até que estas retornem à condição de operação estabelecida. Dessa forma, as formas de onda observadas indicam que o sistema mantém sua estabilidade mesmo diante de perturbações na carga, apresentando um regime transitório seguido da retomada do comportamento esperado.

Figura 23 - Ondulação da tensão de saída



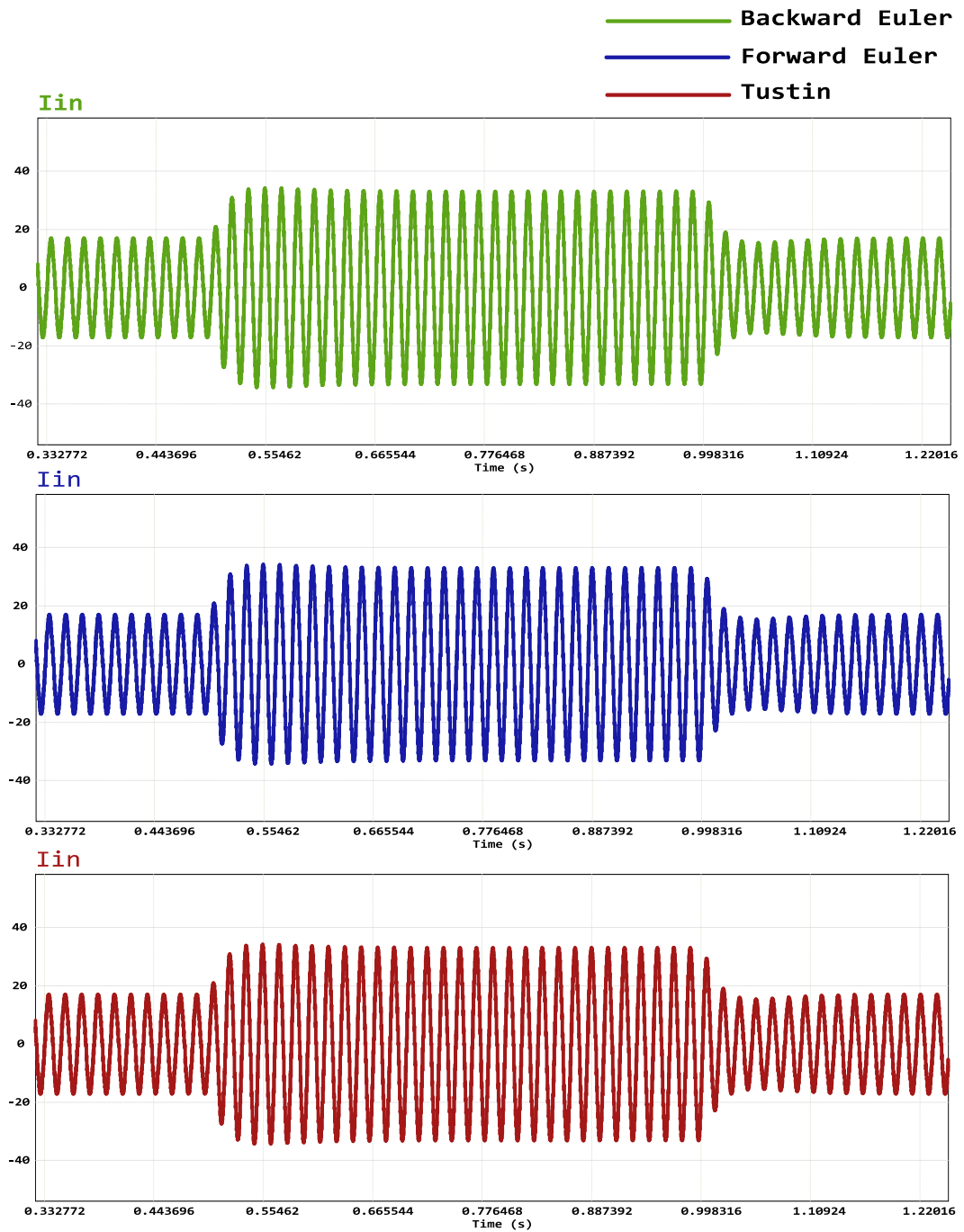
Fonte: Autoria própria

Figura 24 - Resposta da tensão de saída a um degrau de carga



Fonte: Autoria própria

Figura 25 - Resposta da corrente de entrada à um degrau de carga



Fonte: Autoria própria

A Tabela 3, apresenta uma comparação de alguns parâmetros em relação ao regime transitório de cada método de discretização.

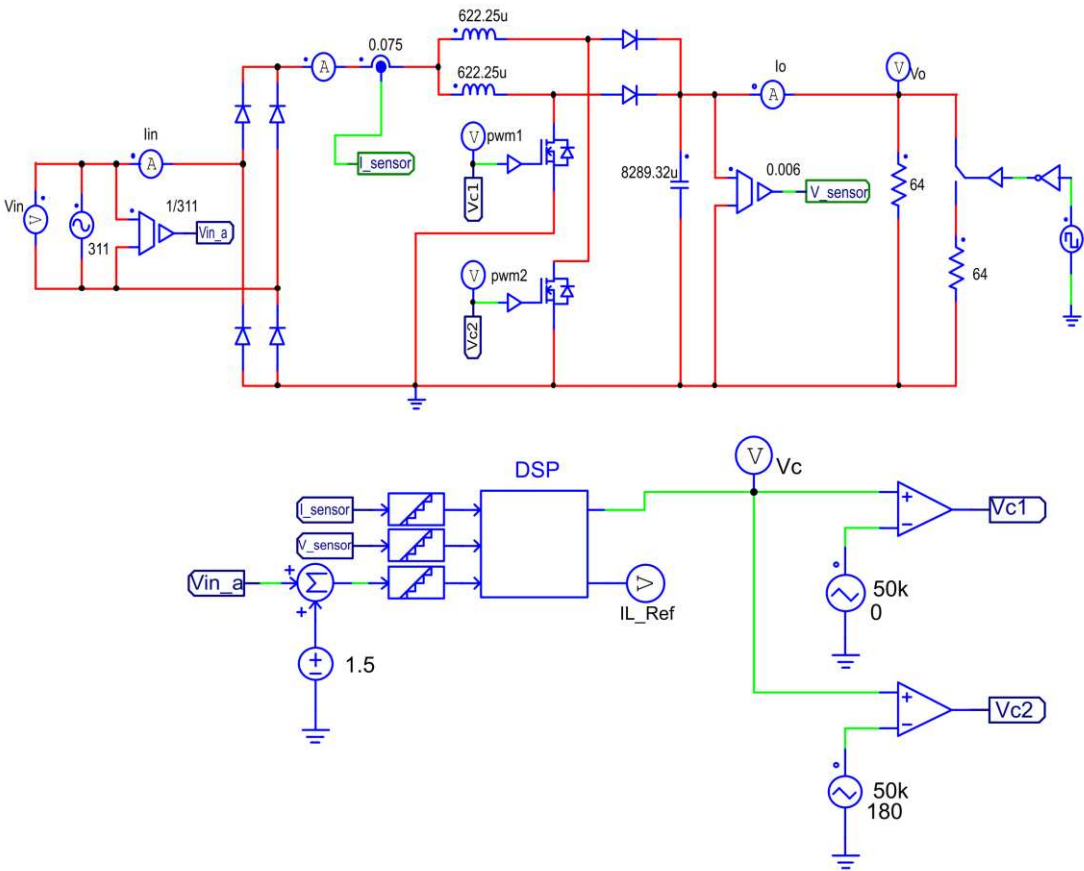
Tabela 3 - Parâmetros de desempenho obtidos em regime transitório

Método	Backward Euler	Forward Euler	Tustin
Máximo Overshoot (MO)	2,031%	2,037%	2,029%
Tempo de estabilização (Ts)	0.0684 s	0.0688 s	0.0687 s

Fonte: Autoria própria

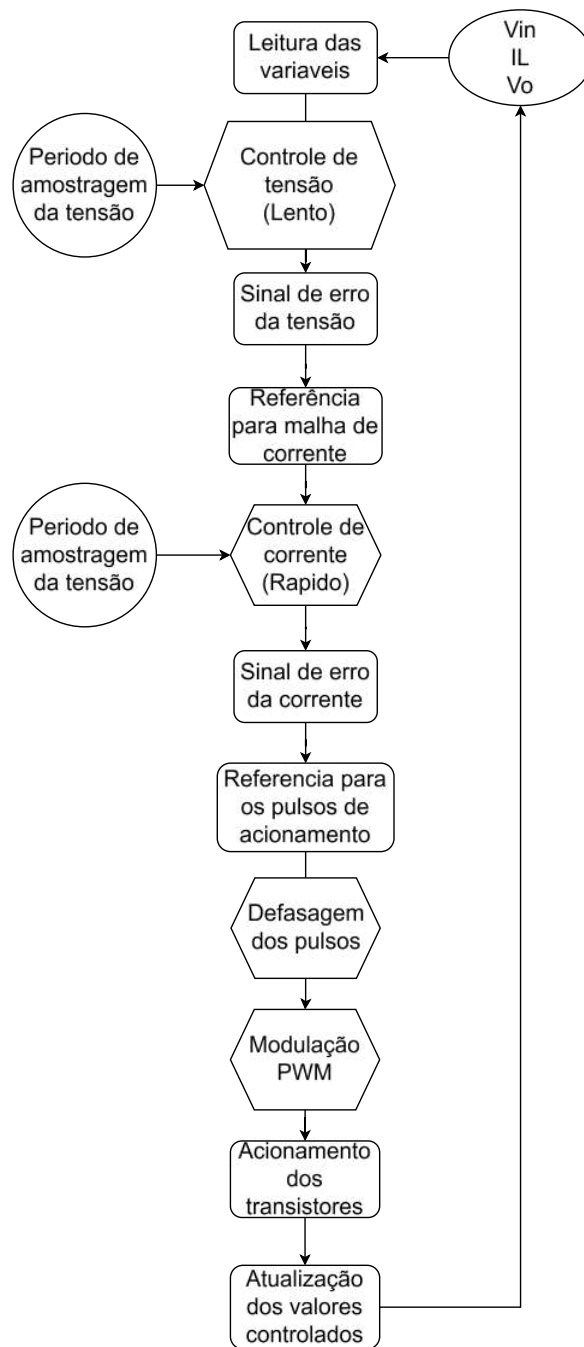
A Figura 26 e 28 mostram o DSP sendo utilizado na simulação pela ferramenta C-Block, e as formas de onda obtidas, respectivamente. A estratégia de controle adotada foi o *Backward Euler*, implementada por meio da programação em linguagem C. O fluxograma apresentado na Figura 27 descreve a lógica de execução do código desenvolvido para o controle do sistema.

Figura 26 - Simulação com implementação em linguagem C



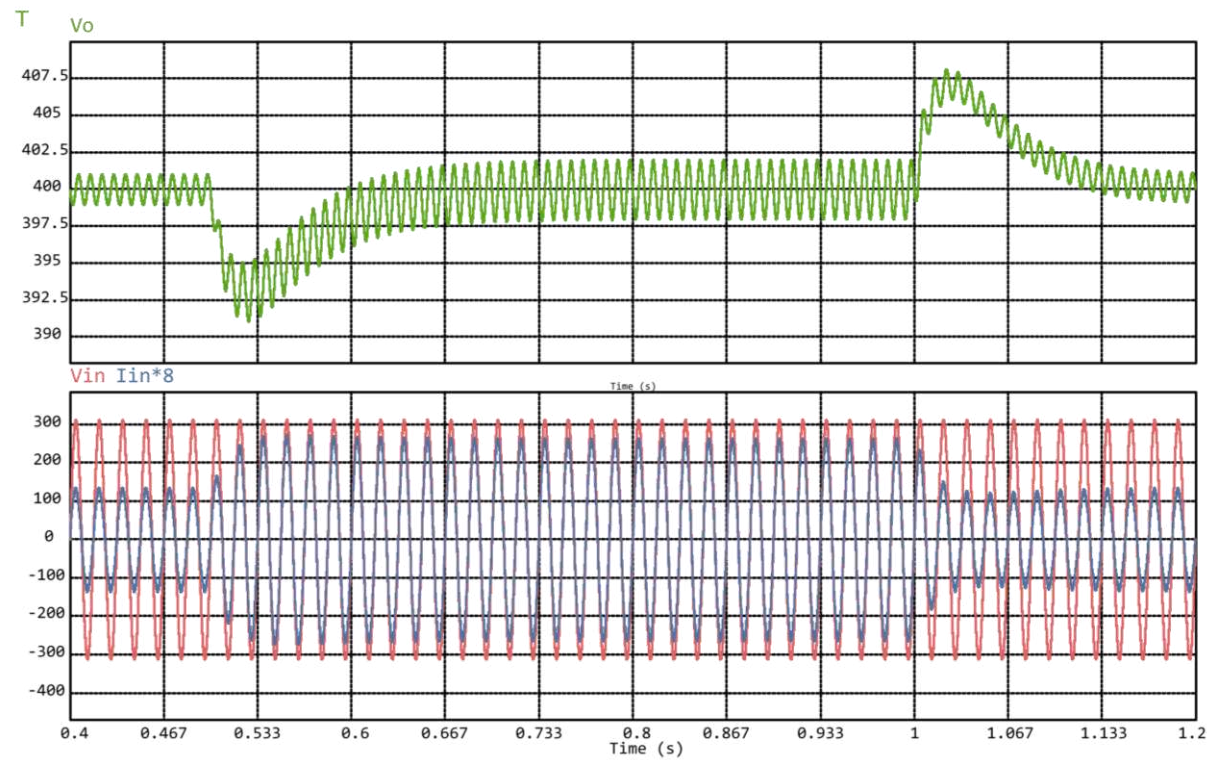
Fonte: Autoria própria

Figura 27 - Fluxograma do código em C utilizado
INICIO



Fonte: Autoria própria

Figura 28 - Formas de onda da simulação com linguagem C



Fonte: Autoria própria

5 CONCLUSÃO

Este trabalho apresentou a modelagem e simulação de um conversor utilizando diferentes métodos de discretização, com o objetivo de analisar o comportamento do sistema e verificar a influência dessas abordagens nos resultados obtidos. A partir das simulações realizadas, foi possível comparar o desempenho dos três modelos implementados e observar as características principais do sistema em regime de operação.

Os resultados obtidos indicaram que os três modelos analisados produziram respostas muito semelhantes entre si, apresentando diferenças praticamente desprezíveis nas formas de onda observadas. Esse comportamento sugere que os métodos de discretização adotados foram capazes de representar adequadamente a dinâmica do sistema dentro das condições consideradas na simulação.

Além disso, a análise das formas de onda da tensão e da corrente de entrada mostrou que ambas apresentam comportamento senoidal e permanecem praticamente em fase durante a operação em regime permanente. Esse aspecto está diretamente relacionado ao comportamento do fator de potência do conversor, que se apresenta próximo da unidade nas condições simuladas, indicando que a potência fornecida pela fonte é majoritariamente convertida em potência útil no sistema.

O comportamento praticamente idêntico é justificado pelo fato de que os modelos utilizados não incorporam efeitos não ideais que, na prática, influenciam significativamente o desempenho do sistema. Entre esses fatores estão ruídos de medição, atrasos de processamento, limitações de resolução associadas à quantização, bem como imperfeições nos dispositivos de comutação e nos sensores. Na ausência desses elementos, os sistemas simulados operam em condições ideais, nas quais as diferenças entre os métodos de discretização tornam-se pouco expressivas, resultando em respostas muito semelhantes entre si. No entanto, em uma implementação prática, é correto esperar que os diferentes métodos de discretização resultem em respostas distintas, visto que diversos fatores influenciariam de forma negativa a precisão e eficiência do controle. Nesse contexto, cada estratégia apresenta características distintas em termos de precisão, estabilidade e resposta em frequência, o que possibilita escolher qual método se adequa mais aos requisitos da aplicação.

REFERÊNCIAS

- BARBI, Ivo. *Eletrônica de potência*. 2. ed. Florianópolis: do Autor, 2000.
- BARBI, Ivo; ILLA FONT, Carlos Humberto; ALVES, R. L. *Projeto físico de indutores e transformadores*. Florianópolis: Universidade Federal de Santa Catarina, 2002. Apostila da disciplina Projeto Físico de Componentes Magnéticos.
- BATISTA, Daniel Souza. Retificador Boost Interleaved com correção do fator de potência para um carregador de baterias de um veículo elétrico Fórmula SAE. 2023. Trabalho de Conclusão de Curso (Bacharelado em Engenharia Elétrica) – Universidade Tecnológica Federal do Paraná, Ponta Grossa, 2023.
- BATISTA, F. A. B. **Modulação vetorial aplicada a retificadores trifásicos PWM unidirecionais**. 2006. 282p. Tese (Doutorado em engenharia elétrica). Universidade Federal de Santa Catarina, Florianópolis, 2006. Disponível em: <https://pergamum.ufsc.br/acervo/227985>. Acesso em: 25 abril 2026.
- BLAABJERG, Frede. *Control of power electronic converters and systems*. Cambridge: Academic Press, 2018.
- BRORSON, Stuart. *Numerically solving ordinary differential equations*. Northeastern University, 2024. Disponível em: <https://math.libretexts.org>. Acesso em: 26 abr. 2026.
- ERICKSON, Robert W.; MAKSIMOVIĆ, Dragan. *Fundamentals of power electronics*. 2. ed. Boston: Kluwer Academic Publishers, 2001.
- FARAJ, Karrar S.; HUSSEIN, Jasim F. Analysis and comparison of DC-DC boost converter and interleaved DC-DC boost converter. *Engineering and Technology Journal*, v. 38, part A, n. 5, p. 622–635, 2020.
- FRANKLIN, Gene F.; POWELL, J. David; WORKMAN, Michael L. *Digital control of dynamic systems*. 3. ed. Reading: Addison-Wesley, 1998.
- ILLA FONT, Carlos Henrique. *Conversores CC-CC não isolados*. Ponta Grossa, 2019. Notas de aula.
- J. LU et al. Variable DC-link control loop design for an integrated two-stage AC/DC converter. *IEEE Transactions on Transportation Electrification*, v. 4, n. 1, p. 99–107, mar. 2018. DOI: 10.1109/TTE.2017.2755772.
- KASTER, Mauricio Santos. *Approximations of the integral and derivative*. Ponta Grossa, 2024. Notas de aula
- LEE, Po-Wa; LEE, Yim-Shu; CHENG, D. K. W.; LIU, Xiu-Cheng. Steady-state analysis of an interleaved boost converter with coupled inductors. *IEEE Transactions on Industrial Electronics*, v. 47, n. 4, p. 787–795, ago. 2000. DOI: 10.1109/41.857959.
- MASSACHUSETTS INSTITUTE OF TECHNOLOGY (MIT). *6.003: Signals and Systems – Lecture 7*. Cambridge: MIT OpenCourseWare, 2011. Disponível em: <https://ocw.mit.edu/courses/6-003-signals-and-systems-fall->

[2011/c154cd595a824a6c1b7b4d1d1a6c3ada_MIT6_003F11_lec07.pdf](#). Acesso em: 28 abr. 2026.

MORAIS, Douglas Carvalho. Retificador trifásico *boost* semi-controlado, com elevado fator de potência e controle por razão cíclica variável. 2018. Dissertação (Mestrado em Engenharia Elétrica) – Faculdade de Engenharia, Universidade Estadual Paulista, Campus de Ilha Solteira, Ilha Solteira, 2018.

OGATA, Katsuhiko. *Discrete-time control systems*. 2. ed. Upper Saddle River: Prentice Hall, 1995.

OGATA, Katsuhiko. *Engenharia de controle moderno*. 5. ed. São Paulo: Pearson Prentice Hall, 2010.

OPPENHEIM, Alan V.; SCHAFER, Ronald W.; BUCK, John R. *Discrete-time signal processing*. 3. ed. Upper Saddle River: Prentice Hall, 2010.

PRASAD, B. S. et al. A comprehensive review of *interleaved boost* converter for renewable energy applications. *International Journal of Renewable Energy Research*, v. 9, n. 1, p. 244–253, 2019.

RASHID, Muhammad H. *Power electronics: circuits, devices, and applications*. 4. ed. Boston: Pearson, 2014.

SREERAJ, E. et al. Design and analysis of a digital power factor correction controller for an *interleaved boost* converter. *IEEE Transactions on Industrial Informatics*, v. 9, n. 3, p. 1364–1373, 2013.

TALAPIDEN, K.; SHAKHIN, Y.; THAO, N. G. M.; DO, T. D. Digital disturbance observer design with comparison of different discretization methods for permanent magnet motor drives. *IEEE Access*, v. 12, p. 100892–100907, 2024. DOI: 10.1109/ACCESS.2024.3428860.

WITTENMARK, Björn; ÅSTRÖM, Karl J. *Computer-controlled systems: theory and design*. 3. ed. Upper Saddle River: Prentice Hall, 1997.

ZHANG, Y. et al. ESR and capacitance monitoring of a dc-link capacitor used in a three-phase PWM inverter. *Microelectronics Reliability*, v. 88–90, p. 1211–1215, 2018.