

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO ACADÊMICO DE ELÉTRICA
CURSO DE ENGENHARIA ELÉTRICA

CASSIANO FERRO MORAES

**RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO
COM ELEVADO FATOR DE POTÊNCIA**

TRABALHO DE CONCLUSÃO DE CURSO

PATO BRANCO

2016

CASSIANO FERRO MORAES

**RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO
COM ELEVADO FATOR DE POTÊNCIA**

Trabalho de Conclusão de Curso apresentado ao Departamento Acadêmico de Elétrica como requisito parcial para obtenção do grau de Engenheiro Eletricista no Curso de Engenharia Elétrica da Universidade Tecnológica Federal do Paraná.

Orientador: Ms. Marcelo Flavio Guepfrih

PATO BRANCO

2016

TERMO DE APROVAÇÃO

O trabalho de Conclusão de Curso intitulado Retificador Monofásico Dobrador de Tensão com Elevado Fator de Potência, do aluno **Cassiano Ferro Moraes** foi considerado **APROVADO** de acordo com a ata da banca examinadora N° 107 de 2016.

Fizeram parte da banca os professores:

Ms. Marcelo Flavio Guepfrih

Dr. Carlos Marcelo de Oliveira Stein

Dr. Cesar Rafael Claire Torrico

AGRADECIMENTOS

Em primeiro lugar, agradeço a minha família por todo suporte e incentivo fornecido durante a graduação, e por sempre estarem presentes nos momentos bons e ruins pelos quais passei durante o período em que estive na universidade.

Agradeço fortemente o professor Marcelo Flavio Guepfrih por ter aceitado ser meu orientador neste trabalho, pelo incentivo e ajuda que me forneceu, além da compreensão e paciência tida nos momentos difíceis durante o desenvolvimento deste trabalho de conclusão de curso. Devo, também, agradecimentos aos meus colegas de curso, os quais me acompanharam diariamente no decorrer da graduação.

RESUMO

MORAES, Cassiano Ferro. RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO COM ELEVADO FATOR DE POTÊNCIA. 75 f. Trabalho de Conclusão de Curso – Curso de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2016.

Aplicações envolvendo sinais contínuos nos equipamentos elétricos têm sido cada vez mais decorrentes, tendo-se então uma vasta utilização dos conversores de corrente alternada (CA) para corrente contínua (CC), comumente denominados retificadores de tensão. As topologias mais usuais desses conversores fazem uso de diodos semicondutores para retificação dos sinais, entretanto essas topologias, quando se faz uso de filtros capacitivos na saída, possuem o agravante de propiciar à rede uma baixa qualidade de energia, tendo uma elevada taxa de distorção harmônica e um baixo fator de potência. Existem diversas maneiras de corrigir esse problema, que consiste em deixar a tensão e a corrente de entrada em fase, nesse trabalho isso foi possível pelo controle de corrente por histerese. Inicialmente, foi realizada uma caracterização das principais topologias de retificadores a diodo, bem como de uma topologia controlada, o retificador monofásico dobrador de tensão controlado, o qual faz uso de chaves semicondutoras. Para essa topologia foi almejado um elevado fator de potência real e uma baixa taxa de distorção harmônica de corrente. Na sequência realizou-se a modelagem desse conversor, bem como a simulação do controle de corrente por histerese. Posteriormente foi realizada a implementação prática de alguns retificadores não controlados e de um protótipo do retificador monofásico dobrador de tensão controlado, o que possibilitou a validação dos resultados teóricos esperados. Finalmente, comparou-se os resultados obtidos em relação à qualidade de energia dos retificadores estudados, verificando a coerência com as normativas 61000-3-2 da *International Electrotechnical Commission* (IEC) e 414/2010 da Agência Nacional de Energia Elétrica (ANEEL). Pôde-se com isso observar a superioridade do retificador monofásico dobrador de tensão controlado em relação, por exemplo, ao dobrador não controlado. Para a topologia não controlada foi obtido um fator de potência real de 0,58 e uma taxa de distorção harmônica de corrente de 80,88%. Já para a controlada foi obtido um fator de potência real de 0,99 e uma taxa de distorção harmônica de corrente de 7,79%, demonstrando a adequação dessa topologia às normativas da IEC e ANEEL, diferentemente do retificador dobrador de tensão não controlado.

Palavras-chave: retificadores de tensão; retificadores não controlados; retificador controlado; qualidade da energia, fator de potência; taxa de distorção harmônica; retificador dobrador de tensão controlado

ABSTRACT

MORAES, Cassiano Ferro. Voltage Doubler Rectifier with a Raised Power Factor . 75 f. Trabalho de Conclusão de Curso – Curso de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2016.

Applications involving continuous signals in electrical equipment have been increasingly recurring, thus allowing a extensive use of AC-DC converters, generally called voltage rectifiers. The usual topologies of these converters use semiconductor diodes to the signal rectification. However, these topologies, when it makes use of capacitive filters in output, have the aggravation of providing a high rate of harmonic distortion and low power factor. There are several ways to fix this problem, which consists in make the input voltage and input current stay in phase, in this working paper it was possible by the hysteresis current control. At first, a characterization of main uncontrolled rectifier topologies was made and a controlled topology was studied, the single-phase voltage doubler rectifier, which makes use of controlled semiconductor switches. For this topology was desired a high real power factor and low total harmonic current distortion. In sequence, a modeling for this converter was developed, as well a hysteresis current control simulation. Subsequently, some of main uncontrolled rectifiers were implemented, as well as a voltage doubler controlled rectifier prototype, which enabled the validation of expected theoretical results. Finally, the extracted results were compared related with energy quality, analysing the coherence with 61000-3-2 IEC and 414/2010 ANEEL regulations. From this comparison was possible to note the superiority of controlled voltage doubler rectifier related to uncontrolled voltage doubler rectifier, for example. For uncontrolled topology was obtained a real power factor of 0,58 and a total harmonic current distortion of 80,88%. While for the controlled topology was obtained a real power factor of 0,99 and a total harmonic current distortion of 7,79%, demonstrating the adequacy of this topology to IEC and ANEEL regulations, differently of the uncontrolled topology.

Keywords: voltage rectifiers; uncontrolled rectifiers; controlled rectifier; energy quality; power factor; harmonic distortion rate; voltage doubler controlled rectifier

LISTA DE FIGURAS

FIGURA 10– RETIFICADOR MONOFÁSICO DE MEIA ONDA	16
FIGURA 11– RETIFICADOR MONOFÁSICO DE ONDA COMPLETA	17
FIGURA 12– RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO ...	18
FIGURA 13– RETIFICADOR MONOFÁSICO DE ONDA COMPLETA COM FIL- TRO.	20
FIGURA 14– CLASSIFICAÇÃO DOS CIRCUITOS CFP	20
FIGURA 16– RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CON- TROLADO	23
FIGURA 17– ETAPA 1 DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO	24
FIGURA 18– ETAPA 2 DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO	24
FIGURA 19– MODELO MÉDIO DO RETIFICADOR CONTROLADO	28
FIGURA 20– DIAGRAMA DE BODE	28
FIGURA 21– REPRESENTAÇÃO DO PERÍODO DE CHAVEAMENTO	29
FIGURA 22– CONTROLADOR COM PWM DE FREQUÊNCIA FIXA E SEM COMPENSADOR DE CORRENTE.	32
FIGURA 23– CONTROLADOR COM COMPENSADOR DE TENSÃO E COR- RENTE COM PWM DE FREQUÊNCIA FIXA.	33
FIGURA 24– CONTROLADOR DE CORRENTE COM COMPENSAÇÃO POR HISTERESE	33
FIGURA 25– CONTROLE DE CORRENTE POR HISTERESE	34
FIGURA 26– DIAGRAMA DE BLOCOS DO CONTROLE COMPLETO	34
FIGURA 27– DIAGRAMA DE BLOCOS DO CONTROLE DA CORRENTE DE ENTRADA	35
FIGURA 28– BLOCOS CONSTITUINTES DO CONTROLE DA CORRENTE DE ENTRADA POR HISTERESE	36
FIGURA 29– CIRCUITO DE AQUISIÇÃO DO SINAL DE REFERÊNCIA DE CORRENTE	36
FIGURA 30– CIRCUITO DO SENSOR DE CORRENTE	37
FIGURA 31– CIRCUITO DE AJUSTE DO OFFSET DE 2,5 V DO SENSOR DE CORRENTE	38
FIGURA 32– CIRCUITO DE AQUISIÇÃO DO SINAL DA CORRENTE DE EN- TRADA	38
FIGURA 33– CIRCUITO DE AQUISIÇÃO DO SINAL DE ERRO	39
FIGURA 34– CIRCUITO DE AMPLIFICAÇÃO DO SINAL DE ERRO	39
FIGURA 35– CIRCUITO DE COMPARAÇÃO	40
FIGURA 36– CIRCUITO DE TEMPO MORTO	41
FIGURA 37– CIRCUITO <i>DRIVER</i> DE ACIONAMENTO DOS MOSFETS ...	42
FIGURA 38– ROTINA DE PROJETO DOS INDUTORES	43

FIGURA 39– INDUTORES CONSTRUÍDOS	44
FIGURA 41– RESULTADOS DO RETIFICADOR MONOFÁSICO DE MEIA ONDA SEM FILTRO.	47
FIGURA 42– RESULTADOS DO RETIFICADOR MONOFÁSICO DE MEIA ONDA COM FILTRO.	49
FIGURA 43– RESULTADOS DO RETIFICADOR MONOFÁSICO DE ONDA COM- PLETA SEM FILTRO.	51
FIGURA 44– RESULTADOS DO RETIFICADOR MONOFÁSICO DE ONDA COM- PLETA COM FILTRO.	53
FIGURA 45– RESULTADOS DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO NÃO CONTROLADO.	55
FIGURA 46– DESBALANÇO ENTRE OS CAPACITORES	56
FIGURA 47– RESULTADOS DO RETIFICADOR CONTROLADO.	57
FIGURA 48– MONTAGEM COMPLETA DO RETIFICADOR CONTROLADO	59
FIGURA 49– MEDIÇÃO DAS GRANDEZAS ELÉTRICAS DO RETIFICADOR CONTROLADO	59
FIGURA 50– CORRENTE DE REFERÊNCIA (AMOSTRA CONDICIONADA DA TENSÃO DE ENTRADA) E CORRENTE DE ENTRADA DO RE- TIFICADOR CONTROLADO.	60
FIGURA 51– TENSÃO DE SAÍDA DO RETIFICADOR CONTROLADO.	61
FIGURA 52– FORMAS DE ONDA DO ERRO, DO LIMITE SUPERIOR E DO INFERIOR DA BANDA DE HISTERESE.	62
FIGURA 53– SINAIS DE SAÍDA DO FLIP-FLOP.	63
FIGURA 54– TENSÕES V_{GS} (CH1) E V_{DS} (CH2) DO RETIFICADOR CONTRO- LADO.	64
FIGURA 55– TENSÃO NO INDUTOR DE ENTRADA DO RETIFICADOR CON- TROLADO.	65
FIGURA 57– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR DE MEIA ONDA SEM FILTRO COM A NORMA IEC 61000-3-2	67
FIGURA 58– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR DE MEIA ONDA COM FILTRO COM A NORMA IEC 61000-3-2	67
FIGURA 59– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR DE ONDA COMPLETA SEM FILTRO COM A NORMA IEC 61000-3-2	68
FIGURA 60– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR DE ONDA COMPLETA COM FILTRO COM A NORMA IEC 61000-3-2	68
FIGURA 61– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR DOBRADOR DE TENSÃO NÃO CON- TROLADO COM A NORMA IEC 61000-3-2	69
FIGURA 62– COMPARATIVO DAS DISTORÇÕES HARMÔNICAS DO RETI- FICADOR CONTROLADO COM A IEC 61000-3-2	69

LISTA DE TABELAS

TABELA 11 – TABELA-VERDADE DO FLIP-FLOP SET-RESET	40
TABELA 12 – PARÂMETROS PARA CÁLCULO DA INDUTÂNCIA	43
TABELA 13 – PARÂMETROS PARA CÁLCULO DA CAPACITÂNCIA	44
TABELA 15 – VALORES DE RESISTÊNCIA DE CARGA DOS RETIFICADO- RES NÃO CONTROLADOS	45
TABELA 16 – RESULTADOS DO RETIFICADOR MONOFÁSICO DE MEIA ONDA SEM FILTRO	46
TABELA 17 – RESULTADOS DO RETIFICADOR MONOFÁSICO DE MEIA ONDA COM FILTRO	48
TABELA 18 – RESULTADOS DO RETIFICADOR MONOFÁSICO ONDA COM- PLETA SEM FILTRO	50
TABELA 19 – RESULTADOS DO RETIFICADOR MONOFÁSICO ONDA COM- PLETA COM FILTRO	52
TABELA 20 – RESULTADOS DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO NÃO CONTROLADO	54
TABELA 21 – RESULTADOS DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO	58
TABELA 22 – PARÂMETROS DO RETIFICADOR CONTROLADO PARA TEN- SÃO DE ENTRADA DE 91 V	60
TABELA 24 – COMPARAÇÃO DOS RESULTADOS OBTIDOS.	66
TABELA 25 – ANÁLISE DE COERÊNCIA DAS TOPOLOGIAS IMPLEMEN- TADAS EM RELAÇÃO À IEC 61000-3-2	70

LISTA DE SÍMBOLOS

TDH	Taxa de Distorção Harmônica
I_n	Valor Eficaz das Componentes Harmônicas da Corrente
I_1	Valor Eficaz da Corrente de Frequência Fundamental
FP_{real}	Fator de Potência Real
FP	Fator de Potência
P	Potência Ativa
S	Potência Aparente
ϕ	Defasamento entre a Corrente e a Tensão
PFC	<i>Power Factor Correction</i>
V_s	Valor de Pico da Tensão Alternada de Entrada
V_d	Tensão de Limiar
$V_{o_{\text{med}}}$	Tensão Média na Carga
ΔV_o	Ondulação da Tensão de Saída
f	Frequência da Tensão de Entrada
C	Capacitância de Filtro
r_c	Resistência dos Capacitores
RMS	Valor Eficaz
L	Indutância do Indutor de Entrada do Retificador Dobrador de Tensão
r	Resistência do Indutor
I_s	Corrente de Entrada
C_1	Capacitância 1 do Retificador Dobrador de Tensão
C_2	Capacitância 2 do Retificador Dobrador de Tensão
R	Resistência de Carga
S_1	MOSFET 1 do Retificador Dobrador de Tensão
S_2	MOSFET 2 do Retificador Dobrador de Tensão
V_{C_1}	Tensão no Capacitor C_1

V_{C_2}	Tensão no Capacitor C_2
D	Razão Cíclica
D'	Razão Cíclica Complementar
$\hat{d}(t)$	Perturbação da Razão Cíclica
$d(t)$	Razão Cíclica para Pequenos Sinais
$\hat{i}_s(t)$	Perturbação na Corrente de Entrada
$\hat{I}_s(s)$	Perturbação da Corrente de Entrada no Domínio da Frequência
$\hat{D}(s)$	Perturbação da Razão Cíclica no Domínio da Frequência
t_{m1}	Tempo de Condução do Mosfet
t_{m2}	Tempo de Corte do Mosfet
$V_s(\omega t)$	Tensão Instantânea de Entrada
f_s	Frequência de Chaveamento
L	Indutância de Entrada
$\Delta i_{L_{máx}}$	Variação Máxima de Corrente no Indutor
L	Indutância de Entrada
$P_i(t)$	Potência Instantânea de Entrada
$I_s(t)$	Corrente Instantânea de Entrada
$V_s(t)$	Tensão Instantânea de Entrada
P_o	Potência de Saída
$P_C(t)$	Potência Entregue a um dos Capacitores do Retificador Monofásico Dobrador de Tensão
$I_C(t)$	Corrente Circulante em um dos Capacitores do Retificador Monofásico Dobrador de Tensão
$V_C(t)$	Tensão em um dos Capacitores de Saída do Retificador Monofásico Dobrador de Tensão
$V_{o_{ref}}$	Sinal de Referência da Tensão de Saída
$I_{s_{ref}}$	Sinal de Referência Corrente de Entrada
V_{cc}	Sinal Contínuo que Representa o Sinal do Controlador da Tensão de Saída
V_{rms}	Tensão <i>RMS</i> de Saída do Transformador 127/15
A_v	Ganho do Amplificador de Instrumentação

Ω	Ohm
A_{inv}	Ganho de um Amplificador Inversor
A	Entrada Set do Flip-Flop
B	Entrada Reset do Flip-Flop
X	Saída do Flip-Flop
\bar{X}	A Saída Conjugada do Flip-Flop
X_0	Estado da Saída Anterior
DFT	<i>Discrete Fourier Transform</i>
V_{GS}	Tensão entre <i>Gate</i> e <i>Source</i> do MOSFET
V_{DS}	Tensão entre Dreno e <i>Source</i> do MOSFET

SUMÁRIO

1	INTRODUÇÃO	12
1.1	OBJETIVOS	14
1.2	ORGANIZAÇÃO DO TRABALHO	15
2	DESENVOLVIMENTO	16
2.1	RETIFICADOR MONOFÁSICO DE MEIA ONDA A DIODO	16
2.2	RETIFICADOR MONOFÁSICO DE ONDA COMPLETA A DIODO	17
2.3	RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO A DIODO	18
2.4	CORREÇÃO DO FATOR DE POTÊNCIA	19
3	METODOLOGIA DO TRABALHO	22
3.1	RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO	22
3.2	ETAPAS DE FUNCIONAMENTO DO RETIFICADOR DOBRADOR DE TENSÃO CONTROLADO	23
3.3	MODELAGEM PARA PEQUENOS SINAIS	25
3.4	EQUACIONAMENTO DA RAZÃO CÍCLICA	28
3.5	DETERMINAÇÃO DA INDUTÂNCIA DE ENTRADA	29
3.6	DETERMINAÇÃO DO FILTRO CAPACITIVO DA SAÍDA	30
3.7	CONTROLE DA CORRENTE DE ENTRADA	32
3.8	AQUISIÇÃO DO SINAL DE REFERÊNCIA DE CORRENTE	36
3.9	AQUISIÇÃO DO SINAL DE CORRENTE DO INDUTOR	37
3.10	AQUISIÇÃO DO SINAL DE ERRO	39
3.11	AMPLIFICAÇÃO DO SINAL DE ERRO	39
3.12	OBTENÇÃO DOS SINAIS DE ACIONAMENTO DAS CHAVES	39
3.13	FLIP-FLOP SET-RESET	40
3.14	CIRCUITO DE TEMPO MORTO	40
3.15	ACIONAMENTO DAS CHAVES CONTROLADAS	41
3.16	PROJETO DO INDUTOR DE ENTRADA	42
3.17	CÁLCULO DOS CAPACITORES DE SAÍDA	44
4	RESULTADOS	45
4.1	RESULTADOS DOS RETIFICADORES NÃO CONTROLADOS	45
4.1.1	Resultados do Retificador Monofásico de Meia Onda	46
4.1.1.1	Resultados do Retificador Monofásico de Meia Onda sem Filtro	46
4.1.1.2	Resultados do Retificador Monofásico de Meia Onda com Filtro	48
4.1.2	Resultados do Retificador Monofásico de Onda Completa	50
4.1.2.1	Resultados do Retificador Monofásico de Onda Completa sem Filtro	50
4.1.2.2	Resultados do Retificador Monofásico de Onda Completa com Filtro	52
4.1.3	Resultados do Retificador Monofásico Dobrador de Tensão não Controlado	54
4.2	RESULTADOS DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO COM ELEVADO FATOR DE POTÊNCIA	56
5	COMPARAÇÃO DOS RESULTADOS OBTIDOS DOS RETIFICADORES IMPLEMENTADOS	66
6	CONCLUSÃO	71
6.1	TRABALHOS FUTUROS	73
	REFERÊNCIAS	74

1 INTRODUÇÃO

Com a evolução da eletrônica nas últimas décadas e com a facilidade de aquisição de equipamentos eletrônicos, existe, atualmente, uma grande quantidade e variedade de equipamentos eletro-eletrônicos conectados à rede elétrica. Dependendo da característica dos equipamentos surge a necessidade de diferentes tipos de alimentação, que pode ser resumido, na sua grande maioria, em operar em Corrente Contínua (CC) e/ou Corrente Alternada (CA). Contudo, as usinas geradoras de energia fornecem ao sistema elétrico brasileiro de potência correntes do tipo CA. Sugerindo assim, que para equipamentos que necessitam de corrente CC, devem existir meios de realizar essa conversão de CA para CC (BORGONOVO, 2005).

A corrente contínua é obtida por meio de conversores CA-CC, comumente denominados retificadores. As topologias mais comuns são as que utilizam diodos semicondutores, os quais não podem ser controlados. Essas topologias são de baixo custo e fácil implementação, entretanto existem certos aspectos que tornam a aplicação dessas topologias inviável. Esta inviabilidade reside na necessidade de redução da oscilação da tensão de saída dos retificadores quando conectados à cargas, utilizando-se de filtros capacitivos na saída do circuito para esta redução, se tendo a conexão de cargas não-lineares de armazenamento de energia nos circuitos, o que provoca a inserção de correntes harmônicas na rede elétrica (TRZYNADLOWSKI, 2010).

Segundo (PIRES, 2006) harmônicos são ondas senoidais de frequência múltipla inteira da frequência fundamental, sendo uma forma matemática de avaliar-se as distorções nas ondas de tensão ou corrente.

O nível de harmônicos em um sistema elétrico de potência é mensurado pela Taxa de Distorção Harmônica (*TDH*). Quanto mais elevada é a *TDH* menor é a qualidade da energia circulante no sistema, o que implica em problemas de qualidade de energia para os demais consumidores conectados a mesma rede elétrica. Este índice pode ser calculado pela expressão (9), sendo que I_n é o valor eficaz das componentes harmônicas da corrente, e I_1 é o valor eficaz da corrente de frequência fundamental (BORGONOVO, 2005). Além disso, para o caso desse trabalho, considerou-se as distorções harmônicas até a 39ª ordem.

$$TDH = \frac{\sqrt{\sum_{n=2}^{39} I_n^2}}{I_1} \quad (9)$$

Além da TDH , outro índice que especifica a qualidade da energia elétrica é o Fator de Potência Real (FP_{real}), que leva em consideração os níveis de distorções harmônicas, sendo dado pela expressão (10).

$$FP_{real} = \frac{\cos(\phi)}{\sqrt{1 + TDH^2}} \quad (10)$$

No caso de uma rede ideal, para a qual não são considerada distorções harmônicas, o índice que identifica a qualidade da energia é o Fator de Potência (FP). Para ondas puramente senoidais é dado pela equação (11). Sendo determinado pela razão entre a Potência Ativa (P) e a Potência Aparente (S), ϕ é o ângulo da diferença de fase entre a tensão e corrente elétrica (POMÍLIO, 2014).

$$FP = \frac{P}{S} = \cos(\phi) \quad (11)$$

Um baixo FP e uma elevada TDH podem implicar nas seguintes desvantagens:

- a) Cobrança de tarifas para as indústrias que possuam um FP abaixo do mínimo estabelecido pela Agência Nacional de Energia Elétrica (ANEEL);
- b) As componentes harmônicas de corrente fazem com que o valor de pico da corrente seja elevado, provocando o desgastes das isolações e a redução da vida útil dos equipamentos;
- c) A taxa de distorção harmônica na corrente de entrada pode provocar o sobredimensionamento das instalações elétricas e dos transformadores.

Atualmente, existem normativas vigentes que estabelecem valores para esses dois indicadores. No caso do FP , a resolução normativa nº 414/2010 da ANEEL define um valor mínimo de 0,92 para as unidades consumidoras do grupo A (ANEEL, 2010). Logo, caso tal fator não esteja adequado à norma, tem-se a cobrança de tarifas para os consumidores enquadrados a esse grupo.

Para a TDH , a normativa 61000-3-2 estabelecida pela *International Electrotechnical Commission* (IEC), que considera equipamentos elétricos com corrente de até 16 A por fase e com alimentação em baixa tensão, estabelece os níveis máximos de distorções harmônicas inseridas na rede. Essa normativa é vigente apenas para os países europeus, não sendo aplicada ao Brasil. Entretanto, para empresas que exportam equipamentos eletrônicos,

para países nos quais essa normativa é aplicada, surge a necessidade da adequação dos níveis de TDH de acordo com a normativa 61000-3-2. Ademais, essa normativa é comumente utilizada em trabalhos acadêmicos que a utilizam para quantificar a qualidade da energia elétrica.

As estruturas convencionais dos retificadores, do tipo não controladas, são soluções de baixo custo de implementação e manutenção, entretanto possuem baixo FP e elevada TDH, quando utilizam filtros capacitivos. A partir disso, torna-se interessante a utilização de equipamentos eficientes, que tenham como característica principal um elevado FP_{real} (POMÍLIO, 2014).

Uma das técnicas para reduzir a TDH e elevar o FP_{real} de conversores CA-CC é denominada *Power Factor Correction (PFC)*, que significa Correção do Fator de Potência. Essa técnica consiste no uso de chaves semicondutoras controladas no circuito de potência para corrigir instantaneamente a forma de onda da corrente de entrada, promovendo o enfasamento com a tensão de entrada (SINGH et al., 2003).

Neste trabalho, será dado enfoque à implementação de um retificador dobrador de tensão controlado utilizando-se de componentes analógicos. Essa topologia permite obter uma tensão na saída com no mínimo duas vezes o valor da tensão de pico aplicada na entrada, bem como um elevado FP_{real} para a estrutura.

Uma das aplicações do retificador dobrador de tensão controlado é como fonte de tensão contínua para inversores CC-CA, permitindo, por exemplo, o aumento do rendimento de motores de corrente alternada que operam com carga variável. Além disso, os retificadores dobradores de tensão possuem vantagens de aplicação em relação às fontes de alimentação com transformador, tendo-se economia de peso, volume e custo.

1.1 OBJETIVOS

Devido às exigências normativas nacionais e internacionais relacionadas à qualidade da energia elétrica, esse trabalho tem como objetivo geral o estudo, a análise e a comparação de algumas topologias de retificadores de tensão a diodo com o retificador dobrador de tensão controlado, em relação ao FP_{real} e à TDH .

Como objetivos específicos desse trabalho tem-se:

- a) Implementação de retificadores convencionais, tais como: meia onda e onda completa, com e sem filtro na saída. Além disso serão implementados um retificador dobrador de tensão não controlado e um dobrador de tensão controlado com elevado FP_{real} ;

- b) Implementação do protótipo retificador PWM dobrador de tensão controlado com 100W de potência de entrada;
- c) Análise e comparação dos resultados dos protótipos implementados em relação à *TDH* e ao *FP*.

1.2 ORGANIZAÇÃO DO TRABALHO

Para um melhor entendimento do tema em estudo, esse trabalho está organizado da seguinte maneira:

No capítulo 2 é abordado um estudo referente aos retificadores monofásicos de meia onda, onda completa e dobrador de tensão a diodo, bem como é apresentada uma explicação sobre a correção do *FP*.

Já no capítulo 3 é realizado um estudo aprofundado sobre o retificador monofásico dobrador de tensão controlado, sendo expressas as etapas de funcionamento desse conversor, a modelagem para pequenos sinais, determinação das equações de razão cíclica, indutância e capacitância. Além disso, fez-se a exposição dos circuitos analógicos construídos para a obtenção dos sinais de controle do retificador, bem como apresentou-se o projeto do indutor e o cálculo das capacitâncias de saída desse conversor.

No capítulo 4 são apresentados os resultados obtidos da implementação dos retificadores, tanto das topologias não controladas quanto da controlada.

O capítulo 5 apresenta uma análise e comparação dos resultados referentes à *TDH* e FP_{real} com as normativas 61000-3-2 da IEC e 414/2010 da ANEEL, podendo-se classificar as topologias implementadas como coerentes ou incoerentes com essas normativas.

Por fim no capítulo 6 são apresentadas as conclusões extraídas dessa monografia.

2 DESENVOLVIMENTO

Neste capítulo será exposto um referencial teórico, o qual é de grande importância para o entendimento do trabalho, além do esclarecimento de temas específicos vinculados ao desenvolvimento deste projeto.

2.1 RETIFICADOR MONOFÁSICO DE MEIA ONDA A DIODO

O retificador monofásico de meia onda a diodo, apresentado na Figura 10, é composto por: uma fonte de tensão alternada, um diodo semicondutor e uma carga. A carga, na sua grande maioria, pode ter características do tipo: resistiva, capacitiva ou indutiva.

Esse conversor faz uso apenas os semi-ciclos positivos da tensão alternada para a retificação, nos quais o diodo está polarizado diretamente, pois nos semi-ciclos negativos o diodo bloqueia a circulação de corrente, já que está polarizado reversamente (BARBI, 2006).

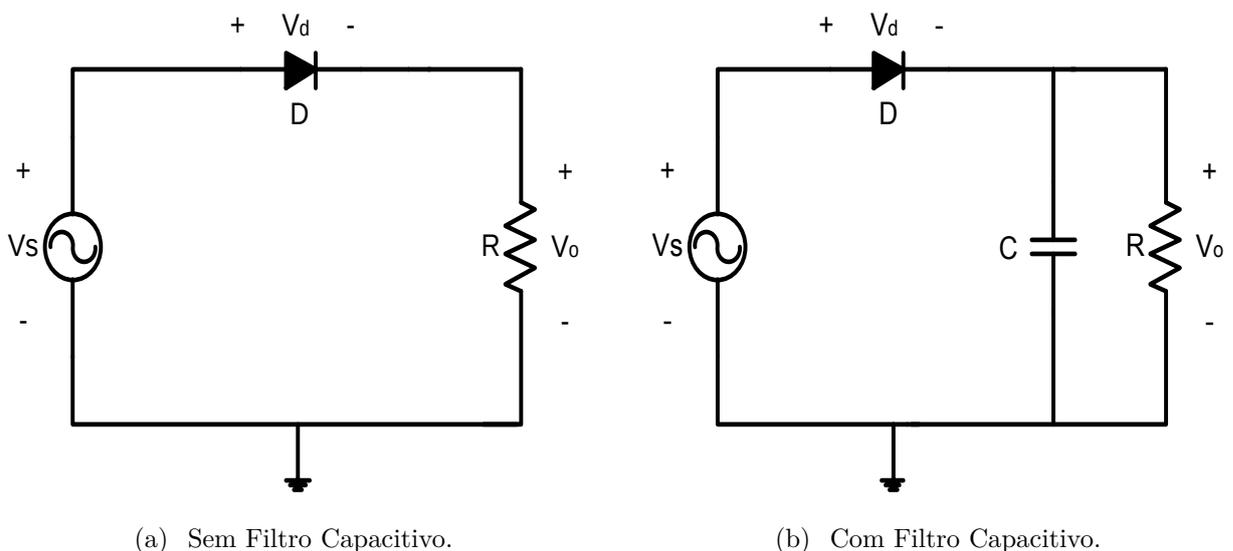


Figura 10: Retificador Monofásico de Meia Onda.

Fonte: Autoria Própria

A expressão para o valor de pico da tensão de saída para a Figura 10 (a) e para a Figura 10 (b) é dada pela expressão (13). Sendo V_s o valor de pico de tensão da entrada

e V_d a queda de tensão no diodo.

$$V_o = V_s - V_d \quad (13)$$

O valor médio da tensão na carga $V_{o_{med}}$ para o caso sem filtro é dado por (14).

$$V_{o_{med}} = 0,45 \frac{V_s}{\sqrt{2}} - V_d \quad (14)$$

Para o caso com filtro capacitivo, ondulação na tensão de saída ΔV_o pode ser calculada, aproximadamente, por (15), sendo f a frequência da tensão de entrada e C a capacitância do filtro de saída (BARBI, 2006).

$$\Delta V_o = \frac{V_o}{RCf} \quad (15)$$

2.2 RETIFICADOR MONOFÁSICO DE ONDA COMPLETA A DIODO

Os retificadores monofásicos de onda completa a diodo são compostos por uma fonte de tensão alternada na entrada, quatro diodos semicondutores e uma carga, a qual pode ter característica resistiva, indutiva ou capacitiva. Esse retificador é apresentado na Figura 11 (MALVINO, 1995).

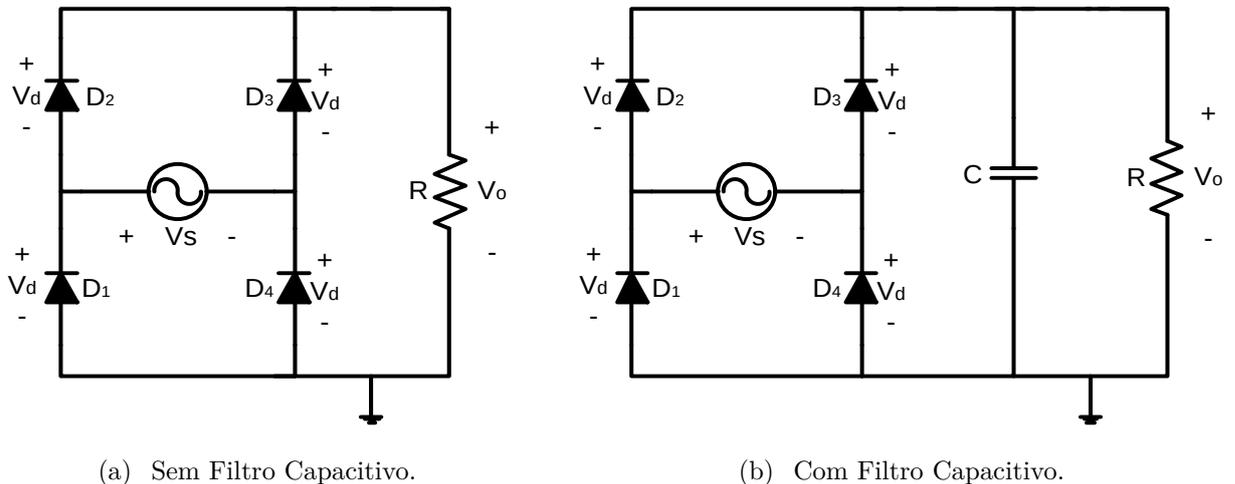


Figura 11: Retificador Monofásico de Onda Completa.

Fonte: Autoria Própria

Diferentemente do retificador de meia onda, este utiliza tanto os semi ciclos positivos da tensão alternada para a retificação, quanto os semi ciclos negativos. Durante o ciclo positivo da tensão alternada de entrada os diodos D_2 e D_4 conduzem a corrente, enquanto D_1 e D_3 permanecem em corte. Já no ciclo negativo da tensão alternada de entrada, os

diodos D_1 e D_3 conduzem corrente enquanto D_2 e D_4 permanecem em corte (MALVINO, 1995).

A expressão para o valor de pico da tensão de saída para os circuitos (a) e (b) da Figura 11 é dada pela expressão (16) (MALVINO, 1995).

$$V_{opico} = V_s - 2V_d \quad (16)$$

Segundo (MALVINO, 1995) a tensão média na carga para o caso sem filtro é dado pela expressão (17).

$$V_{omed} = 0,9 \frac{V_s}{\sqrt{2}} \quad (17)$$

Para o caso com filtro capacitivo, a ondulação na tensão de saída ΔV_o é dada por (18).

$$\Delta V_o = \frac{V_o}{2RCf} \quad (18)$$

2.3 RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO A DIODO

Esta topologia de retificação pode ser entendida pela associação de dois retificadores de meia onda com filtro capacitivo. Dessa forma, apresenta na saída uma tensão duas vezes maior que a tensão de pico da entrada. Isso pode ser compreendido facilmente, pois a cada semiciclo, da tensão de entrada, um dos capacitores é carregado. Pode-se observar essa topologia na Figura 12, sendo constituída por uma fonte de tensão alternada, dois diodos semicondutores, dois filtros capacitivos de saída e uma carga resistiva (BOYLESTAD; NASHELSKY, 2004).

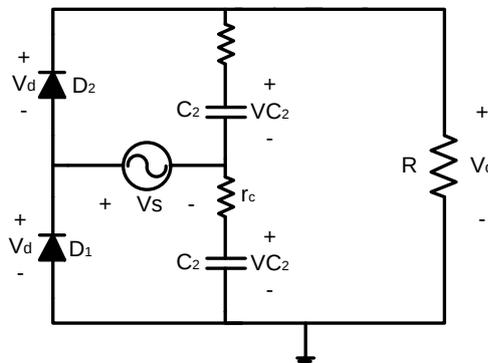


Figura 12: Estrutura do Retificador Monofásico Dobrador de Tensão a Diodo.

Fonte: Autoria Própria

O retificador dobrador de tensão possui duas etapas de operação:

- a) Etapa 1: Durante o semiciclo positivo da tensão alternada de entrada o diodo D_2 entra em condução, enquanto D_1 permanece bloqueado. Deste modo, tem-se a carga do capacitor C_2 devido a polaridade na qual esta disposto, enquanto em C_1 descarrega corrente na carga de saída.
- b) Etapa 2: Já no semiciclo negativo da tensão de entrada, o diodo D_1 conduz corrente para o capacitor C_1 , carregando-o, fazendo com que o capacitor C_2 forneça energia para a carga, sendo descarregado.

No final de um ciclo completo da tensão de entrada, na saída obtém-se uma tensão de pico com duas vezes o valor de pico da entrada. O valor de pico da tensão de saída é dado por (19), considerando-se a queda de tensão nos diodos e a queda de tensão na resistência r_c dos capacitores (BOYLESTAD; NASHELSKY, 2004).

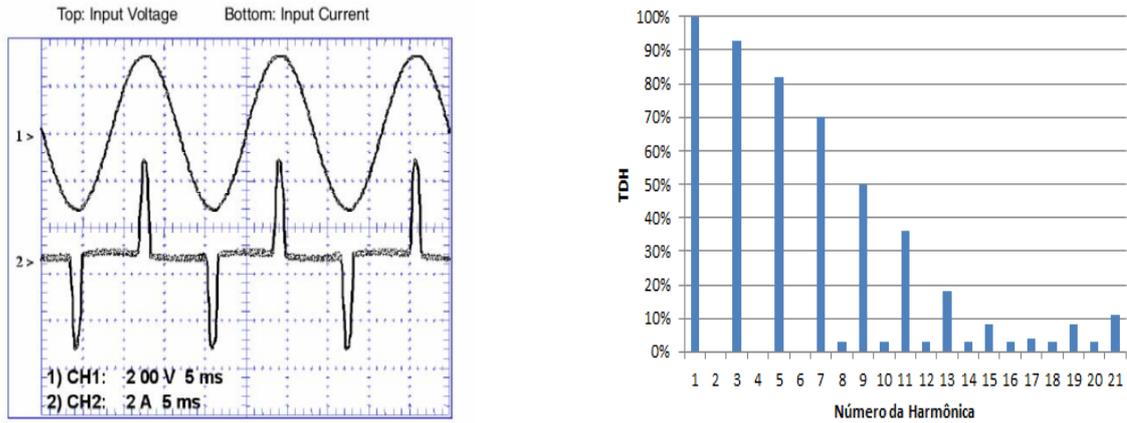
$$V_{opico} = 2(V_s - V_d - r_c I_s) \quad (19)$$

2.4 CORREÇÃO DO FATOR DE POTÊNCIA

A Correção do Fator de Potência (CFP) faz com que a tensão de entrada e a primeira harmônica da corrente de entrada estejam em fase, tendo-se também a redução do nível de distorção das demais ordens das harmônicas de corrente, o que possibilita tornar o FP unitário.

Desse modo, a CFP é de extrema importância para os retificadores de tensão, já que devido ao fato dos conversores CA-CC demandarem o uso de filtros capacitivos na saída possuem um elevado índice de distorções harmônicas na corrente de entrada (AZAZI et al., 2010).

A Figura 13 apresenta a forma de onda da corrente e tensão de entrada de um retificador de onda completa com filtro capacitivo, sem a correção do FP , para o caso de estudo do artigo *Review of Passive and Active Circuits for Power Factor Correction in Single Phase, Low Power AC-DC Converters* e os níveis de distorções harmônicas para esse circuito.



(a) Forma de Onda da Tensão de Entrada (1) e Corrente de Entrada (2) do Retificador Monofásico de Onda Completa Com Filtro.

(b) Gráfico da TDH para o Retificador de Onda Completa Com Filtro.

Figura 13: Retificador Monofásico de Onda Completa com Filtro.

Fonte: Autoria Própria

Nota-se da subfigura (a) da Figura 13 como o filtro capacitivo faz com que a forma de onda da corrente se torne uma série de pulsos, ocasionados durante a carga e descarga do capacitor. Com isto, os níveis de correntes harmônicas, as quais são correntes com frequência múltipla inteira da corrente de frequência fundamental, tornam-se elevados para as topologias de retificadores a diodo em geral, como pode-se observar na subfigura (b).

Para o caso de estudo do artigo, o FP_{real} para o retificador de onda completa foi de aproximadamente 0,6, representando um baixo índice de qualidade de energia em relação à normativa nº 414 da ANEEL.

As técnicas de CFP podem ser classificadas segundo o diagrama da Figura 14.

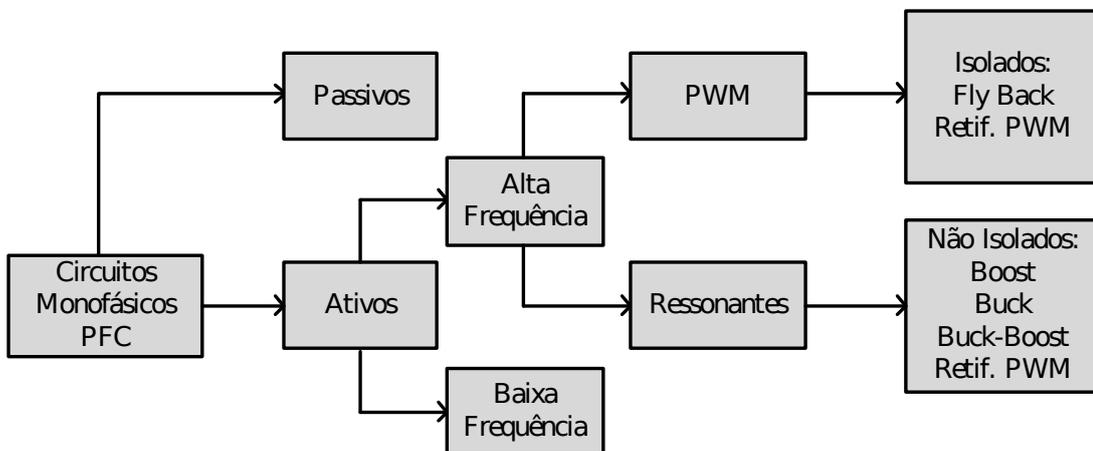


Figura 14: Classificação dos Circuitos CFP.

Fonte: Adaptado de (AZAZI et al., 2010)

Os métodos passivos são assim denominados pelo fato de utilizarem componentes de armazenamento de energia (indutores e capacitores) em conjunto com semicondutores não controlados para a correção do FP_{real} . Já os métodos ativos, além de conterem elementos de armazenamento de energia, utilizam de semicondutores controlados como MOSFETs e IGBTs para a correção ativa do FP_{real} . Abaixo são apresentadas algumas vantagens dos métodos ativos CFP em relação aos passivos (AZAZI et al., 2010).

- a) Maior redução do conteúdo harmônico da corrente de entrada em relação aos métodos passivos;
- b) Possibilidade da obtenção de um FP_{real} unitário;
- c) Redução da corrente RMS do capacitor de filtro da saída;
- d) Para potências mais elevadas, os métodos ativos possuem melhor custo benefício, menor tamanho e peso.

3 METODOLOGIA DO TRABALHO

Neste capítulo serão abordados os métodos utilizados para o desenvolvimento do trabalho em busca da obtenção de um elevado fator de potência real para o retificador monofásico dobrador de tensão.

3.1 RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO

A Figura 16 apresenta o circuito do retificador monofásico dobrador de tensão controlado. O indutor de entrada é representado pela indutância L e a resistência r , V_s a tensão de entrada do circuito e I_s a corrente de entrada. Os capacitores da saída do circuito são C_1 e C_2 , e a resistência de carga é dada por R .

Os elementos que permitem que haja a possibilidade de controlar esta topologia para obter-se a elevação do FP_{real} são os MOSFETs S_1 e S_2 , os quais recebem um sinal PWM gerado pelo sistema de controle. Entretanto, para que as chaves semicondutoras possam ser controladas é necessário que a tensão de saída seja, no mínimo, duas vezes o valor de pico da tensão de entrada, pois se essa condição não for satisfeita os diodos intrínsecos dos MOSFETs conduzem a corrente e carregam os capacitores, funcionando como um retificador dobrador de tensão a diodo (RODRÍGUEZ et al., 2005).

Além disso, na Figura 16 são apresentadas as principais formas de onda, da tensão de entrada, corrente de entrada e tensão de saída, obtidas pela simulação realizada no *software* PSIM v9.0, a qual permitiu o embasamento necessário para a implementação do protótipo e para a obtenção do resultados.

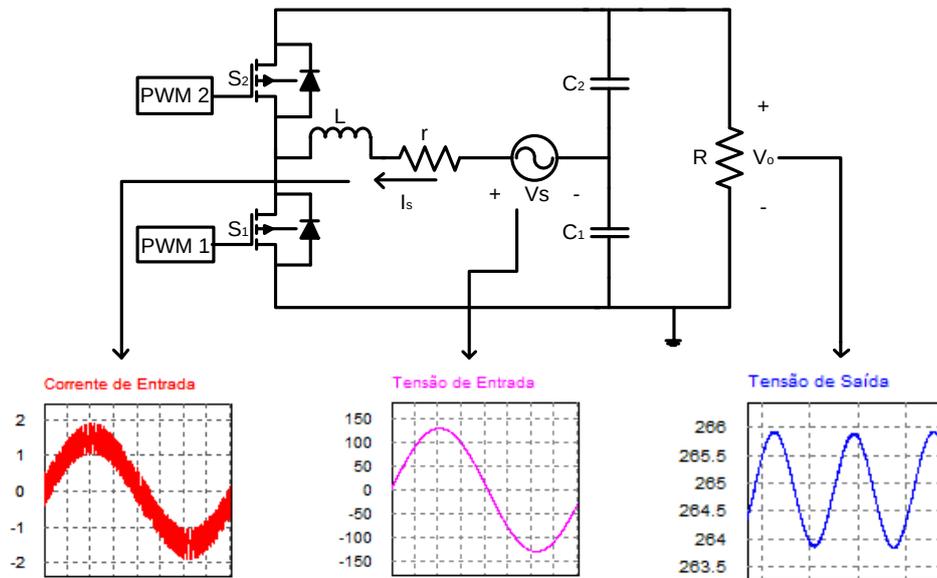


Figura 16: Estrutura do Retificador Monofásico Dobrador de Tensão Controlado.

Fonte: Autoria Própria

3.2 ETAPAS DE FUNCIONAMENTO DO RETIFICADOR DOBRADOR DE TENSÃO CONTROLADO

Para o retificador monofásico dobrador de tensão controlado, os MOSFETs S_1 e S_2 atuam de maneira complementar, ou seja, caso o sinal de controle aplicado ao *gate* de S_1 é de nível alto, o sinal enviado pelo *driver* à S_2 é de nível baixo. Sempre que uma das chaves semicondutoras está em condução a outra está em corte, para que não haja a ocorrência de um curto circuito na fonte de alimentação. Com isso, a seguir são descritas as etapas de funcionamento do retificador dobrador de tensão.

a) ETAPA 1:

Nesta etapa a chave S_1 está ativada, enquanto S_2 está desativada, fazendo com que o indutor seja magnetizado, tendo-se a carga desse componente, além disso tem-se a carga do capacitor C_1 com a tensão de entrada. O circuito dessa etapa é apresentado na Figura 17

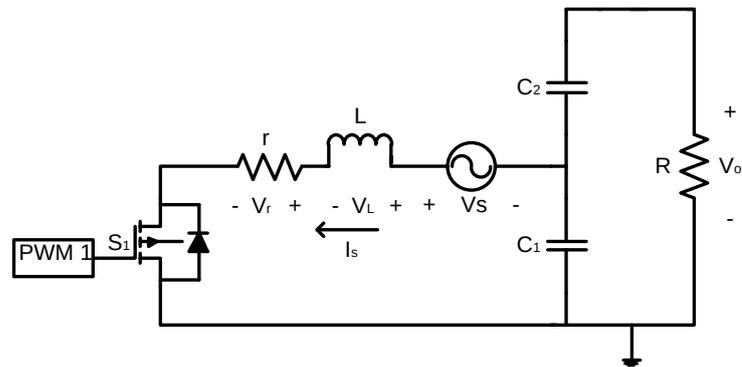


Figura 17: Etapa 1 do Retificador Monofásico Dobrador de Tensão Controlado.

Fonte: Autoria Própria

Por meio das ferramentas de análise de circuitos elétricos, obteve-se as equações diferenciais do circuito do retificador.

$$\frac{dI_s}{dt} = \frac{V_s}{L} - \frac{rI_s}{L} + \frac{V_{C1}}{L} \quad (21)$$

$$\frac{dV_{C1}}{dt} = \frac{I_s}{C_1} - \frac{V_{C1}}{RC_1} - \frac{V_{C2}}{RC_1} \quad (22)$$

$$\frac{dV_{C2}}{dt} = -\frac{V_{C1}}{RC_2} - \frac{V_{C2}}{RC_2} \quad (23)$$

b) ETAPA 2:

Nesta etapa a chave S_2 entra em condução fazendo com que o indutor seja desmagnetizado, fazendo com que esse descarregado, e concomitantemente o capacitor C_2 seja carregado com a tensão da entrada. O circuito desta etapa está apresentado na Figura 18.

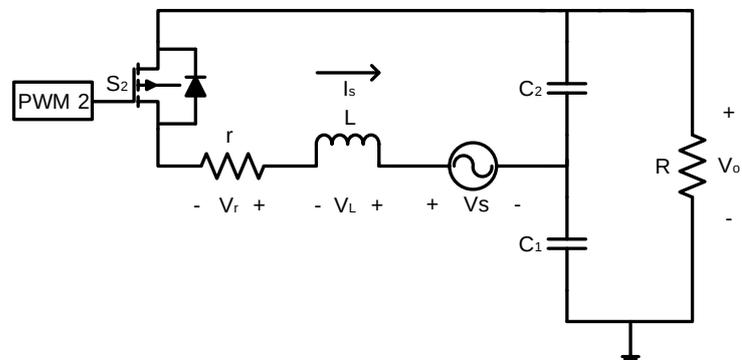


Figura 18: Etapa 2 do Retificador Monofásico Dobrador de Tensão Controlado.

Fonte: Autoria Própria

Deste modo, ao final do período tem-se, teoricamente, na tensão de saída um pico duas

vezes maior do que o pico de tensão de entrada, e, com o controle das chaves operando corretamente, um FP_{real} tendendo a unidade.

Por meio das ferramentas de análise de circuitos elétricos, obteve-se as equações diferenciais do circuito do retificador. Sendo I_s a corrente no indutor (corrente de entrada), V_{C_1} e V_{C_2} , respectivamente, a tensão do capacitor C_1 e a tensão do capacitor C_2 . As equações para a Etapa 2 são expostas a seguir:

$$\frac{dI_s}{dt} = \frac{V_s}{L} - \frac{rI_s}{L} - \frac{V_{C_2}}{L} \quad (25)$$

$$\frac{dV_{C_1}}{dt} = -\frac{V_{C_1}}{RC_1} - \frac{V_{C_2}}{RC_1} \quad (26)$$

$$\frac{dV_{C_2}}{dt} = \frac{I_s}{C_2} - \frac{V_{C_1}}{RC_2} - \frac{V_{C_2}}{RC_2} \quad (27)$$

3.3 MODELAGEM PARA PEQUENOS SINAIS

Para o caso deste trabalho, a atuação das chaves é complementar, sendo que em um período de chaveamento uma atua conforme a Razão Cíclica D , já a outra conforme a Razão Cíclica Complementar $D'=(1-D)$. Logo, para a Etapa 1, na qual o MOSFET S_1 está em condução, multiplicou-se as equações por D ,

$$D \frac{dI_s}{dt} = D \frac{V_s}{L} - D \frac{rI_s}{L} + D \frac{V_{C_1}}{L} \quad (29)$$

$$D \frac{dV_{C_1}}{dt} = D \frac{I_s}{C_1} - D \frac{V_{C_1}}{RC_1} - D \frac{V_{C_2}}{RC_1} \quad (30)$$

$$D \frac{dV_{C_2}}{dt} = -D \frac{V_{C_1}}{RC_2} - D \frac{V_{C_2}}{RC_2} \quad (31)$$

Já para a Etapa 2, na qual o MOSFET S_2 conduz, multiplicou-se as equações por D' ,

$$D' \frac{dI_s}{dt} = D' \frac{V_s}{L} - D' \frac{rI_s}{L} - D' \frac{V_{C_2}}{L} \quad (33)$$

$$D' \frac{dV_{C_1}}{dt} = -D' \frac{V_{C_1}}{RC_1} - D' \frac{V_{C_2}}{RC_1} \quad (34)$$

$$D' \frac{dV_{C_2}}{dt} = D' \frac{I_s}{C_2} - D' \frac{V_{C_1}}{RC_2} - D' \frac{V_{C_2}}{RC_2} \quad (35)$$

Realizando a adição das equações da Etapa 1 multiplicadas por D com as equações da Etapa 2 multiplicadas por D' , obtém-se as equações resultantes para o retificador monofásico dobrador de tensão controlado,

$$\frac{dI_s}{dt} = D \frac{V_s}{L} - \frac{rI_s}{L} + (D-1) \frac{V_{C_2}}{L} + D \frac{V_{C_1}}{L} \quad (37)$$

$$\frac{dV_{C_1}}{dt} = (1-D) \frac{I_s}{C} - \frac{V_{C_1}}{RC} - \frac{V_{C_2}}{RC} \quad (38)$$

$$\frac{dV_{C_2}}{dt} = -D \frac{V_{C_1}}{RC} - D \frac{V_{C_2}}{RC} \quad (39)$$

Considerando-se uma perturbação da razão cíclica $\hat{d}(t)$, tem-se que D , para a modelagem para pequenos sinais, é dada por $d(t)$, como pode-se observar em (41).

$$d(t) = D + \hat{d}(t) \quad (41)$$

Sendo que,

$$|\hat{d}(t)| \ll |D| \quad (42)$$

Para o caso de considerar-se uma perturbação na corrente de entrada $\hat{i}_s(t)$, a corrente de entrada para a modelagem para pequenos sinais é substituída por (44).

$$\langle i_s(t) \rangle = I_s + \hat{i}_s(t) \quad (44)$$

Sendo que,

$$|\hat{i}_s(t)| \ll |I_s| \quad (45)$$

Com isto, a equação (27) considerando perturbações na corrente de entrada e na razão cíclica é substituída por (47).

$$\frac{d(I_s + \hat{i}_s(t))}{dt} = \left(D + \hat{d}(t) \right) \frac{V_s}{L} - \left(I_s + \hat{i}_s(t) \right) \frac{r}{L} + \left(D + \hat{d}(t) - 1 \right) \frac{V_{C_2}}{L} + \left(D + \hat{d}(t) - 1 \right) \frac{V_{C_1}}{L} \quad (47)$$

Desprezando-se as variações na tensão de entrada, a resistência no indutor, bem como as componentes CC, e considerando que a tensão nos capacitores é constante, obtém-se:

$$\frac{d\langle \hat{i}_s(t) \rangle}{dt} = \frac{1}{L} \left[(V_{C_1} + V_{C_2}) \hat{d}(t) \right] \quad (48)$$

Sendo a soma das tensões dos capacitores igual à tensão de saída V_o , tem-se que:

$$\frac{d\langle \hat{i}_s(t) \rangle}{dt} = \frac{1}{L} \left[V_o \hat{d}(t) \right] \quad (49)$$

Aplicando-se a Transformada de Laplace para a equação (49), tem-se:

$$s\hat{I}_s(s) = \frac{V_o \hat{D}(s)}{L} \quad (50)$$

Sendo $\hat{I}_s(s)$ a perturbação da corrente de entrada no domínio da frequência e $\hat{D}(s)$ a perturbação da razão cíclica no domínio da frequência. Logo, a função de transferência do retificador monofásico dobrador de tensão para pequenos sinais é dada por (51). Nota-se desta expressão que o controle da corrente de entrada é realizado por meio de perturbações na razão cíclica.

$$\frac{\hat{I}_s(s)}{\hat{D}(s)} = \frac{V_o}{sL} \quad (51)$$

Essa modelagem permite com que se tenha o controle da corrente de entrada através da razão cíclica, além disso, esse modelo linear é considerado para os resultados a serem obtidos da simulação do retificador dobrador de tensão controlado que despreza a resistência do indutor, das chaves e dos capacitores.

A partir da modelagem realizada é possível determinar o modelo médio do retificador dobrador de tensão, apresentado na Figura 19. Sendo que o a chave semicondutora S_1 foi substituída por uma fonte de tensão contínua, a qual possui o valor de $V_o(1 - D)$, que representa o valor médio da tensão de saída após um período de chaveamento. Já a chave semicondutora S_2 foi substituída por uma fonte de corrente com o valor de $I_s(1 - D)$. Segundo (SRINIVASAN; ORUGANTI, 1998) ambas as chaves não podem ser expressas como fontes de tensão, já que não seria possível prever o valor médio da corrente em cada uma das chaves. Da mesma forma, ambas as chaves não podem ser substituídas por fontes de corrente.

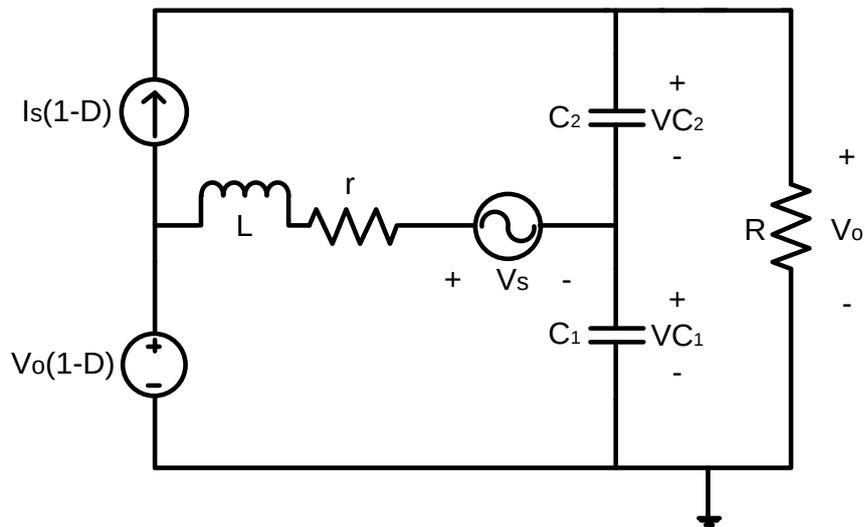


Figura 19: Modelo Médio do Retificador Dobrador de Tensão Controlado.

Fonte: (SRINIVASAN; ORUGANTI, 1998)

Na Figura 20 é apresentado o diagrama de bode da função de transferência do conversor, para $V_o = 255$ V e $L = 3$ mH.

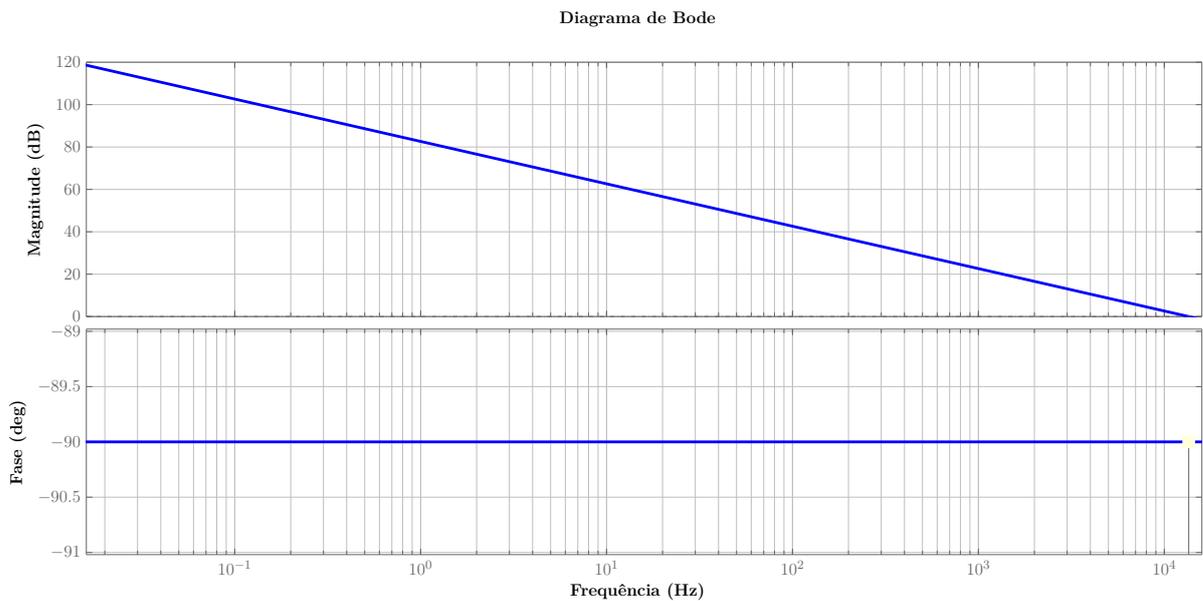


Figura 20: Diagrama de Bode da Função de Transferência do Retificador Dobrador de Tensão.

Fonte: Autoria Própria

3.4 EQUACIONAMENTO DA RAZÃO CÍCLICA

A razão cíclica D é dada como a razão entre o tempo de condução de uma chave controlada t_{m1} e o período, o qual é dado como a soma do tempo de condução com o tempo em que a chave permanece em corte t_{m2} , como pode ser visto Figura (21).

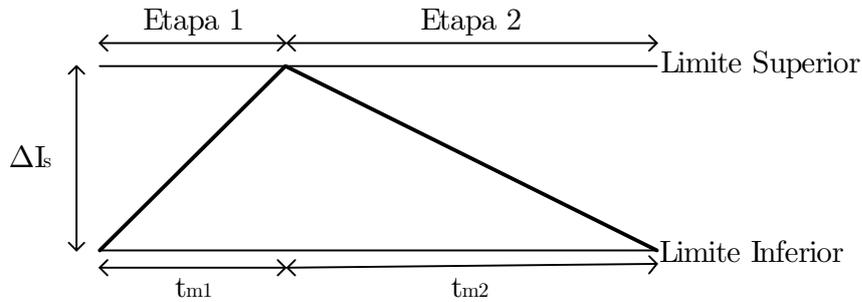


Figura 21: Representação do Período de Chaveamento.

Fonte: Adaptado de (SRINIVASAN; ORUGANTI, 1998)

Sendo que M é uma constante dada por (52) e α é determinada por (53) (SRINIVASAN; ORUGANTI, 1998).

$$M = \frac{V_o}{V_s} \quad (52)$$

$$\alpha \geq \frac{1}{M} \quad (53)$$

Com isso, de acordo com (SRINIVASAN; ORUGANTI, 1998) D é dado pela equação (54)

$$D = \frac{t_{m1}}{t_{m1} + t_{m2}} = \left((1 - \alpha) - \frac{\text{sen}(2\pi ft)}{M} \right) \quad (54)$$

3.5 DETERMINAÇÃO DA INDUTÂNCIA DE ENTRADA

A indutância de entrada possibilita a filtragem de uma parte das harmônicas, de corrente, na fonte. Além disso, através da corrente do indutor é possível o controle da corrente de entrada, com isso é propiciada a correção do FP .

Segundo (LARICO, 2007), devido ao fato da frequência de comutação ser relevante-mente maior que a da rede, bem como considerando que o conversor opera de maneira estável, tem-se que a ondulação na corrente do indutor Δi_L é dada por (55), sendo $V_s(\omega t)$ a tensão instantânea de entrada, f_s a frequência de chaveamento e L a indutância de entrada.

$$\Delta i_L = \frac{V_o - V_s(\omega t)}{L f_s} D'(\omega t) \quad (55)$$

Considerando que a tensão de entrada instantânea é uma semi-senóide periódica, tem-se:

$$\Delta i_L = \frac{V_o - \sqrt{2}V_s \text{sen}(\omega t)}{Lf_s V_o} \sqrt{2}V_s \text{sen}(\omega t) \quad (56)$$

Derivando a equação (56) e igualando a zero pode-se determinar para qual ângulo a ondulação é máxima.

$$\frac{d\Delta i_L}{dt} = \frac{\sqrt{2}V_s \text{sen}(\omega t)}{Lf_s} \left(\cos(\omega t) - 2 \frac{\sqrt{2}V_s}{V_o} \text{sen}(\omega t) \cos(\omega t) \right) = 0 \quad (57)$$

Determinando-se as soluções da equação (57), obtém-se:

$$\begin{aligned} \omega t &= 90^\circ \\ \omega t &= \arcsen \left(\frac{V_o}{2\sqrt{2}V_s} \right) \end{aligned}$$

Conforme (LARICO, 2007), a máxima ondulação da corrente no indutor $\Delta i_{L_{m\acute{a}x}}$ é dada por $\omega t = \arcsen \left(\frac{V_o}{2\sqrt{2}V_s} \right)$. Aplicando este ângulo em (56), tem-se,

$$\Delta i_{L_{m\acute{a}x}} = \frac{V_o}{4Lf_s} \quad (58)$$

Com isso, isolando a indutância na expressão (58) obtém-se que a indutância de entrada L pode ser calculada por,

$$L = \frac{V_o}{4\Delta i_{L_{m\acute{a}x}} f_s} \quad (59)$$

3.6 DETERMINAÇÃO DO FILTRO CAPACITIVO DA SÁIDA

Para o equacionamento da capacitância do filtro de saída pode-se utilizar do princípio da conservação da energia e balanço de potência. O princípio de conservação da energia determina que a potência ofertada pela fonte, em teoria, deve ser igual a consumida pela carga em um determinado período, garantindo a conservação da energia e o balanço de potência. A potência instantânea de entrada $P_i(t)$ é dada por (60), sendo $I_s(t)$ a corrente instantânea de entrada e $V_s(t)$ (LARICO, 2007) a tensão instantânea eficaz de entrada.

$$P_i(t) = V_s(t)I_s(t) \quad (60)$$

Sendo $V_s(t)$ e $I_s(t)$ dadas, respectivamente, por (61) e (62), e substituindo-se tais equações em (60), obtém-se (63).

$$V_s(t) = V_s \text{sen}(\omega t) \quad (61)$$

$$I_s(t) = I_s \text{sen}(\omega t) \quad (62)$$

$$P_i(t) = V_s \text{sen}(\omega t) I_s \text{sen}(\omega t) \quad (63)$$

Desenvolvendo a expressão (63), obtém-se:

$$P_i(t) = V_s I_s \text{sen}^2(\omega t) \quad (64)$$

Expandindo (64), tem-se:

$$P_i(t) = \frac{V_s I_s}{2} - \frac{V_s I_s}{2} \cos(2\omega t) \quad (65)$$

Considerando que o retificador esteja operando em regime permanente e que a tensão contínua de saída é constante, pode-se concluir que a parcela de potência contínua da equação (65) é associada à carga resistiva. Já a parcela de potência alternada, pode-se notar que esta apresenta o dobro da frequência da rede, logo, por meio da conservação da energia, esta parcela pode ser relacionada com a corrente alternada que circula pelo capacitor (LARICO, 2007).

A potência de saída, entregue a carga, P_o é dada por (66).

$$P_o = \frac{V_s I_s}{2} = \frac{V_o^2}{R_o} \quad (66)$$

Considerando-se que a parcela alternada da potência de entrada é entregue ao capacitor, tem-se que a potência no capacitor $P_C(t)$ é dada por (67), sendo $I_C(t)$ a corrente circulante no capacitor de filtro de saída (LARICO, 2007).

$$P_C(t) = V_o i_C(t) = -\frac{V_s I_s}{2} \cos(2\omega t) \quad (67)$$

Substituindo-se a equação (66) em (67), obtém-se:

$$i_C(t) = \frac{P_o}{V_o} \cos(2\omega t) \quad (68)$$

Deste modo, a tensão no capacitor $V_C(t)$ é dada por (69).

$$V_C(t) = -\frac{P_o}{2\omega CV_o} \text{sen}(2\omega t) \quad (69)$$

Logo, o *ripple* na saída é dada por (70).

$$\Delta V_o = \frac{P_o}{2\pi f CV_o} \quad (70)$$

A partir de (70), o valor dos capacitores de saída para o retificador monofásico dobrador de tensão, é dado pela expressão (71).

$$C = \frac{P_o}{2\pi V_o f \Delta V_o} \quad (71)$$

3.7 CONTROLE DA CORRENTE DE ENTRADA

Nas Figuras 22, 23 e 24 são apresentadas algumas técnicas de controle que podem ser utilizadas para corrigir o *FP* do retificador monofásico dobrador de tensão. Sendo os blocos V_{comp} e I_{comp} o compensador de fase da tensão de saída e o compensador de fase da corrente de saída, respectivamente.

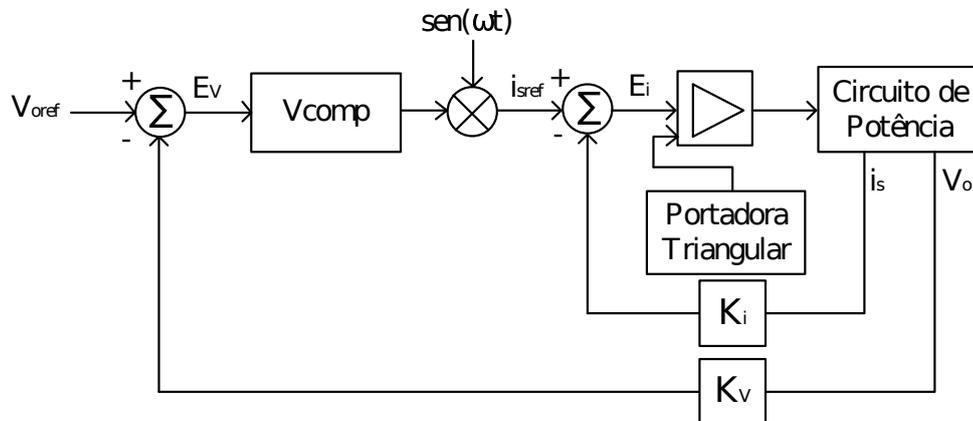


Figura 22: Controlador com PWM de Frequência Fixa e sem Compensador de Corrente.

Fonte: Adaptado de (PADILHA, 2003)

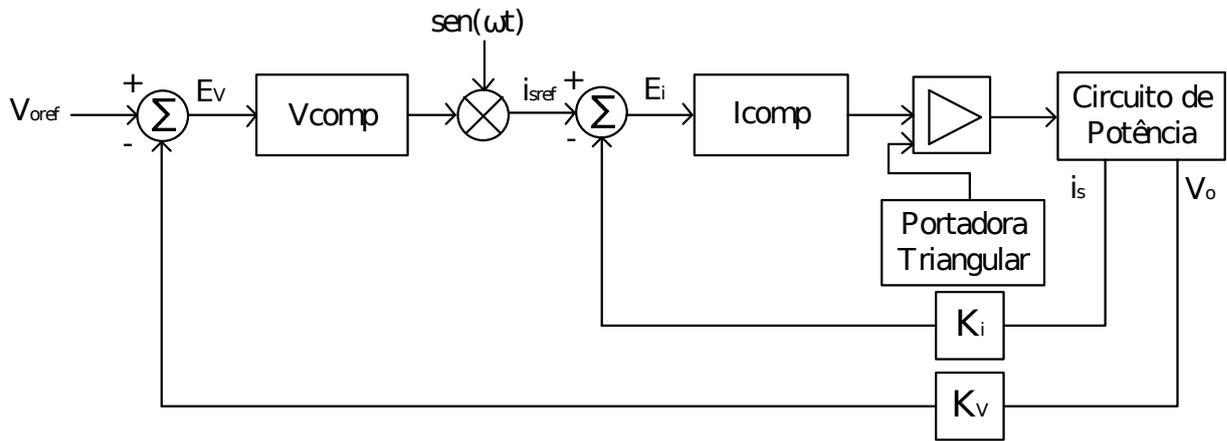


Figura 23: Controlador com Compensador de Tensão e Corrente com PWM de Frequência Fixa.

Fonte: Adaptado de (PADILHA, 2003)

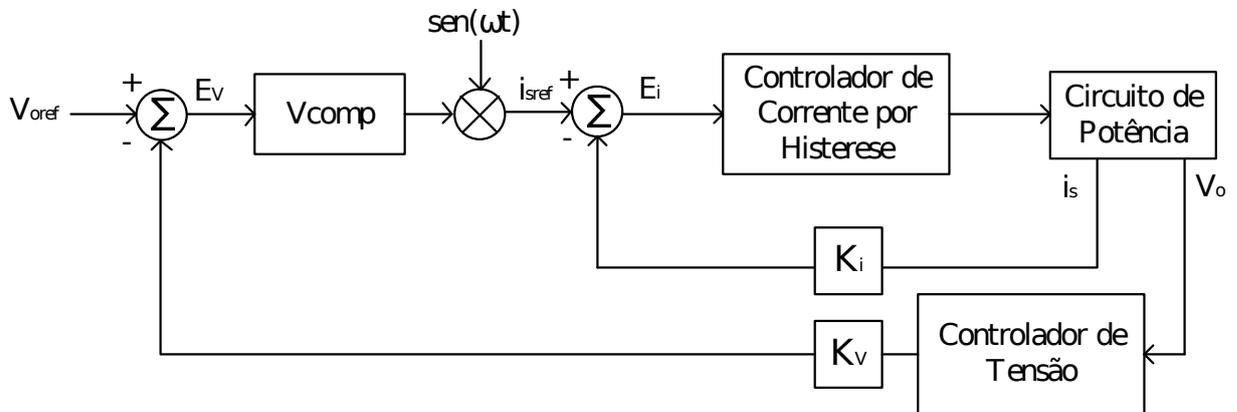


Figura 24: Controlador de Corrente com Compensação por Histerese

Fonte: Adaptado de (PADILHA, 2003)

A técnica de controle adotada foi o controle de corrente por histerese. Essa técnica faz uso da determinação de limites, superior e inferior, para os quais um sinal deve oscilar dentro desses limites, a banda de histerese, para que o objetivo do controle seja atingido. Pode-se verificar esta técnica por meio da Figura 25, a qual foi extraída da simulação realizada.

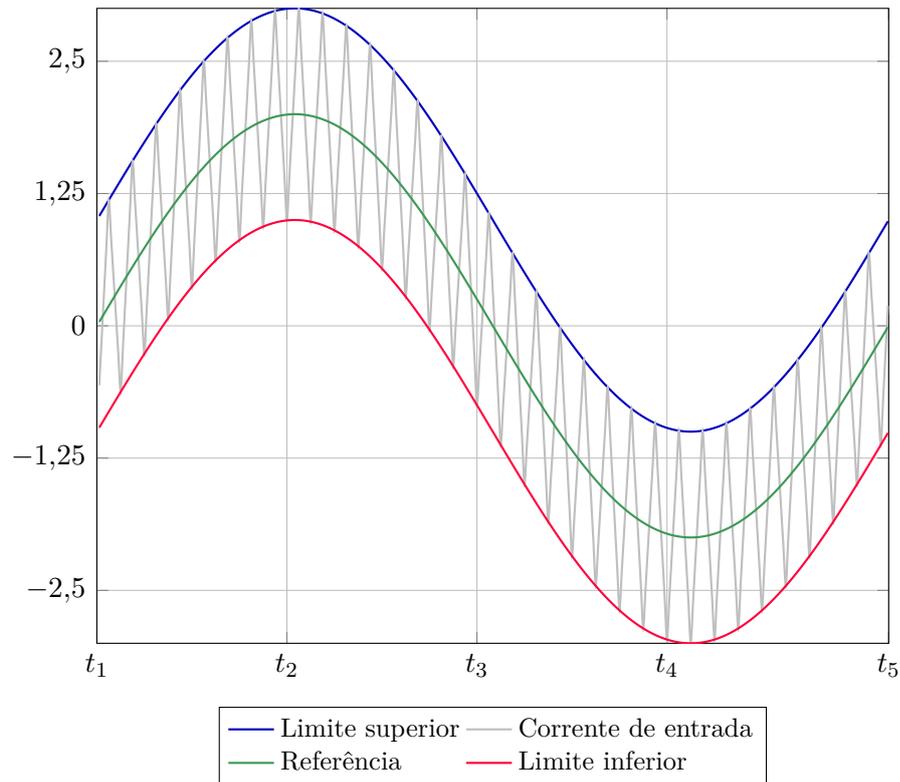


Figura 25: Controle da Corrente de Entrada por Histerese Extraído da Simulação.

Fonte: Autoria Própria

O diagrama de blocos do controle completo para o retificador dobrador de tensão é apresentado na Figura 26. Sendo $V_{o\,ref}$ o sinal de referência da tensão de saída e $I_{s\,ref}$ o sinal de referência da corrente de entrada (RODRÍGUEZ et al., 2005). Entretanto, para este trabalho a malha de controle da tensão não será implementado, e o sinal do controlador da tensão de saída será substituído por um sinal contínuo V_{cc} , o qual representa o sinal do controlador da tensão de saída que irá amplificar $I_{s\,ref}$ para obter a tensão de saída adequada. Logo, tem-se foco apenas na malha de controle da corrente de entrada, apresentada na Figura 27.

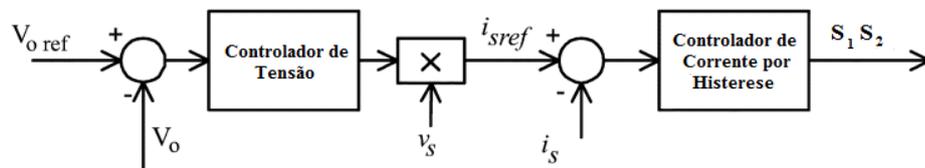


Figura 26: Diagrama de Blocos do Controle Completo para o Retificador Monofásico Dobrador de Tensão Controlado.

Fonte: Extraído de (RODRÍGUEZ et al., 2005)

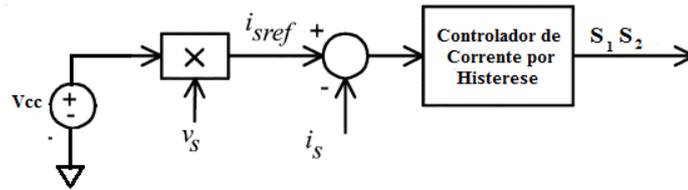


Figura 27: Diagrama de Blocos do Controle da Corrente de Entrada do Retificador Monofásico Dobrador de Tensão.

Fonte: Extraído de (RODRÍGUEZ et al., 2005)

No caso do uso desta técnica de controle para o retificador dobrador de tensão, utiliza-se como sinal de referência de corrente um sinal condicionado da tensão de entrada do circuito obtido por um sensor de tensão. Isso é realizado com o intuito de se obter uma corrente do indutor que esteja em fase com a tensão de entrada. O valor da corrente no indutor é obtido, instantaneamente, por meio de um sensor de corrente, como pode-se observar no Bloco 1 da Figura 28. Já o sinal de referência de tensão é obtido por meio de um sensor de tensão, como pode-se notar no Bloco 2 da Figura 28.

O erro entre o sinal da corrente de entrada e a referência de corrente é obtido por um subtrator (Bloco 3). Tal erro é comparado com um sinal contínuo positivo e com um negativo, por meio de comparadores (Bloco 4). Cada um destes comparadores gera um sinal *PWM*, os quais passam por um Flip-Flop Set-Reset, que envia os sinais de controle para os *drivers* de acionamento das chaves (Bloco 5).

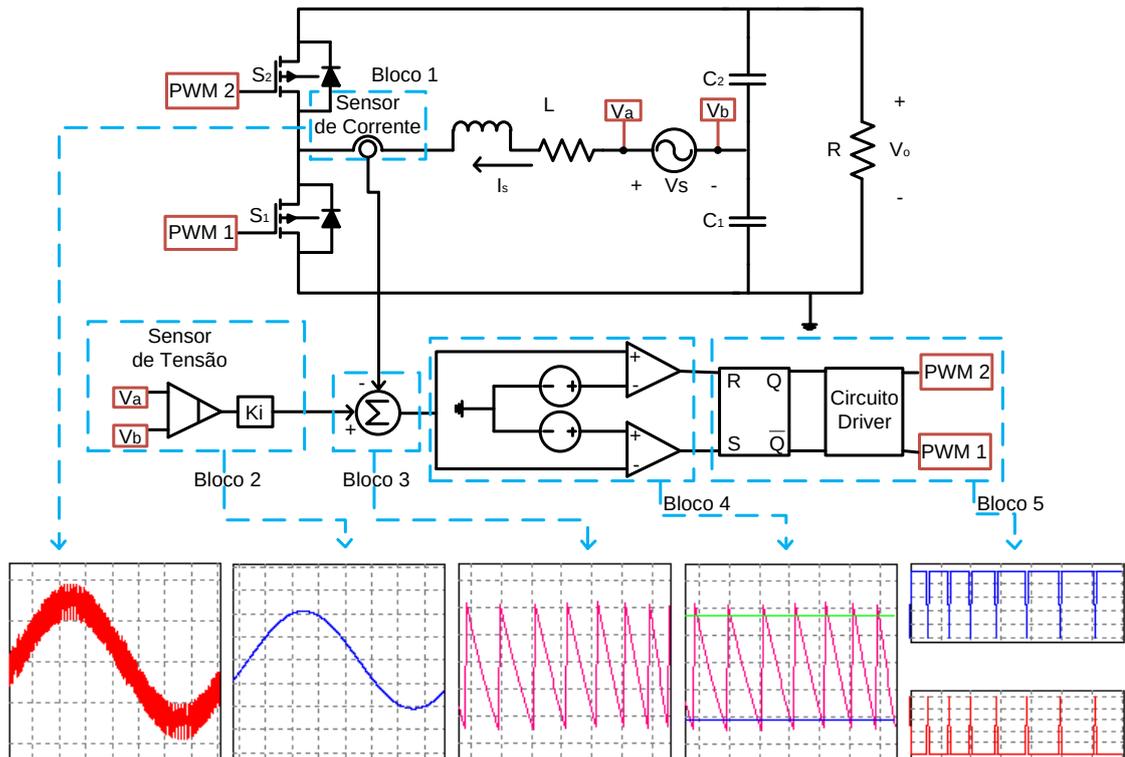


Figura 28: Blocos Constituintes do Controle da Corrente de Entrada por Histerese do Retificador Monofásico Dobrador de Tensão.

Fonte: Autoria Própria

3.8 AQUISIÇÃO DO SINAL DE REFERÊNCIA DE CORRENTE

O sinal de referência de corrente é de extrema importância para a operação correta do conversor, já que o sistema de controle irá acionar as chaves a partir do erro entre este sinal e a corrente no indutor. Na Figura 29 apresenta-se o circuito usado para a aquisição do sinal de referência, o qual é um amplificador de instrumentação, muito utilizado na medição das grandezas elétricas por proporcionar uma elevada impedância de entrada, baixo nível de *offset* e grande rejeição de sinais de modo comum.

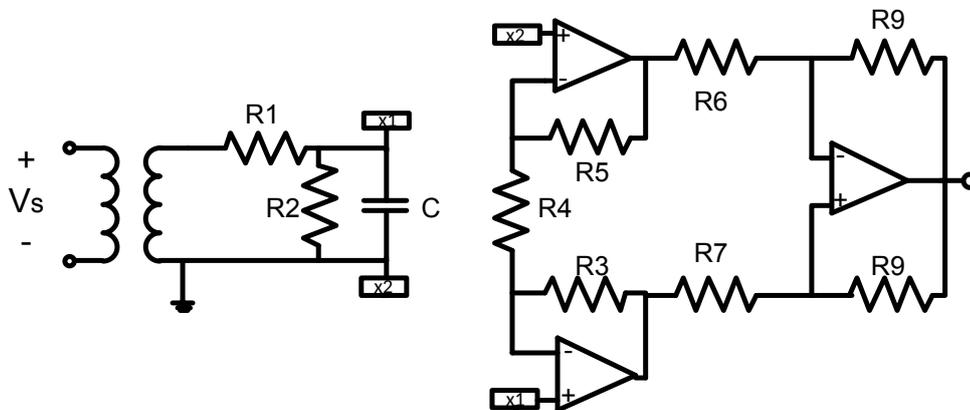


Figura 29: Circuito de Aquisição do Sinal de Referência de Corrente.

Fonte: Autoria Própria

Na entrada do circuito tem-se um transformador 127/15 V_{rms} , de modo que se obtenha os sinais de entrada para os amplificadores operacionais (TL074).

O ganho de um amplificador de instrumentação A_v é dado por (72).

$$A_v = 1 + \frac{R3 + R5}{R4} \quad (72)$$

No caso deste projeto $R1=2 \text{ M}\Omega$, $R2=67 \text{ k}\Omega$, $R3=27 \text{ k}\Omega$, $R4=54 \text{ k}\Omega$ e $R5=27 \text{ k}\Omega$ obtendo-se um ganho diferencial igual a 2.

3.9 AQUISIÇÃO DO SINAL DE CORRENTE DO INDUTOR

A aquisição do sinal de saída do sensor foi feita por meio de um sensor de corrente, o ACS712-30A. Este sensor de efeito Hall mensura a corrente do circuito, sendo esta amostrada e enviada para um pino de saída em valores de tensão numa escala de 66 mV/A. O circuito desse sensor de corrente é apresentado na Figura 30.

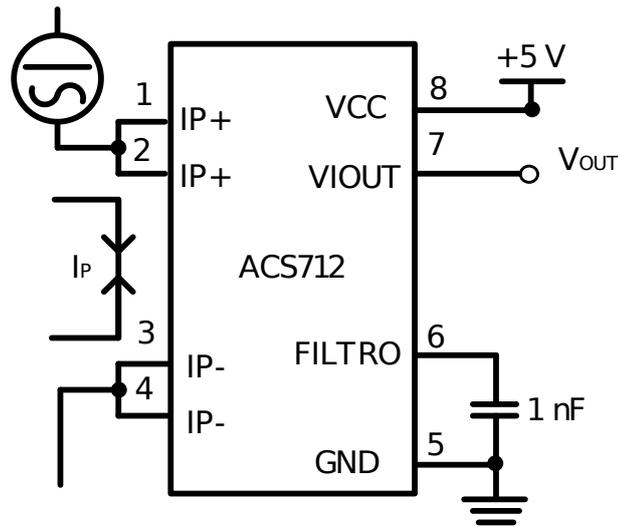


Figura 30: Circuito do Sensor de Corrente ACS712-30A.

Fonte: Autoria Própria

Devido ao fato de se ter um offset de 2,5V no sinal de saída V_{OUT} , por meio de um amplificador somador pôde-se retirar tal offset, como é apresentado na Figura 31, tal que $R1=R2=R5=R6=R7=4,7 \text{ k}\Omega$, $R3=2 \text{ k}\Omega$ e $R4=10 \text{ k}\Omega$.

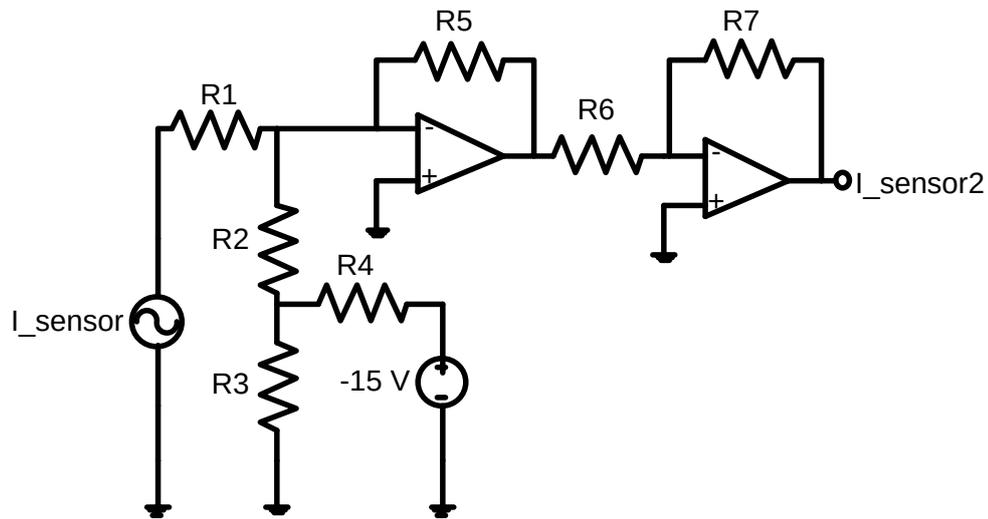


Figura 31: Circuito de Ajuste do Offset de 2,5 V do Sensor de Corrente.

Fonte: Autoria Própria

Após a retirada do offset, o sinal do sensor entra em um *buffer* para o aumento da impedância de entrada do circuito, após isso é amplificado por meio de um amplificador inversor, passando por outro *buffer* e finalmente passa por um amplificador inversor para a correção da fase, como pode-se observar na Figura 32. Sendo que tanto para o circuito da Figura 31 quanto da Figura 32 fez-se uso do amplificador operacional TL084.

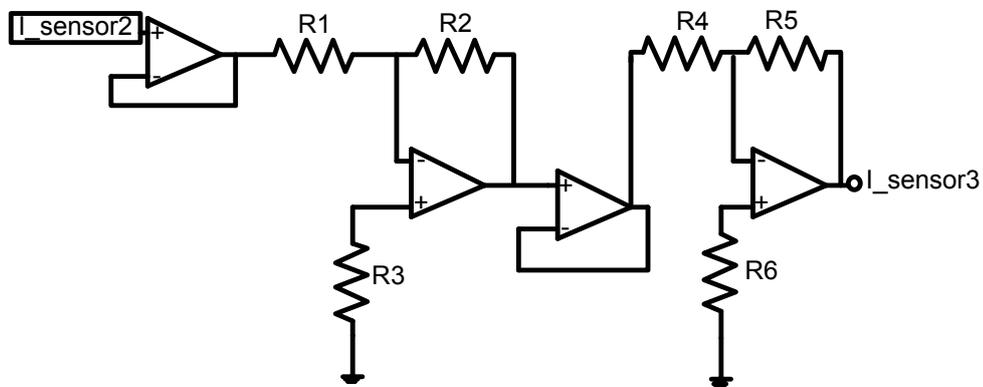


Figura 32: Circuito de Aquisição do Sinal da Corrente de Entrada Amostrada como Tensão pelo Sensor.

Fonte: Autoria Própria

O ganho de um amplificador inversor A_{inv} é dado por (73).

$$A_{inv} = -\frac{R2}{R1} \quad (73)$$

Para o caso deste trabalho $R1=1 \text{ k}\Omega$, $R2=2,5 \text{ k}\Omega$, resultando em um ganho $A_{inv}=2,5$. Já $R3=R6=4,8 \text{ k}\Omega$ e $R4=R5=4,7 \text{ k}\Omega$.

3.10 AQUISIÇÃO DO SINAL DE ERRO

A obtenção do erro entre a corrente de entrada e a corrente de referência foi realizada por meio de um subtrator. Esse circuito é apresentado em na Figura 33, sendo $R1=R2=R3=R4=100\text{ k}\Omega$. O uso desse valor de resistência pode ocasionar a geração de ruídos no sinal, entretanto não observou-se essa ocorrência na implementação.

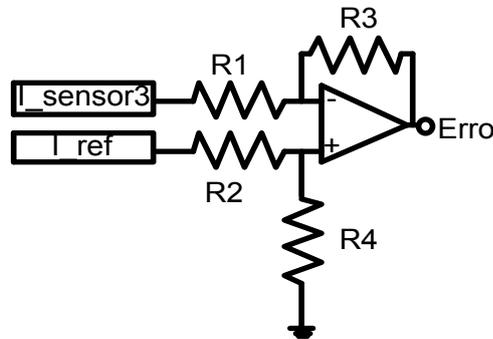


Figura 33: Circuito de Aquisição do Sinal de Erro.

Fonte: Autoria Própria

3.11 AMPLIFICAÇÃO DO SINAL DE ERRO

A amplificação do sinal de erro foi obtida por meio de um amplificador inversor, seguido de um amplificador inversor de ganho unitário usado apenas para a correção de fase do sinal. O esquema elétrico para este circuito de amplificação do sinal de erro é apresentado na Figura 34, sendo $R1=2\text{ k}\Omega$, $R2=30\text{ k}\Omega$ e $R3=R4=100\text{ k}\Omega$.

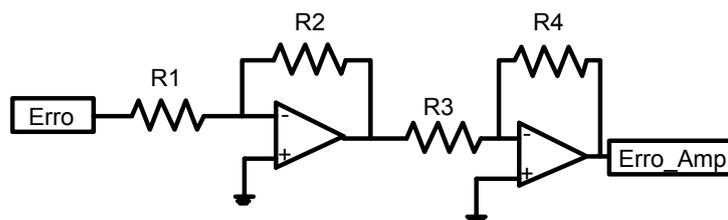


Figura 34: Circuito de Amplificação do Sinal de Erro.

Fonte: Autoria Própria

3.12 OBTENÇÃO DOS SINAIS DE ACIONAMENTO DAS CHAVES

Esta etapa é uma das mais importantes do controlador, pois nela serão obtidos os sinais *PWM* que serão enviados para o Flip-Flop Set-Reset, o qual irá enviar sinais de comando para o driver de acionamento das chaves semicondutoras.

A geração de sinais *PWM* foi obtida por meio de dois comparadores (TL084), nestes compara-se um sinal contínuo com o sinal de erro, sendo que em um deles compara-se o

erro com o limite superior da banda de histerese, já no outro o erro é comparado com o limite inferior da faixa de histerese. A configuração destes comparadores é apresentada na Figura 35, sendo $R1=R3=10\text{ k}\Omega$ e $R2$ é um potenciômetro de $10\text{ k}\Omega$. O valor de resistência do potenciômetro foi ajustado para $1\text{ k}\Omega$ obtendo-se os limites superior e inferior da banda de histerese de $+1\text{ V}$ e -1 V , respectivamente.

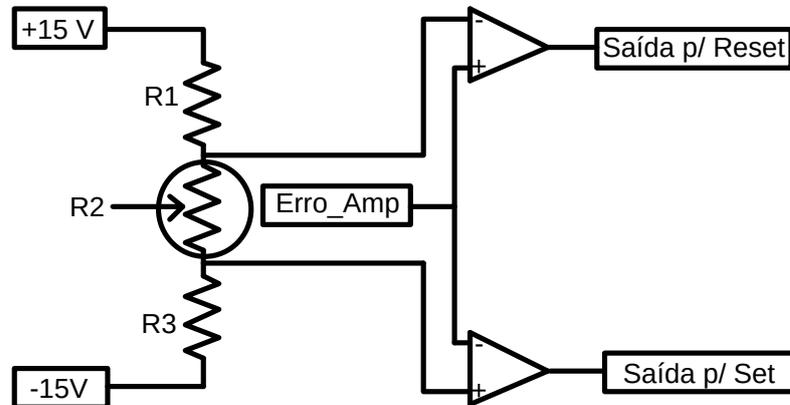


Figura 35: Circuito de Comparação do Erro com a Banda de Histerese.

Fonte: Autoria Própria

3.13 FLIP-FLOP SET-RESET

Utilizou-se de um flip-flop Set-Reset para memorizar os estados das chaves enquanto o sinal de erro não tenha atingido algum dos limites da faixa de histerese. A tabela verdade deste flip-flop é apresentada na Tabela 11, sendo A a entrada de Set e B a entrada de Reset, X a saída do Flip-Flop, \bar{X} a saída conjugada de X , ou seja, quando $X=1$ $\bar{X}=0$, e X_0 representa que as saídas permanecem com os valores anteriores. No caso desse trabalho, foi usado do CD4001 para a construção do circuito flip-flop.

Tabela 11: Tabela Verdade do Flip-Flop Set-Reset.

A	B	X	\bar{X}
0	0	X_0	X_0
0	1	0	1
1	0	1	0
1	1	Inválido	Inválido

Fonte: Autoria Própria

3.14 CIRCUITO DE TEMPO MORTO

Após o circuito flip-flop foi necessário ser inserido um tempo morto entre os PWMs completares. Esse circuito é de extrema importância para que no momento em que uma

chave está em condução a outra não receba um comando para ser acionada, pois caso isso ocorra tem-se um curto-circuito na fonte de alimentação, o que provocaria danos ao circuito de potência.

Desse modo, foi implementado um circuito de tempo morto analógico, o qual é inserido entre a saída do flip-flop e a entrada do *driver* de acionamento. Esse circuito é apresentado na Figura 36, sendo $V_{cc}=15\text{ V}$, $R1=2,2\text{ k}\Omega$, $R2=10\text{ k}\Omega$, $R3=1\text{ k}\Omega$ e $C=1\text{ nF}$, o que proporcionou um tempo morto entre os PWMs de $2,5\text{ }\mu\text{s}$. A tensão contínua de 15 V foi obtida por meio de um circuito de regulação de tensão que foi implementado.

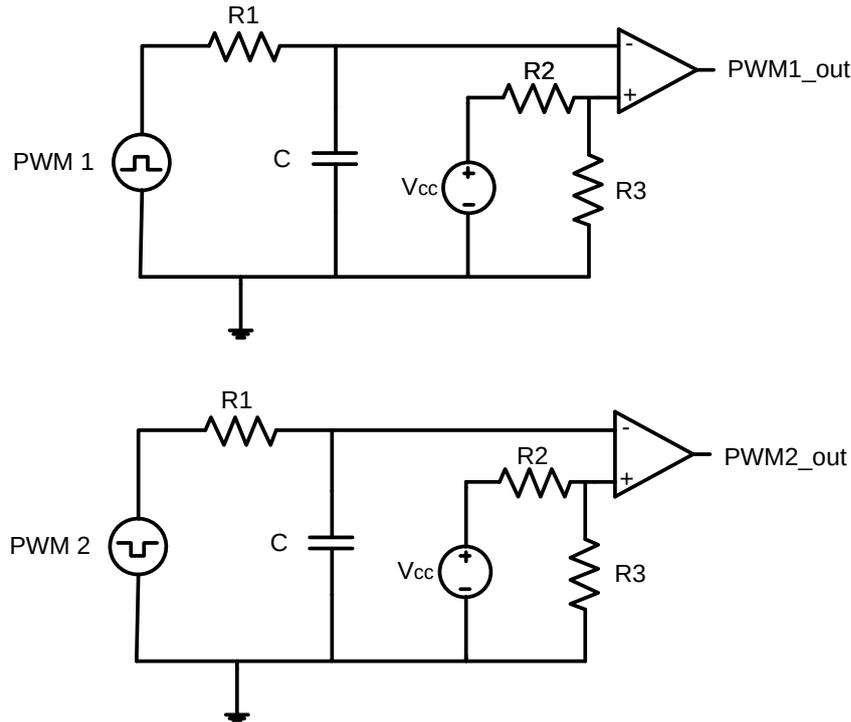


Figura 36: Circuito de Tempo Morto Analógico Implementado.

Fonte: Autoria Própria

3.15 ACIONAMENTO DAS CHAVES CONTROLADAS

Devido ao fato do circuito do retificador monofásico dobrador de tensão ser do tipo *half-bridge* a chave S_2 não possui o terminal de *source* conectado ao referencial de terra, caracterizando um *gate* flutuante, diferentemente de S_1 . Um dos métodos utilizados para realizar o acionamento de transistores de potência com essa característica é a técnica de *charge pump* (PADILHA, 2004; BANDINA; RIBEIRO, 2013).

Essa técnica consiste em realizar-se a carga do capacitor C_3 (Figura 37), que possui um de seus terminais ligado ao *source* do MOSFET superior, e, quando necessário acionar a chave, a energia contida no capacitor é descarregada no terminal de *gate* possibilitando, então, que o MOSFET entre em condução. Quando o dispositivo entra em corte o capacitor é carregado novamente, estando apto para realizar uma nova descarga conforme a

Tabela 12: Parâmetros para Cálculo da Indutância de Entrada do Retificador Controlado.

Parâmetro	Valor
Tensão de Saída	255 V
Variação Máxima da Corrente de Entrada	0,85 A
Frequência de Chaveamento	25 kHz

Fonte: Autoria Própria

Aplicando os parâmetros da Tabela 12 na equação (59), obtém-se,

$$L = \frac{V_o}{4\Delta i_{L_{máx}} f_s} = \frac{255}{4.0,85.25000} = 3mH \quad (74)$$

Devido ao fato de se ter disponível para esse trabalho como maior núcleo magnético o EE 30/15/14, foi necessário a construção de 2 indutores de 1,5 mH, os quais foram usados em série para resultar numa indutância de 3 mH, como foi previsto no projeto.

Na Figura 38 são apresentados os parâmetros utilizados numa rotina para o projeto e construção dos indutores.

Parâmetros de Projeto (dados de entrada)		
Indutância	$L_o := 1.5 \cdot 10^{-3}$	μH
Freq. Chaveamento	$f_s := 12 \cdot 10^3$	Hz
Fator de utilização da janela	$K_w := 0.8$	
Máxima densidade de corrente	$J_{max} := 450$	$\frac{A}{cm^2}$
Máxima densidade de fluxo	$B_{max} := 0.35$	T
Permeabilidade do ar	$\mu_0 := 4 \cdot \pi \cdot 10^{-7}$	
Permeabilidade relativa	$\mu_r := 1$	
Corrente RMS do indutor	$I_{rms} := 1.56$	A
Corrente de pico do indutor	$I_{max} := 3$	A
Passo 1: cálculo da área do núcleo (AeAw)		
Área do núcleo	$AeAw := \frac{L_o \cdot I_{max} \cdot I_{rms}}{B_{max} \cdot J_{max} \cdot K_w} \cdot 10^4$	
	$AeAw = 0.55714$	cm^2

Figura 38: Segmento da Rotina Desenvolvida para Projeto e Construção dos Indutores.

Fonte: Autoria Própria

Na Figura 39 são apresentados os indutores construídos para o retificador controlado.

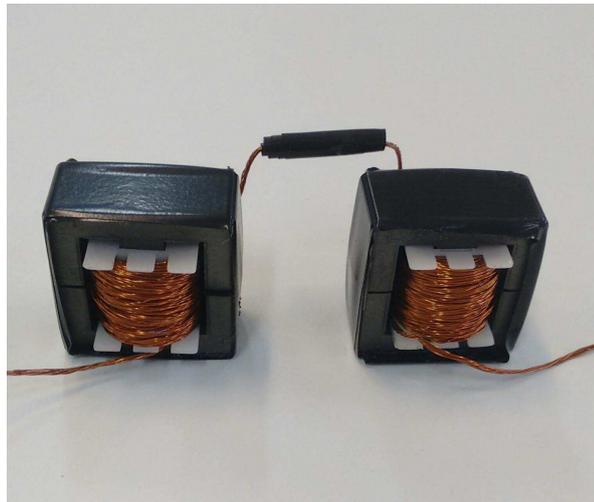


Figura 39: Indutores Construídos para o Retificador Monofásico Dobrador de Tensão Controlado.

Fonte: Aatoria Própria

3.17 CÁLCULO DOS CAPACITORES DE SAÍDA

A partir da equação (71) foi possível determinar a capacitância dos filtros de saída, C_1 e C_2 , para os parâmetros da Tabela 13.

Tabela 13: Parâmetros para Cálculo da Capacitância de Saída do Retificador Controlado.

Parâmetro	Valor
Potência de Saída	74,45 W
Ondulação da Tensão de Saída	5 V
Tensão de Saída	255 V
Frequência da Tensão de Entrada	60 Hz

Fonte: Aatoria Própria

Aplicando os valores dos parâmetros na expressão, obtém-se,

$$C = \frac{P_o}{2\pi V_o f \Delta V_o} = \frac{74,45}{2 \cdot \pi \cdot 255 \cdot 60 \cdot 5} \approx 156 \mu F \quad (75)$$

Para o caso da implementação dos retificadores não controlados e controlado fez-se uso de capacitâncias de filtro de $470 \mu F$.

4 RESULTADOS

Neste capítulo serão apresentados os resultados obtidos dos retificadores estudados por meio das implementações realizadas.

4.1 RESULTADOS DOS RETIFICADORES NÃO CONTROLADOS

Para a implementação dos retificadores não controlados, em relação à carga, fez-se uso de resistores de potência variáveis, os quais eram ajustados para o valor de resistência de cada um dos retificadores. Por meio de simulações no *software* PSIM v9.0, foi possível ajustar o valor da resistência de saída de cada retificador de modo a obter-se na entrada de cada retificador uma potência ativa em torno de 100 W, para uma tensão eficaz de entrada de 90 V. Na Tabela 15 apresenta-se os valores da resistência de carga para os retificadores não controlados obtidos.

Tabela 15: Valores de Resistência de Carga dos Retificadores Não Controlados.

Retificador Não Controlado	R (Ω)
Meia Onda sem Filtro Capacitivo	40
Meia Onda com Filtro Capacitivo	128
Onda Completa sem Filtro Capacitivo	78
Onda Completa com Filtro Capacitivo	141
Dobrador de Tensão	560

Fonte: Autoria Própria

Para o cálculo dos parâmetros referentes à qualidade de energia foi utilizada, para todos os retificadores, uma rotina em MATLAB adaptada da dissertação de mestrado intitulada Medidor de Energia Inteligente para Discriminação de Consumo por Aparelho Através de Assinaturas de Cargas, do autor Rodrigo Moreira Bacurau (BACURAU, 2014). Por meio dessa rotina foi gerado o gráfico do conteúdo harmônico presente na corrente de entrada das topologias de retificadores implementadas, por meio da Transformada Discreta de Fourier, do inglês *Discrete Fourier Transform* (DFT). Através da rotina calculou-se, também, a *TDH* para os retificadoras, extraindo os dados das formas de

onda de corrente e tensão do osciloscópio.

Nas próximas subseções serão apresentados os resultados referentes a cada topologia de retificador com e sem filtro capacitivo na saída.

4.1.1 Resultados do Retificador Monofásico de Meia Onda

Com a resistência de carga definida para as topologias sem filtro e com filtro de saída, determinadas na Tabela 15, para o retificador monofásico de meia onda realizou-se a implementação de ambos circuitos, apresentados da Figura 41 (a) e Figura 42 (a), respectivamente. O diodo utilizado para a implementação do retificador de meia onda foi o diodo 6A10, o qual suporta uma corrente eficaz de 6 A, uma tensão reversa de 1000 V, uma resistência de condução de $0,2 \Omega$ e uma tensão de limiar de 1 V.

4.1.1.1 Resultados do Retificador Monofásico de Meia Onda sem Filtro

A Tabela 16 apresenta os parâmetros obtidos por meio da implementação do retificador monofásico de meia onda sem filtro capacitivo.

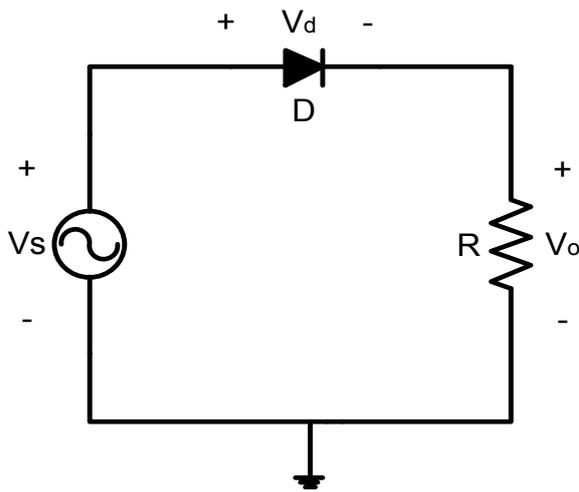
Tabela 16: Resultados do Retificador Monofásico de Meia Onda sem Filtro.

Resultados Simulados							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,84	37,64	0,86	43,72	0,82	42,47	33,53	78,96
90,43	69,16	0,87	44,13	0,80	101,00	80,21	79,23
Resultados Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,84	34,04	0,90	44,72	0,82	39,75	30,18	75,92
90,43	60,36	0,91	44,35	0,83	106,90	79,86	74,70

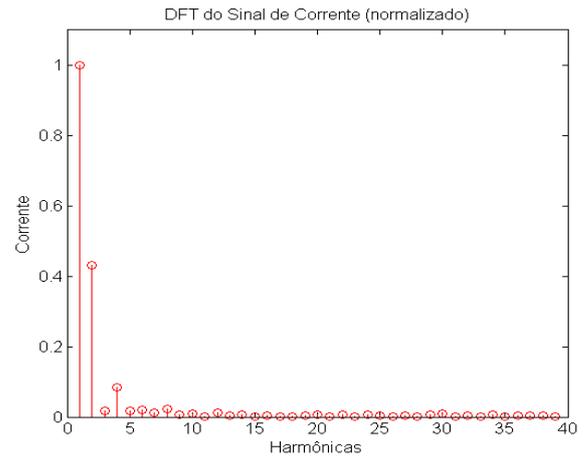
Fonte: Autoria Própria

A partir dessa tabela pode-se notar que o retificador de meia onda possui uma TDH razoavelmente elevada, o que ocasiona a redução do FP de 0,91 para um FP_{real} de 0,82 para a tensão de entrada de 90,43, por exemplo. Nota-se, também, que essa topologia possui um baixo rendimento para esse valor de potência de entrada.

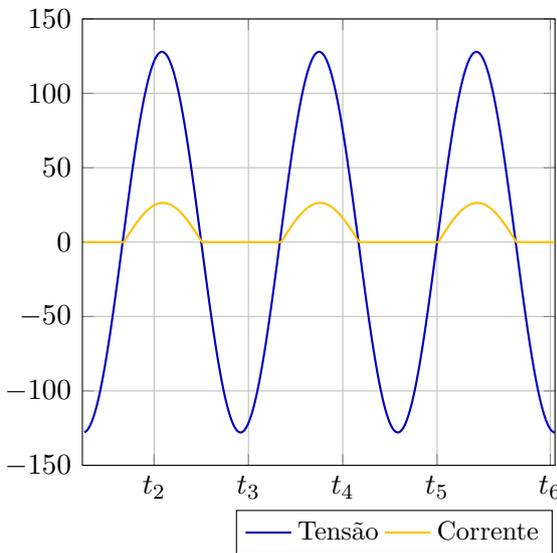
Na Figura 41 é apresentado um conjunto de subfiguras com os resultados referentes à implementação do retificador de meia onda sem filtro.



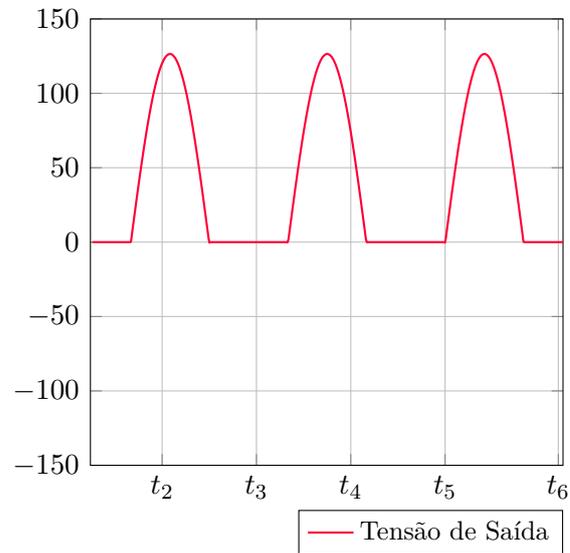
(a) Retificador Monofásico de Meia Onda Sem Filtro.



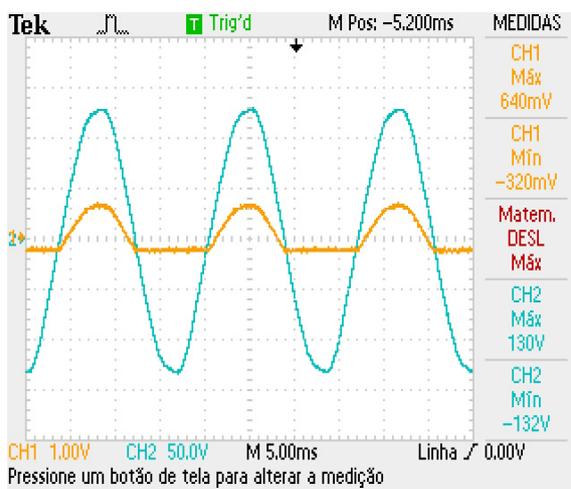
(b) Gráfico da Transformada Discreta de Fourier para a Topologia em Análise.



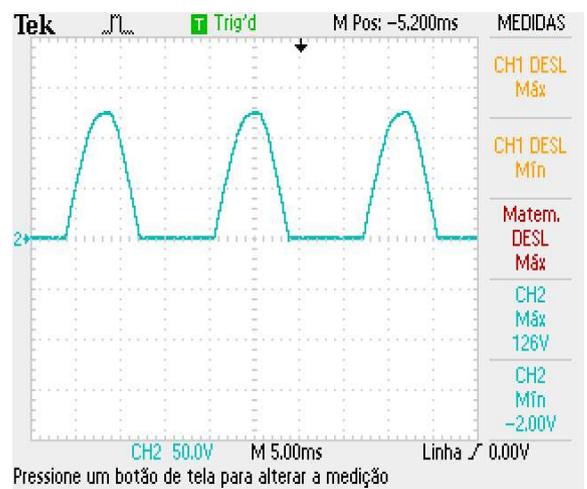
(c) Tensão e Corrente de Entrada Obtidas da Simulação.



(d) Tensão de Saída Obtida da Simulação.



(e) Formas de Onda da Corrente (CH1) e Tensão (CH2) de Entrada.



(f) Forma de Onda da Tensão de Saída.

Figura 41: Resultados do Retificador Monofásico de Meia Onda sem Filtro.

Fonte: Autoria Própria

Da Figura 41 (b) pode-se notar que o nível de distorção harmônica de corrente é mais intenso nas harmônicas de 1 a 5, decaindo conforme a ordem da harmônica aumenta. Já da Figura 41 (d) é possível observar-se que a não inserção do filtro capacitivo na saída ocasiona uma oscilação elevada na tensão de saída, fazendo com que o valor médio dessa grandeza seja ainda mais reduzido. Essa redução do valor médio é ocasionada, principalmente, pelo fato do retificador de meia onda utilizar apenas a etapa positiva da tensão de entrada para a retificação.

4.1.1.2 Resultados do Retificador Monofásico de Meia Onda com Filtro

A Tabela 17 apresenta os resultados obtidos para o retificador monofásico de meia onda com filtro capacitivo.

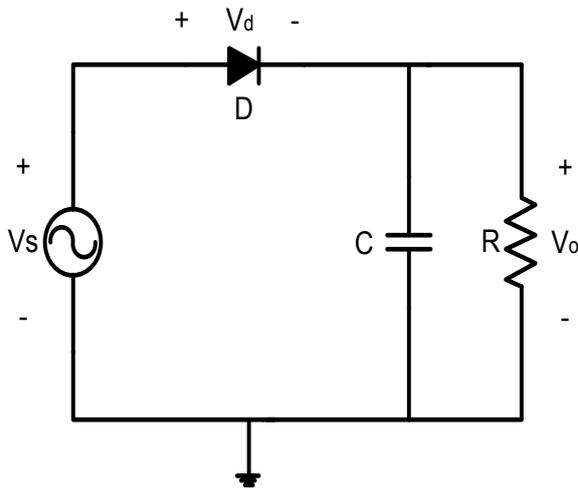
Tabela 17: Resultados do Retificador Monofásico de Meia Onda com Filtro.

Resultados Simulados							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,58	58,80	0,56	109,15	0,37	36,01	31,42	87,28
91,65	111,78	0,54	108,47	0,36	104,76	93,75	89,52
Resultados Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,58	58,80	0,59	118,35	0,38	32,27	27,05	83,83
91,65	103,50	0,61	119,10	0,39	108,38	93,15	85,95

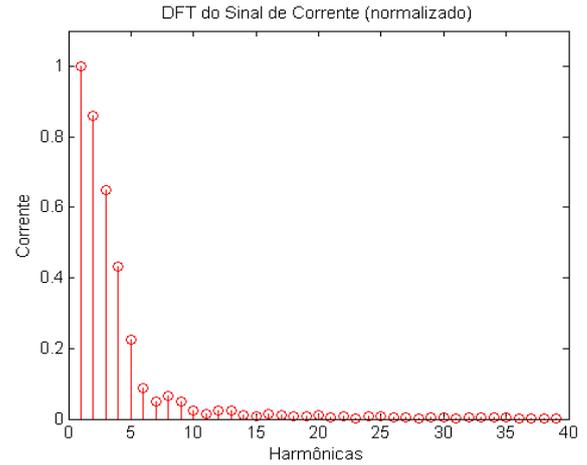
Fonte: Autoria Própria

Em relação ao retificador monofásico de meia onda sem filtro, nota-se pela Tabela 17 que com a inserção do filtro capacitivo nessa topologia tem-se um nível mais elevado de distorções harmônicas de corrente na fonte de entrada. Esse fato provoca uma redução mais considerável do FP e do FP_{real} desse retificador. Por exemplo, para a tensão de entrada de 91,65 V tem-se um FP igual a 0,61 e um FP_{real} de 0,39.

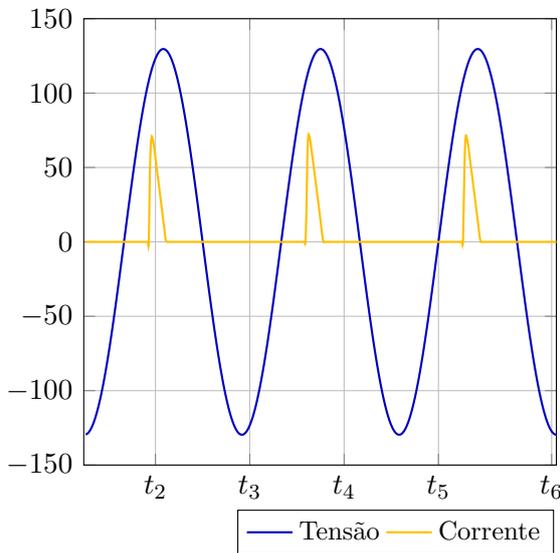
Os resultados obtidos para o caso com filtro, em relação às formas de onda de entrada e saída, bem como da análise de harmônicas de corrente são apresentados na Figura 42. Nota-se pela Figura 42 (c) que houve um afundamento na tensão de entrada, ocasionado pelo variac utilizado. Esse afundamento é mais notável conforme se eleva a tensão de entrada. Além disso, pode-se notar que o filtro capacitivo foi eficiente na redução da oscilação da tensão de saída, apresentada na Figura 42 (d).



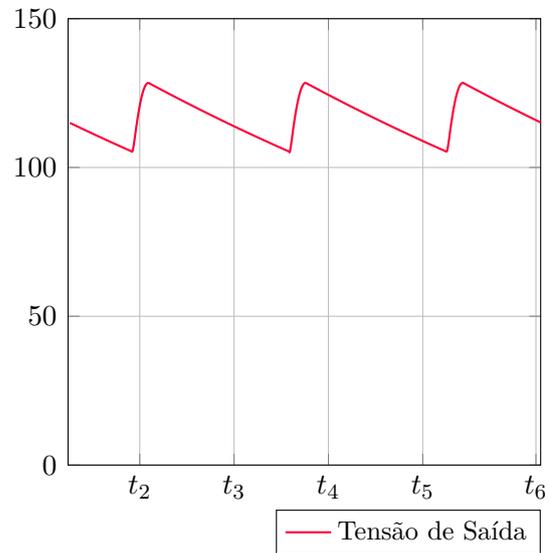
(a) Retificador Monofásico de Meia Onda Com Filtro.



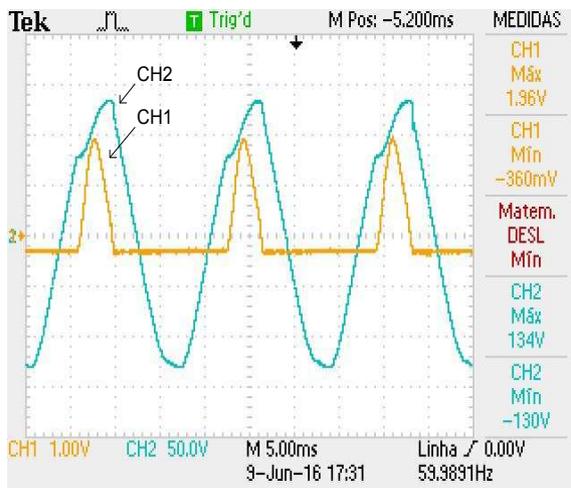
(b) Gráfico da DFT para a Topologia em Análise.



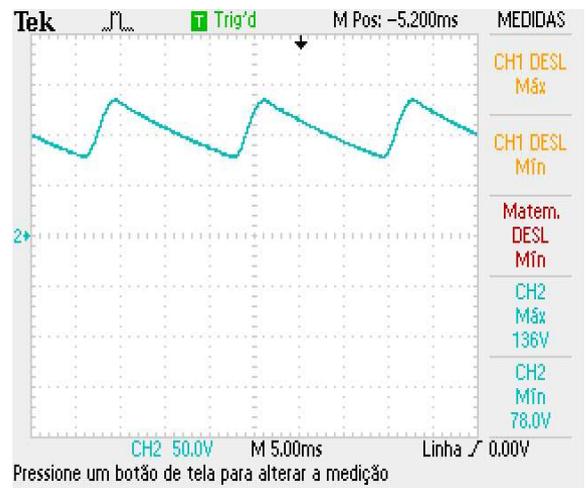
(c) Tensão e Corrente de Entrada Obtidas da Simulação.



(d) Tensão de Saída Obtida da Simulação.



(e) Formas de Onda da Corrente (CH1) e Tensão (CH2) de Entrada.



(f) Forma de Onda da Tensão de Saída.

Figura 42: Resultados do Retificador Monofásico de Meia Onda com Filtro.

Fonte: Autoria Própria

4.1.2 Resultados do Retificador Monofásico de Onda Completa

Assim como para o caso do retificador monofásico de meia onda, realizou-se a implementação do retificador monofásico de onda completa com e sem filtro capacitivo na saída. Para a montagem do retificador fez-se uso da ponte retificadora KBPC2510. Essa ponte suporta uma tensão reversa de 1000 V, uma tensão de entrada eficaz máxima de 700 V, além de proporcionar uma corrente de saída eficaz máxima de 25 A (Comchip Technology, 2016).

4.1.2.1 Resultados do Retificador Monofásico de Onda Completa sem Filtro

A Tabela 18 apresenta os parâmetros utilizados para a implementação do caso dessa topologia sem filtro, bem como os resultados obtidos.

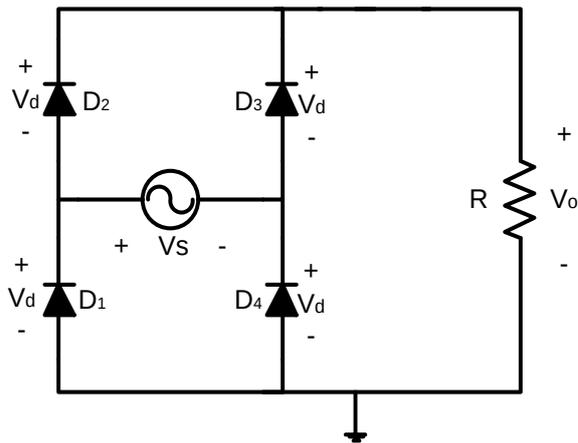
Tabela 18: Resultados do Retificador Monofásico Onda Completa sem Filtro.

Resultados Simulados							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
52,06	54,42	1,00	2,21	1,00	35,33	34,16	96,71
91,34	92,78	1,00	2,89	1,00	104,11	101,01	97,02
Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
52,06	49,67	0,99	5,52	0,99	32,97	28,81	87,38
91,34	88,00	0,99	3,79	0,99	100,79	92,74	91,67

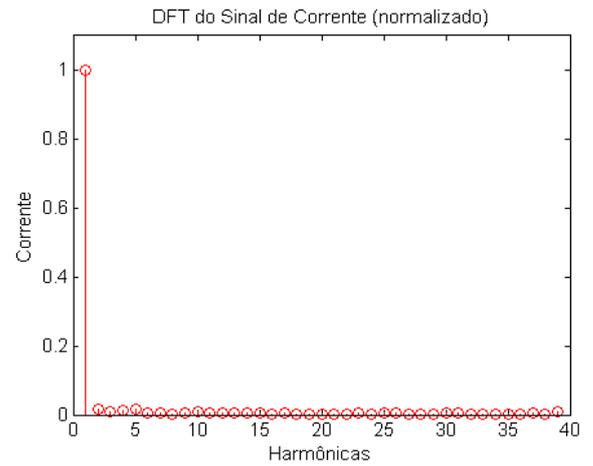
Fonte: Autoria Própria

Pode-se notar da Tabela 18 que o retificador de onda completa sem filtro possui um elevado FP e uma TDH baixa, o que faz com que esse conversor possua um FP_{real} de 0,99, sendo superior ao retificador de meia onda sem filtro capacitivo. Observa-se, também, que em relação ao de meia onda sem filtro o retificador de onda completa sem filtro possui um rendimento mais elevado.

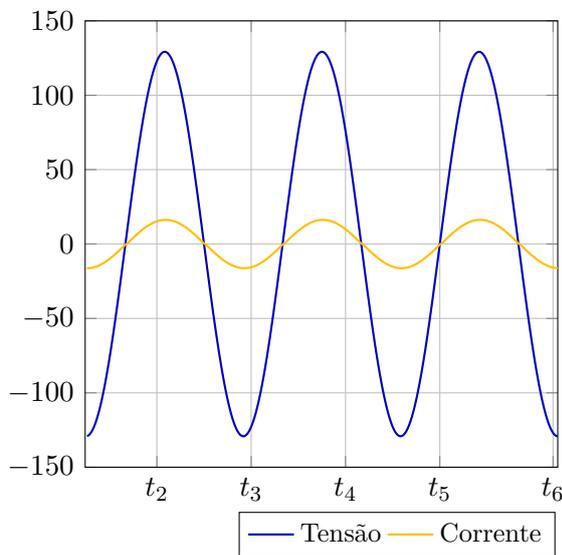
A Figura 43 apresenta um conjunto de subfiguras que expressam o circuito implementado, o gráfico da Transformada Discreta de Fourier para a topologia sem filtro do retificador monofásico de onda completa, bem como as formas de onda de entrada e saída.



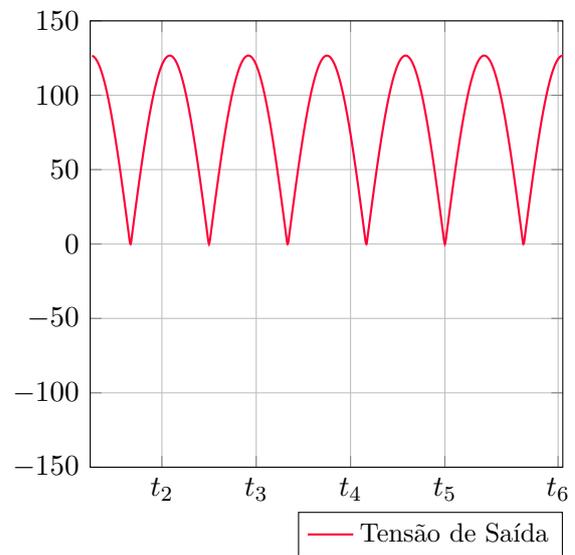
(a) Retificador Monofásico de Onda Completa Sem Filtro.



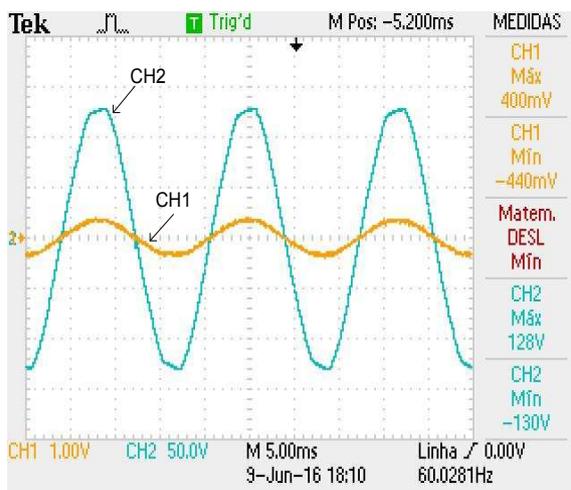
(b) Gráfico da Transformada Discreta de Fourier para a Topologia em Análise.



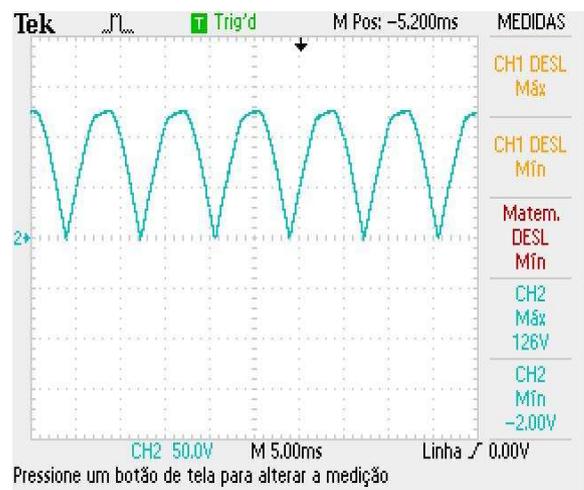
(c) Tensão e Corrente de Entrada Obtidas da Simulação.



(d) Tensão de Saída Obtida da Simulação.



(e) Formas de Onda da Corrente (CH1) e Tensão (CH2) de Entrada.



(f) Forma de Onda da Tensão de Saída.

Figura 43: Resultados do Retificador Monofásico de Onda Completa sem Filtro.

Fonte: Autoria Própria

Da Figura 43 (b) pode-se notar que o nível das correntes harmônicas é baixo em relação ao retificador de meia onda, sendo intenso apenas na primeira harmônica. Além disso, da Figura 43 (d) é possível observar-se que a oscilação da tensão de saída é igual a do retificador de meia onda sem filtro, entretanto o valor médio é maior, pois esse o retificador de onda completa utiliza tanto o semiciclo positivo quanto o negativo da tensão de entrada.

4.1.2.2 Resultados do Retificador Monofásico de Onda Completa com Filtro

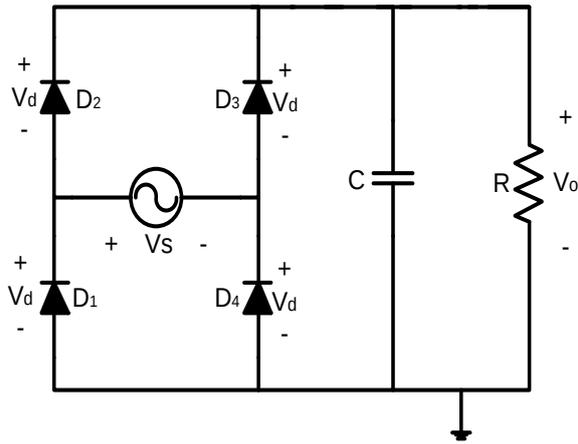
Os parâmetros usados na implementação e os resultados obtidos por meio da implementação do retificador monofásico de onda completa com filtro na saída são apresentados na Tabela 19.

Tabela 19: Resultados do Retificador Monofásico Onda Completa com Filtro.

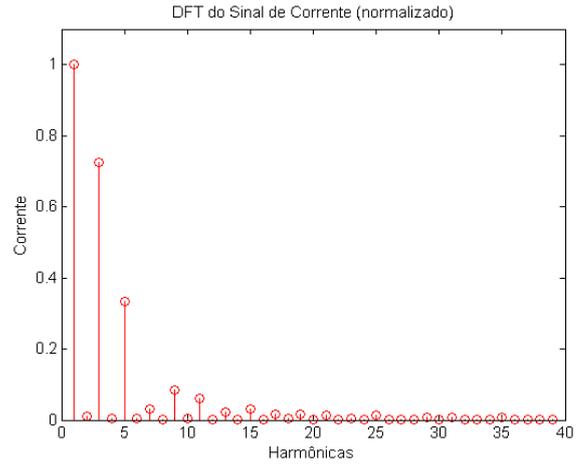
Resultados Simulados							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,03	64,12	0,76	81,23	0,59	43,82	33,80	77,14
91,57	115,26	0,77	81,44	0,60	105,76	84,16	79,58
Resultados Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,03	62,50	0,78	76,05	0,62	42,96	30,31	70,56
91,57	113,50	0,75	80,88	0,58	104,29	76,62	73,51

Fonte: Autoria Própria

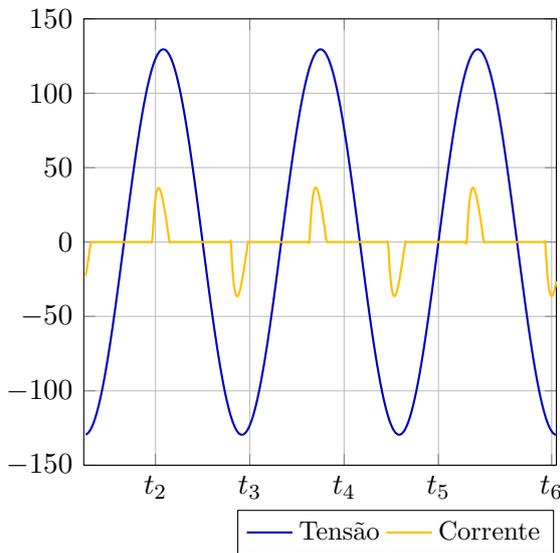
Os resultados obtidos para o retificador monofásico de onda completa com filtro capacitivo na saída, em relação às formas de onda e análise do espectro de harmônicas de corrente, são apresentados na Figura 44. A partir da Figura 44 (b) pode-se observar que assim como no caso do retificador monofásico de meia onda, a topologia de onda completa quando inserido o filtro capacitivo tem-se o aumento do nível de distorções harmônicas na fonte de entrada, deste modo reduz-se o FP_{real} da topologia. Além disso, por meio da Figura 44 (c) verifica-se um afundamento de tensão, entretanto esse fato é visto tanto no ciclo positivo, como ocorre no retificador de meia onda, quanto no negativo, já que o a topologia de onda completa possui etapa de retificação em ambos ciclos. Através da Figura 44 (d), observa-se que o filtro capacitivo reduziu consideravelmente a oscilação da tensão de saída em relação à topologia de onda completa sem filtro, além disso o valor médio dessa grandeza é maior em relação à topologia de meia onda com filtro.



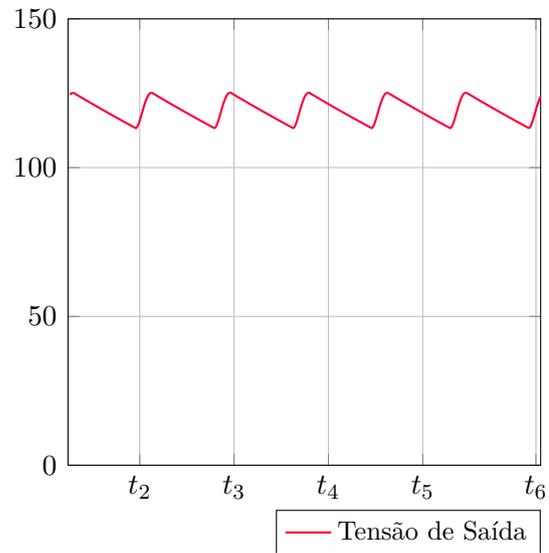
(a) Retificador Monofásico de Onda Completa Com Filtro.



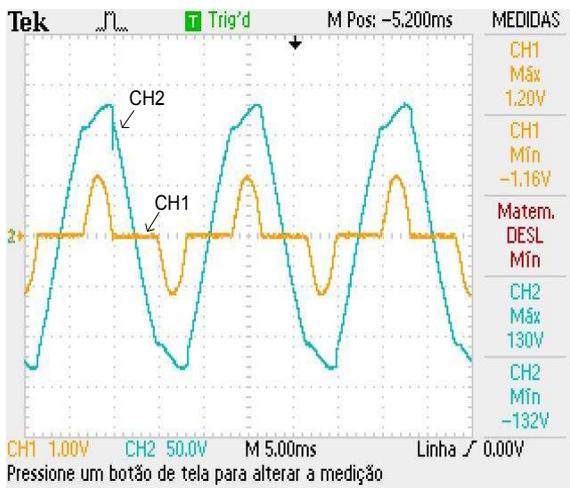
(b) Gráfico da Transformada Discreta de Fourier para a Topologia em Análise.



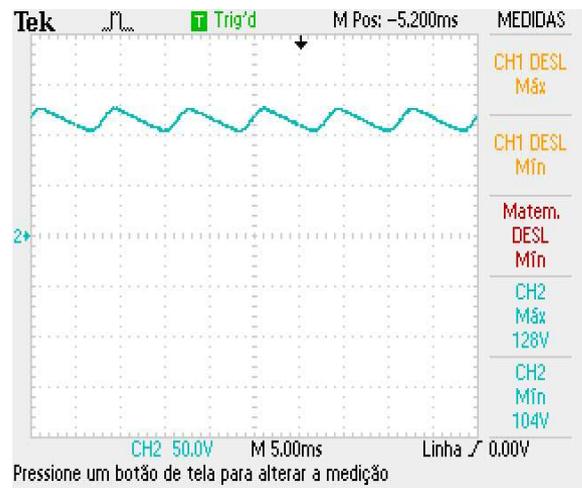
(c) Tensão e Corrente de Entrada Obtidas da Simulação.



(d) Tensão de Saída Obtida da Simulação.



(e) Formas de Onda da Corrente (CH1) e Tensão (CH2) de Entrada.



(f) Forma de Onda da Tensão de Saída.

Figura 44: Resultados do Retificador Monofásico de Onda Completa com Filtro.

Fonte: Autoria Própria

4.1.3 Resultados do Retificador Monofásico Dobrador de Tensão não Controlado

Assim como para o retificador de meia onda, para o dobrador de tensão não controlado fez-se uso dos diodos 6A10.

Os resultados obtidos e os parâmetros adotados são apresentados na Tabela 20.

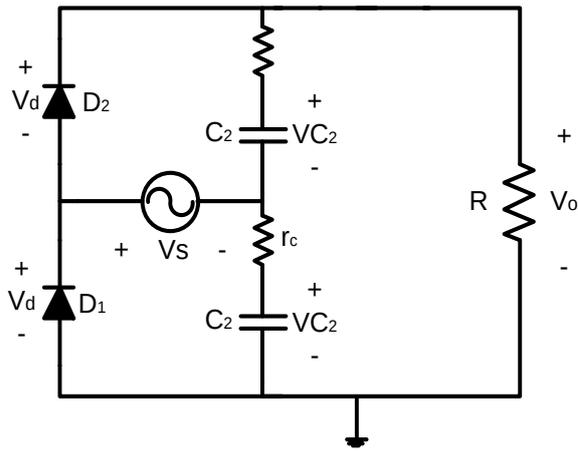
Tabela 20: Resultados do Retificador Monofásico Dobrador de Tensão não Controlado.

Resultados Simulados							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,16	144,21	0,69	83,11	0,53	45,31	36,49	80,54
90,48	255,33	0,68	84,26	0,52	100,82	82,56	81,89
Resultados Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,16	128,00	0,74	80,41	0,58	42,26	32,00	72,31
90,48	222,00	0,72	83,00	0,55	101,48	75,21	74,10

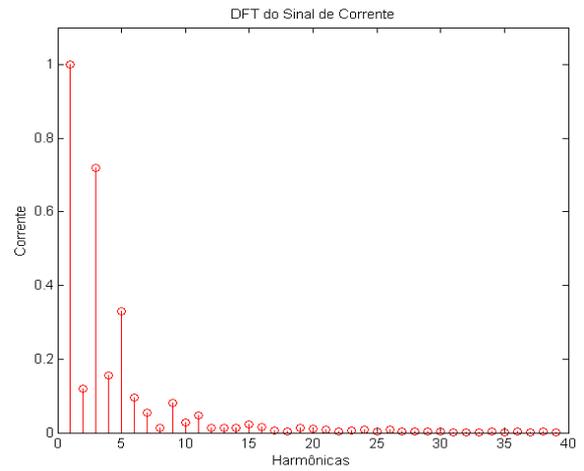
Fonte: Autoria Própria

Pode-se observar através da Tabela 20 que o retificador dobrador de tensão não controlado, devido ao fato de possuir filtro capacitivos, possui um FP relativamente baixo e uma TDH elevada.

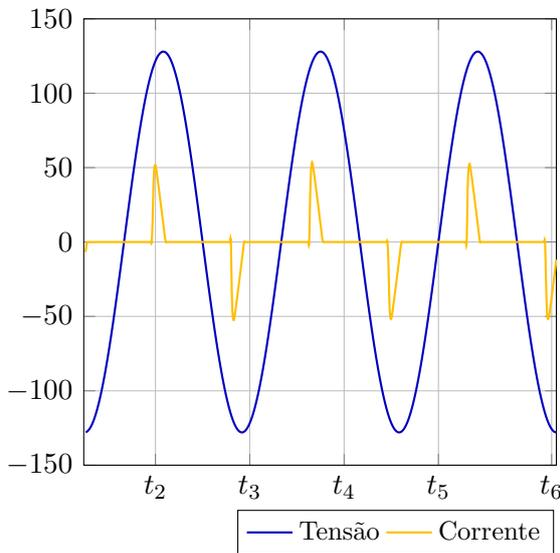
Na Figura 45 são apresentadas as formas de onda resultantes para essa topologia de retificador, bem como o gráfico da DFT da corrente gerado. Pode-se observar na Figura 45 (b) que o nível de distorção harmônica de corrente é mais elevado entre a 1ª e a 5ª harmônica. Por meio da Figura 45 (d) pode-se observar que a tensão de saída é o dobro do pico da tensão de entrada, e que os capacitores reduziram a oscilação da tensão de saída consideravelmente. A partir da Figura 45 (c) é possível notar-se que, assim como no retificador de meia onda e onda completa com filtro, que existe um afundamento da tensão de entrada.



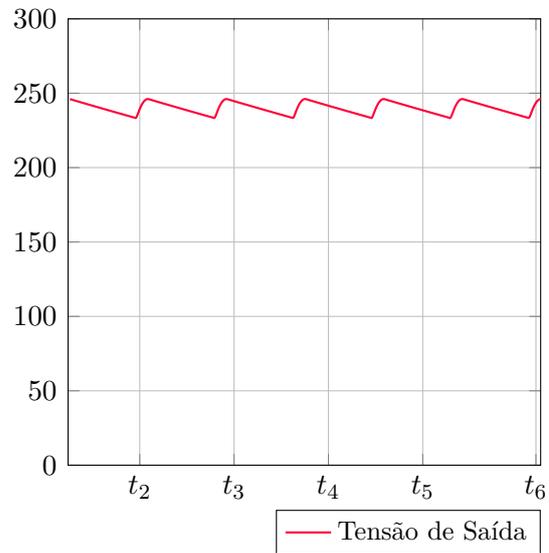
(a) Retificador Monofásico Dobrador de Tensão não Controlado.



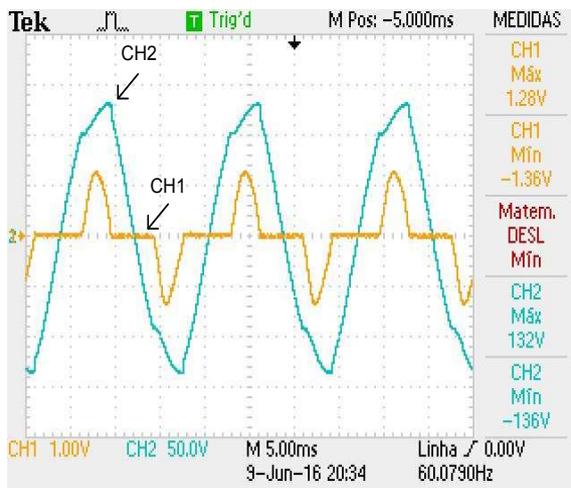
(b) Gráfico da Transformada Discreta de Fourier para a Topologia em Análise.



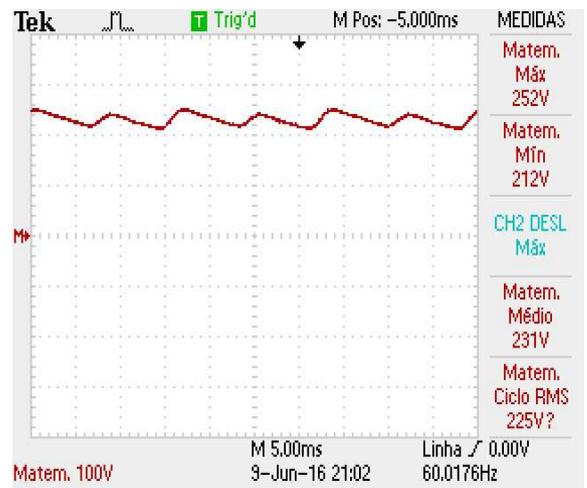
(c) Tensão e Corrente de Entrada Obtidas da Simulação.



(d) Tensão de Saída Obtida da Simulação.



(e) Formas de Onda da Corrente (CH1) e Tensão (CH2) de Entrada.



(f) Forma de Onda da Tensão de Saída.

Figura 45: Resultados do Retificador Monofásico Dobrador de Tensão não Controlado.

Fonte: Autoria Própria

Considerando a tensão de saída, apresentada na Figura 45 (d), essa foi medida por meio da soma das tensões nos capacitores de saída, sendo importante destacar a existência de um desbalanço de tensão entre os capacitores, apresentado na Figura 46.

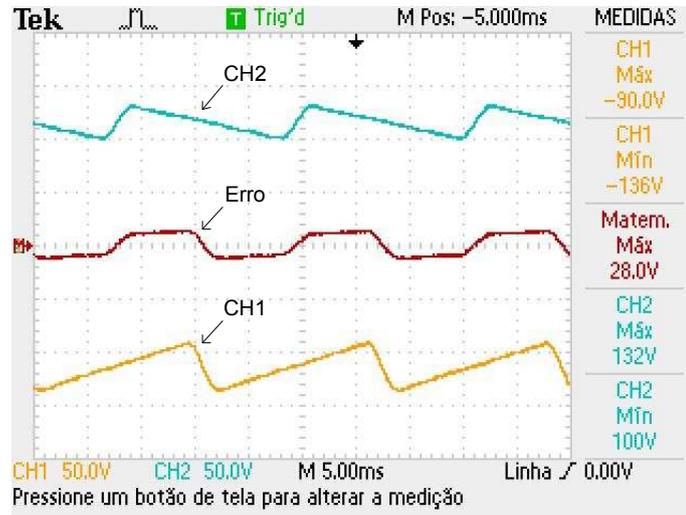


Figura 46: Tensão no Capacitor C_2 (CH2), Tensão no Capacitor C_1 (CH1) e Desbalanço de Tensão entre os Capacitores (Erro).

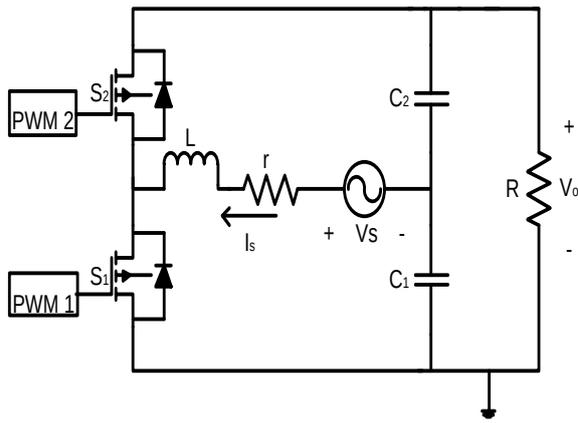
Fonte: Autoria Própria

Segundo o artigo *Analysis and Elimination of the Output Voltage Imbalance for a Half-Bridge Boost Rectifier under Mismatched Loads*, o desbalanço de tensão nos capacitores ocorre devido a condição inicial dos capacitores e, no caso do retificador dobrador de tensão controlado, também resulta de pequenos *offsets* contínuos existentes no controlador.

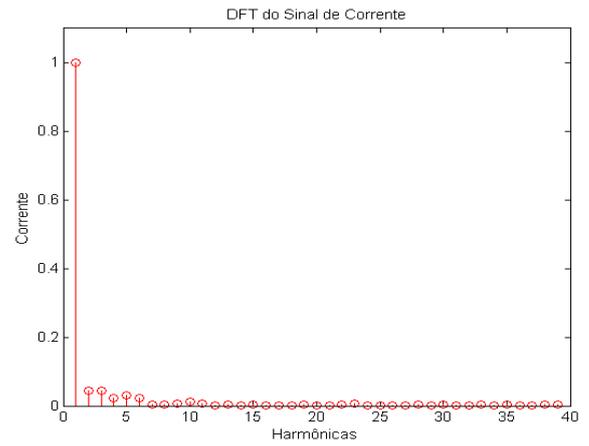
4.2 RESULTADOS DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO CONTROLADO COM ELEVADO FATOR DE POTÊNCIA

Para a implementação do retificador controlado fez uso de dois MOSFETs IRFBE30, os quais possuem canal N. Esse modelo de chave controlada admite uma tensão V_{DS} de 800 V, uma corrente eficaz de 4,1 A no dreno e uma tensão V_{GS} máxima de ± 20 V. Além disso, fez-se uso de um fusível de 2 A na entrada do circuito para a proteção do circuito de potência.

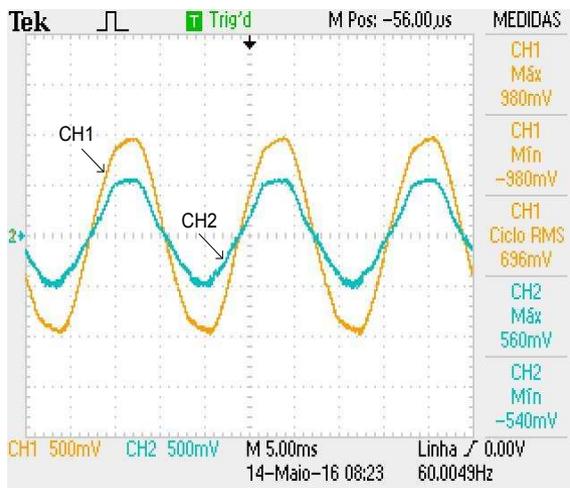
Na Figura 47 é apresentado um conjunto de subfiguras relacionadas aos resultados obtidos do retificador controlado. Em comparação com o retificador dobrador de tensão não controlado, a partir da Figura 47 (b), pode-se observar a redução dos níveis harmônicos na corrente. Por meio Figura 47 (c) é possível observar que o controle de corrente por histerese proporcionou a correção do *FP* da topologia, além de proporcionar que a tensão de saída tivesse, no mínimo, o dobro do valor de pico da tensão de entrada, notável pela Figura 47(d), a qual está detalhada na Figura 49.



(a) Retificador Monofásico Dobrador de Tensão Controlado.



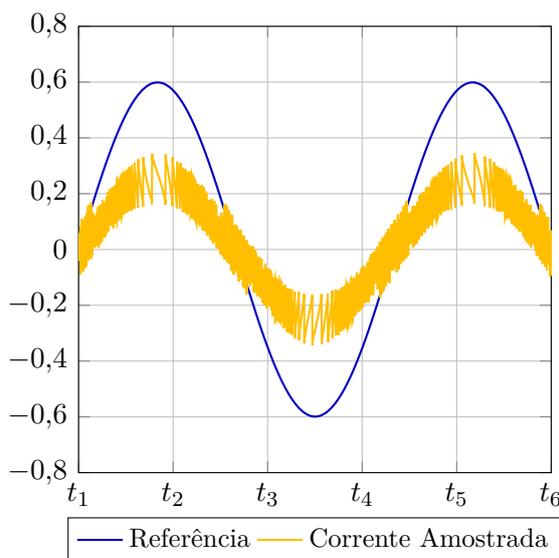
(b) Gráfico da DFT para a Topologia em Análise.



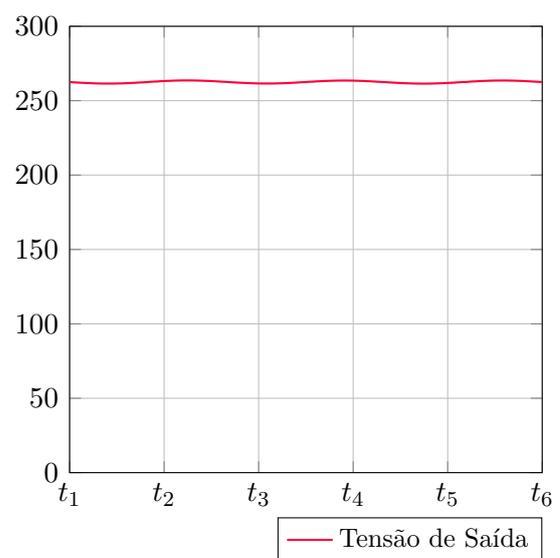
(c) Formas de Onda da Corrente (Amostrada como Tensão pelo Sensor) (CH2) e Corrente de Referência (Amostra da Tensão de Entrada) (CH1).



(d) Medidas Elétricas do Retificador Controlado para uma Tensão de Entrada de 91 V.



(e) Corrente de Referência (Amostra da Tensão) e Corrente de Entrada (Amostrada como Tensão pelo Sensor) Obtidas da Simulação.



(f) Tensão de Saída Obtida da Simulação.

Figura 47: Resultados do Retificador Controlado.

Fonte: Autoria Própria

Através da rotina em MATLAB, a qual analisa o espectro de tensão e corrente dos pontos coletados do osciloscópio, das formas de onda da tensão e corrente de entrada, calculou-se a TDH e o FP_{real} para as tensões de entrada de cerca de 51 V e 91 V. Além disso, por meio dos valores obtidos pelos multitestes utilizados foram obtidos os valores eficazes de corrente e tensão do circuito, tanto de entrada quanto de saída. Com isso, pôde-se calcular a potência de entrada e saída do circuito, bem como o rendimento, para cada caso de tensão de entrada. A Tabela 21 apresenta os resultados obtidos para o retificador monofásico dobrador de tensão controlado.

Tabela 21: Resultados do Retificador Monofásico Dobrador de Tensão Controlado

Resultados Experimentais							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,89	153,61	1,00	7,51	0,99	32,95	25,30	76,78
91,04	268,10	0,99	7,79	0,99	101,74	74,41	73,14
Resultados Simulados Considerando a Resistência do Indutor (5 Ω), dos Capacitores (5 mΩ) e das Chaves (2 mΩ)							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,89	151,85	0,97	9,23	0,97	34,71	28,81	82,99
91,04	262,52	0,96	10,61	0,96	103,44	86,06	83,19
Resultados Simulados Desprezando a Resistência do Indutor, dos Capacitores e das Chaves							
$V_{s_{RMS}}(V)$	$V_o(V)$	FP	$TDH_i(\%)$	FP_{real}	$P_{in}(W)$	$P_{out}(W)$	$\eta(\%)$
51,89	147,26	0,95	9,23	0,95	37,66	35,38	93,97
91,04	260,33	0,95	14,81	0,95	108,12	102,63	94,92

Fonte: Autoria Própria

Através da Tabela 21, nota-se que o controle de corrente por histerese corrigiu o FP_{real} do retificador monofásico dobrador de tensão de maneira eficaz. Observa-se que a distorção harmônica foi consideravelmente reduzida, bem como obteve-se um FP_{real} praticamente unitário para a implementação, superando as expectativas baseadas na simulação. Nota-se, também, que para o resultados simulados que desconsideram as resistências nas chaves, nos capacitores e no indutor tem-se um alto rendimento.

Após realizar-se o dimensionamento dos componentes do retificador monofásico dobrador de tensão controlado realizou-se a implementação física desse conversor. Na Figura 48 apresenta-se a implementação do protótipo, com a qual foi possível validar as propostas e metodologias discutidas neste trabalho. Ainda nessa figura, foram feitas algumas indicações através de setas das partes mais importantes da montagem do protótipo.

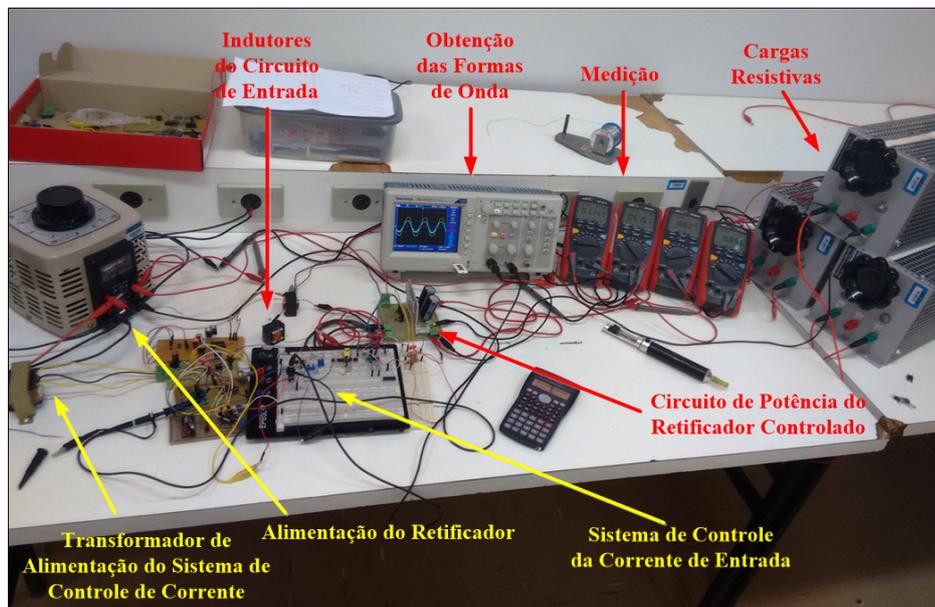


Figura 48: Foto da Montagem Completa do Protótipo do Retificador Monofásico Dobrador de Tensão com Elevado Fator de Potência.

Fonte: Autoria Própria

Na implementação deste retificador notou-se que a potência de saída ficou limitada pelo núcleo dos indutores utilizados, sendo possível durante os testes do protótipo alcançar-se uma tensão *RMS* de entrada de no máximo 91 V, sem que houvessem danos aos componentes do circuito de potência. A Figura 49 apresenta as medidas das grandezas elétricas obtidas com essa tensão de entrada, por meio de multímetros.

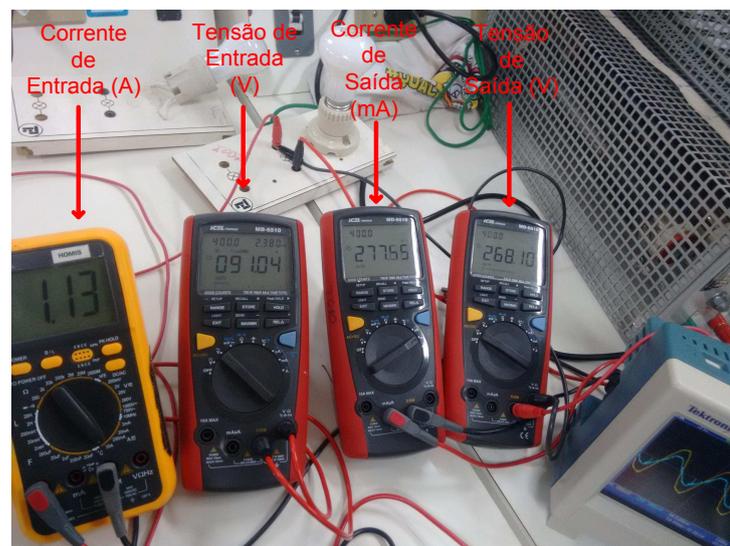


Figura 49: Medição das Grandezas Elétricas do Retificador Controlado.

Fonte: Autoria Própria

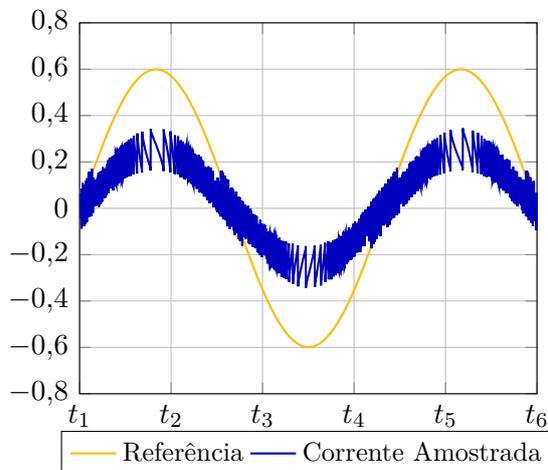
Deste modo, apresenta-se na Tabela 22 os valores dos parâmetros utilizados para este retificador.

Tabela 22: Parâmetros Obtidos do Retificador Monofásico Dobrador de Tensão Controlado para Tensão de Entrada de 91 V.

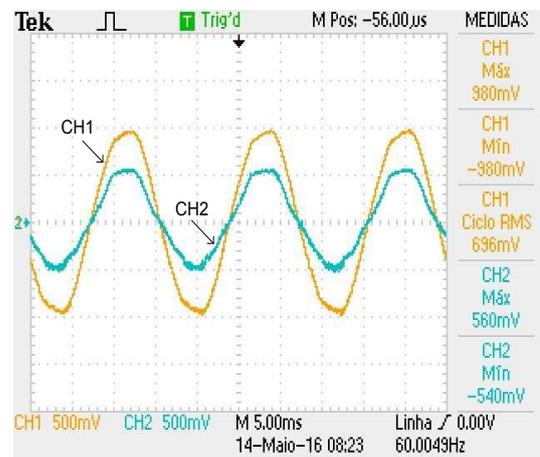
Descrição	Valor
Tensão de Entrada	91,04 V_{RMS}
Potência de Entrada	101,44 W
Tensão de Saída	268,10 V
Potência de Saída	74,45 W
Resistência de Carga	880 Ω
Indutância de Entrada	3 mH
Capacitância dos Filtros de Saída	470 μF

Fonte: Autoria Própria

A Figura 50 (a) apresenta a forma de onda da tensão de entrada condicionada (corrente de referência) e da corrente de entrada obtidas na simulação do retificador. Já a Figura 50 (b) apresenta as formas de onda, extraídas da implementação prática, da corrente de referência, ou seja, uma amostra condicionada da tensão de entrada (CH1) e da corrente de entrada (CH2), amostrada como tensão pelo sensor de corrente ACS712-30A. Sendo que as formas de onda foram obtidas com o recurso de média do osciloscópio.



(a) Corrente de Referência (Amostra da Tensão de Entrada) e Corrente de Entrada (Amostrada pelo Sensor como Tensão) Obtidas da Simulação.



(b) Corrente de Referência (CH1) e Corrente de Entrada Amostrada como Tensão pelo Sensor (CH2) do Retificador Controlado Obtidas da Implementação.

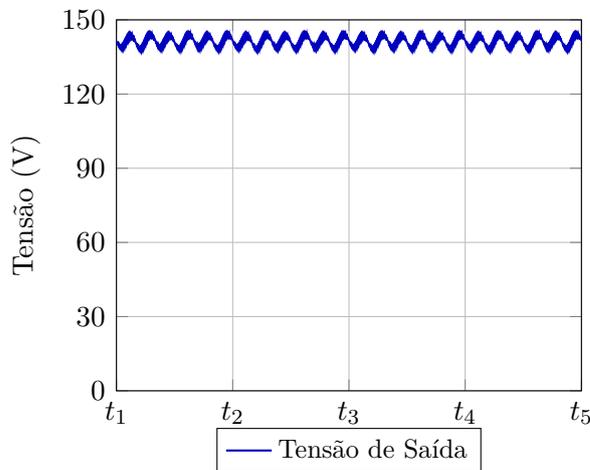
Figura 50: Corrente de Referência (Amostra Condicionada da Tensão de Entrada) e Corrente de Entrada do Retificador Controlado.

Fonte: Autoria Própria

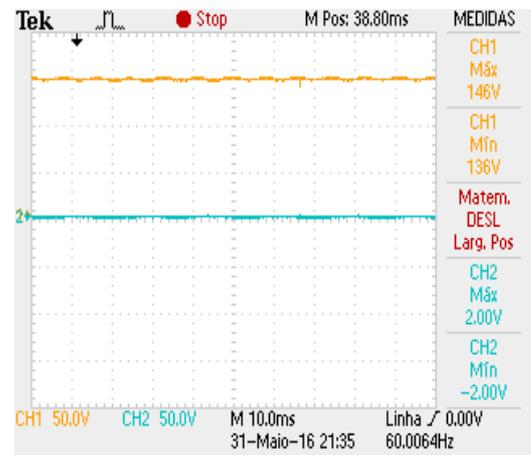
A partir da Figura 50, pôde-se observar que o controle de corrente por histerese foi suficiente para corrigir o Fator de Potência do retificador dobrador de tensão.

Um fato verificado na implementação desse retificador foi a necessidade da tensão de saída ter um valor de pico de no mínimo duas vezes o valor de pico da tensão de entrada, para que se obtivesse a correção total do fator de potência. Caso a referência de corrente não esteja com uma amplitude e/ou o erro não possuam amplitudes adequadas, pode não se ter uma tensão de saída com o dobro do pico da tensão de entrada.

A Figura 51 (a) apresenta a tensão de saída obtida da simulação para uma tensão de entrada de 50 V. Já a Figura 51 (b) apresenta a forma de onda da tensão de saída do retificador, entretanto utilizou-se de uma tensão eficaz de entrada de cerca de 50 V, mantendo-se a resistência de carga, para obter-se as principais formas de onda do circuito de potência do retificador controlado, comprovando seu funcionamento. Pode-se notar que o valor da tensão de saída foi de cerca de duas vezes o valor de pico da de entrada.



(a) Tensão de Saída do Retificador Controlado Obtidas da Simulação.

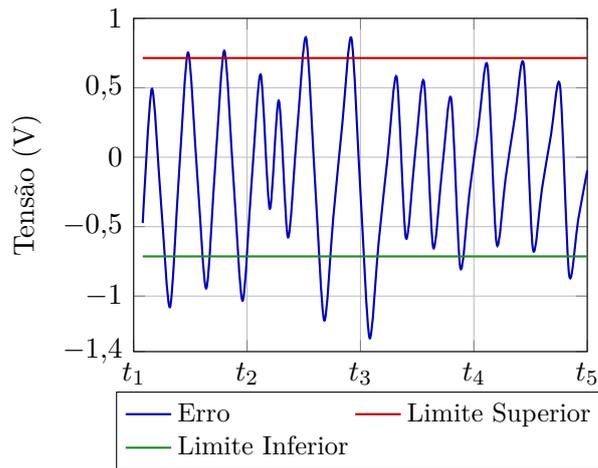


(b) Tensão de Saída do Retificador Controlado Obtidas da Implementação.

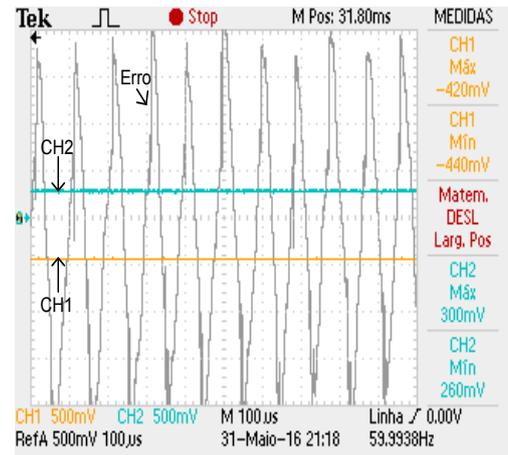
Figura 51: Tensão de Saída do Retificador Controlado.

Fonte: Autoria Própria

Na Figura 52 (a) são apresentadas as formas de onda do erro e da banda de histerese obtidas da simulação. Já na Figura 52 (b) são apresentadas as formas de onda da banda de histerese e do erro, para o caso de $V_{sRMS} \approx 50$ V.



(a) Formas de Onda do Erro, Limite Superior e Limite Inferior da Banda de Histerese do Retificador Controlado, Obtidas da Simulação.



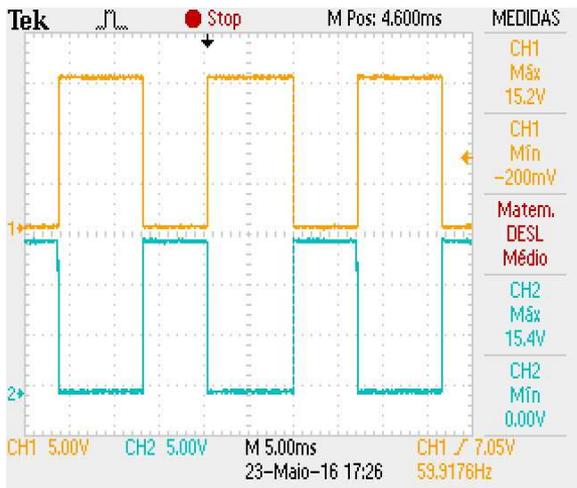
(b) Formas de Onda do Erro, Limite Superior (CH1) e Limite Inferior (CH2) da Banda de Histerese do Retificador Controlado, para uma Tensão de Entrada de 50 V, Obtidas da Implementação.

Figura 52: Formas de Onda do Erro, do Limite Superior e do Inferior da Banda de Histerese.

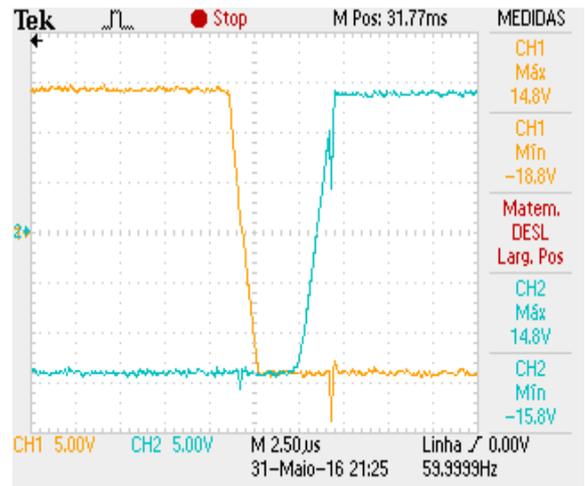
Fonte: Autoria Própria

Através da comparação do erro com a banda de histerese obtiveram-se os PWMs de comando das chaves e, posteriormente, inseriu-se tais sinais no circuito flip-flop, gerando os PWMs que entram no circuito de driver de acionamento das chaves do circuito de potência. As saídas do flip-flop são apresentados na Figura 53 (a), sendo notável a característica complementar dos sinais.

Além disso, foi necessário inserir um tempo morto entre esses, já que se caso as chaves receberem comando para acionar simultaneamente, tem-se a ocorrência de um curto-circuito na fonte de alimentação. Utilizou-se de um tempo morto de aproximadamente 2,5 μ s entre os PWMs, ou seja, durante esse tempo nenhuma das duas chaves comuta, como pode-se observar na Figura 53 (b).



(a) Formas de Onda dos PWMs de Saída do Flip-Flop do Sistema de Controle.

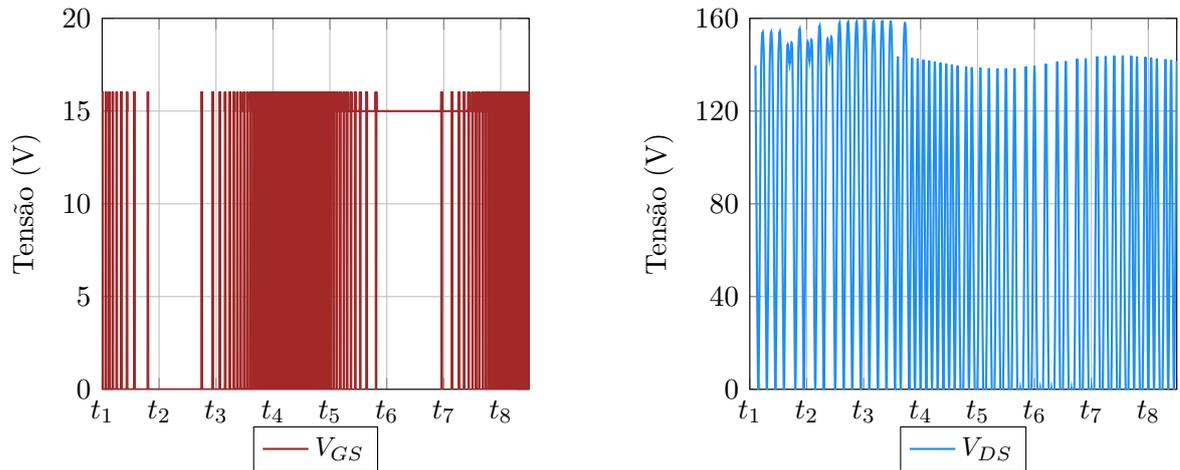


(b) Detalhe do Tempo Morto entre os PWMs de Saída do Flip-Flop do Sistema de Controle.

Figura 53: Sinais de Saída do Flip-Flop.

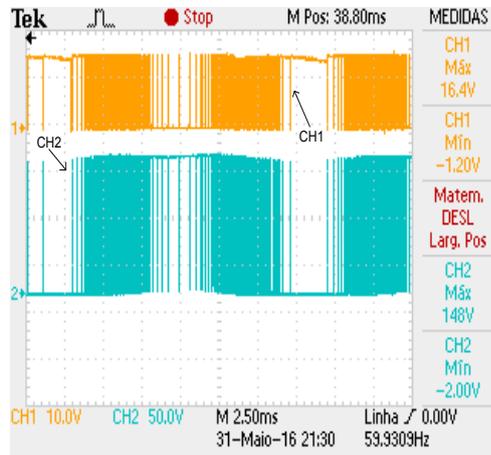
Fonte: Autoria Própria

Após obter-se os sinais PWM, já com o tempo morto, esses foram inseridos no circuito de *driver*. A Figura 54 apresenta as formas de onda da tensão entre *gate* e *source* V_{GS} e da tensão entre dreno e *source* V_{DS} do MOSFET inferior do retificador, sendo as Figuras 54 (a) e (b) o resultado obtido da simulação e a Figura 54 (c) o resultado obtido da implementação.



(a) Tensão V_{GS} do Retificador Controlado Obtida da Simulação, para uma Tensão de Entrada de 50 V.

(b) Tensão V_{DS} do Retificador Controlado Obtida da Simulação, para uma Tensão de Entrada de 50 V.



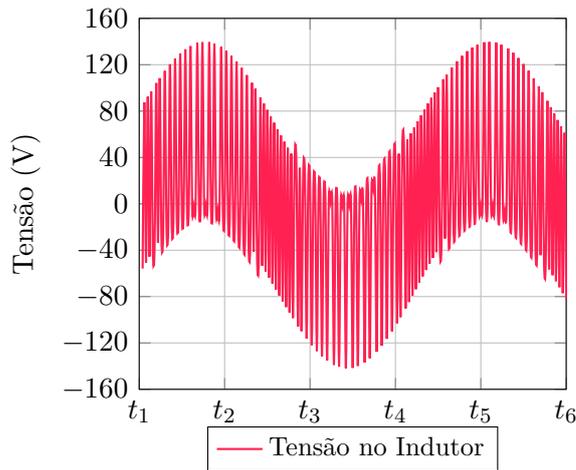
(c) Tensões V_{GS} (CH1) e V_{DS} (CH2) do Retificador Controlado Obtidas da Implementação.

Figura 54: Tensões V_{GS} (CH1) e V_{DS} (CH2) do Retificador Controlado.

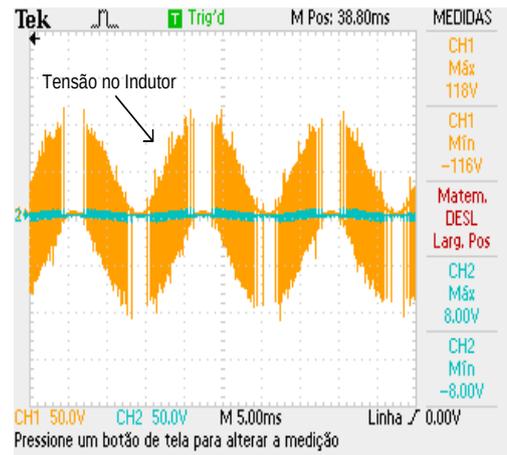
Fonte: Autoria Própria

A partir da Figura 54 (c) pode-se notar a resposta da chave conforme o comando de acionamento. Verifica-se que quando a tensão V_{GS} possui nível alto (≈ 16 V) a tensão V_{DS} é nula, já que quando a chave está em condução funciona como um curto. Isso comprova a coerência da resposta do MOSFET ao comando dado pelo driver de acionamento.

Observou-se, também, a forma de onda da tensão no indutor, apresentada na Figura 55.



(a) Tensão no Indutor de Entrada do Retificador Controlado, Obtida da Simulação.



(b) Tensão no Indutor de Entrada do Retificador Controlado Obtida da Implementação.

Figura 55: Tensão no Indutor de Entrada do Retificador Controlado.

Fonte: Autoria Própria

Nota-se da Figura 55 que no caso da implementação nos pontos próximos do pico da tensão alternada o osciloscópio não pôde obter a amplitude da tensão do indutor, devido ao fato da redução do chaveamento. Já para o caso da tensão do indutor obtida da simulação, como é possível ajustar o passo da simulação, foi possível amostrar as amplitudes próximas do pico da tensão alternada, pois é possível ajustar o passo da simulação.

5 COMPARAÇÃO DOS RESULTADOS OBTIDOS DOS RETIFICADORES IMPLEMENTADOS

A Tabela 24 apresenta os resultados gerais obtidos de todos os retificadores implementados em relação à TDH_i , FP , FP_{real} e P_{in} .

Tabela 24: Comparação dos Resultados Obtidos.

Retificador	Topologia	FP	FP_{real}	$TDH_i(\%)$	P_{in} (W)
Meia Onda sem Filtro	1	0,91	0,83	44,35	106,90
Meia Onda com Filtro	2	0,61	0,39	119,10	108,38
Onda Completa sem Filtro	3	0,99	0,99	3,88	100,79
Onda Completa com Filtro	4	0,75	0,58	80,88	104,29
Dobrador de Tensão não Controlado	5	0,72	0,55	83,00	101,48
Dobrador de Tensão Controlado	6	0,99	0,99	7,79	101,44

Fonte: A autoria Própria

Através da IEC 61000-3-2 pôde-se analisar as topologias de retificadores implementadas em relação às correntes harmônicas existentes em cada uma delas. Conforme essa normativa, os retificadores implementados se enquadram na classe de equipamentos D, possuindo potência de entrada entre 75 W e 600 W. Além disso, segundo a norma, para que o equipamento esteja adequado em relação aos limites harmônicos de corrente permitidos, os valores das correntes harmônicas de cada ordem devem: entre a 3^a e a 21^a o valor em [mA/W] deve ser 150% inferior ao definido pela norma, apresentados na Tabela 25, já entre a 21^a e a 39^a o valor não deve ultrapassar 50% o valor limite (O Setor Elétrico, 2006). As Figuras 57 até 62, apresenta os níveis harmônicos em mA/W para harmônicas ímpares de 3^a a 39^a ordem de cada topologia de retificador implementado.

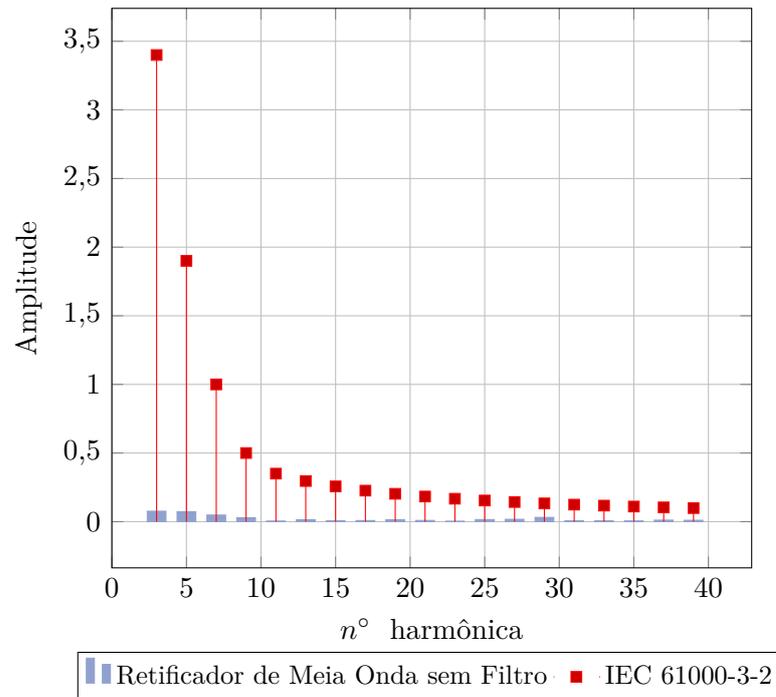


Figura 57: Comparativo das Distorções Harmônicas de Corrente do Retificador de Meia Onda sem Filtro com a Norma IEC 61000-3-2

Fonte: Autoria Própria

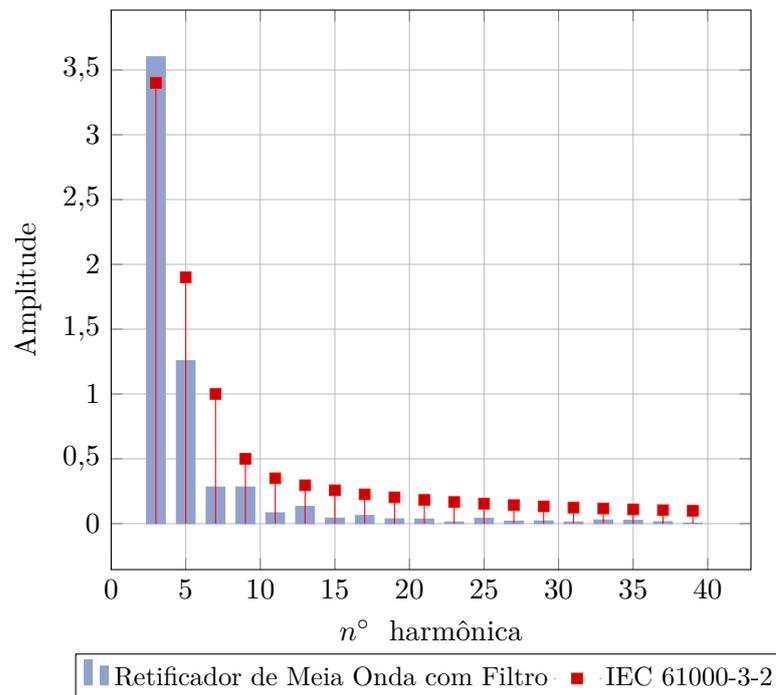


Figura 58: Comparativo das Distorções Harmônicas de Corrente do Retificador de Meia Onda com Filtro com a Norma IEC 61000-3-2

Fonte: Autoria Própria

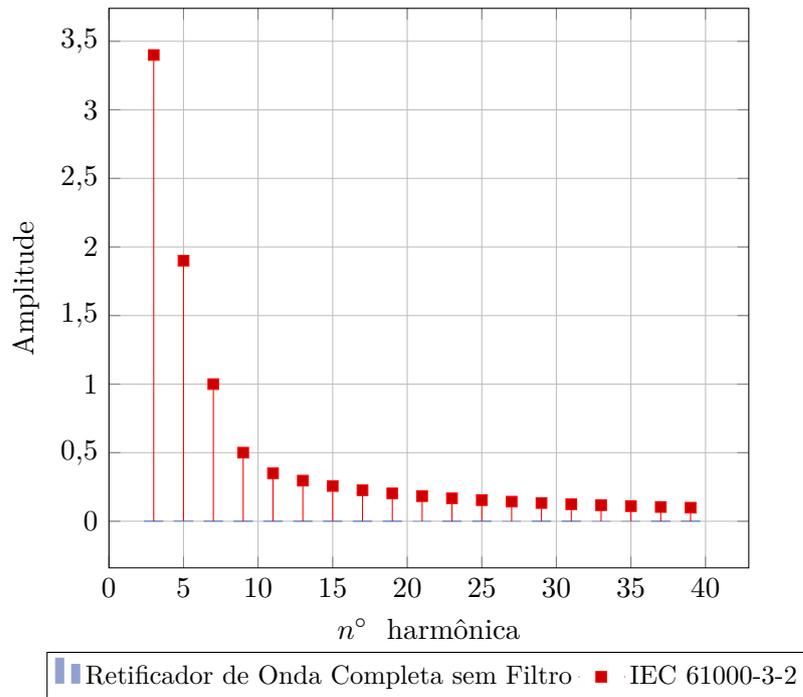


Figura 59: Comparativo das Distorções Harmônicas de Corrente do Retificador de Onda Completa sem Filtro com a Norma IEC 61000-3-2

Fonte: Autoria Própria

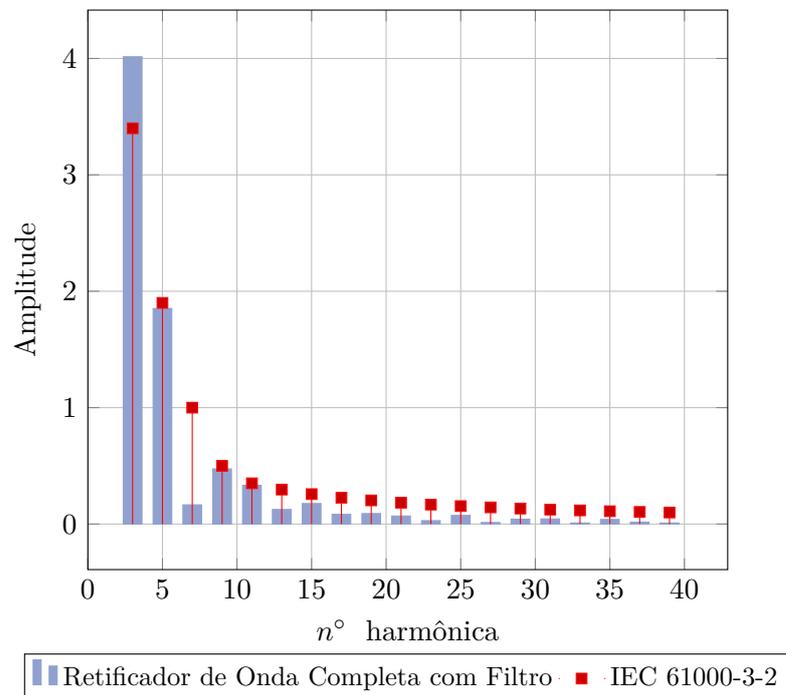


Figura 60: Comparativo das Distorções Harmônicas de Corrente do Retificador de Onda Completa com Filtro com a Norma IEC 61000-3-2

Fonte: Autoria Própria

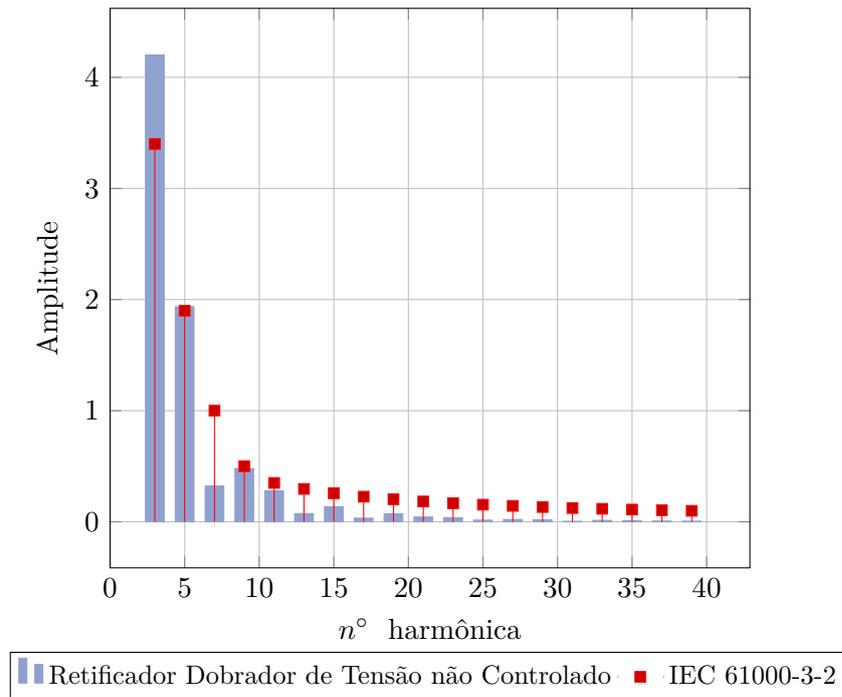


Figura 61: Comparativo das Distorções Harmônicas de Corrente do Retificador Dobrador de Tensão não Controlado com a Norma IEC 61000-3-2

Fonte: Autoria Própria

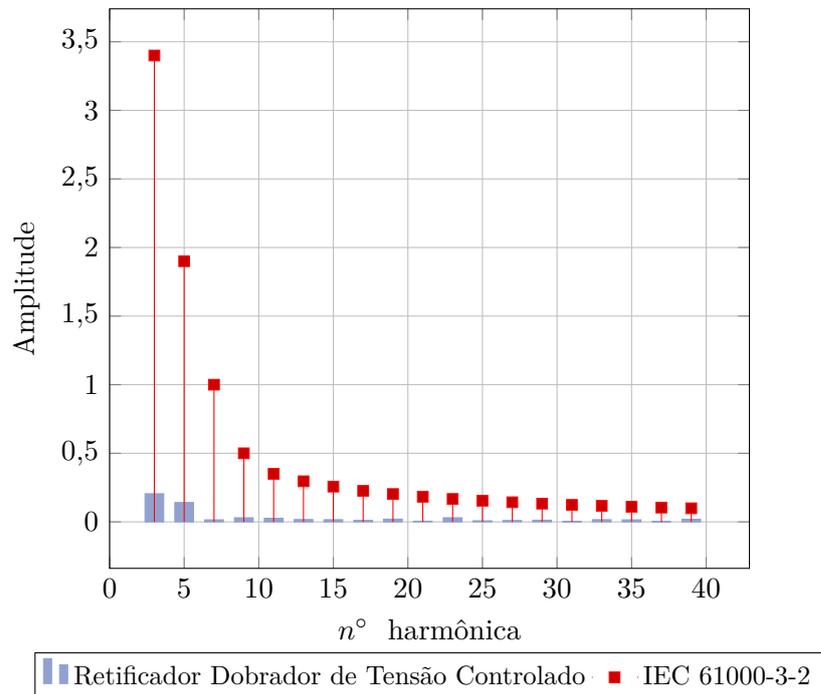


Figura 62: Comparativo das Distorções Harmônicas do Retificador Controlado com a IEC 61000-3-2

Fonte: Autoria Própria

A Tabela 25 apresenta a coerência ou incoerência de cada topologia para a tensão de entrada de 91 V em relação à IEC 61000-3-2, sendo (✓) associado à coerência e (X) à incoerência em relação à essa norma.

Tabela 25: Análise de Coerência das Topologias Implementadas em Relação à IEC 61000-3-2

Ordem	Limite	Valor da Harmônica por					
		Topologia mA/W					
		Topologia 1	Topologia 2	Topologia 3	Topologia 4	Topologia 5	Topologia 6
3	3,400	0,076	3,602	0,002	4,015	4,201	0,205
5	1,900	0,073	1,257	0,004	1,852	1,935	0,141
7	1,000	0,048	0,282	0,002	0,164	0,322	0,015
9	0,500	0,029	0,283	0,002	0,474	0,479	0,030
11	0,350	0,004	0,084	0,001	0,333	0,278	0,026
13	0,300	0,014	0,133	0,001	0,125	0,074	0,017
15	0,260	0,007	0,043	0,001	0,176	0,136	0,016
17	0,230	0,008	0,063	0,001	0,083	0,033	0,011
19	0,200	0,014	0,036	0,001	0,090	0,072	0,020
21	0,180	0,009	0,035	0,001	0,069	0,043	0,005
23	0,170	0,003	0,013	0,001	0,028	0,036	0,030
25	0,150	0,015	0,041	0,001	0,074	0,015	0,008
27	0,140	0,017	0,019	0,001	0,013	0,021	0,010
29	0,130	0,031	0,021	0,001	0,042	0,018	0,012
31	0,120	0,006	0,013	0,001	0,044	0,005	0,003
33	0,120	0,006	0,028	0,000	0,009	0,013	0,016
35	0,110	0,005	0,025	0,000	0,039	0,011	0,015
37	0,100	0,011	0,015	0,001	0,016	0,007	0,001
39	0,100	0,010	0,005	0,002	0,009	0,006	0,019
Coerência		✓	X	✓	X	X	✓

Fonte: Autoria Própria

Por meio da análise realizada na Tabela 25 nota-se que os retificadores não controlados com filtro capacitivo ficam incoerentes em relação aos limites permitidos pela norma internacional, sendo considerados equipamentos que afetariam a rede elétrica com distorções harmônicas de corrente. Já o retificador controlado apresentou-se uma opção viável, já que apresenta uma baixa TDH_i , um elevado FP .

6 CONCLUSÃO

Este trabalho apresentou um estudo referente aos retificadores monofásicos. Mostrando a sua importância em circuitos eletrônicos, bem como o aumento da sua utilização associada a uma alta demanda de equipamentos eletrônicos. Não obstante, esses conversores apresentam agravantes relacionados à qualidade da energia elétrica, já que para reduzir a ondulação da tensão de saída tem-se a necessidade da inserção de filtros capacitivos em paralelo com a carga para amenizar essa variação, o que provoca a geração de níveis harmônicos de corrente mais elevados na rede de alimentação.

Desse modo, essa monografia teve como objetivo estudar, implementar e comparar algumas topologias de retificadores monofásicos não controlados com uma topologia controlada, o retificador monofásico dobrador de tensão, nos critérios de fator de potência e taxa de distorção harmônica de corrente.

Primeiramente, foram estudadas e implementadas as topologias com e sem filtro capacitivo do retificador monofásico de meia onda. Pôde-se observar que a topologia que não faz uso do filtro capacitivo apresentou adequação à normativa 61000-3-2 da IEC, entretanto mostrou-se incoerente com a normativa nº 414 da ANEEL, tendo um FP igual a 0,91 e uma TDH de 44,35%, e, além disso, possui uma ondulação da tensão de saída relativamente elevada, 126 V. Já a topologia que faz uso do filtro capacitivo apresentou-se incoerente tanto com a norma da IEC quanto com a norma ANEEL, apresentando um elevado nível de distorções harmônicas da corrente de entrada, 119,10% e um baixo fator de potência, 0,61. Entretanto a variação da tensão de saída apresentou-se menor em relação à topologia sem filtro, obtendo-se um valor de 58 V de oscilação.

Analisou-se, também, a topologia do retificador monofásico de onda completa sem filtro, a qual mostrou-se coerente com ambas as normativas em questão, apresentando um elevado fator de potência, 0,99, e uma baixa taxa de distorção harmônica da corrente de entrada, 3,88%. Entretanto, ao se inserir o filtro capacitivo para reduzir a variação da tensão de saída essa topologia apresenta um elevado nível de distorções harmônicas, 80,88%, e um baixo fator de potência, 0,58, o que a torna incoerente com a normativa da IEC e da ANEEL. Em relação ao de meia onda o retificador de onda completa apresentou-se superior nos critérios de qualidade da energia, tanto na topologia com filtro quanto na

sem filtro.

Além disso, implementou-se a topologia do retificador monofásico dobrador de tensão não controlado, o qual apresentou uma taxa de distorção harmônica de corrente elevada, 83,00%, e um baixo fator de potência, 0,55, sendo considerado, então, incoerente com ambas as normas de qualidade da energia. Em relação ao retificador de onda completa com filtro, o dobrador de tensão não apresentou diferenças significativas nos critérios de qualidade da energia, possuindo a vantagem conforme a aplicação de poder transferir para a saída uma tensão com o dobro do valor de pico da entrada.

Após a implementação dos retificadores monofásicos não controlados esse trabalho manteve o enfoque sobre a topologia do retificador dobrador de tensão controlado, com a finalidade de mostrar algumas vantagens desse em relação aos quais fazem uso de diodos semicondutores. Em primeiro lugar foi estudado o funcionamento desse retificador, levantando as equações diferenciais do circuito para cada etapa de condução das chaves controladas, e na sequência realizou-se a modelagem para pequenos sinais desse conversor, o que possibilitou a compreensão do comportamento dinâmico desse circuito.

Na sequência fez-se estudo sobre a correção ativa do fator de potência por meio do controle de corrente por histerese, o que permitiu a construção de um modelo simulado do retificador dobrador de tensão com esse sistema de controle implantado. Por meio da simulação usando componentes analógicos pode-se observar o comportamento do retificador com o controle ativado, o que permitiu enfatizar a necessidade de que a tensão de saída seja no mínimo o dobro da tensão de entrada.

Por meio dos resultados experimentais obtidos foi possível cumprir o objetivo de fornecer ao retificador dobrador de tensão um fator de potência tendendo a unidade, 0,99, bem como uma baixa taxa de distorções harmônicas na corrente de entrada, 7,79 %, o que possibilitou adequar essa topologia às normativas vigentes relacionadas à qualidade da energia elétrica, bem como comprovar as expectativas teóricas e simuladas.

Através dessa monografia, pôde-se observar a superioridade do retificador monofásico dobrador de tensão controlado em relação ao não controlado, bem como aos demais retificadores, principalmente pelo fato de que esse conversor apresenta um *ripple* na tensão de saída relativamente baixo, um elevado fator de potência real e um baixo nível de distorções harmônicas na corrente de entrada, fazendo com que esse conversor seja viável para aplicações em que as normas citadas nessa monografia sejam vigentes.

Finalmente, esse trabalho foi de grande valia para o aperfeiçoamento de alguns conhecimentos próprios vinculados curso de engenharia elétrica, que puderam ser aplicados e expandidos.

6.1 TRABALHOS FUTUROS

O estudo abordado nesse trabalho pode ser estendido e aprimorado através da implementação de um controle da tensão de saída, o qual permitiria com que não fosse necessário o ajuste do ganho do sinal de referência da corrente para cada nível de tensão aplicado à entrada. Desse modo, o controlador ajustaria automaticamente o ganho da referência, para que a tensão de saída fosse no mínimo o dobro do pico da tensão de entrada.

Uma opção que poderia ter sido utilizada nesse trabalho seria a implementação de um controle digital para o retificador controlado, o que possibilitaria a redução do volume do protótipo. Entretanto, o controle analógico mostrou-se eficaz na correção do fator de potência.

REFERÊNCIAS

ANEEL. Resolução Normativa nº 414/2010. 2010.

AZAZI, H. Z. et al. *Review of passive and active circuits for power factor correction in single phase, low power AC-DC converters. . . . Middle East Power . . .*, p. 217–224, 2010. Disponível em: <<http://www.sdaengineering.com/mepcon10/papers/154.pdf>>.

BACURAU, R. M. Medidor de energia inteligente para discriminação de consumo por aparelho através de assinatura de cargas. **UNICAMP**, 2014.

BANDINA, B.; RIBEIRO, F. R. Inversor De Frequência Do Tipo Ponte H Com Controle Pwm Por Microprocessador. p. 1–9, 2013.

BARBI, I. **Eletrônica de Potência**. 6^a. ed. Florianópolis: Edição do Autor, 2006. 315 p.

BORGONOVO, D. Análise modelagem e controle de retificadores PWM trifásicos. p. 255, 2005.

BOYLESTAD, R.; NASHELSKY, L. **Dispositivos eletronicos e teoria de circuitos**. 8^a. ed. São Paulo: Pearson Education do Brasil, 2004. 666 p.

Comchip Technology. **High Current Bridge Rectifier - KBPC Series**. 2016. 3 p. Disponível em: <http://pdf.datasheetcatalog.com/datasheet_pdf/comchip-technology/KBPC10005_to_KBPC5010.pdf>.

CORRÊA, M. d. R. Rotor-flux-oriented control of a single-phase induction motor drive. **Industrial Electronics . . .**, v. 47, n. 4, p. 832–841, 2000. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=857963>.

GARCIA, O. et al. Single phase power factor correction: a survey. **IEEE Transactions on Power Electronics**, v. 18, n. 3, p. 749–755, 2003. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1198053>>.

JACOBINA, C. B.; OLIVEIRA, T. M.; SILVA, E. R. C. da. Control of the single-phase three-leg AC/AC converter. **IEEE Transactions on Industrial Electronics**, v. 53, n. 2, p. 467–476, 2006. ISSN 02780046.

LACHKAR, I. et al. Nonlinear PWM Controller for a Single-Phase Half Bridge AC-DC Converters. p. 2798–2803, 2014.

LARICO, H. R. E. Conversor Boost Controlado em Corrente Aplicado ao Retificador Monofásico. p. 181, 2007.

LO, Y.-k.; HO, C.-t.; WANG, J.-m. Analysis and Elimination of the Output Voltage Imbalance for a Half-Bridge Boost Rectifier under Mismatched Loads $\sin \omega t$. v. 1, n. 43, p. 1–3.

LO, Y.-k.; HO, C.-t.; WANG, J.-m. Elimination of the Output Voltage Imbalance in a Half-Bridge Boost Rectifier. v. 22, n. 4, p. 1352–1360, 2007.

MALVINO, A. P. **Eletrônica 4^aed**. São Paulo: Makron Books, 1995.

O Setor Elétrico. Capítulo 2 - NORMAS RELATIVAS A FATOR DE POTÊNCIA E DISTORÇÃO HARMÔNICA. p. 18–23, apr 2006.

PADILHA, F. J. Modeling and Control of the Half-Bridge Voltage-Doubler Boost Converter. 2003.

PADILHA, F. J. d. C. Retificador PWM Boost Dobrador de Tensão com Redução da distorção Harmônica na Fonte. 2004.

PIRES, I. A. Caracterização de harmônicos causados por equipamentos eletro-eletrônicos residenciais e comerciais no sistema de distribuição de energia elétrica. 2006.

POMÍLIO, J. A. Cap. 3. Conversores Ca-CC - Retificadores. 2014. Disponível em: <<http://www.dsce.fee.unicamp.br/antenor/elpot.html>>.

RODRÍGUEZ, J. R. et al. PWM regenerative rectifiers: State of the art. **IEEE Transactions on Industrial Electronics**, v. 52, n. 1, p. 5–22, 2005. ISSN 02780046.

SALAET, J.; BORDONAU, J.; PERACAU, J. SVM Based CoFafro [of A Single-Phase Half Bridge Boost Rectifier under Power Factor Correction and Balanced Operation. p. 130–134, 2000.

SALMON, J. C. TOPOLOGIES FOR SINGLE-PHASE VOLTAGE-DOUBLER BOOST RECTIFIERS John C. Salmon. p. 549–556, 1992.

SINGH, B. et al. *A review of single-phase improved power quality AC-DC converters*. **IEEE Transactions on Industrial Electronics**, v. 50, n. 5, p. 962–981, Oct 2003. ISSN 0278-0046.

SRINIVASAN, R.; ORUGANTI, R. A unity power factor converter using half-bridge boost topology. **IEEE Transactions on Power Electronics**, v. 13, n. 3, p. 487–500, 1998. ISSN 08858993.

TRZYNADLOWSKI, A. M. *Introduction to Modern Power Electronics*. 2^a. ed. [S.l.: s.n.], 2010. 431 p.