

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO ACADÊMICO DE ELETROTÉCNICA

PEDRO CROZERA TORRES

**PROPOSTA DE UM CONVERSOR HÍBRIDO A CAPACITOR
CHAVEADO COM ALTO FATOR DE POTÊNCIA**

TRABALHO DE CONCLUSÃO DE CURSO

CURITIBA

2018

PEDRO CROZERA TORRES

**PROPOSTA DE UM CONVERSOR HÍBRIDO A CAPACITOR
CHAVEADO COM ALTO FATOR DE POTÊNCIA**

Proposta de Trabalho de Conclusão de Curso apresentada à disciplina Trabalho de Conclusão de Curso 2 do curso de Engenharia Elétrica do Departamento Acadêmico de Eletrotécnica da Universidade Tecnológica Federal do Paraná, Campus Curitiba, como requisito parcial para obtenção do título de Engenheiro Eletricista

Orientador: Prof. Daniel Flores Cortez, Dr. Eng.

CURITIBA
2018

Pedro Crozera Torres

Proposta de um conversor híbrido a capacitor chaveado com alto fator de potência

Este Trabalho de Conclusão de Curso de Graduação foi julgado e aprovado como requisito parcial para a obtenção do Título de Engenheiro Eletricista, do curso de Engenharia Elétrica do Departamento Acadêmico de Eletrotécnica (DAELT) da Universidade Tecnológica Federal do Paraná (UTFPR).

Curitiba, 28 de novembro de 2018.

Prof. Antonio Carlos Pinho, Dr
Coordenador de Curso
Engenharia Elétrica

Profa. Annemahlen Gehrke Castagna, Mestre
Responsável pelos Trabalhos de Conclusão de Curso
de Engenharia Elétrica do DAELT

ORIENTAÇÃO

Daniel Flores Cortez, Dr.
Universidade Tecnológica Federal do Paraná
Orientador

BANCA EXAMINADORA

Alceu André Badin, Dr.
Universidade Tecnológica Federal do Paraná

Daniel Flores Cortez, Dr.
Universidade Tecnológica Federal do Paraná

Roger Gules, Dr.
Universidade Tecnológica Federal do Paraná

A folha de aprovação assinada encontra-se na Coordenação do Curso de Engenharia Elétrica

AGRADECIMENTOS

Agradeço ao meu professor e orientador Daniel Flores Cortez por toda a orientação, dedicação, paciência e motivação. Um grande exemplo de professor, agradeço por compartilhar os conhecimentos que pretendo usar por toda vida. Agradeço também pelos componentes para a montagem do protótipo em laboratório, pela confecção da placa de potência, além de todas as dicas e sugestões durante todo o período de pesquisa e composição deste trabalho e também por todo o tempo dedicado em laboratório para que este projeto se concretizasse.

Agradeço aos professores por participar da banca examinadora, Alceu André Badin e Roger Gules, e pelas correções e sugestões. Agradeço também ao professor Roger pelas dicas em laboratório e fornecimento dos equipamentos de medição.

Aos meus pais Fernando e Élide por todo apoio e incentivo durante todo este tempo de graduação e que são a minha maior fonte de inspiração para seguir em frente. À minha irmã Laís Torres pelo apoio e amizade de sempre. Aos meus avós que torcem muito por mim. A toda a família em geral por todo amor e carinho.

Ao Dheryck Cabeda pela ajuda mandando os componentes SMD que faltavam para a placa de controle.

Aos amigos que participaram dos momentos de descontrações e também de troca de conhecimentos, principalmente ao Lucas Camargo que me ajudou com o funcionamento e instalação de diversos programas auxiliares de cálculo e de simulação.

Estendo meus agradecimentos a todos do Laboratório de Processamento Eletrônico de Energia (LPEE) pela amizade e troca de conhecimentos durante o desenvolvimento deste trabalho.

RESUMO

TORRES, Pedro. Proposta de um conversor híbrido a capacitor chaveado com alto fator de potência. 109 f. TRABALHO DE CONCLUSÃO DE CURSO – DEPARTAMENTO ACADÊMICO DE ELETROTÉCNICA, UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ. Curitiba, 2018.

Este trabalho propõe uma nova topologia de conversor híbrido a capacitor chaveado que apresenta alto fator de potência e baixa distorção harmônica. As principais características do conversor são a redução dos esforços de tensão e de corrente nos semicondutores. Para o desenvolvimento deste estudo é feita uma análise qualitativa das etapas de operação e de verificação através de simulações. A modelagem do sistema de controle utiliza a técnica de valores médios instantâneos de corrente no indutor aplicado ao DSP TMS320F28335. Para validar os resultados foi construído e testado em laboratório um protótipo com a topologia proposta e potência de 500 W. O protótipo foi projetado para alimentação em 127 V (CA), e saída em 400 V (CC). Nas medições realizadas a estrutura obteve um fator de potência de 0,991.

Palavras-chave: Alto ganho estático, Capacitor chaveado, Correção do fator de potência, Híbrido

ABSTRACT

TORRES, Pedro. Proposal of a hybrid switched-capacitor converter with high power factor. 109 f. TRABALHO DE CONCLUSÃO DE CURSO – DEPARTAMENTO ACADÊMICO DE ELETROTÉCNICA, UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ. Curitiba, 2018.

This work proposes a new topology of a hybrid switched capacitor converter with high power factor and low harmonic distortion. The main characteristics of the converter are the reduction of voltage and current stresses in semiconductors. For the development of this study, it was made an qualitative analysis of the stages of operation and also the verification through simulations. The modeling of the control system uses the technique of instantaneous average values of current in the inductor applied to DSP TMS320F28335. To validate the results, a prototype with the proposed topology was build and tested in the laboratory with power of 500 W. The prototype was projected to convert 127 V (CA) into 400 V (CC). By measuring the power factor, the structure made it to 0,991.

Keywords: High static gain, Switched-capacitor, Power factor correction, Hybrid

LISTA DE FIGURAS

Figura 1	– Crescimento da capacidade instalada em GWh da energia eólica no Brasil. . .	11
Figura 2	– Aplicação na geração da energia eólica.	12
Figura 3	– Exemplo de alta tensão em corrente contínua nos transportes.	13
Figura 4	– Retificador com filtro capacitivo.	14
Figura 5	– Gráfico da tensão e da corrente de entrada distorcida.	15
Figura 6	– Retificador <i>boost</i> clássico.	16
Figura 7	– Circuito de Cockcroft-Walton.	17
Figura 8	– Conversor CC-CC boost híbrido inserindo mais células multiplicadoras a diodo e capacitor.	18
Figura 9	– Primeira etapa de operação de um conversor CC-CC boost híbrido com a adição de 3 células multiplicadoras a diodo e capacitor.	19
Figura 10	– Segunda etapa de operação de um conversor CC-CC boost híbrido com a adição de 3 células multiplicadoras a diodo e capacitor.	19
Figura 11	– Retificador boost monofásico PFC híbrido.	20
Figura 12	– Conversor boost PFC híbrido a capacitor chaveado.	21
Figura 13	– Comutação entre dois capacitores	26
Figura 14	– Circuito equivalente contemplando a resistência equivalente.	27
Figura 15	– Resistência equivalente em função da; (a) frequência de comutação; (b) razão cíclica.	27
Figura 16	– Topologia a capacitor chaveado.	28
Figura 17	– (a) Primeira etapa de operação; (b) Segunda etapa de operação.	29
Figura 18	– (a) Carga Completa; (b) Carga Parcial e (c) Sem Carga.	29
Figura 19	– Retificador boost monofásico PFC híbrido.	30
Figura 20	– Primeira etapa de operação.	31
Figura 21	– Segunda etapa de operação.	32
Figura 22	– Conversor boost PFC híbrido a capacitor chaveado.	32
Figura 23	– Primeira etapa de operação.	33
Figura 24	– Circuito simplificado da primeira etapa de operação.	34
Figura 25	– Segunda etapa de operação.	36
Figura 26	– Circuito simplificado da segunda etapa de operação.	37
Figura 27	– Corrente eficaz parametrizada dos capacitores em relação ao índice de modulação M	51
Figura 28	– Corrente eficaz parametrizada do interruptor em relação ao índice de modulação M	53
Figura 29	– Corrente eficaz parametrizada dos diodos D_2 e D_3 em relação ao índice de modulação M	56
Figura 30	– (a) Diodo D_{10} ; (b) Diodo D_{11} ; (c) Diodo D_{12} ; (d) Diodo D_{13} ; (e) Diodo D_{14} ; (f) Diodo D_{15}	63
Figura 31	– Somatório das correntes eficazes parametrizadas em relação ao índice de modulação M	64
Figura 32	– Principais formas de onda para a frequência de comutação do interruptor.	65
Figura 33	– Principais formas de onda para a frequência da rede.	65

Figura 34	– Comportamento da razão cíclica em função de meio período da rede elétrica.	66
Figura 35	– Ondulação de corrente no indutor em função de meio período da rede elétrica.	68
Figura 36	– Circuito equivalente do capacitor de saída.	69
Figura 37	– Malha de controle de corrente do conversor.	73
Figura 38	– Estratégia de controle por valores médios instantâneos da corrente no indutor.	73
Figura 39	– Comportamento da tensão e da corrente no indutor.	74
Figura 40	– Resposta do compensador de corrente em frequência.	76
Figura 41	– Diagrama de Bode das funções de transferência da planta, compensador de corrente e da FTMA.	76
Figura 42	– Conexão do sensor de efeito Hall com o resistor <i>shunt</i> .	77
Figura 43	– Malha de controle da tensão de saída.	78
Figura 44	– Malha de controle da tensão de saída.	78
Figura 45	– Modelo equivalente por valores médios.	79
Figura 46	– Resposta em frequência do módulo da função transferência da planta.	80
Figura 47	– Sensor de tensão.	80
Figura 48	– Comparação das topologias a capacitor chaveado.	81
Figura 49	– Comparação das correntes eficazes dos semicondutores presentes na segunda etapa de operação.	82
Figura 50	– Estrutura para implementação da estratégia de controle por valores médios instantâneos da corrente no indutor com um DSP.	83
Figura 51	– Simulação da parte de potência do circuito proposto.	84
Figura 52	– Simulação da parte de controle do circuito proposto.	85
Figura 53	– Forma de onda da tensão e da corrente de entrada.	86
Figura 54	– Corrente no indutor.	86
Figura 55	– Ondulação da tensão de saída.	86
Figura 56	– Comparação da tensão de saída e dos capacitores.	87
Figura 57	– Comparação das tensões sobre os capacitores.	87
Figura 58	– Corrente no capacitor C_1 .	88
Figura 59	– Corrente no capacitor C_2 .	88
Figura 60	– Corrente no capacitor C_3 .	88
Figura 61	– Corrente no interruptor S .	89
Figura 62	– Tipo de conexão do sensor de corrente.	93
Figura 63	– Tensão, corrente e potência de entrada.	94
Figura 64	– Tensão V_o de saída e no capacitor C_1 .	95
Figura 65	– Ondulação da tensão de saída e corrente no indutor.	95
Figura 66	– Tensão sobre os capacitores C_1 , C_2 e C_3 .	96
Figura 67	– Tensão sobre o interruptor e o capacitor C_2 .	96
Figura 68	– Fator de potência do conversor.	97
Figura 69	– Distribuição harmônica da corrente do indutor.	97

LISTA DE TABELAS

Tabela 1	– Especificações de projeto.	90
Tabela 2	– Valores das correntes eficazes nos capacitores.	91
Tabela 3	– Principais características do capacitor utilizado no projeto.	91
Tabela 4	– Principais características do interruptor utilizado no projeto.	92
Tabela 5	– Valor das correntes eficazes nos diodos.	92
Tabela 6	– Principais características dos diodos utilizados no projeto.	93

SUMÁRIO

1 INTRODUÇÃO	11
1.1 APRESENTAÇÃO DO PANORAMA ENERGÉTICO	11
1.2 APRESENTAÇÃO DAS TOPOLOGIAS	13
1.2.1 Delimitação do Tema	21
1.3 PROBLEMAS E PREMISSAS	22
1.4 OBJETIVOS	22
1.4.1 Objetivo Geral	22
1.4.2 Objetivos Específicos	22
1.5 JUSTIFICATIVA	23
1.6 PROCEDIMENTOS METODOLÓGICOS	23
1.7 ESTRUTURA DO TRABALHO	24
2 CONVERSORES HÍBRIDOS A CAPACITOR CHAVEADO	25
2.1 INTRODUÇÃO	25
2.2 PARADOXO DOS CAPACITORES EM PARALELO	25
2.3 RESISTÊNCIA EQUIVALENTE	26
2.4 CONSTANTE DE TEMPO τ	28
2.5 RETIFICADOR MONOFÁSICO PFC BOOST HÍBRIDO	30
2.5.1 Primeira etapa de operação	30
2.5.2 Segunda etapa de operação	31
2.6 CONVERSOR CA-CC HÍBRIDO A CAPACITOR CHAVEADO	32
2.7 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA	33
2.7.1 Primeira etapa de operação	33
2.7.2 Segunda etapa de operação	36
2.7.3 Análise de esforços de corrente para um período de comutação do interruptor S	40
2.7.4 Esforços de corrente no período da rede elétrica	48
2.7.5 Principais formas de onda	64
2.7.6 Característica estática	66
2.7.7 Indutor de entrada	67
2.7.8 Capacitor de saída	68
2.8 RESUMO DO CAPÍTULO	71
3 MODELAGEM ORIENTADA AO CONTROLE	72
3.1 INTRODUÇÃO	72
3.2 MALHA DE CONTROLE DE CORRENTE	72
3.2.1 Função transferência da planta do controlador	74
3.2.2 Compensador de corrente	75
3.2.3 Sensor de corrente	76
3.3 MALHA DE CONTROLE DE TENSÃO	77
3.3.1 Função de transferência $H_V(s)$ da planta do conversor	79
3.3.2 Sensor de tensão	80
3.4 RESULTADOS DE SIMULAÇÃO	81
3.5 CONTROLE COM DSP	82

3.6	SIMULAÇÃO DO CONVERSOR PROPOSTO	84
3.7	RESUMO DO CAPÍTULO	89
4	DIMENSIONAMENTO, E RESULTADOS EXPERIMENTAIS	90
4.1	INTRODUÇÃO	90
4.2	DIMENSIONAMENTO	90
4.3	RESULTADOS EXPERIMENTAIS	93
4.4	CONCLUSÃO	97
5	CONCLUSÃO GERAL	99
	REFERÊNCIAS	101
	Apêndice A – MODELAGEM DO CONVERSOR PROPOSTO	103
	Apêndice B – MODELAGEM DO INDUTOR DE NÚCLEO TOROIDAL	107

1 INTRODUÇÃO

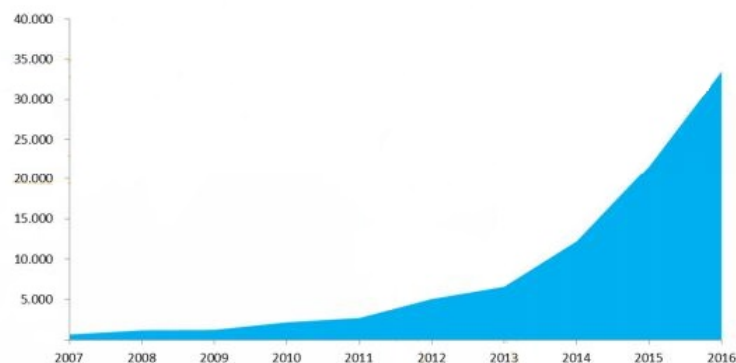
1.1 APRESENTAÇÃO DO PANORAMA ENERGÉTICO

A geração, transmissão e distribuição de energia elétrica é um processo vital para o funcionamento e desenvolvimento de cidades e indústrias. Com o crescimento da população e expansão das cidades ocorre um aumento da demanda de energia, portanto é importante analisar a capacidade e a eficiência deste sistema energético para atender a todos os consumidores. Grande parte da matriz energética mundial é concentrada em grandes usinas, com destaque para as hidrelétricas e usinas que utilizam combustíveis fósseis como matéria prima. Segundo Bull (2001) com a demanda crescente de energia, a matriz energética deve sofrer alteração, e migrará dos grandes centros para uma geração mais distribuída. Com este cenário as fontes de energias renováveis ganham espaço e devem ser responsáveis por prover de 30% a 50% da energia mundial até 2050.

O destaque das energias renováveis vai principalmente para a energia fotovoltaica e para a energia eólica. Segundo Energia (2017), do ano de 2015 para 2016, a energia eólica obteve um crescimento na capacidade instalada de 54,9%. O gráfico da Figura 1 mostra a evolução da energia eólica dos últimos dez anos no Brasil.

Figura 1 – Crescimento da capacidade instalada em GWh da energia eólica no Brasil.

em GWh										
2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	Δ 16/15
663	1.183	1.238	2.177	2.705	5.050	6.578	12.210	21.625	33.489	54,9%



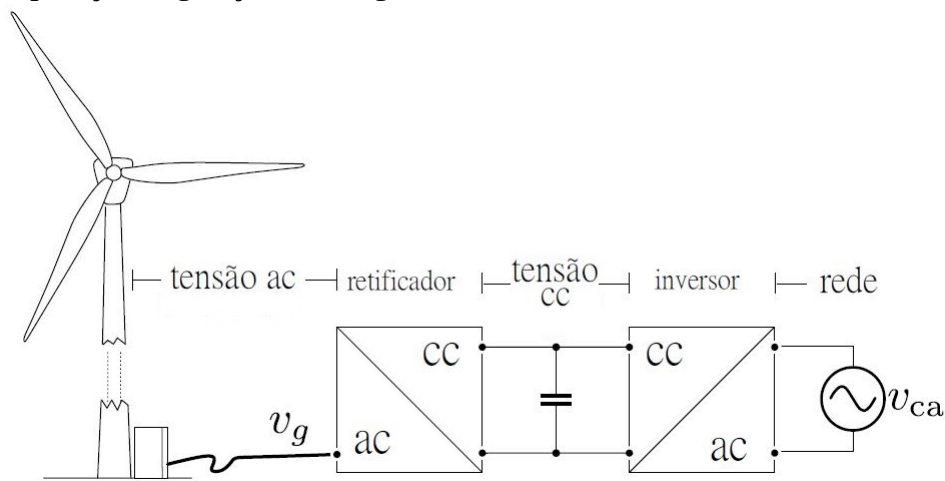
Fonte: (ENERGIA, 2017)

Segundo Tibola (2009) o uso da energia eólica tem aumentado principalmente devido à escassez de recursos não renováveis e ao crescente aumento da demanda por energia elétrica.

Outro fator importante é a questão ambiental, que reforça o uso de energias renováveis. Além disso, com os avanços da aerodinâmica, dos materiais e da eletrônica, cada vez mais surgem aerogeradores mais eficientes e com o custo por kW comparável com o das hidroelétricas, que ainda é o mais baixo de todos.

O sistema de geração por turbinas eólicas consiste basicamente em duas partes. Segundo Cortez (2012) a primeira parte é a fonte de energia renovável, o gerador, que deve ser conectado a um retificador ou a um estágio de retificação ligado a um conversor CC-CC. A segunda parte é constituída por um inversor, que a partir da injeção de energia em seu barramento capacitivo, deve transferir energia à rede elétrica na frequência desejada. Ainda segundo Cortez (2012) mediante um controle adequado do inversor, pode ser controlado tanto o fluxo de potência ativa como também a reativa e, dependendo da escolha do capacitor do barramento, ambos os estágios podem possuir operações independentes. A Figura 2 ilustra o sistema.

Figura 2 – Aplicação na geração da energia eólica.



Fonte: (CORTEZ, 2015)

Atualmente os geradores eólicos podem operar com potências da ordem de MW, e portanto os elementos conectados a esta turbina também devem ser capazes de processar estes níveis de potência. Infelizmente são escassos ou até inexistentes, componentes de eletrônica que conseguem suportar estes níveis de tensão e corrente. Para solucionar este problema, é necessária a utilização de diferentes técnicas, entre elas uma que vêm sendo amplamente empregada é a de topologias multiníveis.

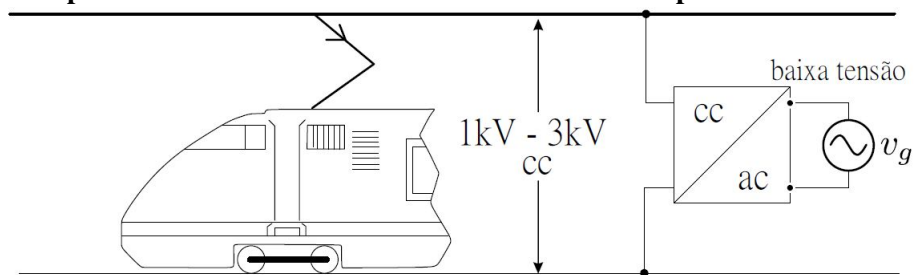
Este tipo de topologia pode ser aplicado de duas maneiras, para obter redução dos esforços de tensão utiliza-se a combinação em série dos componentes, enquanto que para a

redução dos esforços de corrente são utilizados o paralelismo de semicondutores, o paralelismo de conversores ou ainda o paralelismo de pernas de semicondutores (JASKULSKI et al., 2007).

Além de ser uma boa alternativa para utilizar em fontes de energias renováveis, as topologias multiníveis apresentam muitas aplicações em diversas outras áreas, destacando-se a de automóveis, telecomunicações, aplicações médicas, industriais, iluminação, transporte e inclusive na área aeroespacial e militar.

Um exemplo de aplicação nos transportes é no sistema de tração metroviária. Em um estudo realizado por Chan (2007) são comparados três modelos de trens, sendo eles, os completamente elétricos, os híbridos ou ainda os movidos a células de hidrogênio. No estudo é exaltada a economia e a eficiência destes veículos frente aos que utilizam combustíveis. Segundo estudos desenvolvidos por Blahník et al. (2009), estes tipos de trens elétricos vem se tornando cada vez mais populares, e oferecem a possibilidade de serem conectados a um barramento (CC), e portanto, necessitam de um conversor estático de alto ganho para fazer a conexão da rede com o trem. A Figura 3 mostra um exemplo do sistema com um trem conectado a um barramento de 1 a 3 kV. Outra opção são trens com bancos de baterias e com grande autonomia, desta maneira as baterias podem ser carregadas por fontes alternativas de energia no período noturno e disponibilizadas ao transporte durante o dia. Além disso, em caso de falta de energia em alguma região ou instalação em que seja primordial mantê-la alimentada, caso o sistema de transporte seja interligado à rede, as baterias do trem podem ser usadas para suprir momentaneamente a carga onde ocorreu a falta.

Figura 3 – Exemplo de alta tensão em corrente contínua nos transportes.



Fonte: (CORTEZ, 2015)

1.2 APRESENTAÇÃO DAS TOPOLOGIAS

Com o crescimento da informática e de diversas áreas de tecnologia, houve um grande aumento no consumo das chamadas cargas eletrônicas, ou também conhecidas como cargas não-lineares. Entre os exemplos estão os televisores, computadores, fontes de alimentação

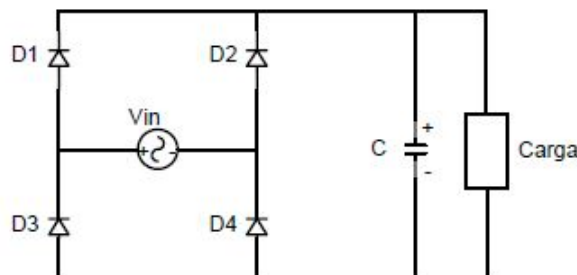
para centrais de telecomunicações, carregadores de celular, reatores eletrônicos de iluminação, eletrodomésticos, entre outros. Muitos destes equipamentos, quando alimentados pela rede elétrica necessitam de um conversor estático para a transformação da corrente alternada (CA) em corrente contínua (CC).

Para a composição deste trabalho é importante realizar um retrospecto das topologias de eletrônica de potência utilizadas com o passar dos anos, e identificar as contribuições e avanços nas técnicas de controle e redução de esforços de tensão e corrente, para então apresentar a topologia proposta.

Esta retrospectiva tem início com os retificadores em ponte completa, que são utilizados no processo de conversão da corrente alternada em corrente contínua. Este procedimento pode ocorrer de diferentes maneiras, destacando-se as mais comumente empregadas, podendo ser através de ponte de diodos com filtro capacitivo na saída, ou ainda controlada por semicondutores, a exemplo dos tiristores, MOSFETs, IGBTs entre outros.

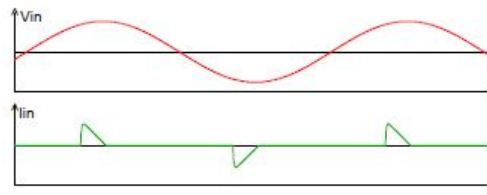
A topologia com ponte de diodos completa é mais simples por não necessitar de um circuito de controle. Segundo Borgonovo (2005) neste tipo de estrutura os diodos são naturalmente comutados, porém o filtro capacitivo distorce a corrente de entrada do circuito com um caráter impulsivo, introduzindo assim um alto conteúdo harmônico na rede. Este comportamento reduz o fator de potência e pode acarretar em danos a outros equipamentos conectados a esta mesma rede. Além disso a interferência eletromagnética causada pelas harmônicas pode comprometer o funcionamento de cargas mais sensíveis, como por exemplo as centrais de telecomunicações. A Figura 4 mostra um exemplo de retificador com filtro capacitivo e a Figura 5 mostra a forma de onda distorcida da corrente de entrada em relação a forma de onda da tensão de entrada V_{in} .

Figura 4 – Retificador com filtro capacitivo.



Fonte: (BATSCHAUER et al., 2000)

Figura 5 – Gráfico da tensão e da corrente de entrada distorcida.



Fonte: (BATSCHAUER et al., 2000)

Segundo Abutbul et al. (2003), Borgonovo (2005) e por meio da análise do gráfico da Figura 5, é possível verificar que a corrente que é drenada da rede por um retificador igual ao da Figura 4, é a soma de muitas componentes de diferentes frequências, sendo que a única frequência responsável pela transferência de energia para a carga, é a componente fundamental.

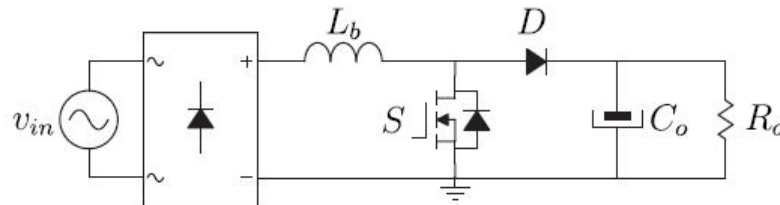
Uma solução comumente empregada neste problema da corrente de entrada pulsada, é a utilização de um pré-regulador entre o retificador e o capacitor de filtro, atrelado a um circuito e uma estratégia de controle. O controlador por largura de pulso, conhecido como PWM (*Pulse Width Modulation*) é bastante utilizado e pode ser empregado em diversas topologias. Segundo Borgonovo (2005) o princípio é controlar a corrente sobre o indutor de entrada e consequentemente as correntes drenadas da rede, e com isso controla-se o fluxo de energia, possibilitando regular a tensão de saída, para isso é inserido um interruptor controlado. Segundo Maccarini (2013) este circuito de controle é o responsável por atuar no comando da comutação em alta frequência do interruptor. Utilizando este método, a forma de onda da corrente de entrada é aproximada para uma senoide, colocando-a em fase com a forma de onda da tensão de entrada, e garantindo assim um alto fator de potência. Sua principal aplicação encontra-se em fontes chaveadas, onde possui como característica a robustez, a confiabilidade e o controle simples e de fácil implementação.

Uma estratégia de controle bastante difundida aplicando um circuito PWM é a de controle por valores médios instantâneos de corrente no indutor, que pode ser implementada em circuitos analógicos ou digitais. Segundo Souza (1998) esta técnica consiste em monitorar a corrente de entrada do conversor e controlá-la através da comutação do interruptor do conversor para que esta siga uma referência senoidal com o mínimo de erro. Muitos circuitos integrados são dedicados a esta estratégia de controle, destacando-se o UC3854 Instruments (1998), que apresenta esta estratégia em sua configuração.

A topologia conhecida como *Boost PFC (Power Factor Correction)* ganhou espaço no mercado aplicando este tipo de controle. Segundo Maccarini (2013) esta topologia tem como característica a correção do fator de potência e a baixa distorção harmônica da corrente

de entrada. O principal conversor utilizado para esta finalidade é o *boost* monofásico, que juntamente com a topologia Flyback, é amplamente empregado em fontes de corrente contínua funcionando como estágio pré-regulador. Um exemplo do retificador *boost* pode ser observado na Figura 6.

Figura 6 – Retificador *boost* clássico.



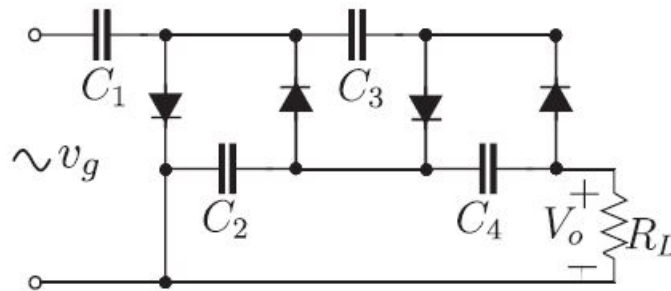
Fonte: (MACCARINI, 2013)

Para aumentar a tensão de saída é necessário aumentar a razão cíclica no controle do interruptor, porém, para obter ganhos elevados de tensão o conversor *boost* PFC não é indicado. Apesar de teoricamente ter um ganho infinito quando a razão cíclica tende a um, na prática isto não acontece, pois a resistência interna dos componentes limitam o ganho estático de tensão. Outro fator importante é que os componentes estão submetidos a mesma tensão de saída do conversor, de modo que para obter um alto ganho de tensão são necessários componentes que suportem altas tensões de bloqueio, isto implica em componentes mais robustos que impactam no peso, volume e no preço (MACCARINI, 2013). Observando a Figura 6, percebe-se que o capacitor C_0 , o interruptor S , o diodo D e o indutor L_b estão submetidos a mesma tensão da carga R_0 .

Para reduzir os esforços de tensão, pode ser aplicado o princípio do circuito multiplicador de tensão de Cockcroft-Walton. Esta topologia apresenta apenas diodos e capacitores em sua estrutura. Segundo Cortez (2015) o conversor opera muito bem no que diz respeito ao propósito de produzir uma tensão de saída constante, pois atua de forma passiva e naturalmente comutado. Porém esta topologia não possui controle da tensão de saída, o que pode ser indispensável em alguns casos, sendo esta uma grande desvantagem ao conversor. Além disso, o fato de operar na mesma frequência da rede faz com que tenha um baixo fator de potência e um alto valor da capacitância, necessitando assim de capacitores maiores ocasionando novamente em um aumento de peso e volume do circuito. Outra desvantagem é o fato de não possibilitar a aplicação de circuito integrado devido a problemas de espalhamento de capacitância no substrato do CI segundo Cataldo e Palumbo (1994) e Dickson (1976), faz com que esta topologia seja indesejada atualmente para essa utilização. Apesar destes aspectos negativos o circuito de Cockcroft-Walton foi muito importante para a evolução da eletrônica

de potência, os conceitos destes multiplicadores são usados em várias topologias atualmente, porém atuando com a comutação de interruptores em alta frequência. A Figura 7 mostra a topologia original do circuito.

Figura 7 – Circuito de Cockcroft-Walton.



Fonte: (CORTEZ, 2015)

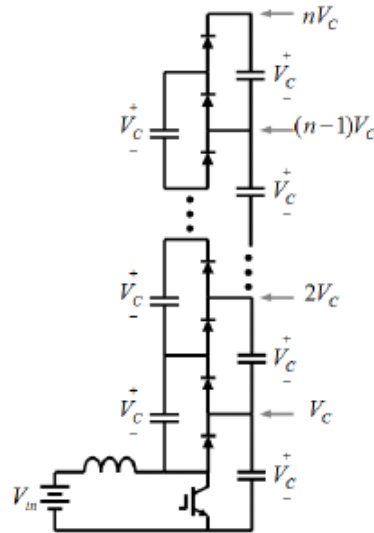
Outro tipo de conversor é o a capacitor chaveado, que pode ser usado para obter ganho estático elevado, e ao contrário do circuito de Cockcroft-Walton, esta topologia pode operar em alta frequência permitindo o uso de capacitores menores, que por sua vez diminui consideravelmente o volume e o peso do equipamento. Este tipo de topologia também apresenta uma reduzida tensão de bloqueio dos semicondutores e a ausência de elementos magnéticos (MACCARINI, 2013). Este modelo de conversor tem 3 modos de operação para os capacitores, o modo completo, o modo parcial e o sem carga. No modo completo o capacitor é carregado e descarregado completamente em um período de comutação, isto pode ser destrutivo ao conversor pois envolve correntes eficazes elevadas. No modo sem carga o capacitor não é carregado nem descarregado no período de comutação somente para elevadas frequências ou em capacitores com alta capacitância. No modo com carga parcial ele é carregado e descarregado parcialmente em cada período de comutação do interruptor, sendo este o método que será empregue neste trabalho.

O conceito de capacitor chaveado é aplicado em conversores CC-CC, de alto ganho não isolados e também em conversores CA-CA. Quando se adiciona algum elemento indutivo a estes conversores cria-se um novo modelo, a topologia híbrida, (ABUTBUL et al., 2003). Este elemento indutivo, ou indutor ressonante, atua como um filtro de harmônicas que melhora de forma considerável a qualidade da rede e ainda reduz as perdas de comutação e dos efeitos causados pela recuperação dos diodos.

A topologia a capacitor chaveado permite a adição de células multiplicadoras a diodo e capacitor. Essa estrutura permite reduzir ainda mais os esforços sobre os semicondutores, ou

ainda aumentar o ganho estático, porém aumenta também o número de componentes presentes em cada etapa de operação, e conseqüentemente aumentam as perdas do conversor por perdas ôhmicas e de comutação dos capacitores. Um exemplo do conversor com a adição de uma célula multiplicadora a diodo e capacitor pode ser observado na Figura 8.

Figura 8 – Conversor CC-CC boost híbrido inserindo mais células multiplicadoras a diodo e capacitor.



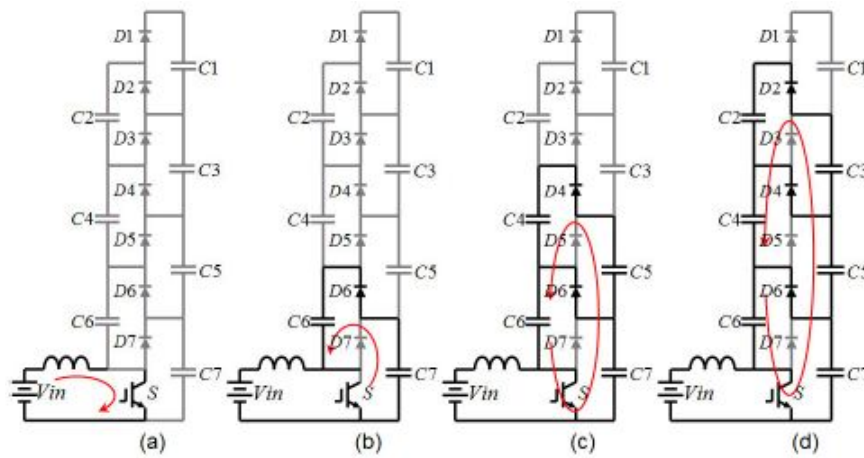
Fonte: (ROSAS-CARO et al., 2008)

Segundo Rosas-Caro et al. (2008) este tipo de estrutura de conversores multinível é boa para ser usada como barramento CC em aplicações que necessitam de controle da tensão de saída, além de autobalanceamento e sentido unidirecional de corrente. Este barramento CC é normalmente conectado a um inversor ou um inversor multinível.

A Figura 9 e a Figura 10 mostram respectivamente a primeira e segunda etapa de operação de um conversor boost híbrido com a adição de três células multiplicadoras a diodo e capacitor. As imagens ilustram a comutação sucessiva dos capacitores em cada etapa.

A Figura 9, representa a primeira etapa de operação, e tem seu início em (a), onde ocorre o fechamento do interruptor S e o armazenamento de energia no indutor através da fonte de entrada V_{in} . Em (b) o capacitor C_7 carrega o capacitor C_6 através do diodo D_6 . Em (c) o capacitor C_5 é o responsável por carregar o capacitor C_4 através do diodo D_4 , e por fim em (d), o capacitor C_3 carrega o capacitor C_2 através do diodo D_2 .

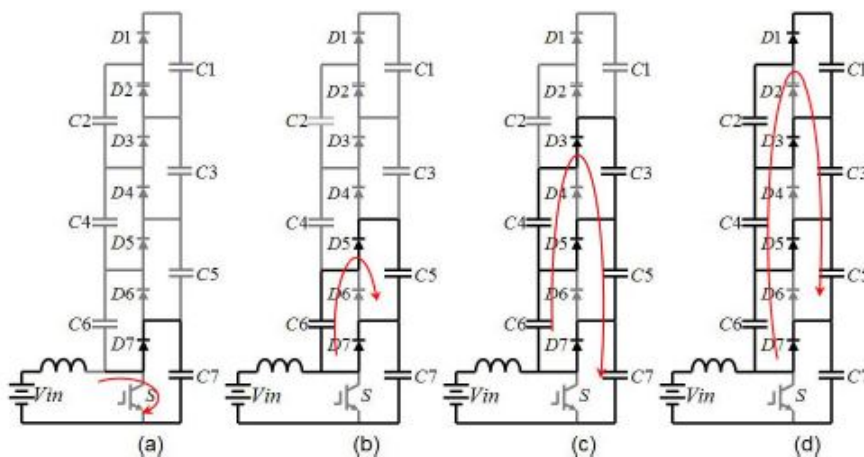
Figura 9 – Primeira etapa de operação de um conversor CC-CC boost híbrido com a adição de 3 células multiplicadoras a diodo e capacitor.



Fonte: (ROSAS-CARO et al., 2008)

A Figura 10, ilustra a segunda etapa de operação, e tem seu início em (a), onde ocorre a abertura do interruptor S e a transferência de energia da fonte de entrada V_{in} para o capacitor C_7 através do diodo D_7 . Em (b) o capacitor C_6 carrega o capacitor C_5 através do diodo D_5 . Em (c) o capacitor C_4 é o responsável por carregar o capacitor C_3 através do diodo D_3 , e por fim em (d), o capacitor C_2 carrega o capacitor C_1 através do diodo D_1 .

Figura 10 – Segunda etapa de operação de um conversor CC-CC boost híbrido com a adição de 3 células multiplicadoras a diodo e capacitor.



Fonte: (ROSAS-CARO et al., 2008)

O ganho da estrutura é dado pela equação (1).

$$V_{out} = nV_C = \frac{nV_{in}}{1-D} \quad (1)$$

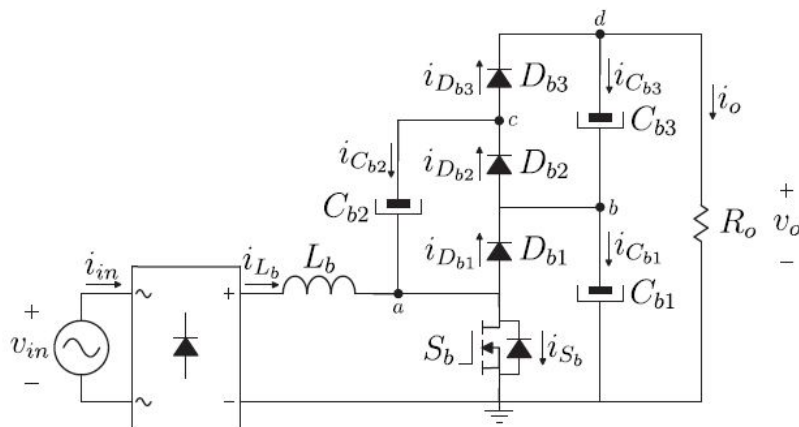
Para $n = 4$, o ganho estático ideal do conversor deve ser de quatro vezes o ganho de um boost convencional.

$$G = \frac{V_{out}}{V_{in}} = 4 \cdot V_C = \frac{4}{1-D} \quad (2)$$

Portanto as estruturas multiníveis a capacitor chaveado podem aumentar de maneira considerável os ganhos de tensão, adicionando cada vez mais células multiplicadoras a diodo e capacitor. Quanto maior a potência demandada pela carga maior os esforços de corrente nos semicondutores, principalmente nos níveis mais inferiores, portanto topologias que sejam capazes de reduzir estes esforços devem ser cada vez mais pesquisadas.

A Figura 11 é uma estrutura com ponte retificadora conectada a um conversor CC-CC *boost* PFC híbrido com dois estágios a capacitor chaveado. Utilizando a técnica de controle por valores médios instantâneos da corrente no indutor, esta estrutura apresenta alto fator de potência e tem a finalidade de ampliar o ganho de tensão sem expor os semicondutores a tensões elevadas. Neste exemplo cada semicondutor fica com a metade da tensão total de saída do conversor (MACCARINI, 2013). Conforme são adicionadas mais células multiplicadoras, esta topologia terá como desvantagem o grande número de componentes que a corrente deve circular em cada etapa de operação. A resistência interna presente em cada elemento faz com que haja um aumento das perdas e conseqüentemente uma redução do rendimento do retificador.

Figura 11 – Retificador boost monofásico PFC híbrido.

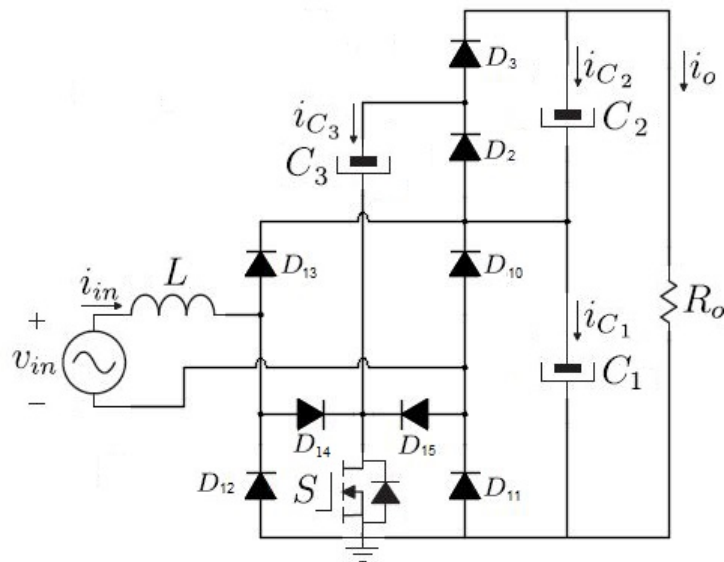


Fonte: (MACCARINI, 2013)

Este trabalho tem como proposta uma nova topologia de conversor *boost* PFC híbrido monofásico a capacitor chaveado, visando manter características importantes, como a reduzida tensão sobre os semicondutores do circuito, além de procurar reduzir os esforços de corrente

nos diodos. Esta nova estrutura não apresenta a ponte retificadora de diodos comumente encontrada nas topologias, ao invés disso são adicionadas dois diodos, representados por D_{14} e D_{15} na Figura 12. O conversor proposto, utilizando a técnica de controle por valores médios instantâneos de corrente no indutor, deve ter um alto fator de potência, baixa taxa de distorção harmônica na corrente de entrada e também um alto ganho estático. Segundo a equação (2), por apresentar duas células multiplicadoras, deve obter um ganho estático igual ao dobro do conversor *boost* convencional. No capítulo 2 serão feitas as análises qualitativa e quantitativa a respeito deste conversor e as comparações com o retificador proposto por Maccarini (2013).

Figura 12 – Conversor boost PFC híbrido a capacitor chaveado.



1.2.1 Delimitação do Tema

Com a projeção do crescimento do mercado de cargas não lineares e da geração de energia por fontes renováveis, destacando-se a solar e a eólica, os conversores de alto ganho estático e com correção do fator de potência, são cada vez mais importantes. As aplicações podem ser observadas em diversas áreas, e inclusive é utilizado em sistemas de alta tensão. Algumas topologias foram propostas por pesquisadores com a finalidade de melhorar o ganho estático e submeter os semicondutores a tensões reduzidas de bloqueio. Este estudo visa propor uma nova topologia de conversor que tenha alto fator de potência além de ganho estático elevado sem expor os semicondutores a elevadas tensões de bloqueio e ainda reduzir os esforços de corrente sobre estes elementos.

1.3 PROBLEMAS E PREMISSAS

O retificador *boost* PFC com células multiplicadoras apresenta um bom desempenho para conversões de alto ganho estático, além de poder utilizar diodos lentos na ponte retificadora. O conversor proposto utiliza para reduzir os esforços de corrente, dois diodos a mais em sua estrutura. Este acréscimo impacta diretamente no custo do projeto, pois além de utilizar mais componentes, estes diodos do conversor devem ser no mínimo do tipo ultra-rápidos. O trabalho visa também a elaboração de um protótipo em laboratório, portanto a precisão na construção e na medição tem um fator muito significativo no resultado do trabalho. Os erros e aproximações com as medições devem ser minimizados o máximo possível.

1.4 OBJETIVOS

1.4.1 Objetivo Geral

O objetivo deste trabalho consiste em apresentar uma nova topologia de conversor híbrido a capacitor chaveado de alto ganho estático com correção do fator de potência e reduzidas perdas nos semicondutores.

1.4.2 Objetivos Específicos

- Fazer um estudo analítico e quantitativo do conversor;
- Realizar simulações e obter a coleta dos dados;
- Identificar melhorias relacionadas a esforços de tensão e corrente;
- Verificar a correção do Fator de Potência e a atuação do controlador;
- Validar os valores teóricos e de simulação através da construção de um protótipo em laboratório;
- Analisar os resultados obtidos e as contribuições e a importância do estudo realizado para a Eletrônica de Potência.

1.5 JUSTIFICATIVA

A crescente expansão da geração de energia por fontes renováveis demanda cada vez mais engenheiros com conhecimentos em eletrônica de potência. Muitos dos sistemas de geração, entre outros, envolvem a retificação e o controle dos níveis de tensão ou de corrente em barramentos. Os retificadores e conversores são muito utilizados para realizar este estágio de pré-regulação, e devido a queda dos preços dos semicondutores com o passar dos anos, estas estruturas se tornam cada vez mais atrativas financeiramente, e também do ponto de vista do rendimento. Quanto maior os níveis de tensão e corrente, mais robustos devem ser os componentes, por este motivo novas topologias devem surgir para propor diferentes meios de reduzir os esforços sobre os componentes e ainda garantir um alto rendimento e eficiência no funcionamento. As pesquisas e o desenvolvimento de projetos que visam contribuir com este avanço, são muito importante para um melhor funcionamento e controle do Sistema Elétrico de Potência.

1.6 PROCEDIMENTOS METODOLÓGICOS

O procedimento metodológico utilizado por este trabalho seguirá o mesmo de dissertações de mestrado e teses de doutorado que propõem ou analisam topologias de eletrônica de potência. Portanto primeiramente é feita uma análise bibliográfica, que mostra a evolução de diferentes estruturas e métodos de controle que contribuíram para a criação de novas topologias, até a proposta por este estudo.

A segunda parte desta pesquisa é composta pelo equacionamento do conversor, analisando-se as etapas de operação e obtendo as formas de onda teoricamente esperadas. Este estudo deve ser feito levando-se em consideração o comportamento do conversor no tempo de uma comutação do interruptor e também em um período da rede elétrica.

Conhecendo as equações e o comportamento do conversor, pode ser escolhido e dimensionado o sistema de controle. Utilizando um sistema amplamente conhecido e difundido no mercado, é feito o dimensionamento dos componentes para que sigam as especificações de projeto. Com a parte de potência e do controle dimensionados, são feitas simulações para verificação dos valores e possíveis ajustes. Esta etapa é muito importante pois é feita uma pesquisa em fabricantes e fornecedores de componentes para obter os mais adequados ao projeto. Após ajustar os valores teóricos com os valores de mercado, são decididos os melhores componentes para o projeto. Feito isto, é montado um protótipo em laboratório com a finalidade de comprovar na prática os valores testados em simulações, e também deve ser feita uma análise

crítica sobre os resultados obtidos em laboratório e comparada as expectativas que este estudo deve atender.

1.7 ESTRUTURA DO TRABALHO

O Trabalho de Conclusão de Curso será organizado em 5 capítulos principais dispostos da seguinte maneira:

- **Capítulo 1 - INTRODUÇÃO**

Neste capítulo é apresentado o tema do projeto através de uma pesquisa bibliográfica, e os principais problemas e dificuldades que podem surgir durante a pesquisa. Também visa propor uma solução para estes problemas e apresenta na justificativa a importância da realização do trabalho, e dos procedimentos metodológicos a serem utilizados.

- **Capítulo 2 - CONVERSORES HÍBRIDOS A CAPACITOR CHAVEADO**

Neste capítulo é realizado um estudo sobre os efeitos presentes na comutação entre dois capacitores. Em seguida é feita a comparação entre duas topologias a capacitor chaveado e verificadas as diferenças e as semelhanças entre elas. Após a comparação, é feita uma análise qualitativa e quantitativa do conversor proposto.

- **Capítulo 3 - MODELAGEM ORIENTADA AO CONTROLE DO CONVERSOR**

Este capítulo faz uma análise do modelo de controle utilizado para o conversor e o diagrama de blocos das malhas de controle. Mostra como o controlador deve atuar para que o equipamento siga as especificações e obtenha o melhor desempenho.

- **Capítulo 4 - DIMENSIONAMENTO E RESULTADOS EXPERIMENTAIS**

Após feita toda a análise teórica é necessário o uso do simulador. A partir das simulações e das conclusões teóricas é feito o dimensionamento dos componentes do circuito e a construção de um protótipo com a finalidade de validar as conclusões teóricas propostas.

- **Capítulo 5 - CONCLUSÃO GERAL**

Por fim os resultados obtidos teoricamente e experimentalmente são analisados e comparados, atentando-se as vantagens e desvantagens do trabalho desenvolvido. Também são apresentadas as contribuições providas deste estudo para a Eletrônica de Potência.

- **REFERÊNCIAS**

2 CONVERSORES HÍBRIDOS A CAPACITOR CHAVEADO

2.1 INTRODUÇÃO

Neste capítulo será apresentado o conversor desta proposta, e serão também detalhados alguns conceitos importantes para a análise das etapas de operação. Será feito um estudo para verificar como a variação da frequência de comutação e da razão cíclica influenciam no valor da resistência equivalente do circuito, tendo como objetivo verificar o seu funcionamento e extrair as vantagens e desvantagens encontradas para que possa ser aplicado ao projeto. Para a obtenção das equações serão feitas duas abordagens diferentes, a primeira com uma fonte de tensão em corrente contínua, para a análise no período de comutação do interruptor, e a segunda com uma fonte de tensão em corrente alternada, para verificar em um período da rede. Os *softwares* utilizados para encontrar as equações deste capítulo e dos demais que compõe este trabalho são o Mathcad 15©e o Maple 2016©. A metodologia de projeto a ser seguida para a análise e obtenção das equações do conversor será a mesma apresentada por (CORTEZ, 2015).

2.2 PARADOXO DOS CAPACITORES EM PARALELO

A comutação entre dois capacitores com tensões diferentes é um fenômeno estudado por pesquisadores e representa um conceito importante para a composição deste trabalho. Primeiramente considere que um capacitor C_1 é conectado a um outro capacitor C_2 por meio de um interruptor S . Considere ainda que os capacitores são idênticos e apresentam uma capacitância igual a C , porém C_1 tem uma tensão inicial V_o , enquanto que o capacitor C_2 está inicialmente descarregado. No momento em que o interruptor é acionado o capacitor C_1 carrega o capacitor C_2 transferindo parte de sua carga. Pelo princípio da conservação de carga cada capacitor deve finalizar o processo com metade da carga e da tensão inicial do capacitor C_1 . Porém comparando a energia final com a energia inicial E_o , conclui-se que cada capacitor ficou com $E_o/4$. A partir desta análise é possível observar que metade da energia é de alguma forma dissipada no processo. Se for adicionado um resistor ao circuito a energia dissipada no resistor pode ser calculada da seguinte maneira.

$$\int_0^{\infty} i(t)^2 R \cdot dt = \int_0^{\infty} \left(\frac{V_o}{R} \cdot e^{\frac{-2t}{RC}} \right)^2 R \cdot dt = \frac{C \cdot V_o}{4} = \frac{E_o}{2} \quad (3)$$

A equação (3) é verdadeira para qualquer valor finito de R . Portanto é possível constatar

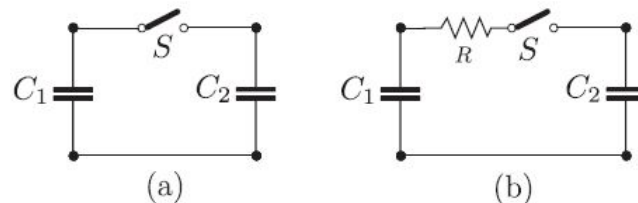
que na comutação entre dois capacitores em paralelo sempre haverá perdas, e estas perdas podem ser representadas através de uma resistência equivalente.

Quando os capacitores C_1 e C_2 apresentam uma diferença de tensão de ΔV , conclui-se que a energia perdida será

$$E_{perdida} = \frac{1}{2} \cdot C(\Delta V)^2 \quad (4)$$

A equação (4) mostra que para reduzir as perdas de energia na comutação entre dois capacitores, a diferença de potencial entre eles deve ser a menor possível. A figura 13 mostra um circuito ideal em (a) e um com resistência R em (b).

Figura 13 – Comutação entre dois capacitores



Fonte: (CORTEZ, 2015)

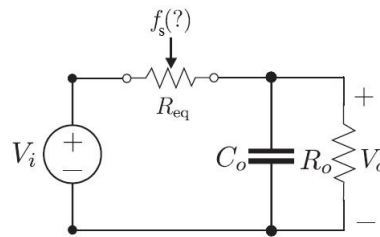
No caso de materiais supercondutores a resistência tende a zero, e portanto a energia teria que ser dissipada de outra maneira. Existem vários estudos com a finalidade de explicar o fenômeno, e segundo Singal (2013) a energia perdida é provavelmente irradiada na forma de ondas eletromagnéticas devido a corrente nos capacitores apresentar um comportamento impulsivo.

2.3 RESISTÊNCIA EQUIVALENTE

O conceito de resistência equivalente é muito importante para analisar um conversor. Em cada elemento do circuito, devido ao fato de os componentes utilizados não serem ideais, estes estão sujeitos a dissipar uma parte da energia através de perdas ôhmicas. Além disso como foi visto anteriormente, a comutação entre dois capacitores com tensões diferentes, sempre implicará em perdas de energia. É possível representar essas perdas de energia de cada componente através de uma resistência equivalente. Este tipo de análise permite interpretar de quais parâmetros do circuito as perdas são mais dependentes, e dessa maneira procurar reduzir as perdas totais do circuito.

Segundo análise feita por Cortez (2015) em um circuito igual ao da Figura 14, um resistor equivalente pode ser inserido ao circuito para representar as perdas devido a comutação do capacitor, e através de estudo matemático, pode-se encontrar de quais elementos do sistema estão ocorrendo as perdas mais significativas.

Figura 14 – Circuito equivalente contemplando a resistência equivalente.



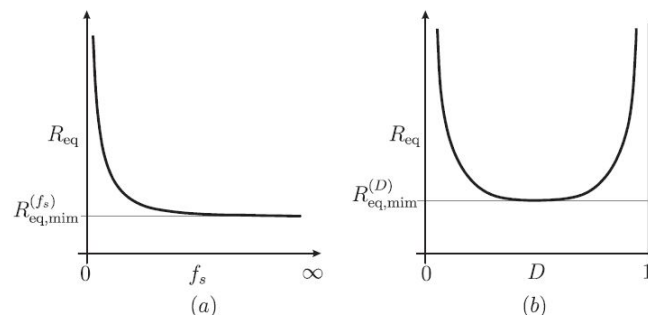
Fonte: (CORTEZ, 2015)

Através do modelo matemático é possível identificar que a resistência equivalente R_{eq} depende da frequência de chaveamento, da capacitância do capacitor C_o , da resistência na chave e da razão cíclica D . Quando tendemos a frequência de chaveamento para o infinito, obtemos a resistência equivalente mínima, dada pela seguinte equação

$$R_{eq,min} = \lim_{f_s \rightarrow \infty} R_{eq} = \frac{R_s}{D(1-D)} \quad (5)$$

A equação (5) mostra como a resistência equivalente pode variar alterando os valores da frequência de comutação e da razão cíclica. A partir desta equação é possível construir os gráficos mostrados na Figura 15.

Figura 15 – Resistência equivalente em função da; (a) frequência de comutação; (b) razão cíclica.



Fonte: (CORTEZ, 2015)

Pode-se observar através do gráfico na Figura 15(a) que para frequências de comutação suficientemente altas o valor da R_{eq} não se altera mais significativamente, porém para altas

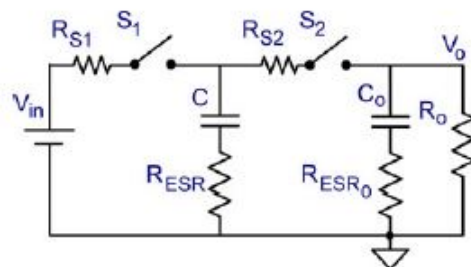
freqüências a resistência equivalente será mínima, mas ainda assim, será um valor maior que zero. Outro ponto importante a ser observado é em relação a razão cíclica, mostrado na Figura 15(b), onde a resistência equivalente atinge o seu menor valor quando D é igual a 0,5. Assim como para a freqüência o valor da resistência mínima atinge um valor maior que zero.

Para analisar as perdas de um conversor através de uma resistência equivalente, é necessário conhecer a corrente eficaz que flui pelos elementos do circuito. Ainda segundo Cortez (2015) outro fator que influencia nas perdas de conversores a capacitor chaveado é a escolha da combinação entre a resistência parasita e a capacitância, onde também é conhecida por constante de tempo τ .

2.4 CONSTANTE DE TEMPO τ

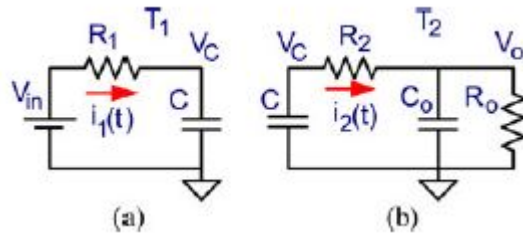
Seguindo os conceitos de resistência equivalente previamente apresentados, é proposto o circuito a capacitor chaveado da Figura 16. Este circuito apresenta dois interruptores, S_1 e S_2 , e suas respectivas resistências parasitas, R_{S1} e R_{S2} . Além destes elementos, os capacitores C e C_o têm suas resistências parasitas representadas por R_{ESR} e R_{ESR_o} , respectivamente. O interruptores são comandados a uma freqüência f_s , onde primeiramente é comutado o interruptor S_1 por um período T_1 , representando a primeira etapa de operação, onde a fonte de entrada V_{in} transmite energia para o capacitor C por meio de S_1 . A corrente que flui por R_1 é denominada por $i_1(t)$. A segunda etapa de operação tem início com a abertura de S_1 e a comutação de S_2 por um período T_2 . Nesta etapa o capacitor C é o responsável por transmitir a energia ao capacitor C_o através de S_2 , e a corrente que flui por R_2 é denominada por $i_2(t)$. As etapas de operação são mostradas na Figura 17.

Figura 16 – Topologia a capacitor chaveado.



Fonte: (BEN-YAAKOV, 2012)

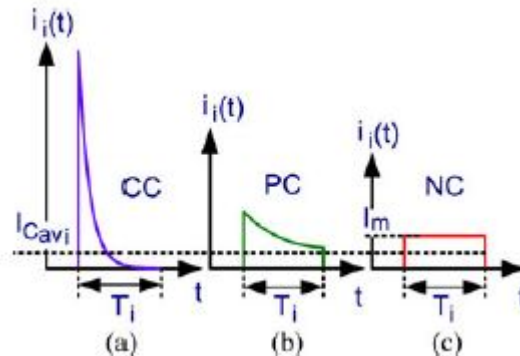
Figura 17 – (a) Primeira etapa de operação; (b) Segunda etapa de operação.



Fonte: (BEN-YAAKOV, 2012)

Segundo o estudo realizado por Ben-Yaakov (2012) existem três formatos de corrente para a carga dos capacitores, o modo *Complete charge* (Carga completa), o modo *Partial charge* (Carga parcial) e também o *No charge* (Sem carga). A característica da corrente de cada tipo são apresentadas na Figura 18.

Figura 18 – (a) Carga Completa; (b) Carga Parcial e (c) Sem Carga.



Fonte: (BEN-YAAKOV, 2012)

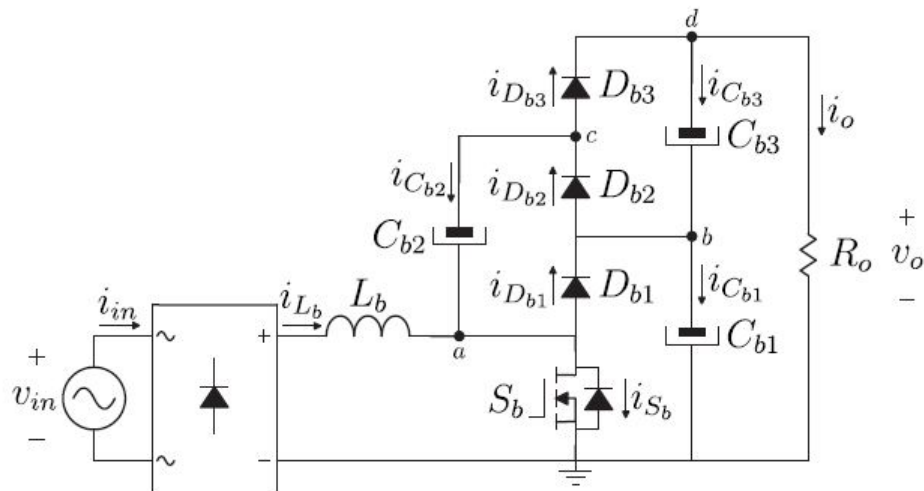
Os elementos que influenciam no formato desta corrente de carga dos capacitores são o período de comutação T_i e a constante de tempo τ . A constante de tempo pode ser encontrada somando a resistência equivalente R_i em cada etapa de operação e multiplicando pela capacitância C_i dos capacitores, onde $\tau = R_i C_i$. Portanto quando $T_i \gg R_i C_i$ ocorrerá o modo *Complete charge*. Este modo apresenta picos de corrente elevados, e isso pode ser prejudicial ao capacitor. Quando $T_i \approx R_i C_i$ têm-se o modo *Partial charge*, e para $T_i \ll R_i C_i$ ocorre o modo *No charge*. Segundo Cortez (2015) o modo que apresenta menores perdas é o *No charge*, pois têm um valor de corrente eficaz menor, devido ao fato da corrente ser constante durante o período da comutação. Porém este modo acarreta em frequências de comutação elevadas ou valores muito altos de capacitâncias. Ainda segundo Cortez (2015) o uso de frequências muito elevadas implica em outros problemas para o circuito, por exemplo as perdas

por comutação dos interruptores. Considerando a resistência equivalente constante, é necessário adequar corretamente os valores da frequência de comutação e da capacitância do circuito para evitar picos de corrente elevados e perdas excessivas por comutação. Portanto para fins práticos o modo *Partial charge* oferece uma melhor combinação entre os elementos, entretanto, com a finalidade de facilitar os cálculos, na obtenção das equações do conversor será considerado o modo *No charge*, pois neste modelo a corrente nos capacitores se mantém constante em um período de comutação.

2.5 RETIFICADOR MONOFÁSICO PFC BOOST HÍBRIDO

As topologias a capacitor chaveado, ou também conhecidas como *boost* multiníveis, propostas por Rosas-Caro et al. (2008) apresentam bons resultados para obter alto ganho estático. No trabalho apresentado por Maccarini (2013) é utilizada uma topologia a capacitor chaveado com ponte retificadora. Esta estrutura tem grande semelhança com a topologia proposta para este trabalho, e portanto, serão analisadas as etapas de operação deste retificador e futuramente comparadas com a topologia proposta. A estrutura completa do retificador pode ser observado na Figura 19.

Figura 19 – Retificador boost monofásico PFC híbrido.



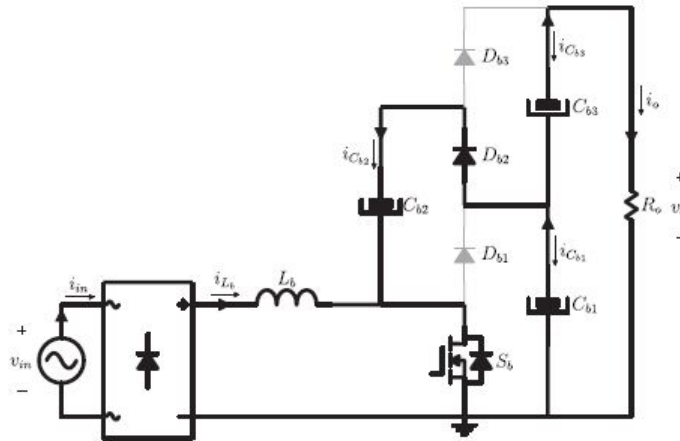
Fonte: (MACCARINI, 2013)

2.5.1 Primeira etapa de operação

Inicia-se quando o interruptor S_b entra em condução, demonstrada na Figura 20. O diodo D_{b2} entra em condução e os diodos D_{b1} e D_{b3} estão bloqueados. A corrente no indutor

L_b cresce linearmente. O capacitor C_{b2} é carregado por C_{b1} através do diodo D_{b2} , equalizando suas tensões. Os capacitores C_{b1} e C_{b3} suprem energia para a carga. A tensão sobre o diodo D_{b1} é igual a $V_{C_{b1}}$, e sobre o diodo D_{b3} é igual a $V_{C_{b3}}$. Esta etapa é finalizada quando o interruptor S_b é bloqueado. (MACCARINI, 2013)

Figura 20 – Primeira etapa de operação.



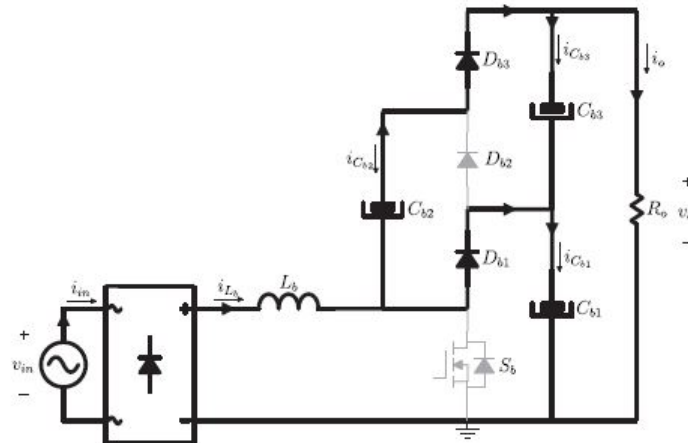
Fonte: (MACCARINI, 2013)

Na primeira etapa de operação é possível observar a presença de quatro semicondutores em condução. Entre eles estão o diodo D_{b2} , dois diodos da ponte retificadora e o interruptor S_b .

2.5.2 Segunda etapa de operação

Esta etapa inicia quando o interruptor S_b é bloqueado, apresentada na Figura 21. Os diodos D_{b1} e D_{b3} entram em condução e o diodo D_{b2} é bloqueado. O indutor L_b fornece energia ao capacitor C_{b1} através do diodo D_{b1} e as tensões sobre C_{b2} e C_{b3} são equalizadas através do diodo D_{b3} . A fonte de entrada v_{in} e o capacitor C_{b2} transferem energia para a carga. A tensão sobre o interruptor S_b é igual a $V_{C_{b1}}$ e a tensão sobre o diodo D_{b2} é igual a $V_{C_{b2}}$. Esta etapa é finalizada quando o interruptor S_b entra em condução, começando um novo período de comutação. (MACCARINI, 2013)

Figura 21 – Segunda etapa de operação.



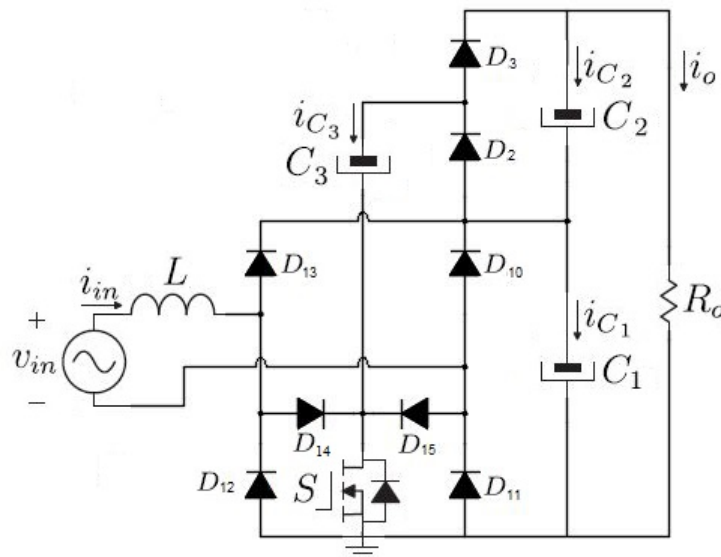
Fonte: (MACCARINI, 2013)

Na segunda etapa de operação é possível observar novamente a presença de quatro semicondutores em condução. Entre eles estão os diodos D_{b1} , D_{b3} e mais dois diodos da ponte retificadora.

2.6 CONVERSOR CA-CC HÍBRIDO A CAPACITOR CHAVEADO

O conversor proposto para este trabalho é mostrado na Figura 22. Esta topologia híbrida a capacitor chaveado apresenta uma célula multiplicadora a diodo e capacitor, que seguindo os conceitos apresentados no modelo proposto por (MACCARINI, 2013), deve apresentar alto ganho estático e um esforço de tensão reduzido nos semicondutores.

Figura 22 – Conversor boost PFC híbrido a capacitor chaveado.



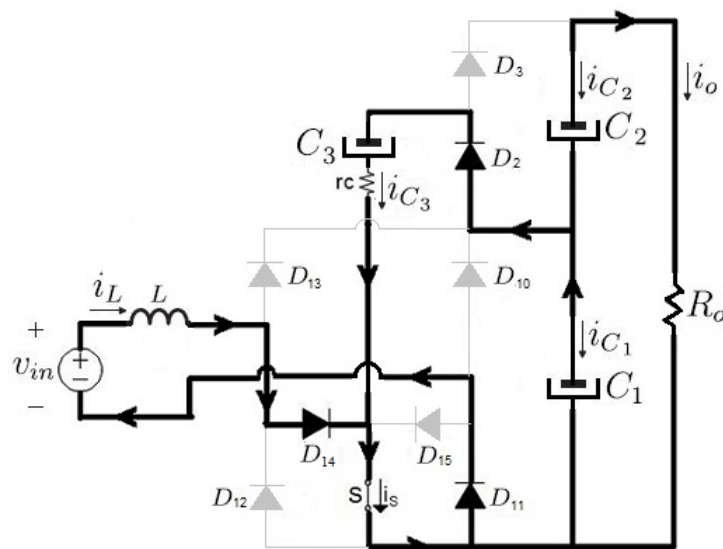
2.7 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA

Com a finalidade de facilitar a manipulação e a interpretação das equações, para as duas etapas de operação será considerado como resistência parasita apenas a resistência r_c do capacitor C_3 , que participa de ambas as etapas do conversor. Esta abordagem não apresentará grande implicância no resultado final, pois será feita uma análise com a resistência r_c tendendo a zero também. O estudo do conversor será feito para o modo em condução contínua, e com os capacitores operando no modo *No Charge*. A análise do circuito e a obtenção das equações serão realizadas para o semiciclo positivo da rede elétrica. Para o semiciclo negativo da rede o conversor deve se comportar de maneira análoga ao semiciclo positivo, porém alterando os diodos que entram em condução em cada etapa de operação.

2.7.1 Primeira etapa de operação

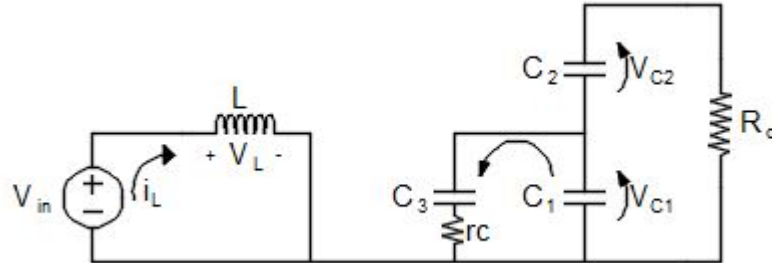
Na primeira etapa de operação do conversor será considerado primeiramente o interruptor S fechado, ou seja, em condução. Durante este intervalo de tempo a corrente no indutor cresce linearmente, armazenando energia da fonte de entrada, e o capacitor C_1 é responsável por carregar o capacitor C_3 através do diodo D_2 . Nesta etapa os diodos D_{10} , D_{13} e D_3 apresentam polaridade reversa, e por isso não entram em condução, bloqueando assim a passagem de corrente por estes. Os capacitores C_1 e C_2 são responsáveis por suprir energia para a carga. A tensão sobre o diodo D_{10} é igual a tensão sobre o capacitor C_1 , e a do diodo D_3 é igual a tensão sobre o capacitor C_2 . Esta etapa é finalizada com a abertura do interruptor S . O funcionamento do circuito da primeira etapa de operação é mostrado na Figura 23 a seguir.

Figura 23 – Primeira etapa de operação.



O circuito simplificado da Figura 23 pode ser observado na Figura 24 . A partir deste circuito são obtidas as equações referentes a primeira etapa de operação.

Figura 24 – Circuito simplificado da primeira etapa de operação.



$$V_{in} = V_L \quad (6)$$

$$i_{C2} = i_{C1} + i_{C3} \quad (7)$$

$$V_{C1} = V_{C3} + r_c \cdot i_{C3} \quad (8)$$

$$-i_{C2} \cdot R_o = V_{C1} + V_{C2} \quad (9)$$

Solucionando as equações são obtidas as correntes nos capacitores e a tensão no indutor. A equação (6) pode ser reescrita da seguinte maneira

$$L \frac{di_L}{dt} = V_{in} \quad (10)$$

A corrente no capacitor C_1 é representada por

$$C_1 \frac{dv_{C1}}{dt} = - \frac{R_o \cdot v_{C1} - R_o \cdot v_{C3} + r_c \cdot v_{C1} + r_c \cdot v_{C2}}{R_o \cdot r_c} \quad (11)$$

A corrente no capacitor C_2 é dada por

$$C_2 \frac{dv_{C2}}{dt} = - \frac{v_{C1} + v_{C2}}{R_o} \quad (12)$$

A corrente no capacitor C_3 é expressa por

$$C_3 \frac{dv_{C3}}{dt} = \frac{v_{C1} - v_{C3}}{rc} \quad (13)$$

Estas equações podem ser escritas no formato matricial, na forma

$$\dot{x} = Ax + Bu \quad (14)$$

$$y = Cx \quad (15)$$

onde

$$\dot{x} = \begin{bmatrix} \frac{di_L}{dt} \\ \frac{dv_{C1}}{dt} \\ \frac{dv_{C2}}{dt} \\ \frac{dv_{C3}}{dt} \end{bmatrix} \quad (16)$$

representa o vetor das derivadas das variáveis de estado do conversor,

$$x = \begin{bmatrix} i_L \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} \quad (17)$$

o vetor contendo as variáveis de estado do conversor,

$$u = \begin{bmatrix} V_{in} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (18)$$

vetor que representa as entradas do conversor,

$$y = \begin{bmatrix} i_L \\ V_o \end{bmatrix} \quad (19)$$

o vetor que representa as variáveis de saída desejadas.

Ordenando as equações na forma matricial, obtém-se a matriz A_1 e B_1 :

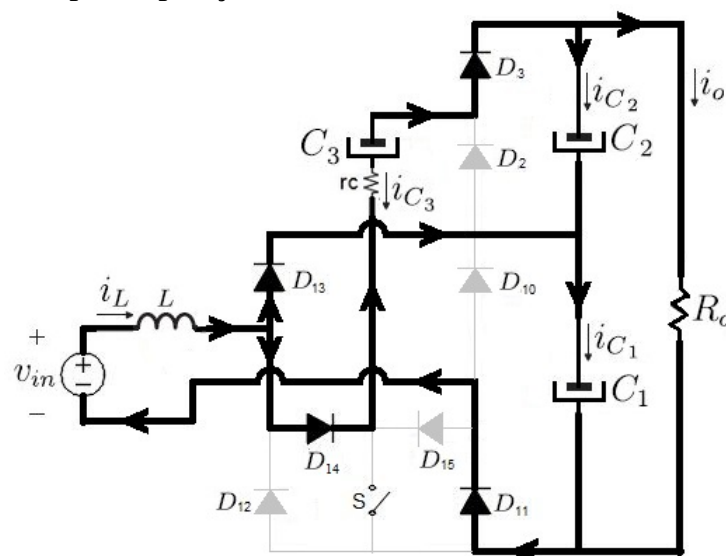
$$A_1 = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & \frac{-1}{C1(Ro+rc)} & \frac{-1}{C1 \cdot Ro} & \frac{1}{C1 \cdot rc} \\ 0 & \frac{-1}{C2 \cdot Ro} & \frac{-1}{C2 \cdot Ro} & 0 \\ 0 & \frac{1}{C3 \cdot rc} & 0 & \frac{-1}{C3 \cdot rc} \end{bmatrix} \quad (20)$$

$$B_1 = \begin{bmatrix} 1 \\ \bar{L} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (21)$$

2.7.2 Segunda etapa de operação

A segunda etapa de operação pode ser observada através da Figura 25. Esta etapa tem início com a abertura do interruptor S . Durante esta etapa o indutor fornece energia para o capacitor C_1 através do diodo D_{13} , e o capacitor C_3 é o responsável por carregar o capacitor C_2 através do diodo D_3 . Nesta etapa o diodo D_2 é bloqueado, e a tensão sobre este diodo é igual a do capacitor C_2 .

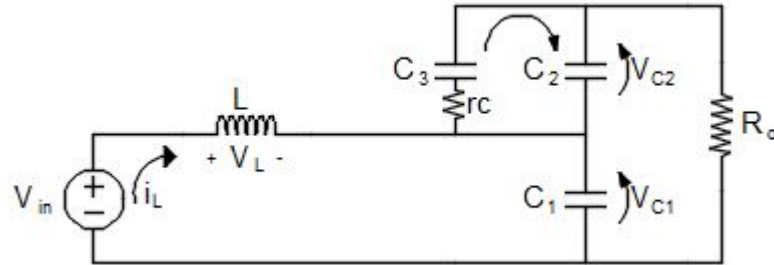
Figura 25 – Segunda etapa de operação.



O circuito simplificado da Figura 25 pode ser observado na Figura 26 . A partir deste

circuito são obtidas as equações referentes a segunda etapa de operação.

Figura 26 – Circuito simplificado da segunda etapa de operação.



$$V_L = V_{in} - V_{C1} \quad (22)$$

$$i_{C1} = i_{C2} + i_{C3} + i_L \quad (23)$$

$$V_{C2} = V_{C3} + r_C \cdot i_{C3} \quad (24)$$

$$0 = i_{C2} + i_{C3} + \frac{(V_{C1} + V_{C2})}{R_o} \quad (25)$$

Solucionando as equações são obtidas as correntes nos capacitores e a tensão no indutor. A equação (6) pode ser reescrita da seguinte maneira

$$L \frac{di_L}{dt} = V_{in} - v_{C1} \quad (26)$$

A corrente no capacitor C_1 é dada por

$$C_1 \frac{dv_{C1}}{dt} = - \frac{v_{C1} + v_{C2} - R_o \cdot i_L}{R_o} \quad (27)$$

A corrente no capacitor C_2 é dada por

$$C_2 \frac{dv_{C2}}{dt} = - \frac{R_o \cdot v_{C2} - R_o \cdot v_{C3} + r_C \cdot v_{C1} + r_C \cdot v_{C2}}{R_o \cdot r_C} \quad (28)$$

A corrente no capacitor C_3 é dada por

$$C_3 \frac{dv_{C_3}}{dt} = \frac{v_{C_2} - v_{C_3}}{rc} \quad (29)$$

Ordenando as equações na forma matricial, obtém-se a matriz A_2 e B_2 :

$$A_2 = \begin{bmatrix} 0 & \frac{-1}{L} & 0 & 0 \\ \frac{1}{C_1} & \frac{C_1 \cdot R_o}{-1} & \frac{C_1 \cdot R_o}{-1} & 0 \\ 0 & \frac{C_2 \cdot R_o}{C_2 \cdot R_o} & \frac{C_2 \cdot (R_o + rc)}{1} & \frac{C_2 \cdot rc}{-1} \\ 0 & 0 & \frac{1}{C_3 \cdot rc} & \frac{1}{C_3 \cdot rc} \end{bmatrix} \quad (30)$$

$$B_2 = \begin{bmatrix} \frac{1}{L} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (31)$$

O modelo do conversor por valores médios, quando o conversor opera em um ponto de equilíbrio, é

$$0 = AX + BU \quad (32)$$

$$Y = CX \quad (33)$$

onde as matrizes A, B e C que representam as duas etapas de operação, são

$$A = DA_1 + (1 - D)A_2 \quad (34)$$

$$B = DB_1 + (1 - D)B_2 \quad (35)$$

$$C = DC_1 + (1 - D)C_2 \quad (36)$$

onde

$$C_1 = C_2 = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (37)$$

e D representa a razão cíclica no ponto de operação. Assim,

$$C = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (38)$$

Através da equação (32), é possível obter o vetor X da seguinte maneira:

$$X = -A^{-1}BU \quad (39)$$

dessa forma,

$$x = \begin{bmatrix} i_L \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} = \begin{bmatrix} \frac{4DV_{in}}{(1-D)(-RoD - rc + RoD^2)} \\ \frac{V_{in}}{1-D} \\ \frac{(RoD - rc - RoD^2)V_{in}}{(1-D)(RoD + rc - RoD^2)} \\ \frac{(RoD + 2Drc - rc - RoD^2)V_{in}}{(1-D)(RoD + rc - RoD^2)} \end{bmatrix} \quad (40)$$

A solução encontrada em (40) leva em consideração a resistência rc do capacitor C_3 , no entanto se esta resistência for desprezada é possível chegar a expressões mais simples e objetivas. Tendendo essa resistência a zero, o vetor x é dado por

$$x = \begin{bmatrix} i_L \\ v_{C1} \\ v_{C2} \\ v_{C3} \end{bmatrix} = \begin{bmatrix} \frac{4V_{in}}{Ro(D-1)^2} \\ \frac{V_{in}}{1-D} \\ \frac{V_{in}}{1-D} \\ \frac{V_{in}}{1-D} \end{bmatrix} \quad (41)$$

O ganho estático ideal é dado pela seguinte equação

$$G = \frac{V_o}{V_{in}} \quad (42)$$

Sabendo que

$$V_o = V_{C1} + V_{C2} \quad (43)$$

e ainda que

$$V_{C1} = V_{C2} = \frac{V_{in}}{(1-D)} \quad (44)$$

o ganho estático ideal do conversor pode ser escrito pela seguinte equação

$$G = \frac{V_o}{V_{in}} = \frac{2}{1-D} \quad (45)$$

O ganho do conversor deve ser o dobro do boost convencional por apresentar uma célula multiplicadora a diodo e capacitor. Isto pode ser comprovado através da equação (45).

2.7.3 Análise de esforços de corrente para um período de comutação do interruptor S

- Corrente eficaz no capacitor C_1

A corrente no capacitor C_1 na primeira etapa de operação foi definida na equação (11), que por conveniência é reescrita na equação seguinte.

$$C_1 \frac{dv_{C1}}{dt} = - \frac{Ro \cdot v_{C1} - Ro \cdot v_{C3} + rc \cdot v_{C1} + rc \cdot v_{C2}}{Ro \cdot rc} \quad (46)$$

Substituindo a equação de soluções (40) na equação (46) obtém-se a corrente no capacitor C_1 da primeira etapa de operação.

$$i'_{C1} = \frac{2V_{in}(D+1)}{DR_o(D-1)} \quad (47)$$

Realizando o mesmo processo, a corrente na segunda etapa de operação é dada por

$$i''_{C1} = \frac{2V_{in}(D+1)}{Ro(D-1)^2} \quad (48)$$

A corrente eficaz no capacitor C_1 calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{C1ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{DT_s} (i'_{C1})^2 .dt + \int_{DT_s}^{T_s} (i''_{C1})^2 .dt \right)} \quad (49)$$

$$i_{C1ef} = \frac{2 \cdot v_{in}(D+1)}{Ro} \sqrt{\frac{-1}{D(D-1)^3}} \quad (50)$$

Através da equação (41) tem-se a seguinte relação

$$v_{in} = \frac{i_L \cdot Ro(D-1)^2}{4} \quad (51)$$

Substituindo a equação (51) em (50) e sendo desprezada a resistência r_c , obtém-se a corrente eficaz no capacitor C_1 em função da corrente no indutor e da razão cíclica.

$$i_{C1ef} = \frac{i_L(1+D)}{2} \sqrt{\frac{1-D}{D}} \quad (52)$$

- Corrente eficaz no capacitor C_2

A corrente no capacitor C_2 na primeira etapa de operação foi definida na equação 12, que por conveniência é reescrita na equação seguinte.

$$C_2 \frac{dv_{C1}}{dt} = -\frac{v_{C1} + v_{C2}}{R_o} \quad (53)$$

Substituindo a equação de soluções (40) na equação (53) obtém-se a corrente no capacitor C_2 da primeira etapa de operação.

$$i'_{C2} = -\frac{2 \cdot v_{in}}{R_o(1-D)} \quad (54)$$

Realizando o mesmo processo, a corrente na segunda etapa de operação é dada por

$$i''_{C_2} = \frac{2 \cdot D \cdot v_{in}}{R_o(D-1)^2} \quad (55)$$

A corrente eficaz no capacitor C_2 calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{C_2ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{DT_s} (i'_{C_2})^2 \cdot dt + \int_{DT_s}^{T_s} (i''_{C_2})^2 \cdot dt \right)} \quad (56)$$

$$i_{C_2ef} = 2 \cdot \sqrt{\frac{D \cdot v_{in}^2}{R_o^2 \cdot (D-1)^3}} \quad (57)$$

Substituindo a equação (51) em (57) e sendo desprezada a resistência r_c , obtém-se a corrente eficaz no capacitor C_2 em função da corrente no indutor e da razão cíclica.

$$i_{C_2ef} = \frac{i_L}{2} \sqrt{D(1-D)} \quad (58)$$

- Corrente eficaz no capacitor C_3

A corrente no capacitor C_3 na primeira etapa de operação foi definida na equação (13), que por conveniência é reescrita na equação seguinte.

$$C_3 \frac{dv_{C_3}}{dt} = \frac{v_{C_1} - v_{C_3}}{r_c} \quad (59)$$

Substituindo a equação de soluções (40) na equação (59) obtém-se a corrente no capacitor C_3 da primeira etapa de operação.

$$i'_{C_3} = -\frac{2v_{in}}{D \cdot R_o(D-1)} \quad (60)$$

Realizando o mesmo processo, a corrente na segunda etapa de operação é dada por

$$i''_{C_3} = -\frac{2v_{in}}{R_o(D-1)^2} \quad (61)$$

A corrente eficaz no capacitor C_3 calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{C_3ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{DT_s} (i'_{C_3})^2 \cdot dt + \int_{DT_s}^{T_s} (i''_{C_3})^2 \cdot dt \right)} \quad (62)$$

$$i_{C_3ef} = 2 \cdot \sqrt{-\frac{v_{in}^2}{R_o^2 \cdot D(D-1)^3}} \quad (63)$$

Substituindo a equação (51) em (63) e sendo desprezada a resistência rc , obtém-se a corrente eficaz no capacitor C_3 em função da corrente no indutor e da razão cíclica.

$$i_{C_3ef} = \frac{i_L}{2} \sqrt{\frac{1-D}{D}} \quad (64)$$

- Corrente no interruptor S

A chave S entra em condução apenas na primeira etapa de operação, de modo que a corrente é calculada da seguinte maneira

$$i'_S = i_L + i'_{C_3} \quad (65)$$

e a corrente na segunda etapa de operação é igual a zero

$$i''_S = 0 \quad (66)$$

A corrente média na chave S calculada para um período de sua comutação T_s , pode ser encontrada da seguinte maneira

$$i_{Smed} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_S) dt + \int_{DT_s}^{T_s} (i''_S) dt \right) \quad (67)$$

Substituindo a equação (51) em (65) e sendo desprezada a resistência rc , obtém-se a corrente média na chave S em função da corrente no indutor e da razão cíclica.

$$i_{Smed} = \frac{i_L(D+1)}{2} \sqrt{\frac{1}{D}} \quad (68)$$

- Corrente no Diodo D_2

O diodo D_2 entra em condução apenas na primeira etapa de operação, de modo que a corrente é calculada da seguinte maneira

$$i'_{D_2} = i'_{C_3} = -\frac{2v_{in}}{D \cdot R_o(D-1)}, \quad (69)$$

e a corrente na segunda etapa de operação é igual a zero

$$i''_{D_2} = 0 \quad (70)$$

A corrente média no diodo D_2 calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_2med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_2}) dt + \int_{DT_s}^{T_s} (i''_{D_2}) dt \right) \quad (71)$$

Substituindo a equação (51) em (69) e sendo desprezada a resistência rc , obtém-se a corrente média no diodo D_2 em função da corrente no indutor e da razão cíclica.

$$i_{D_2med} = \frac{i_L(1-D)}{2} \quad (72)$$

- Corrente no Diodo D_3

O diodo D_3 entra em condução apenas na segunda etapa de operação, de modo que a corrente na primeira etapa é igual a zero.

$$i'_{D_3} = 0 \quad (73)$$

e a corrente na segunda etapa de operação é dada por

$$i''_{D_3} = i'_{C_3} = -\frac{2v_{in}}{D \cdot R_o(D-1)} \quad (74)$$

A corrente média no diodo D_3 calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_3med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_3}) dt + \int_{DT_s}^{T_s} (i''_{D_3}) dt \right) \quad (75)$$

Substituindo a equação (51) em (69) e sendo desprezada a resistência rc , obtém-se a corrente média no diodo D_3 em função da corrente no indutor e da razão cíclica.

$$i_{D_3med} = \frac{i_L(D-1)}{2} \quad (76)$$

- Corrente no Diodo D_{10}

O diodo D_{10} entra em condução apenas na segunda etapa de operação, de modo que a corrente na primeira etapa é igual a zero.

$$i'_{D_{10}} = 0 \quad (77)$$

e a corrente na segunda etapa de operação é dada por

$$i''_{D_{10}} = i''_{C1} - i''_{C2} \quad (78)$$

A corrente média no diodo D_{10} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{10}med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{10}}) dt + \int_{DT_s}^{T_s} (i''_{D_{10}}) dt \right) \quad (79)$$

Substituindo a equação (51) em (78) e sendo desprezada a resistência rc , obtém-se a corrente média no diodo D_{10} em função da corrente no indutor e da razão cíclica.

$$i_{D_{10}med} = \frac{i_L}{2}(1 - D) \quad (80)$$

- Corrente no Diodo D_{11}

O diodo D_{11} atua na primeira e na segunda etapa do semiciclo positivo da rede. A corrente na primeira etapa é dada por

$$i'_{D_{11}} = i'_L \quad (81)$$

e a corrente na segunda etapa de operação é dada por

$$i''_{D_{11}} = i''_L \quad (82)$$

A corrente média no diodo D_{11} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{11}med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{11}}) dt + \int_{DT_s}^{T_s} (i''_{D_{11}}) dt \right) \quad (83)$$

Substituindo a equação (51) em (82) e sendo desprezada a resistência rc , obtém-se a corrente média no diodo D_{11} em função da corrente no indutor e da razão cíclica.

$$i_{D_{11}med} = i_L \quad (84)$$

- Corrente no Diodo D_{12}

O diodo D_{12} atua na primeira e na segunda etapa do semiciclo positivo da rede. A corrente na primeira etapa é dada por

$$i'_{D_{12}} = i'_L \quad (85)$$

e a corrente na segunda etapa de operação é dada por

$$i''_{D_{12}} = i''_L \quad (86)$$

A corrente média no diodo D_{12} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{12}med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{12}}) dt + \int_{DT_s}^{T_s} (i''_{D_{12}}) dt \right) \quad (87)$$

Substituindo a equação (51) em (86) e sendo desprezada a resistência r_c , obtém-se a corrente média no diodo D_{12} em função da corrente no indutor e da razão cíclica.

$$i_{D_{12}med} = i_L \quad (88)$$

- Corrente no Diodo D_{13}

O diodo D_{13} entra em condução apenas na segunda etapa de operação, de modo que a corrente na primeira etapa é igual a zero.

$$i'_{D_{13}} = 0 \quad (89)$$

e a corrente na segunda etapa de operação é dada por

$$i''_{D_{13}} = i_L \quad (90)$$

A corrente média no diodo D_{13} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{13}med} = d \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{13}}) dt + \int_{DT_s}^{T_s} (i''_{D_{13}}) dt \right) \quad (91)$$

Substituindo a equação (51) em (90) e sendo desprezada a resistência r_c , obtém-se a corrente média no diodo D_{13} em função da corrente no indutor e da razão cíclica.

$$i_{D_{13}med} = \frac{i_L}{2}(1 - D) \quad (92)$$

- Corrente no Diodo D_{14}

O diodo D_{14} entra em condução nas duas etapas de operação, de modo que a corrente é calculada da seguinte maneira

$$i'_{D_{14}} = i_L \quad (93)$$

e a corrente na segunda etapa de operação é igual a corrente i''_{C_3} do capacitor C_3 .

$$i''_{D_{14}} = i''_{C_3} \quad (94)$$

A corrente média no diodo D_{14} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{14}med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{14}}) dt + \int_{DT_s}^{T_s} (i''_{D_{14}}) dt \right) \quad (95)$$

Substituindo a equação (51) em (93) e sendo desprezada a resistência r_c , obtém-se a corrente média no diodo D_{14} em função da corrente no indutor e da razão cíclica.

$$i_{D_{14}med} = \frac{i_L}{2} \cdot (D + 1) \quad (96)$$

- Corrente no Diodo D_{15}

O diodo D_{15} entra em condução ambas as etapas de operação do semiciclo negativo da rede elétrica, de modo que a corrente é calculada da seguinte maneira:

$$i'_{D_{15}} = i_L \quad (97)$$

e a corrente na segunda etapa de operação é igual a corrente que flui pelo capacitor C_3

$$i''_{D_{15}} = i''_{C_3} \quad (98)$$

A corrente média no diodo D_{15} calculada para um período de comutação T_s da chave S , pode ser encontrada da seguinte maneira

$$i_{D_{15}med} = \frac{1}{T_s} \left(\int_0^{DT_s} (i'_{D_{15}}) dt + \int_{DT_s}^{T_s} (i''_{D_{15}}) dt \right) \quad (99)$$

Substituindo a equação (51) em (97) e sendo desprezada a resistência r_c , obtém-se a corrente média no diodo D_{15} em função da corrente no indutor e da razão cíclica.

$$i_{D_{15}med} = \frac{i_L}{2} \cdot (D + 1) \quad (100)$$

2.7.4 Esforços de corrente no período da rede elétrica

Agora será analisado o funcionamento do conversor levando-se em consideração o período da rede elétrica. As equações das etapas de operação do conversor são as mesmas obtidas na análise em corrente contínua, porém agora será aplicado ao período da rede elétrica, que tem um comportamento senoidal.

$$\begin{cases} i_g = I_p \cdot \text{sen}(\omega t) \\ d = 1 - M \cdot \text{sen}(\omega t) \end{cases} \quad (101)$$

Na equação (101), I_p representa o valor de pico da corrente de linha e M o índice de modulação, que é definido por

$$M = \frac{2V_{in,p}}{V_o} \quad (102)$$

Na equação (102), $V_{in,p}$ representa o valor de pico da tensão de entrada V_{in} .

Utilizando as expressões das correntes eficazes encontradas anteriormente e aplicando as condições para o período da rede elétrica, obtemos as novas equações de cada elemento do circuito.

- Corrente eficaz no capacitor C_1

A nova equação da corrente eficaz no capacitor C_1 para um período de comutação T_s pode ser encontrada resolvendo a equação (107),

$$i_{C_{1ef}} = \sqrt{\frac{1}{T_s} \left(\int_0^{d \cdot T_s} (i'_{C1})^2 dt + \int_{d \cdot T_s}^{T_s} (i''_{C1})^2 dt \right)} \quad (103)$$

Aplicando as condições para que a corrente i_g e a razão cíclica d variem no tempo, a equação (103) resulta em,

$$\langle i_{C_{1ef}} \rangle = \frac{i_g}{4} \cdot \sqrt{\frac{(1-d)}{d}} \quad (104)$$

O cálculo da corrente eficaz em um período da rede elétrica pode ser obtido através de (105).

$$I_{C1ef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \langle I_{C1ef} \rangle^2 d\omega t} \quad (105)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se

$$I_{C1ef} = \frac{\sqrt{6}}{24} \cdot \frac{|I_p| \cdot \sqrt{M(32 - 9M\pi)}}{\sqrt{\pi}} \quad (106)$$

- Corrente eficaz no capacitor C_2

A nova equação da corrente eficaz no capacitor C_2 para um período de comutação T_s pode ser encontrada resolvendo a equação (107),

$$i_{C2ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{d \cdot T_s} (i'_{C2})^2 dt + \int_{d \cdot T_s}^{T_s} (i''_{C2})^2 dt \right)} \quad (107)$$

Aplicando as condições para que a corrente i_g e a razão cíclica d variem no tempo, a equação (107) resulta em,

$$\langle i_{C2ef} \rangle = \frac{i_g}{4} \cdot \sqrt{\frac{(1-d)}{d}} \quad (108)$$

O cálculo da corrente eficaz em um período da rede elétrica pode ser obtido através de (109).

$$I_{C2ef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \langle I_{C2ef} \rangle^2 d\omega t} \quad (109)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se

$$I_{C2ef} = \frac{\sqrt{6}}{24} \cdot \frac{|I_p| \cdot \sqrt{M(32 - 9M\pi)}}{\sqrt{\pi}} \quad (110)$$

- Corrente eficaz no capacitor C_3

A nova equação da corrente eficaz no capacitor C_3 para um período de comutação T_s pode ser encontrada resolvendo a equação (111),

$$i_{C_{3ef}} = \sqrt{\frac{1}{T_s} \left(\int_0^{d \cdot T_s} (i'_{C_3})^2 dt + \int_{d \cdot T_s}^{T_s} (i''_{C_3})^2 dt \right)} \quad (111)$$

Aplicando as condições para que a corrente i_g e a razão cíclica d variem no tempo, a equação (111) resulta em,

$$\langle i_{C_{3ef}} \rangle = \frac{i_g}{2} \sqrt{\frac{1-d}{d}} \quad (112)$$

O cálculo da corrente eficaz em um período da rede elétrica pode ser obtido através de (113).

$$I_{C_{3ef}} = \sqrt{\frac{1}{\pi} \int_0^\pi \langle I_{C_{3ef}} \rangle^2 d\omega t} \quad (113)$$

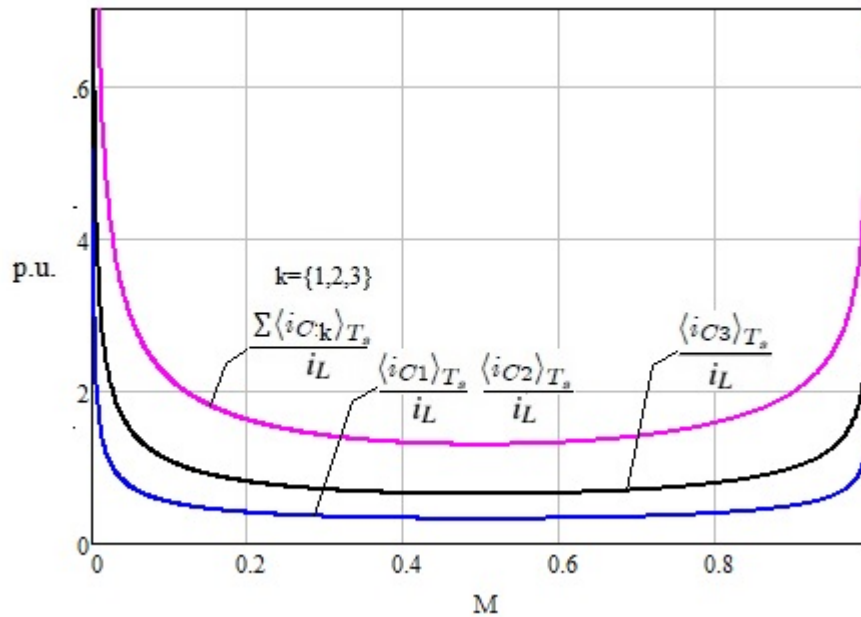
Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se

$$I_{C_{3ef}} = \frac{I_p \sqrt{2}}{4M \sqrt{\pi}} \cdot \sqrt{\frac{4 \cdot \arctan\left(\frac{M}{\beta}\right) - M^2 \pi \beta - 4M\beta - 2\pi\beta + 2\pi}{\beta}} \quad (114)$$

Onde $\beta = \sqrt{1 - M^2}$.

Obtida as equações dos capacitores, é possível identificar o comportamento da corrente eficaz em cada elemento. Para isso, é necessário parametrizar a corrente eficaz de cada capacitor, isto é feito dividindo esta parcela de corrente pela corrente i_L do indutor. O gráfico da Figura 27 mostra as correntes parametrizadas, analisadas em relação ao índice de modulação M . O capacitor C_3 têm um esforço de corrente maior que os capacitores C_1 e C_2 , e além disso todos apresentam esforços reduzidos para um índice de modulação igual a 0,5.

Figura 27 – Corrente eficaz parametrizada dos capacitores em relação ao índice de modulação M .



- Corrente média e eficaz no interruptor S

O interruptor S entra em condução apenas na primeira etapa de operação, de modo que a corrente é calculada da seguinte maneira

$$i'_S = i_L + i'_{C_3} \quad (115)$$

e a corrente na segunda etapa de operação é igual a zero

$$i''_S = 0 \quad (116)$$

A corrente média quase instantânea no interruptor S para um período de comutação T_s é calculada da seguinte forma

$$i_{Smed} = \frac{1}{T_s} \left(\int_0^{d \cdot T_s} (i'_S) dt + \int_{d \cdot T_s}^{T_s} (i''_S) dt \right) \quad (117)$$

Solucionando a equação (117),

$$i_{Smed} = \frac{i_g(1+d)}{2} \quad (118)$$

A corrente média no interruptor S em um período da rede elétrica é calculada da seguinte maneira,

$$\bar{I}_{Smed} = \frac{1}{\pi} \int_0^{\pi} \langle I_{Smed} \rangle d\omega t \quad (119)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{Smed} = \frac{I_p}{8} \cdot \frac{(8 - M\pi)}{\pi} \quad (120)$$

A corrente eficaz no interruptor S calculada para um período de comutação T_s , é calculada através da seguinte expressão:

$$I_{Sef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_S)^2 dt + \int_{dT_s}^{T_s} (i''_S)^2 dt \right)} \quad (121)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{Sef} \rangle = \frac{i_g(1+d)}{2} \cdot \sqrt{\frac{1}{d}} \quad (122)$$

A corrente eficaz no interruptor S em um período da rede elétrica é calculada da seguinte maneira,

$$I_{Sef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \langle I_{Sef} \rangle^2 d\omega t} \quad (123)$$

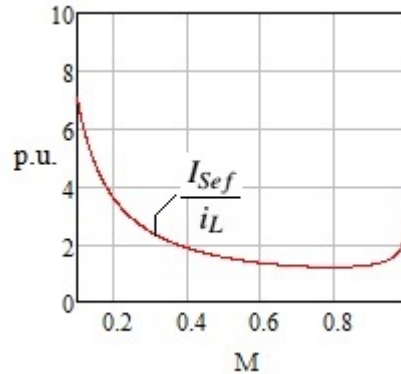
Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{Sef} = \frac{I_p \sqrt{6}}{12M\sqrt{\pi}} \cdot \sqrt{\frac{12 \arctan\left(\frac{M}{\beta}\right) - 8M^3\beta + 9M^2\pi\beta - 12M\beta - 6\pi\beta + 6\pi}{\beta}} \quad (124)$$

Onde $\beta = \sqrt{1 - M^2}$.

Encontrada a função da corrente eficaz no interruptor, novamente é feita a parametrização através da divisão por i_L . O gráfico esboçado na Figura 28, mostra o esforço da corrente no interruptor em relação ao índice de modulação M .

Figura 28 – Corrente eficaz parametrizada do interruptor em relação ao índice de modulação M .



Observando a Figura 28 nota-se que a corrente eficaz no interruptor têm menor valor para um índice de modulação por volta de 0,8.

- Corrente média e eficaz no diodo D_2

O diodo D_2 entra em condução apenas na primeira etapa de operação, de modo que a corrente é calculada da seguinte maneira

$$i'_{D_2} = i'_{C_3} \quad (125)$$

e a corrente na segunda etapa de operação é igual a zero

$$i''_{D_2} = 0 \quad (126)$$

A corrente média quase instantânea no diodo D_2 para um período de comutação T_s é calculada da seguinte forma

$$i_{D_2med} = \frac{1}{T_s} \left(\int_0^{d \cdot T_s} (i'_{D_2}) dt + \int_{d \cdot T_s}^{T_s} (i''_{D_2}) dt \right) \quad (127)$$

Solucionando a equação (127),

$$i_{D_2med} = \frac{i_g(1-d)}{2} \quad (128)$$

A corrente média no diodo D_2 em um período da rede elétrica é calculada da seguinte maneira,

$$\bar{I}_{D_2med} = \frac{1}{\pi} \int_0^{\pi} \langle I_{D_2med} \rangle d\omega t \quad (129)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D2med} = \frac{1}{4} \cdot I_p \cdot M \quad (130)$$

A corrente eficaz no diodo D_2 calculada para um período de comutação T_s da chave S , é calculada através da seguinte expressão:

$$I_{D2ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D2})^2 dt + \int_{dT_s}^{T_s} (i''_{D2})^2 dt \right)} \quad (131)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D2ef} \rangle = \frac{i_g(d-1)}{2} \cdot \sqrt{\frac{1}{d}} \quad (132)$$

A corrente eficaz no diodo D_2 em um período da rede elétrica é calculada da seguinte maneira,

$$I_{D2ef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \langle I_{D2ef} \rangle^2 d\omega t} \quad (133)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D2ef} = \frac{I_p \sqrt{6}}{12M \sqrt{\pi}} \cdot \sqrt{\frac{12 \arctan\left(\frac{M}{\beta}\right) - 8M^3\beta + 3M^2\pi\beta - 12M\beta - 6\pi\beta + 6\pi}{\beta}} \quad (134)$$

Onde $\beta = \sqrt{1 - M^2}$.

- Corrente média e eficaz no diodo D_3

O diodo D_3 entra em condução apenas na segunda etapa de operação, de modo que a corrente na primeira etapa é igual a zero. A corrente média calculada em um período de comutação T_s da chave S é expressa por:

$$i_{D3med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D3}) dt + \int_{dT_s}^{T_s} (i''_{D3}) dt \right) \quad (135)$$

A expressão da corrente média é a mesma definida anteriormente em (76). Aplicando as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtém-se a seguinte expressão:

$$\langle I_{D3med} \rangle = \frac{i_g(d-1)}{2} \quad (136)$$

A corrente média no diodo D_3 em um período da rede elétrica é calculada da seguinte maneira,

$$\bar{I}_{D3med} = \frac{1}{\pi} \int_0^{\pi} \langle I_{D3med} \rangle d\omega t \quad (137)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D3med} = -\frac{1}{4} \cdot I_p \cdot M \quad (138)$$

A corrente eficaz no diodo D_3 calculada para um período de comutação T_s da chave S , é calculada através da seguinte expressão:

$$I_{D3ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D3})^2 dt + \int_{dT_s}^{T_s} (i''_{D3})^2 dt \right)} \quad (139)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D3ef} \rangle = \frac{i_g}{2} \cdot \sqrt{(1-d)} \quad (140)$$

A corrente eficaz no diodo D_3 em um período da rede elétrica é calculada da seguinte maneira,

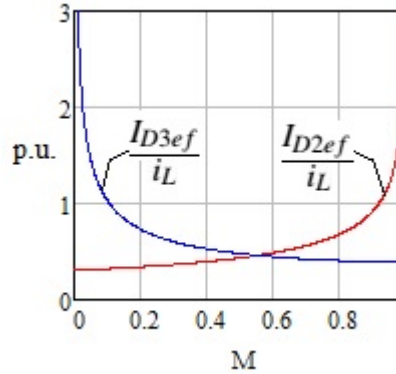
$$I_{D3ef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \langle I_{D3ef} \rangle^2 d\omega t} \quad (141)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D3ef} = \frac{I_p \cdot \sqrt{3}}{3} \cdot \sqrt{\frac{M}{\pi}} \quad (142)$$

A Figura 29 mostra o gráfico das correntes parametrizadas dos diodos D_2 e D_3 em relação ao índice de modulação M .

Figura 29 – Corrente eficaz parametrizada dos diodos D_2 e D_3 em relação ao índice de modulação M .



Estes diodos são complementares nas etapas de operação e estão presentes em ambos os semiciclos da rede. O diodo D_2 entra em condução na primeira etapa carregando o capacitor C_3 , e o diodo D_3 entra em condução na segunda etapa de operação, transferindo a corrente proveniente do capacitor C_3 para o nó entre C_2 e a carga. Observando o gráfico da Figura 29 nota-se que o melhor índice de modulação para se trabalhar com estes diodos seria a combinação das curvas com um valor reduzido de corrente, isto ocorre para o valor de M em torno de 0,55.

- Corrente média e eficaz no diodo D_{10}

O diodo D_{10} entra em condução apenas na segunda etapa de operação, de modo que a corrente na primeira etapa é igual a zero. A corrente média calculada para um período de comutação T_s é expressa por:

$$i_{D_{10}med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D_{10}}) dt + \int_{dT_s}^{T_s} (i''_{D_{10}}) dt \right) \quad (143)$$

A expressão da corrente média é a mesma definida anteriormente em (80). Aplicando as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D_{10}med} \rangle = \frac{i_g}{2} (1 - d) \quad (144)$$

A corrente média no diodo D_{10} em um período da rede elétrica é calculada através da seguinte equação,

$$\bar{I}_{D10med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D10med} \rangle d\omega t \quad (145)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D10med} = \frac{1}{8} \cdot I_p \cdot M \quad (146)$$

A corrente eficaz no diodo D_{10} calculada para um período de comutação T_s do interruptor S , pode ser encontrada através da seguinte expressão

$$I_{D10ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D10})^2 dt + \int_{dT_s}^{T_s} (i''_{D10})^2 dt \right)} \quad (147)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D10ef} \rangle = \frac{i_g}{2} \sqrt{(1-d)} \quad (148)$$

A corrente eficaz no diodo D_{10} em um período da rede elétrica é calculada da seguinte maneira,

$$I_{D10ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D10ef} \rangle^2 d\omega t} \quad (149)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D10ef} = \frac{I_p \cdot \sqrt{6}}{6} \cdot \sqrt{\frac{M}{\pi}} \quad (150)$$

- Corrente média e eficaz no diodo D_{11}

O diodo D_{11} entra em condução nas duas etapas de operação do semiciclo positivo da rede. A corrente média calculada em um período de comutação T_s é expressa por:

$$i_{D11med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D11}) dt + \int_{dT_s}^{T_s} (i''_{D11}) dt \right) \quad (151)$$

A expressão da corrente média é a mesma definida anteriormente em (84). Aplicando as condições para que a corrente i_g e a razão cíclica d variem com o tempo, obtemos a seguinte expressão:

$$\langle I_{D11med} \rangle = i_g \quad (152)$$

A corrente média no diodo D_{11} em um período da rede elétrica é calculada através da seguinte equação,

$$\bar{I}_{D11med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D11med} \rangle d\omega t \quad (153)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D11med} = \frac{I_p}{\pi} \quad (154)$$

A corrente eficaz no diodo D_{11} calculada para um período de comutação T_s da chave S , pode ser encontrada através da seguinte expressão

$$I_{D11ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D11})^2 dt + \int_{dT_s}^{T_s} (i''_{D11})^2 dt \right)} \quad (155)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D11ef} \rangle = i_g \quad (156)$$

A corrente eficaz no diodo D_{11} em um período da rede elétrica é calculada da seguinte maneira,

$$I_{D11ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D11ef} \rangle^2 d\omega t} \quad (157)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D11ef} = \frac{I_p}{2} \quad (158)$$

- Corrente média e eficaz no diodo D_{12}

O diodo D_{12} entra em condução nas duas etapas de operação do semiciclo negativo da rede. A corrente média calculada em um período de comutação T_s é expressa por:

$$i_{D_{12}med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D_{12}}) dt + \int_{dT_s}^{T_s} (i''_{D_{12}}) dt \right) \quad (159)$$

A expressão da corrente média é a mesma definida anteriormente em (88). Aplicando as condições para que a corrente i_g e a razão cíclica d variem com o tempo, obtemos a seguinte expressão:

$$\langle I_{D_{12}med} \rangle = i_g \quad (160)$$

A corrente média no diodo D_{12} em um período da rede elétrica pode ser calculada através da equação,

$$\bar{I}_{D_{12}med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D_{12}med} \rangle d\omega t \quad (161)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D_{12}med} = \frac{I_p}{\pi} \quad (162)$$

A corrente eficaz no diodo D_{12} calculada para um período de comutação T_s da chave S , pode ser encontrada através da seguinte expressão

$$I_{D_{12}ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D_{12}})^2 dt + \int_{dT_s}^{T_s} (i''_{D_{12}})^2 dt \right)} \quad (163)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D_{12}ef} \rangle = i_g \quad (164)$$

A corrente eficaz no diodo D_{12} em um período da rede elétrica é calculada através de:

$$I_{D_{12}ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D_{12}ef} \rangle^2 d\omega t} \quad (165)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D_{12}ef} = \frac{I_p}{2} \quad (166)$$

- Corrente média e eficaz no diodo D_{13}

O diodo D_{13} entra em condução apenas na segunda etapa de operação do semiciclo positivo da rede. A corrente média calculada em período de comutação T_s é expressa por:

$$i_{D_{13}med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D_{13}}) dt + \int_{dT_s}^{T_s} (i''_{D_{13}}) dt \right) \quad (167)$$

A expressão da corrente média é a mesma definida anteriormente em (92). Aplicando as condições para que a corrente i_g e a razão cíclica d variem com o tempo, obtemos a seguinte expressão:

$$\langle I_{D_{13}med} \rangle = \frac{i_g}{2} (1 - d) \quad (168)$$

A corrente média no diodo D_{13} em um período da rede elétrica pode ser calculada através da equação,

$$\bar{I}_{D_{13}med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D_{13}med} \rangle d\omega t \quad (169)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D_{13}med} = \frac{1}{8} \cdot I_p \cdot M \quad (170)$$

A corrente eficaz no diodo D_{13} calculada para um período de comutação T_s da chave S , pode ser encontrada através da seguinte expressão

$$I_{D_{13}ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D_{13}})^2 dt + \int_{dT_s}^{T_s} (i''_{D_{13}})^2 dt \right)} \quad (171)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D_{13}ef} \rangle = \frac{i_g}{2} \sqrt{(1 - d)} \quad (172)$$

A corrente eficaz no diodo D_{13} em um período da rede elétrica é calculada através de:

$$I_{D_{13}ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D_{13}ef} \rangle^2 d\omega t} \quad (173)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D13ef} = \frac{I_p \sqrt{6}}{6} \cdot \sqrt{\frac{M}{\pi}} \quad (174)$$

- Corrente média e eficaz no diodo D_{14}

O diodo D_{14} entra em condução nas duas etapas de operação do semiciclo positivo da rede. A corrente média calculada em um período de comutação T_s é expressa por:

$$i_{D14med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D14}) dt + \int_{dT_s}^{T_s} (i''_{D14}) dt \right) \quad (175)$$

A expressão da corrente média é a mesma definida anteriormente em (96). Aplicando as condições para que a corrente i_g e a razão cíclica d variem com o tempo, obtemos a seguinte expressão:

$$\langle I_{D14med} \rangle = \frac{i_g}{2} \cdot (d + 1) \quad (176)$$

A corrente média no diodo D_{14} em um período da rede elétrica pode ser calculada através da equação,

$$\bar{I}_{D14med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D14med} \rangle d\omega t \quad (177)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D14med} = \frac{I_p}{\pi} - \frac{I_p \cdot M}{8} \quad (178)$$

A corrente eficaz no diodo D_{14} calculada para um período de comutação T_s da chave S , pode ser encontrada através da seguinte expressão

$$I_{D14ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D14})^2 dt + \int_{dT_s}^{T_s} (i''_{D14})^2 dt \right)} \quad (179)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D14ef} \rangle = \frac{i_g}{2} \cdot \sqrt{3d + 1} \quad (180)$$

A corrente eficaz no diodo D_{14} em um período da rede elétrica é calculada através de:

$$I_{D14ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D14ef} \rangle^2 d\omega t} \quad (181)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D14ef} = \frac{I_p}{2} \cdot \sqrt{1 - \frac{2M}{\pi}} \quad (182)$$

- Corrente média e eficaz no diodo D_{15}

O diodo D_{15} opera de maneira similar ao diodo D_{14} , entra em condução nas duas etapas de operação, porém do semiciclo negativo da rede. A corrente média calculada em um período de comutação T_s é expressa por:

$$i_{D15med} = \frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D15}) dt + \int_{dT_s}^{T_s} (i''_{D15}) dt \right) \quad (183)$$

A expressão da corrente média é a mesma definida anteriormente em (100). Aplicando as condições para que a corrente i_g e a razão cíclica d variem com o tempo, obtemos a seguinte expressão:

$$\langle I_{D15med} \rangle = \frac{i_g}{2} \cdot (d + 1) \quad (184)$$

A corrente média no diodo D_{15} em um período da rede elétrica pode ser calculada através da equação,

$$\bar{I}_{D15med} = \frac{1}{2\pi} \int_0^\pi \langle I_{D15med} \rangle d\omega t \quad (185)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$\bar{I}_{D15med} = \frac{I_p}{\pi} - \frac{I_p \cdot M}{8} \quad (186)$$

A corrente eficaz no diodo D_{15} calculada para um período de comutação T_s da chave S , pode ser encontrada através da seguinte expressão

$$I_{D15ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{dT_s} (i'_{D15})^2 dt + \int_{dT_s}^{T_s} (i''_{D15})^2 dt \right)} \quad (187)$$

Aplicando novamente as condições para que a corrente i_g e a razão cíclica d variem no tempo, obtemos a seguinte expressão:

$$\langle I_{D15ef} \rangle = \frac{i_g}{2} \cdot \sqrt{3d+1} \quad (188)$$

A corrente eficaz no diodo D_{15} em um período da rede elétrica é calculada através de:

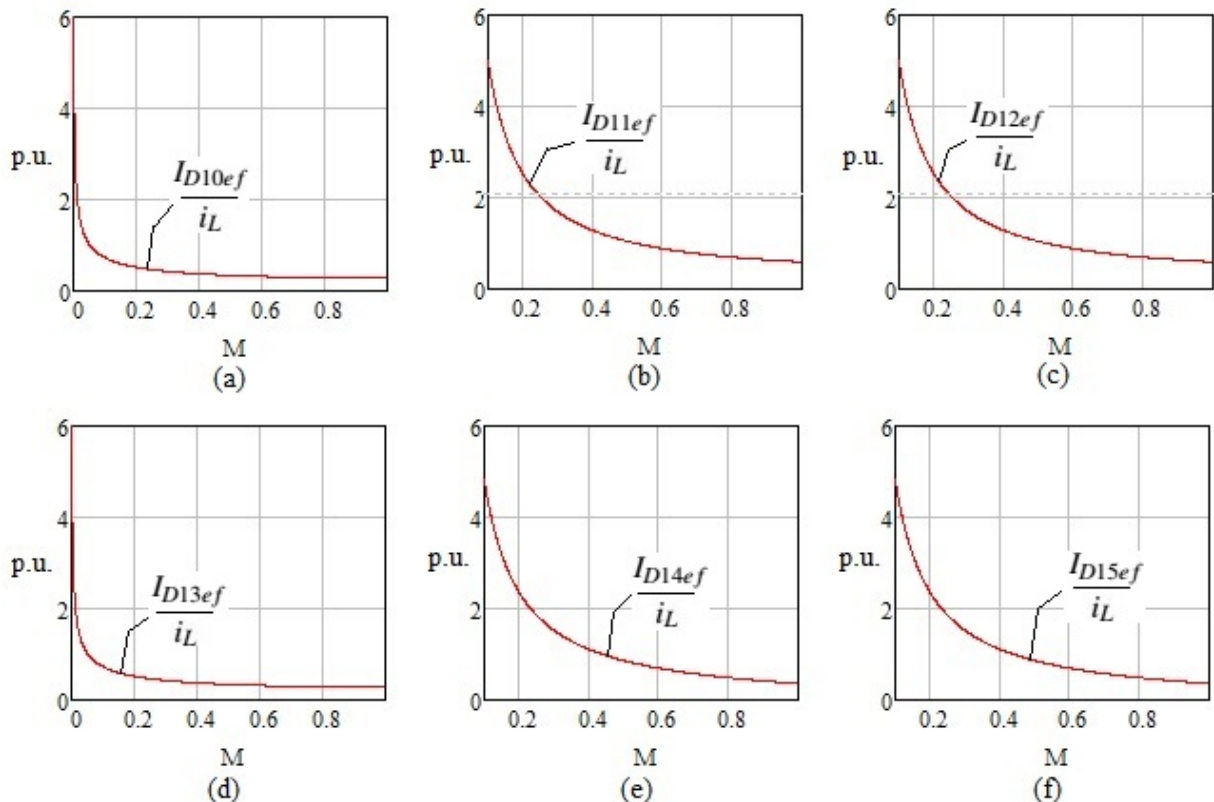
$$I_{D15ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \langle I_{D15ef} \rangle^2 d\omega t} \quad (189)$$

Solucionando a equação em função da corrente de pico I_p e do índice de modulação M , obtém-se como resultado

$$I_{D15ef} = \frac{I_p}{2} \cdot \sqrt{1 - \frac{2M}{\pi}} \quad (190)$$

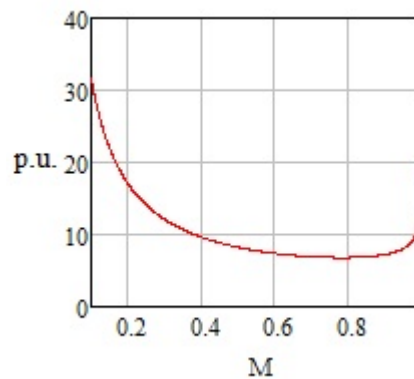
Possuindo agora as funções das correntes nos diodos, novamente são feitos os gráficos das correntes parametrizadas em função do índice de modulação M . A Figura 30 mostra o comportamento destas correntes.

Figura 30 – (a) Diodo D_{10} ; (b) Diodo D_{11} ; (c) Diodo D_{12} ; (d) Diodo D_{13} ; (e) Diodo D_{14} ; (f) Diodo D_{15} .



Examinado os gráficos em [p.u.] dos componentes apresentados fica difícil de escolher um único índice de modulação que represente um nível menor de corrente para operação do conversor. Para resolver este problema é feita a soma de todas as correntes eficazes dos semicondutores e contruído o gráfico em relação ao índice de modulação M . A Figura 31 ilustra o comportamento desta corrente. Examinado esta curva de corrente nota-se que o ponto mínimo da função se encontra para um valor de ($M \approx 0,77$), este portanto é o melhor ponto de operação para o conversor proposto.

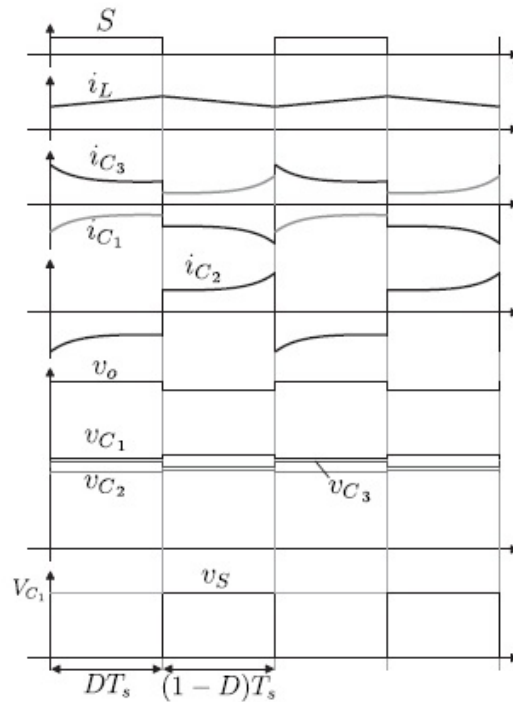
Figura 31 – Somatório das correntes eficazes parametrizadas em relação ao índice de modulação M .



2.7.5 Principais formas de onda

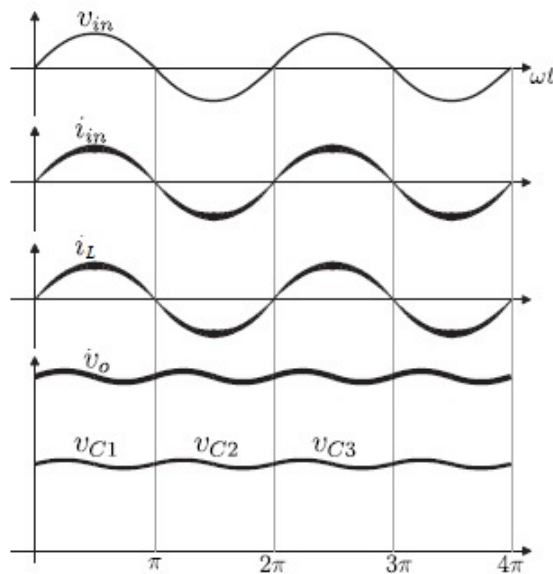
A Figura 32 mostra algumas formas de onda do conversor para o período da comutação do interruptor S . Entre estas formas estão as de corrente no indutor i_L , e nos capacitores, representadas por i_{C1} , i_{C2} e i_{C3} . Além destas, estão também ilustradas as formas de onda de tensão no interruptor, representada por v_S , nos capacitores, representadas por v_{C1} , v_{C2} e v_{C3} e também a tensão de saída v_o . O valor da tensão de cada capacitor é igual a metade do valor da tensão de saída do conversor, tanto no período de comutação do interruptor, quanto no período da rede elétrica, onde é possível observar na Figura 33.

Figura 32 – Principais formas de onda para a frequência de comutação do interruptor.



Para o período da rede elétrica as principais formas de onda do conversor são ilustradas na Figura 33. Nesta representação é importante observar que a corrente de entrada i_{in} e a corrente no indutor i_L estão em fase com a tensão de entrada v_{in} do conversor. Além disso observa-se uma leve ondulação com o dobro da frequência da rede na tensão de saída v_o . Esta ondulação de saída deve ser tratada como um parâmetro de projeto, definindo um valor limite máximo de oscilação da tensão.

Figura 33 – Principais formas de onda para a frequência da rede.



2.7.6 Característica estática

Para obter a característica estática do conversor primeiramente é reescrita a equação do ganho do conversor.

$$G = \frac{V_o}{V_{in}} = \frac{2}{1-D} \quad (191)$$

Isolando a razão cíclica D obtém-se como resultado a equação (192).

$$D = 1 - 2 \frac{V_{inp}}{V_o} \quad (192)$$

Variando a tensão de entrada para que esta se comporte como uma entrada senoidal, é obtida a equação (193).

$$D(\omega t) = 1 - 2 \frac{V_{inp}}{V_o} \cdot \text{sen}(\omega t) \quad (193)$$

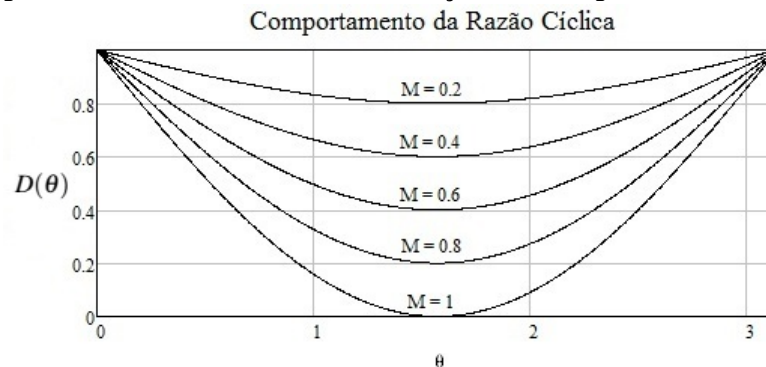
Colocando a equação (193) em função do ângulo θ e do índice de modulação M , representado anteriormente pela equação (102), e que por conveniência é reescrito na equação (194). Substituindo a equação (194) em (193), é obtida a relação através da equação (195).

$$M = 2 \frac{V_{inp}}{V_o} \quad (194)$$

$$D(\theta) = 1 - M \cdot \text{sen}(\theta) \quad (195)$$

O comportamento desta função pode ser observado no gráfico da Figura 34, para valores distintos de M .

Figura 34 – Comportamento da razão cíclica em função de meio período da rede elétrica.



2.7.7 Indutor de entrada

O indutor de entrada será definido através da corrente que circula por este elemento, esta corrente no indutor será composta por duas frequências distintas, sendo uma de baixa frequência, com o dobro da frequência da rede, e uma outra componente de alta frequência, devido a comutação do interruptor. O cálculo da indutância necessária para a construção do indutor será dado através da máxima variação desejada da componente de alta frequência da corrente no indutor. Para que o conversor tenha um alto fator de potência a corrente no indutor deve ter o mesmo formato que a tensão de entrada.

$$i_L(t) = \frac{V_{in}(t)}{L_{ind}}t \quad (196)$$

Analisando no período de comutação, tem-se

$$I_L = \frac{V_{in}}{L_{ind}} \cdot DT_s \quad (197)$$

Tanto a tensão quanto a razão cíclica variam em um período da rede, em função de ωt . Substituindo a equação da razão cíclica (193) em (197), obtém-se:

$$\Delta I_L = \frac{V_{inp} \text{sen}(\omega t)}{L_{ind}} \left(1 - 2 \cdot \frac{V_{inp} \text{sen}(\omega t)}{V_o} \right) \frac{T_s}{2} \quad (198)$$

Simplificando a expressão (198), tem-se

$$\Delta I_L = \frac{1}{2 \cdot L_{ind} \cdot f_s} \left(V_{inp} \text{sen}(\omega t) - 2 \cdot \frac{V_{inp}^2 \text{sen}^2(\omega t)}{V_o} \right) \quad (199)$$

Multiplicando e dividindo por V_o , obtém-se

$$\Delta I_L = \frac{V_o}{2 \cdot L_{ind} \cdot f_s} \left(\frac{V_{inp} \text{sen}(\omega t)}{V_o} - 2 \cdot \frac{V_{inp}^2 \text{sen}^2(\omega t)}{V_o^2} \right) \quad (200)$$

Reescrevendo a equação (200) com a finalidade de mostrar o comportamento da ondulação de corrente do indutor, tem-se

$$\frac{\Delta I_L \cdot 2 \cdot L_{ind} \cdot f_s}{V_o} = \left(\frac{V_{inp} \text{sen}(\omega t)}{V_o} - 2 \cdot \frac{V_{inp}^2 \text{sen}^2(\omega t)}{V_o^2} \right) \quad (201)$$

Denominando o termo a esquerda da equação (201) por $\overline{\Delta I_L}$, tem-se a seguinte relação:

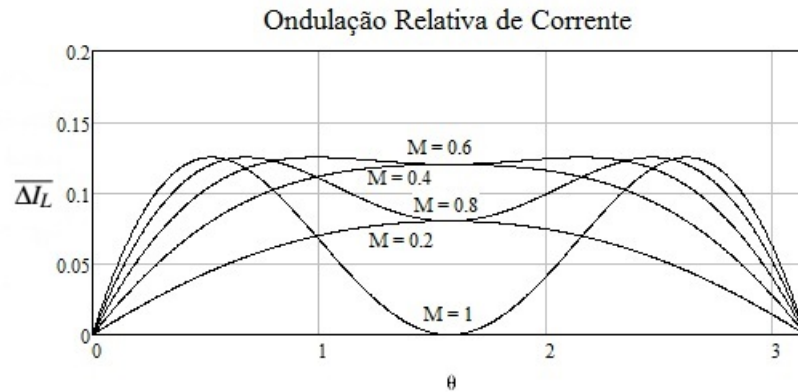
$$\overline{\Delta I_L} = \left(\frac{V_{inp} \text{sen}(\omega t)}{V_o} - 2 \cdot \frac{V_{inp}^2 \text{sen}^2(\omega t)}{V_o^2} \right) \quad (202)$$

Colocando a equação em função do índice de modulação M , obtém-se como resultado a expressão (203).

$$\overline{\Delta I_L} = \left(\frac{M \cdot \text{sen}(\omega t)}{2} - \frac{M^2 \text{sen}^2(\omega t)}{2} \right) \quad (203)$$

O gráfico da Figura 35 mostra a variação da ondulação de corrente no indutor em função da variação do índice de modulação M e do ângulo θ em meio período da rede.

Figura 35 – Ondulação de corrente no indutor em função de meio período da rede elétrica.



2.7.8 Capacitor de saída

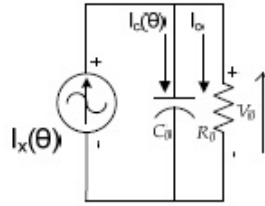
O cálculo para a definição dos capacitores que serão utilizados no conversor será feito primeiramente para os capacitores C_1 e C_2 , que formam o barramento de saída, e posteriormente para o capacitor C_3 através da análise dos esforços de corrente.

Uma técnica para calcular os capacitores de saída C_1 e C_2 , é associá-los em série de modo a obter a seguinte relação:

$$C_o = \frac{C_1 \cdot C_2}{C_1 + C_2} \quad (204)$$

Este capacitor resultante é associado em paralelo a uma fonte de corrente e uma carga resistiva, obtendo o circuito equivalente da Figura 36.

Figura 36 – Circuito equivalente do capacitor de saída.



Seguindo a metodologia de Crippa et al. (2006), é necessário obter a expressão que relaciona a variação de tensão ΔV_{cp} (valor de pico) com a corrente de pico no capacitor I_{cp} . De modo que,

$$V_c = X_c \cdot I_c \rightarrow \Delta V_{cp} = X_c \cdot I_{cp} \quad (205)$$

onde a impedância X_c é igual a

$$X_c = \frac{1}{2\pi \cdot f \cdot C_o} \quad (206)$$

Sabendo que a frequência f é o dobro da frequência da rede, e substituindo a equação (206) em (205) e isolando C_o , é obtém-se

$$C_o = \frac{I_{cp}}{4\pi f_{rede} \Delta V_{cp}} \quad (207)$$

Agora é necessário obter o valor da corrente de pico no capacitor. Esta topologia deve corrigir o fator de potência, e portanto o objetivo é tornar a corrente de entrada senoidal e em fase com a tensão de entrada. Tendo em vista isto, a potência instantânea na entrada deve obedecer a seguinte expressão.

$$P_{in}(\theta) = V_{in}(\theta) \cdot I_{in}(\theta) \quad (208)$$

Onde para aplicar uma entrada senoidal, é necessário que:

$$V_{in}(\theta) = V_{inp} \cdot \text{sen}(\theta) \quad (209)$$

$$I_{in}(\theta) = I_{inp} \cdot \text{sen}(\theta) \quad (210)$$

Substituindo as equações (209) e (210) em (208), obtém-se

$$P_{in}(\theta) = V_{inp}(\theta) \cdot I_{inp}(\theta) \cdot \text{sen}^2(\theta) \quad (211)$$

A potência de saída do conversor é calculada através da seguinte expressão:

$$P_o(\theta) = V_o \cdot I_x(\theta) \quad (212)$$

Considerando que as perdas no conversor são nulas, a potência de entrada deve ser igual a potência de saída, portanto.

$$P_{in}(\theta) = P_o(\theta) \quad (213)$$

Igualando as potências e isolando a variável I_x , é obtida (214).

$$I_x(\theta) = \frac{V_{inp}}{V_o} \cdot I_{inp} \cdot \text{sen}^2(\theta) \quad (214)$$

A potência média na saída, desprezando-se as perdas, é calculada por (215).

$$P_o = \frac{V_{inp} \cdot I_{inp}}{2} \quad (215)$$

Sabendo que:

$$\text{sen}^2(\theta) = \frac{1}{2} - \frac{1}{2} \cos 2(\theta) \quad (216)$$

Substituindo a equação (215) e (216) em (214) obtém-se (217).

$$I_x(\theta) = \frac{P_o}{V_o} - \frac{P_o}{V_o} \cos 2(\theta) \quad (217)$$

A componente contínua da corrente de $I_x(\theta)$ não circula pelo capacitor, de modo que é possível obter a seguinte expressão para a corrente I_c no capacitor.

$$I_c(\theta) = \frac{P_o}{V_o} \cos 2(\theta) \quad (218)$$

Onde o valor da corrente de pico no capacitor ocorre quando o termo do cosseno é

igual a um. Portanto,

$$I_{cp} = \frac{P_o}{V_o} \quad (219)$$

Substituindo (219) em (207) e sabendo que ΔV_{cp} é igual a $\Delta V_{cpp}/2$, é obtida a nova expressão para o cálculo do capacitor de saída.

$$C_o = \frac{P_o}{2\pi f_{rede} V_o \Delta V_{cpp}} \quad (220)$$

A ondulação da tensão de saída é um parâmetro de projeto, normalmente é utilizado um ΔV_{cpp} inferior a 5% da tensão de saída para evitar problemas de controle.

2.8 RESUMO DO CAPÍTULO

Neste capítulo foi feita uma introdução com a intenção de apresentar alguns dos conceitos mais importantes para a análise do conversor a capacitor chaveado. Foi realizado também um estudo matemático em cada semiconductor presente em cada uma das etapas do conversor, tanto para o período de comutação quanto para o período da rede, com o intuito de conhecer o comportamento das correntes e das tensões. Este estudo foi importante para poder analisar os esforços de corrente em cada elemento, e que posteriormente ajudará a dimensionar os componentes do circuito.

Outro aspecto importante foi a análise das etapas de operação do retificador *boost PFC* e do conversor proposto, onde ambas as topologias apresentam um funcionamento semelhante e um mesmo número de etapas de operação. Foi analisada a característica estática do conversor para verificar como ocorre a variação da razão cíclica em função de um período da rede, e também a ondulação relativa de corrente no indutor, ambas explicitadas para valores distintos do índice de modulação M . Este estudo foi importante para ajudar no dimensionamento do indutor.

Este capítulo também fez um estudo dos capacitores do conversor, primeiramente para os capacitores do barramento de saída C_1 e C_2 .

3 MODELAGEM ORIENTADA AO CONTROLE

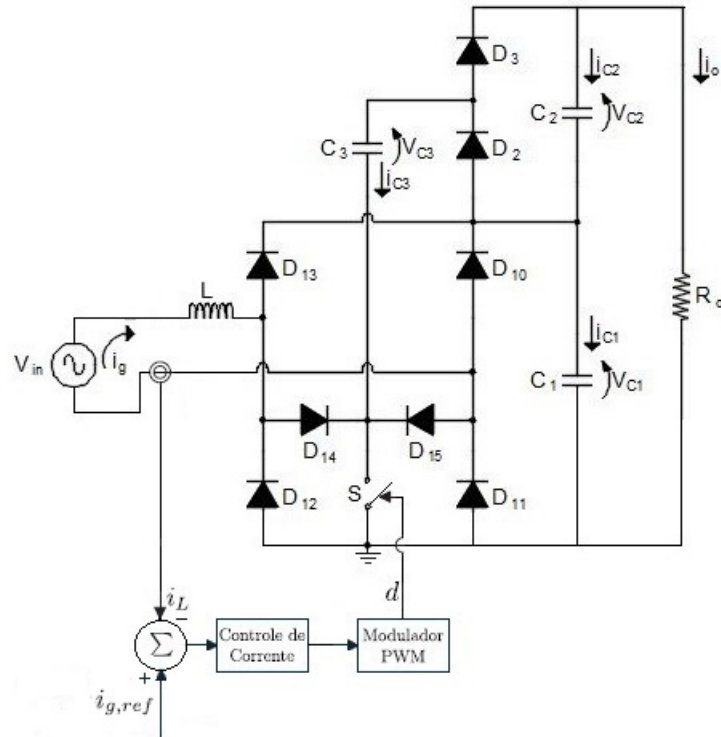
3.1 INTRODUÇÃO

Para que o conversor opere como estágio de pré-regulador de fator de potência, são necessárias duas malhas de controle, uma de corrente no indutor e uma da tensão de saída. Segundo (CRIPPA et al., 2006) a malha de corrente deve ser uma malha rápida o suficiente para reproduzir no indutor uma corrente retificada de 120 Hz sem grandes distorções, enquanto que a malha de tensão de saída tem como objetivo manter a tensão no barramento de saída constante caso haja alguma variação de carga. A malha de controle da tensão deve ser lenta o suficiente para que haja um desacoplamento dinâmico em relação a malha de corrente, minimizando as ondulações sobre a referência senoidal.

3.2 MALHA DE CONTROLE DE CORRENTE

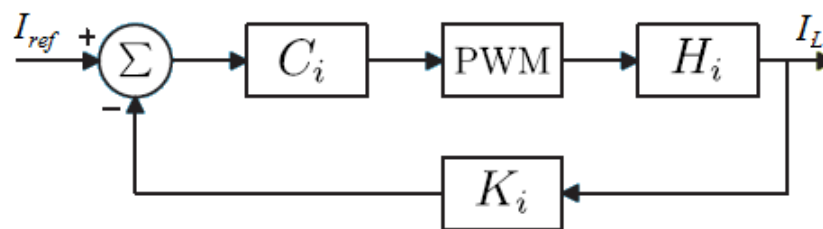
A estratégia escolhida para o controle do conversor proposto é a por valores médios instantâneos da corrente no indutor. Segundo Souza (1998) e Maccarini (2013), esta técnica de controle é bem consolidada e amplamente utilizada na correção do fator de potência, além de ser bastante apropriada para conversores que têm uma característica de fonte de corrente na entrada. Ainda segundo Souza (1998) esta técnica consiste em monitorar a corrente no indutor e comparar com uma referência senoidal retificada, que deve ser usada para controlar o acionamento do interruptor em alta frequência, e com isso corrigir o erro proveniente da comparação entre as correntes, colocando a forma de onda da corrente no indutor em fase com a da tensão de entrada, e garantindo assim, um alto fator de potência ao conversor. A Figura 37 mostra como deve ser a malha de corrente do conversor para atuar como uma topologia PFC (*Power Factor Correction*).

Figura 37 – Malha de controle de corrente do conversor.



A ilustração da malha de controle de corrente da Figura 37, pode ser observada mais detalhadamente na Figura 38, que contém o diagrama de blocos da função de transferência e dos ganhos associados ao controlador e ao sensor.

Figura 38 – Estratégia de controle por valores médios instantâneos da corrente no indutor.



Onde:

C_i : Controlador da malha de corrente no indutor.

PWM : Modulador PWM.

H_i : Função transferência para controle da corrente no indutor.

K_i : Ganho do sistema de instrumentação da corrente no indutor.

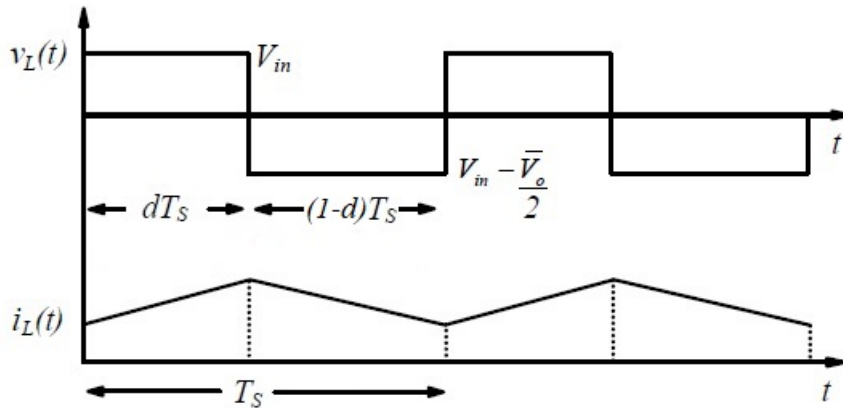
3.2.1 Função transferência da planta do controlador

Através da análise das etapas de operação mostradas na Figura 23 e Figura 25, é obtida a forma de onda da tensão e da corrente no indutor em cada etapa de operação, de modo a obter a relação entre a corrente de entrada e a variável de controle, que é a razão cíclica. A análise é feita para um período de comutação do interruptor, portando o valor da tensão de entrada V_{in} será considerado constante, e também a tensão de saída refletida para o indutor, que é igual a tensão do capacitor C_1 , ou seja metade da tensão de saída. Portanto:

$$\begin{cases} V_{in}(\omega t) = V_{in} \\ \bar{v}_o(t) = \frac{\bar{V}_o}{2} \end{cases} \quad (221)$$

A Figura 39 mostra o comportamento da tensão e da corrente no indutor para um período de comutação do interruptor S .

Figura 39 – Comportamento da tensão e da corrente no indutor.



A tensão média sobre o indutor considerando um período de comutação é dada através da seguinte expressão:

$$L \frac{d \langle i_L(t) \rangle_{T_s}}{dt} = d(t) V_{in} + (1-d(t)) \left(V_{in} - \frac{\bar{V}_o}{2} \right) \quad (222)$$

$$L \frac{d \langle i_L(t) \rangle_{T_s}}{dt} = V_{in} - (1-d(t)) \frac{\bar{V}_o}{2} \quad (223)$$

Para obter o modelo linearizado da planta é necessário aplicar uma perturbação na razão cíclica do interruptor. Esta perturbação resultará em uma variação na corrente do indutor. Portanto aplicando as perturbações em (223), obtém-se:

$$L \frac{d(I_L + \Delta I_L(t))}{dt} = V_{in} - (1 - (D + \Delta D(t))) \frac{\bar{V}_o}{2} \quad (224)$$

Da equação (224) obtém-se como resultado:

$$L \frac{d\Delta I_L(t)}{dt} = \Delta D(t) \frac{\bar{V}_o}{2} \quad (225)$$

A equação (225) é o modelo linearizado da planta. A partir deste modelo é possível aplicar a transformada de Laplace para condições iniciais nulas.

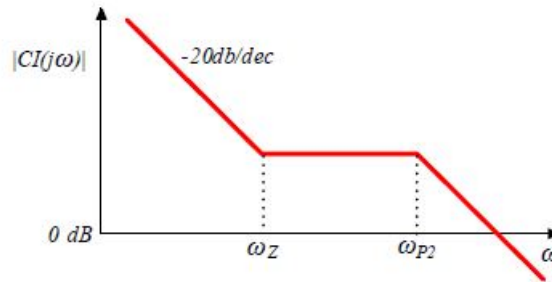
$$H_i(s) = \frac{\Delta I_L(s)}{\Delta D(s)} = \frac{\bar{V}_o}{s \cdot 2L} \quad (226)$$

3.2.2 Compensador de corrente

A função de transferência $H_i(s)$ obtida em (226) possui apenas um pólo na origem, de modo que deve apresentar um erro estático nulo, além de ser estável, pois a passagem pela frequência de corte se dá com uma inclinação de -20 dB/década. Porém a função de transferência encontrada é uma aproximação da real, pois não leva em consideração a ondulação da tensão de saída, que pode provocar um erro estático, de modo que se aproximará da função real apenas para altas frequências.

O compensador de corrente deve ser projetado para corrigir o erro estático, portanto os pólos e zeros do compensador devem ser alocados corretamente. Segundo Crippa et al. (2006) primeiramente deve ser alocado um pólo na origem para eliminar o erro estático. A alocação de um zero na função de transferência do compensador faz com que a função de laço aberto apresente erro praticamente nulo e passe pelo eixo da frequência com uma inclinação de -20 dB/década, garantindo assim que o sistema seja estável. Por fim, deve ser feita a alocação de um segundo pólo para eliminar a componente de alta frequência da corrente devido a comutação do interruptor. A característica do compensador pode ser observada na Figura 40. É desejável que a função de transferência do compensador cruze o eixo de 0 dB ao menos uma década antes da frequência de comutação do interruptor.

Figura 40 – Resposta do compensador de corrente em frequência.

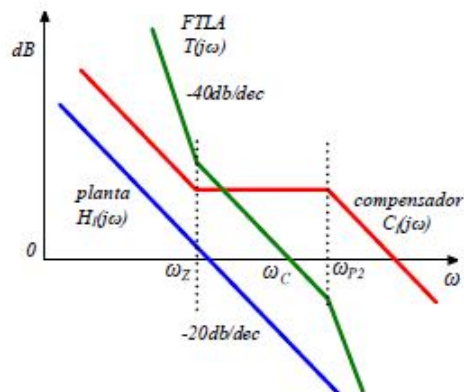


Fonte: (CRIPPA et al., 2006)

Onde ω_Z representa a frequência do zero, e ω_{P2} a frequência do segundo pólo do compensador. Além disso, é possível observar que a função do controlador corta o eixo da frequência com uma inclinação de -20 dB/década.

Portanto é necessário utilizar um controlador que seja capaz de produzir as mesmas respostas da Figura 40. Aplicando-se este controlador, é possível determinar a resposta em frequência das funções da planta $H_i(s)$, $C_i(s)$ e do sistema compensado $FTMA_I$. O diagrama de Bode assintótico destas funções é mostrado na Figura 41.

Figura 41 – Diagrama de Bode das funções de transferência da planta, compensador de corrente e da FTMA.



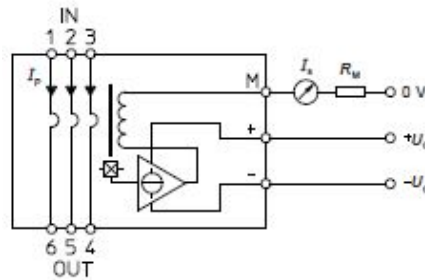
Fonte: (CRIPPA et al., 2006)

3.2.3 Sensor de corrente

O monitoramento da corrente de entrada pode ser realizado de diferentes maneiras, uma alternativa é a de colocar um resistor *shunt* conectado diretamente no caminho da corrente do indutor, porém não se mantém a isolação entre a parte de potência e a parte de controle. Outra maneira é utilizar um sensor de corrente de efeito Hall. Com este tipo de sensor é possível

manter a isolação entre os circuitos. A Figura 42 mostra o esquemático de um sensor de corrente da marca LEM. A pinagem (IN) e (OUT) do sensor deve ser conectada no caminho da corrente do indutor, enquanto que os sinais de (+) e (-) são responsáveis pela alimentação do sensor, e por fim o sinal M para a leitura pelo controlador.

Figura 42 – Conexão do sensor de efeito Hall com o resistor *shunt*.



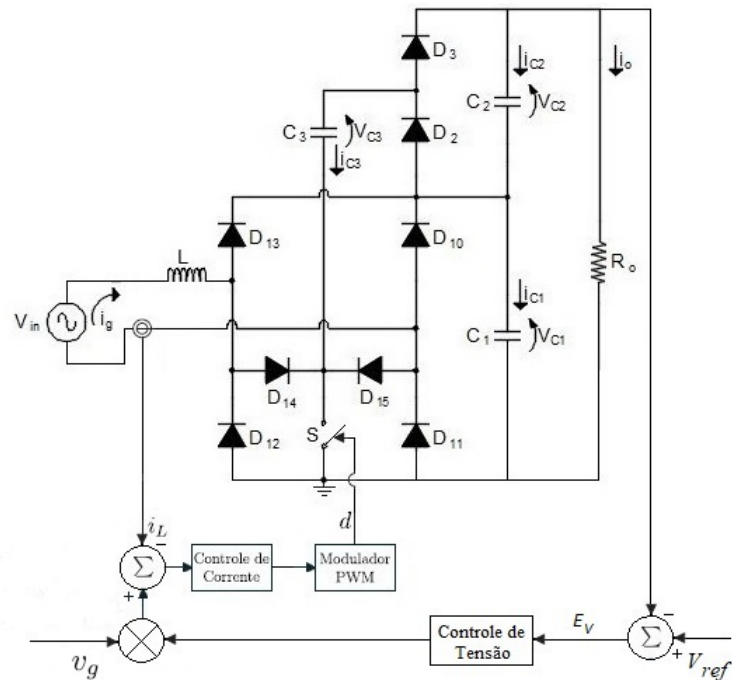
Fonte: (LEM, 2017)

3.3 MALHA DE CONTROLE DE TENSÃO

Segundo Crippa et al. (2006) com o ajuste de malha de corrente o conversor opera em um ponto fixo que transfere potência para a saída nos níveis de tensão e corrente desejados, porém perturbações na carga deslocam a estrutura deste ponto fixo de operação.

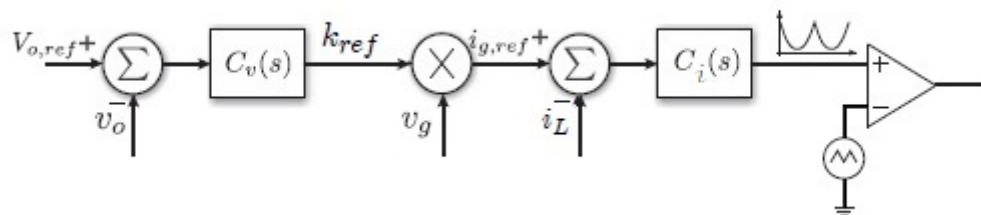
Este problema pode ser solucionado inserindo uma malha de controle da tensão de saída, que é responsável por controlar o valor médio da tensão de saída. A técnica da malha de controle de tensão consiste em comparar o sinal de tensão de saída com uma referência da tensão desejada. É aplicado um compensador de tensão ao erro proveniente da comparação entre estes valores de tensão. Este sinal, após compensado passa a multiplicar a referência de corrente que havia anteriormente. Dessa maneira, a nova referência de corrente será maior ou menor dependendo da solicitação de potência na saída do conversor. A Figura 43 mostra a malha de controle da tensão de saída.

Figura 43 – Malha de controle da tensão de saída.



A técnica de controle de tensão da Figura 43, pode ser observada mais detalhadamente na Figura 44.

Figura 44 – Malha de controle da tensão de saída.

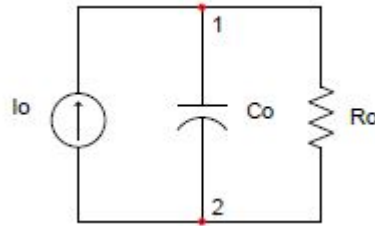


A Figura 44 tem início com a comparação entre $V_{o,ref}$ e V_o . O sinal resultante desta comparação é processado pelo compensador de tensão $C_v(s)$, resultando em k_{ref} . Multiplicando-se k_{ref} por v_g obtém-se a corrente $i_{g,ref}$, que é comparada com a corrente i_L do indutor. Ao resultado da comparação é aplicado um ganho k , que por sua vez gera o sinal da moduladora do PWM. Por fim, o sinal da moduladora é comparado ao da portadora triangular gerando a razão cíclica para a comutação do interruptor.

3.3.1 Função de transferência $H_V(s)$ da planta do conversor

Utilizando a técnica por valores médios para encontrar a função de transferência $H_V(s)$, será feita a análise através de um modelo equivalente do conversor. Este modelo é representado pela corrente média I_o e observado apenas a sua tensão de saída. Assim como considerado anteriormente, os capacitores C_1 e C_2 serão considerados em série por um capacitor C_o . O circuito equivalente é mostrado na Figura 45.

Figura 45 – Modelo equivalente por valores médios.



Fonte: (CRIPPA et al., 2006)

Para obter o comportamento do circuito equivalente quando ocorrerem variações, é feito o somatório das correntes do nó 1, portanto:

$$I_o(t) = C_o \cdot \frac{dV_o(t)}{dt} + \frac{V_o(t)}{R_o} \quad (227)$$

Dividindo toda a equação (227) por C_o para normalizar o índice da derivada, é obtido (228).

$$\frac{dV_o(t)}{dt} + \frac{V_o(t)}{C_o R_o} = \frac{I_o(t)}{C_o} \quad (228)$$

Aplicando a transformada de Laplace em (228), obtém-se a função de transferência $H_V(s)$ da planta por valores médios.

$$H_V(s) = \frac{V_o(s)}{I_o(s)} = \frac{R_o}{C_o \cdot R_o \cdot s + 1} \quad (229)$$

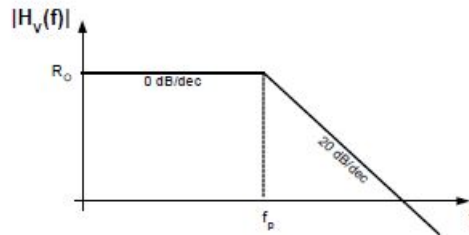
De posse da função (229) é possível determinar o ganho de faixa plana $H_V(0)$ e a frequência do pólo da planta f_{pv} , respectivamente por (230) e (231).

$$H_V(0) = R_o \quad (230)$$

$$f_{pv} = \frac{1}{2\pi \cdot C_o \cdot R_o} \quad (231)$$

A resposta em frequência de $H_V(s)$ deve ter a característica de um filtro passa-baixa, ilustrado na Figura 46.

Figura 46 – Resposta em frequência do módulo da função transferência da planta.

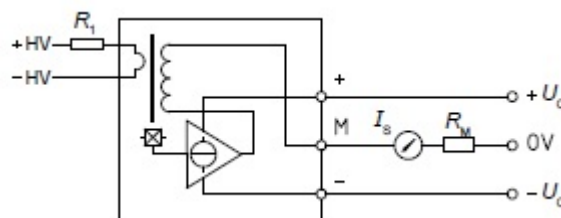


Fonte: (CRIPPA et al., 2006)

3.3.2 Sensor de tensão

Para monitorar a tensão de saída V_o do conversor, pode ser utilizado um sensor de tensão de efeito Hall associado em paralelo aos terminais da carga. Este equipamento faz o sensoriamento da tensão de saída, e como resposta gera um sinal de controle M . Assim como no sensor de corrente, com este sensor é possível manter a isolação entre as partes de potência e de controle. Um exemplo do esquemático do sensor é mostrado na Figura 47. Neste exemplo os terminais (+HV) e (-HV) são conectados na parte de potência do conversor, e realizam o monitoramento da tensão de saída, já os terminais (+ U_c) e (- U_c) são para a alimentação do sensor, e o terminal M gera o sinal de controle.

Figura 47 – Sensor de tensão.



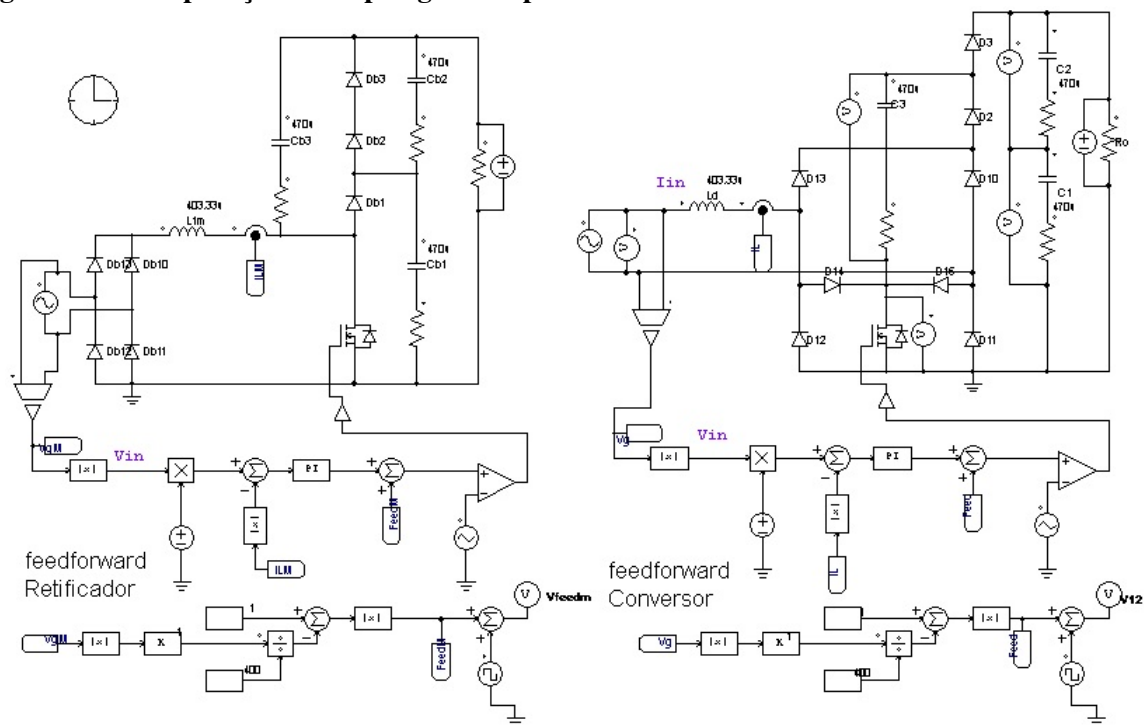
Fonte: (LEM, 2014)

No caso da utilização de um DSP (*Digital Signal Processor*) como controlador, é necessário ainda fazer uma adequação do sinal M para a aquisição pelo canal ADC do DSP.

3.4 RESULTADOS DE SIMULAÇÃO

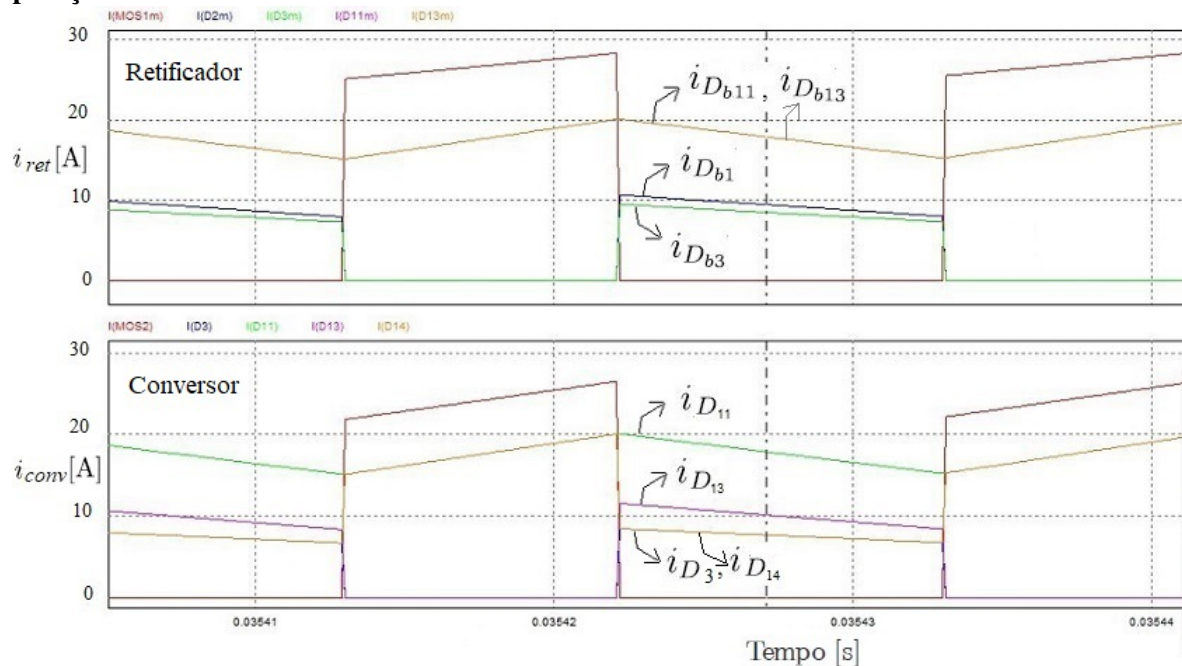
Para comparar a estrutura proposta com o retificador *boost PFC* proposto por Maccarini (2013), foi simulada as duas topologias utilizando componentes e blocos de controle discretos, com uma malha de controle de corrente do tipo *feedforward* idêntico para ambas as estruturas, e além disso, os valores dos componentes utilizados e da fonte de alimentação também são idênticos. Esta simulação visa comparar apenas os esforços de corrente entre as topologias, portanto para garantir que não haja interferência da malha de tensão, é colocada uma fonte (CC) de 800 V em paralelo com a carga garantindo assim esta tensão ao barramento de saída. O *software* utilizado para a simulação foi o PSIM©, a Figura 48 mostra o desenho esquemático dos circuitos. O retificador proposto por Maccarini (2013) está a esquerda da Figura 48, e o proposto para este trabalho encontra-se a direita.

Figura 48 – Comparação das topologias a capacitor chaveado.



A Figura 49 mostra as formas de onda dos semicondutores presentes na segunda etapa de operação, que no retificador a esquerda são os diodos D_{b1} , D_{b2} e mais dois diodos da ponte retificadora, denominados aqui por D_{b11} e D_{b13} , enquanto que no conversor a direita são os diodos D_3 , D_{11} , D_{13} e D_{14} .

Figura 49 – Comparação das correntes eficazes dos semicondutores presentes na segunda etapa de operação.



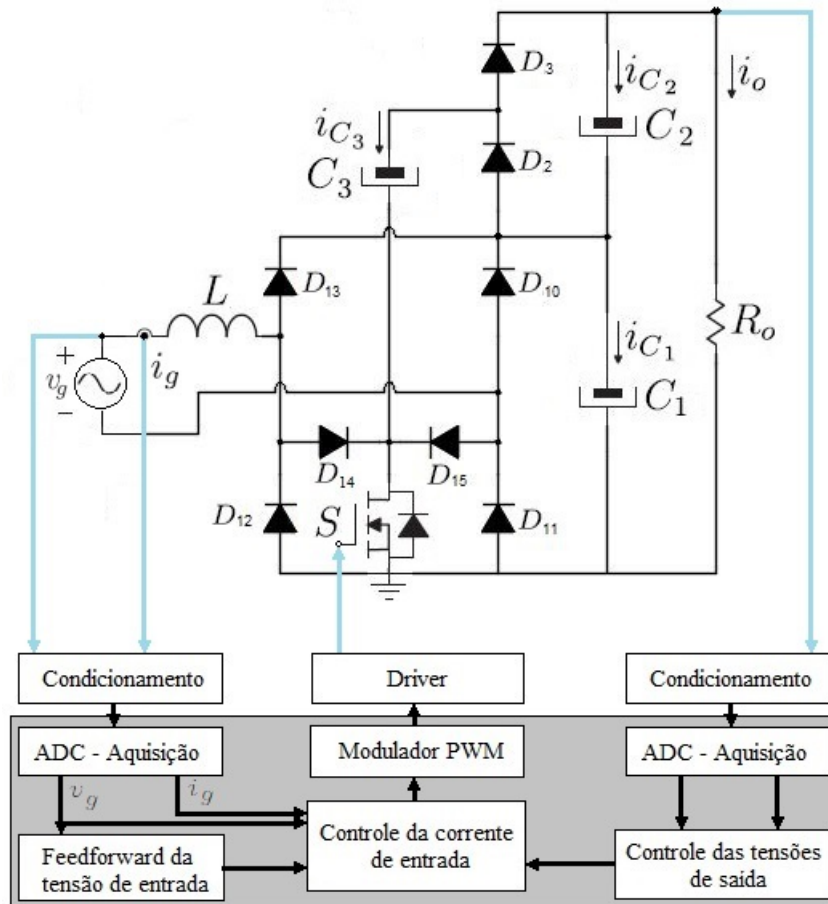
Em qualquer ponto analisado da segunda etapa de operação, a soma dos valores instantâneos de corrente dos semicondutores em condução do conversor proposto é sempre menor que o retificador apresentado por Maccarini (2013). Na comparação feita na Figura 49 observa-se que o retificador opera com os diodos D_{b11} e D_{b13} em níveis de corrente mais alto, em torno de 20 A, enquanto que os diodos D_{b1} e D_{b2} operam com 10 A. Já o conversor proposto opera apenas com o diodo D_{11} em 20 A, enquanto que os demais operam com 10 A. Por operar com valores de corrente eficaz menor, o conversor proposto deve apresentar perdas ôhmicas reduzidas. Para garantir a redução destas perdas, é necessário um cuidado especial na escolha dos componentes, principalmente dos diodos e do interruptor, que deve possuir baixo valor de $R_{DS(on)}$ visando reduzir as perdas por comutação e nos diodos por condução.

3.5 CONTROLE COM DSP

O DSP possui várias funcionalidades que podem ser programadas e aplicadas em diversos circuitos. Este tipo de controlador normalmente dispõe em sua estrutura de pinos ADC para aquisição de dados e também de pinos de PWM com frequência configurável, fatores estes que são imprescindíveis para aplicar a técnica de controle por valores médios instantâneos de corrente no indutor. O DSP empregado para o comando e controle do conversor proposto é o TMS320F28335 da empresa Texas Instruments©. Seguindo a metodologia aplicada por Cortez

(2015), a Figura 50 mostra como deve ser o sistema de controle com o DSP para que a topologia proposta opere como um conversor PFC.

Figura 50 – Estrutura para implementação da estratégia de controle por valores médios instantâneos da corrente no indutor com um DSP.

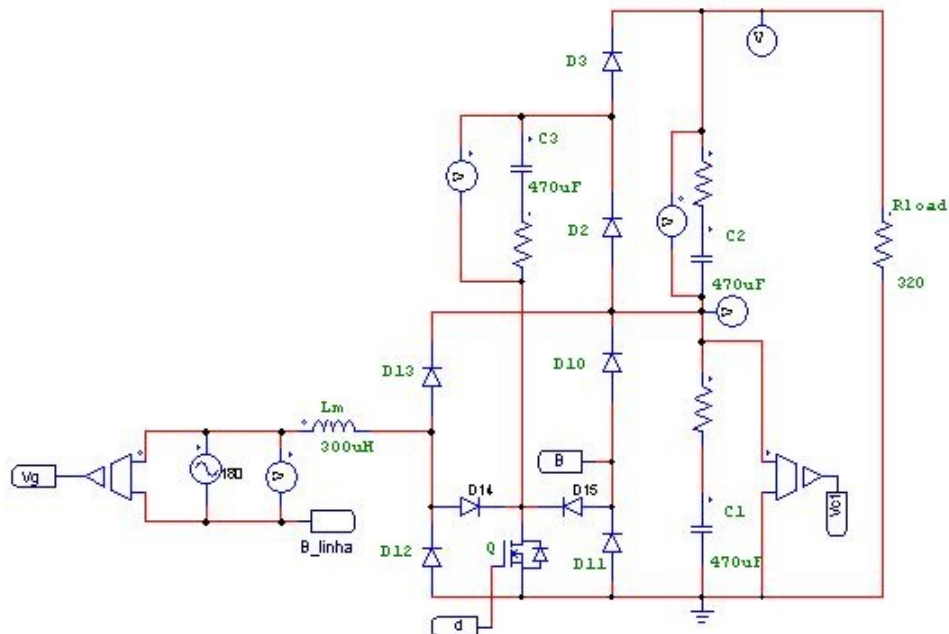


Para aplicar a estratégia de controle desejada, a Figura 50 mostra que primeiramente deve haver um sensoriamento da corrente de entrada. Segundo Cortez (2015) isto se faz necessário para que o conversor opere com elevado fator de potência e com baixa distorção harmônica. Para que isso ocorra é necessário que a corrente seja controlada para seguir uma referência pré-estabelecida. Ainda segundo Cortez (2015) esta referência deve ser gerada por meio das tensões do barramento CC. Aplicados os devidos ganhos ao controle da corrente de entrada, é então gerado o sinal do PWM. Para manter isolados os estágios de controle e de potência é utilizado um *driver* de controle. Este *driver* além de manter a isolamento entre o MOSFET e o DSP, atua também na proteção por sobrecorrente e no acionamento adequado do interruptor.

3.6 SIMULAÇÃO DO CONVERSOR PROPOSTO

Para a simulação da topologia proposta foi utilizado novamente o *software* PSIM©. A metodologia de projeto para o dimensionamento da parte de potência do conversor é semelhante a empregada por Crippa et al. (2006), e pode ser observada no Apêndice A, enquanto que para o estágio de controle por meio de um DSP, é seguida a estratégia apresentada por Cortez (2015). A simulação foi realizada com o conversor operando em malha fechada, com controle de tensão e corrente de entrada, e sob condições nominais de operação. O estágio de potência do circuito simulado pode ser observado na Figura 51.

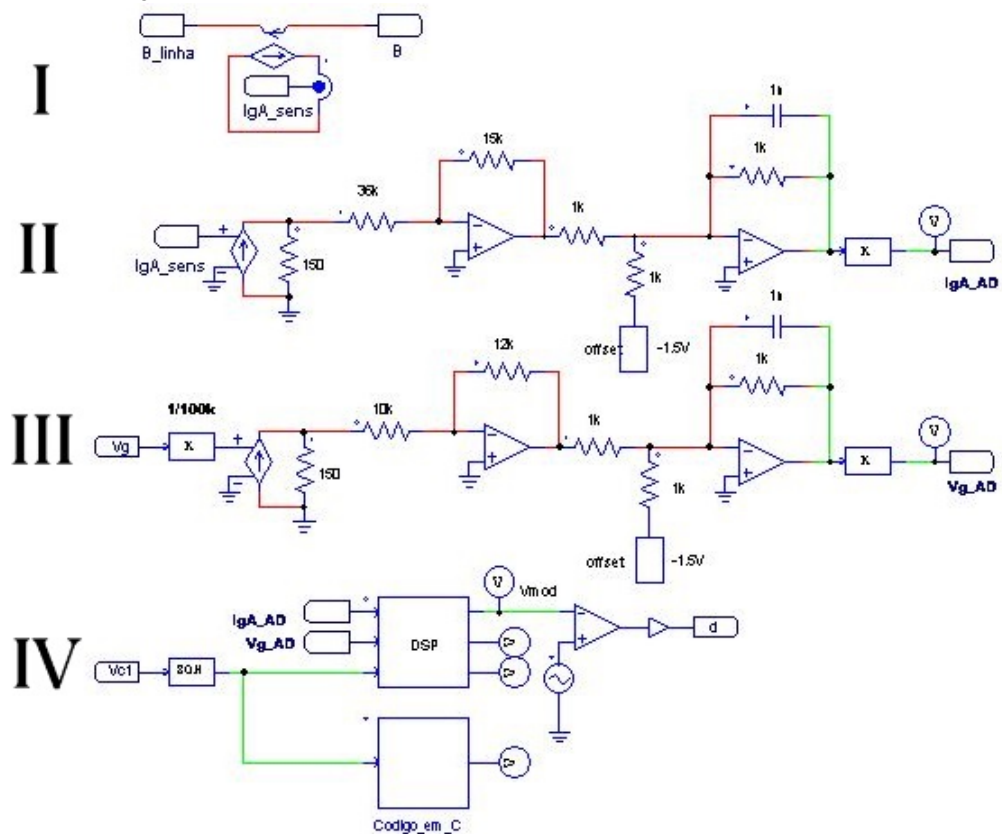
Figura 51 – Simulação da parte de potência do circuito proposto.



O estágio de controle é mostrado na Figura 52. Em (i) ocorre o sensoriamento da corrente que circula pelo indutor. Para a adequação dos sinais para que possam ser conectados ao DSP, em (ii) é aplicado um ganho e depois um *offset* de 1,5 V, pois o canal ADC do controlador consegue realizar as leituras em uma faixa de 0 V até 3 V. O sinal I_{gA-AD} proveniente de (ii) é então enviado ao DSP. Em (iii) é obtida uma amostra da tensão de entrada para que sirva como referência ao controlador para correção do fator de potência, o restante do processo de condicionamento do sinal para leitura do canal ADC é semelhante ao processo (ii). Este condicionamento tem fim com a produção do sinal V_{g-AD} . Por fim, em (iv), os sinais condicionados são recebidos pelo DSP para a comparação e correção do fator de potência. Além disso, para a malha de controle da tensão do barramento de saída, é monitorada a tensão no capacitor C_1 , que deve apresentar metade da tensão V_o de saída. A escolha para o monitoramento

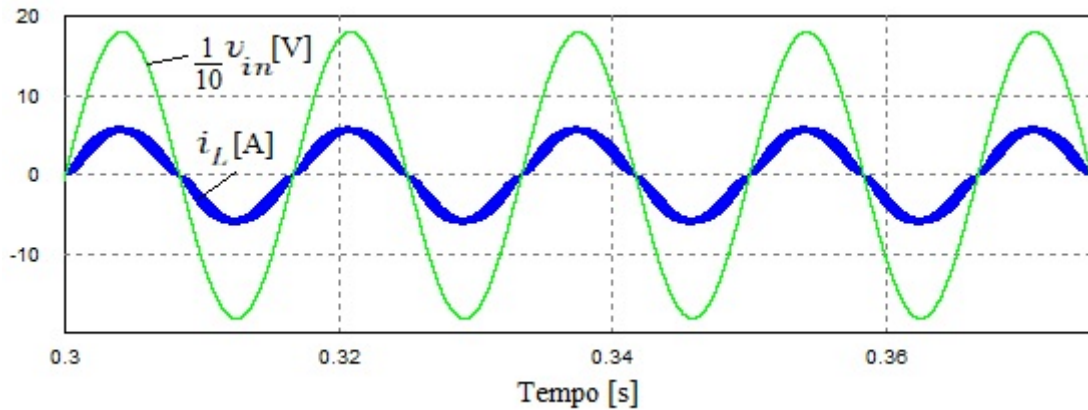
da tensão no capacitor ao invés da tensão de saída se deve ao fato da limitação da medição pelo sensor de tensão utilizado, portanto para a simulação foi adotado esta condição para que se aproxime mais da realidade. O DSP então gera o sinal modulador para a comparação com a onda triangular e obtenção do sinal de controle a ser enviado ao *driver* para o comando do interruptor.

Figura 52 – Simulação da parte de controle do circuito proposto.



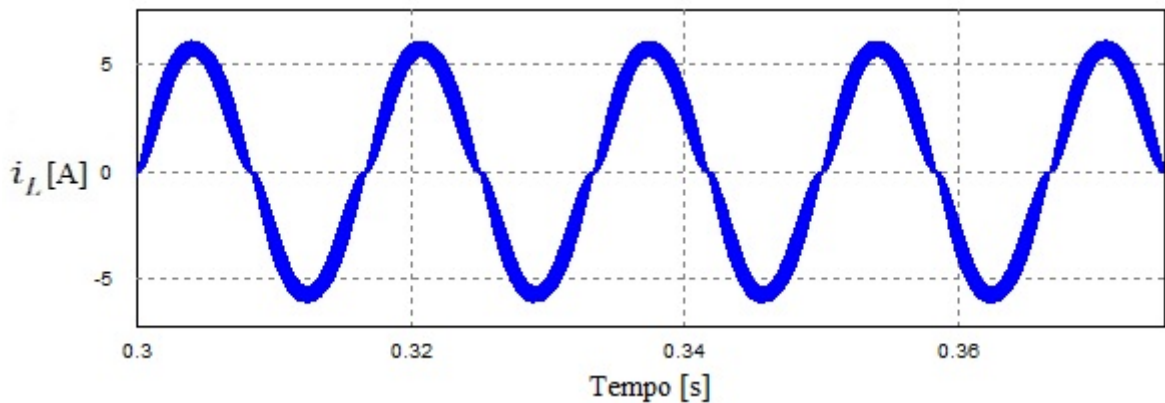
O tempo de simulação foi de 0,4 segundos, e o passo de cálculo utilizado de $5,5556 \cdot 10^{-8}$ segundos. A Figura 53 mostra as formas de onda da tensão de entrada atenuada em dez vezes, e da corrente de entrada. Observando este gráfico é possível observar que as formas de onda estão em fase, representando assim um alto fator de potência ao conversor, que na simulação foi de 0,9941.

Figura 53 – Forma de onda da tensão e da corrente de entrada.



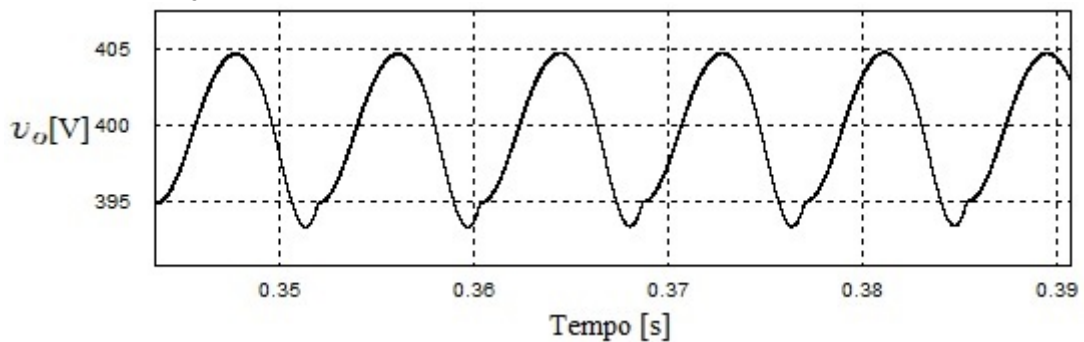
A corrente no indutor pode ser observada mais detalhadamente na Figura 54.

Figura 54 – Corrente no indutor.



A ondulação da tensão no barramento de saída é mostrada na Figura 55. Com o auxílio do *software* de simulação foi possível obter o valor da variação da tensão de saída ΔV_o , que ficou em 2,82% da tensão de saída.

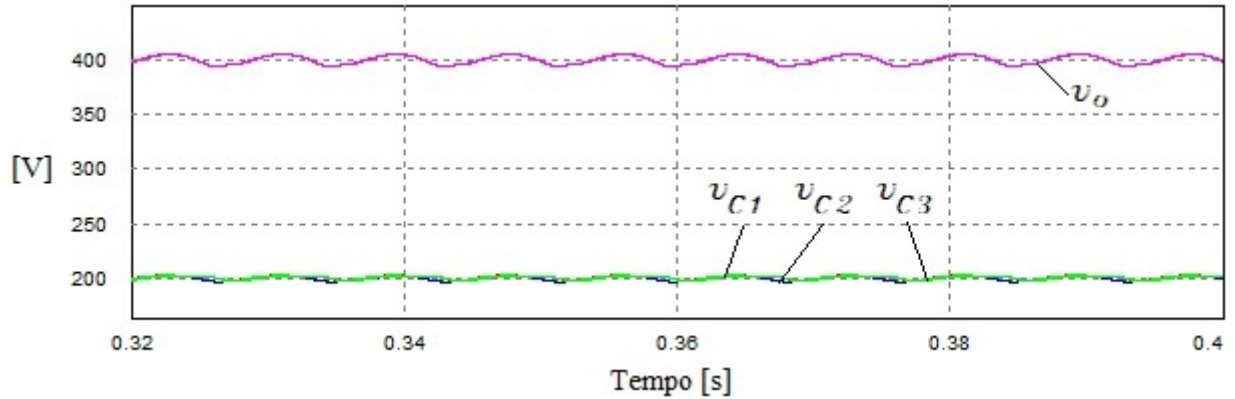
Figura 55 – Ondulação da tensão de saída.



A comparação entre as tensão de saída V_o , e dos capacitores C_1 , C_2 e C_3 representados

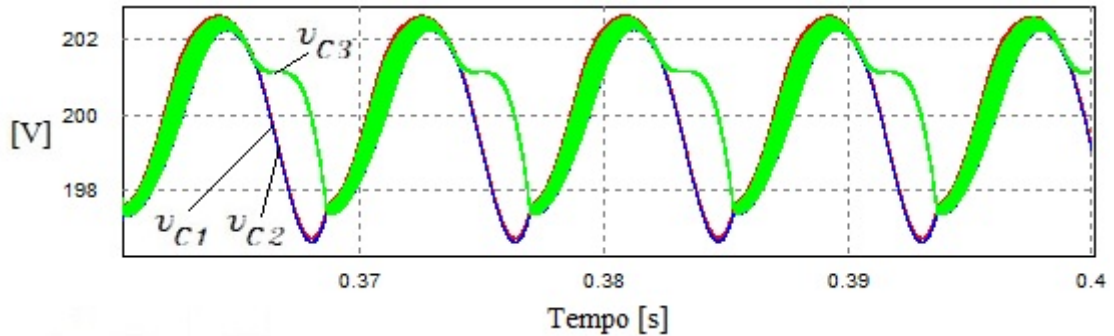
respectivamente por V_{C1} , V_{C2} e V_{C3} , são mostrados na Figura 56. A tensão sobre cada capacitor é a metade da tensão V_o , isso permite com que seja possível obter ganhos elevados de tensão na saída do conversor sem expor os semicondutores a esta mesma tensão do barramento.

Figura 56 – Comparação da tensão de saída e dos capacitores.



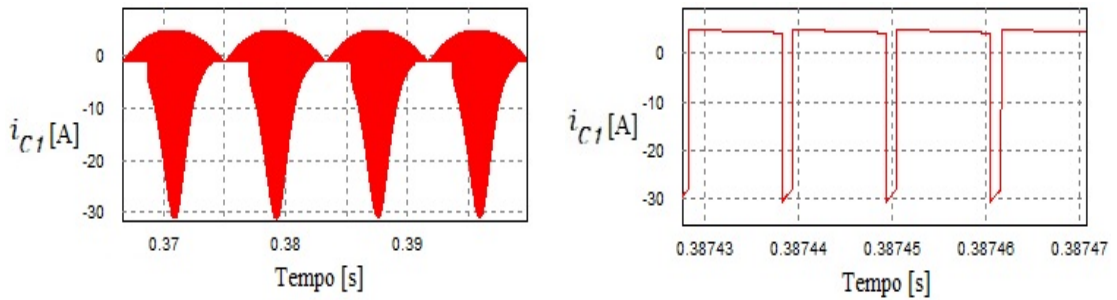
A Figura 57 mostra mais detalhadamente a comparação entre as tensões sobre os capacitores.

Figura 57 – Comparação das tensões sobre os capacitores.



A corrente do capacitor C_1 é mostrada na Figura 58 para a frequência da rede e para a frequência de comutação. Na Figura 58(b) é possível observar que o capacitor opera no modo *Partial Charge* (Carga Parcial).

Figura 58 – Corrente no capacitor C_1 .

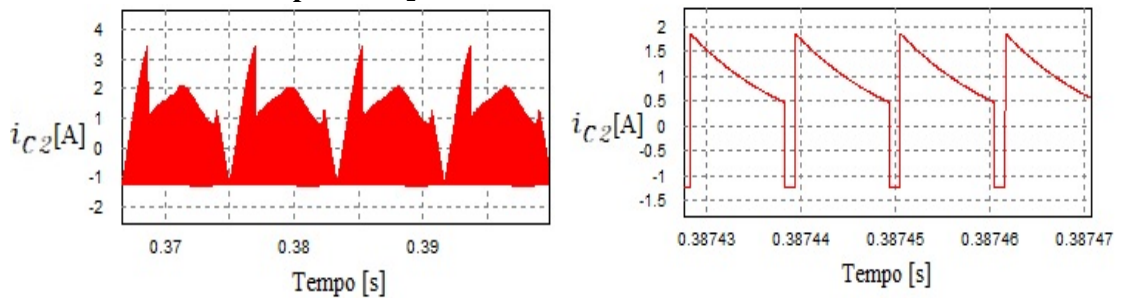


(a) Frequência da rede.

(b) Frequência de comutação.

Da mesma maneira, a corrente do capacitor C_2 é ilustrada na Figura 59 para a frequência da rede e de comutação. Assim como o capacitor C_1 , este também opera no modo *Partial Charge* (Carga Parcial).

Figura 59 – Corrente no capacitor C_2 .

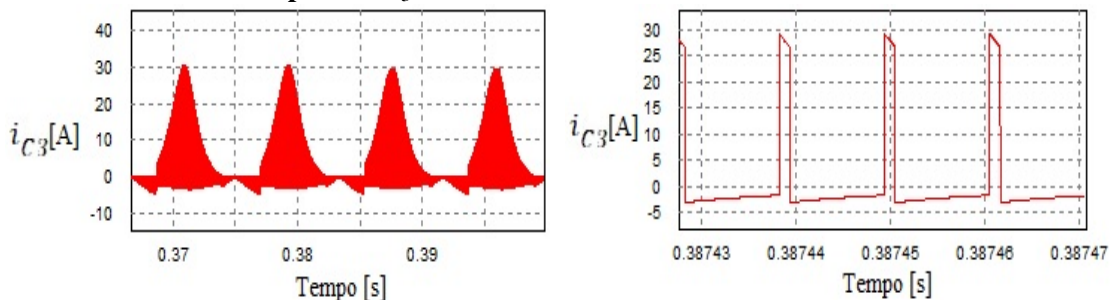


(a) Frequência da rede.

(b) Frequência de comutação.

Mantendo a mesma análise dos capacitores C_1 e C_2 , a corrente do capacitor C_3 é apresentada na Figura 60. Observando a Figura 60(b) também é possível concluir que este capacitor opera em modo *Partial Charge* (Carga Parcial).

Figura 60 – Corrente no capacitor C_3 .

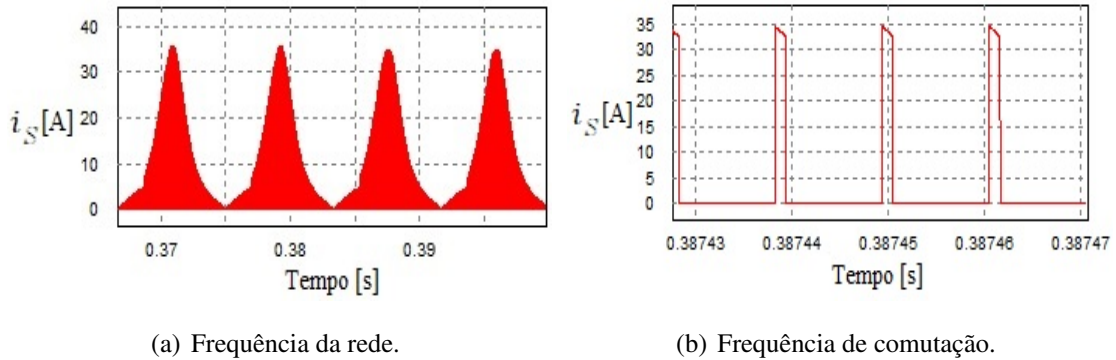


(a) Frequência da rede.

(b) Frequência de comutação.

A corrente no interruptor S é apresentada na frequência da rede e na frequência de comutação na Figura 61. Na Figura 61(a) o valor da corrente eficaz simulado foi de aproximadamente 6,07 A, e na Figura 61(b), com o auxílio do *software* de simulação foi possível comprovar a frequência de comutação em 90k Hz.

Figura 61 – Corrente no interruptor S .



3.7 RESUMO DO CAPÍTULO

Neste capítulo foi feita a análise do controle do conversor proposto utilizando a técnica de controle por valores médios instantâneos de corrente no indutor. A modelagem do sistema teve como alvo o sensoriamento das correntes e tensões necessárias para aplicação do controle utilizando um DSP. Para fazer a comparação entre a estrutura proposta e o retificador *boost* PFC híbrido proposto por Maccarini (2013) foi realizada uma simulação com o auxílio do *software* PSIM©. Na comparação foi utilizado um controle do tipo *feedforward*, e apesar de apresentarem as mesmas especificações, através dos resultados de simulação, a topologia do conversor proposto apresenta esforços de corrente reduzidos em relação ao retificador apresentado por Maccarini (2013). Esta redução deve ter impacto direto nas perdas ocasionadas pelos semicondutores, que de maneira análoga deve reduzir as perdas totais do conversor.

Para os valores encontrados na simulação foram utilizados componentes discretos com a finalidade de validar o comportamento teórico das correntes e tensões sobre os elementos do circuito. Para facilitar os cálculos, no capítulo 2 a análise matemática do conversor foi feita utilizando-se o modo sem carga (*No charge*) para os capacitores, porém o conversor é projetado para garantir ao menos o modo de carga parcial (*Partial charge*), visando operar com níveis de correntes eficazes reduzidos. Com os gráficos apresentados foi possível verificar que o conversor se comportou como previsto no capítulo 2 e operando no modo *Partial charge*. Além disso, as malhas de controle do conversor operaram de maneira adequada, com a malha de corrente corrigindo o fator de potência e a de tensão limitando o valor da tensão de saída.

4 DIMENSIONAMENTO, E RESULTADOS EXPERIMENTAIS

4.1 INTRODUÇÃO

Para a validar os resultados obtidos na fase de análise teórica e de simulações dos capítulos 2 e 3, foi construído em laboratório o protótipo de um conversor monofásico com a nova topologia proposta. Este capítulo tem como objetivo descrever os componentes escolhidos através dos parâmetros de projeto e modelagem apresentados no Apêndice A e mostrar os resultados obtidos com o conversor.

4.2 DIMENSIONAMENTO

A Tabela 1 mostra as especificações de projeto do protótipo.

Tabela 1 – Especificações de projeto.

Parâmetro	Valor
Potência na carga	500 W
Tensão eficaz de entrada	127 V
Variação da tensão de entrada	20%
Frequência da rede	60 Hz
frequência de comutação	90k Hz
Tensão de saída	400 V
Ondulação da tensão de saída	5%
Ondulação máxima da corrente de pico do indutor	20%
Rendimento	100%

- Indutor

Os cálculos para o dimensionamento do indutor podem ser observados no Apêndice A. Seguindo esta planilha de cálculos, para o índice de modulação escolhido, o indutor deve ter um valor de indutância de aproximadamente $L_{ind} = 225\mu H$. Na construção do indutor foi utilizado um núcleo toroidal de pó de ferro. Para calcular o número de espiras, novamente foi feita uma planilha no *software* Mathcad 15©, que se encontra no Apêndice B. O fio de cobre usado no projeto foi o AWG 15, com um comprimento de aproximadamente 0,55 metros, totalizando aproximadamente em 62 espiras.

- Capacitores

Para o dimensionamento dos capacitores deve ser analisado os esforços de tensão em cada etapa de operação. Como observado anteriormente, cada capacitor fica com a metade da tensão de saída do conversor. Nos parâmetros de projeto apresentados na Tabela 1, a tensão de saída V_o especificada foi de 400 V, portando cada capacitor deve suportar ao menos 200 V.

Outro fator importante a ser analisado são os esforços de corrente sobre cada elemento, para isso são utilizadas as equações encontradas para a corrente eficaz em cada capacitor no capítulo 2. Estas equações são dependentes apenas do índice de modulação M e do valor de pico da corrente no indutor. A Tabela 2 mostra os valores encontrados para os capacitores quando aplicado os parâmetros de projeto e utilizado o valor de pico obtido em simulação.

Tabela 2 – Valores das correntes eficazes nos capacitores.

Capacitor	Corrente [A]
C1	5,16
C2	0,8
C3	4,44

A ondulação na tensão de saída ΔV_o , também é um parâmetro de projeto, e o valor estipulado foi de 5% da tensão média de saída.

Os três capacitores escolhidos são eletrolíticos de $470\mu F$ cada um, e as principais características são apresentadas na Tabela 3.

Tabela 3 – Principais características do capacitor utilizado no projeto.

Parâmetro	Valor
Marca	Epcos
Modelo	B43504-A5477M000
Capacitância	$470\mu F$
Tensão	450 V
Corrente eficaz máxima	6,3 A - $40^\circ C$ - 120 Hz
Resistência série equivalente	$0,29 \Omega$ - $20^\circ C$ - 100 Hz

- Interruptor

Para o dimensionamento do interruptor foi necessário determinar os esforços de corrente e de tensão em cada etapa de operação. Como mostrado anteriormente a tensão de bloqueio no interruptor, assim como nos capacitores, é igual a metade da tensão de saída, e portanto deve suportar no mínimo 200 V. Na análise dos esforços de corrente da primeira etapa de operação em que há circulação de corrente no interruptor, a corrente i_S é dada pela seguinte relação:

$$i'_S = i_L + i'_{C_3} \quad (232)$$

O valor da correntes eficaz no interruptor obtidos através da equação da corrente eficaz foi de $I_{Seff} = 5,743$ A. Portanto o interruptor escolhido foi um MOSFET IPW60R041P6, e as principais características do interruptor são mostradas na Tabela 4.

Tabela 4 – Principais características do interruptor utilizado no projeto.

Parâmetro	Valor
Package	TO-247
Tensão	600 V
Corrente contínua	77,5 A
R_{DSon}	41 $m\Omega$

- Diodos

Para a escolha dos diodos foi utilizado o mesmo processo do interruptor, analisando os esforços de corrente e de tensão em cada elemento em cada uma das etapas de operação através de simulação. A Tabela 5 mostra os valores das correntes eficaz em cada diodo.

Tabela 5 – Valor das correntes eficazes nos diodos.

Diodo	Valor Simulação
D_2	4,979 A
D_3	1,769 A
D_{10}	1,251 A
D_{11}	2,862 A
D_{12}	2,862 A
D_{13}	1,251 A
D_{14}	1,87 A
D_{15}	1,87 A

Os diodos devem ser no mínimo do tipo *ultrafast*, e devido as dimensões do dissipador, onde procurou-se utilizar um que já havia disponível em laboratório, os diodos devem ser do *Package* TO-220. Os diodos escolhidos foram o MUR860, e as principais características destes componentes são apresentadas na Tabela 6.

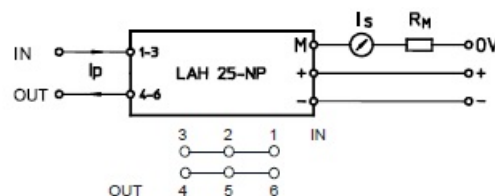
Tabela 6 – Principais características dos diodos utilizados no projeto.

Parâmetro	Valor
Package	TO-220AC
Tensão	600 V
Corrente contínua	8 A
Corrente de pico repetitivo	16 A
Resistência de condução	$\cong 0,1 \Omega$

- Sensor de corrente

O sensor de corrente utilizado no projeto é um sensor de efeito Hall, LAH 25-NP da marca LEM©. Este sensor dispõe de três tipos de conexões para variação do ganho. O tipo de ligação escolhido foi para obter o ganho de 1:1000, como pode ser observado na Figura 62. O sensor suporta uma corrente eficaz no primário de até 25 A, que é valor bem superior que a corrente processada pelo conversor.

Figura 62 – Tipo de conexão do sensor de corrente.



- Sensor de tensão

O sensor de tensão deve monitorar a tensão sobre o capacitor C_1 . Portanto foi escolhido o LV25-P também da marca LEM©. Segundo o *datasheet* fornecido pelo fabricante, este equipamento é capaz de suportar uma corrente de até 10 mA e 500 V no primário, níveis estes bem superiores ao demandado pelo conversor.

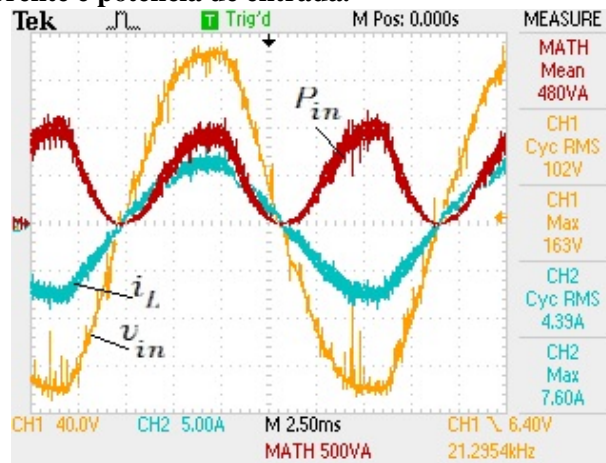
4.3 RESULTADOS EXPERIMENTAIS

Em laboratório foi construído o protótipo do projeto e realizadas medições para comprovar o funcionamento da topologia proposta.

- Tensão e corrente de entrada

A Figura 63 mostra as formas de onda da tensão e da corrente de entrada. Além disso é mostrado também o canal matemático, este canal fornecido pelo osciloscópio faz a multiplicação entre as grandezas de tensão e corrente. Esta operação resulta na curva da potência de entrada do conversor, que ficou em 480 VA. O canal CH1 monitora a tensão eficaz na entrada e foi obtido o valor de 102 V, enquanto que para a corrente eficaz o valor foi de 4,39 A.

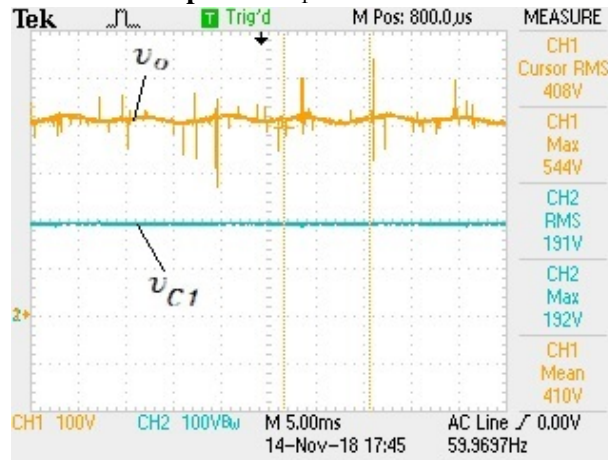
Figura 63 – Tensão, corrente e potência de entrada.



- Capacitor operando com metade da tensão de saída

A tensão v_o de saída do conversor e, juntamente com o valor eficaz da tensão sobre o capacitor C_1 é mostrado na Figura 64. Por meio das medições obtidas é possível observar que o capacitor opera aproximadamente com a metade da tensão de saída, e portanto mostrando que o conversor pode operar com esforços reduzidos de tensão sobre os capacitores. Utilizando um variador de tensão monofásico para controlar a tensão de entrada no conversor foi elevando-se a tensão de entrada até que a tensão de saída obtivesse o seu valor nominal. Feito isto foi elevado ainda mais a tensão de entrada, porém a tensão de saída se mantinha constante, comprovando assim a atuação da malha de controle para regulação do valor da tensão de saída.

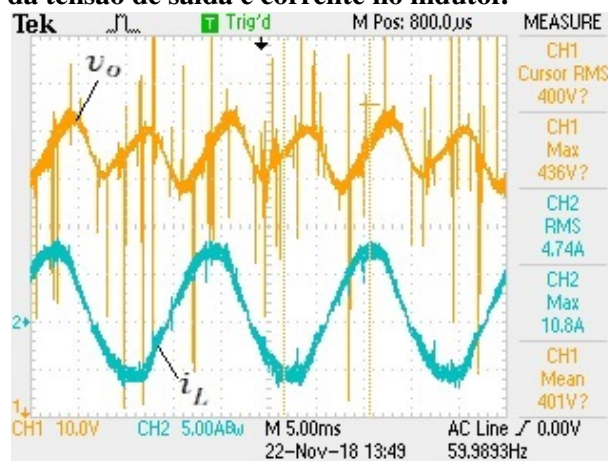
Figura 64 – Tensão V_o de saída e no capacitor C_1 .



- Ondulação da tensão de saída

Na Figura 65 o cursor CH1 monitora a tensão de saída v_o , e está na razão de 10 Volts por divisão, enquanto que o canal CH2 monitora a corrente no indutor. Nesta aquisição obtida, é possível observar que a ondulação da tensão de saída possui o dobro da frequência da corrente de entrada. Para determinar a ondulação Δv_o é necessário analisar a componente que tem o dobro da frequência de entrada. Tendo como base a razão de 10 Volts por divisão, nota-se que a ondulação da tensão permanece entre 10 e 20 Volts, satisfazendo então o parâmetro de projeto que estipulava um máximo de ondulação igual a 5% .

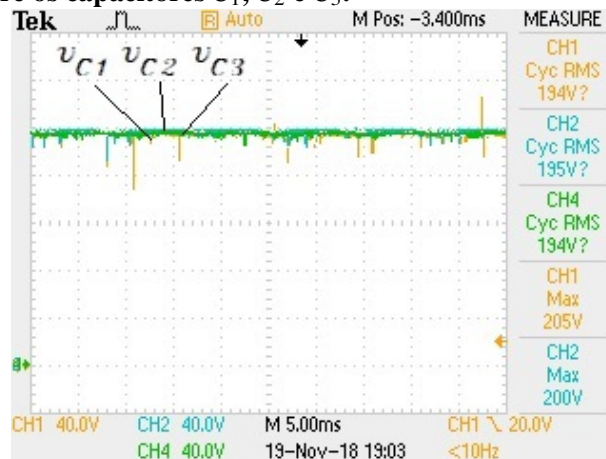
Figura 65 – Ondulação da tensão de saída e corrente no indutor.



- Tensão sobre os capacitores

A Figura 66 mostra o equilíbrio entre as tensões dos capacitores, onde C_2 obteve um valor RMS de 195 V, e C_1 e C_3 obtiveram um valor igual a 194 V. Os canais CH1, CH2 e CH4 representam respectivamente as tensões eficaz dos capacitores C_1 , C_2 e C_3 .

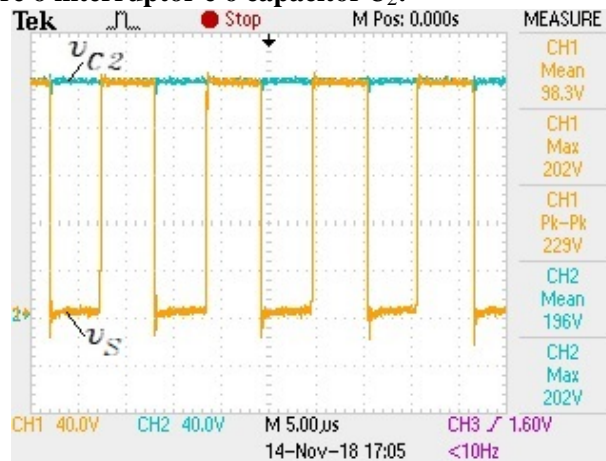
Figura 66 – Tensão sobre os capacitores C_1 , C_2 e C_3 .



- Tensão sobre o interruptor

O interruptor quando não estiver em condução deve apresentar a mesma tensão dos capacitores, portanto metade da tensão V_o de saída. O canal CH1 da Figura 67 monitora a tensão sobre o MOSFET, representado por v_S , enquanto que o canal CH2 monitora a tensão sobre o capacitor C_2 .

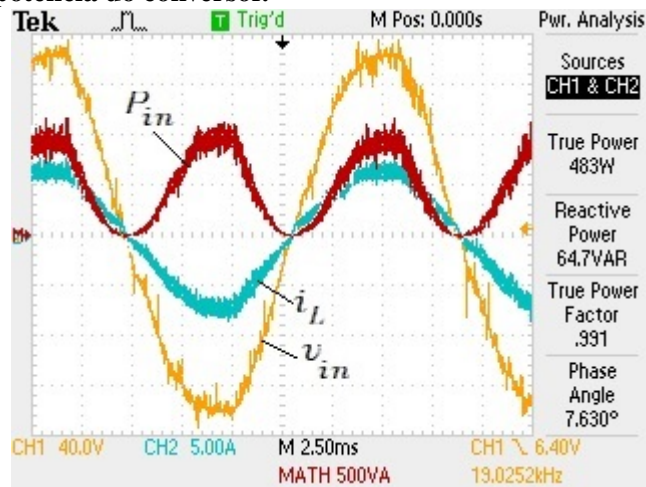
Figura 67 – Tensão sobre o interruptor e o capacitor C_2 .



- Fator de Potência

Um dos objetivos desta topologia proposta é realizar a correção do fator de potência do conversor. Monitorando novamente as grandezas de tensão e corrente de entrada, respectivamente nos canais CH1 e CH2, foi calculado com o osciloscópio o fator de potência. O FP obtido foi de 0,991, mostrando que a malha de controle de corrente está atuando na correção do FP, e portanto, a topologia opera conforme uma estrutura PFC.

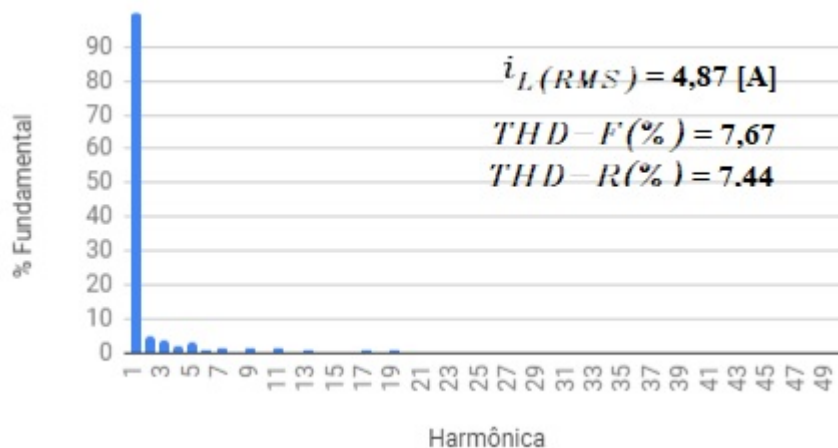
Figura 68 – Fator de potência do conversor.



- Espectro harmônico e comparação com as normas

A Figura 69 mostra a distribuição harmônica da corrente no indutor. O cálculo da THD (*Total Harmonic Distortion*) foi realizado com o auxílio do equipamento de medição. Nele é possível calcular a THD-F, que compara a distorção harmônica com a fundamental, e também a THD-R, que compara com relação ao valor RMS. Nesta distribuição é possível observar que o conversor operou com baixa distorção harmônica.

Figura 69 – Distribuição harmônica da corrente do indutor.



4.4 CONCLUSÃO

Os resultados obtidos em laboratório foram satisfatórios para a análise do funcionamento do conversor. Os valores encontrados permitiram validar as especificações de projeto estabelecidas. O conversor operou com alto fator de potência e os semicondutores com aproximadamente a metade do valor da tensão de saída.

O controlador funcionou de maneira adequada, com a malha de corrente corrigindo o fator de potência, e a malha de tensão mantendo a tensão do barramento de saída praticamente constante. Além disso operou com baixa distorção harmônica da corrente de entrada.

5 CONCLUSÃO GERAL

Inicialmente foi feita uma introdução mostrando a evolução dos conversores e ressaltando sempre as principais características e também suas aplicações. Com esta introdução foi possível perceber a importância e a necessidade do estudo e desenvolvimento de conversores que consigam operar com tensões elevadas sem expor os semicondutores à mesma tensão de saída, e também a de se corrigir o fator de potência. Tendo em vista esta importância, foi proposto neste trabalho uma nova topologia de conversor híbrido a capacitor chaveado PFC com alto ganho estático.

Neste trabalho foram comparadas duas topologias que operam de maneira semelhante, a topologia proposta e um retificador *boost* híbrido com um estágio multiplicador a diodo e capacitor. Foram então analisadas as etapas de operação de ambas as estruturas, e posteriormente com a ajuda de um *software* foram simuladas. Os resultados de simulação mostraram que o conversor proposto deve operar com níveis de corrente reduzidos na segunda etapa de operação. foram também e calculadas as expressões dos esforços de corrente nos semicondutores do conversor proposto. A expressão da corrente eficaz encontrada para cada componente foi então parametrizada pela corrente de entrada no indutor, com isso são obtidos os índices de modulação para operação do conversor com os menores níveis de corrente em cada elemento. A análise do gráfico que apresenta a soma de todas as expressões das correntes parametrizadas mostra um ponto ideal de operação do conversor para $M = 0,777$. Além disso foi mostrada as principais formas de onda, onde foi possível observar a redução no valor da tensão nos capacitores, que operam com a metade da tensão de saída. Foi visto também o comportamento da razão cíclica e da ondulação relativa no indutor para um período da rede.

A estratégia para o controle do conversor escolhida foi a por valores médios instantâneos de corrente no indutor, que visa corrigir o fator de potência e manter a tensão no barramento de saída constante. A modelagem do controle foi orientada para a utilização do DSP TMS320F28335, onde é possível aplicar esta estratégia de controle. Foi muito importante manter a isolamento entre estágio de controle e de potência para proteger o DSP, e portanto para o sensoriamento da corrente e das tensões foi utilizado sensores de efeito Hall, e para o acionamento do interruptor foi utilizado um *driver*.

O protótipo construído em laboratório com a finalidade de validar o estudo teórico e as simulações realizadas, operou como previsto no que diz respeito a atuação das malhas de controle, e os valores obtidos condizem com os valores esperados da simulação. O conversor também apresentou baixos níveis de distorção harmônica da corrente de entrada e corrigiu o

fator de potência para 0,991.

Os testes em laboratório foram realizados para o valor de $M = 0,898$, não representando o ponto de melhor operação do conversor. Porém, para a montagem do protótipo, foram utilizados muitos componentes que já haviam a disposição em laboratório ou fornecidos pelo professor orientador, portanto muitos dos componentes foram super dimensionados. É o caso do MOSFET, do dissipador e dos capacitores, mas mesmo assim o conversor operou de maneira condizente com o esperado e satisfazendo os parâmetros de projeto estabelecidos.

REFERÊNCIAS

- ABUTBUL, O.; GHERLITZ, A.; BERKOVICH, Y.; IOINOVICI, A. Boost converter with high voltage gain using a switched capacitor circuit. In: **IEEE. Circuits and Systems, 2003. ISCAS'03. Proceedings of the 2003 International Symposium on.** [S.l.], 2003. v. 3, p. III–296.
- BATSCHAUER, A.; CHEHAB, A.; PETRY, C. **Conversor Boost operando em condução contínua aplicado a correção do Fator de Potência empregando controle da corrente de entrada por valores médios instantâneos.** Dezembro 2000. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Dezembro 2000.
- BEN-YAAKOV, S. Behavioral average modeling and equivalent circuit simulation of switched capacitors converters. **IEEE Transactions on Power Electronics**, IEEE, v. 27, n. 2, p. 632–636, 2012.
- BLAHNÍK, V.; PEROUTKA, Z.; ZAK, J.; KOMRSKA, T. Traction converter with medium-frequency transformer for railway applications: Direct current control of primary active rectifiers. In: **2009 13th European Conference on Power Electronics and Applications.** [S.l.: s.n.], 2009.
- BORGONOVO, D. **Análise modelagem e controle de retificadores PWM trifásicos.** Julho 2005. Tese (Doutorado) — Universidade Federal de Santa Catarina, Julho 2005.
- BULL, S. R. Renewable energy today and tomorrow. **Proceedings of the IEEE**, IEEE, v. 89, n. 8, p. 1216–1226, 2001.
- CATALDO, G. D.; PALUMBO, G. Dynamic analysis of 3 stage dickson voltage multiplier for an optimized design. In: **IEEE. Electrotechnical Conference, 1994. Proceedings., 7th Mediterranean.** [S.l.], 1994. p. 633–636.
- CHAN, C. C. The state of the art of electric, hybrid, and fuel cell vehicles. **Proceedings of the IEEE**, IEEE, v. 95, n. 4, p. 704–718, 2007.
- CORTEZ, D. F. **Inversor trifásico utilizando célula de comutação de múltiplos estados para conexão de um sistema eólico a rede elétrica.** Março 2012. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Março 2012.
- CORTEZ, D. F. **Família de retificadores PWM unidirecionais três níveis Híbridos a capacitor chaveado com elevado fator de potência.** 2015. Tese (Doutorado) — Universidade Federal de Santa Catarina, 2015.
- CRIPPA, C.; COELHO, D.; JUNIOR, E.; TIBOLA, G.; PIAZZA, G.; BEDIN, J.; ORTMANN, M.; BARBI, I. Retificador monofásico com correção ativa do fator de potência empregando o conversor push-pull alimentado em corrente. In: **Universidade Federal de Santa Catarina, 2006.** [S.l.: s.n.], 2006.

DICKSON, J. F. On-chip high-voltage generation in mmos integrated circuits using an improved voltage multiplier technique. **IEEE Journal of solid-state circuits**, IEEE, v. 11, n. 3, p. 374–378, 1976.

ENERGIA, M. de Minas e. Balanço energético nacional 2017. **EPE, Rio de Janeiro**, 2017.

INSTRUMENTS, T. Uc3854 advanced high-power factor pre-regulator. **SLUS 329A-June**, p. 1–11, 1998.

JASKULSKI, I.; PINHEIRO, H.; MARIOTTO, L. Multi-leg voltage source converter for grid connected wind turbines. In: IEEE. **Clean Electrical Power, 2007. ICCEP'07. International Conference on**. [S.l.], 2007. p. 229–235.

LEM, C. T. L. 25-np. **Technical Data Sheet, Version**, v. 9, 2017.

LEM, V. T. L. 25-p. **Technical Data Sheet, Version**, v. 19, 2014.

MACCARINI, M. C. **Retificador Monofásico com Fator de Potência Unitário de alto ganho, baseado em um conversor Boost Híbrido**. 2013. Tese (Doutorado) — Universidade Federal de Santa Catarina, 2013.

ROSAS-CARO, J. C.; RAMÍREZ, J. M.; GARCÍA-VITE, P. M. Novel dc-dc multilevel boost converter. In: IEEE. **Power Electronics Specialists Conference, 2008. PESC 2008. IEEE**. [S.l.], 2008. p. 2146–2151.

SINGAL, A. K. The paradox of two charged capacitors. **Astronomy and Astrophysics**, v. 2, p. 1, 2013.

SOUZA, A. F. de. **Retificadores monofásicos de alto fator de potência com reduzidas perdas de condução e comutação suave**. 1998. Tese (Doutorado) — Universidade Federal de Santa Catarina, 1998.

TIBOLA, G. **Sistema eólico de pequeno porte para geração de energia elétrica com rastreamento de máxima potência**. Março 2009. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Março 2009.

APÊNDICE A – MODELAGEM DO CONVERSOR PROPOSTO

Modelagem do conversor proposto

- Especificações de projeto:



Potência na carga:	$P_o := 500\text{W}$
Tensão eficaz de Entrada:	$V_{in} := 127\text{V}$
Variação da tensão de entrada	$\Delta V_{in} := 20\%$
Frequência da rede:	$f_{rede} := 60\text{Hz}$
Frequência de chaveamento:	$f_s := 90\text{kHz}$
Tensão de saída:	$V_o := 400\text{V}$
Relação de transformação:	$a := 1$
Ondulação na tensão de saída:	$\Delta V_o := 5\% \cdot V_o$
Ondulação máxima na corrente de pico do indutor:	$\Delta I_L := 20\%$
Rendimento:	$\eta := 100\%$



- Indutor



Resistência de carga:	$R_o := \frac{V_o^2}{P_o}$	$R_o = 320\Omega$
Tensão de pico na entrada:	$V_{inp} := \sqrt{2} \cdot V_{in}$	$V_{inp} = 179.605\text{ V}$
Corrente eficaz	$I_{in_ef} := \frac{P_o}{\eta \cdot V_{in}}$	$I_{in_ef} = 3.937\text{ A}$
Corrente de pico na entrada:	$I_{inp} := \sqrt{2} \cdot \frac{P_o}{\eta \cdot V_{in}}$	$I_{inp} = 5.568\text{ A}$

Sabendo que a tensão de entrada tem forma de onda senoidal, para obter uma tensão constante na saída do conversor, a razão cíclica deve se comportar como mostra a Figura 1.

$$D(\theta) := 1 - \frac{2V_{\text{inp}}}{V_o} \cdot \sin(\theta)$$

Comportamento da Razão Cíclica

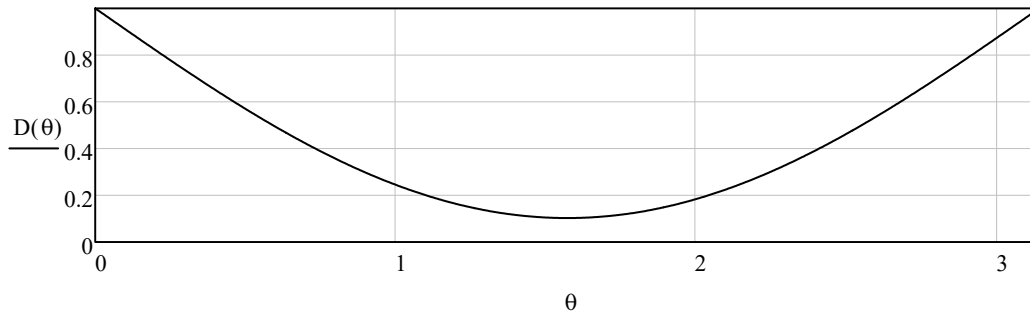


Figura 1 - Comportamento da razão cíclica

A ondulação da corrente no indutor para meio período da rede é mostrada no gráfico da Figura 2.

$$\Delta ILb(\theta) := \frac{V_{\text{inp}} \cdot \sin(\theta)}{V_o} - \frac{2(V_{\text{inp}})^2 \cdot (\sin(\theta)^2)}{V_o^2}$$

Ondulação Relativa de Corrente

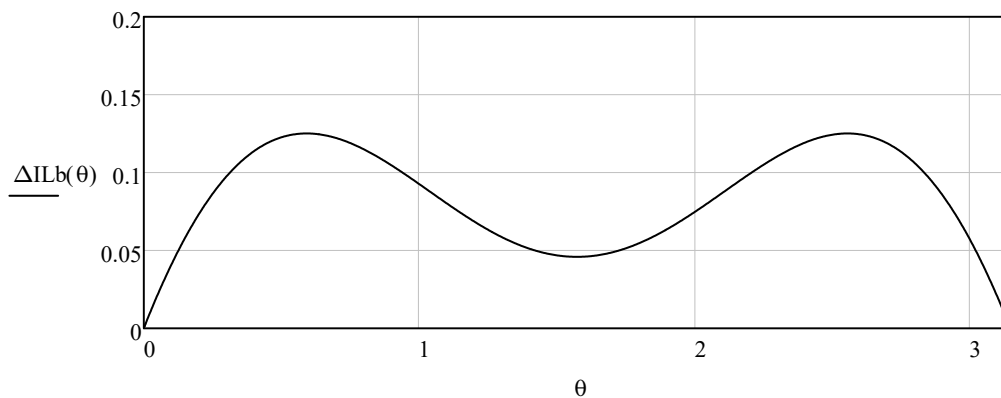


Figura 2 - Ondulação da corrente no indutor

A ondulação máxima de corrente pode ser calculada pela seguinte equação:

$$\theta\Delta I_{L_{\max}} := \operatorname{asin}\left(\frac{1}{4 \cdot \frac{V_{\text{inp}}}{V_o}}\right)$$

$$\theta\Delta I_{L_{\max}} = 0.591$$

Ondulação relativa:

$$\Delta I_{Lb}(\theta\Delta I_{L_{\max}}) = 0.125$$

Apartir dos valores obtidos é possível determinar o valor da indutância do indutor do projeto.

$$L_{\text{ind}} := \frac{\Delta I_{Lb}(\theta\Delta I_{L_{\max}}) \cdot V_{\text{inp}}}{\Delta I_L \cdot I_{\text{inp}} \cdot f_s}$$

$$L_{\text{ind}} = 224.014 \times 10^{-6} \text{ H}$$



- **Capacitor de saída**



O capacitor de saída é calculado através da seguinte expressão:

$$C_o := \frac{P_o}{2 \cdot \pi \cdot f_{\text{rede}} \cdot V_o \cdot \Delta V_o}$$

$$C_o = 165.786 \cdot \mu\text{F}$$

$$2 \cdot C_o = 331.573 \cdot \mu\text{F}$$

$$C_{\text{ov}} := 470 \cdot 10^{-6} \text{ F}$$

Capacitor que será usado no conversor.

Cálculo da corrente eficaz através de simulação, e da função encontrada no Capítulo 2.



APÊNDICE B – MODELAGEM DO INDUTOR DE NÚCLEO TOROIDAL

Projeto do indutor

Especificações do indutor

$$L_b := 225 \times 10^{-6}$$

$$I_{gp} := 10.5$$

Especificações do núcleo (77440A7)

- Permeabilidade inicial

$$\mu_i := 26$$

- Densidade máxima

$$B_{max} := 1.5$$

- Fator de indutância

$$A_L := 59 \times 10^{-9}$$

- Comprimento do caminho magnético médio

$$l_c := 10.7 \text{ cm}$$

- Area de seção transversal

$$A_e := 1.99 \text{ cm}^2$$

- Comprimento médio de espira

$$l_{esp} := 8.5 \text{ cm}$$

$$N := \sqrt{\frac{L_b}{A_L}} = 61.754 \text{ Espiras}$$

- comprimento total de fio

$$l_{total} := N \cdot l_{esp} = 524.909 \text{ cm}$$

Area da janela

$$A_w := 4.27 \text{ cm}^2$$

$$ID := 24.1 \text{ mm}$$

$$db := 0.205 \text{ m}$$

- Perdas no cobre (Resistência CC)

Bitola escolhida AWG 15

$$T_{max} := 70$$

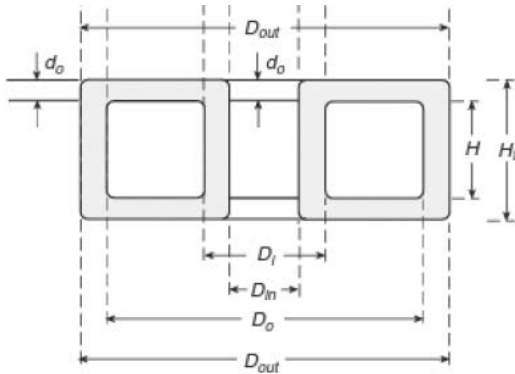
$$\rho_T := 17.8 \cdot 10^{-9} \cdot [1 + 0.0039 \cdot (T_{max} - 20)] \text{ } \Omega \cdot \text{m} \text{ resistividade do cobre}$$

$$\rho_T = 2.127 \times 10^{-8}$$

$$d_b := \frac{0.145}{100} \text{ m}$$

$$R_{cc} := \frac{4 \cdot \frac{l_{total}}{100} \cdot \rho_T}{\pi \cdot d_b^2} = 0.068$$

$$P_{cu} := \frac{I_{gp}^2}{2} \cdot R_{cc} = 3.727$$



$$D_o := 4.763 \text{ cm}$$

$$D_i := 2.41 \text{ cm}$$

$$d_o := 0.5 \text{ cm}$$

$$H := 1.8 \text{ cm}$$

$$A_t := \pi \cdot (D_o + D_i) \cdot \left(\frac{D_o - D_i}{2} + H + 4 \cdot d_o \right) = 112.144 \text{ cm}^2$$

$$P_{total} := P_{cu}$$

$$\Delta T := 450 \cdot \left(\frac{P_{total}}{A_t} \right)^{0.826} = 27.044$$